



(12) 发明专利

(10) 授权公告号 CN 102466933 B

(45) 授权公告日 2014. 11. 26

(21) 申请号 201010547159. 7

CN 101339323 A, 2009. 01. 07,

(22) 申请日 2010. 11. 16

CN 101144952 A, 2008. 03. 19,

(73) 专利权人 上海中航光电子有限公司

US 2008/0198308 A1, 2008. 08. 21,

地址 201108 上海市闵行区金都路 3669 号 6
幢 102 室

审查员 王振佳

(72) 发明人 秦丹丹

(74) 专利代理机构 北京集佳知识产权代理有限
公司 11227

代理人 逯长明

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1333 (2006. 01)

H01L 21/02 (2006. 01)

H01L 21/82 (2006. 01)

(56) 对比文件

CN 101339323 A, 2009. 01. 07,

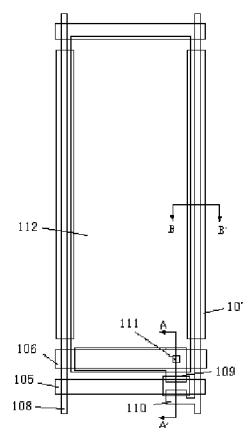
权利要求书2页 说明书6页 附图6页

(54) 发明名称

液晶显示器的像素结构及其制作方法

(57) 摘要

本发明公开了一种液晶显示器的像素结构及其制作方法,其像素结构包括:一栅极扫描线、一平行于栅极扫描线的公共电极线、一浮置遮光线、一数据线以及透明像素电极。其中数据线设置于浮置遮光线上方,且该数据线宽度小于浮置遮光线宽度;在数据线与透明像素电极之间设置有有机绝缘层,由于该有机绝缘层具有较低介电常数和较大厚度,能够减小数据线与透明像素电极之间的寄生电容,从而在提升像素开口率的过程中,有效的降低了产生垂直串扰的风险;透明像素电极与浮置遮光线有部分交叠,以防止像素电极边缘电场引起的漏光,进而可以减小黑色矩阵的宽度,提升像素开口率。



1. 一种液晶显示器的像素结构,其特征在于,包括:

基板;

设置于所述基板上的第一层导电层图案,所述第一层导电层图案包括栅极扫描线、公共电极线和浮置遮光线,其中公共电极线仅沿平行于该栅极扫描线的方向形成;

设置于所述第一层导电层图案上的栅极绝缘层;

设置于所述栅极绝缘层上的半导体层;

设置于所述半导体层上方的第二层导电层图案,所述第二层导电层图案包括数据线、源极和漏极,其中,所述数据线设置于所述浮置遮光线上且与漏极相连接,且其宽度小于所述浮置遮光线,所述浮置遮光线平行于所述数据线;

设置于所述第二层导电层图案上的介电层;

设置于所述介电层上的透明像素电极层,所述透明像素电极层上设置有透明像素电极。

2. 根据权利要求1所述的像素结构,其特征在于,所述介电层为有机绝缘层,由有机材料构成。

3. 根据权利要求1所述的像素结构,其特征在于,所述介电层具有4以下的介电常数。

4. 根据权利要求1所述的像素结构,其特征在于,所述介电层具有 $2\mu\text{m}$ 以上的厚度。

5. 根据权利要求1所述的像素结构,其特征在于,所述透明像素电极层的透明像素电极边缘与所述浮置遮光线部分交叠。

6. 根据权利要求1所述的像素结构,其特征在于,所述浮置遮光线的宽度与液晶显示器中的彩膜基板上的黑色矩阵宽度相等。

7. 一种液晶显示器的像素结构制作方法,其特征在于,包括:

提供一基板;

形成第一层导电图案于所述基板上,所述第一层导电层图案包括栅极扫描线、公共电极线和浮置遮光线,其中公共电极线仅沿平行于该栅极扫描线的方向形成;

形成栅极绝缘层于所述第一层导电层图案上;

形成半导体层于所述栅极绝缘层上;

形成第二层导电层图案于所述半导体层上,所述第二层导电层图案包括数据线、源极和漏极,将所述数据线设置于所述浮置遮光线上且与漏极相连接,且其宽度小于所述浮置遮光线,所述浮置遮光线平行于所述数据线;

形成介电层于所述第二层导电层图案上;

形成透明像素电极层于所述介电层上,并在所述透明像素电极层上设置透明像素电极。

8. 根据权利要求7所述的制作方法,其特征在于,通过沉积的方式形成所述半导体层和第二层导电层图案,并利用灰阶曝光或半阶曝光,通过一次掩模工序依次形成所述半导体层和第二层导电层图案上的各个图案。

9. 根据权利要求7所述的制作方法,其特征在于,采用有机绝缘层的制作方式形成介电层。

10. 根据权利要求7所述的制作方法,其特征在于,在所述介电层上设置接触孔,通过所述接触孔连接所述透明像素电极层上的透明像素电极与所述第二层导电层图案上的源

极。

液晶显示器的像素结构及其制作方法

技术领域

[0001] 本发明涉及液晶显示器制造领域,更具体的说,是涉及一种液晶显示器的像素结构及其制作方法。

背景技术

[0002] 随着人们生活水平的不断提高,为了追求更完美的视觉享受,人们对日常生活中经常使用的显示器的要求也越来越高,目前最常用的显示器为液晶显示器。

[0003] 液晶显示器一般包括:阵列基板、彩膜基板和填充在该阵列基板与该彩膜基板之间的液晶层。如图1所示,为现有技术中的液晶显示器的像素结构示意图,在液晶显示器的像素结构中,每个子像素区域一般定义为扫描线1与数据线2交叉处的矩形或者其他形状区域,在每个子像素区域内设置有TFT(Thin Film Transistor,薄膜晶体管)和透明像素电极4;透明像素电极4通过接触孔5电连接至晶体管的源极6;阵列基板上还形成有公共电极线3,该公共电极线3平行于扫描线1设置,并具有平行于数据线2方向的两分支,该分支可以遮挡由于透明像素电极4的边缘电场引起的混乱液晶。并且,该透明像素电极4与该公共电极线3相交叠形成存储电容。

[0004] 请参阅附图2为上述数据线2处的断面示意图,公共电极线3的两分支位于数据线2的两侧,彩膜基板b上配置有黑色矩阵21,该黑色矩阵21用于遮挡透明像素电极4之外的区域,防止漏光。通常情况下,阵列基板a和彩膜基板b在贴合的时候,存在一定的对位偏差。因此,为防止透明像素电极4之外的区域I、II显露出来,将黑色矩阵21边缘距离区域I、II的宽度设置为一定的宽度W。

[0005] 当前,在现有技术中针对液晶显示器的制造上,为提高液晶显示器背光源的利用率,一般采用设计较高的像素开口率来提高背光源。而影响像素开口率大小的主要因素,一般指透明像素电极与数据线之间的距离,若需要设计较大的像素开口率,必须缩小透明像素电极与数据线之间的距离。但是,在采用现有技术制造液晶显示器的像素结构时,缩小透明像素电极与数据线之间的距离,会使两者之间的寄生电容增大,而因为寄生电容增大之后,在数据线传送不同的电压时,产生垂直串扰现象;另外,在公共电极线与数据线过于接近时,两者之间的寄生电容同样会影响到公共电位的稳定性,进而产生水平串扰现象。

发明内容

[0006] 有鉴于此,本发明提供了一种液晶显示器的像素结构及其制作方法,以克服现有技术中在提升像素开口率过程中,使寄生电容增大,从而产生垂直或水平串扰的问题。

[0007] 为实现上述目的,本发明提供如下技术方案:

[0008] 一种液晶显示器的像素结构,包括:

[0009] 基板;

[0010] 设置于所述基板上的第一层导电层图案,所述第一层导电层图案包括栅极扫描线、公共电极线和浮置遮光线,其中公共电极线仅沿平行于该栅极扫描线的方向形成;

- [0011] 设置于所述第一层导电层图案上的栅极绝缘层；
- [0012] 设置于所述栅极绝缘层上的半导体层；
- [0013] 设置于所述半导体层上方的第二层导电层图案，所述第二层导电层图案包括数据线、源极和漏极，其中，所述数据线设置于所述浮置遮光线上方且与漏极相连接，且其宽度小于所述浮置遮光线；
- [0014] 设置于所述第二层导电层图案上的介电层；
- [0015] 设置于所述介电层上的透明像素电极层，所述透明像素电极层上设置有透明像素电极。
- [0016] 优选的，所述介电层为有机绝缘层，由有机材料构成。
- [0017] 优选的，所述介电层具有 4 以下的介电常数。
- [0018] 优选的，所述介电层具有 $2\mu\text{m}$ 以上的厚度。
- [0019] 优选的，所述透明像素电极层的透明像素电极边缘与所述浮置遮光线部分交叠。
- [0020] 优选的，所述浮置遮光线的宽度与液晶显示器中的彩膜基板上的黑色矩阵宽度相等。
- [0021] 一种液晶显示器的像素结构制作方法，包括：
- [0022] 提供一基板；
- [0023] 形成第一层导电图案于所述基板上，所述第一层导电层图案包括栅极扫描线、公共电极线和浮置遮光线，其中公共电极线仅沿平行于该栅极扫描线的方向形成；
- [0024] 形成栅极绝缘层于所述第一层导电层图案上；
- [0025] 形成半导体层于所述栅极绝缘层上；
- [0026] 形成第二层导电层图案于所述半导体层上，所述第二层导电层图案包括数据线、源极和漏极，将所述数据线设置于所述浮置遮光线上方且与漏极相连接，且其宽度小于所述浮置遮光线；
- [0027] 形成介电层于所述第二层导电层图案上；
- [0028] 形成透明像素电极层于所述介电层上，并在所述透明像素电极层上设置透明像素电极。
- [0029] 优选的，通过沉积的方式形成所述半导体层和第二层导电层图案，并利用灰阶曝光或半阶曝光，通过一次掩模工序依次形成所述半导体层和第二层导电层图案上的各个图案。
- [0030] 优选的，采用有机绝缘层的制作方式形成介电层。
- [0031] 优选的，在所述介电层上设置接触孔，通过所述接触孔连接所述透明像素电极层上与所述第二层导电层图案上的源极。
- [0032] 经由上述的技术方案可知，与现有技术相比，本发明公开了一种液晶显示器的像素结构及其制作方法，其像素结构包括：依次设置的基板、第一层导电层图案、栅极绝缘层、半导体层、第二层导电层图案、介电层和透明像素电极层。
- [0033] 本发明在第二层导电层图案和透明像素电极层之间设置介电层，该介电层为有机绝缘层。在需要提升像素开口率，减少数据线（位于第二层导电层图案上）与透明像素电极（位于透明像素电极层上）之间的距离时，由于设置在第二层导电层图案和透明像素电极之间的有机绝缘层，该有机绝缘层具有较低介电常数和较大厚度的优势，能够减小数据

线与透明像素电极之间的寄生电容,从而在提升像素开口率的过程中,有效的降低了产生垂直串扰的风险;同时,采用平行于数据线的浮置遮光线(位于第一层导电层图案中)而省略了平行于数据线的公共电极线,避免了所述公共电极线与数据线过于接近,解决了水平串扰的问题。

[0034] 另外,由于透明像素电极与浮置遮光线有部分交叠,可以防止像素电极边缘电场引起的漏光,同时可以减小黑色矩阵的宽度,从而进一步提升像素开口率。

附图说明

[0035] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据提供的附图获得其他的附图。

[0036] 图1为现有的液晶显示装置的像素结构示意图;

[0037] 图2为现有像素结构中数据线处的断面图;

[0038] 图3为本发明实施例公开的液晶显示器的像素结构示意图;

[0039] 图4为图3中沿A-A'剖面线的剖面示意图;

[0040] 图5为图3中沿B-B'剖面线的剖面示意图;

[0041] 图6~图12B为本发明实施例公开的液晶显示器的像素结构的制作流程图。

具体实施方式

[0042] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0043] 在现有的液晶显示器的像素结构中,主要利用提升像素开口率来提高背光源的利用率。像素开口率是指除去每一个像素的配线部、晶体管部(通常采用黑色矩阵隐藏)后的光线通过部分的面积和每一个像素整体的面积之间的比例。其中,开口率越高,光线通过的效率越高。但是在提升像素开口率的过程中,容易使像素结构中的透明像素电极与数据线之间的寄生电容(由于布线结构之间总是存在互容,互感好像是寄生在布线之间一样,因此称为寄生电容)增大,从而导致像素电极上饱和的电荷,在下个画面转换前,会因为数据线传输不同的电压产生串扰现象,因此为避免在提升像素开口率的过程中产生串扰现象,保证透明像素电极与数据线之间的寄生电容能够减小。本发明公开了一种液晶显示器的像素结构以达到在提升像素开口率,减小透明像素电极与数据线之间距离时,能够达到减小两者之间寄生电容的目的。下面举例对本发明公开的液晶显示器的像素结构进行详细说明。

[0044] 请参阅附图3所示的本发明实施例公开的一种液晶显示器的像素结构,附图4所示的图3中沿A-A'剖面线的剖面示意图,以及附图5所示的图3中沿B-B'剖面线的剖面示意图。

[0045] 液晶显示器一般包括:阵列基板、彩膜基板和填充在该阵列基板与该彩膜基板

之间的液晶层。在液晶显示器的像素结构中,每个子像素区域内设置有 TFT(Thin Film Transistor, 薄膜晶体管) 和透明像素电极。本发明实施例所公开的像素结构主要包括: 基板 101、第一层导电层图案(图中未标示)、栅极绝缘层 102、半导体层 103、第二层导电层图案(图中未标示)、介电层 104 和透明像素电极层(图中未标示)。

[0046] 基板 101 位于最底层,为像素结构中的其他层结构提供最基本的制作界面。该基板 101 也可以称为透明基板。

[0047] 第一层导电层图案设置于该基板 101 的上层,在该第一层导电层图案上设置有上栅极扫描线 105、公共电极线 106 和浮置遮光线 107。

[0048] 栅极绝缘层 102 设置于上述第一层导电层图案的上层,该栅极绝缘层 102 可以为无机材料,例如氧化硅、氮化硅等,也可以为有机材料。

[0049] 半导体层 103 设置于上述栅极绝缘层 102 上,该半导体层 103 可以形成每个子像素区域内设置的薄膜晶体管的有源层。

[0050] 第二层导电层图案设置于上述半导体层的上方,该第二层导电层图案上设置有数据线 108、源极 109 和漏极 110。其中,该数据线 108 设置于上述第二层导电层图案的浮置遮光线 107 的上方,并且该数据线 108 的宽度小于浮置遮光线 107 的宽度。此外,该数据线 108 还与漏极 110 相连接。

[0051] 介电层 104 设置于上述第二层导电层图案的上方,该介电层 104 不同于现有的氧化硅、氮化硅等介电层(现有的介电层一般厚度为 $0.2 \sim 0.3 \mu\text{m}$),本发明实施例公开的介电层 104 为有机材料构成的有机绝缘层,并且具有较低的介电常数,一般可以为 2 或 3,通常情况下为小于 4 的介电常数,同时,该有机绝缘层,即介电层 104 的厚度大于 $2 \mu\text{m}$ (包括 $2 \mu\text{m}$),一般为 $2 \sim 3 \mu\text{m}$ 的厚度。但是,关于介电层 104 的介电常数和厚度,本发明并不仅限于此,具体的介电常数与厚度可以根据需求在上述所提供的范围内进行选择。此外,在该介电层 104 上设置有接触孔 111。

[0052] 透明像素电极层设置于上述介电层 104 的上方,该透明像素电极层上设置有透明像素电极 112,该透明像素电极 112 通过介电层 104 上的接触孔 111 与第二层导电层图案的源极 109 相连接。

[0053] 需要说明的是,在本发明公开的实施例中,第一层导电层图案上的栅极扫描线 105 相互平行;第二层导电层图案上相互平行数据线 108 与第一层导电层图案上的栅极扫描线 105 垂直,并且绝缘相交;而位于透明像素电极层上的透明像素电极 112 则设置于栅极扫描线 105 与数据线 108 交叉界定的区域内。其中,在数据线 108 下设置有浮置遮光线 107,并且使数据线 108 的宽度小于浮置遮光线 107 的宽度,因此使得该浮置遮光线 107 与透明像素电极 112 有部分交叠,可以防止透明像素电极 112 的边缘电场引起的漏光现象。

[0054] 此外,需要说明的是,关于上述本发明公开的实施例中,第二层导电层图案上的数据线 108 的宽度小于浮置遮光线 107 的具体宽度,视具体情况而定,本发明并不仅限于此。

[0055] 通过本发明实施例所公开的像素结构,在第二层导电层图案和透明像素电极层之间设置介电层 104,即有机绝缘层。由于该有机绝缘层的介电常数较低,厚度较大,因此,可以减小第二层导电层图案上的数据线 108 与透明像素电极层上的透明像素电极 112 之间的寄生电容,从而降低或减小垂直串扰的风险,同时,在减小数据线 108 与透明像素电极 112 之间的距离后,提升像素开口率。

[0056] 另外,如图 5 所示,由于透明像素电极 112 与浮置遮光线 107 有部分交叠,可防止非显示区域漏光,则,设置彩膜基板 b 上的黑色矩阵 c 和浮置遮光线 107 具有相等的宽度,或者使黑色矩阵 c 具有更小的宽度。因此,即使阵列基板 a 和彩膜基板 b 存在对位偏差,非显示区域亦不会出现漏光,能够进一步的提升像素开口率。

[0057] 此外,采用有机绝缘层制作介电层 104,可以省略现有技术中氧化硅、氮化硅等所需要的化学气相沉积 (CVD) 工序以及刻蚀工艺,加快了生产节拍,降低了生产成本。

[0058] 上述本发明公开的实施例中详细描述了液晶显示器的像素结构,对于本发明所公开的液晶显示器的像素结构,本发明还公开了上述实施例中的液晶显示器的像素结构的制作方法,下面给出具体的实施例进行详细说明。

[0059] 请参阅附图 6 至图 12 为本发明实施例公开的液晶显示器的像素结构的制作流程图。具体过程如下所示:

[0060] 如图 6 所示,提供一基板 101,即透明基板,作为该像素结构的基础层。

[0061] 如图 7A 和图 7B 所示,在提供的基板 101 上形成第一层导电层图案(图中未标示),并采用第一掩模工序对该第一导电层图案进行图案化,形成栅极扫描线 105、公共电极线 106 和浮置遮光线 107。形成于该第一层导电层图案上的栅极扫描线 105 相互平行。

[0062] 如图 8A 和图 8B 所示,在上述第一层导电层图案上形成一栅极绝缘层 102,该栅极绝缘层可以为无机材料,例如氧化硅、氮化硅等,也可以为有机材料。

[0063] 如图 9 所示,在上述栅极绝缘层 102 上形成一半导体层,并通过第二掩模工序对该半导体层进行图案化形成半导体层 103,以形成每个子像素区域内设置的薄膜晶体管的有源层。

[0064] 如图 10A 和图 10B 所示,在上述半导体层 103 上形成第二层导电层图案,并通过第三掩模工序对该第二层导电层图案图像化,形成数据线 108、源极 109 和漏极 110。其中,数据线 108 设置于浮置遮光线 107 上方且与漏极 110 相连接,并且使数据线 108 的宽度小于浮置遮光线 107 的宽度。

[0065] 需要说明的是,上述形成半导体层与第二层导电层图案(图中未标示)可以采用沉积的方式形成,并且可以采用连续沉积的方式形成。而形成半导体层和第二层导电层图案上的图案采用的方式是,在灰阶曝光或半阶曝光后,通过一次掩模工序依次形成所需图案。

[0066] 如图 11A 和图 11B 所示,在第二层导电层图案上形成一介电层 104,该介电层 104 不同于现有的氧化硅、氮化硅等构成的介电层(现有的介电层一般厚度为 $0.2 \sim 0.3 \mu\text{m}$),本发明实施例公开的介电层 104 采用有机材料构成,即采用有机绝缘层制作,并且该制作过程可以通过涂覆工艺形成。

[0067] 该介电层 104,即有机绝缘层具有较低的介电常数,一般可以为 2 或 3,通常情况下为小于 4 的介电常数。同时,该有机绝缘层,即介电层 104 的厚度大于 $2 \mu\text{m}$ (包括 $2 \mu\text{m}$),一般为 $2 \sim 3 \mu\text{m}$ 的厚度,从而可以减小数据线 108 与透明像素电极 112 的寄生电容。但是,关于介电层 104 的介电常数和厚度,本发明并不仅限于此,具体的介电常数与厚度可以根据需求在上述所提供的范围内进行选择。

[0068] 需要说明的是,在此处设置该介电层 104,即在第二层导电层图案和透明像素电极 112 之间设置介电层 104,即有机绝缘层。由于该有机绝缘层的介电常数较低,厚度较大,因

此,可以减小第二层导电层图案上的数据线 108 与透明像素电极层上的透明像素电极 112 之间的寄生电容,从而降低或减小垂直串扰的风险;同时,在减小数据线 108 与透明像素电极 112 之间的距离后,提升像素开口率。

[0069] 此外,采用第四掩模工序在该介电层 104 上形成接触孔 111,该介电层 104 可通过曝光、显影而形成图案,能够省略了通常氧化硅、氮化硅等所需要的刻蚀工艺,进而提高显示品质。

[0070] 如图 12A 和图 12B 所示,采用沉积的方式在介电层 104 上形成透明像素电极层(图中未标示),并通过第五掩模工序形成透明像素电极 112,该透明像素电极 112 通过接触孔 111 连接至第二层导电层图案上的源极 109,且该透明像素电极 112 边缘与设置于其下的浮置遮光线 107 有部分交叠,以防止边缘电场引起的漏光,进一步提高了像素开口率。

[0071] 需要说明的是,上述图 7A、图 8A、图 10A、图 11A 和图 12A 中的图为沿图 3 中 A-A' 剖面线的剖面,图 7B、图 8B、图 10B、图 11B 和图 12B 中的图为沿 B-B' 剖面线的剖面。

[0072] 综上所述:

[0073] 通过本发明实施例公开的液晶显示器的像素结构及制作方法,在第二层导电层图案和透明像素电极层之间设置采用有机绝缘层制作的介电层,由于该有机绝缘层具有较低的介电常数和较大的厚度,因此可以减小数据线与透明像素电极之间的寄生电容,从而减小垂直串扰的风险,进而可以减小数据线与透明像素电极之间的距离,提升像素开口率。同时,采用平行于数据线的浮置遮光线(位于第一层导电层图案中)而省略了平行于数据线的公共电极线,避免了所述公共电极线与数据线过于接近,解决了水平串扰的问题。

[0074] 另外,由于透明像素电极与浮置遮光线有部分交叠,可以防止像素电极边缘电场引起的漏光,同时可以减小黑色矩阵的宽度,从而进一步提升像素开口率。

[0075] 本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似部分互相参见即可。对于实施例公开的装置而言,由于其与实施例公开的方法相对应,所以描述的比较简单,相关之处参见方法部分说明即可。

[0076] 对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下,在其它实施例中实现。因此,本发明将不会被限制于本文所示的这些实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

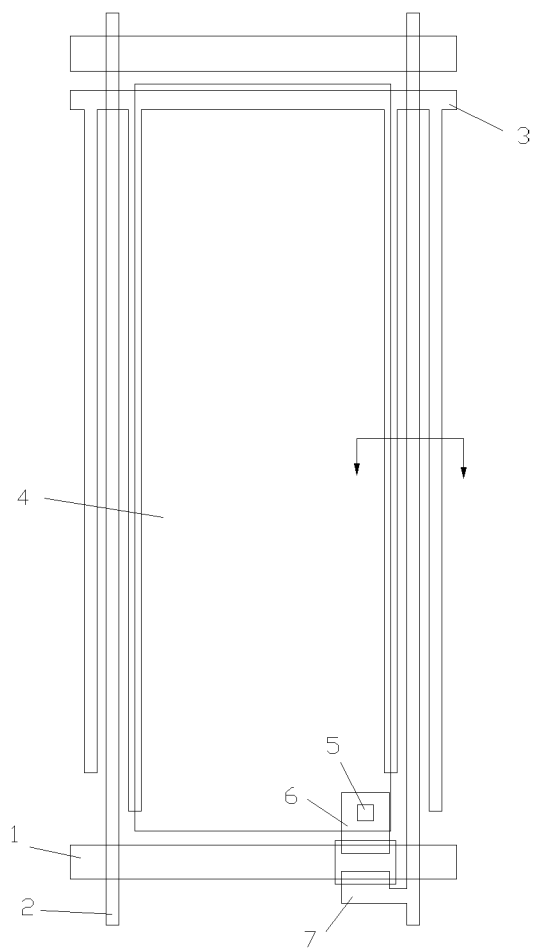


图 1

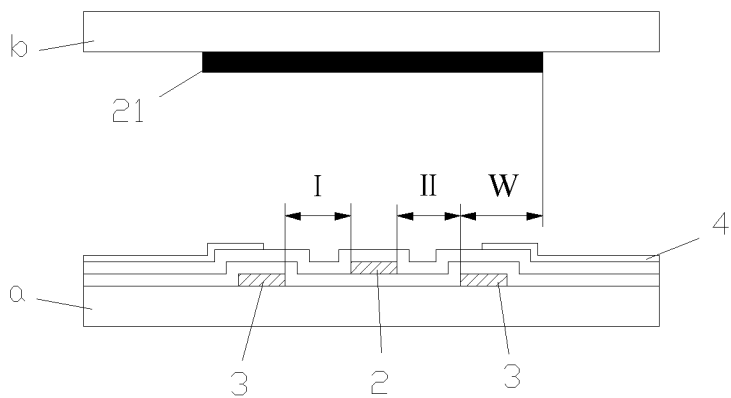


图 2

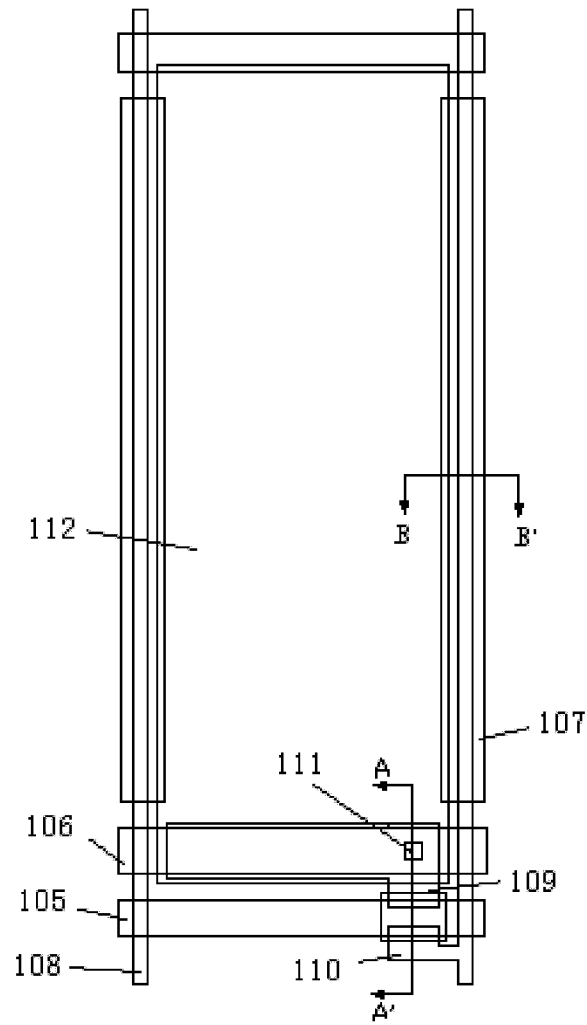


图 3

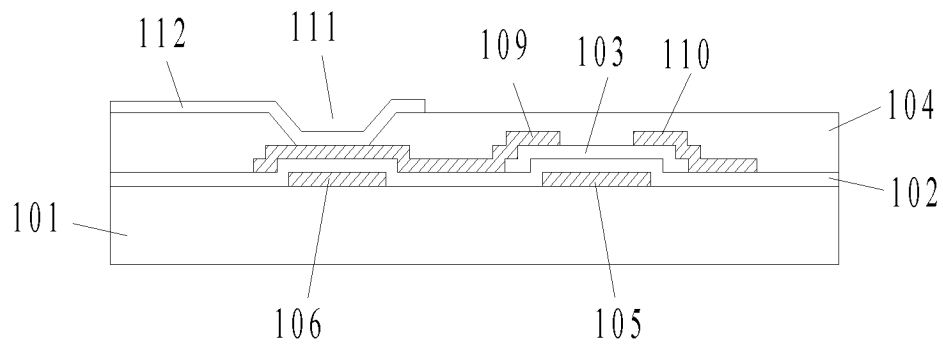


图 4

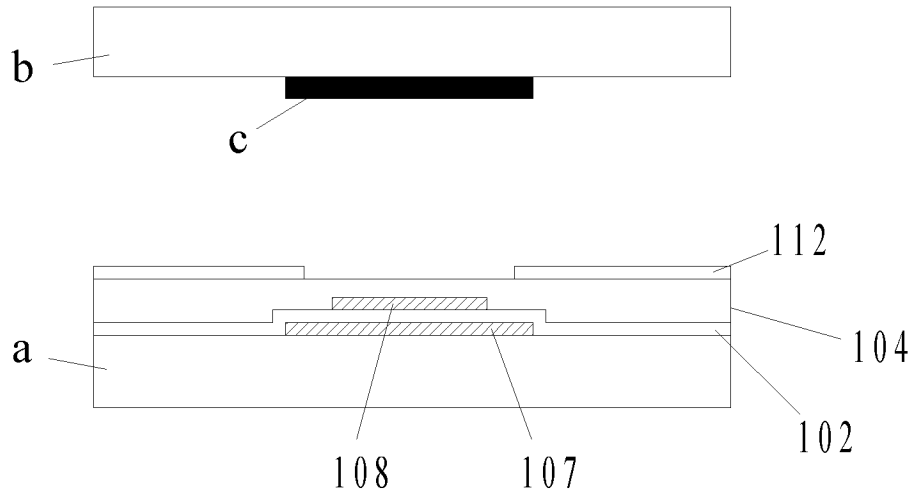


图 5



图 6

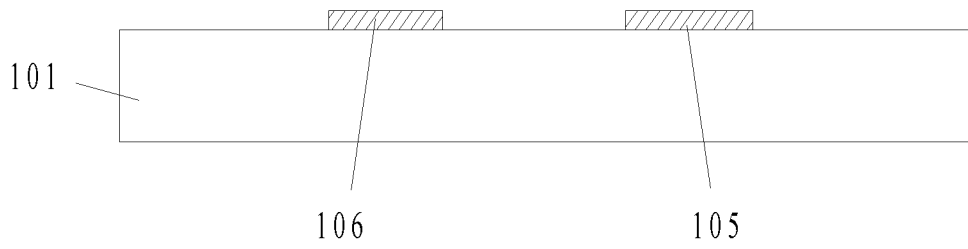


图 7A

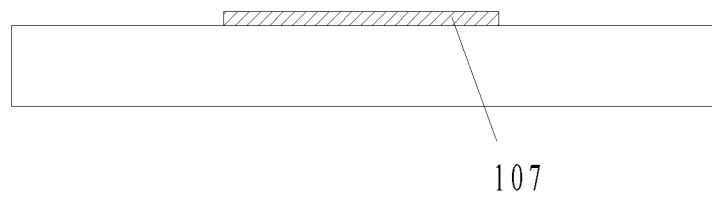


图 7B

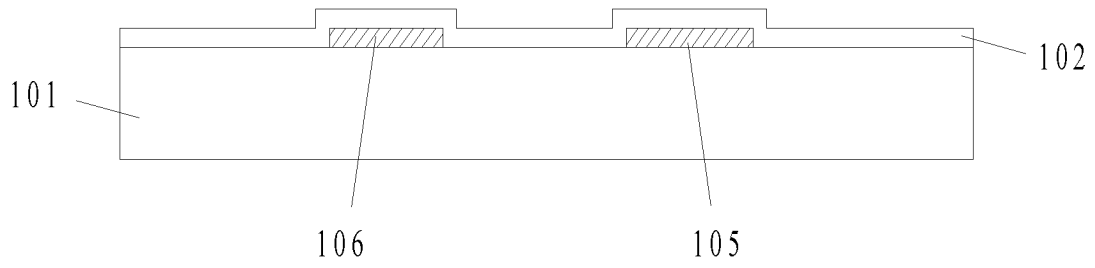


图 8A

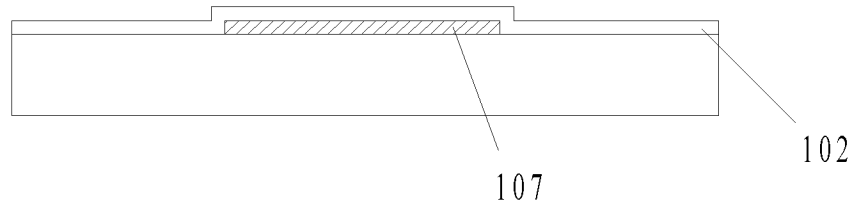


图 8B

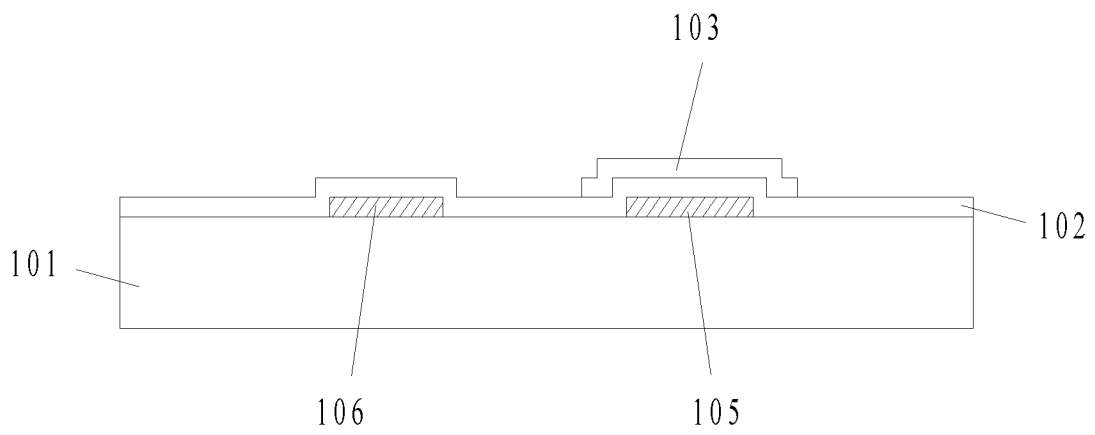


图 9

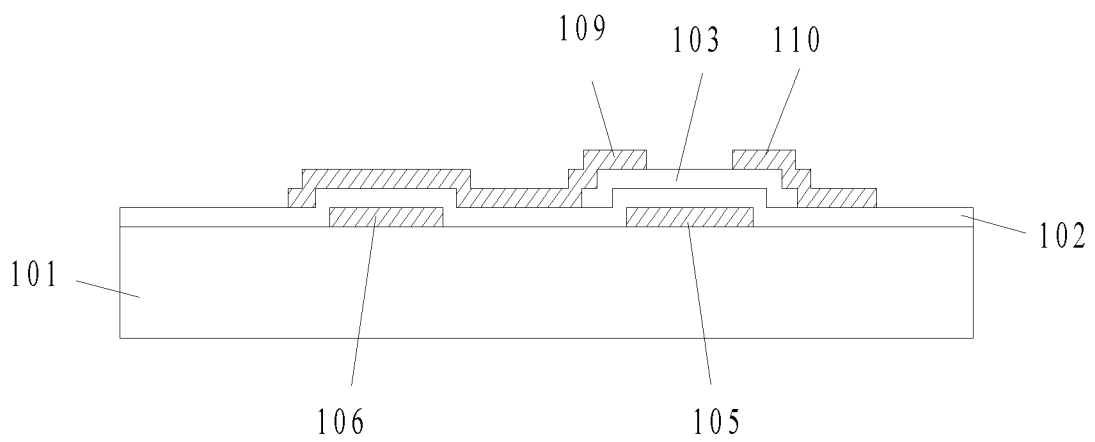


图 10A

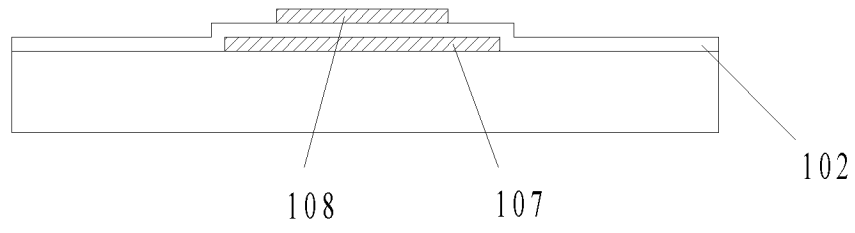


图 10B

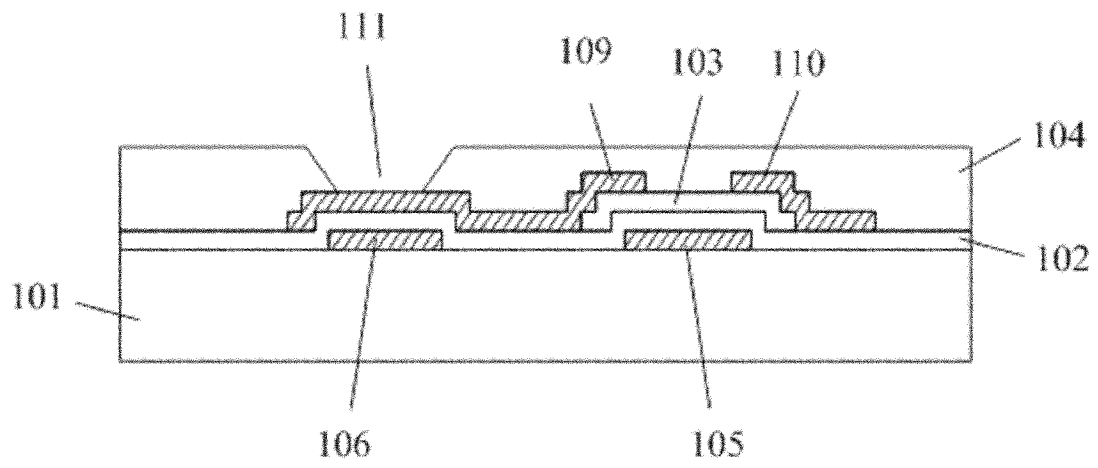


图 11A

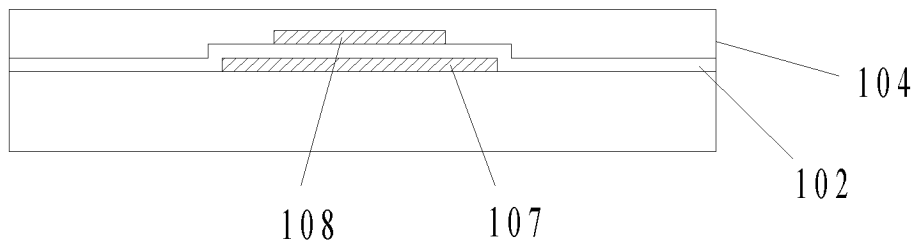


图 11B

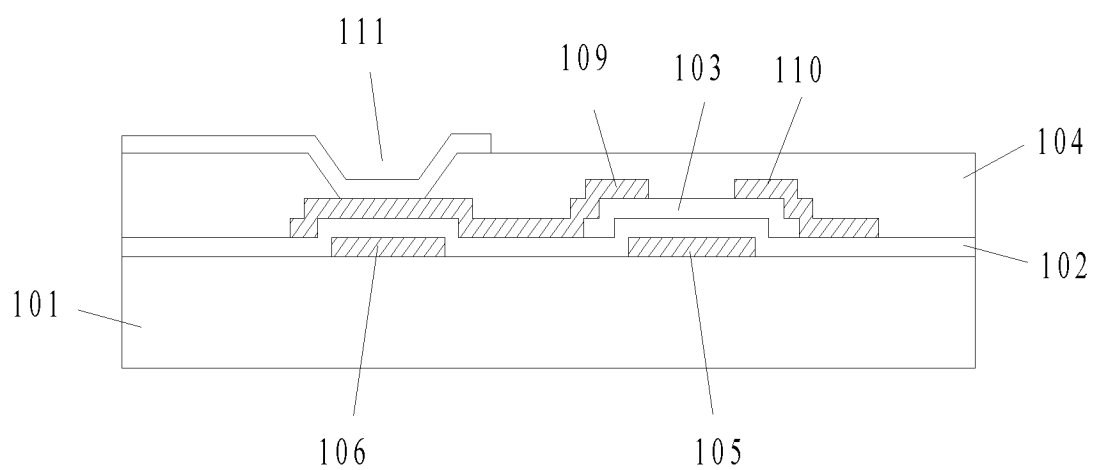


图 12A

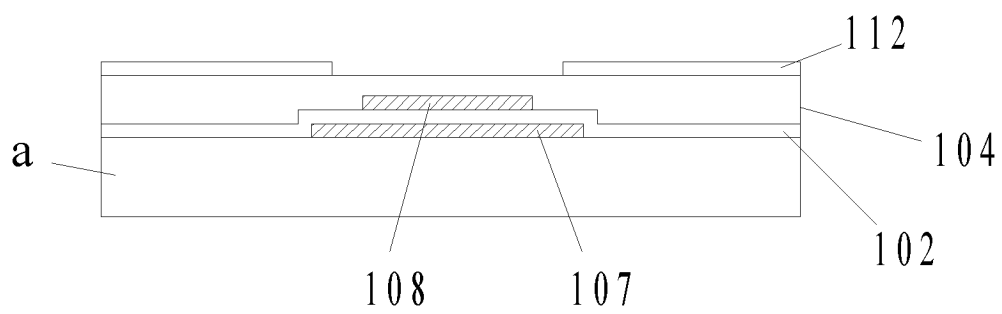


图 12B

专利名称(译)	液晶显示器的像素结构及其制作方法		
公开(公告)号	CN102466933B	公开(公告)日	2014-11-26
申请号	CN201010547159.7	申请日	2010-11-16
[标]申请(专利权)人(译)	上海中航光电子有限公司		
申请(专利权)人(译)	上海中航光电子有限公司		
当前申请(专利权)人(译)	上海中航光电子有限公司		
[标]发明人	秦丹丹		
发明人	秦丹丹		
IPC分类号	G02F1/1362 G02F1/1333 H01L21/02 H01L21/82		
审查员(译)	王振佳		
其他公开文献	CN102466933A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示器的像素结构及其制作方法，其像素结构包括：一栅极扫描线、一平行于栅极扫描线的公共电极线、一浮置遮光线、一数据线以及透明像素电极。其中数据线设置于浮置遮光线上，且该数据线宽度小于浮置遮光线宽度；在数据线与透明像素电极之间设置有有机绝缘层，由于该有机绝缘层具有较低介电常数和较大厚度，能够减小数据线与透明像素电极之间的寄生电容，从而在提升像素开口率的过程中，有效的降低了产生垂直串扰的风险；透明像素电极与浮置遮光线有部分交叠，以防止像素电极边缘电场引起的漏光，进而可以减小黑色矩阵的宽度，提升像素开口率。

