



(12) 发明专利申请

(10) 申请公布号 CN 102184718 A

(43) 申请公布日 2011.09.14

(21) 申请号 201110112218.2

(22) 申请日 2011.04.25

(30) 优先权数据

099147292 2010.12.31 TW

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路1号

(72) 发明人 黄琬钦 江佳璵

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 梁挥 祁建国

(51) Int. Cl.

G09G 3/36 (2006.01)

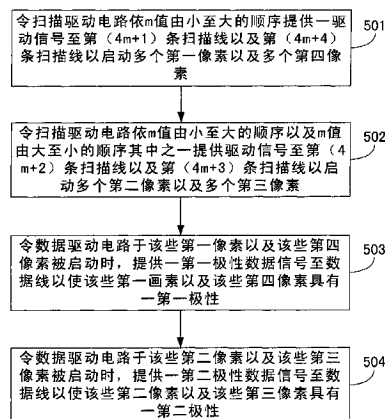
权利要求书 5 页 说明书 15 页 附图 8 页

(54) 发明名称

液晶显示装置以及像素驱动方法

(57) 摘要

一种液晶显示装置以及像素驱动方法。该液晶显示装置包括一像素阵列、一扫描驱动电路以及一数据驱动电路，该像素阵列包括多个第一像素、多个第二像素、多个第三像素以及多个第四像素，该扫描驱动电路用以依序启动所述第一像素以及所述第四像素后，再依序启动所述第二像素以及所述第三像素，该数据驱动电路用以当所述第一像素以及所述第四像素被启动时，提供一第一极性数据信号，以及当所述第二像素以及所述第三像素被启动时，提供一第二极性数据信号。



1. 一种液晶显示装置,包括:

一像素阵列,包括一第 $(4m+1)$ 条扫描线、一第 $(4m+2)$ 条扫描线、一第 $(4m+3)$ 条扫描线、一第 $(4m+4)$ 条扫描线、一数据线、多个第一像素、多个第二像素、多个第三像素以及多个第四像素,该第一像素以及该第二像素设置于该第 $(4m+1)$ 条扫描线与该第 $(4m+2)$ 条扫描线之间,该第一像素与该第 $(4m+1)$ 条扫描线电性连接,该第二像素与该第 $(4m+2)$ 条扫描线电性连接,该第三像素以及该第四像素设置于该第 $(4m+3)$ 条扫描线与该第 $(4m+4)$ 条扫描线之间,该第三像素与该第 $(4m+3)$ 条扫描线电性连接,该第四像素与该第 $(4m+4)$ 条扫描线电性连接,该数据线设置于所述第一像素与所述第二像素之间,以及所述第三像素与所述第四像素之间,且与所述第一像素、所述第二像素、所述第三像素以及所述第四像素电性连接;

一扫描驱动电路,与该第 $(4m+1)$ 条扫描线、该第 $(4m+2)$ 条扫描线、该第 $(4m+3)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,用以依 m 值由小至大的顺序提供一驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线以启动所述第一像素以及所述第四像素后,再依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线以启动所述第二像素以及所述第三像素,或 m 值由大至小的顺序依序提供该驱动信号至该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线以启动所述第三像素以及所述第二像素;以及

一数据驱动电路,与该数据线电性连接,用以当所述第一像素以及所述第四像素被启动时,提供一第一极性数据信号至该数据线以使所述第一像素以及所述第四像素具有一第一极性,以及当所述第二像素以及所述第三像素被启动时,提供一第二极性数据信号至该数据线以使所述第二像素以及所述第三像素有一第二极性;

其中,该像素阵列具有一总扫描线数 N , m 为包括 0 至 $N/4-1$ 之间的整数,该第一极性与该第二极性的极性相反。

2. 如权利要求1所述的液晶显示装置,其特征在于:该扫描驱动电路包括一第一级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,以传递该驱动信号,该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线电性连接,该第一级移位寄存器用以接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由小至大的顺序依序提供该驱动信号至第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线。

3. 如权利要求1所述的液晶显示装置,其特征在于:该扫描驱动电路包括一第一级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,以传递该驱动信号,该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由大至小的顺序依序与该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线电性连接,该第一级移位寄存器用以接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺

序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由大至小的顺序依序提供该驱动信号至第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线。

4. 如权利要求1所述的液晶显示装置,其特征在于:该扫描驱动电路包括:

一第一传递路径,用以接收并传递该驱动信号,该第一传递路径包括:

一第 $(4p+1)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+1)$ 条扫描线;

一第 $(4p+4)$ 级移位寄存器,其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+4)$ 条扫描线;

一第 $(4p+5)$ 级移位寄存器,其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+5)$ 条扫描线;以及

一第 $(4p+8)$ 级移位寄存器,其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+8)$ 条扫描线;以及

一第二传递路径,用以接续于该第一传递路径的后传递该驱动信号,该第二传递路径包括:

一第 $(4p+2)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+2)$ 条扫描线;

一第 $(4p+3)$ 级移位寄存器,其输入端电性连接至该第 $(4p+2)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+3)$ 条扫描线;

一第 $(4p+6)$ 级移位寄存器,其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+6)$ 条扫描线;以及

一第 $(4p+7)$ 级移位寄存器,其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+7)$ 条扫描线;

其中,该驱动信号透过该第一传递路径依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线,以及透过该第二传递路径依 p 值由小至大的顺序依序输出到该第 $(4p+2)$ 条扫描线、该第 $(4p+3)$ 条扫描线、该第 $(4p+6)$ 条扫描线以及该第 $(4p+7)$ 条扫描线, p 为包括0至 $N/4-2$ 之间的偶数。

5. 如权利要求1所述的液晶显示装置,其特征在于:该扫描驱动电路包括:

一第一传递路径,用以接收并传递该驱动信号,该第一传递路径包括:

一第 $(4p+1)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+1)$ 条扫描线;

一第 $(4p+4)$ 级移位寄存器,其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+4)$ 条扫描线;

一第 $(4p+5)$ 级移位寄存器,其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+5)$ 条扫描线;以及

一第 $(4p+8)$ 级移位寄存器,其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+8)$ 条扫描线;以及

一第二传递路径,用以接续于该第一传递路径的后传递该驱动信号,该第二传递路径包括:

一第 $(4p+7)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+7)$ 条扫描线;

一第 $(4p+6)$ 级移位寄存器,其输入端电性连接至该第 $(4p+7)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+6)$ 条扫描线;

一第 $(4p+3)$ 级移位寄存器,其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+3)$ 条扫描线;以及

一第 $(4p+2)$ 级移位寄存器,其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+2)$ 条扫描线;

其中,该驱动信号透过该第一传递路径依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线,以及透过该第二传递路径依 p 值由大至小的顺序依序输出到该第 $(4p+7)$ 条扫描线、该第 $(4p+6)$ 条扫描线、该第 $(4p+3)$ 条扫描线以及该第 $(4p+2)$ 条扫描线, p 为包括 0 至 $N/4-2$ 之间的偶数。

6. 一种像素驱动方法,用于如权利要求 1 所述的液晶显示装置,该像素驱动方法包括下列步骤:

(a) 令该扫描驱动电路依 m 值由小至大的顺序提供一驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线以启动所述第一像素以及所述第四像素;

(b) 令该扫描驱动电路依 m 值由小至大的顺序依序提供该驱动信号至第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线以启动所述第二像素以及所述第三像素,或 m 值由大至小的顺序依序提供该驱动信号至该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线以启动所述第三像素以及所述第二像素;

其中,该像素阵列具有一总扫描线数 N , m 为包括 0 至 $N/4-1$ 之间的整数。

7. 如权利要求 6 所述的像素驱动方法,进一步包括下列步骤:

(c) 令该数据驱动电路于所述第一像素以及所述第四像素被启动时,提供一第一极性数据信号至该数据线以使所述第一像素以及所述第四像素具有一第一极性;以及

(d) 令该数据驱动电路于所述第二像素以及所述第三像素被启动时,提供一第二极性数据信号至该数据线以使所述第二像素以及所述第三像素有一第二极性;

其中,该第一极性与该第二极性的极性相反。

8. 如权利要求 6 所述的像素驱动方法,其特征在于:该扫描驱动电路包括一第一级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线电性连接,该像素驱动方法更包括下列步骤:

(e) 令该第一级移位寄存器接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由小至大的顺序依序该提供该驱动信号至第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线。

9. 如权利要求 6 所述的像素驱动方法,其特征在于:该扫描驱动电路包括一第一级移

位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由大至小的顺序依序与该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线电性连接,该像素驱动方法更包括下列步骤:

(f) 令该第一级移位寄存器接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由大至小的顺序依序该提供该驱动信号至第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线。

10. 如权利要求 6 所述的像素驱动方法,其特征在于:该扫描驱动电路包括一第一传递路径以及一第二传递路径,该第一传递路径用以接收并传递该驱动信号,且包括一第 $(4p+1)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+1)$ 条扫描线;一第 $(4p+4)$ 级移位寄存器,其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+4)$ 条扫描线;一第 $(4p+5)$ 级移位寄存器,其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+5)$ 条扫描线;以及一第 $(4p+8)$ 级移位寄存器,其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+8)$ 条扫描线;该第二传递路径用以接续于该第一传递路径的后传递该驱动信号,且包括一第 $(4p+2)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+2)$ 条扫描线;一第 $(4p+3)$ 级移位寄存器,其输入端电性连接至该第 $(4p+2)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+3)$ 条扫描线;一第 $(4p+6)$ 级移位寄存器,其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+6)$ 条扫描线;以及一第 $(4p+7)$ 级移位寄存器,其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+7)$ 条扫描线,该像素驱动方法更包括下列步骤:

(g) 令该扫描驱动电路透过该第一传递路径将该驱动信号依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线;以及

(h) 令该扫描驱动电路透过该第二传递路径将该驱动信号依 p 值由小至大的顺序依序输出到该第 $(4p+2)$ 条扫描线、该第 $(4p+3)$ 条扫描线、该第 $(4p+6)$ 条扫描线以及该第 $(4p+7)$ 条扫描线;

其中, p 为包括 0 至 $N/4-2$ 之间的偶数。

11. 如权利要求 6 所述的像素驱动方法,其特征在于:该扫描驱动电路包括一第一传递路径以及一第二传递路径,该第一传递路径用以接收并传递该驱动信号,且包括一第 $(4p+1)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+1)$ 条扫描线;一第 $(4p+4)$ 级移位寄存器,其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+4)$ 条扫描线;一第 $(4p+5)$ 级移位寄存器,其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+5)$ 条扫描线;以及一第 $(4p+8)$ 级移位寄存器,其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+8)$ 条扫描线;该第二传递路径用以接续于该第一传递路径的后

传递该驱动信号,且包括一第 $(4p+7)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+7)$ 条扫描线;一第 $(4p+6)$ 级移位寄存器,其输入端电性连接至该第 $(4p+7)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+6)$ 条扫描线;一第 $(4p+3)$ 级移位寄存器,其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+3)$ 条扫描线;以及一第 $(4p+2)$ 级移位寄存器,其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+2)$ 条扫描线,该像素驱动方法更包括下列步骤:

(i) 令该扫描驱动电路透过该第一传递路径将该驱动信号依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线;以及

(j) 令该扫描驱动电路透过该第二传递路径将该驱动信号依 p 值由大至小的顺序依序输出到该第 $(4p+7)$ 条扫描线、该第 $(4p+6)$ 条扫描线、该第 $(4p+3)$ 条扫描线以及该第 $(4p+2)$ 条扫描线;

其中, p 为包括0至 $N/4-2$ 之间的偶数。

液晶显示装置以及像素驱动方法

技术领域

[0001] 本发明是关于一种液晶显示装置以及像素驱动方法。更详细地说,本发明是关于一种用以驱动一像素阵列的液晶显示装置以及像素驱动方法。

背景技术

[0002] 近年来,随着平面显示器的发展愈来愈成熟,已经逐渐取代传统的阴极射线管显示器,其中,液晶显示器(Liquid Crystal Display ;LCD)即是其中一种具有高分辨率、形体薄、重量轻以及消耗电力低等优点的平面显示器。在显示器制造厂商的努力的下,液晶显示器的显示性能、生产能力以及相较于其它平面显示器的价格竞争力均有非常明显的提升,进而使其市场规模迅速地扩大,一跃而成长为市场上平面显示器的主流。

[0003] 一般而言,液晶显示器中包括的每一个像素皆需施以驱动电压,以提供给像素中的液晶转向的电场,使得液晶显示器可以藉将液晶转向显示多种亮度以及对比的画面。而液晶显示器的驱动方式为了避免直流残留(DC residue),皆是以交流电的方式驱动,即以持续正负极性转换的电压来驱动像素中的液晶,然而一驱动电压由正极性电压转换为负极性电压,或由负极性电压转换为正极性电压,必须耗费一定的能量,因此若一驱动电压的转换频率愈高,便会伴随着愈多的能量损耗。

[0004] 目前常见的液晶显示器驱动方式有行反转(column inversion)式驱动与点反转(dot inversion)式驱动,其中,行反转式驱动是指同一垂直线上的像素极性为相同,相邻垂直线上的像素极性为相反;而点反转式驱动是指任意二相邻像素的像素极性为相反。行反转式驱动由于其驱动电压的正负极性转换频率为点反转式驱动的一半,因此具有比较省电的优点,但由于行反转式驱动的同一行像素中的各像素皆为相同的极性,因此于画面呈现上会出现垂直方向显影不均(V-line Mura)的缺点,而点反转式驱动虽然不会有垂直方向显影不均的缺点,但却必须付出较高的功率损耗。

[0005] 综上所述,如何提供一种保有行反转式驱动的省电特性,同时可以克服垂直方向显影不均的缺点的液晶显示器驱动方式,实为该领域的技术者亟需解决的课题。

发明内容

[0006] 本发明的一目的在于提供一种液晶显示装置。该液晶显示装置包括一像素阵列,包括一第 $(4m+1)$ 条扫描线、一第 $(4m+2)$ 条扫描线、一第 $(4m+3)$ 条扫描线、一第 $(4m+4)$ 条扫描线、一数据线、多个第一像素、多个第二像素、多个第三像素以及多个第四像素,该第一像素以及该第二像素设置于该第 $(4m+1)$ 条扫描线与该第 $(4m+2)$ 条扫描线之间,该第一像素与该第 $(4m+1)$ 条扫描线电性连接,该第二像素与该第 $(4m+2)$ 条扫描线电性连接,该第三像素以及该第四像素设置于该第 $(4m+3)$ 条扫描线与该第 $(4m+4)$ 条扫描线之间,该第三像素与该第 $(4m+3)$ 条扫描线电性连接,该第四像素与该第 $(4m+4)$ 条扫描线电性连接,该数据线设置于所述第一像素与所述第二像素之间,以及所述第三像素与所述第四像素之间,且与所述第一像素、所述第二像素、所述第三像素以及所述第四像素电性连接;一扫描驱动电

路,与该第 $(4m+1)$ 条扫描线、该第 $(4m+2)$ 条扫描线、该第 $(4m+3)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,用以依 m 值由小至大的顺序提供一驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线以启动所述第一像素以及所述第四像素后,再依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线以启动所述第二像素以及所述第三像素,或 m 值由大至小的顺序依序提供该驱动信号至该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线以启动所述第三像素以及所述第二像素;以及一数据驱动电路,与该数据线电性连接,用以当所述第一像素以及所述第四像素被启动时,提供一第一极性数据信号至该数据线以使所述第一像素以及所述第四像素具有一第一极性,以及当所述第二像素以及所述第三像素被启动时,提供一第二极性数据信号至该数据线以使所述第二像素以及所述第三像素有一第二极性;其中,该像素阵列具有一总扫描线数 N , m 为包括 0 至 $N/4-1$ 之间的整数,该第一极性与该第二极性的极性相反。

[0007] 该扫描驱动电路包括一第一级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,以传递该驱动信号,该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线电性连接,该第一级移位寄存器用以接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由小至大的顺序依序提供该驱动信号至第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线。

[0008] 该扫描驱动电路包括一第一级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,以传递该驱动信号,该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由大至小的顺序依序与该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线电性连接,该第一级移位寄存器用以接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由大至小的顺序依序提供该驱动信号至第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线。

[0009] 该扫描驱动电路包括:一第一传递路径,用以接收并传递该驱动信号,该第一传递路径包括:一第 $(4p+1)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+1)$ 条扫描线;一第 $(4p+4)$ 级移位寄存器,其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+4)$ 条扫描线;一第 $(4p+5)$ 级移位寄存器,其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+5)$ 条扫描线;以及一第 $(4p+8)$ 级移位寄存器,其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+8)$ 条扫描线;以及一第二传递路径,用以接续于该第一传递路径的后传递该驱动信号,该第二传递路径包括:一第 $(4p+2)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+2)$ 条扫描线;一第 $(4p+3)$ 级移位寄存器,其输入端电性连接至该第 $(4p+2)$ 级移位寄存器的输出端,其输出

端电性连接至该第 $(4p+3)$ 条扫描线；一第 $(4p+6)$ 级移位寄存器，其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端，其输出端电性连接至该第 $(4p+6)$ 条扫描线；以及一第 $(4p+7)$ 级移位寄存器，其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端，其输出端电性连接至该第 $(4p+7)$ 条扫描线；其中，该驱动信号透过该第一传递路径依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线，以及透过该第二传递路径依 p 值由小至大的顺序依序输出到该第 $(4p+2)$ 条扫描线、该第 $(4p+3)$ 条扫描线、该第 $(4p+6)$ 条扫描线以及该第 $(4p+7)$ 条扫描线， p 为包括 0 至 $N/4-2$ 之间的偶数。

[0010] 该扫描驱动电路包括：一第一传递路径，用以接收并传递该驱动信号，该第一传递路径包括：一第 $(4p+1)$ 级移位寄存器，其输入端接收该驱动信号，其输出端电性连接至该第 $(4p+1)$ 条扫描线；一第 $(4p+4)$ 级移位寄存器，其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端，其输出端电性连接至该第 $(4p+4)$ 条扫描线；一第 $(4p+5)$ 级移位寄存器，其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端，其输出端电性连接至该第 $(4p+5)$ 条扫描线；以及一第 $(4p+8)$ 级移位寄存器，其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端，其输出端电性连接至该第 $(4p+8)$ 条扫描线；以及一第二传递路径，用以接续于该第一传递路径的后传递该驱动信号，该第二传递路径包括：一第 $(4p+7)$ 级移位寄存器，其输入端接收该驱动信号，其输出端电性连接至该第 $(4p+7)$ 条扫描线；一第 $(4p+6)$ 级移位寄存器，其输入端电性连接至该第 $(4p+7)$ 级移位寄存器的输出端，其输出端电性连接至该第 $(4p+6)$ 条扫描线；一第 $(4p+3)$ 级移位寄存器，其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端，其输出端电性连接至该第 $(4p+3)$ 条扫描线；以及一第 $(4p+2)$ 级移位寄存器，其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端，其输出端电性连接至该第 $(4p+2)$ 条扫描线；其中，该驱动信号透过该第一传递路径依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线，以及透过该第二传递路径依 p 值由大至小的顺序依序输出到该第 $(4p+7)$ 条扫描线、该第 $(4p+6)$ 条扫描线、该第 $(4p+3)$ 条扫描线以及该第 $(4p+2)$ 条扫描线， p 为包括 0 至 $N/4-2$ 之间的偶数。

[0011] 一种像素驱动方法，该像素驱动方法包括下列步骤：

[0012] (a) 令该扫描驱动电路依 m 值由小至大的顺序提供一驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线以启动所述第一像素以及所述第四像素；

[0013] (b) 令该扫描驱动电路依 m 值由小至大的顺序依序提供该驱动信号至第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线以启动所述第二像素以及所述第三像素，或 m 值由大至小的顺序依序提供该驱动信号至该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线以启动所述第三像素以及所述第二像素；

[0014] 其中，该像素阵列具有一总扫描线数 N ， m 为包括 0 至 $N/4-1$ 之间的整数。

[0015] (c) 令该数据驱动电路于所述第一像素以及所述第四像素被启动时，提供一第一极性数据信号至该数据线以使所述第一像素以及所述第四像素具有一第一极性；以及

[0016] (d) 令该数据驱动电路于所述第二像素以及所述第三像素被启动时，提供一第二极性数据信号至该数据线以使所述第二像素以及所述第三像素有一第二极性；

[0017] 其中，该第一极性与该第二极性的极性相反。

[0018] 该扫描驱动电路包括一第一级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线电性连接,该像素驱动方法更包括下列步骤:(e) 令该第一级移位寄存器接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由小至大的顺序依序该提供该驱动信号至第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线。

[0019] 该扫描驱动电路包括一第一级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由大至小的顺序依序与该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线电性连接,该像素驱动方法更包括下列步骤:

[0020] (f) 令该第一级移位寄存器接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由大至小的顺序依序该提供该驱动信号至第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线。

[0021] 该扫描驱动电路包括一第一传递路径以及一第二传递路径,该第一传递路径用以接收并传递该驱动信号,且包括一第 $(4p+1)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+1)$ 条扫描线;一第 $(4p+4)$ 级移位寄存器,其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+4)$ 条扫描线;一第 $(4p+5)$ 级移位寄存器,其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+5)$ 条扫描线;以及一第 $(4p+8)$ 级移位寄存器,其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+8)$ 条扫描线;该第二传递路径用以接续于该第一传递路径的后传递该驱动信号,且包括一第 $(4p+2)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+2)$ 条扫描线;一第 $(4p+3)$ 级移位寄存器,其输入端电性连接至该第 $(4p+2)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+3)$ 条扫描线;一第 $(4p+6)$ 级移位寄存器,其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+6)$ 条扫描线;以及一第 $(4p+7)$ 级移位寄存器,其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+7)$ 条扫描线,该像素驱动方法更包括下列步骤:

[0022] (g) 令该扫描驱动电路透过该第一传递路径将该驱动信号依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线;以及

[0023] (h) 令该扫描驱动电路透过该第二传递路径将该驱动信号依 p 值由小至大的顺序依序输出到该第 $(4p+2)$ 条扫描线、该第 $(4p+3)$ 条扫描线、该第 $(4p+6)$ 条扫描线以及该第 $(4p+7)$ 条扫描线;

[0024] 其中, p 为包括 0 至 $N/4-2$ 之间的偶数。

[0025] 该扫描驱动电路包括一第一传递路径以及一第二传递路径, 该第一传递路径用以接收并传递该驱动信号, 且包括一第 $(4p+1)$ 级移位寄存器, 其输入端接收该驱动信号, 其输出端电性连接至该第 $(4p+1)$ 条扫描线; 一第 $(4p+4)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+4)$ 条扫描线; 一第 $(4p+5)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+5)$ 条扫描线; 以及一第 $(4p+8)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+8)$ 条扫描线; 该第二传递路径用以接续于该第一传递路径的后传递该驱动信号, 且包括一第 $(4p+7)$ 级移位寄存器, 其输入端接收该驱动信号, 其输出端电性连接至该第 $(4p+7)$ 条扫描线; 一第 $(4p+6)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+7)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+6)$ 条扫描线; 一第 $(4p+3)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+3)$ 条扫描线; 以及一第 $(4p+2)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+2)$ 条扫描线, 该像素驱动方法更包括下列步骤:

[0026] (i) 令该扫描驱动电路透过该第一传递路径将该驱动信号依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线; 以及

[0027] (j) 令该扫描驱动电路透过该第二传递路径将该驱动信号依 p 值由大至小的顺序依序输出到该第 $(4p+7)$ 条扫描线、该第 $(4p+6)$ 条扫描线、该第 $(4p+3)$ 条扫描线以及该第 $(4p+2)$ 条扫描线;

[0028] 其中, p 为包括 0 至 $N/4-2$ 之间的偶数。

[0029] 本发明的液晶显示装置是用以依 m 值由小至大的顺序启动所述第一像素以及所述第四像素后, 再依 m 值由小至大的顺序依序启动所述第二像素以及所述第三像素, 或者, 依 m 值由大至小的顺序依序启动所述第三像素以及所述第二像素, 以及当所述第一像素以及所述第四像素被启动时, 提供一第一极性数据信号以使所述第一像素以及所述第四像素具有一第一极性, 当所述第二像素以及所述第三像素被启动时, 提供一第二极性数据信号以使所述第二像素以及所述第三像素有一第二极性。从而, 本发明是可克服公知技术的行反转驱动方式于画面呈现上会出现垂直方向显影不均 (V-line Mura) 的缺点, 同时具有行反转驱动方式的省电优点。

[0030] 在参阅图式及随后描述的实施方式后, 该技术领域具有通常知识者便可了解本发明的其他目的, 以及本发明的技术手段及实施态样。

附图说明

[0031] 图 1 是为本发明第一实施例的示意图;

[0032] 图 2A 是为本发明第一实施例的信号时序的示意图;

[0033] 图 2B 是为本发明第二实施例的信号时序的示意图;

[0034] 图 3A 是为本发明第一实施例的扫描驱动电路的示意图;

[0035] 图 3B 是为本发明第二实施例的扫描驱动电路的示意图;

- [0036] 图 4A 是为本发明第三实施例的扫描驱动电路的示意图；
- [0037] 图 4B 是为本发明第四实施例的扫描驱动电路的示意图；以及
- [0038] 图 5 是为本发明第六实施例的流程图。
- [0039] 【主要元件符号说明】
- | | |
|--------------------------|-----------------|
| [0040] 1 :液晶显示装置 | 11 :像素阵列 |
| [0041] 111 :第一像素 | 112 :第二像素 |
| [0042] 113 :第三像素 | 114 :第四像素 |
| [0043] 115 :第一像素 | 116 :第二像素 |
| [0044] 117 :第三像素 | 118 :第四像素 |
| [0045] 12 :数据驱动电路 | 13 :扫描驱动电路 |
| [0046] 14 :扫描驱动电路 | 15 :扫描驱动电路 |
| [0047] 16 :扫描驱动电路 | 200 :驱动信号 |
| [0048] 202 :正电压数据信号 | 204 :负电压数据信号 |
| [0049] D1 :数据线 | G1...G1200 :扫描线 |
| [0050] S1...S1200 :移位寄存器 | |

具体实施方式

[0051] 以下将透过实施例来解释本发明的内容,本发明的实施例并非用以限制本发明须在如实施例所述的任何特定的环境、应用或特殊方式方能实施。因此,关于实施例的说明仅为阐释本发明的目的,而非用以限制本发明。须说明者,以下实施例及图式中,与本发明非直接相关的元件已省略而未绘示,且图式中各元件间的尺寸关系仅为求容易了解,非用以限制实际比例。

[0052] 本发明的第一实施例为一液晶显示装置 1,其示意图描绘于图 1。液晶显示装置 1 包括一像素阵列 11、一扫描驱动电路 13 以及一数据驱动电路 12。像素阵列 11 中更包括多个像素、多条扫描线以及多条数据线,所述扫描线与扫描驱动电路 13 电性连接,所述数据线 with 数据驱动电路 12 电性连接。

[0053] 于本实施例中,像素阵列 11 为一具有 800×600 像素的像素阵列,换言之,像素阵列 11 于水平方向的每一列像素中具有 800 个像素,于垂直方向的每一行像素中则具有 600 个像素。如图 1 所示,本实施例的像素阵列 11 为采用 HSD(Half Source Driver) 架构的接线方式,即每二个水平相邻像素是使用 2 条扫描线以及 1 条数据线驱动,因此,液晶显示装置 1 必须使用 1200 条扫描线以及 400 条数据线来驱动像素阵列 11 中的 800×600 个像素。于其它实施例中,像素阵列 11 亦可为其它任意尺寸的像素阵列,并不以像素阵列的尺寸限制本发明的范围。

[0054] 为了便于说明本发明的技术特征,于本说明书中将以变数编号方式来表示该 1200 条扫描线。具体而言,像素阵列 11 中包括一第 $(4m+1)$ 条扫描线、一第 $(4m+2)$ 条扫描线、一第 $(4m+3)$ 条扫描线以及一第 $(4m+4)$ 条扫描线,且像素阵列 11 共具有 N 条扫描线,即 N 为像素阵列 11 的总扫描线数,其中,m 的值为包括 0 至 $N/4-1$ 之间的整数,于本实施例中, $N = 1200$,m 为包括 0 至 299 之间的整数,即 0、1、2...298 以及 299。因此,当 $m = 0$ 时,第 $(4m+1)$ 条扫描线即指第 1 条扫描线 G1,第 $(4m+2)$ 条扫描线即指第 2 条扫描线 G2,第 $(4m+3)$ 条扫描

线即指第 3 条扫描线 G3, 第 $(4m+4)$ 条扫描线即指第 4 条扫描线 G4; 当 $m = 1$ 时, 第 $(4m+1)$ 条扫描线即指第 5 条扫描线; 当 $m = 299$ 时, 第 $(4m+4)$ 条扫描线即指第 1200 条扫描线, 以此类推。

[0055] 像素阵列 11 中更包括一数据线、多个第一像素、多个第二像素、多个第三像素以及多个第四像素, 该第一像素以及该第二像素设置于该第 $(4m+1)$ 条扫描线与该第 $(4m+2)$ 条扫描线之间, 该第一像素与该第 $(4m+1)$ 条扫描线电性连接, 该第二像素与该第 $(4m+2)$ 条扫描线电性连接, 该第三像素以及该第四像素设置于该第 $(4m+3)$ 条扫描线与该第 $(4m+4)$ 条扫描线之间, 该第三像素与该第 $(4m+3)$ 条扫描线电性连接, 该第四像素与该第 $(4m+4)$ 条扫描线电性连接, 该数据线设置于所述第一像素与所述第二像素之间, 以及所述第三像素与所述第四像素之间, 且与所述第一像素、所述第二像素、所述第三像素以及所述第四像素电性连接。

[0056] 具体而言, 当 $m = 1$ 时, 第一像素 111 以及第二像素 112 设置于第 1 条扫描线 G1 与第 2 条扫描线 G2 之间, 第一像素 111 与第 1 条扫描线 G1 电性连接, 第二像素 112 与第 2 条扫描线 G2 电性连接, 第三像素 113 以及第四像素 114 设置于第 3 条扫描线 G3 与第 4 条扫描线 G4 之间, 第三像素 113 与第 3 条扫描线 G3 电性连接, 第四像素 114 与第 4 条扫描线 G4 电性连接, 数据线 D1 设置于第一像素 111 与第二像素 112 之间, 以及第三像素 113 与第四像素 114 之间, 且分别与第一像素 111、第二像素 112、第三像素 113 以及第四像素 114 电性连接。

[0057] 同理, 当 $m = 2$ 时, 第一像素 115 以及第二像素 116 设置于第 5 条扫描线 G5 与第 6 条扫描线 G6 之间, 第一像素 115 与第 5 条扫描线 G5 电性连接, 第二像素 116 与第 6 条扫描线 G6 电性连接, 第三像素 117 以及第四像素 118 设置于第 7 条扫描线 G7 与第 8 条扫描线 G8 之间, 第三像素 117 与第 7 条扫描线 G7 电性连接, 第四像素 118 与第 8 条扫描线 G8 电性连接, 数据线 D1 设置于第一像素 115 与第二像素 116 之间, 以及第三像素 117 与第四像素 118 之间, 且分别与第一像素 115、第二像素 116、第三像素 117 以及第四像素 118 电性连接。其余像素与扫描线及数据线间的配置与连结关系皆可以此类推, 因此不加以赘述。

[0058] 于说明本发明的液晶显示装置 1 如何驱动像素阵列 11 中的像素的前, 首先简略说明液晶显示装置的驱动原理, 以助于本发明核心技术的了解。一般而言, 像素阵列中的每一个像素是透过一电晶体电性连接至一扫描线以及一数据线, 该扫描线连接至该电晶体的闸极, 用以控制该电晶体的开启与关闭, 该电晶体的汲极及源极则分别连接该数据线与一像素, 该数据线用以当该电晶体开启时, 即该像素被启动 (activate) 时, 提供一数据信号至该像素, 俾该像素可因应该数据信号呈现一亮度。

[0059] 于公知技术中, 当一液晶显示装置中的像素阵列以点反转 (dot inversion) 驱动方式被驱动时, 该液晶显示装置会依序提供一驱动电压至多条扫描线, 以依序地启动像素阵列中的像素, 数据线则相应地提供一数据信号至被启动的像素, 而为了实现点反转驱动方式, 该数据信号必须配合依序被启动的像素, 持续不断地以高转换频率来转换极性, 即由正电压转换至负电压或由负电压转换至正电压, 如此一来, 势必需要较多的能量, 造成较高的功率损耗。

[0060] 本发明的液晶显示装置 1 通过改变像素阵列中的像素启动顺序, 进而使数据信号可以行反转 (column inversion) 驱动方式的转换频率来转换极性, 使得本发明的液晶显示

装置 1 不但具有点反转驱动方式的画面呈现效果,同时具有行反转驱动方式的省电优点。以下将详述本发明的液晶显示装置 1 如何驱动像素阵列 11 中的像素。

[0061] 请参阅图 1,扫描驱动电路 13 分别与该第 $(4m+1)$ 条扫描线、该第 $(4m+2)$ 条扫描线、该第 $(4m+3)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接,扫描驱动电路 13 用以提供一驱动电压至所述扫描线,以启动像素阵列 11 中的像素,于本实施例中,耦接像素与扫描线的电晶体为 N 型电晶体,因此该驱动电压为一正电压,于其它实施例中,耦接像素与扫描线的电晶体亦可采用 P 型电晶体,此时其驱动电压则为一负电压。

[0062] 于第一实施例中,液晶显示装置 1 是以一第一顺序启动像素阵列 11 中的像素,以下将详述扫描驱动电路 13 如何以该第一顺序提供驱动信号至各扫描线。扫描驱动电路 13 首先依 m 值由小至大的顺序依序提供一驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线以启动所述第一像素以及所述第四像素后,再依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线以启动所述第二像素以及所述第三像素。

[0063] 具体而言,扫描驱动电路 13 依序提供该驱动信号至第 1 条扫描线 G1、第 4 条扫描线 G4、第 5 条扫描线 G5、第 8 条扫描线 G8...第 1117 条扫描线以及第 1120 条扫描线,以分别启动第一像素 111、第四像素 114、第一像素 115、第四像素 118...等与上述扫描线电性连接的第一像素以及第四像素。接着,扫描驱动电路 13 再依序提供该驱动信号至第 2 条扫描线 G2、第 3 条扫描线 G3、第 6 条扫描线 G6、第 7 条扫描线 G7...第 1118 条扫描线 G1118 以及第 1119 条扫描线 G1119,以分别启动第二像素 112、第三像素 113、第二像素 116、第三像素 117...等与上述扫描线电性连接的第二像素以及第三像素。

[0064] 数据驱动电路 12 与数据线 D1 电性连接,用以当所述第一像素以及所述第四像素被启动时,提供一第一极性数据信号至数据线 D1 以使所述第一像素以及所述第四像素具有一第一极性,以及当所述第二像素以及所述第三像素被启动时,提供一第二极性数据信号至数据线 D1 以使所述第二像素以及所述第三像素有一第二极性。

[0065] 具体而言,当第一像素 111、第四像素 114、第一像素 115、第四像素 118...等所述第一像素以及所述第四像素被启动时,数据驱动电路 12 提供该第一极性数据信号(例如一正电压数据信号)至数据线 D1,此时,第一像素 111、第四像素 114、第一像素 115、第四像素 118...等所述第一像素以及所述第四像素便具有一正极性。接着,当第二像素 112、第三像素 113、第二像素 116、第三像素 117...等所述第二像素以及所述第三像素被启动时,数据驱动电路 12 提供该第二极性数据信号(例如一负电压数据信号)至数据线 D1,此时,第二像素 112、第三像素 113、第二像素 116、第三像素 117...等所述第二像素以及所述第三像素便具有一负极性。如此一来,像素阵列 11 便具有点反转驱动的画面呈现方式,即任意二相邻像素的像素极性为相反,如图 1 所示。

[0066] 请参阅图 2A,其是为描绘本发明第一实施例的信号时序的示意图,横轴为时间,纵轴为电压。如图所示,于驱动信号 200(即正电压信号)依序被提供至第 1 条扫描线 G1、第 4 条扫描线 G4、第 5 条扫描线 G5、第 8 条扫描线 G8...第 1117 条扫描线以及第 1120 条扫描线的时间周期内,数据线 D1 持续提供正电压数据信号 202;而当驱动信号 200 依序被提供至第 2 条扫描线 G2、第 3 条扫描线 G3、第 6 条扫描线 G6、第 7 条扫描线 G7...第 1118 条扫描线 G1118 以及第 1119 条扫描线 G1119 的时间周期内,数据线 D1 才切换为负电压数据信号

204。据此,本发明的液晶显示装置 1 通过改变像素阵列 11 中像素的启动顺序,使得数据线 D1 提供正电压数据信号 202 以及负电压数据信号 204 的时间周期增长,如此一来,将可大幅降低数据信号的正负极性转换频率,进而达到降低功率损耗的优点。

[0067] 为了实现第一实施例的像素启动顺序,扫描驱动电路必须依照前述的顺序依序提供驱动信号至所述扫描线,以下将详述扫描驱动电路如何依序提供驱动信号。本实施例的扫描驱动电路包括一第 1 级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器,以传递驱动信号。该第 1 级移位寄存器的输出端至该第 N/2 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 (4m+1) 条扫描线以及该第 (4m+4) 条扫描线电性连接,该第 (N/2+1) 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 (4m+2) 条扫描线以及该第 (4m+3) 条扫描线电性连接。该第 1 级移位寄存器用以接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 (4m+1) 条扫描线以及该第 (4m+4) 条扫描线后,再依 m 值由小至大的顺序依序提供该驱动信号至第 (4m+2) 条扫描线以及该第 (4m+3) 条扫描线。

[0068] 具体而言,请参阅图 3A,其是为描绘本发明第一实施例的扫描驱动电路的示意图。于本实施例中,扫描驱动电路 13 包括一第 1 级移位寄存器 S1 至一第 1200 级移位寄存器 S1200,且每一级移位寄存器电性连接至下一级移位寄存器,即第 1 级移位寄存器 S1 电性连接至第 2 级移位寄存器 S2;第 2 级移位寄存器 S2 电性连接至第 3 级移位寄存器 S3...第 1119 级移位寄存器 S1119 电性连接至第 1200 级移位寄存器 S1200。其中,第 1 级移位寄存器 S1 的输出端与第 1 条扫描线 G1 电性连接;第 2 级移位寄存器 S2 的输出端与第 4 条扫描线 G4 电性连接...第 599 级移位寄存器 S599 的输出端与第 1117 条扫描线 G1117 电性连接;第 600 级移位寄存器 S600 的输出端与第 1200 条扫描线 G1200 电性连接。第 601 级移位寄存器 S601 的输出端与第 2 条扫描线 G2 电性连接;第 602 级移位寄存器 S602 的输出端与第 3 条扫描线 G3 电性连接...第 1119 级移位寄存器 S1119 的输出端与第 1118 条扫描线 G1118 电性连接;第 1200 级移位寄存器 S1200 的输出端与第 1119 条扫描线 G1119 电性连接。

[0069] 第 1 级移位寄存器 S1 接收驱动信号 200,输出驱动信号 200 至第 1 条扫描线 G1,并将驱动信号 200 传递至第 2 级移位寄存器 S2;第 2 级移位寄存器 S2 接收驱动信号 200,输出驱动信号 200 至第 4 条扫描线 G4,并将驱动信号 200 传递至第 3 级移位寄存器 S3...第 1119 级移位寄存器 S1119 接收驱动信号 200,输出驱动信号 200 至第 1118 条扫描线 G1118,并将驱动信号 200 传递至第 1200 级移位寄存器 S1200;最后,第 1200 级移位寄存器 S1200 接收驱动信号 200,输出驱动信号 200 至第 1119 条扫描线 G1119。

[0070] 简言的,扫描驱动电路中的多个移位寄存器是依序电性连接并依序传递驱动信号,通过改变各移位寄存器的输出端与扫描线间的接线方式,扫描驱动电路便可以第一顺序启动像素阵列中的画。须特别说明者,于本实施例中,上述的接线方式是实现于扫描驱动电路内,如图 3A 所示;于其它实施例中,上述的接线方式亦可实现于扫描驱动电路的外,亦即实现于扫描驱动电路的多输出端与多扫描线之间,并不以此限制本发明的范围。

[0071] 本发明的液晶显示装置 1 除了可以第一实施例所述的第一顺序启动像素阵列 11 中的像素外,于第二实施例中亦可以一第二顺序启动像素阵列 11 中的像素,以下将详述扫描驱动电路如何以该第二顺序提供驱动信号至各扫描线。第二实施例与第一实施例的差别

在于,扫描驱动电路提供驱动信号至各扫描线的顺序不同,详细地说,扫描驱动电路首先依 m 值由小至大的顺序依序提供一驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线以启动所述第一像素以及所述第四像素后,再依 m 值由大至小的顺序依序提供该驱动信号至该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线以启动所述第二像素以及所述第三像素。

[0072] 具体而言,请参阅图 3B,其是为描绘本发明第二实施例的扫描驱动电路的示意图。于本实施例中,扫描驱动电路 14 依序提供该驱动信号至第 1 条扫描线 G1、第 4 条扫描线 G4、第 5 条扫描线 G5、第 8 条扫描线 G8...第 1117 条扫描线以及第 1120 条扫描线,以分别启动第一像素 111、第四像素 114、第一像素 115、第四像素 118...等与上述扫描线电性连接的第一像素以及第四像素。接着,扫描驱动电路 14 再依序提供该驱动信号至第 1119 条扫描线 G1119、第 1118 条扫描线 G1118、第 1115 条扫描线 G1115、第 1114 条扫描线 G1114...第 3 条扫描线 G3 以及第 2 条扫描线 G2,以分别启动与上述扫描线电性连接的第二像素以及第三像素。

[0073] 请参阅图 2B,其是为描绘本发明第二实施例的信号时序的示意图,横轴为时间,纵轴为电压。如图所示,于驱动信号 200 (即正电压信号) 依序被提供至第 1 条扫描线 G1、第 4 条扫描线 G4、第 5 条扫描线 G5、第 8 条扫描线 G8...第 1117 条扫描线以及第 1120 条扫描线的时间周期内,数据线 D1 持续提供正电压数据信号 202;而当驱动信号 200 依序被提供至第 1119 条扫描线 G1119、第 1118 条扫描线 G1118、第 1116 条扫描线 G1116、第 1115 条扫描线 G1115...第 3 条扫描线 G3 以及第 2 条扫描线 G2 的时间周期内,数据线 D1 才切换为负电压数据信号 204。

[0074] 为了实现第二实施例的像素启动顺序,扫描驱动电路 14 的接线方式亦有所不同,其与第一实施例的扫描驱动电路 13 的差异在于:第 601 级移位寄存器 S601 的输出端与第 1119 条扫描线 G1119 电性连接;第 602 级移位寄存器 S602 的输出端与第 1118 条扫描线 G1118 电性连接...第 1119 级移位寄存器 S1119 的输出端与第 3 条扫描线 G3 电性连接;第 1200 级移位寄存器 S1200 的输出端与第 2 条扫描线 G2 电性连接。

[0075] 除了上述差异,第二实施例亦能执行第一实施例所描述的操作及功能,所属技术领域具有通常知识者可直接了解第二实施例与第一实施例之间的差异,以及第二实施例如何基于上述第一实施例以执行此等操作及功能,故不赘述。

[0076] 扫描驱动电路除了如第一实施例所述的架构外,亦可采用其它架构来实现第一实施例所述的像素启动顺序,以下将详述本发明第三实施例的扫描驱动电路如何依第一顺序提供驱动信号。第三实施例的扫描驱动电路包括一第一传递路径以及一第二传递路径,该第一传递路径用以接收并传递驱动信号,且包括:一第 $(4p+1)$ 级移位寄存器,其输入端接收驱动信号,其输出端电性连接至该第 $(4p+1)$ 条扫描线;一第 $(4p+4)$ 级移位寄存器,其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+4)$ 条扫描线;一第 $(4p+5)$ 级移位寄存器,其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+5)$ 条扫描线;以及一第 $(4p+8)$ 级移位寄存器,其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+8)$ 条扫描线。

[0077] 该第二传递路径用以接续于该第一传递路径的后传递驱动信号,且包括:一第

($4p+2$) 级移位寄存器,其输入端接收驱动信号,其输出端电性连接至该第 ($4p+2$) 条扫描线;一第 ($4p+3$) 级移位寄存器,其输入端电性连接至该第 ($4p+2$) 级移位寄存器的输出端,其输出端电性连接至该第 ($4p+3$) 条扫描线;一第 ($4p+6$) 级移位寄存器,其输入端电性连接至该第 ($4p+3$) 级移位寄存器的输出端,其输出端电性连接至该第 ($4p+6$) 条扫描线;以及一第 ($4p+7$) 级移位寄存器,其输入端电性连接至该第 ($4p+6$) 级移位寄存器的输出端,其输出端电性连接至该第 ($4p+7$) 条扫描线。

[0078] 驱动信号透过该第一传递路径依 p 值由小至大的顺序依序输出到该第 ($4p+1$) 条扫描线、该第 ($4p+4$) 条扫描线、该第 ($4p+5$) 条扫描线以及该第 ($4p+8$) 条扫描线,以及透过该第二传递路径依 p 值由小至大的顺序依序输出到该第 ($4p+2$) 条扫描线、该第 ($4p+3$) 条扫描线、该第 ($4p+6$) 条扫描线以及该第 ($4p+7$) 条扫描线,其中, p 为包括 0 至 $N/4-2$ 之间的偶数,于本实施例中, $N = 1200$, p 为包括 0 至 298 之间的偶数,即 0、2、4...296 以及 298。举例来说,当 $p = 0$ 时,第 ($4p+1$) 条扫描线即指第 1 条扫描线,第 ($4p+8$) 条扫描线即指第 8 条扫描线;当 $p = 2$ 时,第 ($4p+1$) 条扫描线即指第 9 条扫描线;当 $p = 298$ 时,第 ($4p+8$) 条扫描线即指第 1200 条扫描线,以此类推。

[0079] 具体而言,请参阅图 4A,其是为描绘本发明第三实施例的扫描驱动电路的示意图。于本实施例中,扫描驱动电路 15 包括一第 1 级移位寄存器 S1 至一第 1200 级移位寄存器 S1200,第 1 级移位寄存器 S1 的输出端与第 1 条扫描线 G1 电性连接;第 2 级移位寄存器 S2 的输出端与第 2 条扫描线 G2 电性连接;第 3 级移位寄存器 S3 的输出端与第 3 条扫描线 G3 电性连接;第 4 级移位寄存器 S4 的输出端与第 4 条扫描线 G4 电性连接...第 1119 级移位寄存器 S1119 的输出端与第 1119 条扫描线 G1119 电性连接;第 1200 级移位寄存器 S1200 的输出端与第 1200 条扫描线 G1200 电性连接。

[0080] 与第一实施例的扫描驱动电路 13 不同的是,本实施例的扫描驱动电路 15 是透过改变各个移位寄存器之间的接线方式来实现前述的像素启动顺序,各个移位寄存器的输出端则电性连接至与其相对应的扫描线,以下接着说明扫描驱动电路 15 中各个移位寄存器之间的接线方式。如图 4A 所示,第一传递路径包括:第 1 级移位寄存器 S1,其输入端接收驱动信号 200;第 4 级移位寄存器 S4,其输入端电性连接至第 1 级移位寄存器 S1 的输出端;第 5 级移位寄存器 S5,其输入端电性连接至第 4 级移位寄存器 S4 的输出端;第 8 级移位寄存器 S8,其输入端电性连接至第 5 级移位寄存器 S5 的输出端...第 1200 级移位寄存器 S1200,其输入端电性连接至第 1117 级移位寄存器 S1117 的输出端。

[0081] 接着,第二传递路径接续第一传递路径,且包括:第 2 级移位寄存器 S2,其输入端电性连接至第 1200 级移位寄存器 S1200 的输出端;第 3 级移位寄存器 S3,其输入端电性连接至第 2 级移位寄存器 S2 的输出端;第 6 级移位寄存器 S6,其输入端电性连接至第 3 级移位寄存器 S3 的输出端;第 7 级移位寄存器 S7,其输入端电性连接至第 6 级移位寄存器 S6 的输出端...第 1119 级移位寄存器 S1119,其输入端电性连接至第 1118 级移位寄存器 S1118 的输出端。

[0082] 通过上述各个移位寄存器间的接线方式,驱动信号 200 便可透过第一传递路径以及第二传递路径输出到各条扫描线:第 1 级移位寄存器 S1 的输入端接收驱动信号 200,输出驱动信号 200 至第 1 条扫描线 G1,并将驱动信号 200 传递至第 4 级移位寄存器 S4;第 4 级移位寄存器 S4 自第 1 级移位寄存器 S1 接收驱动信号 200,输出驱动信号 200 至第 4 条扫

描线 G4, 并将驱动信号 200 传递至第 5 级移位寄存器 S5; 第 5 级移位寄存器 S5 自第 4 级移位寄存器 S4 接收驱动信号 200, 输出驱动信号 200 至第 5 条扫描线 G5, 并将驱动信号 200 传递至第 8 级移位寄存器 S8... 第 1200 级移位寄存器 S1200 自第 1117 级移位寄存器 S1117 接收驱动信号 200, 输出驱动信号 200 至第 1200 条扫描线 G1200, 并将驱动信号 200 传递至第 2 级移位寄存器 S2; 第 2 级移位寄存器 S2 自第 1200 级移位寄存器 S1200 接收驱动信号 200, 输出驱动信号 200 至第 2 条扫描线 G2, 并将驱动信号 200 传递至第 3 级移位寄存器 S3; 第 3 级移位寄存器 S3 自第 2 级移位寄存器 S2 接收驱动信号 200, 输出驱动信号 200 至第 3 条扫描线 G3, 并将驱动信号 200 传递至第 6 级移位寄存器 S6... 最后, 第 1119 级移位寄存器 S1119 自第 1118 级移位寄存器 S1118 接收驱动信号 200, 输出驱动信号 200 至第 1118 条扫描线 G4。

[0083] 扫描驱动电路亦可采用如第三实施例所述的架构来实现第二实施例所述的像素启动顺序, 以下将详述本发明第四实施例的扫描驱动电路如何依第二顺序提供驱动信号。第四实施例的扫描驱动电路包括一第一传递路径以及一第二传递路径, 该第一传递路径用以接收并传递驱动信号, 且包括: 一第 $(4p+1)$ 级移位寄存器, 其输入端接收驱动信号, 其输出端电性连接至该第 $(4p+1)$ 条扫描线; 一第 $(4p+4)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+4)$ 条扫描线; 一第 $(4p+5)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+5)$ 条扫描线; 以及一第 $(4p+8)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+8)$ 条扫描线。

[0084] 该第二传递路径用以接续于该第一传递路径的后传递驱动信号, 且包括: 一第 $(4p+7)$ 级移位寄存器, 其输入端接收驱动信号, 其输出端电性连接至该第 $(4p+7)$ 条扫描线; 一第 $(4p+6)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+7)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+6)$ 条扫描线; 一第 $(4p+3)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+3)$ 条扫描线; 以及一第 $(4p+2)$ 级移位寄存器, 其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端, 其输出端电性连接至该第 $(4p+2)$ 条扫描线。

[0085] 驱动信号透过该第一传递路径依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线, 以及透过该第二传递路径依 p 值由大至小的顺序依序输出到该第 $(4p+7)$ 条扫描线、该第 $(4p+6)$ 条扫描线、该第 $(4p+3)$ 条扫描线以及该第 $(4p+2)$ 条扫描线, 其中, p 为包括 0 至 $N/4-2$ 之间的偶数, 于本实施例中, $N = 1200$, p 为包括 0 至 298 之间的偶数, 即 0、2、4... 296 以及 298。

[0086] 请参阅图 4B, 其是为描绘本发明第四实施例的扫描驱动电路的示意图。第四实施例的扫描驱动电路 16 与第三实施例的扫描驱动电路 15 的差异处在于第二传递路径, 扫描驱动电路 16 中的第二传递路径是为: 第 1119 级移位寄存器 S119, 其输入端电性连接至第 1200 级移位寄存器 S1200 的输出端; 第 1118 级移位寄存器 S1118, 其输入端电性连接至第 1119 级移位寄存器 S1119 的输出端... 第 6 级移位寄存器 S6, 其输入端电性连接至第 7 级移位寄存器 S7 的输出端; 第 3 级移位寄存器 S3, 其输入端电性连接至第 6 级移位寄存器 S6 的输出端; 第 2 级移位寄存器 S2, 其输入端电性连接至第 3 级移位寄存器 S3 的输出端。

[0087] 通过第四实施例的各个移位寄存器间的接线方式, 驱动信号 200 便可透过第一传

递路径以及第二传递路径输出到各条扫描线:第 1 级移位寄存器 S1 的输入端接收驱动信号 200,输出驱动信号 200 至第 1 条扫描线 G1,并将驱动信号 200 传递至第 4 级移位寄存器 S4;第 4 级移位寄存器 S4 自第 1 级移位寄存器 S1 接收驱动信号 200,输出驱动信号 200 至第 4 条扫描线 G4,并将驱动信号 200 传递至第 5 级移位寄存器 S5;第 5 级移位寄存器 S5 自第 4 级移位寄存器 S4 接收驱动信号 200,输出驱动信号 200 至第 5 条扫描线 G5,并将驱动信号 200 传递至第 8 级移位寄存器 S8...第 1200 级移位寄存器 S1200 自第 1117 级移位寄存器 S1117 接收驱动信号 200,输出驱动信号 200 至第 1200 条扫描线 G1200,并将驱动信号 200 传递至第 1119 级移位寄存器 S1119;第 1119 级移位寄存器 S1119 自第 1200 级移位寄存器 S1200 接收驱动信号 200,输出驱动信号 200 至第 1119 条扫描线 G1119,并将驱动信号 200 传递至第 1118 级移位寄存器 S1118;第 1118 级移位寄存器 S1118 自第 1119 级移位寄存器 S1119 接收驱动信号 200,输出驱动信号 200 至第 1118 条扫描线 G1118,并将驱动信号 200 传递至第 1115 级移位寄存器 S1115...最后,第 2 级移位寄存器 S2 自第 3 级移位寄存器 S3 接收驱动信号 200,输出驱动信号 200 至第 2 条扫描线 G2。

[0088] 此外,本发明更具体有一第五实施例,于第五实施例中,液晶显示装置中包括一像素阵列、一第一扫描驱动电路、一第二扫描驱动电路以及一数据驱动电路,其中,该像素阵列具有如第一实施例所述的像素阵列 11 的电路结构,该第一扫描驱动电路用以依 m 值由小至大的顺序依序提供一驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线以启动所述第一像素以及所述第四像素;该第二扫描驱动电路用以依 m 值由小至大的顺序或 m 值由大至小的顺序依序提供该驱动信号至该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线以启动所述第二像素以及所述第三像素。

[0089] 第五实施例与第一实施例的差异在于,第五实施例是使用二个扫描驱动电路来分别控制欲呈现第一极性的像素以及欲呈现第二极性的像素的开启,第一扫描驱动电路依序提供驱动电压至所述第一像素以及所述第四像素,第二扫描驱动电路依序提供驱动电压至所述第二像素以及所述第三像素,俾使像素阵列中的像素以前述的第一顺序或第二顺序被启动。

[0090] 除了上述差异,第五实施例亦能执行第一实施例所描述的操作及功能,所属技术领域具有通常知识者可直接了解第五实施例与第一实施例之间的差异,以及第五实施例如何基于上述第一实施例以执行此等操作及功能,故不赘述。

[0091] 本发明的第六实施例如图 5 所示,其是为一种用于如第一实施例所述的液晶显示装置的像素驱动方法。该液晶显示装置包括一像素阵列、一扫描驱动电路以及一扫描驱动电路。该像素阵列包括一第 $(4m+1)$ 条扫描线、一第 $(4m+2)$ 条扫描线、一第 $(4m+3)$ 条扫描线、一第 $(4m+4)$ 条扫描线、一数据线、多个第一像素、多个第二像素、多个第三像素以及多个第四像素。

[0092] 该第一像素以及该第二像素设置于该第 $(4m+1)$ 条扫描线与该第 $(4m+2)$ 条扫描线之间,该第一像素与该第 $(4m+1)$ 条扫描线电性连接,该第二像素与该第 $(4m+2)$ 条扫描线电性连接,该第三像素以及该第四像素设置于该第 $(4m+3)$ 条扫描线与该第 $(4m+4)$ 条扫描线之间,该第三像素与该第 $(4m+3)$ 条扫描线电性连接,该第四像素与该第 $(4m+4)$ 条扫描线电性连接,该数据线设置于所述第一像素与所述第二像素之间,以及所述第三像素与所述第四像素之间,且与所述第一像素、所述第二像素、所述第三像素以及所述第四像素电性连

接。

[0093] 该扫描驱动电路与该第 $(4m+1)$ 条扫描线、该第 $(4m+2)$ 条扫描线、该第 $(4m+3)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接。该数据驱动电路与该数据线电性连接。

[0094] 图 5 是描绘第六实施例的像素驱动方法的流程图。首先,此像素驱动方法执行步骤 501,令该扫描驱动电路依 m 值由小至大的顺序提供一驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线以启动所述第一像素以及所述第四像素。接着,执行步骤 502,令该扫描驱动电路依 m 值由小至大的顺序以及 m 值由大至小的顺序其中的一提供该驱动信号至第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线以启动所述第二像素以及所述第三像素。其中,该像素阵列具有一总扫描线数 N , m 为包括 0 至 $N/4-1$ 之间的整数。

[0095] 该像素驱动方法接着执行步骤 503,令该数据驱动电路于所述第一像素以及所述第四像素被启动时,提供一第一极性数据信号至该数据线以使所述第一像素以及所述第四像素具有一第一极性。以及,执行步骤 504,令该数据驱动电路于所述第二像素以及所述第三像素被启动时,提供一第二极性数据信号至该数据线以使所述第二像素以及所述第三像素具有一第二极性。其中,该第一极性与该第二极性的极性相反。

[0096] 于本实施例中,该扫描驱动电路更包括一第一级移位寄存器至一第 N 级移位寄存器,且每一级移位寄存器电性连接至下一级移位寄存器。该第一级移位寄存器的输出端至该第 $N/2$ 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线电性连接;该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由小至大的顺序依序与该第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线电性连接。

[0097] 该像素驱动方法更可执行一步骤 505(图 5 中未绘示),令该第一级移位寄存器接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由小至大的顺序依序该提供该驱动信号至第 $(4m+2)$ 条扫描线以及该第 $(4m+3)$ 条扫描线。

[0098] 于另一实施例中,该第 $(N/2+1)$ 级移位寄存器的输出端至该第 N 级移位寄存器的输出端依 m 值由大至小的顺序依序与该第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线电性连接。

[0099] 该像素驱动方法更可执行一步骤 506(图 5 中未绘示),令该第一级移位寄存器接收该驱动信号,并将该驱动信号依序传递至该第 N 级移位寄存器,以依 m 值由小至大的顺序依序提供该驱动信号至该第 $(4m+1)$ 条扫描线以及该第 $(4m+4)$ 条扫描线后,再依 m 值由大至小的顺序依序该提供该驱动信号至第 $(4m+3)$ 条扫描线以及该第 $(4m+2)$ 条扫描线。

[0100] 于又一实施例中,该扫描驱动电路更包括一第一传递路径以及一第二传递路径。该第一传递路径用以接收并传递该驱动信号,且包括一第 $(4p+1)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+1)$ 条扫描线;一第 $(4p+4)$ 级移位寄存器,其输入端电性连接至该第 $(4p+1)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+4)$ 条扫描线;一第 $(4p+5)$ 级移位寄存器,其输入端电性连接至该第 $(4p+4)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+5)$ 条扫描线;以及一第 $(4p+8)$ 级移位寄存器,其输入端电性连接至该第 $(4p+5)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+8)$ 条扫描线。

[0101] 该第二传递路径用以接续于该第一传递路径的后传递该驱动信号,且包括一第 $(4p+2)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+2)$ 条扫描线;一第 $(4p+3)$ 级移位寄存器,其输入端电性连接至该第 $(4p+2)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+3)$ 条扫描线;一第 $(4p+6)$ 级移位寄存器,其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+6)$ 条扫描线;以及一第 $(4p+7)$ 级移位寄存器,其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+7)$ 条扫描线。

[0102] 该像素驱动方法更可执行一步骤 507(图 5 中未绘示),令该扫描驱动电路透过该第一传递路径将该驱动信号依 p 值由小至大的顺序依序输出到该第 $(4p+1)$ 条扫描线、该第 $(4p+4)$ 条扫描线、该第 $(4p+5)$ 条扫描线以及该第 $(4p+8)$ 条扫描线。以及,执行步骤 508(图 5 中未绘示),令该扫描驱动电路透过该第二传递路径将该驱动信号依 p 值由小至大的顺序依序输出到该第 $(4p+2)$ 条扫描线、该第 $(4p+3)$ 条扫描线、该第 $(4p+6)$ 条扫描线以及该第 $(4p+7)$ 条扫描线。其中, p 为包括 0 至 $N/4-2$ 之间的偶数。

[0103] 于再一实施例中,该第二传递路径用以接续于该第一传递路径的后传递该驱动信号,且包括一第 $(4p+7)$ 级移位寄存器,其输入端接收该驱动信号,其输出端电性连接至该第 $(4p+7)$ 条扫描线;一第 $(4p+6)$ 级移位寄存器,其输入端电性连接至该第 $(4p+7)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+6)$ 条扫描线;一第 $(4p+3)$ 级移位寄存器,其输入端电性连接至该第 $(4p+6)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+3)$ 条扫描线;以及一第 $(4p+2)$ 级移位寄存器,其输入端电性连接至该第 $(4p+3)$ 级移位寄存器的输出端,其输出端电性连接至该第 $(4p+2)$ 条扫描线。

[0104] 该像素驱动方法更可执行一步骤 509(图 5 中未绘示),令该扫描驱动电路透过该第二传递路径将该驱动信号依 p 值由大至小的顺序依序输出到该第 $(4p+7)$ 条扫描线、该第 $(4p+6)$ 条扫描线、该第 $(4p+3)$ 条扫描线以及该第 $(4p+2)$ 条扫描线。其中, p 为包括 0 至 $N/4-2$ 之间的偶数。

[0105] 除了上述步骤,第六实施例亦能执行第一实施例至第五实施例所描述的操作及功能,所属技术领域具有通常知识者可直接了解第六实施例如何基于上述第一实施例至第五实施例以执行此等操作及功能,故不赘述。

[0106] 综上所述,本发明是透过改变像素阵列中像素的启动顺序,亦即改变扫描驱动电路提供驱动信号至扫描线的顺序,以及于像素被启动时,数据驱动电路提供第一极性数据信号以及第二极性数据信号至数据线,以使像素阵列具有点反转驱动方式的画面呈现效果,且数据驱动电路不需快速地转换第一极性数据信号以及第二极性数据信号。从而,本发明是可克服公知技术的行反转驱动方式于画面呈现上会出现垂直方向显影不均(V-line Mura)的缺点,同时具有行反转驱动方式的省电优点。

[0107] 上述的实施例仅用来例举本发明的实施态样,以及阐释本发明的技术特征,并非用来限制本发明的保护范畴。任何熟悉此技术者可轻易完成的改变或均等性的安排均属于本发明所主张的范围,本发明的权利保护范围应以申请专利范围为准。

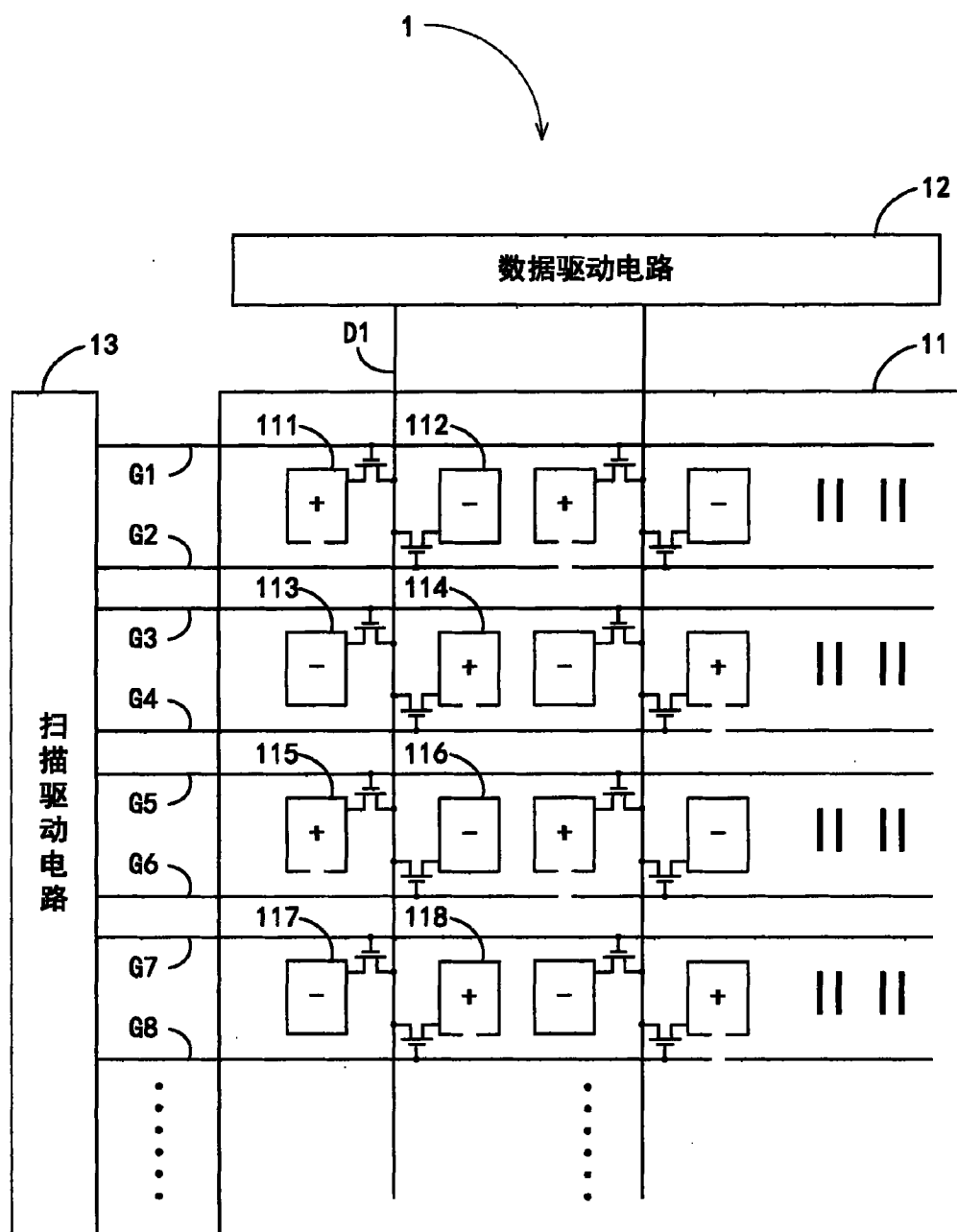


图 1

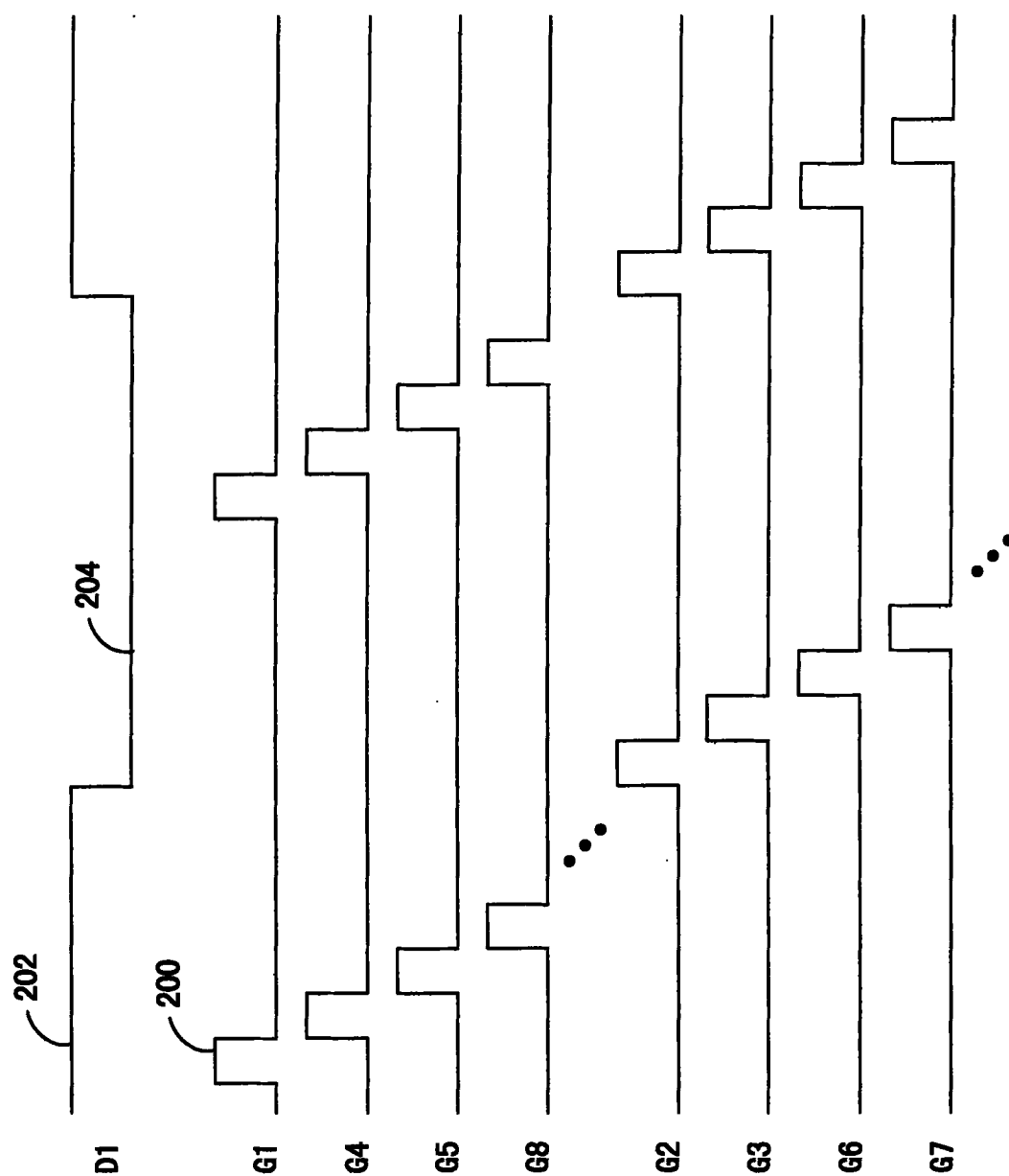


图 2A

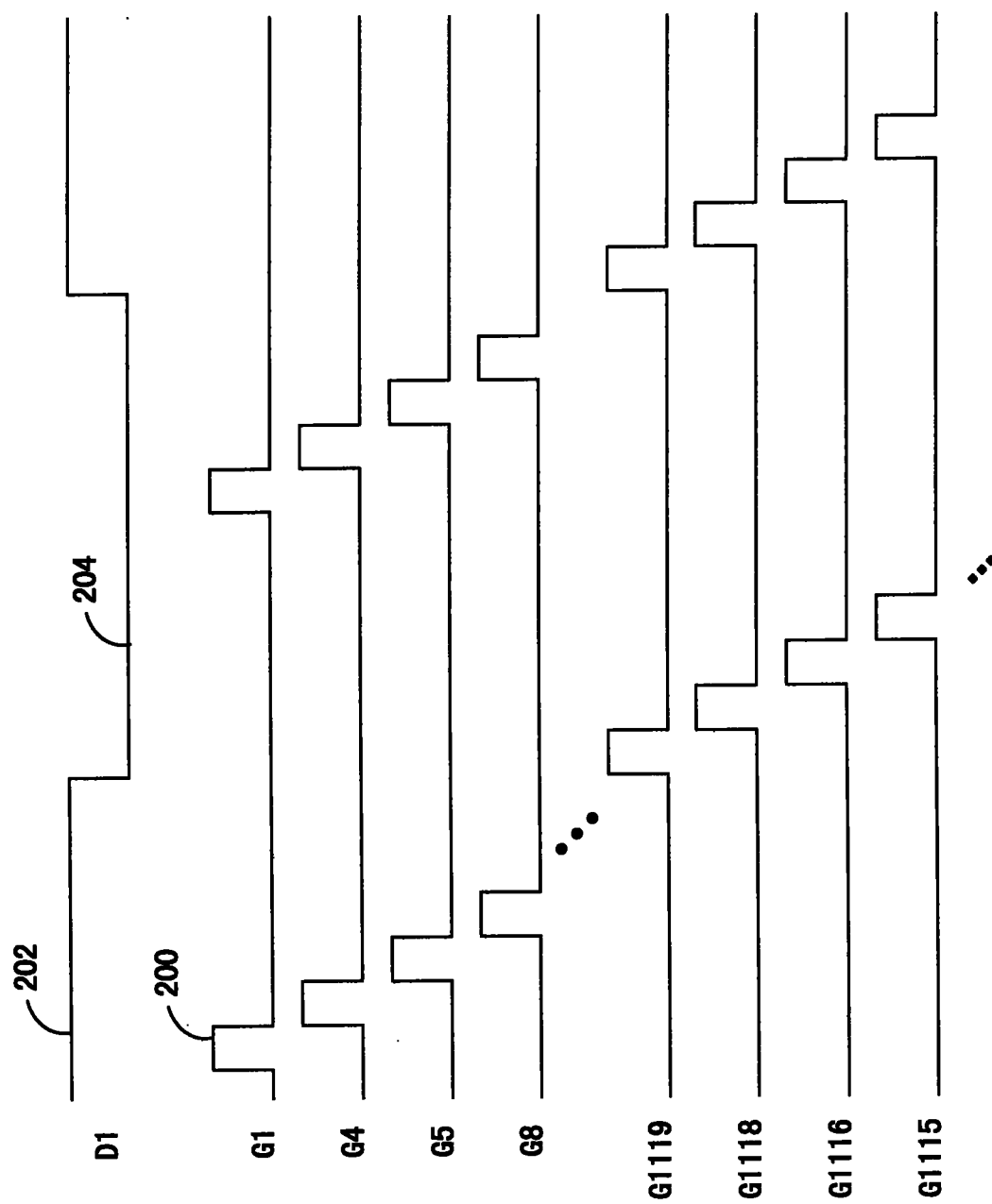


图 2B

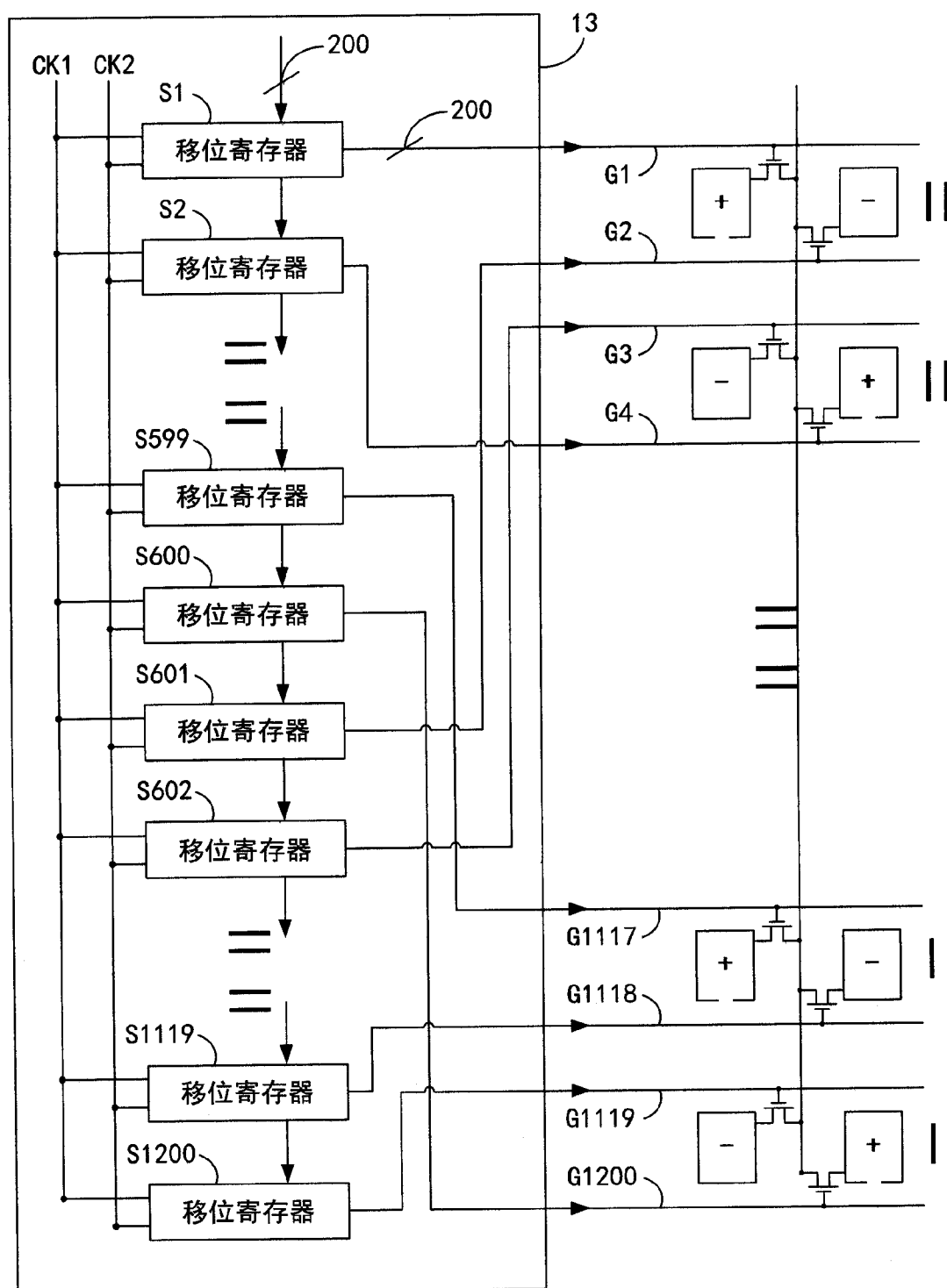


图 3A

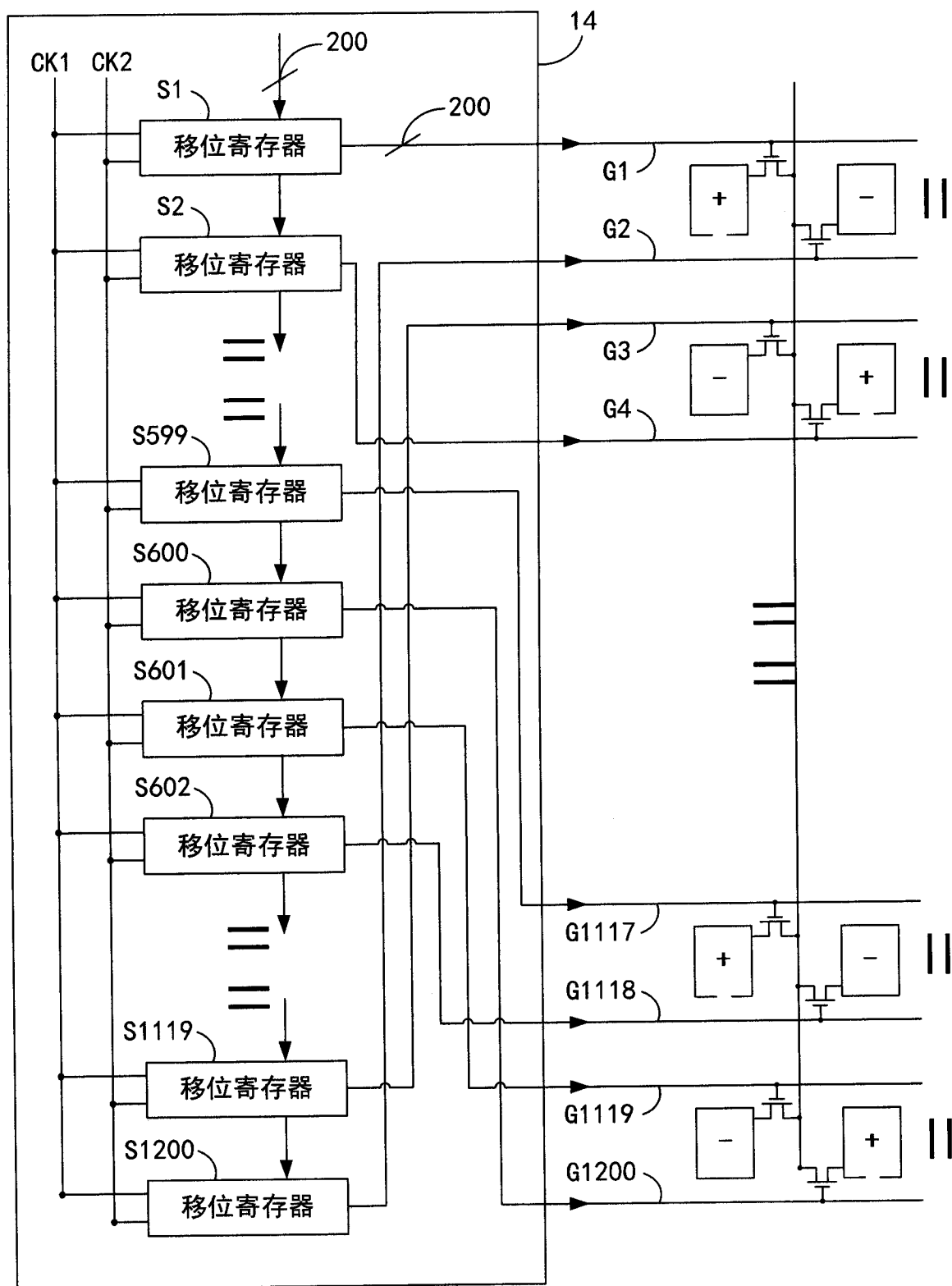


图 3B

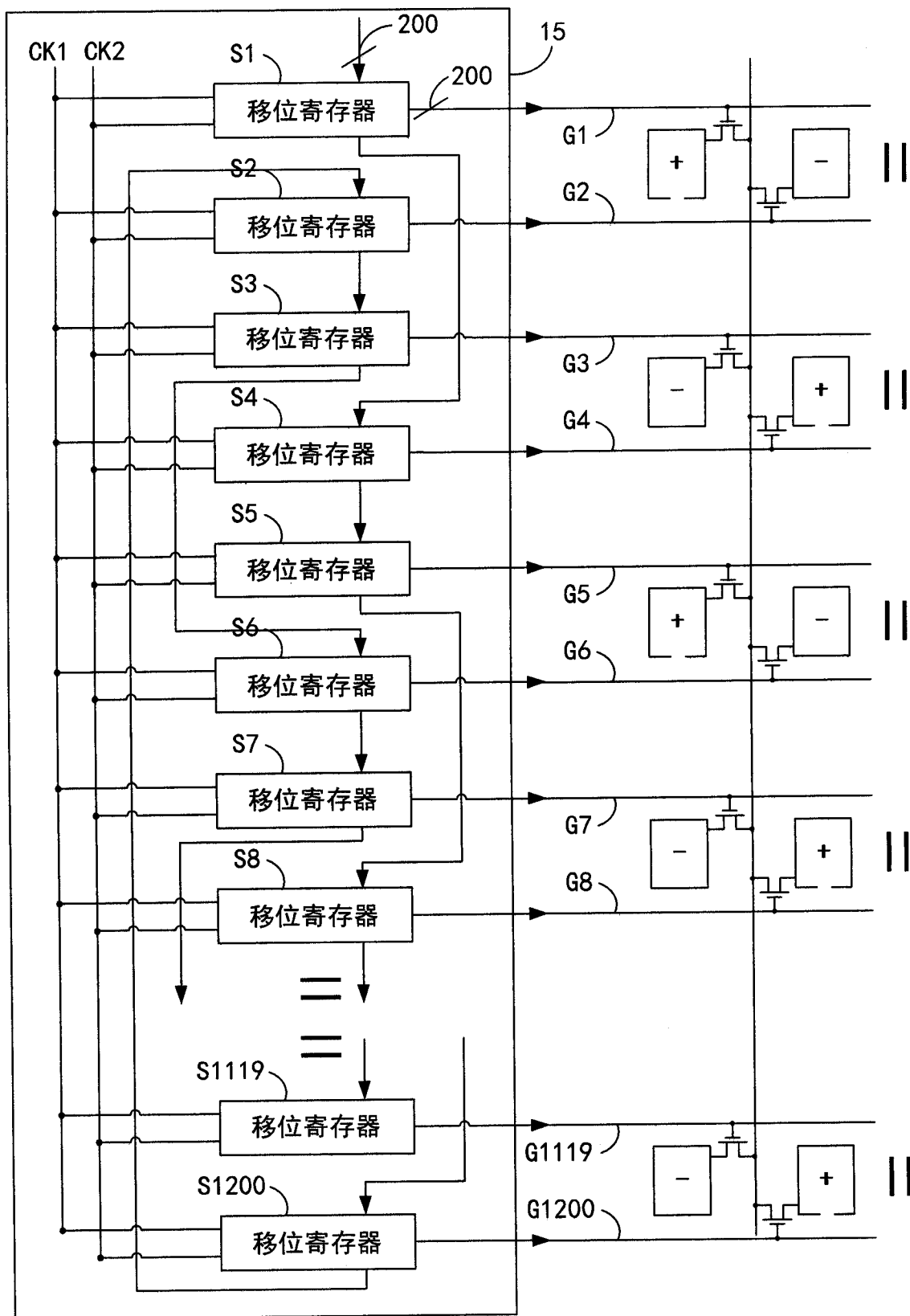


图 4A

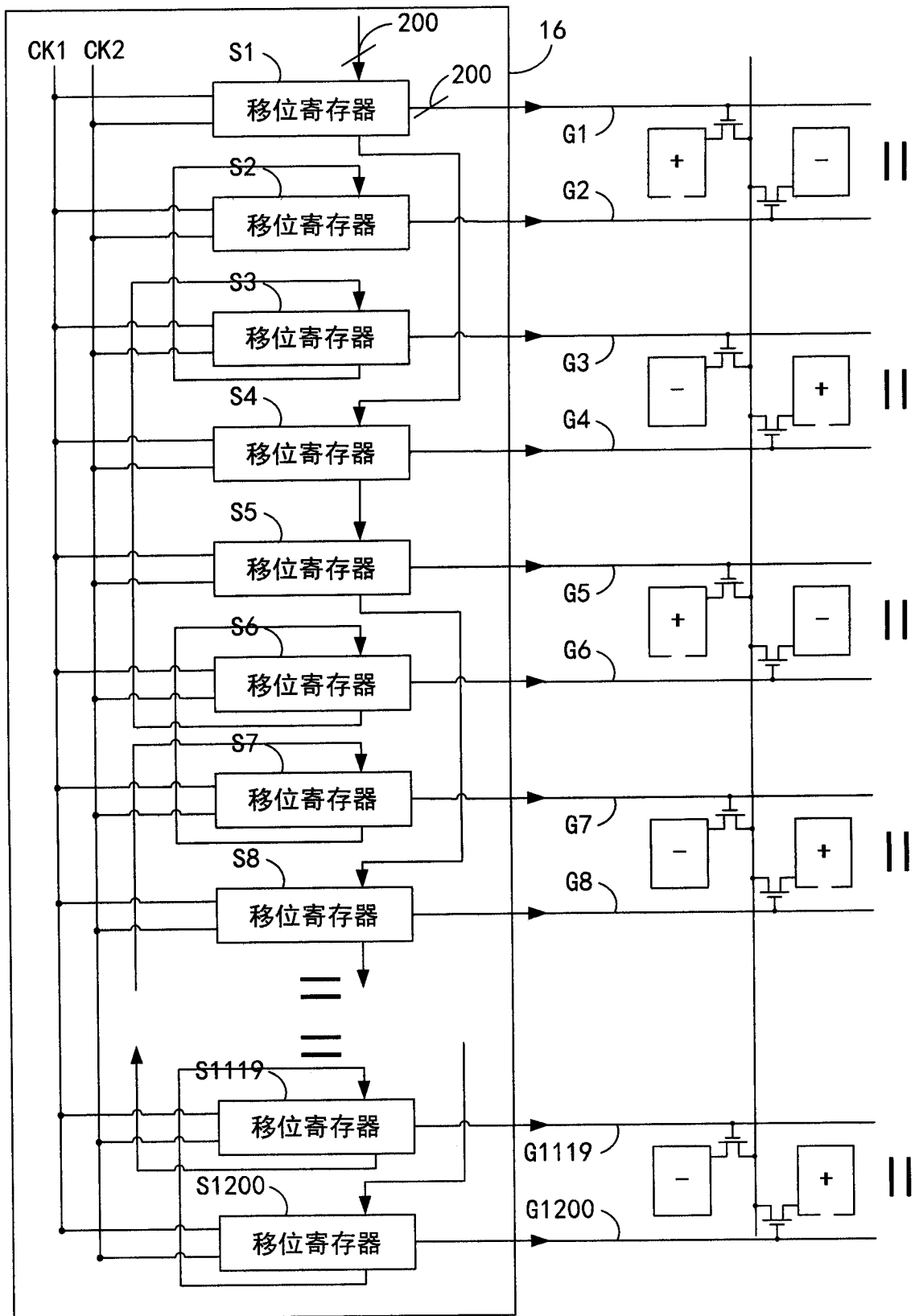


图 4B

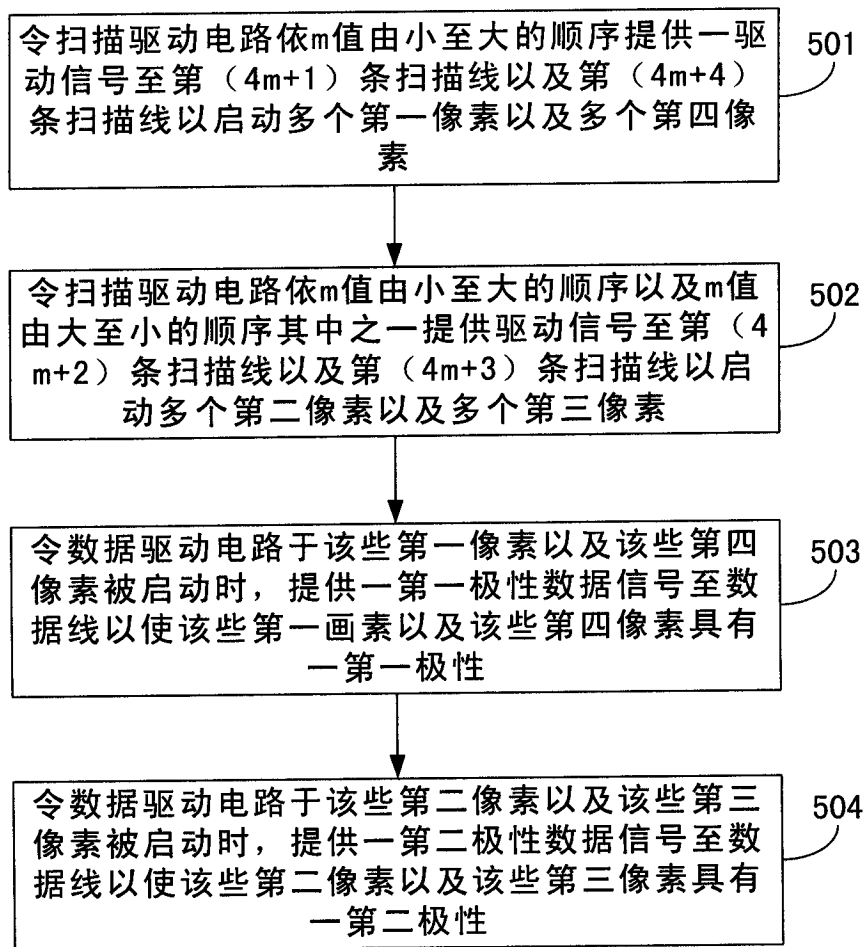


图 5

专利名称(译)	液晶显示装置以及像素驱动方法		
公开(公告)号	CN102184718A	公开(公告)日	2011-09-14
申请号	CN201110112218.2	申请日	2011-04-25
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	黄碘钦 江佳璿		
发明人	黄碘钦 江佳璿		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3677 G09G3/3614 G09G2310/0202 G09G2310/08 G09G2330/021		
优先权	099147292 2010-12-31 TW		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置以及像素驱动方法。该液晶显示装置包括一像素阵列、一扫描驱动电路以及一数据驱动电路，该像素阵列包括多个第一像素、多个第二像素、多个第三像素以及多个第四像素，该扫描驱动电路用以依序启动所述第一像素以及所述第四像素后，再依序启动所述第二像素以及所述第三像素，该数据驱动电路用以当所述第一像素以及所述第四像素被启动时，提供一第一极性数据信号，以及当所述第二像素以及所述第三像素被启动时，提供一第二极性数据信号。

