



(12) 发明专利

(10) 授权公告号 CN 101995709 B

(45) 授权公告日 2012. 10. 03

(21) 申请号 200910090566. 7

(22) 申请日 2009. 08. 27

(73) 专利权人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中
路 8 号

(72) 发明人 崔贤植

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 黄志华

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

G02F 1/1333 (2006. 01)

H01L 21/82 (2006. 01)

G03F 7/00 (2006. 01)

(56) 对比文件

CN 101393363 A, 2009. 03. 25, 说明书第 5 页
第 10 行 - 第 8 页第 4 行, 图 5-6.

US 4194440 A, 1980. 03. 25, 全文.

KR 2007-0023998 A, 2007. 03. 02, 全文.

审查员 鄢亚东

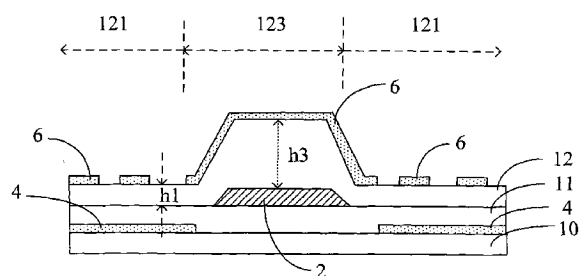
权利要求书 1 页 说明书 6 页 附图 6 页

(54) 发明名称

FFS 型 TFT-LCD 阵列基板及其制造方法

(57) 摘要

本发明公开了一种 FFS 型 TFT-LCD 阵列基板及其制造方法, 该阵列基板包括透明基板、栅线、数据线、薄膜晶体管、像素电极、公共电极以及钝化层, 所述钝化层包括位于像素电极上方的第一区域、位于栅线上方的第二区域以及位于数据线上方的第三区域, 所述第一区域具有第一厚度, 所述第二区域具有第二厚度, 所述第三区域具有第三厚度, 其中, 第一厚度小于第二厚度, 第二厚度小于第三厚度, 所述公共电极至少设置于所述钝化层的第一区域、第二区域以及第三区域。本发明 FFS 型 TFT-LCD 阵列基板的制造方法, 能够提高开口率, 同时还能够减少耗电。



1. 一种 FFS 型 TFT-LCD 阵列基板,包括透明基板、栅线、数据线、薄膜晶体管、像素电极、公共电极以及钝化层,其特征在于,所述钝化层包括位于像素电极上方的第一区域、位于栅线上方的第二区域以及位于数据线上方的第三区域,所述第一区域具有第一厚度,所述第二区域具有第二厚度,所述第三区域具有第三厚度,其中,第一厚度小于第二厚度,第二厚度小于或等于第三厚度,所述公共电极位于所述钝化层上,且所述公共电极至少设置于所述钝化层的第一区域、第二区域以及第三区域。

2. 根据权利要求 1 所述的 FFS 型 TFT-LCD 阵列基板,其特征在于,还包括公共电极线,与栅线平行地设置于透明基板上,且通过设置于钝化层上的连接孔与所述公共电极连接。

3. 一种 FFS 型 TFT-LCD 阵列基板的制造方法,其特征在于包括:

在形成有栅线、数据线、薄膜晶体管以及像素电极的透明基板上,沉积第三厚度的绝缘薄膜;

通过构图工艺形成钝化层的图形,所述钝化层包括位于像素电极上方的第一区域、位于栅线上方的第二区域以及位于数据线上方的第三区域,所述第一区域具有第一厚度,所述第二区域具有第二厚度,所述第三区域具有第三厚度,其中,第一厚度小于第二厚度,第二厚度小于或等于第三厚度;

沉积透明导电薄膜,通过构图工艺形成公共电极的图形,其中,所述公共电极位于所述钝化层上,且所述公共电极至少形成在所述第一区域、第二区域和第三区域的上方。

4. 根据权利要求 3 所述的 FFS 型 TFT-LCD 阵列基板的制造方法,其特征在于,所述的通过构图工艺形成钝化层的图形的步骤具体包括:

在绝缘薄膜上涂覆光刻胶;

通过双调掩模板对光刻胶进行曝光和显影处理,使得第一区域上无光刻胶覆盖,第二区域上光刻胶具有第四厚度,第三区域上的光刻胶具有第五厚度,其中第四厚度小于第五厚度;

进行第一刻蚀工艺,刻蚀掉无光刻胶覆盖的所述第一区域的绝缘薄膜,刻蚀厚度为第二厚度与第一厚度之差;

进行光刻胶的灰化工艺,去掉第四厚度的光刻胶,暴露出第二区域的绝缘薄膜;

进行第二刻蚀工艺,刻蚀掉无光刻胶覆盖的所述第一区域和第二区域的绝缘薄膜,刻蚀厚度为第三厚度与第二厚度之差;

剥离剩余光刻胶。

5. 根据权利要求 3 所述的 FFS 型 TFT-LCD 阵列基板的制造方法,其特征在于,所述透明导电薄膜为 ITO 或 IZO。

6. 根据权利要求 3 所述的 FFS 型 TFT-LCD 阵列基板的制造方法,其特征在于,所述绝缘薄膜为氮化硅或氮氧化硅。

FFS 型 TFT-LCD 阵列基板及其制造方法

技术领域

[0001] 本发明涉及 TFT-LCD 阵列基板的结构及制造方法,尤其涉及能够提高开口率,同时还能够减少耗电的 FFS 型 TFT-LCD 阵列基板及其制造方法。

背景技术

[0002] 薄膜晶体管液晶显示装置 (Thin Film Transistor Liquid Crystal Display, 简称 TFT-LCD) 是一种主要的平板显示装置 (Flat Panel Display, 简称为 FPD)。

[0003] 根据驱动液晶的电场方向, TFT-LCD 分为垂直电场型和水平电场型。其中,垂直电场型 TFT-LCD 需要在阵列基板上形成像素电极,在彩膜基板上形成公共电极;然而水平电场型 TFT-LCD 需要在阵列基板上同时形成像素电极和公共电极。因此,制作水平电场型 TFT-LCD 的阵列基板时,需要额外增加一次形成公共电极的构图工艺。垂直电场型 TFT-LCD 包括:扭曲向列 (Twist Nematic, 简称为 TN) 型 TFT-LCD;水平电场型 TFT-LCD 包括:边缘电场切换 (Fringe Field Switching, 简称为 FFS) 型 TFT-LCD, 共平面切换 (In-Plane Switching, 简称为 IPS) 型 TFT-LCD。水平电场型 TFT-LCD, 尤其是 FFS 型 TFT-LCD 具有广视角、开口率高等优点,广泛应用于液晶显示器领域。

[0004] 目前,FFS 型 TFT-LCD 阵列基板是通过多次构图工艺形成结构图形来完成,每一次构图工艺中又分别包括掩膜、曝光、显影、刻蚀和剥离等工艺,其中刻蚀工艺包括干法刻蚀和湿法刻蚀,所以构图工艺的次数可以衡量制造 TFT-LCD 阵列基板的繁简程度,减少构图工艺的次数就意味着制造成本的降低。现有技术的 FFS 型 TFT-LCD 阵列基板六次构图工艺包括:公共电极构图、栅线和栅电极构图、有源层构图、源电极/漏电极构图、过孔构图和像素电极构图。

[0005] 现有技术中公开有大量的,通过减少构图工艺次数来降低制造成本,并提高液晶显示器的性能的技术文献。

[0006] 例如:现有的 4 次构图工艺制造 FFS 型液晶显示器的阵列基板的方法如下:

[0007] 步骤 1、沉积第一金属薄膜,通过第一构图工艺利用普通掩模板形成栅线、公共电极线和栅电极的图形;

[0008] 步骤 2、沉积栅绝缘薄膜、有源层(半导体层和掺杂半导体层)薄膜,通过第二构图工艺利用普通掩模板形成有源层(ACTIVE)的图形;

[0009] 步骤 3、依次沉积第一透明导电薄膜和第二金属薄膜,通过第三次构图工艺利用双调掩模板形成像素电极、源电极、漏电极及 TFT 沟道;

[0010] 步骤 4、沉积钝化层及第二透明导电层,通过第四次构图工艺利用双调掩模板形成钝化层、连接孔(用于将公共电极与公共电极线连接)、PAD 区域连接孔(PAD 区域为将驱动电路板的引线 and 阵列基板进行压接的区域,通过 PAD 区域连接孔将引线 with 阵列基板上的栅线、数据线及公共电极线等电连接)以及公共电极的图形。

[0011] 通过上述 4 次构图工艺得到的现有的 FFS 型液晶显示器的阵列基板的特点是:公共电极在最后一步形成,因此公共电极能够覆盖整个基板,即不仅可以在像素电极的上方

形成公共电极,还可以在信号线(栅线、数据线和公共电极线)的上方形成公共电极。

[0012] 而上述 6 次构图工艺得到的现有的 FFS 型液晶显示器的阵列基板,由于在第一步先形成公共电极,随后形成栅线,且公共电极与栅线不能够电连接,因此公共电极不能覆盖在整个基板上,只能在像素电极的下方形成公共电极。

[0013] 根据上述 4 次构图工艺得到的 FFS 型液晶显示器的阵列基板,相比根据上述 6 次构图工艺得到的 FFS 型液晶显示器的阵列基板,具有开口率大的优点。

[0014] 开口率是彩膜基板上的黑矩阵的遮挡面积决定的。黑矩阵是为了遮挡信号线及其周围的非正常转动的液晶分子的区域而设置的。

[0015] 液晶驱动时,信号线的周围会形成的混乱电场。这种混乱电场中,危害最大的电场是信号线与像素电极上方的公共电极之间的电场。这种电场的磁力线会对像素电极上方的液晶分子(用于正常显示图像的液晶分子)的旋转进行干扰,使得无法正确显示图形。受干扰的液晶区域,需要用黑矩阵来遮挡住。因此,干扰越大,开口率就越小。

[0016] 但是,根据上述 4 次构图工艺得到的 FFS 型液晶显示器的阵列基板,由于信号线的上方也形成有公共电极,信号线与其上方的公共电极之间产生电场,使得磁力线集中于信号线的上方区域内,进而减少了信号线与像素电极上方的公共电极之间电磁作用,因此信号线周围的受干扰的液晶分子的区域也相应地减小。因此,也就可以减少黑矩阵遮挡的面积,提高开口率。

[0017] 图 8 为现有的高开口率 FFS 型液晶显示器的阵列基板的平面示意图。图 9a 为图 8 的 A-A 向剖面图;图 9b 为图 8 的 B-B 向剖面图。如图 8、图 9a 及图 9b 所示,现有的 FFS 型 TFT-LCD 阵列基板,主要包括透明基板 10、栅线 1、栅绝缘层 11、数据线 2、薄膜晶体管(TFT)3、像素电极 4、公共电极线 5、公共电极 6 以及钝化层 12'等。具体地,透明基板 10 上横向设置有栅线 1、公共电极线 5,栅绝缘层 11 覆盖在栅线 1 和公共电极线 5 上;栅绝缘层 11 上纵向设置有数据线 2;栅线 1 和数据线 2 交叠处设有 TFT3;TFT3 的漏电极与像素电极 4 连接,且像素电极 4 为板状电极;钝化层 12'设置在像素电极 4、TFT3、数据线 2 以及栅绝缘层 11 上;钝化层 12'上设置有公共电极 6,公共电极 6 为狭缝电极,具有狭缝 63;公共电极 6 通过钝化层 12'上的连接孔 53 与公共电极线 5 连接。

[0018] 栅线 1 用于向 TFT3 提供开启信号,数据线 2 用于向像素电极 4 提供数据信号。TFT3 为有源开关元件。公共电极线 5 用于向公共电极 6 提供公共信号。当栅线 1 向 TFT3 提供了开启信号后,数据线 2 的数据信号可以经 TFT3 输入至像素电极 4,像素电极 4 就可以与公共电极 6 形成液晶驱动电场。

[0019] 上述结构中,将公共电极形成于信号线的上方,进而增加了开口率。但是,如果信号线与公共电极的距离过近,即,信号线与公共电极之间的钝化层的厚度过薄,公共电极与信号线形成的电场会对信号线的信号进行干扰,出现信号延迟等现象,影响显示品质。

[0020] 举例而言,通过上述 6 次构图工艺制造的阵列基板中,钝化层厚度为 $2500\text{\AA}$;但是,上述图 8-图 9a 中所示的阵列基板,如果要达到上述 6 次构图工艺得到的阵列基板的显示效果(比如响应时间等),钝化层厚度要 $6000\text{\AA}$ 。

[0021] 现如今,液晶显示器领域不仅要求高开口率,还要求低耗电的特性。尤其是笔记本电脑用液晶显示器,更加注重低耗电的性能。但是,上述高开口率的 FFS 型 TFT-LCD 阵列基板,虽然提高了开口率,但是,过厚的钝化层,还导致了公共电极和像素电极之间的距离拉

大,因此需要更大的驱动电压才能进行正常驱动,导致耗电显著增加。

发明内容

[0022] 本发明的目的是提供一种 FFS 型 TFT-LCD 阵列基板及其制造方法,能够提高开口率,同时还能够减少耗电。

[0023] 为实现上述目的,本发明提供了一种 FFS 型 TFT-LCD 阵列基板,包括透明基板、栅线、数据线、薄膜晶体管、像素电极、公共电极以及钝化层,所述钝化层包括位于像素电极上方的第一区域、位于栅线上方的第二区域以及位于数据线上方的第三区域,所述第一区域具有第一厚度,所述第二区域具有第二厚度,所述第三区域具有第三厚度,其中,第一厚度小于第二厚度,第二厚度小于第三厚度,所述公共电极位于所述钝化层上,且所述公共电极至少设置于所述钝化层的第一区域、第二区域以及第三区域。

[0024] 为实现上述目的,本发明还提供了一种 FFS 型 TFT-LCD 阵列基板的制造方法,其包括:

[0025] 在形成有栅线、数据线、薄膜晶体管以及像素电极的透明基板上,沉积第三厚度的绝缘薄膜;

[0026] 通过构图工艺形成钝化层的图形,所述钝化层包括位于像素电极上方的第一区域、位于栅线上方的第二区域以及位于数据线上方的第三区域,所述第一区域具有第一厚度,所述第二区域具有第二厚度,所述第三区域具有第三厚度,其中,第一厚度小于第二厚度,第二厚度小于第三厚度;

[0027] 沉积透明导电薄膜,通过构图工艺形成公共电极的图形,其中,所述公共电极位于所述钝化层上,且所述公共电极至少形成在所述第一区域、第二区域和第三区域的上方。

[0028] 由上述技术方案可知,本发明 FFS 型 TFT-LCD 阵列基板,通过在栅线和数据线上方形成公共电极,形成了寄生电容,降低了栅线和数据线附近的液晶分子受到的不良影响,提高了开口率,同时,使像素电极上方的钝化层厚度相比现有技术更薄,减少液晶的驱动电压,降低耗电,并且使栅线和数据线上方的钝化层厚度相比现有技术更厚,减少了公共电极的信号对栅线和数据线信号的影响,保证了液晶显示器的显示品质。

附图说明

[0029] 图 1 为本发明 FFS 型 TFT-LCD 阵列基板的平面示意图;

[0030] 图 2a 为图 1 的 A-A 向剖面图;图 2b 为图 1 的 B-B 向剖面图;

[0031] 图 3a 和图 3b 为沉积绝缘薄膜后的剖面图;

[0032] 图 4a 和图 4b 为在图 3a 和图 3b 的结构上涂覆光刻胶并进行了曝光和显影处理之后的剖面图;

[0033] 图 5a 和图 5b 为对图 4a 和图 4b 的结构进行了第一刻蚀工艺后的剖面图;

[0034] 图 6a 和图 6b 为对图 5a 和图 5b 的结构进行了灰化工艺后的剖面图;

[0035] 图 7a 和图 7b 为对图 6a 和图 6b 的结构进行了第二刻蚀工艺后的剖面图;

[0036] 图 8 为现有的高开口率 FFS 型液晶显示器的阵列基板的平面示意图;

[0037] 图 9a 为图 8 的 A-A 向剖面图;图 9b 为图 8 的 B-B 向剖面图。

具体实施方式

[0038] 下面通过附图和实施例,对本发明的技术方案做进一步的详细描述。

[0039] 图1为本发明FFS型TFT-LCD阵列基板的平面示意图。图2a为图1的A-A向剖面图;图2b为图1的B-B向剖面图。如图1、图2a及图2b所示,本发明的FFS型TFT-LCD阵列基板,主要包括透明基板10、栅线1、栅绝缘层11、数据线2、薄膜晶体管(TFT)3、像素电极4、公共电极线5、公共电极6以及钝化层12等。具体地,透明基板10上横向设置有栅线1、公共电极线5,栅绝缘层11覆盖在栅线1和公共电极线5上;栅绝缘层11上纵向设置有数据线2;栅线1和数据线2交叠处设有TFT3;TFT3的漏电极与像素电极4连接,且像素电极4为板状电极;钝化层12设置在像素电极4、TFT3、数据线2以及栅绝缘层11上;钝化层12上设置有公共电极6,公共电极6为狭缝电极,具有狭缝63;公共电极6通过钝化层12上的连接孔53与公共电极线5连接。

[0040] 本发明的钝化层12包括位于像素电极4上方的第一区域121、位于栅线1上方的第二区域122以及位于数据线2上方的第三区域123;第一区域121具有第一厚度h1,第二区域122具有第二厚度h2,第三区域123具有第三厚度h3,其中,第一厚度h1小于第二厚度h2,第二厚度h2小于第三厚度h3,公共电极4至少设置于钝化层12的第一区域121、第二区域122以及第三区域123。

[0041] 栅线1用于向TFT3提供开启信号,数据线2用于向像素电极4提供数据信号。TFT3为有源开关元件。公共电极线5用于向公共电极6提供公共信号。当栅线1向TFT3提供了开启信号后,数据线2的数据信号可以经TFT3输入至像素电极4,像素电极4就可以与公共电极6形成液晶驱动电场。

[0042] 值得一提的是,公共电极线也可以与公共电极一体成型,此时无需在钝化层上设置连接孔。

[0043] 本发明FFS型TFT-LCD阵列基板,通过在栅线和数据线上方形成公共电极,形成了寄生电容,降低了栅线和数据线附近的液晶分子受到的不良影响,提高了开口率,同时,使像素电极上方的钝化层厚度相比现有技术更薄,减少液晶的驱动电压,降低耗电,并且使栅线和数据线上方的钝化层厚度相比现有技术更厚,减少了公共电极的信号对栅线和数据线信号的影响,保证了液晶显示器的显示品质。

[0044] 下面说明本发明FFS型TFT-LCD阵列基板的制造方法。

[0045] 本发明FFS型TFT-LCD阵列基板的制造方法,包括:

[0046] 步骤1:在形成有栅线、数据线、薄膜晶体管以及像素电极的透明基板上,沉积第三厚度的绝缘薄膜;

[0047] 步骤2:通过构图工艺形成钝化层的图形,所述钝化层包括位于像素电极上方的第一区域、位于栅线上方的第二区域以及位于数据线上方的第三区域,所述第一区域具有第一厚度,所述第二区域具有第二厚度,所述第三区域具有第三厚度,其中,第一厚度小于第二厚度,第二厚度小于第三厚度;

[0048] 步骤3:沉积透明导电薄膜,通过构图工艺形成公共电极的图形,且公共电极至少形成在所述第一区域、第二区域和第三区域的上方。

[0049] 上述第一厚度为2000 Å左右、第二厚度为4500 Å左右,第三厚度为6000 Å左右。

[0050] 上述的在透明基板上形成栅线、数据线、薄膜晶体管以及像素电极的步骤,可以通

过 4 次构图工艺中所述的方法进行,也可以根据本领域技术人员熟知的方法进行,因此不再赘述。

[0051] 公共电极线可以与栅线一同用金属来形成,也可以与公共电极一同用透明导电薄膜形成。透明导电薄膜为 IZO 或 ITO。

[0052] 本发明所称的构图工艺包括光刻胶涂覆、掩模、曝光、显影、刻蚀、光刻胶剥离等工艺,光刻胶以正性光刻胶为例。

[0053] 下面通过附图 3a- 图 7b 来详细说明,上述步骤 2。

[0054] 图 3a 和图 3b 为沉积绝缘薄膜后的剖面图。其剖线的位置与图 2a 和图 2b 相同。如图 3a 和图 3b 所示,在形成有栅线 1、数据线 2、薄膜晶体管以及像素电极 4 的透明基板 10 上,沉积了第三厚度 h_3 的绝缘薄膜 100。绝缘薄膜可以是氮化硅或氮氧化硅。

[0055] 图 4a 和图 4b 为在图 3a 和图 3b 的结构上涂覆光刻胶并进行了曝光和显影处理之后的剖面图。如图 4a 和图 4b 所示,在在绝缘薄膜 100 上涂覆了光刻胶 1000 之后,通过双调掩模板对光刻胶 1000 进行曝光和显影处理,使得第一区域 121 上无光刻胶覆盖,第二区域 122 上光刻胶 1000 具有第四厚度 h_4 ,第三区域 123 上的光刻胶 1000 具有第五厚度 h_5 ,其中第四厚度 h_4 小于第五厚度 h_5 。双调掩模板包括半调掩模板 (half tone mask) 和灰调掩模板 (gray tone mask)。

[0056] 图 5a 和图 5b 为对图 4a 和图 4b 的结构进行了第一刻蚀工艺后的剖面图。如图 5a 和图 5b 所示,进行第一刻蚀工艺,刻蚀掉无光刻胶覆盖的第一区域 121 的绝缘薄膜 100,并通过调节刻蚀条件 (例如时间),控制刻蚀厚度达到 $2500 \text{ \AA}$,即第二厚度与第一厚度之差。

[0057] 图 6a 和图 6b 为对图 5a 和图 5b 的结构进行了灰化工艺后的剖面图。如图 6a 和图 6b 所示,进行了光刻胶的灰化工艺,去掉第四厚度 h_4 的光刻胶 1000,暴露出第二区域 122 的绝缘薄膜 100。第三区域 123 的光刻胶 1000 的厚度也减少了第四厚度 h_4 程度。

[0058] 图 7a 和图 7b 为对图 6a 和图 6b 的结构进行了第二刻蚀工艺后的剖面图。如图 7a 和图 7b 所示,进行第二刻蚀工艺,刻蚀掉无光刻胶覆盖的所述第一区域 121 和第二区域 122 的绝缘薄膜 100,形成了钝化层 12 的图形,刻蚀厚度可以为 $1500 \text{ \AA}$,即第三厚度与第二厚度之差。得到的钝化层 12 在第一区域 121 上具有第一厚度 h_1 为 $2000 \text{ \AA}$,第二区域 122 上具有第二厚度 $4500 \text{ \AA}$,在第三区域 123 上具有第三厚度 h_4 为 $6000 \text{ \AA}$ 。

[0059] 剥离剩余光刻胶。

[0060] 值得一提的是,当上述步骤 1 中,与栅线一同形成公共电极线时,需要在钝化层上形成连接孔。这个连接孔可以在完成上述图 7a 和图 7b 的步骤后,再用一次构图工艺,在公共电极线的上方形成贯穿钝化层的连接孔的图形。另外,还可以在图 4a 和图 4b 的步骤中,采用三调掩模板,通过一次构图工艺一并形成钝化层的连接孔。由于,本领域技术人员,根据本发明的启示,可以很容易的实现,因此不再赘述。

[0061] 此外,还可以将上述第二厚度和第三厚度做成相同。此时可以采用普通掩模板即可完成,或采用双调掩模板连同连接孔一起进行构图。但是,栅线上方由于还有栅绝缘层,因此,如果栅线上方的钝化层厚度过高,会导致阵列基板的段差过高的问题,导致摩擦不良,出现漏光等不良。

[0062] 最后应说明的是:以上实施例仅用以说明本发明的技术方案而非对其进行限制,尽管参照较佳实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依

然可以对本发明的技术方案进行修改或者等同替换,而这些修改或者等同替换亦不能使修改后的技术方案脱离本发明技术方案的精神和范围。

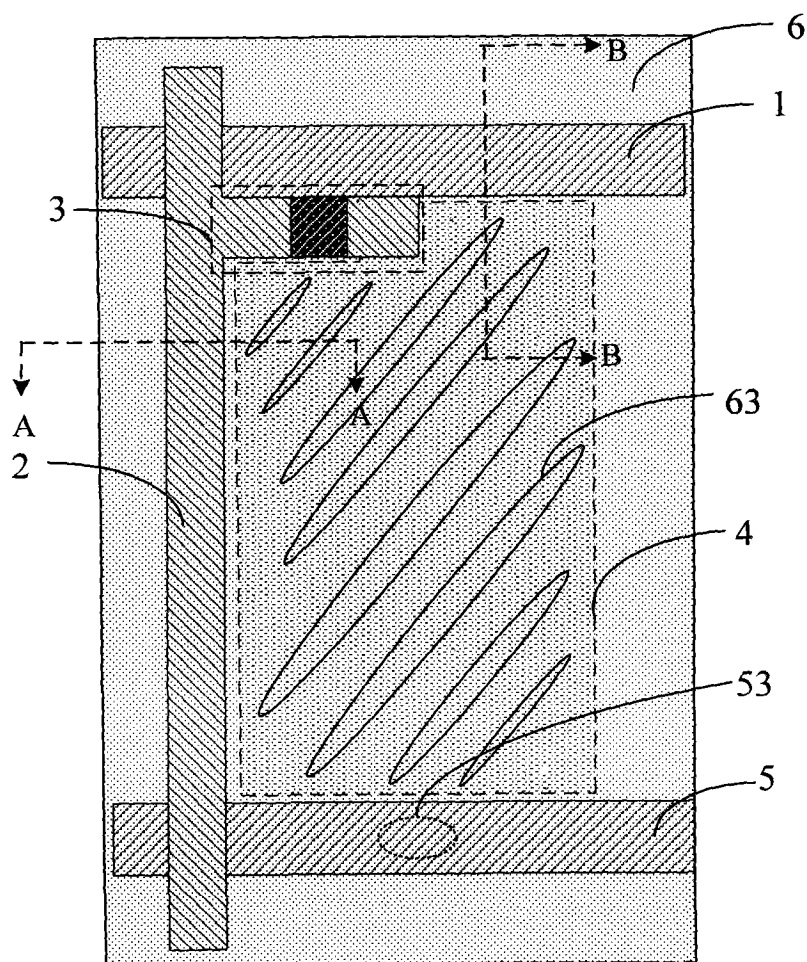


图 1

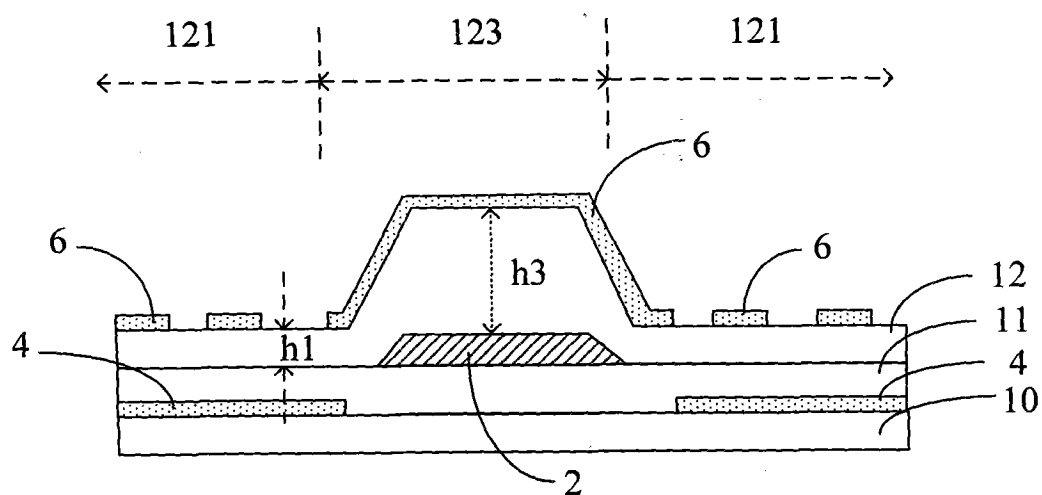


图 2a

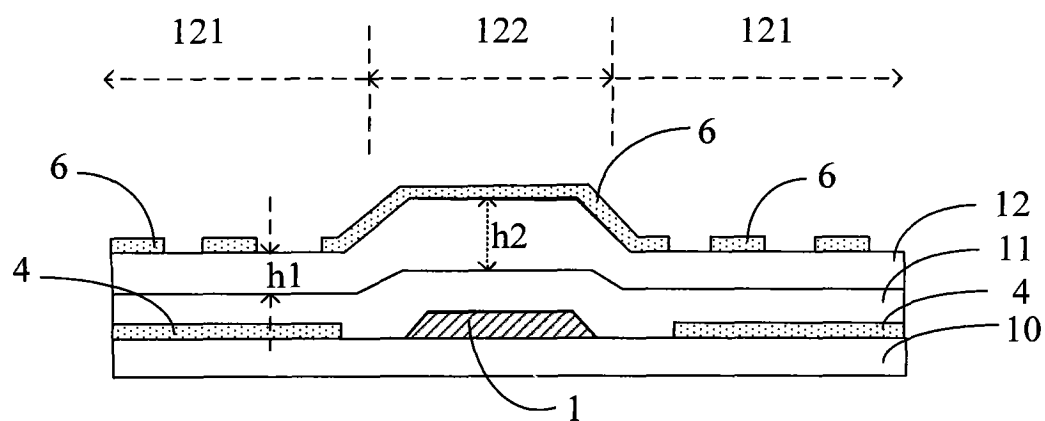


图 2b

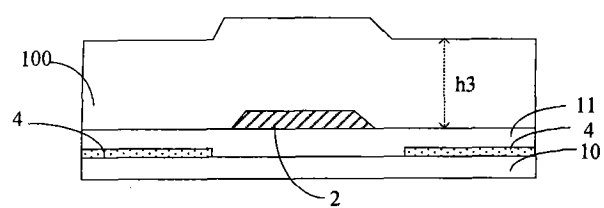


图 3a

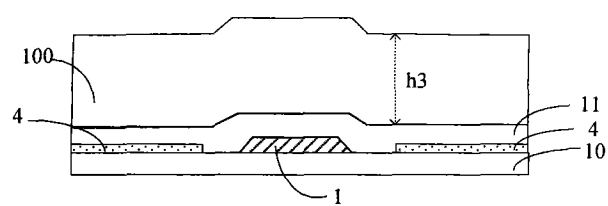


图 3b

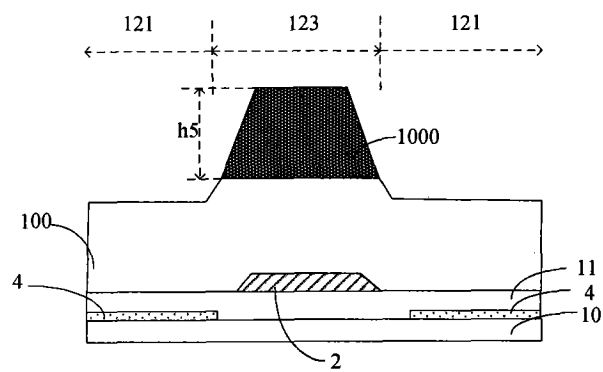


图 4a

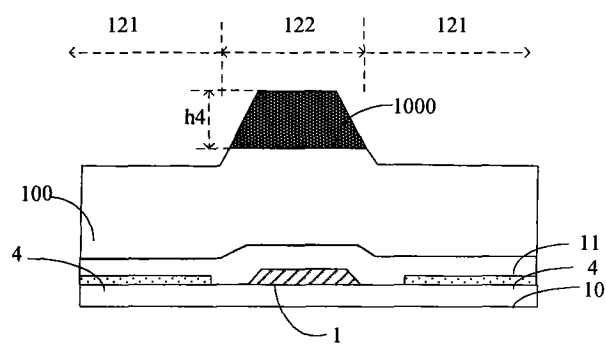


图 4b

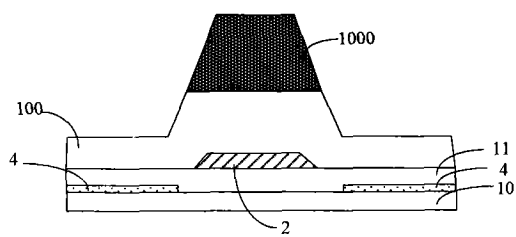


图 5a

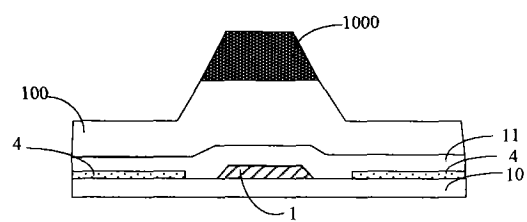


图 5b

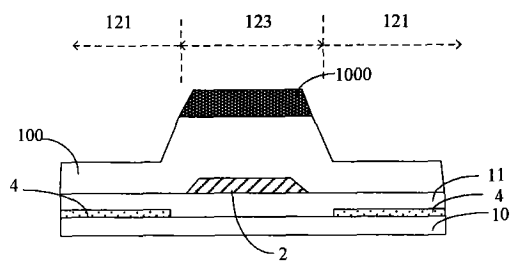


图 6a

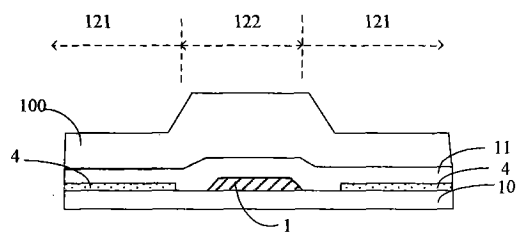


图 6b

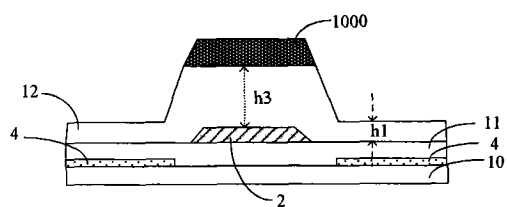


图 7a

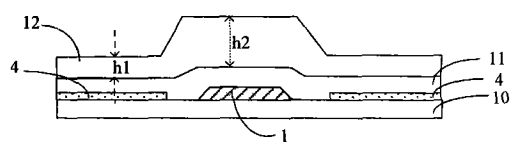


图 7b

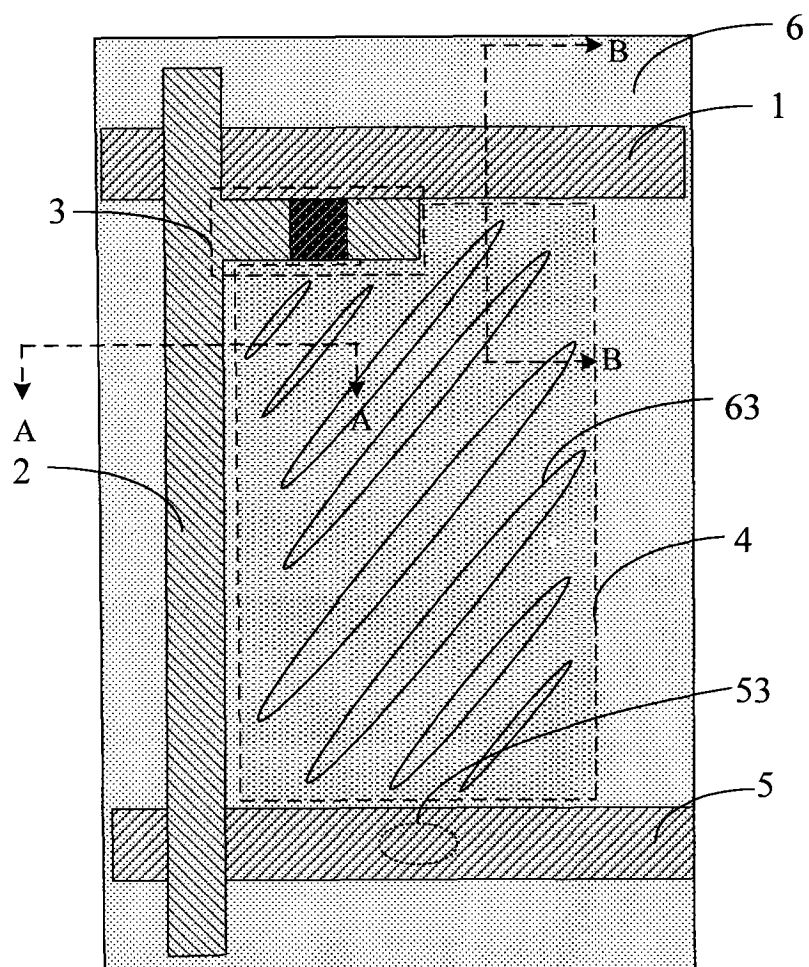


图 8

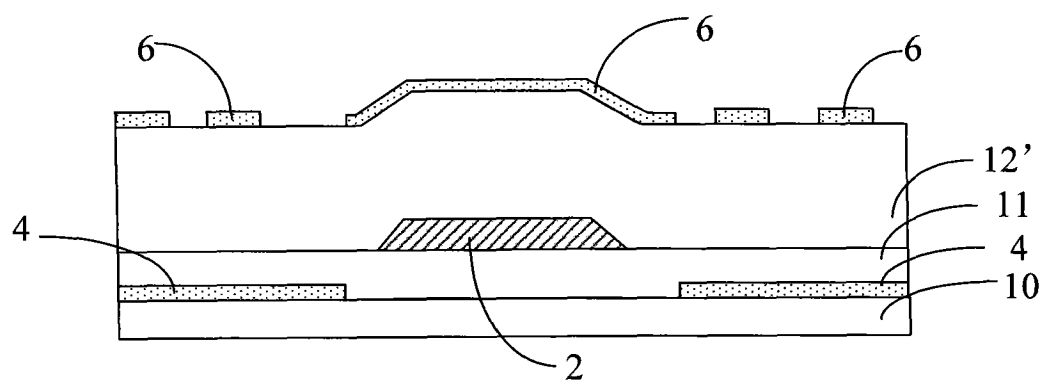


图 9a

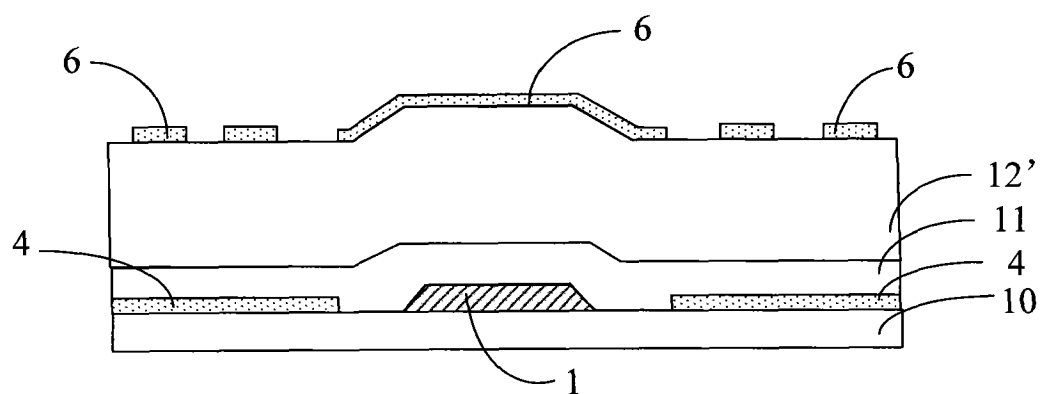


图 9b

专利名称(译)	FFS型TFT-LCD阵列基板及其制造方法		
公开(公告)号	CN101995709B	公开(公告)日	2012-10-03
申请号	CN200910090566.7	申请日	2009-08-27
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	崔贤植		
发明人	崔贤植		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1333 H01L21/82 G03F7/00		
CPC分类号	G02F1/134363 H01L27/1214 H01L27/13 G02F2001/134318 G02F2001/134372 G02F1/136286 H01L27/12 G02F2001/13606 H01L27/1248 H01L27/1255		
代理人(译)	黄志华		
其他公开文献	CN101995709A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种FFS型TFT-LCD阵列基板及其制造方法，该阵列基板包括透明基板、栅线、数据线、薄膜晶体管、像素电极、公共电极以及钝化层，所述钝化层包括位于像素电极上方的第一区域、位于栅线上方的第二区域以及位于数据线上方的第三区域，所述第一区域具有第一厚度，所述第二区域具有第二厚度，所述第三区域具有第三厚度，其中，第一厚度小于第二厚度，第二厚度小于第三厚度，所述公共电极至少设置于所述钝化层的第一区域、第二区域以及第三区域。本发明FFS型TFT-LCD阵列基板的制造方法，能够提高开口率，同时还能够减少耗电。

