



(12) 发明专利申请

(10) 申请公布号 CN 101950545 A

(43) 申请公布日 2011.01.19

(21) 申请号 201010283742.1

(22) 申请日 2010.09.14

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹市

(72)发明人 陈勇志 苏国彰 林致颖 杨欲忠

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 梁挥 祁建国

(51) Int. Cl.

G09G 3/36 (2006.01)

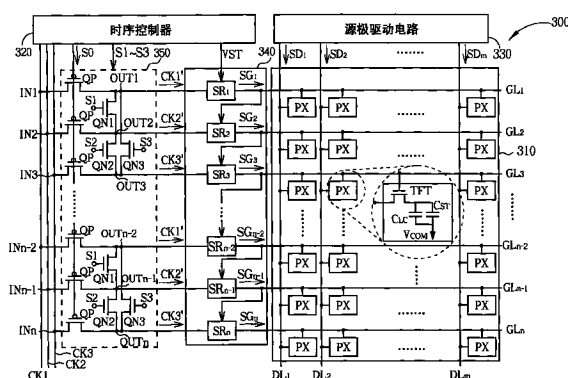
权利要求书 3 页 说明书 5 页 附图 8 页

(54) 发明名称

可降低功率消耗的液晶显示器及相关驱动方法

(57) 摘要

本发明公开一种液晶显示器及相关驱动方法。该液晶显示器包含一时钟脉冲发生器 and 一电荷分享电路。时钟脉冲发生器提供占空比不大于 $1/3$ 的多笔输入时钟脉冲信号。电荷分享电路在每一输入时钟脉冲信号的波形上升期间和波形下降期间时,将每一输入时钟脉冲信号分别与其它两笔相异的输入时钟脉冲信号进行电荷分享,进而提供相对应的多笔输出时钟脉冲信号以驱动一移位寄存器。



1. 一种液晶显示器的驱动方法,其特征在于,其包含:

提供占空比各为 $1/N$ 的第一至第 N 输入时钟脉冲信号,其中 N 为大于 2 的整数;

在该第一至第 N 输入时钟脉冲信号中每一输入时钟脉冲信号的波形上升期间和波形下降期间,将每一输入时钟脉冲信号分别与该第一至第 N 输入时钟脉冲信号中其它两笔输入时钟脉冲信号进行电荷分享,进而提供相对应的第一至第 N 输出时钟脉冲信号;以及

依据该第一至第 N 输出时钟脉冲信号来产生多笔栅极驱动信号。

2. 根据权利要求 1 所述的驱动方法,其特征在于,另包含:

在该第一至第 N 输入时钟脉冲信号中一第 n 输入时钟脉冲信号的波形上升期间和波形下降期间,将该第 n 输入时钟脉冲信号分别与该第一至第 N 输入时钟脉冲信号中一第 $(n-1)$ 输入时钟脉冲信号和一第 $(n+1)$ 输入时钟脉冲信号进行电荷分享,进而提供该第一至第 N 输出时钟脉冲信号中一相对应的第 n 输出时钟脉冲信号,其中 n 为介于 2 和 $(N-1)$ 之间的整数。

3. 根据权利要求 2 所述的驱动方法,其特征在于,另包含:

在该第一输入时钟脉冲信号的波形上升期间,将该第一输入时钟脉冲信号与该第 N 输入时钟脉冲信号进行电荷分享,进而提供相对应的该第一输出时钟脉冲信号;以及

在该第 N 输入时钟脉冲信号的波形下降期间,将该第 N 输入时钟脉冲信号与该第一输入时钟脉冲信号进行电荷分享,进而提供相对应的该第 N 输出时钟脉冲信号。

4. 一种可降低功率消耗的液晶显示器,其特征在于,其包含:

一时钟脉冲发生器,用来提供占空比各为 $1/N$ 的第一至第 N 输入时钟脉冲信号,其中 N 为大于 2 的整数;

一电荷分享电路,用来在该第一至第 N 输入时钟脉冲信号中每一输入时钟脉冲信号的波形上升期间和波形下降期间时,将每一输入时钟脉冲信号分别与该第一至第 N 输入时钟脉冲信号中其它两笔输入时钟脉冲信号进行电荷分享,进而提供相对应的第一至第 N 输出时钟脉冲信号;以及

一 N 相位移寄存器,用来依据该第一至第 N 输出时钟脉冲信号来产生相对应的多笔栅极驱动信号。

5. 根据权利要求 4 所述的液晶显示器,其特征在于,该电荷分享电路包含:

第一至第 N 输入端,分别用来接收该第一至第 N 输入时钟脉冲信号;

第一至第 N 输出端,分别用来输出该第一至第 N 输出时钟脉冲信号;

第一至第 N 电荷分享开关,分别耦接于相对应的该第一至第 N 输入端和相对应的该第一至第 N 输出端之间;

一第一开关,耦接于该第一和第二输出端之间;以及

一第二开关,耦接于该第二和第三输出端之间。

6. 根据权利要求 5 所述的液晶显示器,其特征在于,该电荷分享电路另包含:

一第一电阻,耦接于该第一和第二输出端之间且串联于该第一开关;以及

一第二电阻,耦接于该第二和第三输出端之间且串联于该第二开关。

7. 根据权利要求 5 所述的液晶显示器,其特征在于,该时钟脉冲发生器另在每一输入时钟脉冲信号的波形上升期间和波形下降期间关闭该第一至第 N 电荷分享开关,在该第二输入时钟脉冲信号的波形上升期间导通该第一开关,以及在该第二输入时钟脉冲信号的波

形下降期间导通该第二开关。

8. 根据权利要求 5 所述的液晶显示器,其特征在于,该电荷分享电路另包含:

一第 N 开关,耦接于该第一和第 N 输出端之间。

9. 根据权利要求 8 所述的液晶显示器,其特征在于,该电荷分享电路另包含:

一第 N 电阻,耦接于该第一和第 N 输出端之间且串联于该第 N 开关。

10. 根据权利要求 8 所述的液晶显示器,其特征在于,该时钟脉冲发生器另在每一输入时钟脉冲信号的波形上升期间和波形下降期间关闭该第一至第 N 电荷分享开关,以及在该第一输入时钟脉冲信号的波形上升期间和该第 N 输入时钟脉冲信号的波形下降期间导通该第 N 开关。

11. 根据权利要求 4 所述的液晶显示器,其特征在于,另包含一显示面板,该显示面板上设有:

多条平行设置的数据线;

多条平行设置的栅极线,垂直该多条数据线,用来传送该多笔栅极驱动信号;以及

多个像素单元,分别设置于该多条数据线和该多条栅极线的交会处,每一像素单元耦接至该多条数据线中一相对应的数据线和该多条栅极线中一相对应的栅极线,并依据该相对应的栅极线传来的栅极驱动信号来运作。

12. 根据权利要求 11 所述的液晶显示器,其特征在于,每一像素单元各包含:

一薄膜晶体管开关,其包含:一控制端,耦接于该相对应的栅极线;一第一端,耦接于该相对应的数据线;以及一第二端;

一液晶电容,耦接于该薄膜晶体管开关的第二端和一共同电压之间;以及

一储存电容,耦接于该薄膜晶体管开关的第二端和一该共同电压之间。

13. 一种可降低功率消耗的液晶显示器,其特征在于,其包含:

一时钟脉冲发生器,用来提供第一至第三输入时钟脉冲信号以及第一至第四控制信号,其中每一输入时钟脉冲信号的占空比不大于 1/3;

一移位寄存器,其包含第一至第三输入端;以及

一电荷分享电路,其包含一第一开关、一第二开关、一第一电荷分享开关、一第二电荷分享开关以及一第三电荷分享开关,其中:

该第一开关,耦接于该移位寄存器的该第一和该第二输入端之间,其依据该第一控制信号来选择性地提供电荷分享该第一和该第二输入时钟脉冲信号的路径;

该第二开关,耦接于该移位寄存器的该第二和该第三输入端之间,其依据该第二控制信号来选择性地提供电荷分享该第二和该第三输入时钟脉冲信号的路径;

该第一电荷分享开关,耦接于该时钟脉冲发生器和该移位寄存器之间,其依据该第四控制信号来选择性地提供该第一输入时钟脉冲信号由该时钟脉冲发生器传送至该第一输入端的路径;

该第二电荷分享开关,耦接于该时钟脉冲发生器和该移位寄存器之间,其依据该第四控制信号来选择性地提供该第二输入时钟脉冲信号由该时钟脉冲发生器传送至该第二输入端的路径;以及

该第三电荷分享开关,耦接于该时钟脉冲发生器和该移位寄存器之间,其依据该第四控制信号来选择性地提供该第三输入时钟脉冲信号由该时钟脉冲发生器传送至该第三输

入端的路径。

14. 根据权利要求 13 所述的液晶显示器,其特征在于,其另包含:

一第三开关,耦接于该移位寄存器的该第一和该第三输入端之间,其依据该第三控制信号来选择性地提供电荷分享该第一和该第三输入时钟脉冲信号的路径。

可降低功率消耗的液晶显示器及相关驱动方法

技术领域

[0001] 本发明涉及一种液晶显示器及相关驱动方法,尤指一种利用电荷分享来降低功率消耗的液晶显示器及相关驱动方法。

背景技术

[0002] 液晶显示器 (liquid crystal display, LCD) 具有低辐射、体积小及低耗能等优点,已逐渐取代传统的阴极射线管显示器 (cathode ray tube display, CRT),因而被广泛地应用在笔记本电脑、个人数字助理 (personal digital assistant, PDA)、平面电视,或移动电话等信息产品上。传统液晶显示器的驱动方式是利用外部源极驱动电路 (source driver) 和栅极驱动电路 (gate driver) 来驱动面板上的像素以显示影像,近年来逐渐发展成将驱动电路结构直接制作于显示面板上,例如将栅极驱动电路 (gate driver) 整合于液晶面板 (gate driver on array, GOA) 的技术。

[0003] 图 1 为现有技术中一采用 GOA 技术的液晶显示装置 100 的示意图。液晶显示装置 100 包含一显示面板 110、一时序控制器 120、一源极驱动电路 130,以及一栅极驱动电路 140。显示面板 110 上设有多条数据线 $DL_1 \sim DL_m$ 、多条栅极线 $GL_1 \sim GL_n$,以及一像素矩阵。像素矩阵包含多个像素单元 PX,每一像素单元 PX 包含一薄膜晶体管 (thin film transistor, TFT) 开关 TFT、一液晶电容 C_{LC} 和一储存电容 C_{ST} ,分别耦接于相对应的数据线、相对应的栅极线,以及一共同电压 V_{COM} 。时序控制器 120 可产生源极驱动电路 130 和栅极驱动电路 140 运作所需的信号,例如起始脉冲信号 VST 和输入时钟脉冲信号 CK1、CK2 等。源极驱动电路 130 可产生对应于显示影像的数据驱动信号 $SD_1 \sim SD_m$,进而充电相对应的像素单元 PX。栅极驱动电路 140 为一双相位的移位寄存器 (two-phase shifter register),包含有多级串接的移位寄存单元 $SR_1 \sim SR_n$,可依据输入时钟脉冲信号 CK1、CK2 和起始脉冲信号 VST 依序输出栅极驱动信号 $SG_1 \sim SG_n$ 至相对应的栅极线 $GL_1 \sim GL_n$,进而开启相对应像素单元 PX 内的薄膜晶体管 TFT。

[0004] 图 2 为现有技术液晶显示装置 100 的驱动方法的示意图,显示了输入时钟脉冲信号 CK1 和 CK2、起始脉冲信号 VST,以及栅极驱动信号 $SG_1 \sim SG_n$ 的波形。在 GOA 技术中,高压差的输入时钟脉冲信号 CK1 和 CK2 会直接输入至玻璃基板内,而面板寄生电容大于传统驱动芯片。因此,GOA 技术虽能降低制作成本,但却会增加液晶显示装置 100 的整体功率消耗,不但容易烧毁控制电路板上其它元件,亦会缩短产品使用期限。

发明内容

[0005] 本发明提供一种液晶显示器的驱动方法,其包含提供占空比各为 $1/N$ 的第一至第 N 输入时钟脉冲信号,其中 N 为大于 2 的整数;在该第一至第 N 输入时钟脉冲信号中每一输入时钟脉冲信号的波形上升期间和波形下降期间,将每一输入时钟脉冲信号分别与该第一至第 N 输入时钟脉冲信号中其它两笔输入时钟脉冲信号进行电荷分享,进而提供相对应的第一至第 N 输出时钟脉冲信号;以及依据该第一至第 N 输出时钟脉冲信号来产生多笔栅极

驱动信号。

[0006] 本发明另提供一种可降低功率消耗的液晶显示器,其包含一时钟脉冲发生器,用来提供占空比各为 $1/N$ 的第一至第 N 输入时钟脉冲信号,其中 N 为大于 2 的整数;一电荷分享电路,用来在该第一至第 N 输入时钟脉冲信号中每一输入时钟脉冲信号的波形上升期间和波形下降期间时,将每一输入时钟脉冲信号分别与该第一至第 N 输入时钟脉冲信号中其它两笔输入时钟脉冲信号进行电荷分享,进而提供相对应的第一至第 N 输出时钟脉冲信号;以及一 N 相位移寄存器,用来依据该第一至第 N 输出时钟脉冲信号来产生相对应的多笔栅极驱动信号。

[0007] 本发明另提供一种可降低功率消耗的液晶显示器,其包含一时钟脉冲发生器,用来提供第一至第三输入时钟脉冲信号以及第一至第四控制信号,其中每一输入时钟脉冲信号的占空比不大于 $1/3$;一移位寄存器,其包含第一至第三输入端;以及一电荷分享电路。该电荷分享电路包含一第一开关,耦接于该移位寄存器的该第一和该第二输入端之间,其依据该第一控制信号来选择性地提供电荷分享该第一和该第二输入时钟脉冲信号的路径;一第二开关,耦接于该移位寄存器的该第二和该第三输入端之间,其依据该第二控制信号来选择性地提供电荷分享该第二和该第三输入时钟脉冲信号的路径;一第三开关,耦接于该移位寄存器的该第一和该第三输入端之间,其依据该第三控制信号来选择性地提供电荷分享该第一和该第三输入时钟脉冲信号的路径;一第一电荷分享开关,耦接于该时钟脉冲发生器和该移位寄存器之间,其依据该第四控制信号来选择性地提供该第一输入时钟脉冲信号由该时钟脉冲发生器传送至该第一输入端的路径;一第二电荷分享开关,耦接于该时钟脉冲发生器和该移位寄存器之间,其依据该第四控制信号来选择性地提供该第二输入时钟脉冲信号由该时钟脉冲发生器传送至该第二输入端的路径;以及一第三电荷分享开关,耦接于该时钟脉冲发生器和该移位寄存器之间,其依据该第四控制信号来选择性地提供该第三输入时钟脉冲信号由该时钟脉冲发生器传送至该第三输入端的路径。

附图说明

[0008] 图 1 为现有技术中一采用 GOA 技术的液晶显示装置的示意图;

[0009] 图 2 为现有技术液晶显示装置的驱动方法的示意图;

[0010] 图 3 和图 4 为本发明中采用 GOA 技术的液晶显示装置的示意图;

[0011] 图 5 为本发明的另一实施例说明电荷分享电路是在所有控制信号的源头的示意图;

[0012] 图 6 和图 7 为本发明液晶显示装置的驱动方法的示意图;

[0013] 图 8a 和图 8b 为本发明电荷分享电路的示意图。

[0014] 其中,附图标记

[0015] PX 像素单元	$DL_1 \sim DL_n$ 数据线
[0016] C_{LC} 液晶电容	$GL_1 \sim GL_n$ 栅极线
[0017] C_{ST} 储存电容	$R1 \sim R4$ 电阻
[0018] TFT 薄膜晶体管开关	$SD_1 \sim SD_n$ 数据驱动信号
[0019] VST 起始脉冲信号	$SG_1 \sim SG_n$ 栅极驱动信号
[0020] $SR, SR_1 \sim SR_n$ 移位寄存单元	$IN1 \sim INn$ 输入端

[0021]	OUT1 ~ OUTn 输出端	S0 ~ S4 控制信号
[0022]	QP、QN1 ~ QN4 开关	CK1 ~ CK4 输入时钟脉冲信号
[0023]	CK1' ~ CK4' 输出时钟脉冲信号	110、310 显示面板
[0024]	120、320 时序控制器	130、330 源极驱动电路
[0025]	140、340 栅极驱动电路	150、350、450 电荷分享电路
[0026]	100、300、400 液晶显示装置	

具体实施方式

[0027] 图 3 和图 4 为本发明中采用 GOA 技术的液晶显示装置 300 和 400 的示意图。液晶显示装置 300 和 400 各包含一显示面板 310、一时序控制器 320、一源极驱动电路 330, 以及一栅极驱动电路 340, 而液晶显示装置 300 和 400 分别包含一电荷分享电路 350 和一电荷分享电路 450。显示面板 310 上设有多条数据线 $DL_1 \sim DL_m$ 、多条栅极线 $GL_1 \sim GL_n$, 以及一像素矩阵。像素矩阵包含多个像素单元 PX, 每一像素单元 PX 包含一薄膜晶体管开关 TFT、一液晶电容 C_{LC} 和一储存电容 C_{ST} , 分别耦接于相对应的数据线、相对应的栅极线, 以及一共同电压 V_{COM} 。时序控制器 320 可产生源极驱动电路 330、栅极驱动电路 340 和电荷分享电路 350 运作所需的信号, 例如起始脉冲信号 VST、输入时钟脉冲信号 CK1 ~ CK3 和控制信号 S0 ~ S3 等。源极驱动电路 330 可产生对应于显示影像的数据驱动信号 $SD_1 \sim SD_m$, 进而充电相对应的像素单元 PX。栅极驱动电路 340 为一 N 相位的移位寄存器 (N-phase shifter register), 包含有多级串接的移位寄存单元 $SR_1 \sim SR_n$, 可依据输入时钟脉冲信号 CK1 ~ CKN 和起始脉冲信号 VST 依序输出栅极驱动信号 $SG_1 \sim SG_n$ 至相对应的栅极线 $GL_1 \sim GL_n$, 进而开启相对应像素单元 PX 内的薄膜晶体管 TFT (N 和 n 为正整数, 且 $3 \leq N \leq n$)。在输入时钟脉冲信号 CK1 ~ CKN 中每一输入时钟脉冲信号的波形上升期间和波形下降期间, 电荷分享电路 350 可将每一输入时钟脉冲信号分别与其它两笔输入时钟脉冲信号进行电荷分享, 进而提供相对应的输出时钟脉冲信号 CK1' ~ CKN'。

[0028] 图 3 所示为 $N = 3$ 的实施例 (假设 n 为 3 的倍数), 其中栅极驱动电路 340 为三相位的移位寄存器, 因此可依据输出时钟脉冲信号 CK1' ~ CK3' 和起始脉冲信号 VST 依序输出开启晶体管开关 TFT 所需的栅极驱动信号 $SG_1 \sim SG_n$ 。电荷分享电路 350 包含输入端 IN1 ~ INn、输出端 OUT1 ~ OUTn (亦可代表栅极驱动电路 340 的 n 个输入端)、多个开关 QP 和 QN1 ~ QN3。每一开关 QP 分别耦接于输入端 IN1 ~ INn 和其相对应输出端 OUT1 ~ OUTn 之间, 并依据时钟脉冲发生器 320 传来的控制信号 S0 来运作。开关 QN1 ~ QN3 分别耦接输出端 OUT1 ~ OUTn 中两相对应的输出端之间, 并分别依据时钟脉冲发生器 320 传来的控制信号 S1 ~ S3 运作。在此实施例中, 开关 QP 和开关 QN1 ~ QN3 采用不同类型的掺杂材质。举例来说, 开关 QP 可为 P 型金属氧化物半导体 (PMOS) 晶体管开关, 而开关 QN1 ~ QN3 可为 N 型金属氧化物半导体 (NMOS) 晶体管开关。

[0029] 图 4 所示为 $N = 4$ 的实施例 (假设 n 为 4 的倍数), 其中栅极驱动电路 340 为四相位的移位寄存器, 因此可依据输出时钟脉冲信号 CK1' ~ CK4' 和起始脉冲信号 VST 依序输出开启晶体管开关 TFT 所需的栅极驱动信号 $SG_1 \sim SG_n$ 。电荷分享电路 450 包含输入端 IN1 ~ INn、输出端 OUT1 ~ OUTn (亦可代表栅极驱动电路 340 的 n 个输入端)、多个开关 QP 和 QN1 ~ QN4。每一开关 QP 分别耦接于输入端 IN1 ~ INn 和其相对应输出端 OUT1 ~ OUTn

之间,并依据时钟脉冲发生器 320 传来的控制信号 S0 运作。开关 QN1 ~ QN4 分别耦接输出端 OUT1 ~ OUTn 中两相对应的输出端之间,并分别依据时钟脉冲发生器 320 传来的控制信号 S1 ~ S4 运作。在此实施例中,开关 QP 和开关 QN1 ~ QN4 采用不同类型的掺杂材质。举例来说,开关 QP 可为 PMOS 晶体管开关,而开关 QN1 ~ QN4 可为 NMOS 晶体管开关。

[0030] 另外,在图 3 和图 4 的实施例中,电荷分享电路都是放在每一级的移位寄存单元之前,但本发明并不受限于此。请参照图 5,图 5 本发明的另一实施例说明电荷分享电路是在所有控制信号的源头的示意图。

[0031] 图 6 为本发明液晶显示装置 300 的驱动方法的示意图,显示了输入时钟脉冲信号 CK1 ~ CK3 和输出时钟脉冲信号 CK1' ~ CK3'、控制信号 S0 ~ S3、起始脉冲信号 VST,以及栅极驱动信号 SG₁ ~ SG_n 的波形。在图 6 所示的驱动方法中,时钟脉冲信号 CK1 ~ CK3 的占空比为 1/3。当控制信号 S0 ~ S3 具低电位时,开关 QP 呈导通而开关 QN1 ~ QN3 为关闭,此时输出时钟脉冲信号 CK1' ~ CK3' 分别由时序控制器 320 所输出的输入时钟脉冲信号 CK1 ~ CK3 来提供。当控制信号 S0 ~ S3 中两特定控制信号同时切换至高电位时,可在输入时钟脉冲信号 CK1 ~ CK3 中两特定输入时钟脉冲信号之间进行电荷分享。举例来说,在输入时钟脉冲信号 CK2 的波形上升期间,控制信号 S0 和 S1 同时切换至高电位,开关 QP 会被关闭而开关 QN1 呈导通,此时输入时钟脉冲信号 CK2 可通过导通的开关 QN1 和输入时钟脉冲信号 CK1 之间进行电荷分享;在输入时钟脉冲信号 CK2 的波形下降期间,控制信号 S0 和 S2 同时切换至高电位,开关 QP 会被关闭而开关 QN2 呈导通,此时输入时钟脉冲信号 CK2 可通过导通的开关 QN2 和输入时钟脉冲信号 CK3 之间进行电荷分享。同理,输入时钟脉冲信号 CK1 在其波形上升期间和输入时钟脉冲信号 CK3 进行电荷分享(控制信号 S0 和 S3 同时切换至高电位),而在其波形下降期间和输入时钟脉冲信号 CK2 进行电荷分享(控制信号 S0 和 S1 同时切换至高电位);输入时钟脉冲信号 CK3 在其波形上升期间和输入时钟脉冲信号 CK2 进行电荷分享(控制信号 S0 和 S2 同时切换至高电位),而在其波形下降期间和输入时钟脉冲信号 CK1 之间进行电荷分享(控制信号 S0 和 S1 同时切换至高电位)。

[0032] 图 7 为本发明液晶显示装置 400 的驱动方法的示意图,显示了输入时钟脉冲信号 CK1 ~ CK4 和输出时钟脉冲信号 CK1' ~ CK4'、控制信号 S0 ~ S4、起始脉冲信号 VST,以及栅极驱动信号 SG₁ ~ SG_n 的波形。在图 7 所示的驱动方法中,时钟脉冲信号 CK1 ~ CK4 的占空比为 1/4。当控制信号 S0 ~ S4 具低电位时,开关 QP 呈导通而开关 QN1 ~ QN4 为关闭,此时输出时钟脉冲信号 CK1' ~ CK4' 分别由时序控制器 320 所输出的输入时钟脉冲信号 CK1 ~ CK4 来提供。当控制信号 S0 ~ S4 中两特定控制信号同时切换至高电位时,可在输入时钟脉冲信号 CK1 ~ CK4 中两特定输入时钟脉冲信号之间进行电荷分享。如前所述,输入时钟脉冲信号 CK1 在其波形上升期间和输入时钟脉冲信号 CK4 进行电荷分享(控制信号 S0 和 S4 同时切换至高电位),而在其波形下降期间和输入时钟脉冲信号 CK2 进行电荷分享(控制信号 S0 和 S1 同时切换至高电位);输入时钟脉冲信号 CK2 在其波形上升期间和输入时钟脉冲信号 CK1 进行电荷分享(控制信号 S0 和 S1 同时切换至高电位),而在其波形下降期间和输入时钟脉冲信号 CK3 进行电荷分享(控制信号 S0 和 S2 同时切换至高电位);输入时钟脉冲信号 CK3 在其波形上升期间和输入时钟脉冲信号 CK2 进行电荷分享(控制信号 S0 和 S2 同时切换至高电位),而在其波形下降期间和输入时钟脉冲信号 CK4 进行电荷分享(控制信号 S0 和 S3 同时切换至高电位);输入时钟脉冲信号 CK4 在其波形上升期间和输入时

钟脉冲信号 CK3 进行电荷分享（控制信号 S0 和 S3 同时切换至高电位），而在其波形下降期间和输入时钟脉冲信号 CK1 进行电荷分享（控制信号 S0 和 S4 同时切换至高电位）。

[0033] 图 8a 和图 8b 为本发明另一实施例中电荷分享电路的示意图。在图 8a 和图 8b 所示的实施例中，电荷分享电路 350 另包含电阻 R1 ~ R3，而电荷分享电路 450 另包含电阻 R1 ~ R4。每一电阻分别串联于一相对应的开关，能在电荷分享时提供限流作用。

[0034] 在本发明的液晶显示装置中，每一输入时钟脉冲信号在其波形上升期间和波形下降期间分别和其它两相异的输入时钟脉冲信号进行电荷分享，因此不但能降低功率消耗，亦能在多相位移位寄存器的架构下提供弹性驱动方式。

[0035] 当然，本发明还可有其它多种实施例，在不背离本发明精神及其实质的情况下，熟悉本领域的技术人员当可根据本发明作出各种相应的改变和变形，但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

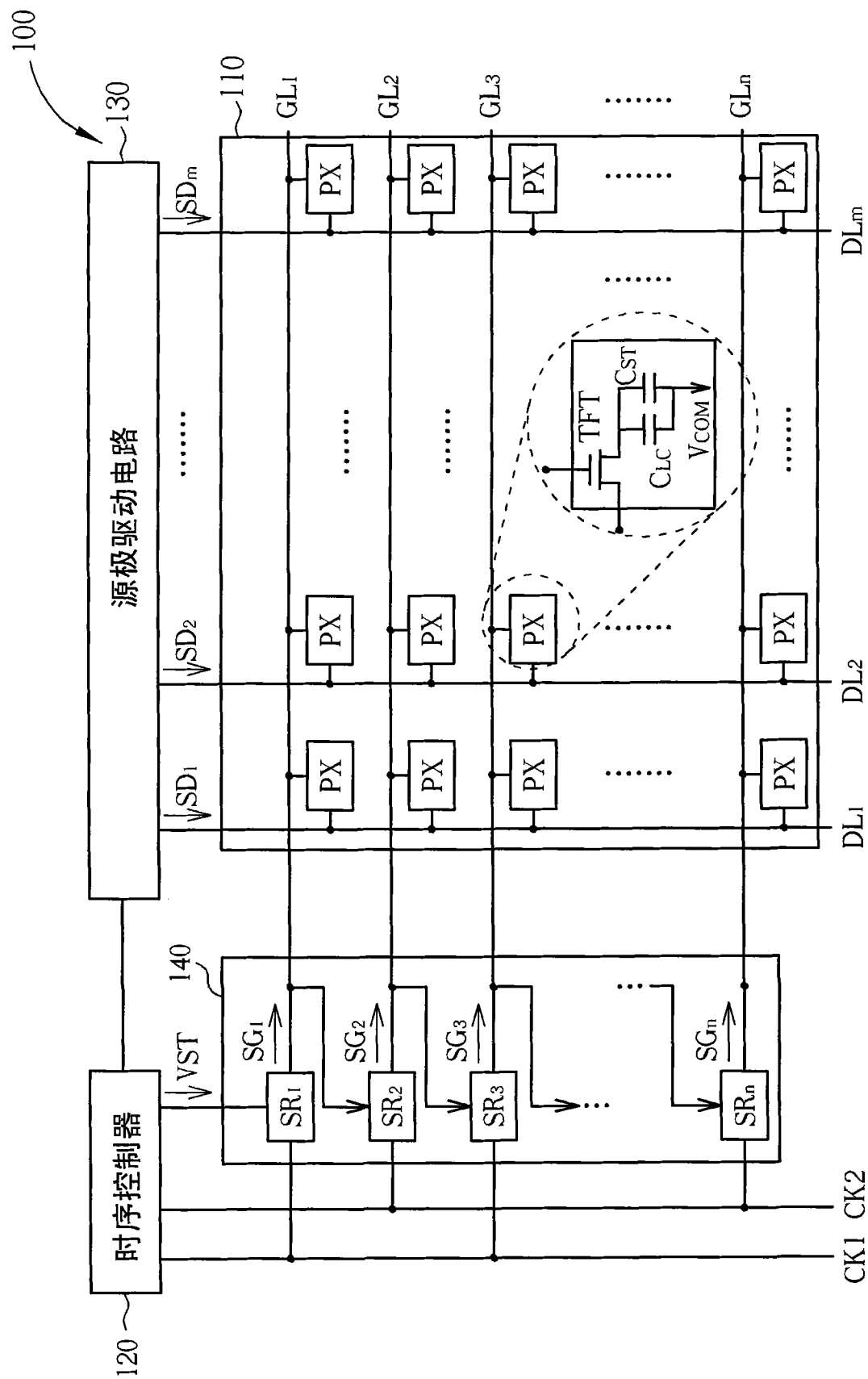


图 1

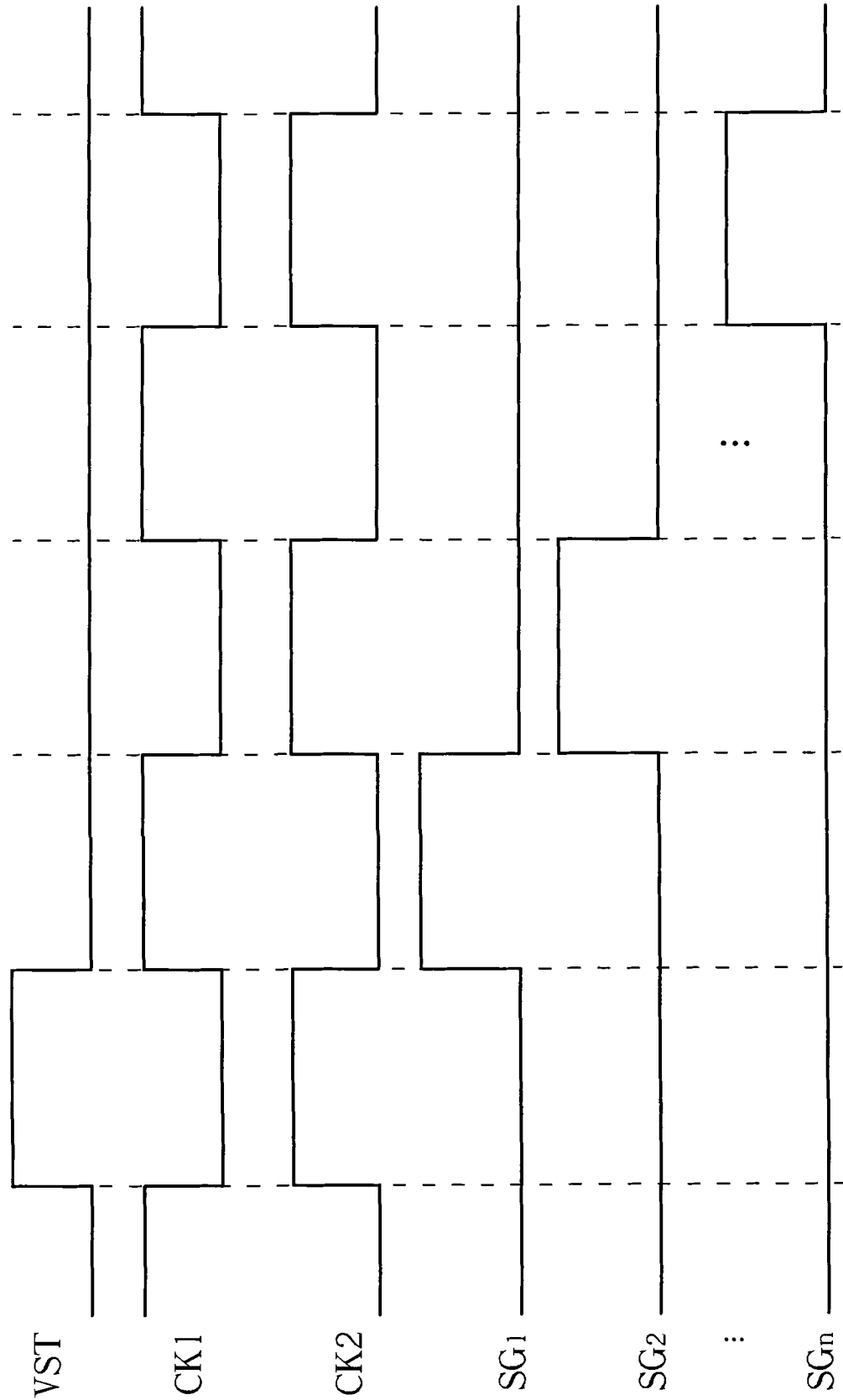


图 2

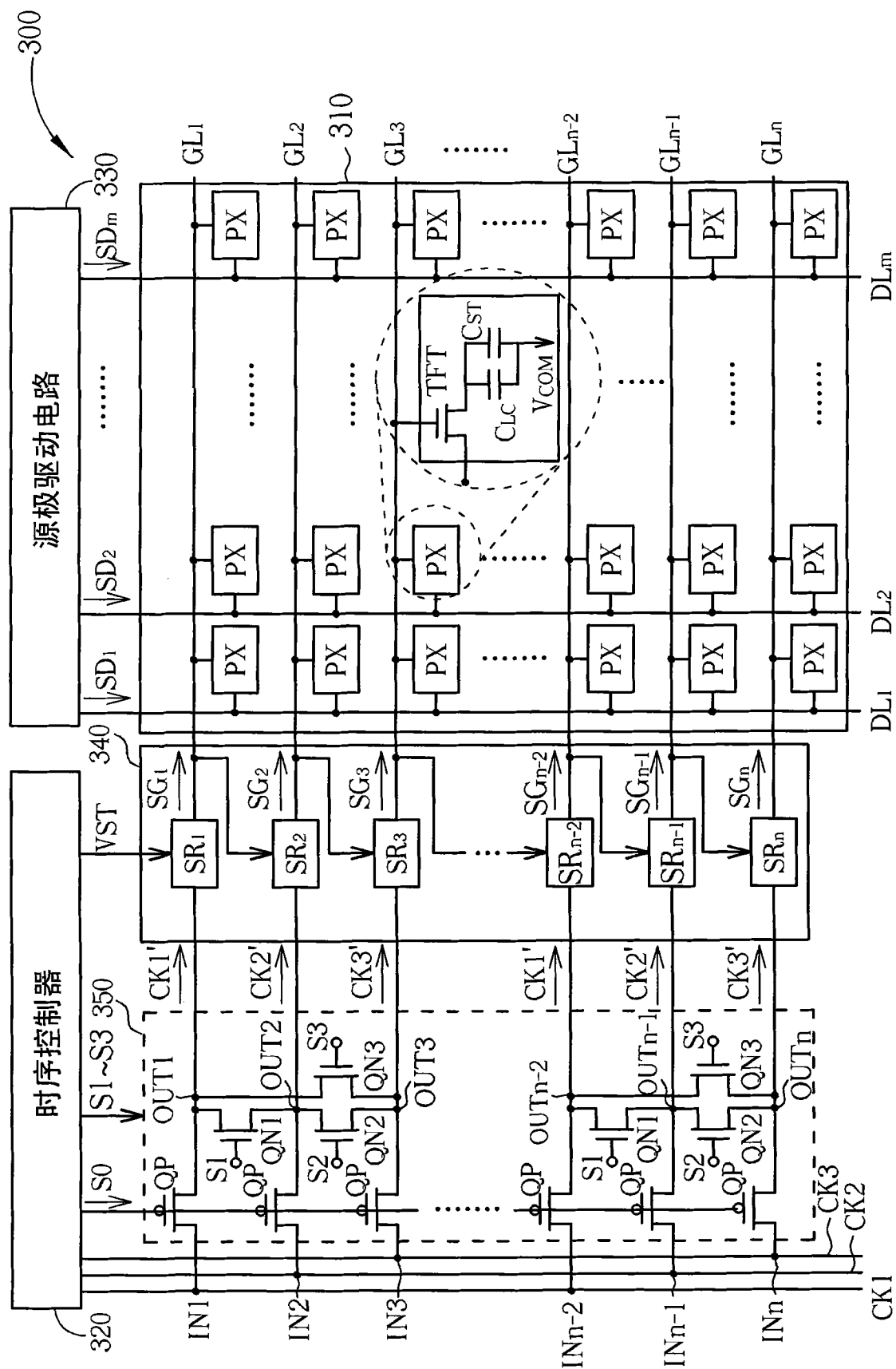


图 3

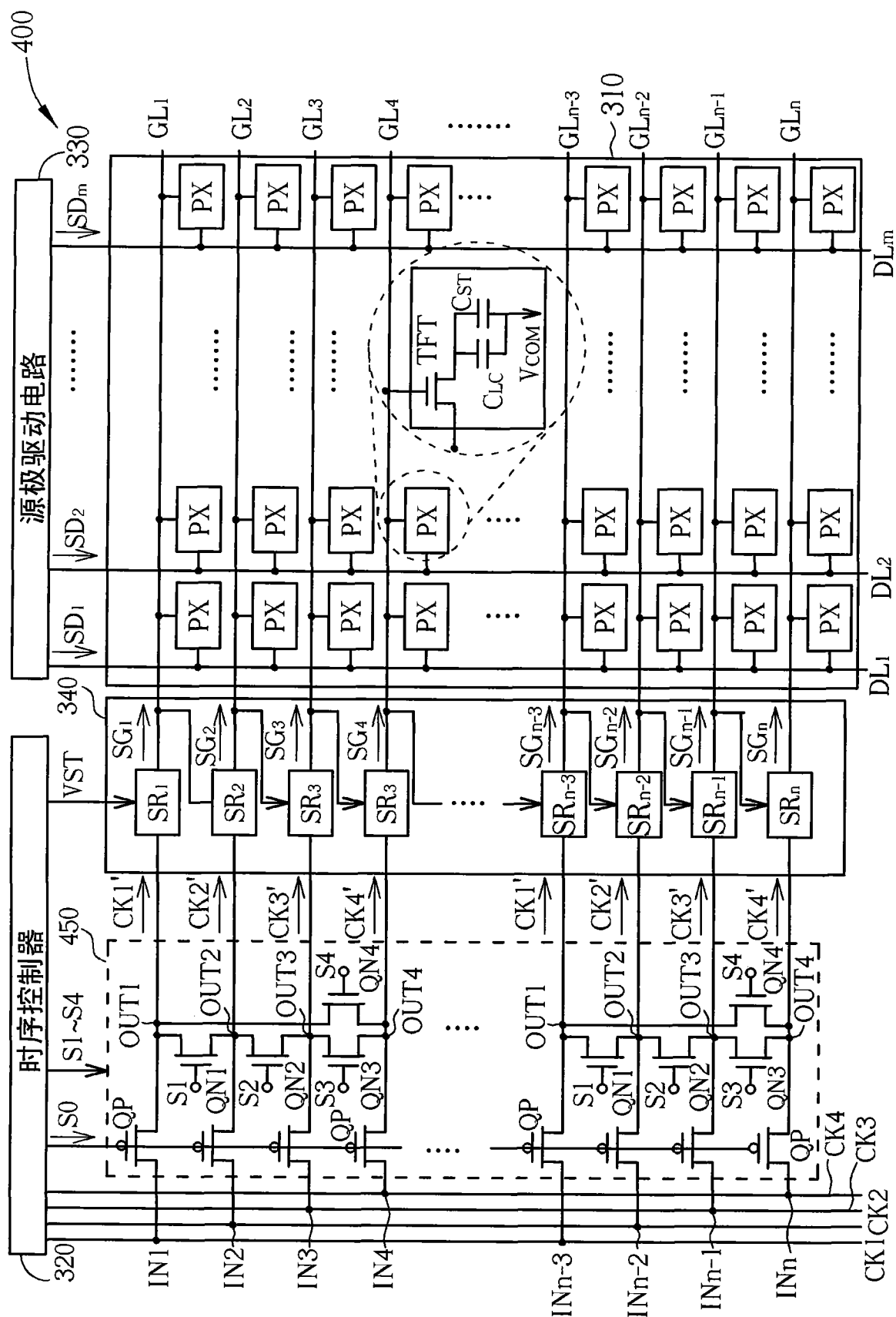


图 4

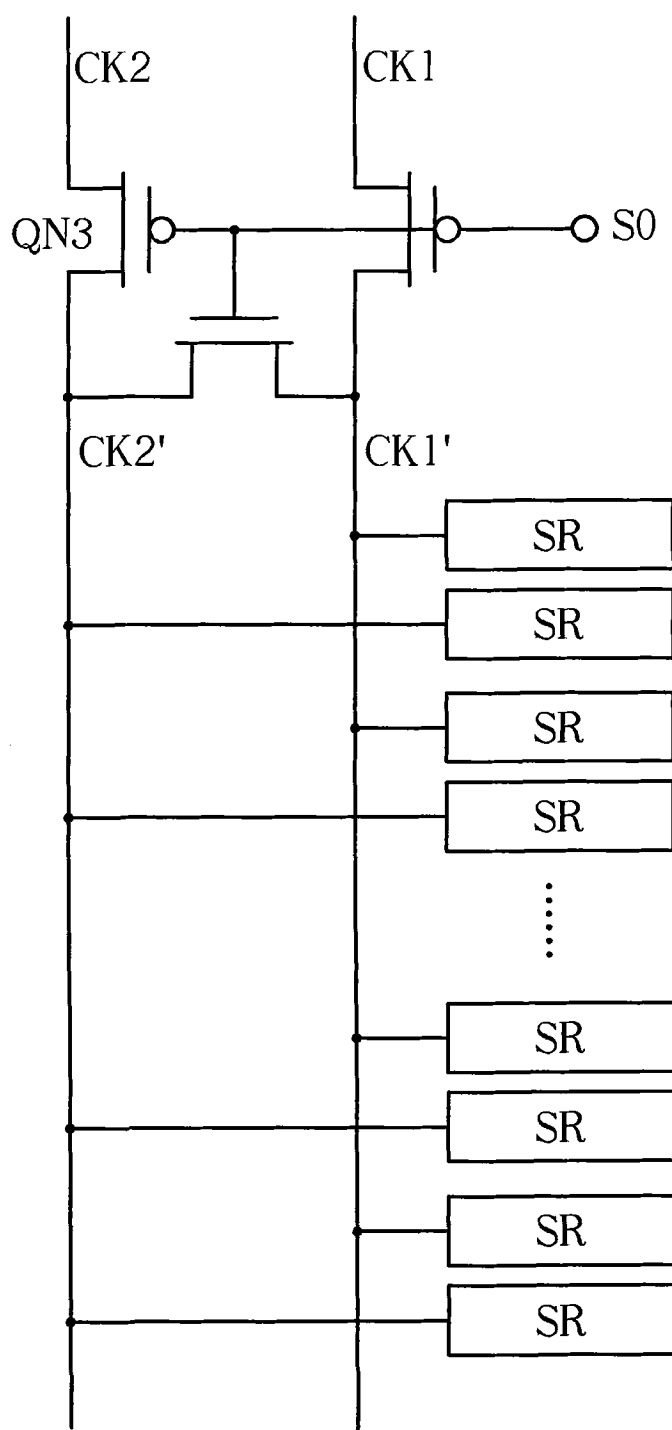


图 5

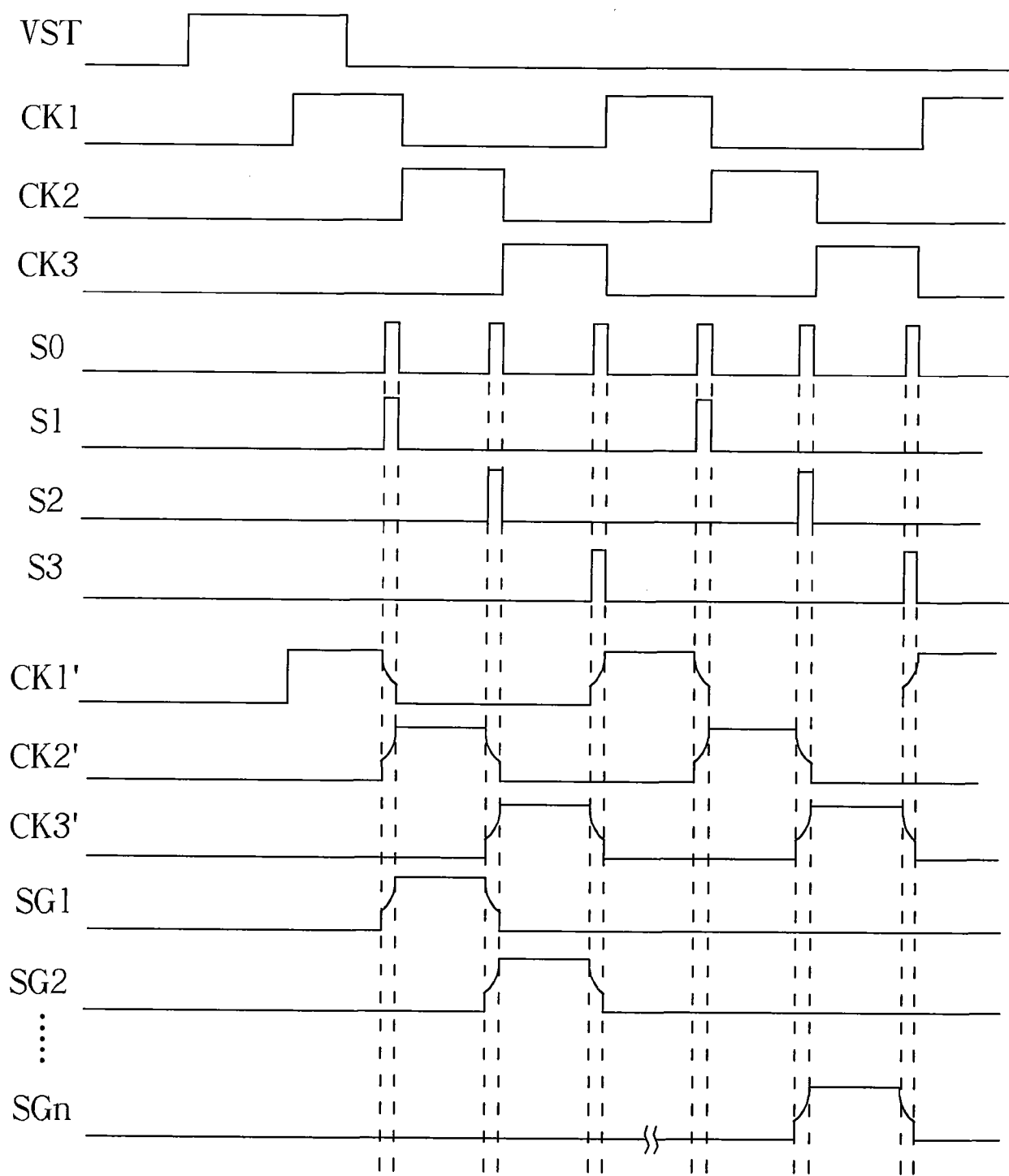


图 6

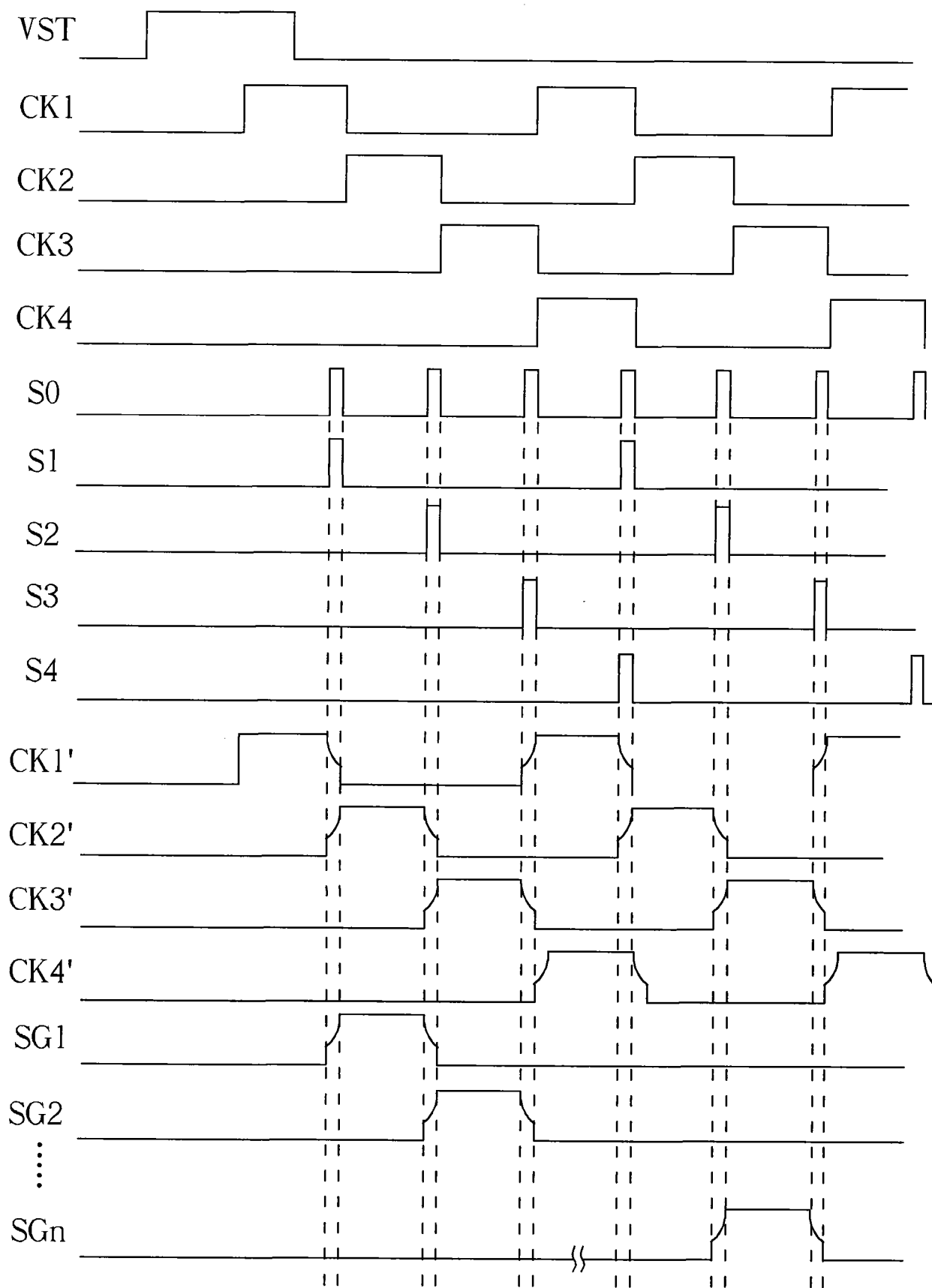


图 7

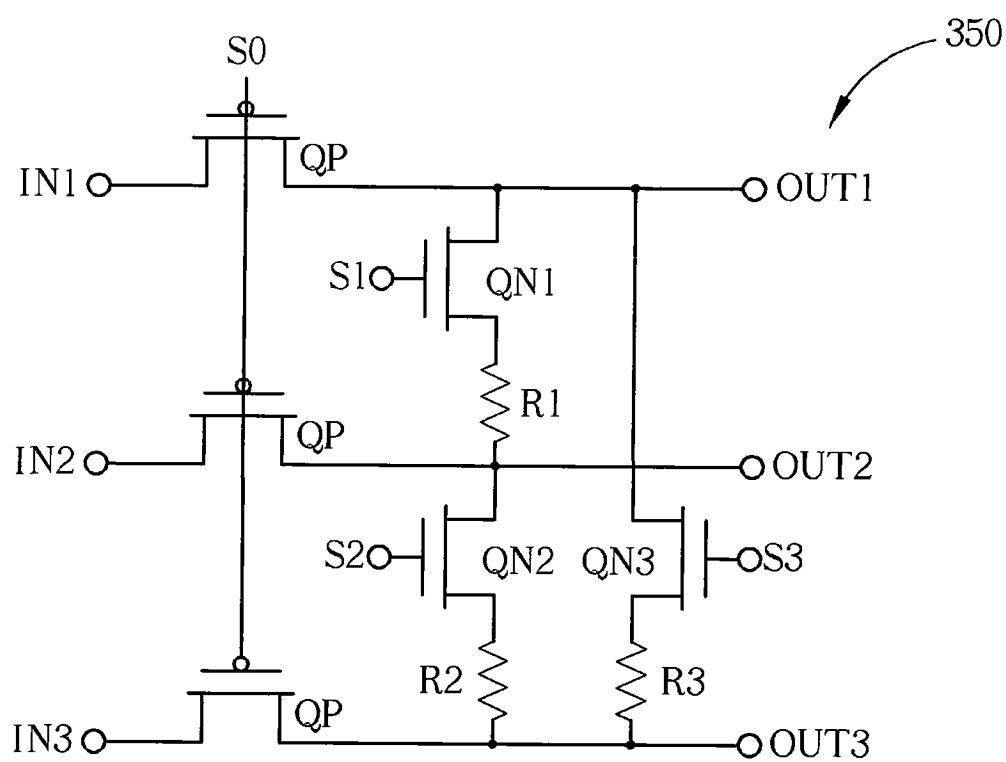


图 8a

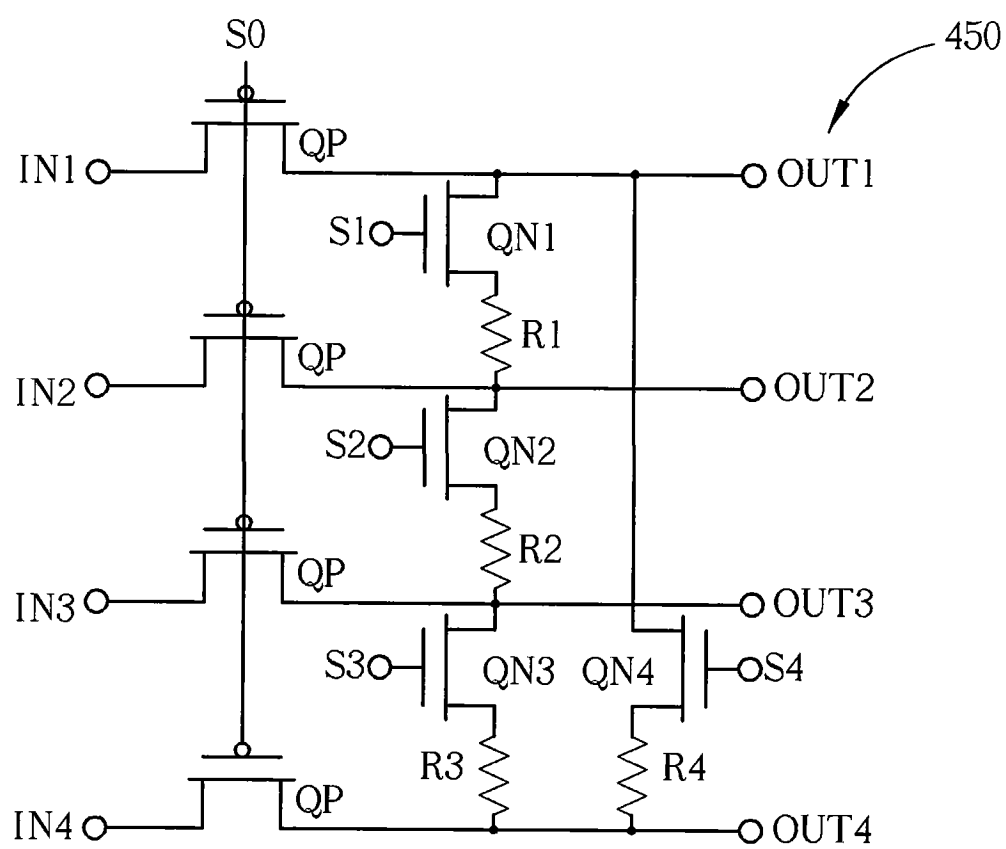


图 8b

专利名称(译)	可降低功率消耗的液晶显示器及相关驱动方法		
公开(公告)号	CN101950545A	公开(公告)日	2011-01-19
申请号	CN201010283742.1	申请日	2010-09-14
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	陈勇志 苏国彰 林致颖 杨欲忠		
发明人	陈勇志 苏国彰 林致颖 杨欲忠		
IPC分类号	G09G3/36		
其他公开文献	CN101950545B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种液晶显示器及相关驱动方法。该液晶显示器包含一时钟脉冲发生器和一电荷分享电路。时钟脉冲发生器提供占空比不大于1/3的多笔输入时钟脉冲信号。电荷分享电路在每一输入时钟脉冲信号的波形上升期间和波形下降期间时，将每一输入时钟脉冲信号分别与其它两笔相异的输入时钟脉冲信号进行电荷分享，进而提供相对应的多笔输出时钟脉冲信号以驱动一移位寄存器。

