



(12) 发明专利申请

(10) 申请公布号 CN 101950102 A

(43) 申请公布日 2011. 01. 19

(21) 申请号 201010282111. 8

H01L 21/77(2006. 01)

(22) 申请日 2007. 04. 10

H01L 27/02(2006. 01)

(30) 优先权数据

2006-202563 2006. 06. 15 JP

(62) 分案原申请数据

200910137202. X 2007. 04. 10

(71) 申请人 三国电子有限会社

地址 日本茨城县

(72) 发明人 田中荣 鲛岛俊之

(74) 专利代理机构 北京中原华和知识产权代理

有限责任公司 11019

代理人 寿宁 张华辉

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/1333(2006. 01)

权利要求书 1 页 说明书 9 页 附图 50 页

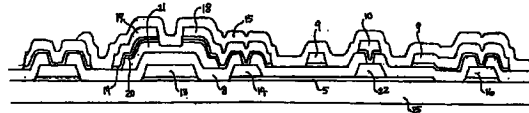
(54) 发明名称

低成本大画面广视野角高速回应液晶显示装置

(57) 摘要

本发明是以 3 次的光微影步骤制造超大型广视野角超高速响应液晶显示装置。本发明是于使用半色调曝光技术形成栅极 (Gate) 电极、共享电极、像素电极及接触焊垫后,使用半色调曝光技术形成 a- 硅 (Si) 孤岛与接触孔。并使用普通曝光技术形成源极电极、漏极电极与配向控制电极。钝化层是使用遮蔽沉积 (maskingdeposition) 法,而以 P-CVD 法成膜,或是使用喷墨涂布法或喷涂法,通过在局部区域涂布保护层,可以 3 次光微影步骤制造超大型广视野角超高速响应液晶显示用 TFT 数组基板。

3 次光微影步骤 (2 次半色调曝光)



1. 一种 MVA 模式用主动矩阵基板的制造方法,该基板构成主动矩阵显示装置,其特征为:使用下述 3 次光微影步骤来制造:

1) 形成栅极电极、像素电极、共享电极及像素电极内接触焊垫(第一次的使用半色调曝光法的光微影步骤),

2) 形成薄膜半导体层组件分离、及接触孔(第二次的使用半色调曝光法的光微影步骤),

3) 形成源极(Source)电极、漏极(Drain)电极及配向方向控制电极(使用一般的普通曝光法的光微影步骤),

干式蚀刻薄膜晶体管的通道部的奥姆接触层后,使用屏蔽沉积法局部成膜硅氮化膜钝化层(不在栅极电极端子部、源极电极端子部及共享电极端子部上成膜)。

2. 一种 MVA 模式用主动矩阵基板的制造方法,该基板构成主动矩阵显示装置,其特征为:使用下述 3 次光微影步骤来制造:

3) 形成栅极电极、像素电极及像素电极内接触焊垫(第一次的使用半色调曝光法的光微影步骤),

4) 形成薄膜半导体层组件分离、及接触孔(第二次的使用半色调曝光法的光微影步骤),

5) 形成源极电极、漏极电极、配向方向控制电极及共享电极(使用一般的普通曝光法的光微影步骤),

干式蚀刻薄膜晶体管的通道部的奥姆接触层后,使用屏蔽沉积法局部成膜硅氮化膜钝化层(不在栅极电极端子部、源极电极端子部及共享电极端子部上成膜)。

3. 一种 MVA 模式用主动矩阵型液晶显示装置,是使用权利要求 1 所述或 2 所述的制造方法来制造。

4. 一种 MVA 模式用主动矩阵型液晶显示装置,是使用权利要求 2 所述的制造方法来制造,其特征为:将 1 个基本单位像素形成约 2 : 1 的面积,而在纵方向上通过影像信号线分割成 2 个,被分割成 2 个的像素电极分别连接于各个薄膜晶体管组件,2 个薄膜晶体管组件的源极电极连结于将像素分割成 2 个的影像信号线,上述 2 个薄膜晶体管组件通过同一条扫描线切换控制,上述被分割成 2 个的像素电极分别经由与影像信号布线平行地排列的不同的共享电极与绝缘膜,而形成电容器,且在上述影像信号布线平行地排列的奇数号行与偶数号行的共享电极上,施加有以水平扫描周期彼此极性反转的不同极性的信号电压,通过影像信号线,于分割成 2 个的像素电极中,在面积小的像素电极的液晶分子上施加比面积大的像素电极的液晶分子大的有效电压信号。

## 低成本大画面广视野角高速回应液晶显示装置

[0001] 本申请是申请号为 200910137202.X 的名称为“低成本大画面广视野角高速回应液晶显示装置”的发明专利申请的分案申请,原申请的申请日是 2007 年 04 月 10 日。

### 【技术领域】

[0002] 本发明关于使用半色调曝光法而制作的大画面广视野角液晶显示装置。

### 【背景技术】

[0003] MVA 模式垂直配向方式的液晶显示装置中,其控制液晶分子的配向方向的机构的配向方向控制电极,揭示于日本特开平 07-230097、日本特开平 11-109393 及日本特开 2001-042347 中。

### 【发明内容】

[0004] (发明所欲解决的问题)

[0005] 使用先前的配向方向控制电极的液晶面板的构造,是对应于小的像素者,由于配向方向控制电极仅使用 1 种,且使用像素电极的边缘场效应,因此像素变大时,则无法利用。

[0006] 成为现在主流的 MVA 模式垂直配向方式的液晶显示装置,是在 CF 基板侧使用配向方向控制用的凸块或细缝 (slit) 电极,采用该方式于像素变大时虽可对应,但是 CF 基板的成本高,而成为以低价格制作大画面液晶 TV 的障碍。

[0007] 本发明的目的,是在 TFT 主动矩阵型液晶显示装置的制造中,通过减少 TFT 主动矩阵基板与滤色基板的光微影步骤的次数,来缩短制造步骤,以降低制造成本且提高合格率。

[0008] (解决问题的手段)

[0009] 本发明使用下述手段来解决上述问题。

[0010] (手段 1)避免鉴别线 (discriminationline) 不稳定及摆动,将 2 种配向方向控制电极经由绝缘膜,而配置于像素电极的上层,在与像素电极相对的共享电极之间,通过上述 2 种不同的配向方向控制电极,可精密地控制负的介电常数各向异性液晶分子的歪斜方向。

[0011] (手段 2)将 1 种配向方向控制电极经由绝缘膜,而配置于像素电极的上层,在像素电极中形成细长的细缝,利用此等 2 个配向方向控制机构,可精密地控制负的介电常数各向异性液晶分子的歪斜方向。

[0012] (手段 3)将手段 1、手段 2 中使用的配向方向控制电极中,连结于像素电极者,尽量接近于相对基板侧。

[0013] (手段 4)通过使手段 1、手段 2 中使用的配向方向控制机构,在像素的中央附近弯曲 90 度,可实现理想的 4 个区域配向。

[0014] (手段 5)通过在 TFT 数组基板的制作方法处理中导入半色调曝光法,而减少光微影步骤的次数。

[0015] (手段 6)将基本单位像素分割成 2 个子像素 (Sub pixel),将共享电极并列配置于

影像信号在线,通过在奇数号行与偶数号行的共享电极上,于每个扫描期间切换不同极性的信号,而在施加于 2 个子像素的液晶分子的有效电压上产生差异。

[0016] (发明的效果)

[0017] 通过使用手段 1 及手段 2,可使薄膜晶体管数组基板侧具有全部的配向方向控制功能,因此无需在 CF 基板侧形成配向方向控制用焊垫或细缝,而可以廉价的 CF 基板来制造 MVA 模式液晶面板,并可降低成本及提高合格率。

[0018] 通过使用手段 3,连接于像素电极的配向方向控制电极接近相对基板,可增加作用于垂直配向的负的介电常数各向异性液晶分子的电场的旋转力矩,因此可实现高速响应。

[0019] 通过使用手段 4,可减少不需要的鉴别线的发生,可提高画面全体的光的透过率,且可实现发生不均匀情形少的液晶面板。

[0020] 通过使用手段 1、手段 2 及手段 5,除了 CF 基板侧的处理成本的外,亦可减少薄膜晶体管数组基板侧的处理成本,可大幅降低 MVA 模式液晶面板的制造成本。生产效率亦提高,合格率亦大幅提高。

[0021] 通过使用手段 5 及手段 6,由于可以非常单纯的制作方法制造液晶配向控制机构,可以非常简单的电路实现丫曲线修正,因此以少许成本即可实现 MVA 模式液晶显示装置的显示质量提高。

#### 【附图说明】

[0022] 图 1 是先前的 MVA 液晶模式面板的剖面图。

[0023] 图 2 是先前的 MVA 液晶模式面板的剖面图。

[0024] 图 3 是本发明的 MVA 液晶模式面板的剖面图。

[0025] 图 4 是本发明的 MVA 液晶模式面板的剖面图。

[0026] 图 5 是本发明的 MVA 液晶模式面板的原理说明图。

[0027] 图 6 是本发明的 MVA 液晶模式面板的原理说明图。

[0028] 图 7 是本发明的 MVA 液晶模式面板的原理说明图。

[0029] 图 8 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0030] 图 9 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0031] 图 10 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0032] 图 11 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0033] 图 12 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0034] 图 13 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0035] 图 14 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0036] 图 15 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0037] 图 16 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0038] 图 17 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0039] 图 18 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0040] 图 19 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0041] 图 20 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

[0042] 图 21 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。

- [0043] 图 22 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。
- [0044] 图 23 是本发明的 MVA 液晶面板用 TFT 数组基板的完成剖面图。
- [0045] 图 24 是本发明的 MVA 液晶面板用 TFT 数组基板的平面图。
- [0046] 图 25 是本发明的 MVA 液晶面板用 TFT 数组基板的平面图。
- [0047] 图 26 是本发明的 MVA 液晶面板用 TFT 数组基板的平面图。
- [0048] 图 27 是本发明的 MVA 液晶面板用 TFT 数组基板的平面图。
- [0049] 图 28 是本发明的 MVA 液晶面板用 TFT 数组基板的平面图。
- [0050] 图 29 是本发明的 MVA 液晶面板用 TFT 数组基板的平面图。
- [0051] 图 30 是本发明的 MVA 液晶面板用 TFT 数组基板的平面图。
- [0052] 图 31 是本发明的 MVA 液晶面板用 TFT 数组基板的平面图。
- [0053] 图 32 是本发明的场序驱动方式 MVA 模式液晶面板的 TFT 数组基板的电路模型图。
- [0054] 图 33 是本发明的图 32 的 MVA 模式液晶面板的施加信号电压与亮度的关系图。
- [0055] 图 34 是本发明的图 32 的 MVA 模式液晶面板的驱动波形图。
- [0056] 图 35 是本发明的将显示画面分割成上下 2 个的场序驱动方式 MVA 模式液晶面板的 TFT 数组基板的电路模型图。
- [0057] 图 36 是本发明的将画面分割成上下,自画面的中央向上下写入数据的场序驱动方式的说明图。
- [0058] 图 37 是本发明的将画面分割成上下,白画面的上下向中央写入数据的场序驱动方式的说明图。
- [0059] 图 38 是本发明的将画面分割成上下,自画面的中央向上下写入数据的场序驱动方式的说明图。
- [0060] 图 39 是本发明的将画面分割成上下,白画面的上下向中央写入数据的场序驱动方式的说明图。
- [0061] 图 40 是本发明的横电场方式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0062] 图 41 是本发明的横电场方式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0063] 图 42 是本发明的横电场方式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0064] 图 43 是本发明的横电场方式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0065] 图 44 是本发明的横电场方式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0066] 图 45 是本发明的横电场方式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0067] 图 46 是本发明的场序驱动方式横电场模式液晶面板的 TFT 数组基板的电路模型图。
- [0068] 图 47 是本发明的横电场方式液晶面板用 TFT 数组基板的完成剖面图。
- [0069] 图 48 是本发明的横电场方式液晶面板用 TFT 数组基板的完成剖面图。
- [0070] 图 49 是本发明的横电场方式液晶面板用 TFT 数组基板的平面图。
- [0071] 图 50 是本发明的横电场方式液晶面板用 TFT 数组基板的平面图。
- [0072] 图 51 是本发明的横电场方式液晶面板用 TFT 数组基板的平面图。
- [0073] 图 52 是本发明的横电场方式液晶面板用 TFT 数组基板的平面图。
- [0074] 图 53 是本发明的横电场方式液晶面板用 TFT 数组基板的平面图。
- [0075] 图 54 是本发明的横电场方式液晶面板用 TFT 数组基板的平面图。

- [0076] 图 55 是本发明的图 46 的横电场方式液晶面板的驱动波形图。
- [0077] 图 56 是本发明的将显示画面分割成上下 2 个的场序驱动方式横电场模式液晶面板的 TFT 数组基板的电路模型图。
- [0078] 图 57 是本发明的 MVA 模式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0079] 图 58 是本发明的 MVA 模式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0080] 图 59 是本发明的 MVA 模式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0081] 图 60 是本发明的 MVA 模式液晶面板用 TFT 数组基板的基本单位像素的剖面图。
- [0082] 图 61 是本发明的使用半色调曝光法制作方法而形成附接触焊垫的像素电极用的制作方法流程剖面图。
- [0083] 图 62 是本发明的使用半色调曝光法制作方法而形成附接触焊垫的像素电极用的制作方法流程剖面图。
- [0084] 图 63 是本发明的使用半色调曝光法将薄膜晶体管组件的半导体层予以孤岛 (island) 化及形成接触孔的制作方法流程剖面图。
- [0085] 图 64 是本发明的形成源极电极、漏极电极、端子电极、梳齿状共享电极的制作方法流程剖面图。
- [0086] 图 65 是本发明的使用半色调曝光法的薄膜晶体管基板的制造制作方法流程剖面图。
- [0087] 图 66 是本发明的横电场方式主动矩阵基板的存在于基本单位像素中央的像素中央共享电极的构造说明图。
- [0088] 图 67 是本发明使用的半色调曝光用遮光罩的原理说明图。
- [0089] 图 68 是本发明使用的半色调多重曝光法的原理说明图。
- [0090] 图 69 是在第一个光微影步骤使用本发明的半色调多重曝光法时需要的对准标记。
- [0091] 图 70 是在玻璃基板的内部以脉冲雷射形成半色调多重曝光法使用的对准标记的原理图。
- [0092] 图 71 是先前的使用半色调曝光法的薄膜晶体管基板的制造制作方法流程剖面图。
- [0093] 图 72 是先前的使用半色调曝光法同时形成薄膜晶体管基板的扫描线部、像素电极与端子部的制作方法流程剖面图。
- [0094] 图 73 是先前的使用半色调曝光法将薄膜晶体管组件的半导体层予以孤岛化及完全露出像素电极与端子部的制作方法流程图。
- [0095] 图 74 是继续图 72、图 73, 于薄膜晶体管组件制造步骤中形成源极电极与漏极电极的先前的制作方法流程说明图。
- [0096] 图 75 是先前的在像素电极上形成有与扫描线连结的配向控制电极的 TFT 数组基板的剖面构造图。
- [0097] 图 76 是图 75 的 TFT 数组基板的平面图。
- [0098] 图 77 是先前的在像素电极上仅形成有连接于共享电极的 1 种配向控制电极的垂直配向模式的剖面图。
- [0099] 图 78 是先前的在相对板式电极上仅形成有连接于像素电极的 1 种配向控制电极

的垂直配向模式的胞剖面图。

[0100] 图 79 是在像素电极上仅形成有 1 种配向控制电极的先前 TFT 数组基板的剖面构造图。

[0101] 图 80 是在像素电极上仅形成有 1 种配向控制电极的先前 TFT 数组基板的剖面构造图。

[0102] 图 81 是先前的在像素电极上仅形成有 1 种配向控制电极的 TFT 数组基板的剖面构造图。

[0103] 图 82 是本发明的使用 2 次半色调曝光法的 MVA 模式用 TFT 数组基板的 3 次光微影步骤的制作方法说明图。

[0104] 图 83 是本发明的使用 2 次半色调曝光法的 MVA 模式用 TFT 数组基板的 3 次光微影步骤的制作方法说明图。

[0105] 图 84 是本发明的使用 3 次半色调曝光法的工 PS 模式用 TFT 数组基板的 3 次光微影步骤的制作方法说明图。

[0106] 图 85 是本发明的使用 3 次半色调曝光法的 FFS 模式用 TFT 数组基板的 3 次光微影步骤的制作方法说明图。

### 【具体实施方式】

[0107] 图 1 及图 2 是目前成为主流之的 MVA 模式液晶大型 TV 面板的剖面原理图。在上下基板的两方设有控制垂直配向的负的介电常数各向异性液晶分子的动作方向用的机构。该方式的液晶面板,由于鉴别线确实固定而不致摆动,因此几乎不发生显示不均匀的情形,因而可合格率佳地生产显示质量高的液晶面板。但是图 1 及图 2 的构造,必须在与 TFT 基板相对的 CF 基板侧形成液晶配向方向控制用细缝或液晶配向方向控制用凸块,CF 基板的生产成本比 TN 模式的 CF 基板的成本高。为了降低 CF 基板的成本,只需将全部液晶配向方向控制功能设置于 TFT 基板侧即可。

[0108] 在相对 CF 基板侧不具配向方向控制功能的例,如图 75、图 76、图 77、图 78、图 79、图 80 及图 81 等,已经作为专利而公开,不过此等均无法用作大型基板。此等先前技术仅可利用于像素小的情况。由于利用像素电极的边缘场效应,因此无法适用于液晶 TV 用的大的像素电极。

[0109] 本发明通过图 3 及图 4 中的 2 个基本构造,而成功地使 TFT 基板侧具备全部的液晶配向方向控制功能。图 3 通过在 TFT 基板侧,于像素电极与相对基板的共享电极之间,设置 2 种不同的液晶配向方向控制电极,而成功地形成图 5 所示的等电位分布。图 4 通过在 TFT 基板侧的像素电极上,于配向方向控制用细缝、像素电极与相对基板的共享电极之间配置 1 种配向方向控制电极,而成功地形成如图 6 所示的等电位分布。即使是改变图 6 形态的如图 7 所示的构造,仍可形成类似的等电位分布。

[0110] 观察图 5、图 6 及图 7 可了解,设置于像素电极上层的连结于像素电极的液晶配向方向控制电极,愈接近相对的 CF 基板的共享电极,在 TFT 基板的像素电极上层,经由绝缘膜而形成的另一个不同种类的液晶配向方向控制电极,愈与像素电极及形成的等电位分布图类似。此因,未连结于像素电极的液晶配向方向控制电极连接于与相对基板的共享电极相同电位。

[0111] 液晶胞间隙 (Cell Gap) 大于  $5\ \mu\text{m}$  时, 将本发明采用的液晶配向方向控制电极连接于 TFT 基板的像素电极的构造, 几乎无效果, 但是液晶胞间隙为  $3\ \mu\text{m}$  以下时, 效果显著, 于  $2.5\ \mu\text{m}$  以下时, 可形成控制液晶分子的配向方向时充分的等电位分布图。

[0112] (实施例 1)

[0113] 图 24 及图 26 是本发明实施例 1 的 TFT 基板的平面图。在像素电极上层形成有 2 种不同的配向方向控制电极, 而配置于像素中央部的配向方向控制电极连接于与栅极电极并列配置的共享电极。与该配向方向控制不同的另一种配向方向控制电极, 通过设置于像素电极内部的接触焊垫, 而连接于像素电极。图 57 及图 59 是实施例 1 的像素的剖面。为了尽量接近相对基板的共享电极, 而提高连接于像素电极的配向方向控制电极的高度。

[0114] 图 8、图 9、图 11 及图 20 是第二十四图图 24 及图 26 的 TFT 部分的剖面图。本发明为了在像素电极的上层形成液晶配向方向控制电极, 像素电极必须尽量配置于下层。因而, 其特征是以最初的光微影步骤形成像素电极。图 8 使用图 82 中的 3 次光微影步骤。本发明为了尽量缩短制作方法, 而采用半色调曝光法。其特征为: 使用图 67 及图 68 所示的曝光法, 于显像后产生 2 种以上正性抗蚀剂 (posiresist) 的厚度。

[0115] 图 82 中的 3 次光微影步骤的第一次光微影步骤, 形成栅极电极、像素电极、共享电极及像素电极内接触焊垫。该第一个步骤存在图 61 与图 62 的 2 个制作方法。形成像素电极时, 不论选择哪个步骤均不致发生问题。不过, 宜选择步骤短的图 61。但是, 如图 9 所示, 减少配向方向控制电极的厚度时, 在第三次光微影步骤中, 使用半色调曝光法时, 宜选择图 62 的步骤。

[0116] 本发明由于扫描线 (栅极电极) 中多使用铝合金, 因此像素电极中无法使用 ITO。此因会产生局部电池反应, 而往往发生异常蚀刻或 ITO 黑化的问题。因而像素电极系使用氮化钛或氮化锆等之的薄膜氮化物是透明电极。

[0117] 此时为了以干式蚀刻法开设接触孔, 氮化物是透明像素电极与闸极栅极绝缘膜之的 P-SiNx 无法获得大的选择比, 因此无法采用先前例的图 72、图 73 及图 74 的制作方法。为了解决该问题, 本发明通过形成铝合金系之接触焊垫, 而解决上述的问题。

[0118] 第二次之的光微影步骤是进行薄膜半导体组件分离与接触孔之的形成。该步骤说明于图 63。由于该步骤亦是采用半色调曝光法, 因此以 1 次步骤即可进行 2 个作业。图 11 及图 26 采用与图 82 所示的半色调曝光步骤不同的另外半色调曝光步骤。其使用记载于图 65 的半色调曝光法, 进行薄膜半导体组件分离及同时形成源极电极与漏极电极。图 65 的半色调曝光步骤与先前进行的图 71 所示的半色调曝光步骤非常类似, 不过图 65 的半色调曝光步骤较不易发生问题。图 71 的先前方法, 以氧等离子体法除去正光阻层薄的区域时, 薄膜半导体层的侧壁被氧化, 而容易发生于除去薄膜晶体管组件的信道部的奥姆接触层 ( $n^+a$ —硅层) 时, 无法均匀地除去的问题。图 65 的情况, 以氧等离子体法除去正光阻层薄的区域时, 由于薄膜半导体层完全被障壁金属层保护, 因此几乎不发生侧壁氧化的问题。

[0119] 图 82 的第三个光微影步骤, 使用通常的曝光法, 而形成源极电极、漏极电极及配向方向控制电极。其范例为图 8, 图 9 中, 第三个光微影步骤亦采用图 64 中进行的采用半色调曝光法的光微影步骤。干式蚀刻薄膜晶体管的通道部的奥姆接触层后, 使用屏蔽沉积法局部成膜硅氮化膜钝化层 (不在栅极电极端子部、源极电极端子部及共享电极端子部上成膜)。

[0120] 图 8、图 9 及图 20 以第三个光微影步骤,可在像素电极的上层,经由绝缘膜而形成两种不同的配向方向控制电极。图 11 以第四个光微影步骤可形成不同的两种配向方向控制电极。藉此,方可精确地控制图 3 及图 5 所示的垂直配向的负的介电常数各向异性液晶分子的歪斜方向。

[0121] 图 8、图 9 及图 20 中,钝化膜局部成膜有使用 P-CVD 法的 P-SiN<sub>x</sub> 膜。亦可使用喷墨法或平板印刷法涂布 BCB 等有机化合物的钝化膜。图 11 的缺点为:在钝化膜上形成两种不同配向方向控制电极时,容易与相对基板的共享电极形成短路。

[0122] (实施例 2)

[0123] 图 25 及图 27 是本发明实施例 2 的 TFT 基板的平面图。在像素电极上形成有配向方向控制用细缝,在像素电极的上层经由绝缘膜而设有连接于像素电极的液晶配向方向控制用电极。图 58 及图 60 是实施例 2 的像素的剖面图。与实施例 1 同样地,由于将与像素电极连接的配向方向控制电极靠近相对基板,因此其特征为:在配向控制电极的下层铺设各种电极及半导体层。

[0124] 实施例 1 及实施例 2 均是本发明使 TFT 基板侧具备全部配向方向控制功能者,因此与先前方式的图 1 及图 2 比较,本发明的图 3 及图 4 本质上存在配向方向控制电极与同时形成于同层上的影像信号线容易短路的问题,因而尽量消除该问题用的像素构造如图 24、图 25、图 26 及图 27 所示,采用在像素中央部附近弯曲成 90 度的构造。该构造的影像信号线与配向方向控制电极并列地排列,且保持等间隔的距离,因此可降低短路的发生率。

[0125] 图 10、图 12 及图 21 是图 25 及图 27 的 TFT 部分的剖面图。观察基本原理说明图的图 5 及图 6 了解,由于实施例 2 采用配向方向控制用细缝,因此即使可正确决定液晶分子的歪斜方向,但是无法如实施例 1 增加电场强度,因而在响应速度方面比实施例 1 差。用于动画显示时,宜采用实施例 1 来制造液晶面板。但是,观察图 24 及图 26 的平面图了解,由于实施例 1 是在同层上高密度地配置许多金属布线,因而存在容易发生短路的缺点。除了该问题的外,由于实施例 1、2 施加于像素电极的电压并未 100% 施加于液晶层,因此,亦存在比先前的图 1 及图 2,必须赋予较高驱动电压的缺点。但是,由于滤色基板可利用与 TN 模式相同成本的廉价的 CF 基板,因此可提高成本竞争力。特别是不使用滤色基板的场序驱动方式的液晶面板,先前的图 1 及图 2 必须对准上下的基板,而本发明的图 3 及图 4,则无需在相对基板上实施任何加工,因此,只要是形成有透明电极的膜的基板即可,原理上无需进行对准调整。

[0126] (实施例 3)

[0127] 图 28、图 29、图 30 及图 31 是本发明实施例 3 的 TFT 基板的平面图。图 32 为此等 TFT 基板的电路模型图。基本单位像素通过影像信号线而分割成 2 个的子像素 (A) 与子像素 (B)。子像素 (A) 与子像素 (B) 的像素电极的面积比约为 1 : 2。图 34 是实施例 3 的液晶面板的驱动信号波形。即使自相同影像信号线获得数据,由于各个像素电极与不同的共享电极电容结合,因此,通过在不同的共享电极上,如图 34 所示地改变相位,而施加以水平周期 (H 周期) 而极性反转的信号波形,可使子像素 (A) 的有效电压比子像素 (B) 的有效电压大。图 33 是以该信号波形驱动时之的液晶面板的透过光量特性图。可改变子像素 (A) 与子像素 (B) 的液晶临界 (Threshold) 电压,藉此可修正  $\gamma$  特性。

[0128] 图 83 是制作第二十八图图 28、图 29、图 30 及图 31 的 TFT 基板用的制作方法说明

图。实施例 1 及实施例 2 如图 82 所示,是以第一次之的光微影步骤制作共享电极,而实施例 3 如图 32 所示,由于无需与影像信号线并列地配置共享电极,因此如图 83 所示,是以第三个光微影步骤制作共享电极。干式蚀刻薄膜晶体管的通道部的奥姆接触层后,使用屏蔽沉积法局部成膜硅氮化膜钝化层(不在栅极电极端子部、源极电极端子部及共享电极端子部上成膜)。

[0129] 图 35 是制作超高精密超大型液晶面板时之的 TFT 基板的电路模型图。图 36、图 37、图 38 及图 39 是关于图 35 的 TFT 基板的驱动方法的说明图。图 36、图 37、图 38 及图 39 均是关于场序驱动方式者。由于显示画面分割成上下 2 个,因此影像信号线亦分割成上下 2 个,而施加相同极性的影像信号。

[0130] 共享电极并未分割成上下 2 个,而是自上至下连接成 1 个。图 36 与图 38 是为了避免发生上下画面之的区块分离现象,影像信号之的写入是自画面中央向上下进行者,而图 37 与图 39 是自画面之的上下向中央进行影像信号写入者。为了将显示画面分割成上下 2 个,水平扫描期间延长为 2 倍的 2H。图 36 及图 37 采用将水平扫描期间分割成 2 个,将不同的影像信号写入不同的 2 个像素的 2 工(多任务)方式。图 8 及图 39 采用将水平扫描期间分割成 3 个,将不同的影像信号写入不同的 3 个像素的 3 工(多任务)方式。

[0131] (实施例 4)

[0132] 图 53 是本发明实施例 4 的 IPS 模式的 TFT 基板的平面图。图 45 是其剖面图。图 84 是制作实施例 4 的 IPS 模式的 TFT 基板时的制作方法说明图。其采用 3 次的光微影步骤,3 次均使用半色调曝光法。干式蚀刻薄膜晶体管的通道部的奥姆接触层后,使用屏蔽沉积法局部成膜硅氮化膜钝化层(不在栅极电极端子部、源极电极端子部及共享电极端子部上成膜)。图 46 是第五十三图图 53 的 TFT 基板的电路模型图。在像素的中央部与影像信号并列地排列共享电极。图 56 是制作超高精密超大型液晶面板时之的 TFT 基板的电路模型图。图 55 是第五十六图图 56 的 TFT 基板的驱动波形图。在偶数号行与奇数号行的共享电极上施加有极性不同的信号波形,偶数号行与奇数号行的影像信号波形施加彼此不同极性的信号波形,并施加与对应于各个影像信号线的共享电极相反极性的信号。

[0133] 即使液晶模式不同,共享电极与影像信号线的电路模型图与图 35 者完全相同。图 56 的 IPS 模式的 TFT 基板亦可采用与实施例 3 相同的场序驱动方式。图 56 亦与图 35 同样地,将显示画面分割成上下 2 个,因此,影像信号线亦被分割成上下 2 个,而施加相同极性的影像信号。

[0134] 共享电极未分割成上下 2 个,而是自上至下连接成 1 个。为了避免发生上下画面的区块分离现象,影像信号之的写入是自画面之的中央向上下进行,或是相反地自画面的上下向中央写入影像信号。扫描线的驱动方式亦与实施例 3 的情况完全相同。

[0135] (实施例 5)

[0136] 图 54 是本发明实施例 5 的 FFS 模式的 TFT 基板的平面图。图 44 是其像素之的剖面图。图 47 是薄膜晶体管部分之的剖面图。图 85 是制作实施例 5 的 FFS 模式的 TFT 基板时的制作方法说明图。其采用 3 次的光微影步骤,其 3 次均使用半色调曝光法。干式蚀刻薄膜晶体管的通道部的奥姆接触层后,使用屏蔽沉积法局部成膜硅氮化膜钝化层(不在栅极电极端子部、源极电极端子部及共享电极端子部上成膜)。实施例 4 及实施例 5 其 3 次均需使用半色调曝光法,是因如图 66 所示,于横电场方式面板时,与垂直配向模式的液晶面

板不同,需要配向处理步骤(摩擦处理)。为了避免发生配向不良区域,必须尽量减少 TFT 基板上的凹凸。但是,亦如图 53 及图 54 中所示的平面图,排列于画面中央部的共享电极为了降低电阻而必须增加电极的厚度。

[0137] IPS 模式及 FFS 模式,由于一定会发生图 66 中的配向不良区域,因此存在黑位准显示时无法完全表现黑色的缺点。为了尽量减少该配向不良区域,而需要 3 次半色调曝光法。

[0138] 图 61 及图 62 是使用图 85 的制作方法说明图的第一次半色调曝光法的步骤说明图,其中可选择任何一个。图 63 是第二次半色调曝光法的步骤说明图。图 64 是第三次半色调曝光法的步骤说明图。图 65 是以 4 次光微影步骤制作 FFS 模式的 TFT 基板时的步骤说明图。半色调曝光法使用 2 次。

[0139] 即使是图 54 的 FFS 模式的 TFT 基板,亦可使用与图 53 的 IPS 模式的 TFT 基板相同的驱动方法。图 56 的 TFT 基板全体的电路模型图亦可适用于 FFS 模式的图 54。使用图 55 的驱动法时,亦可轻易地驱动驱动电压高的 FFS 模式。由于 FFS 模式可产生强电场,因此液晶分子的响应速度可比 IPS 模式小。因而可说适合场序驱动方式。特别是由于组合图 55 与图 56 的液晶面板可施加大的电压,因此,视为适合高速动作的驱动方法,而与图 36、图 37、图 38 及图 39 的上下画面分割的场序驱动方式最匹配。

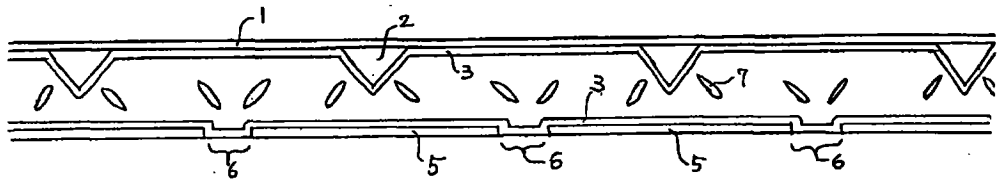


图 1

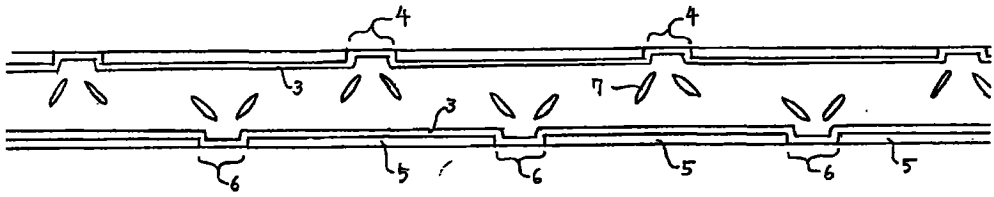


图 2

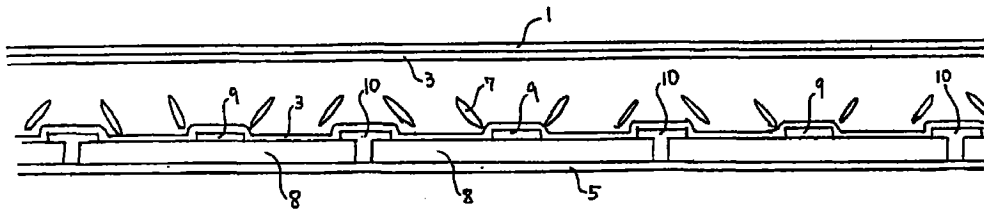


图 3

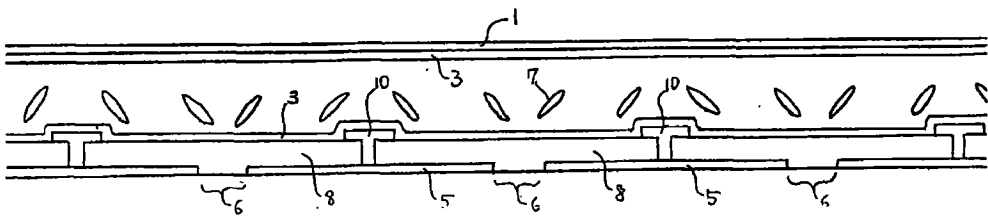


图 4

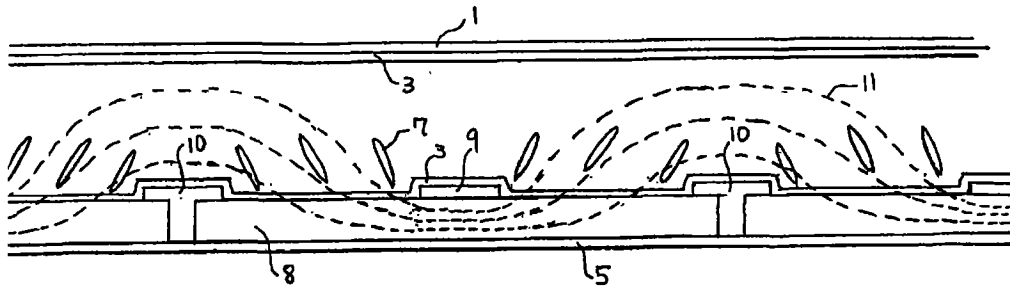


图 5

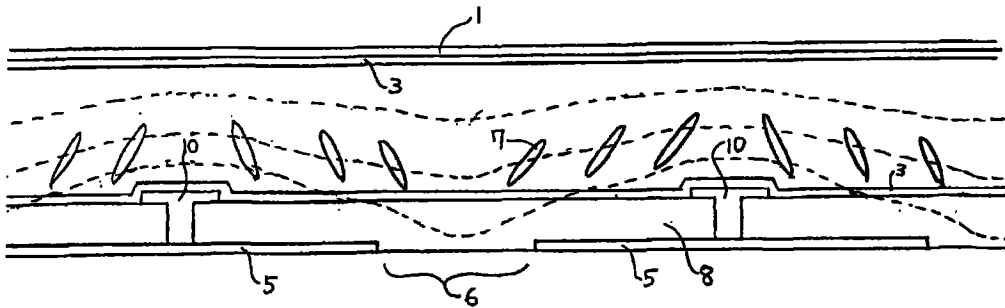


图 6

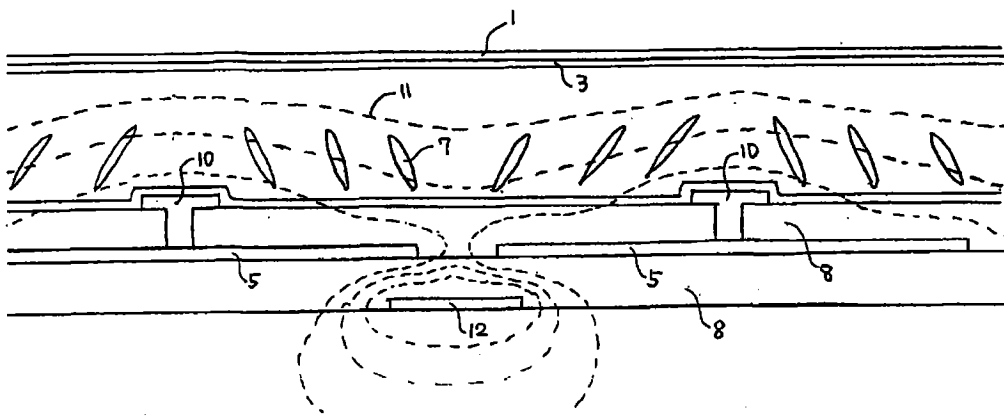


图 7

3次光微影步骤 (2次半色调曝光)

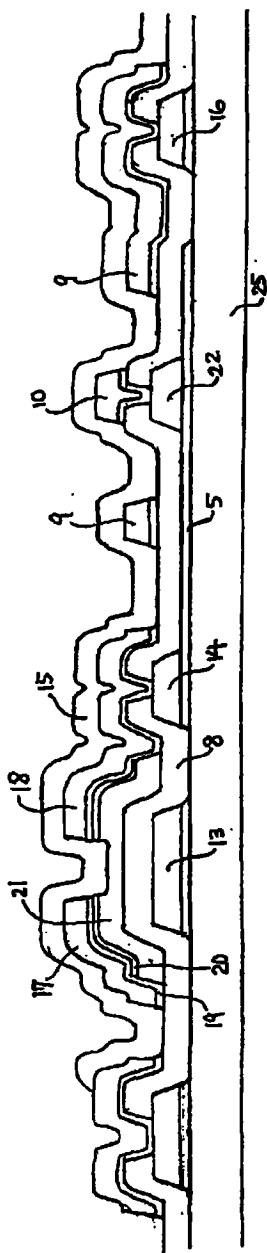


图 8

3次光微影步骤 (2次半色调曝光)

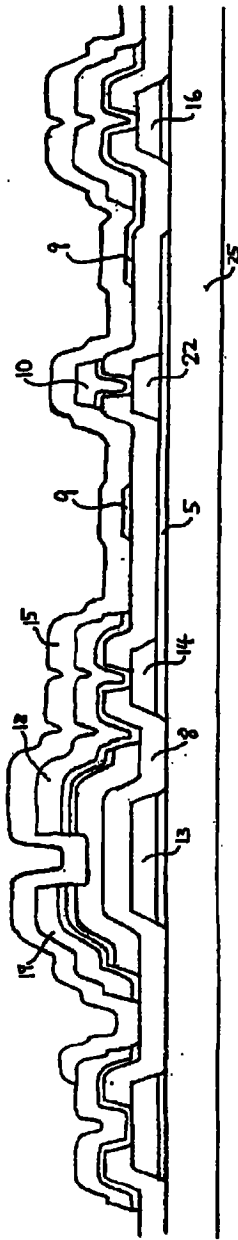


图 9

3次光微影步骤 (2次半色调曝光)

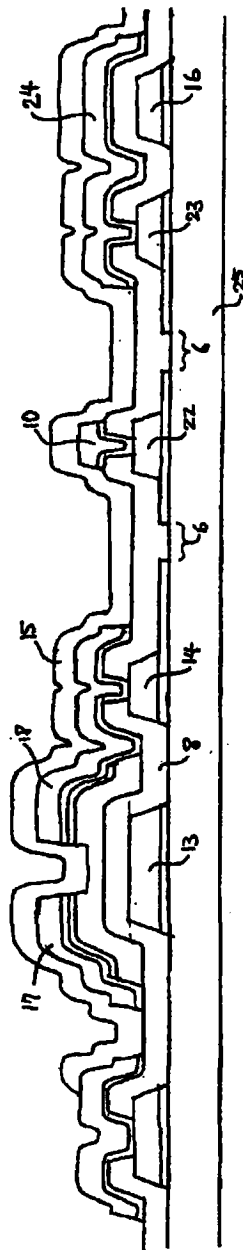


图 10

4 次光微影步骤 (2 次半色调曝光)

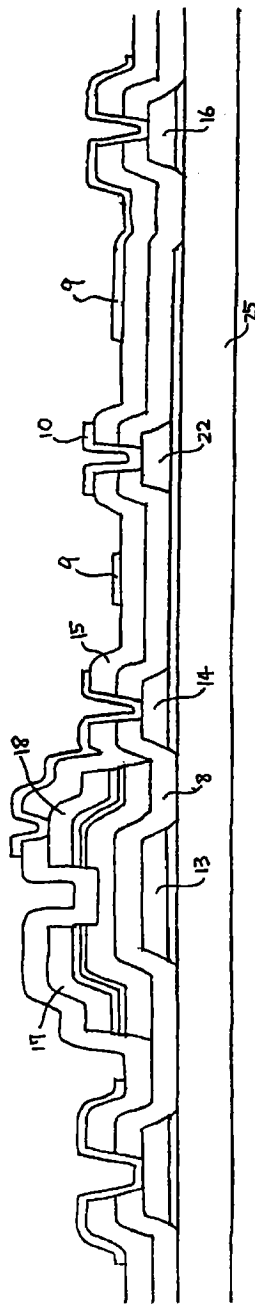


图 11

4 次光微影步骤 (2 次半色调曝光)

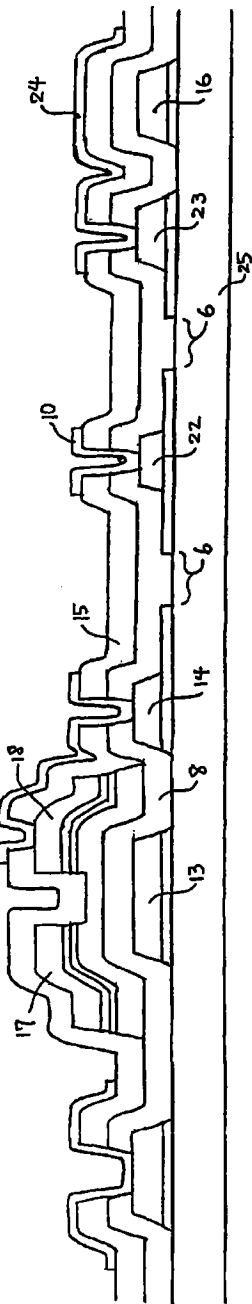


图 12

4 次光微影步骤 (2 次半色调曝光)

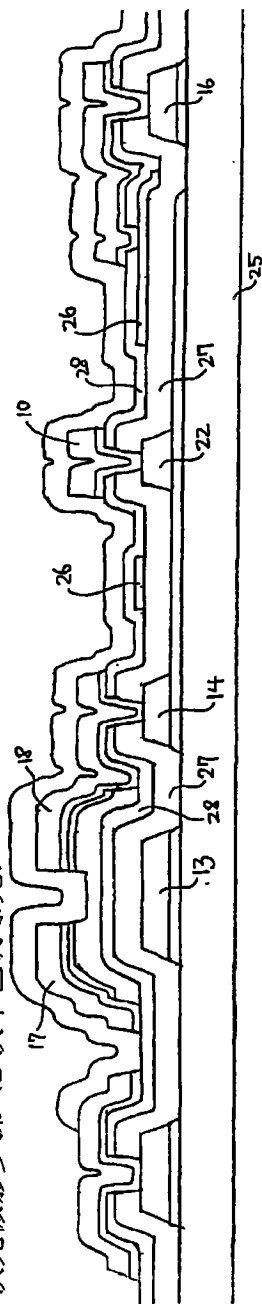


图 13





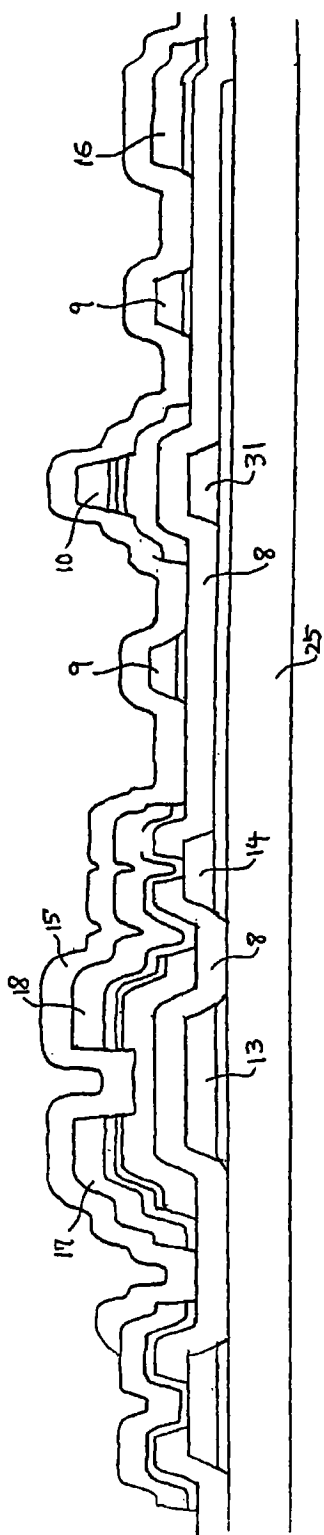


图 20

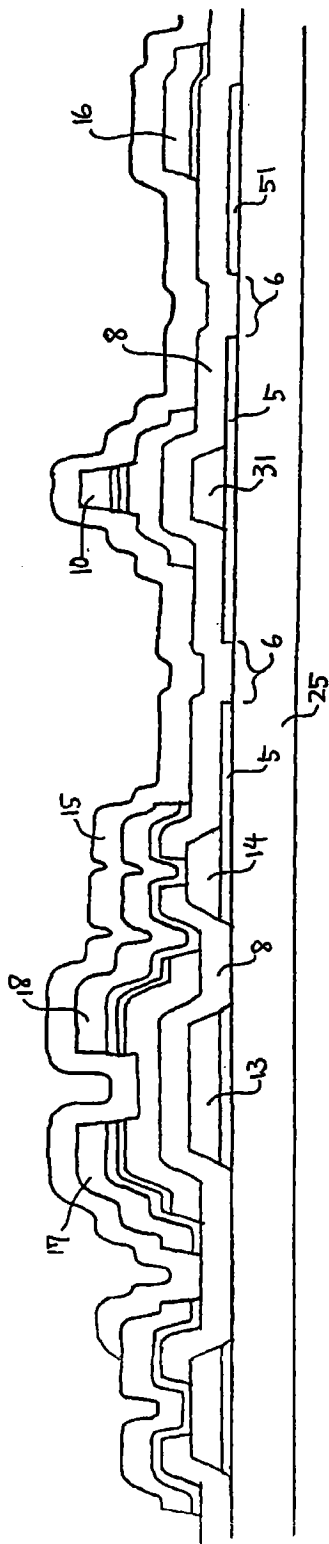


图 21

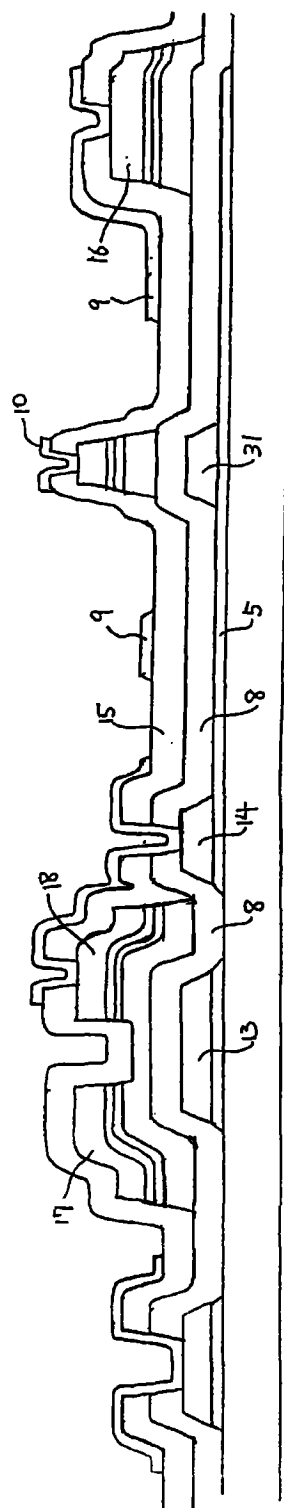


图 22

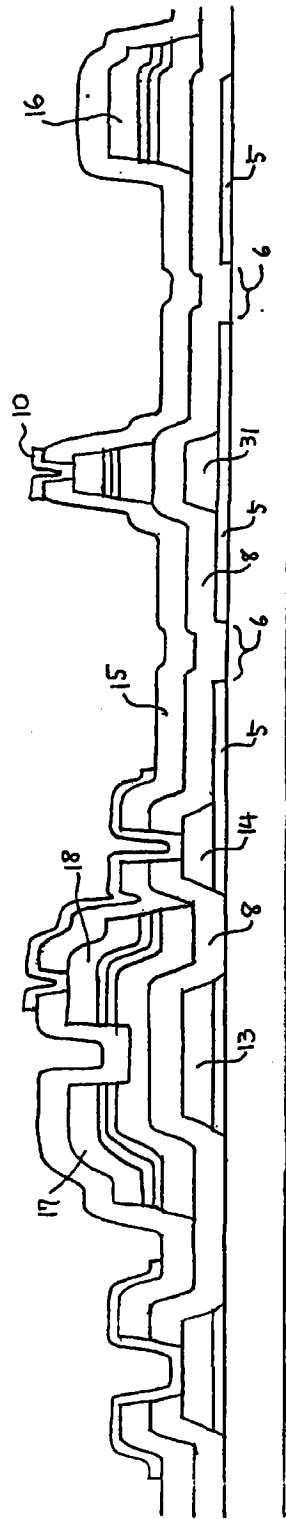


图 23

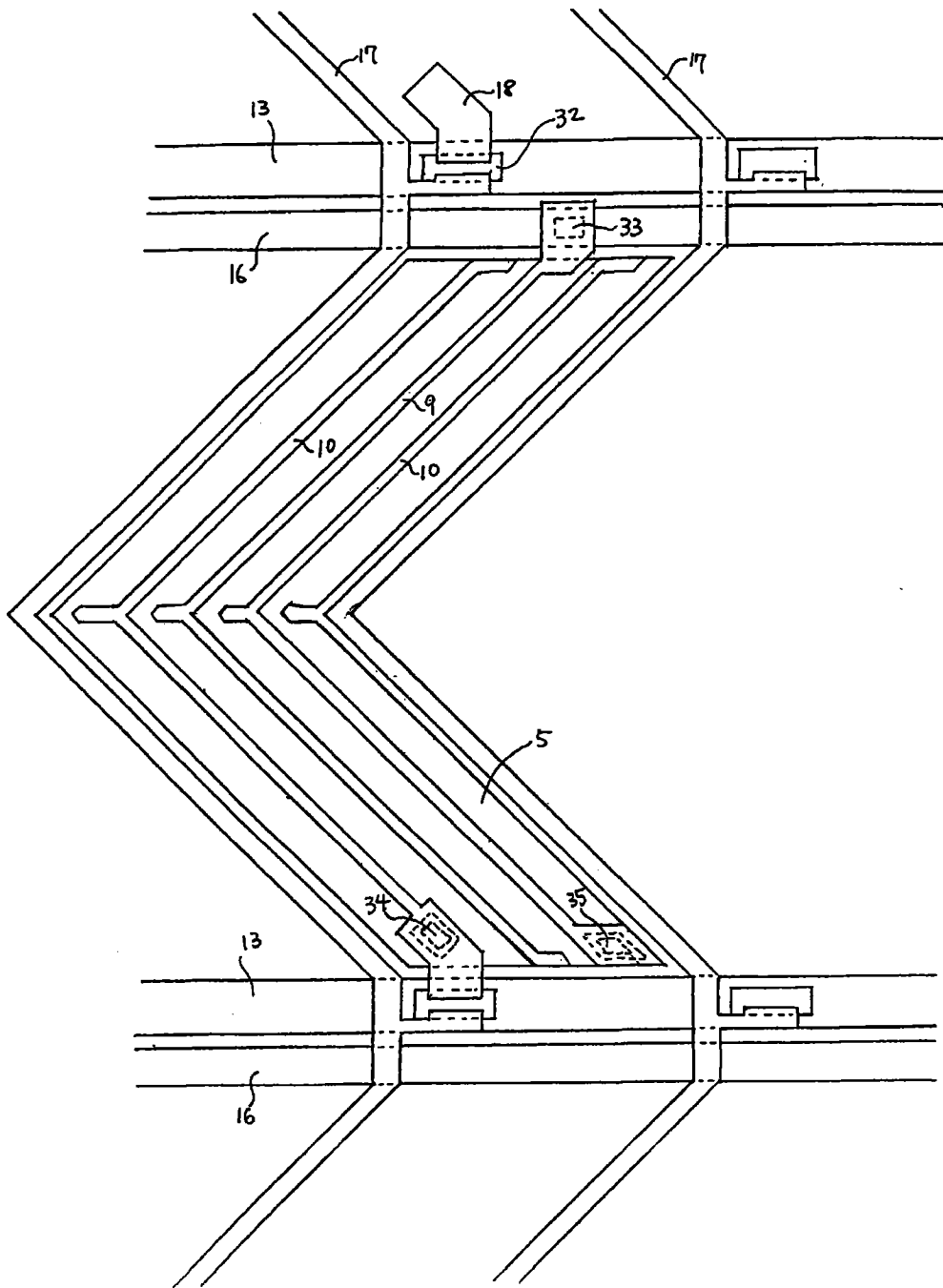


图 24

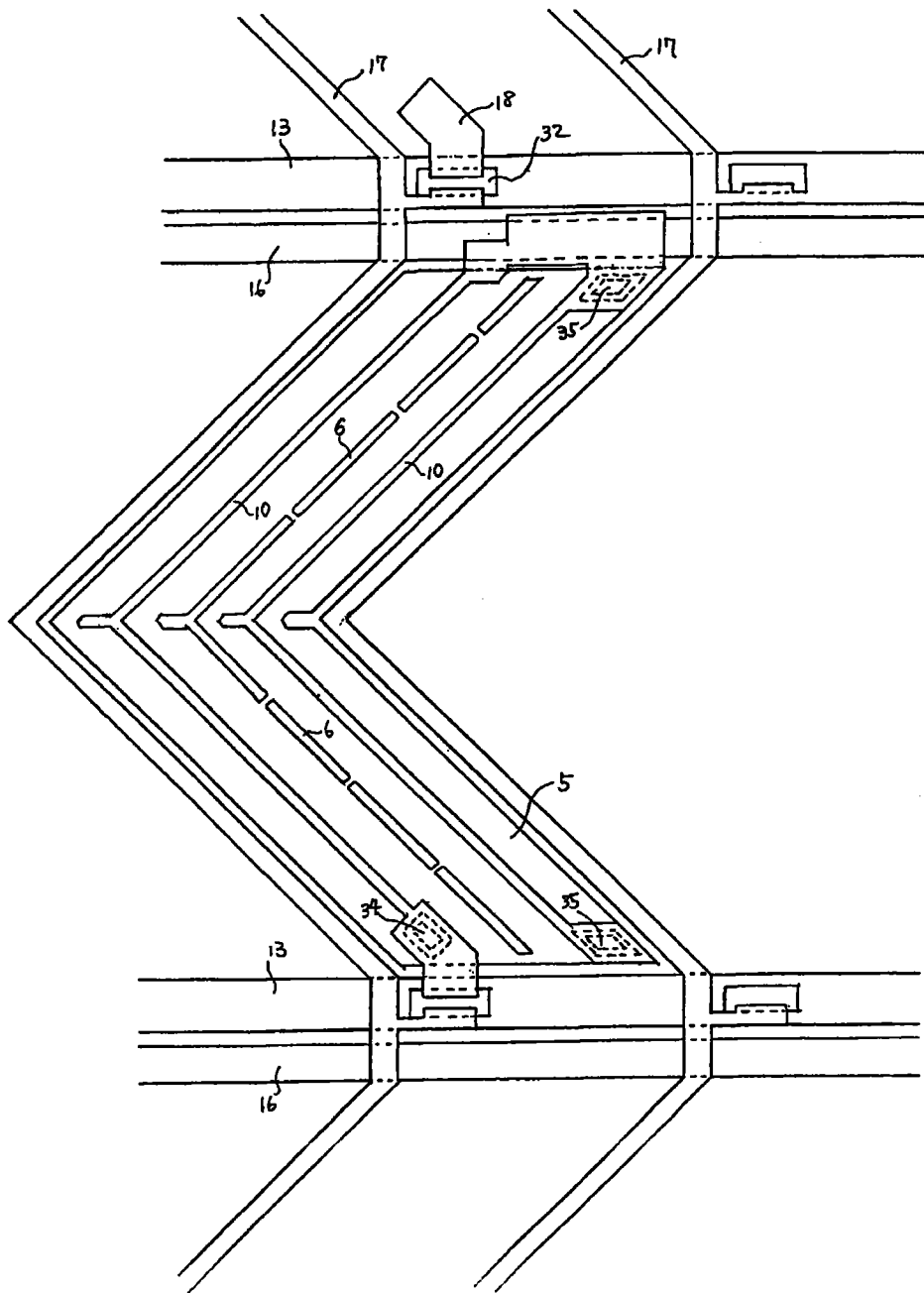


图 25

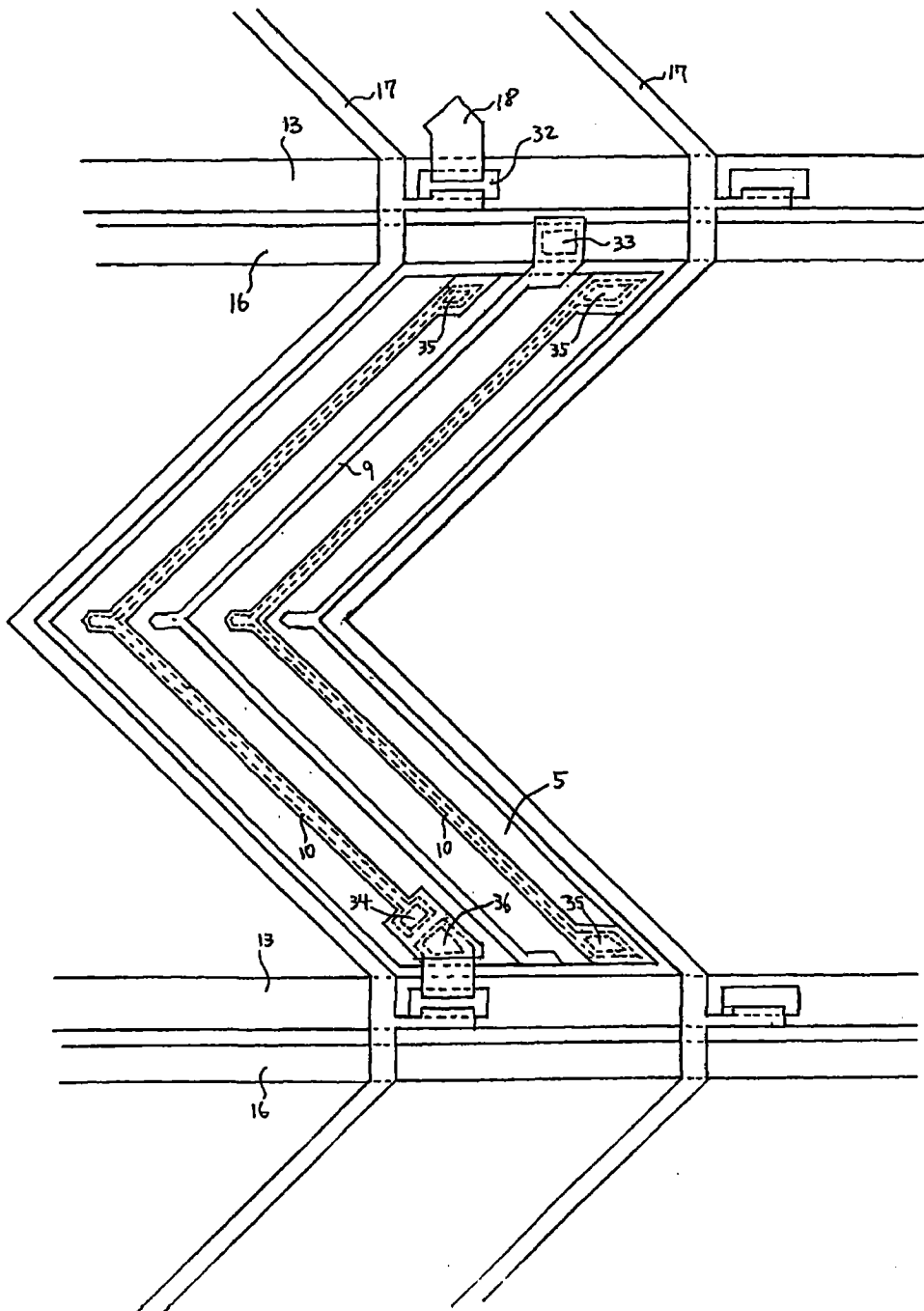


图 26

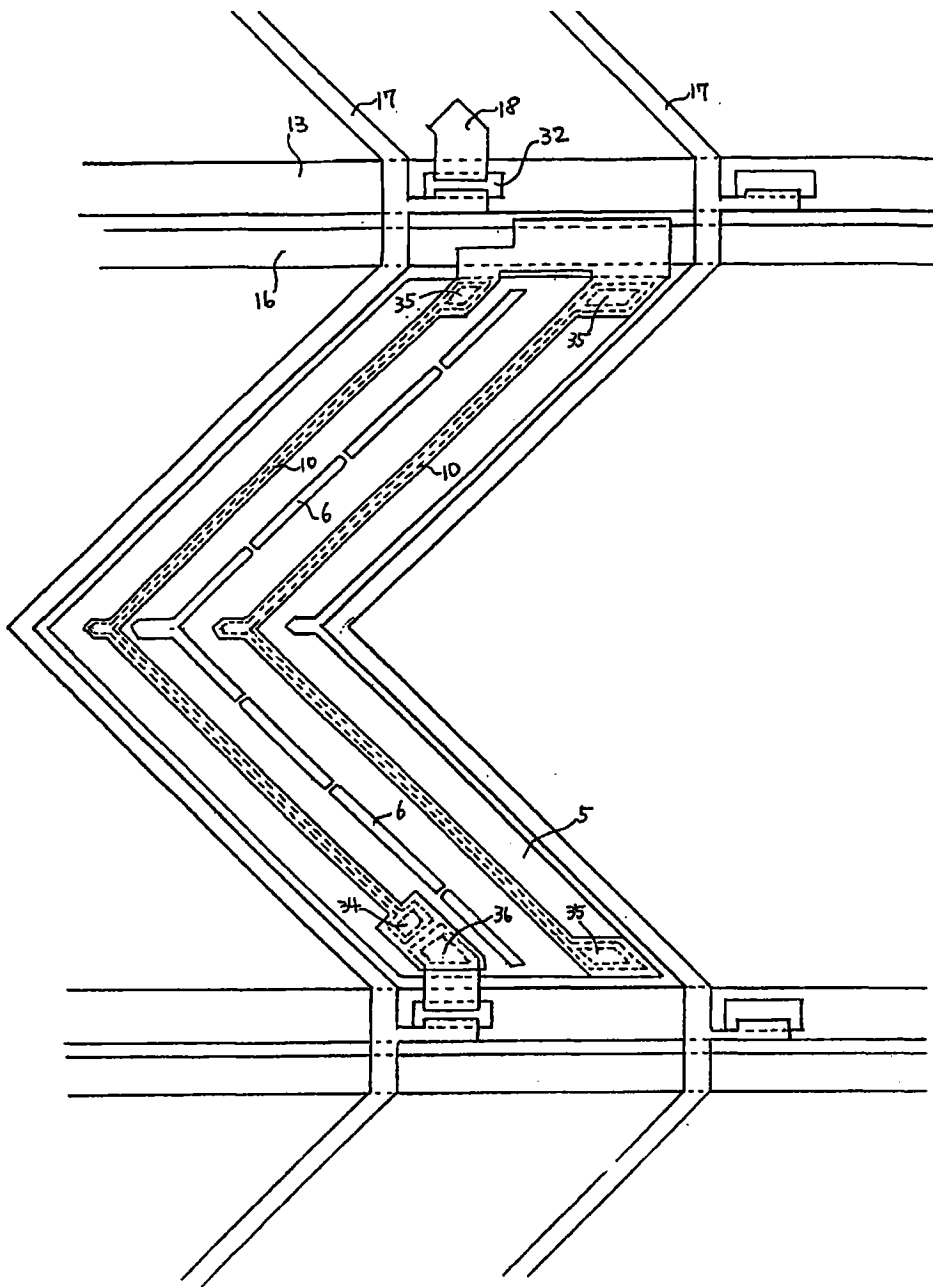


图 27

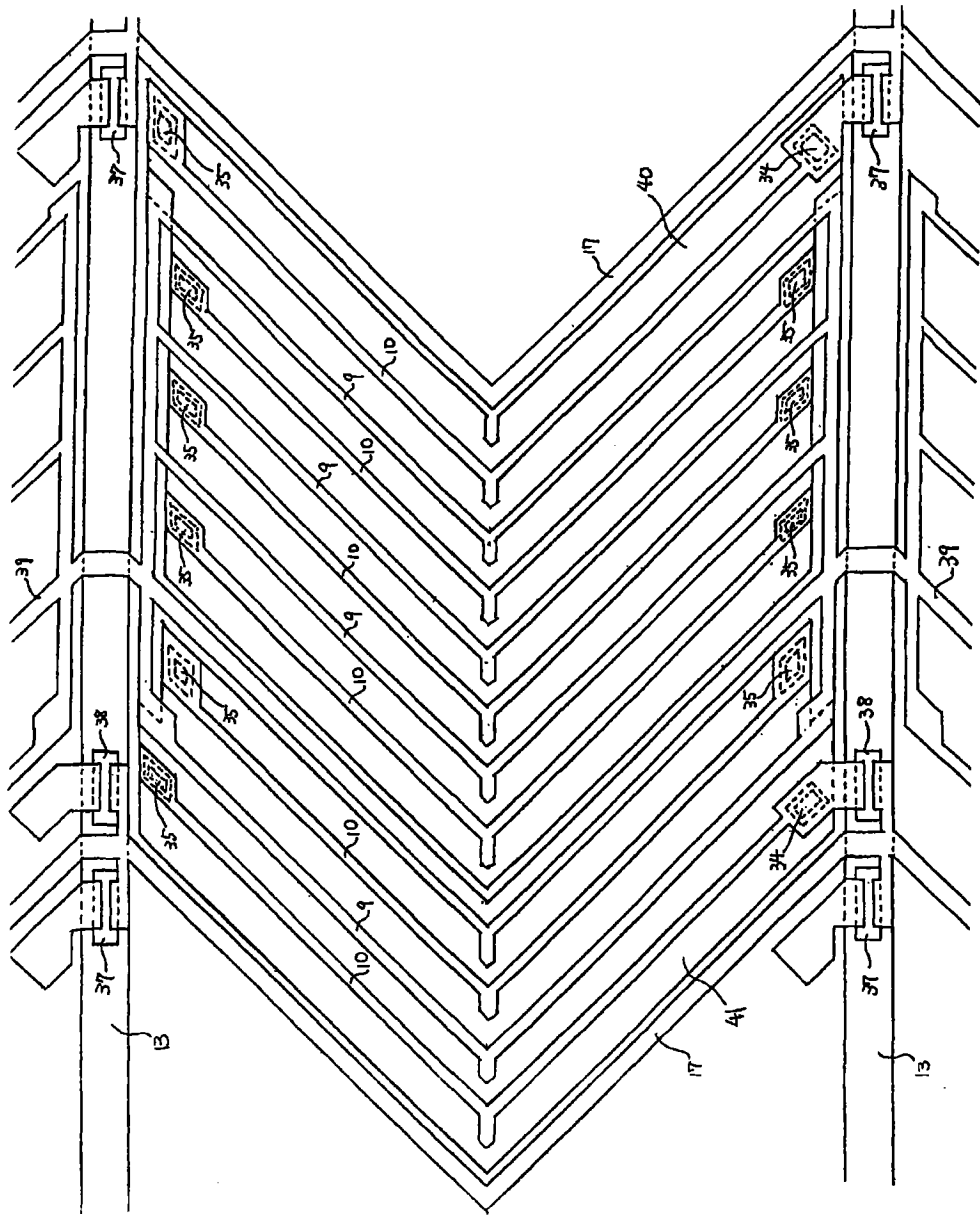


图 28

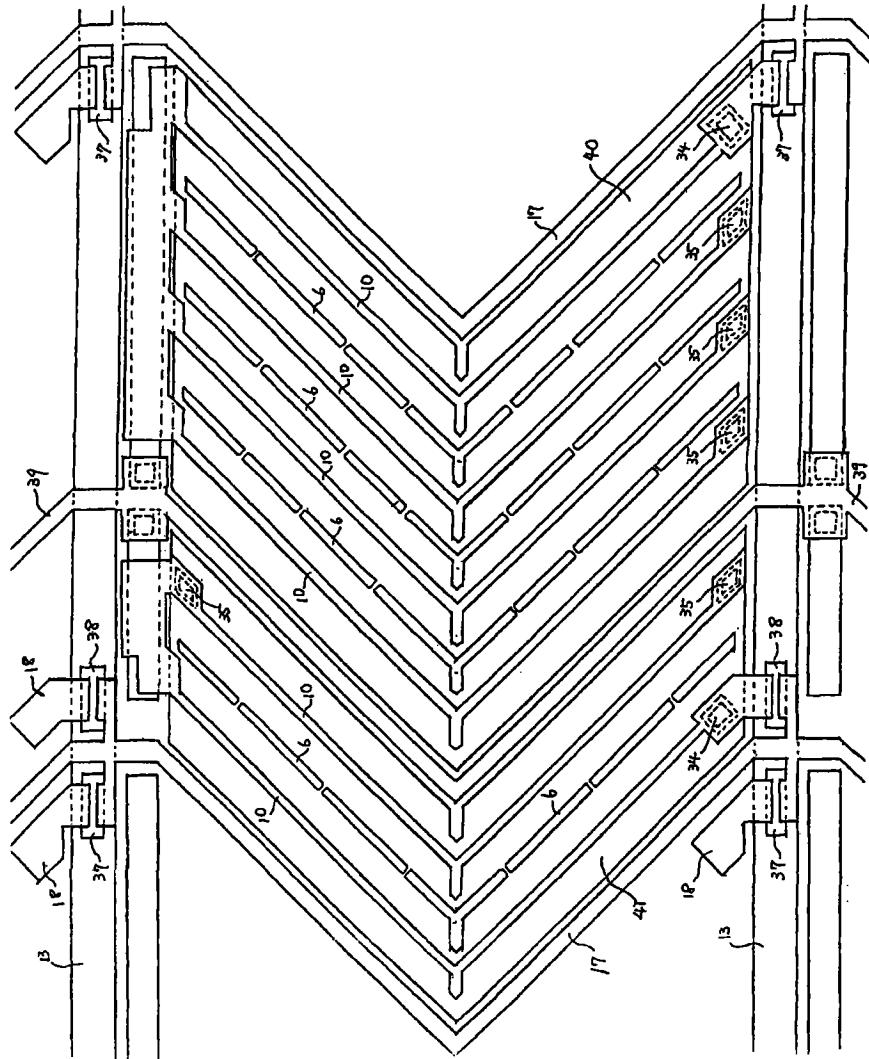


图 29

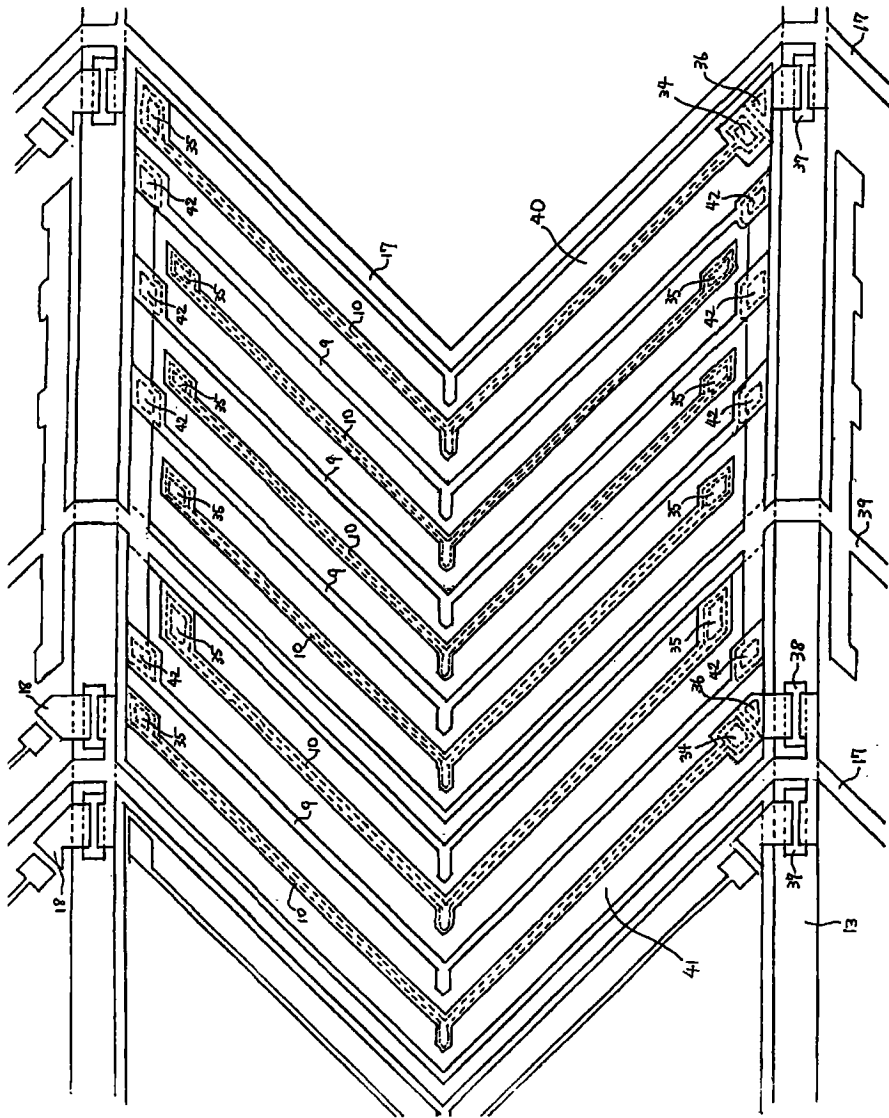


图 30

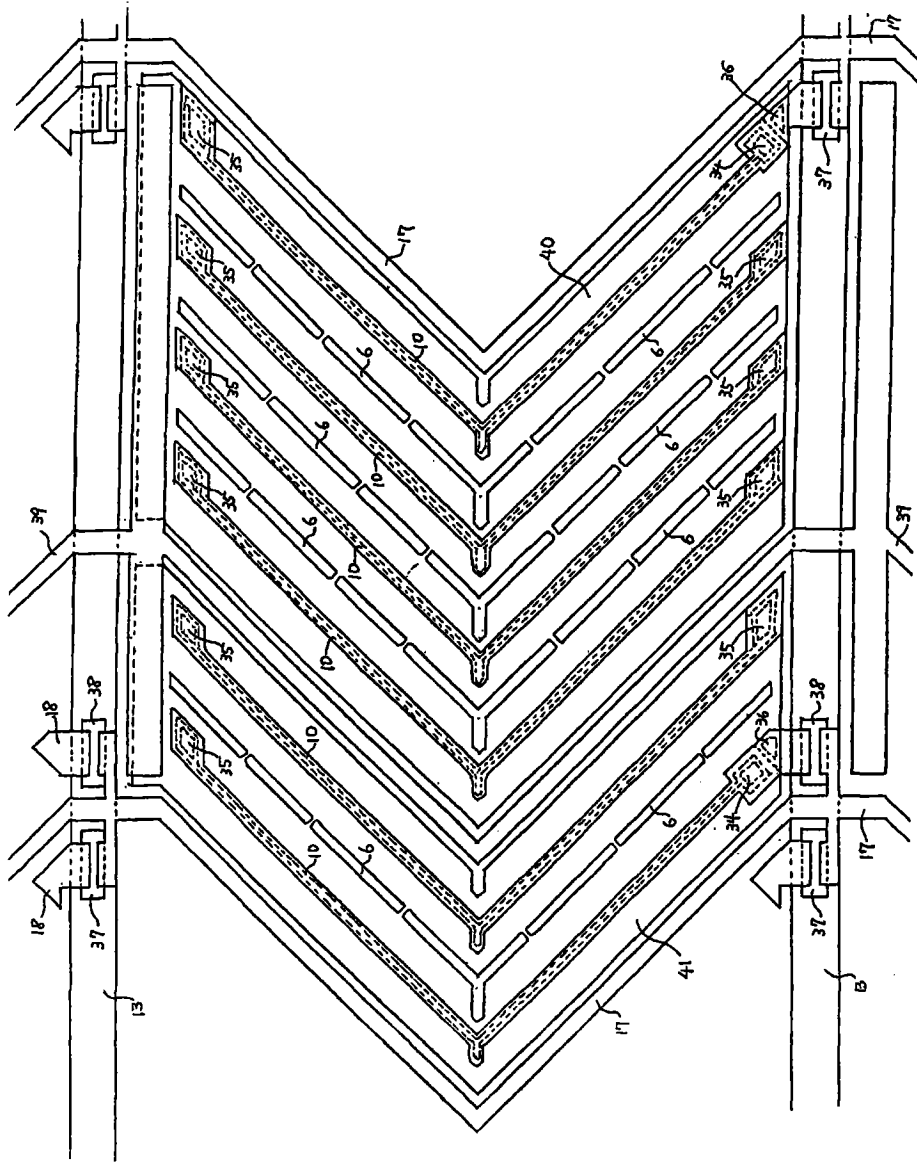


图 31

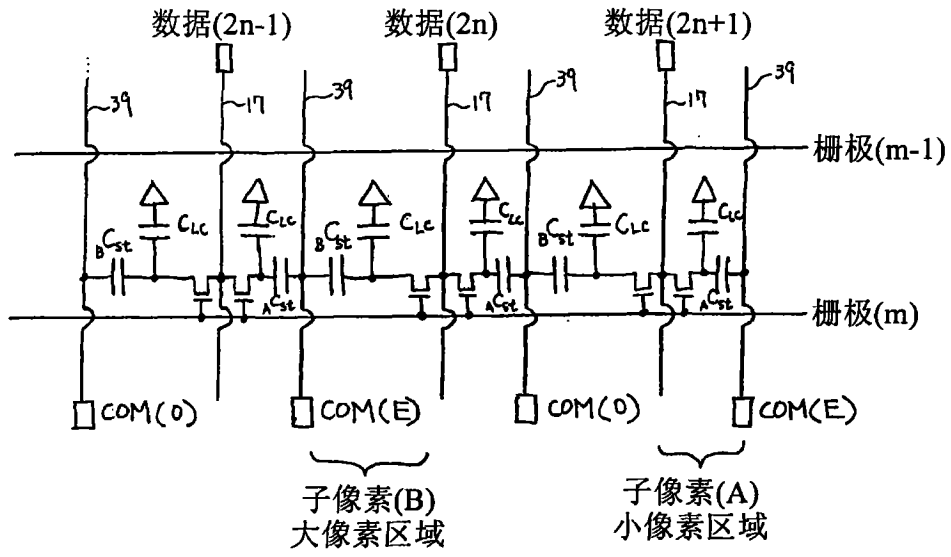


图 32

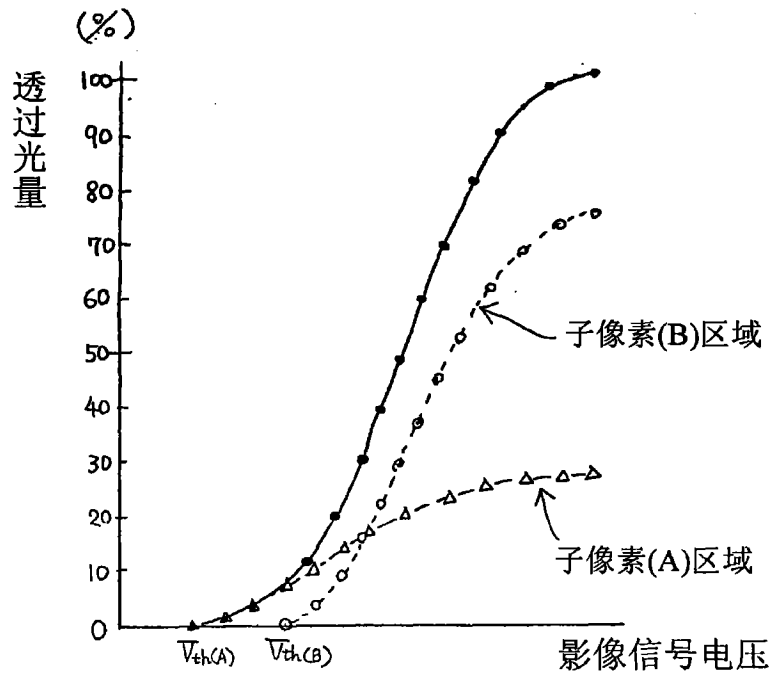


图 33

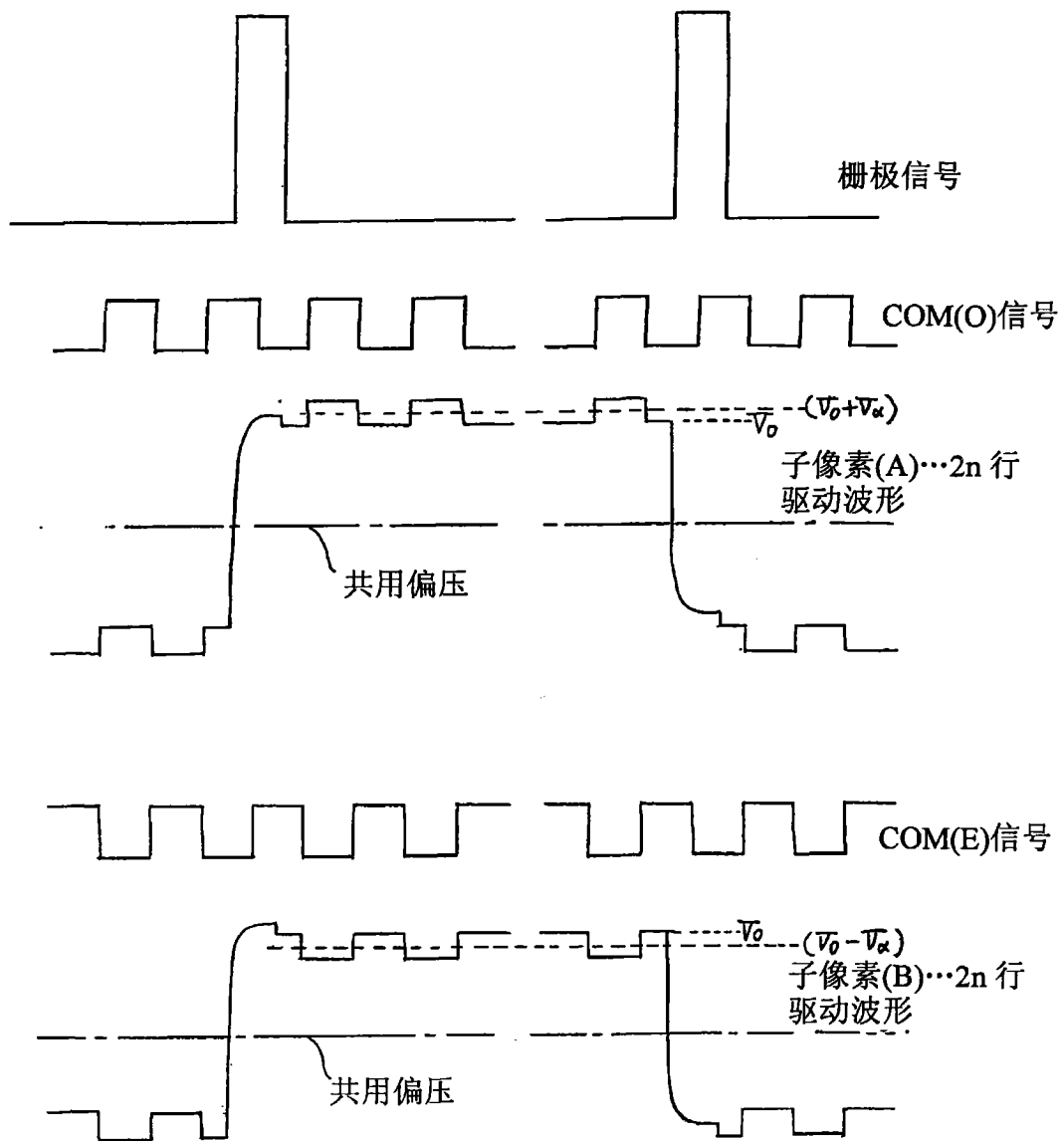


图 34



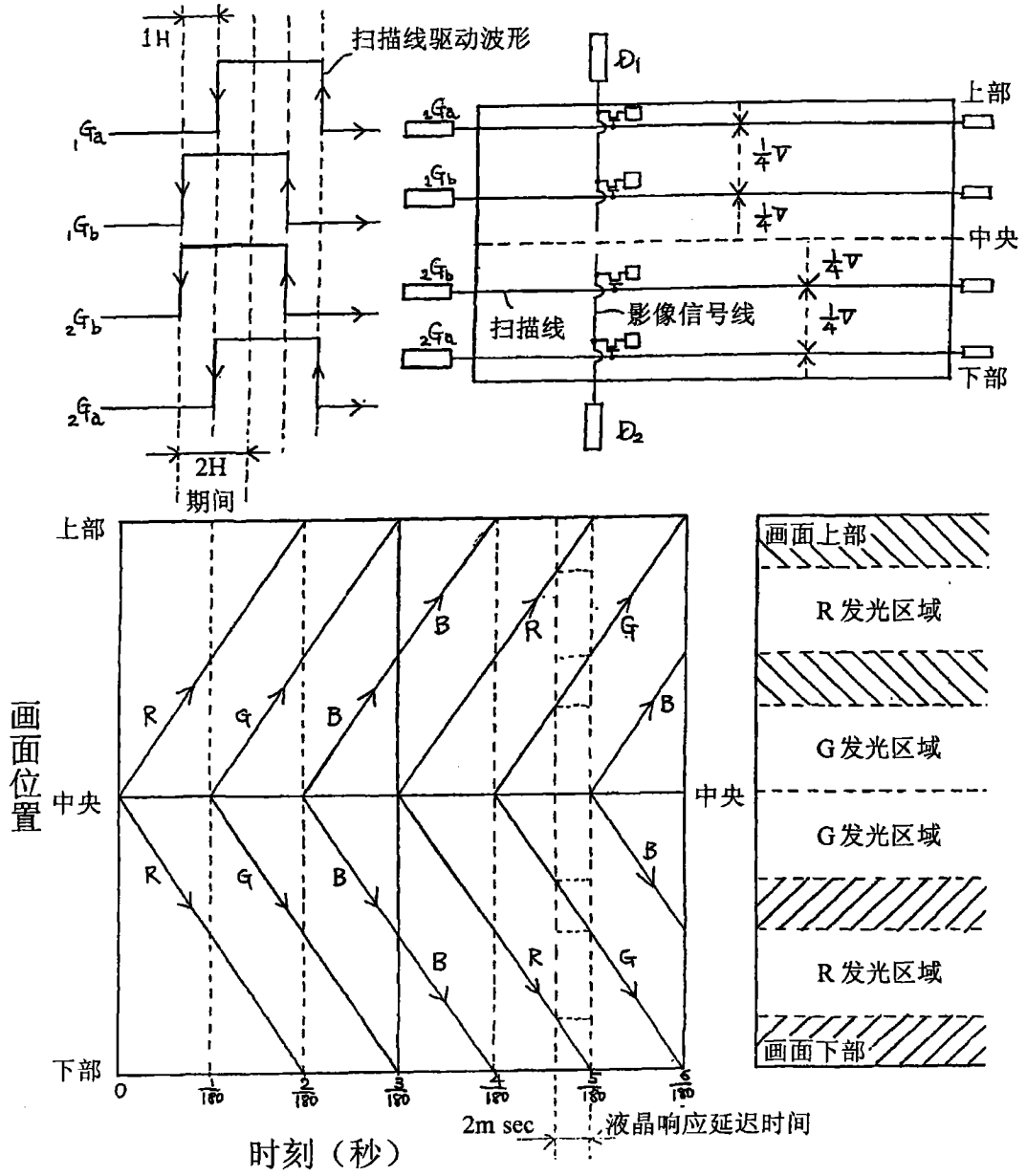


图 36

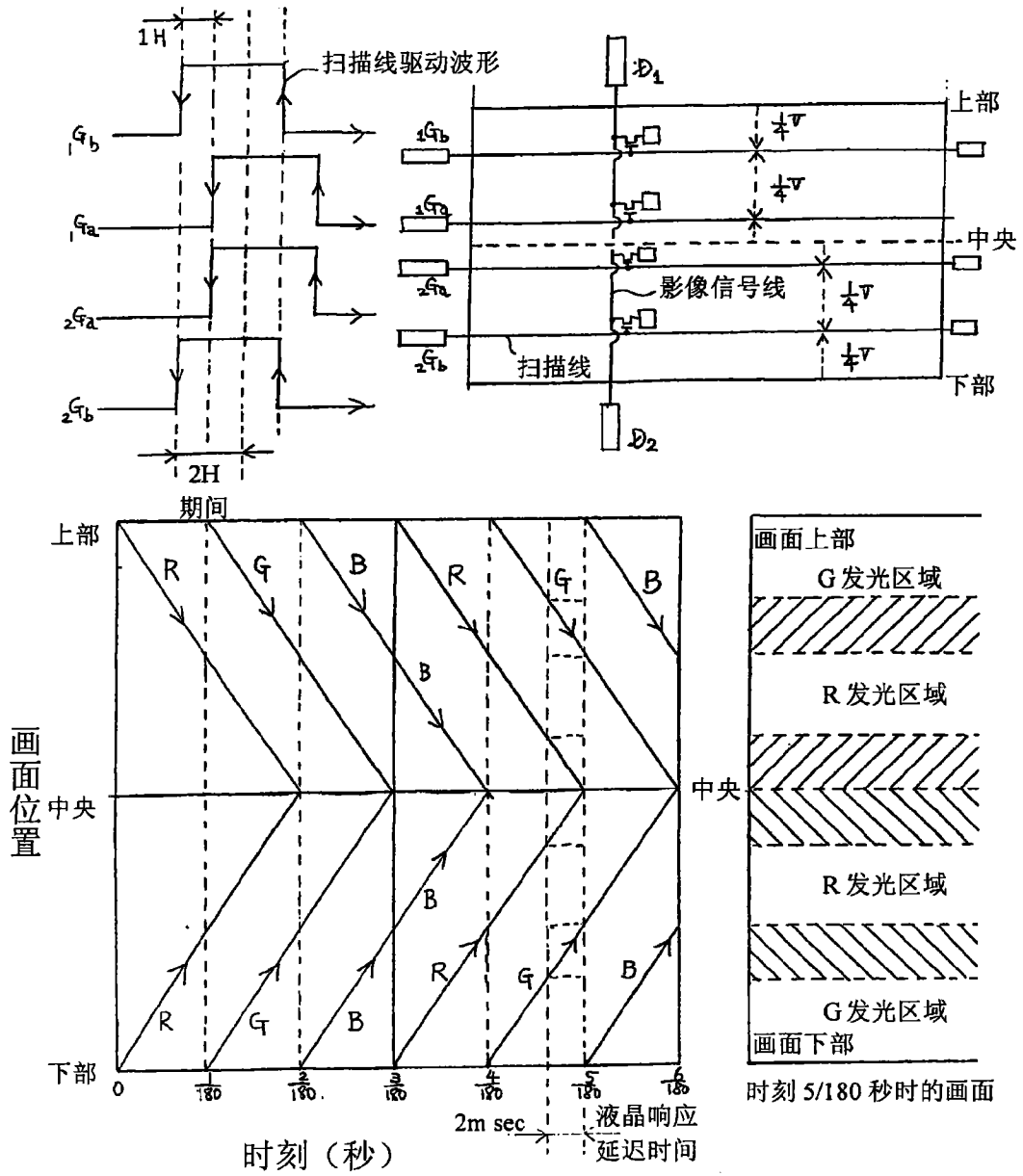


图 37

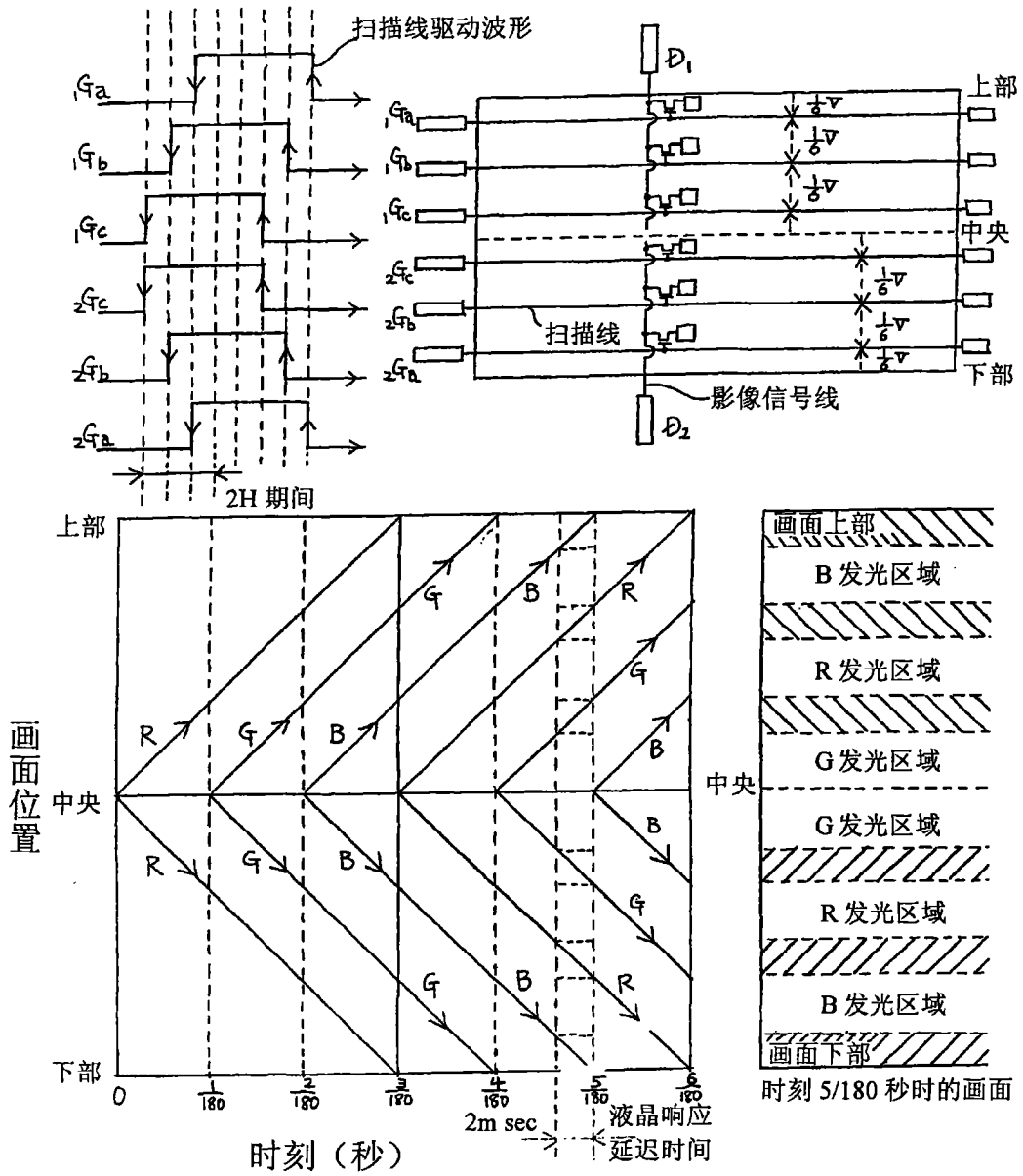


图 38

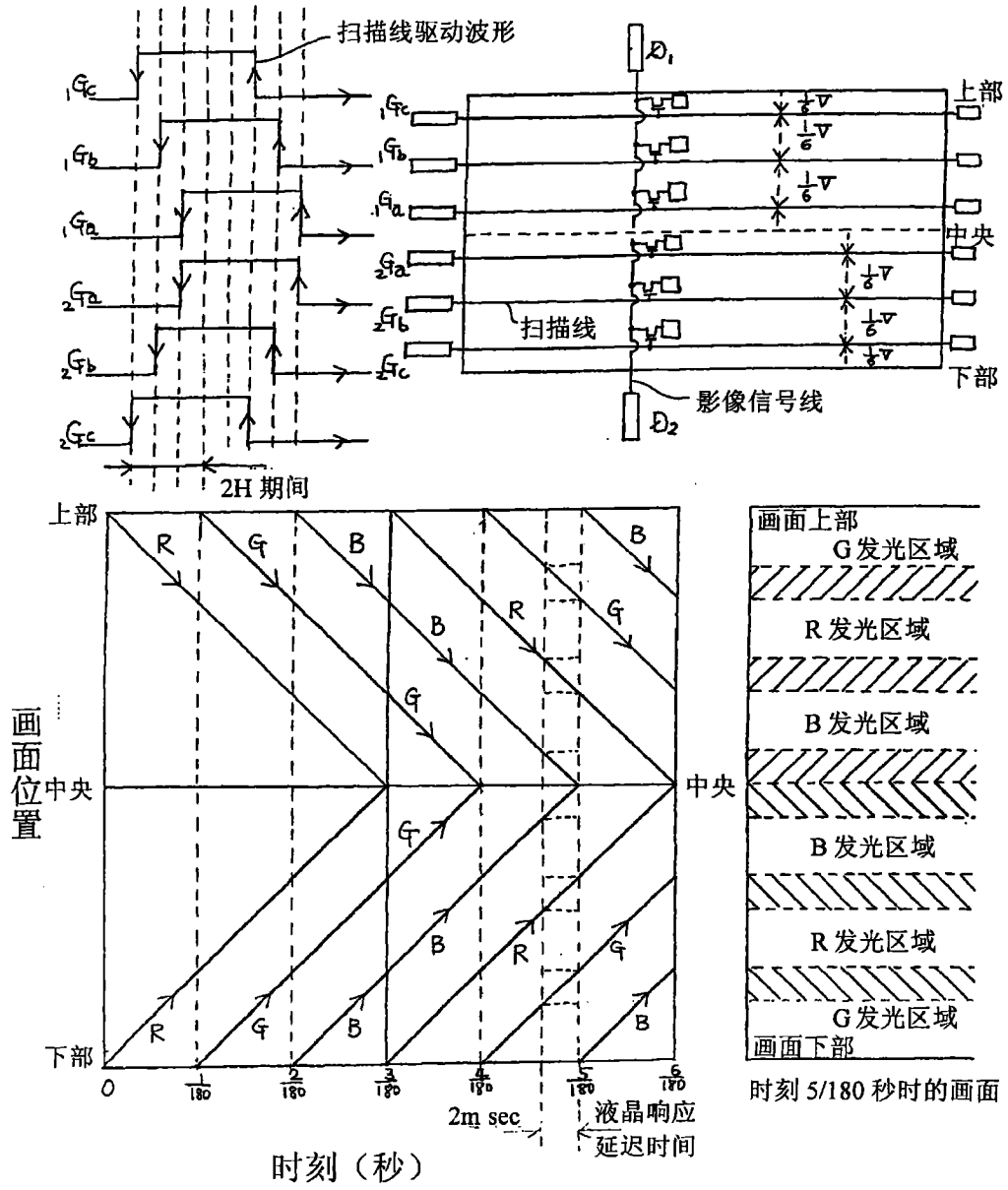


图 39

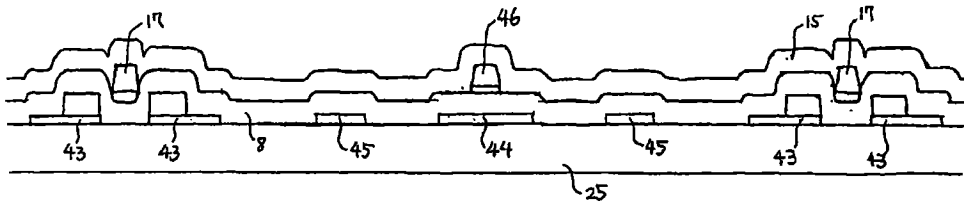


图 40

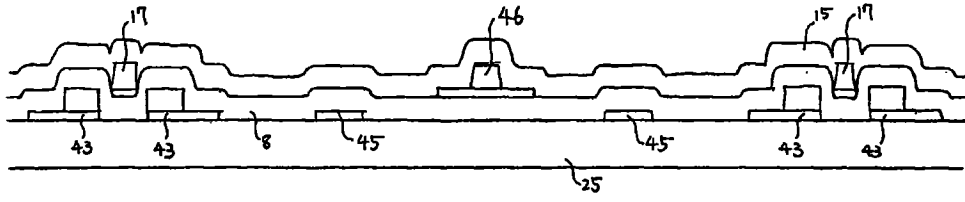


图 41

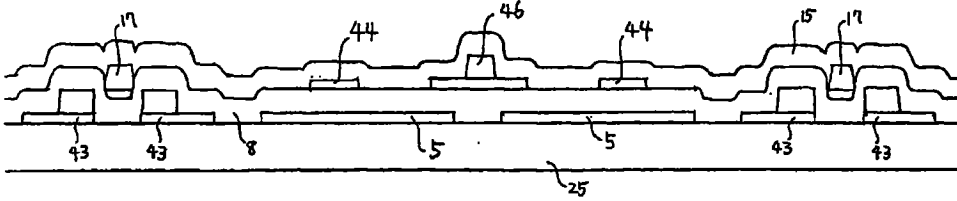


图 42

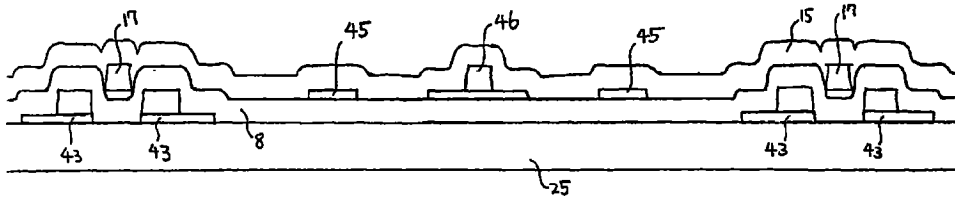


图 43

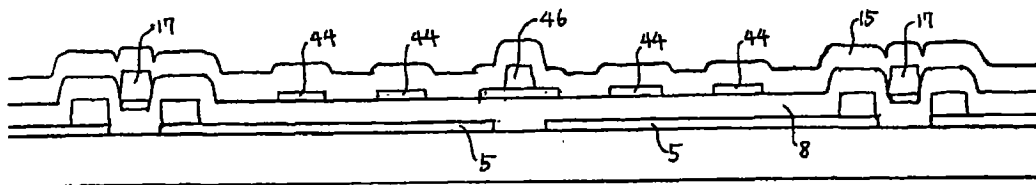


图 44

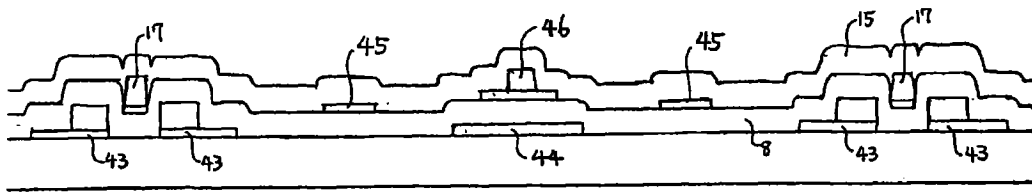


图 45

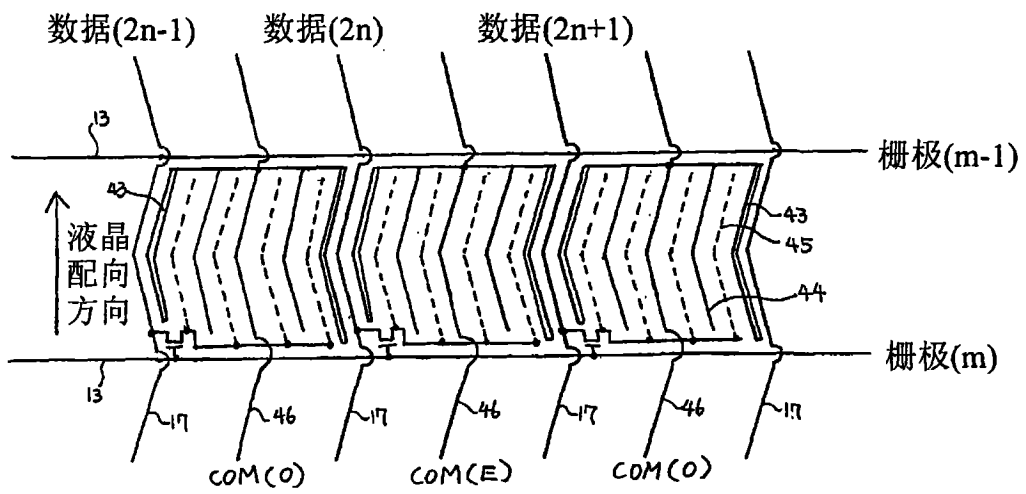


图 46

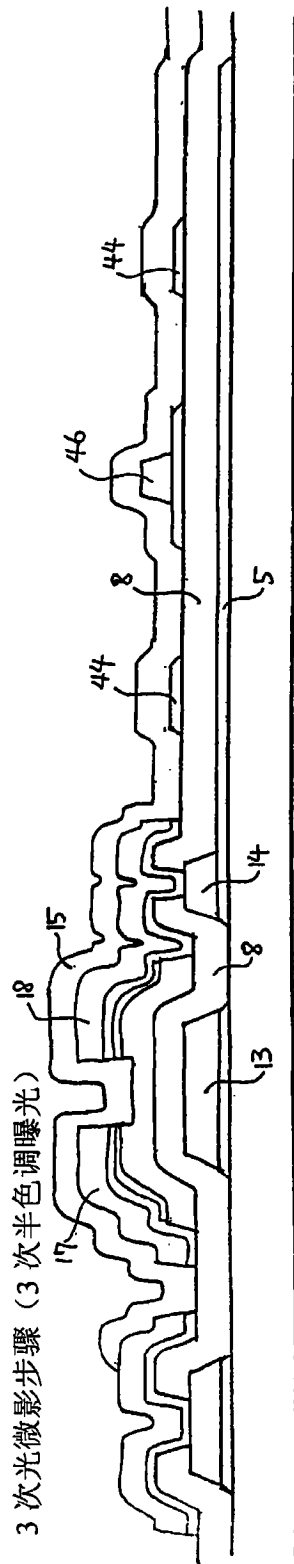


图 47

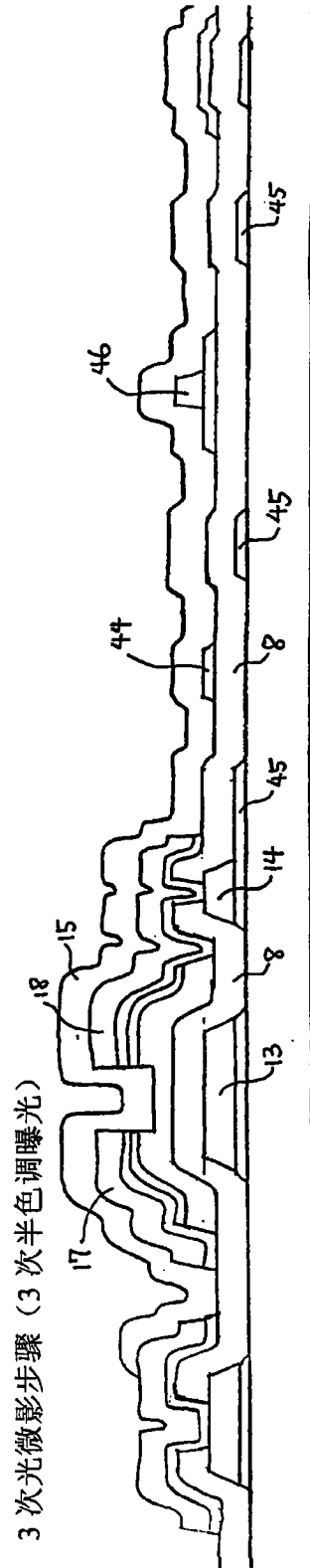


图 48

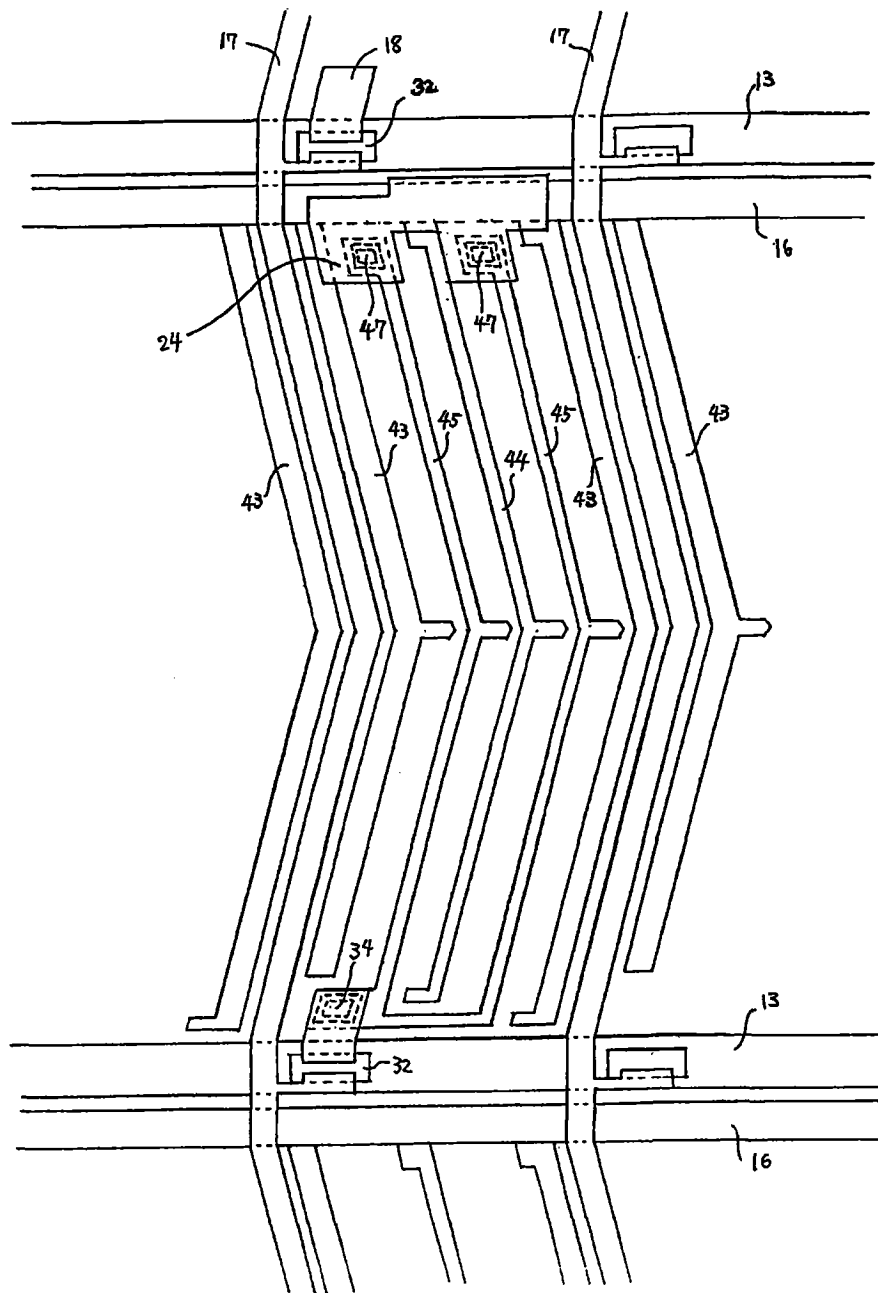


图 49

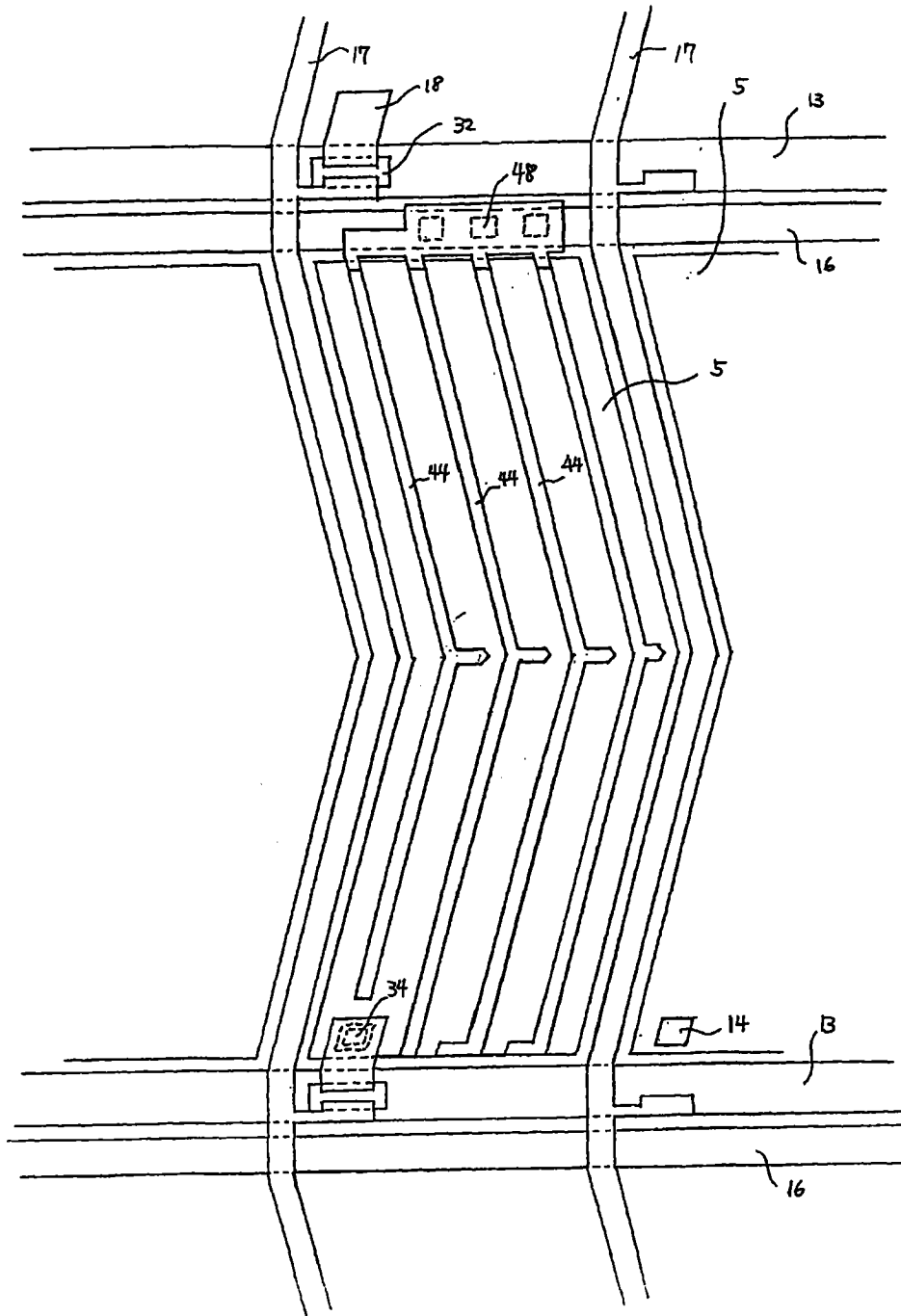


图 50

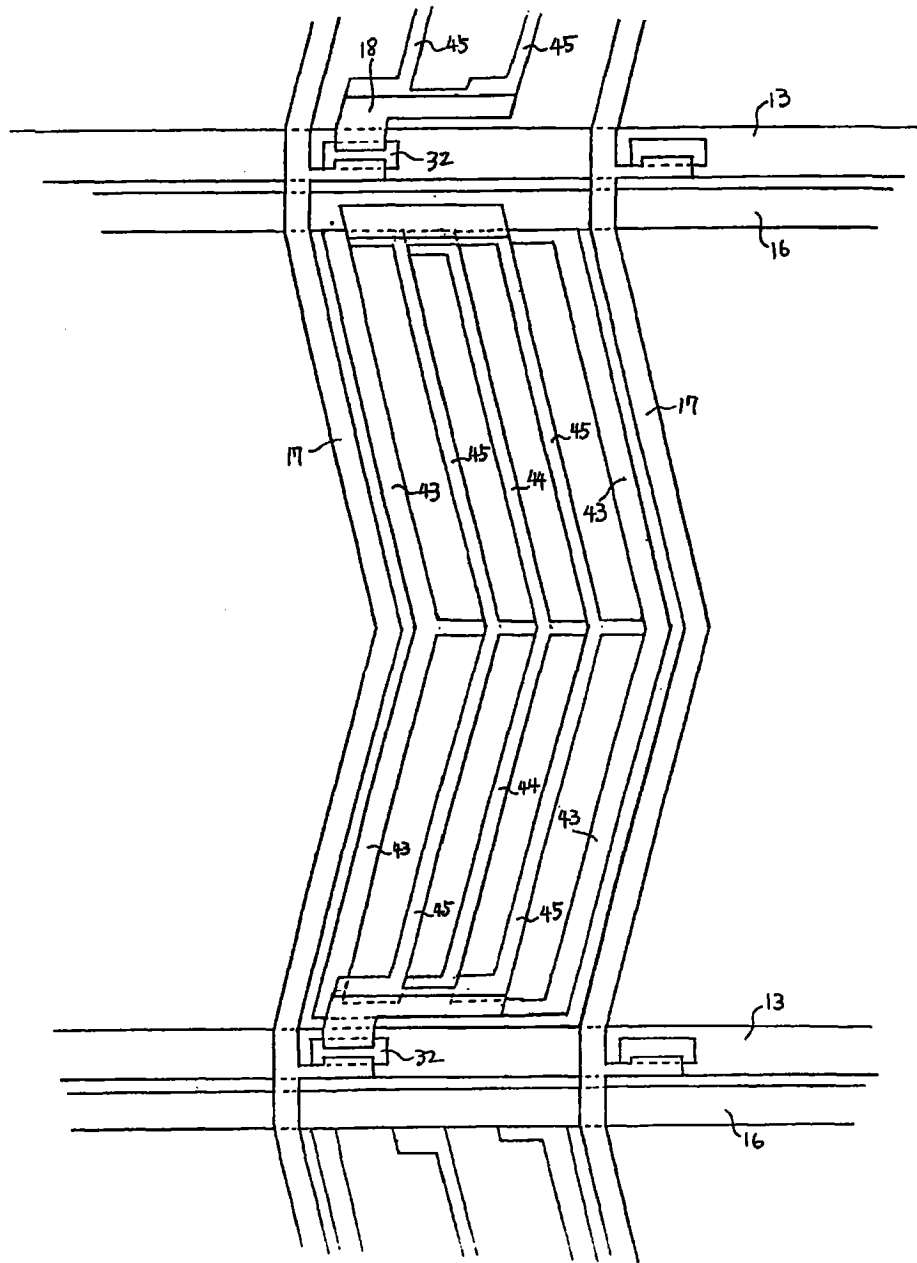


图 51

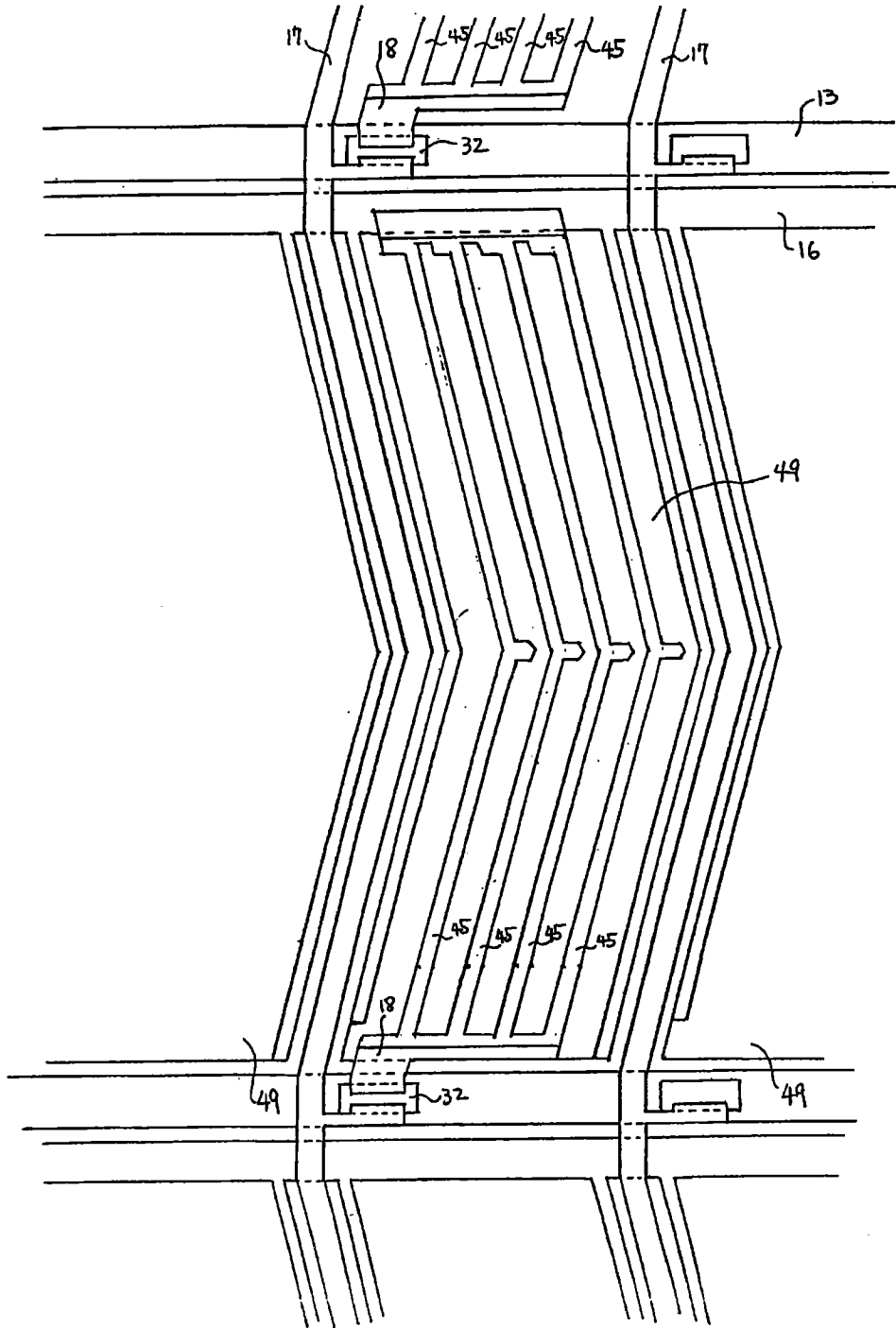


图 52

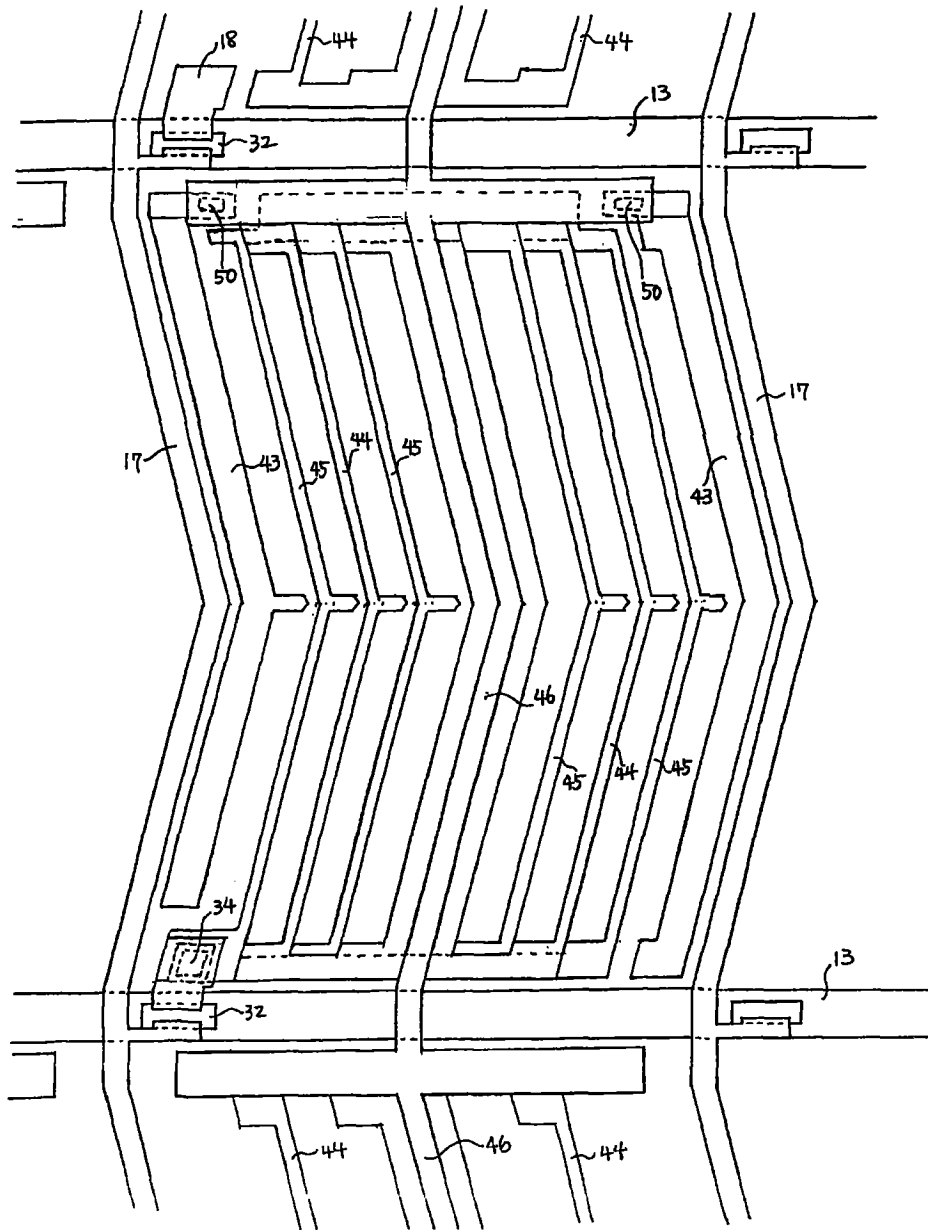


图 53

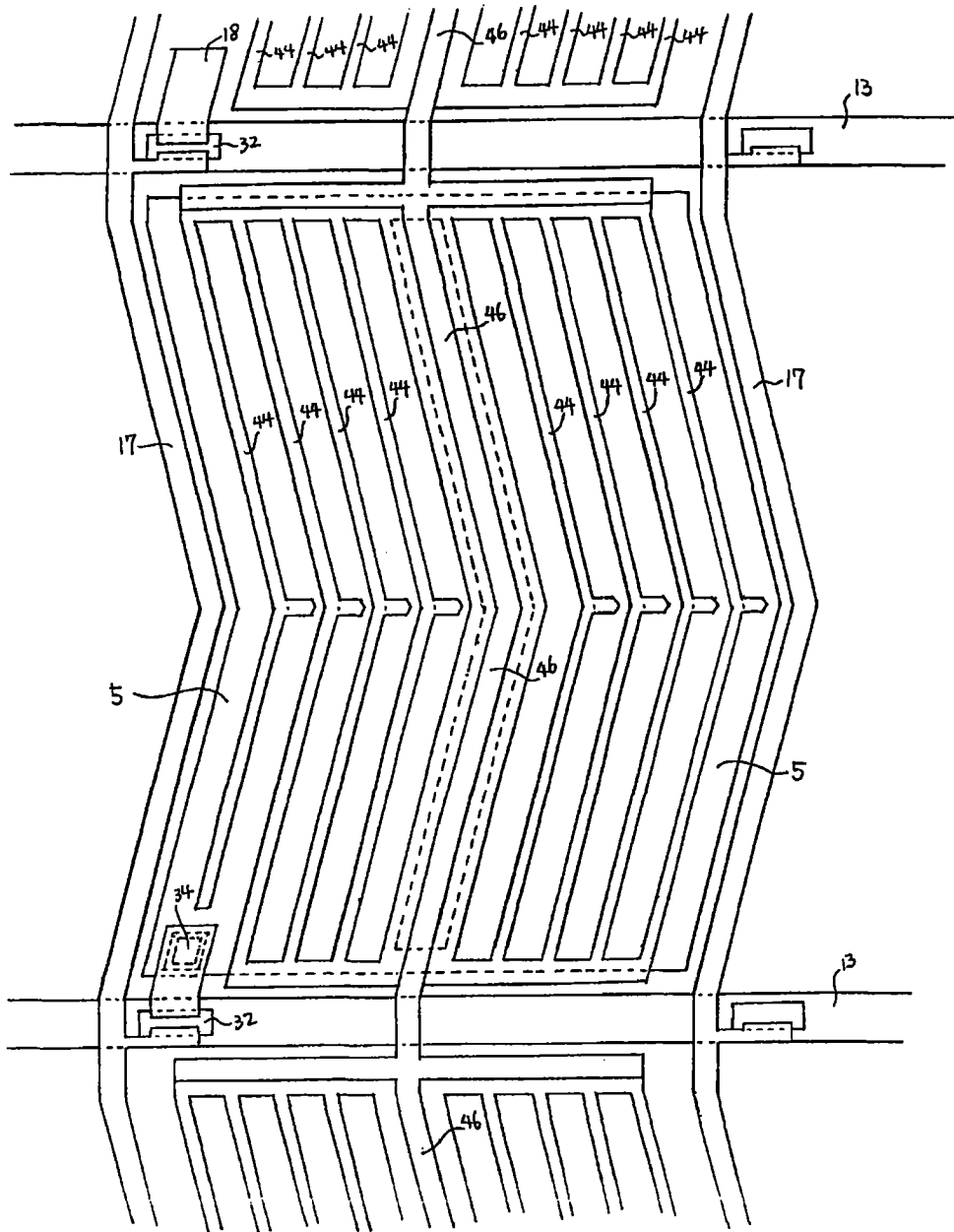


图 54

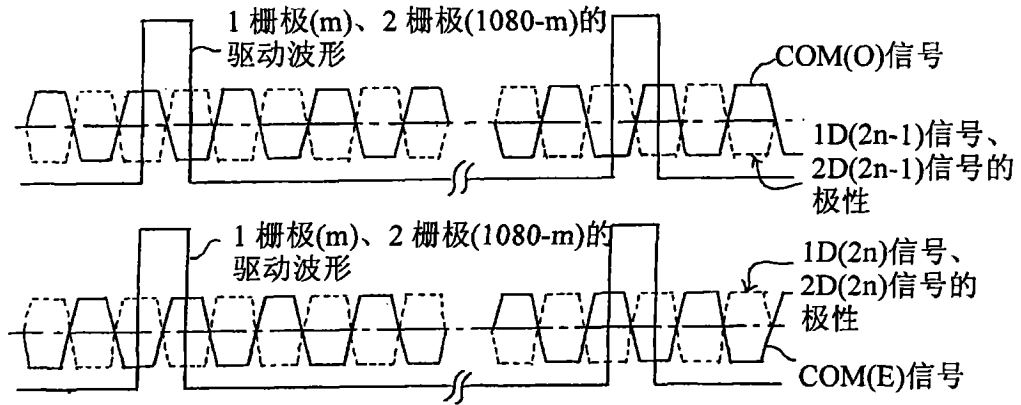


图 55

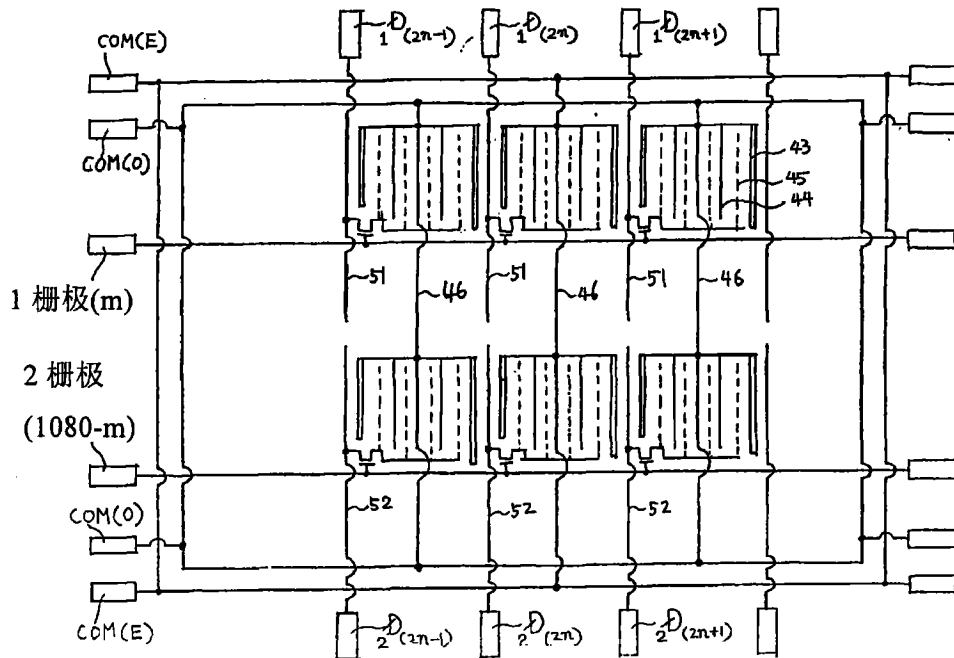


图 56

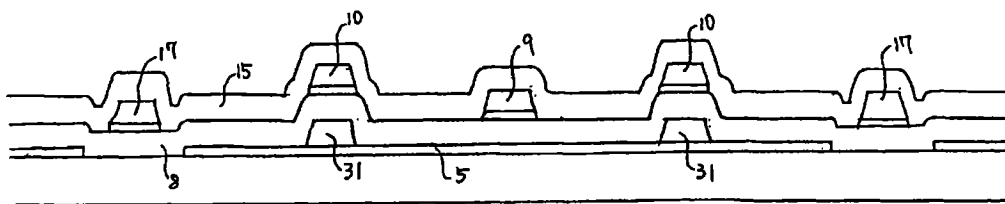


图 57

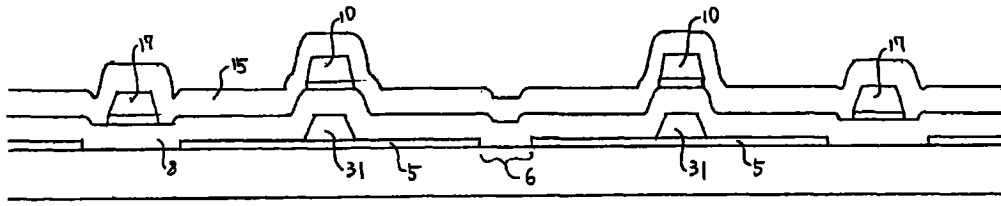


图 58

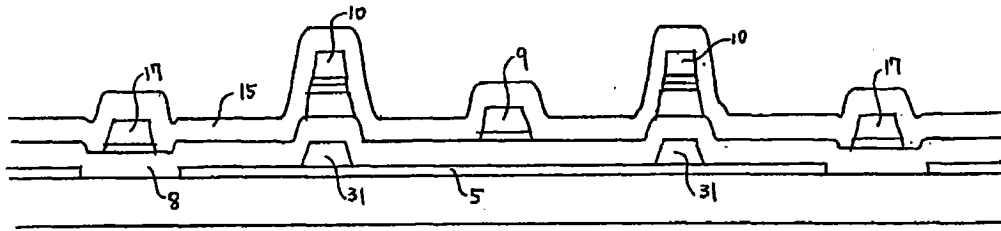


图 59

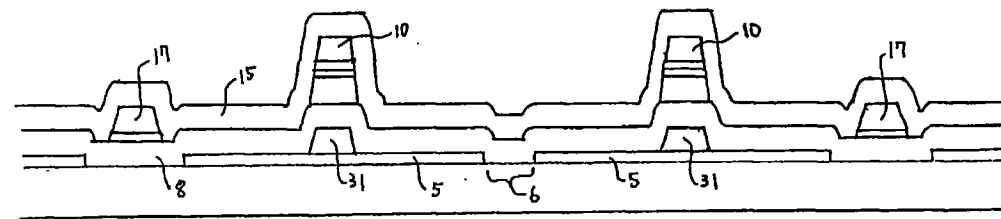


图 60

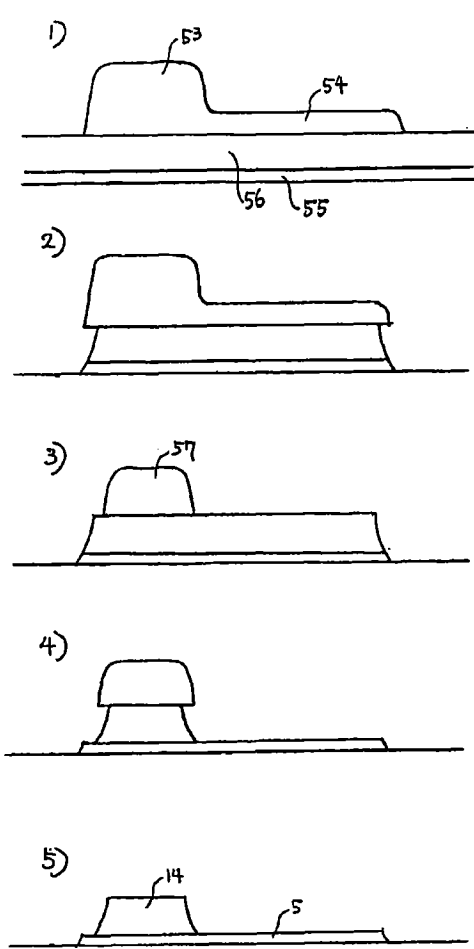


图 61

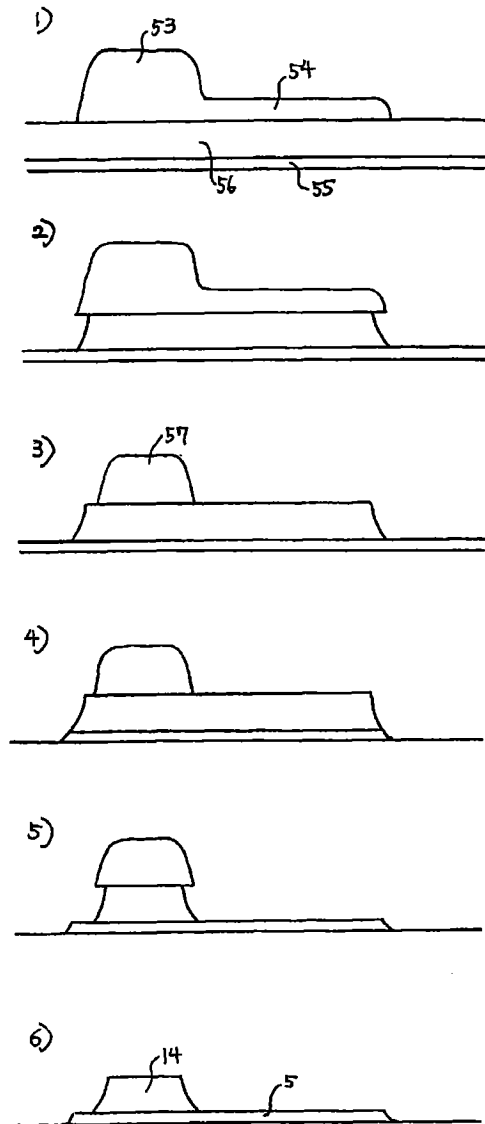


图 62

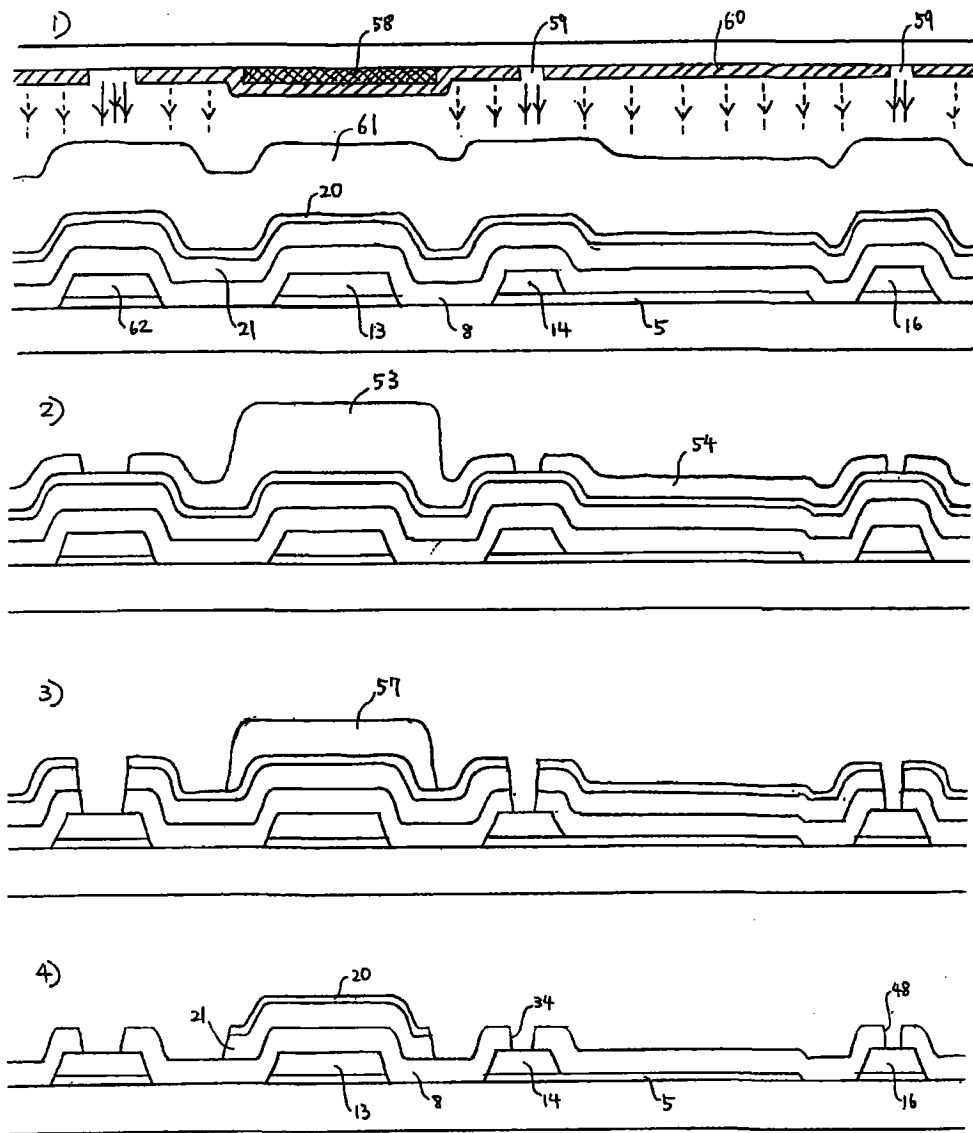


图 63

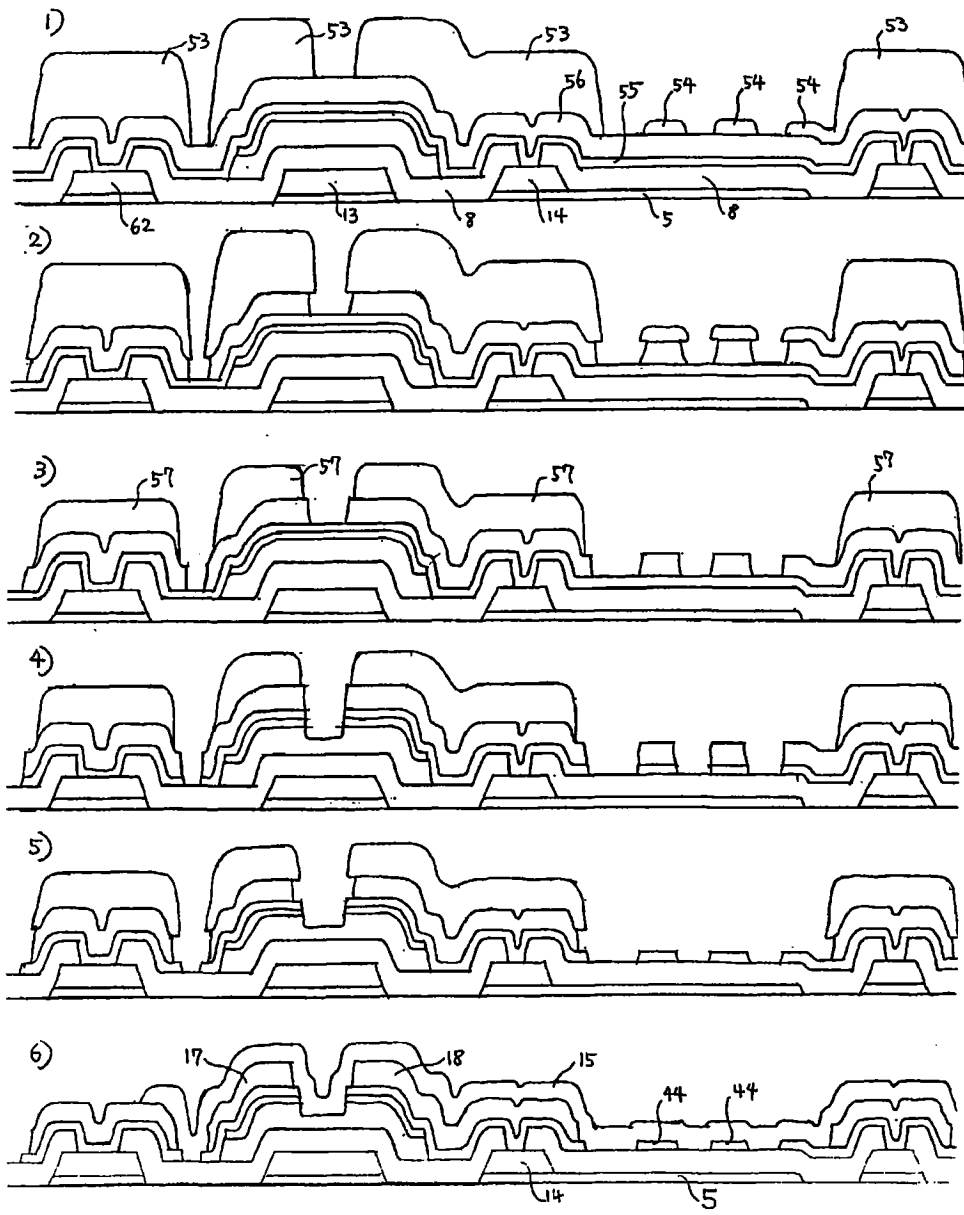


图 64

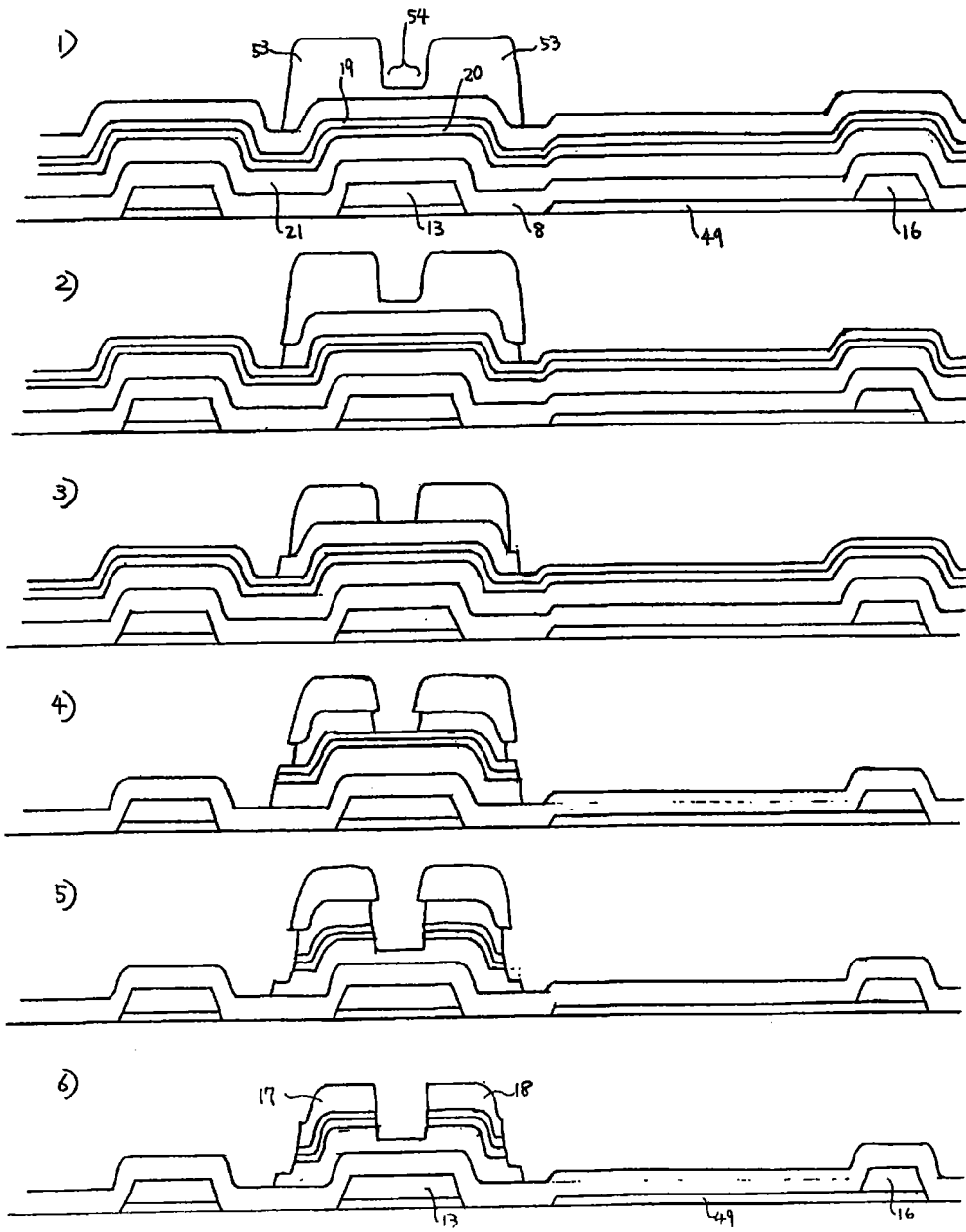


图 65

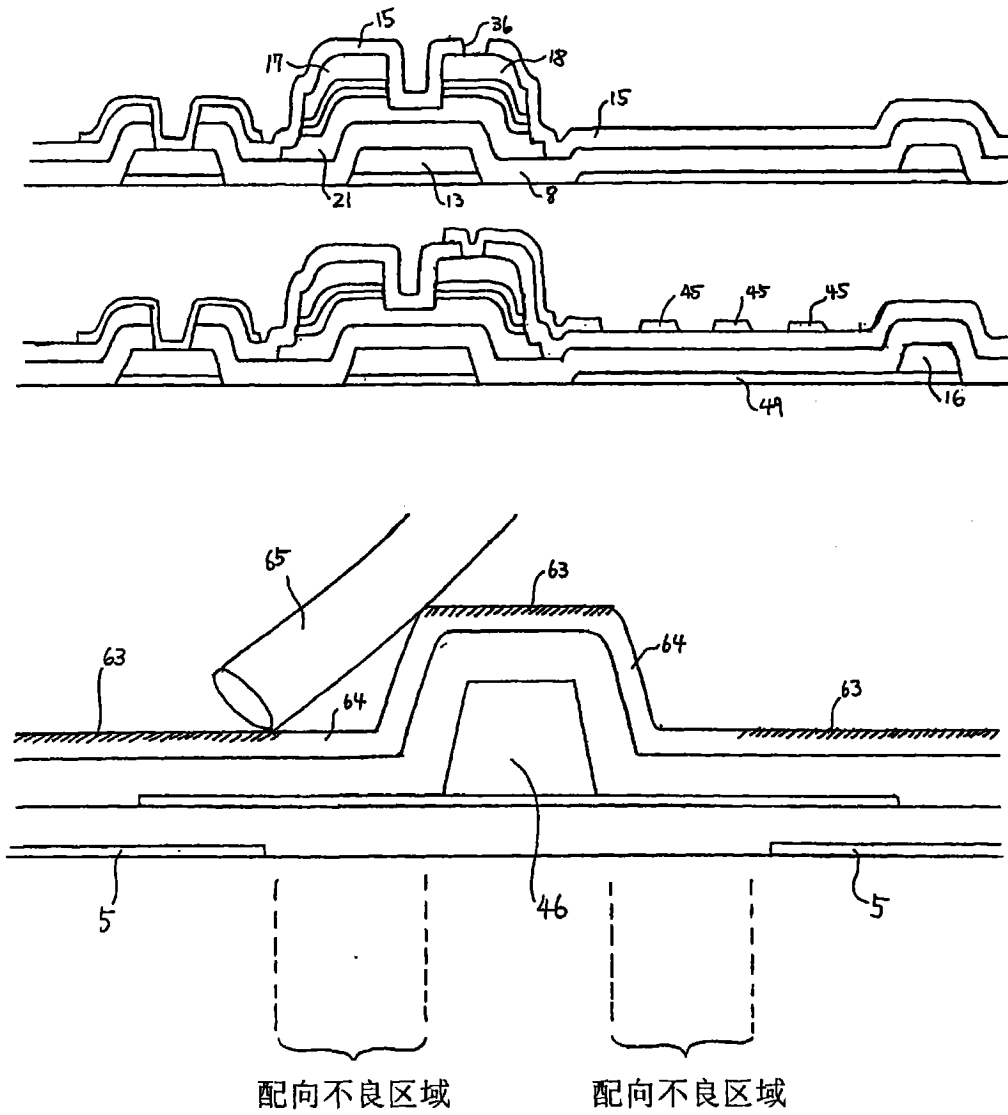


图 66

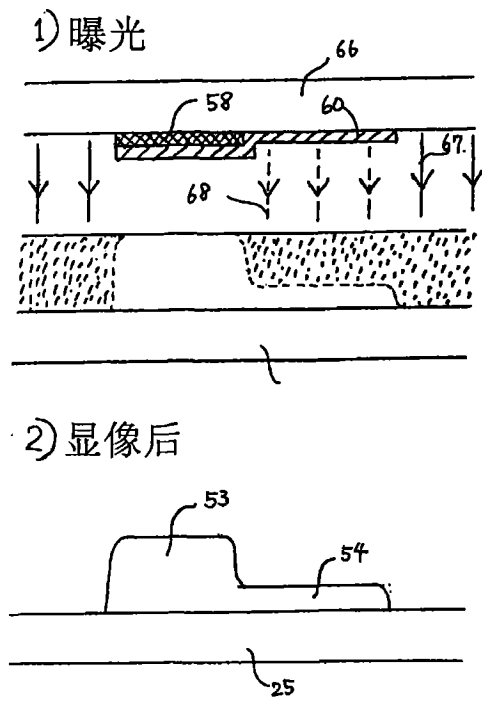


图 67

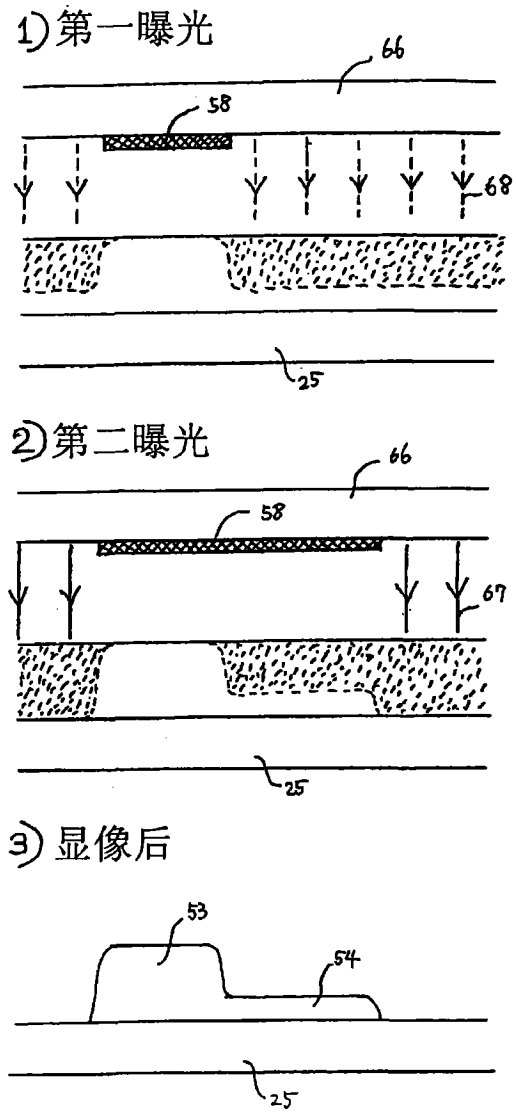


图 68

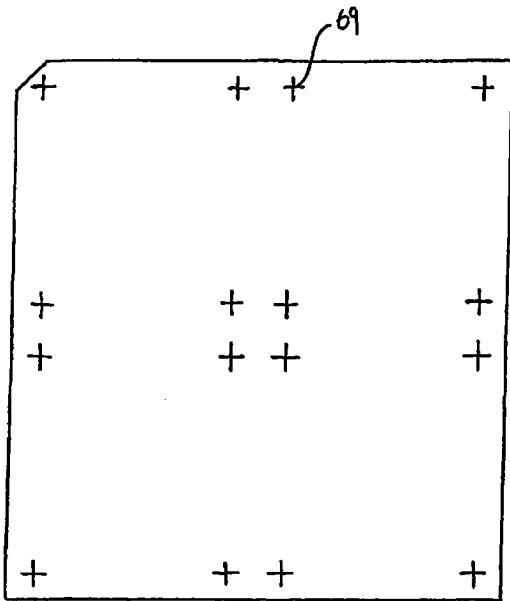


图 69

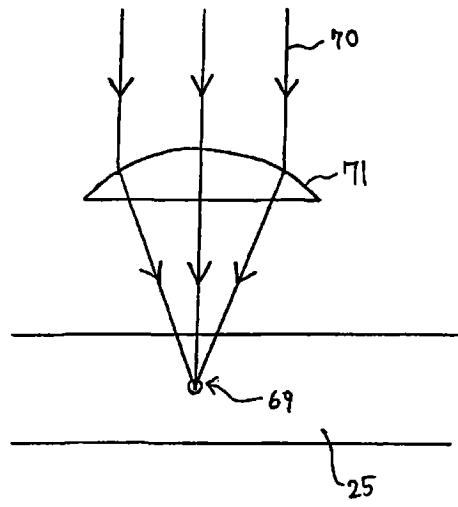


图 70

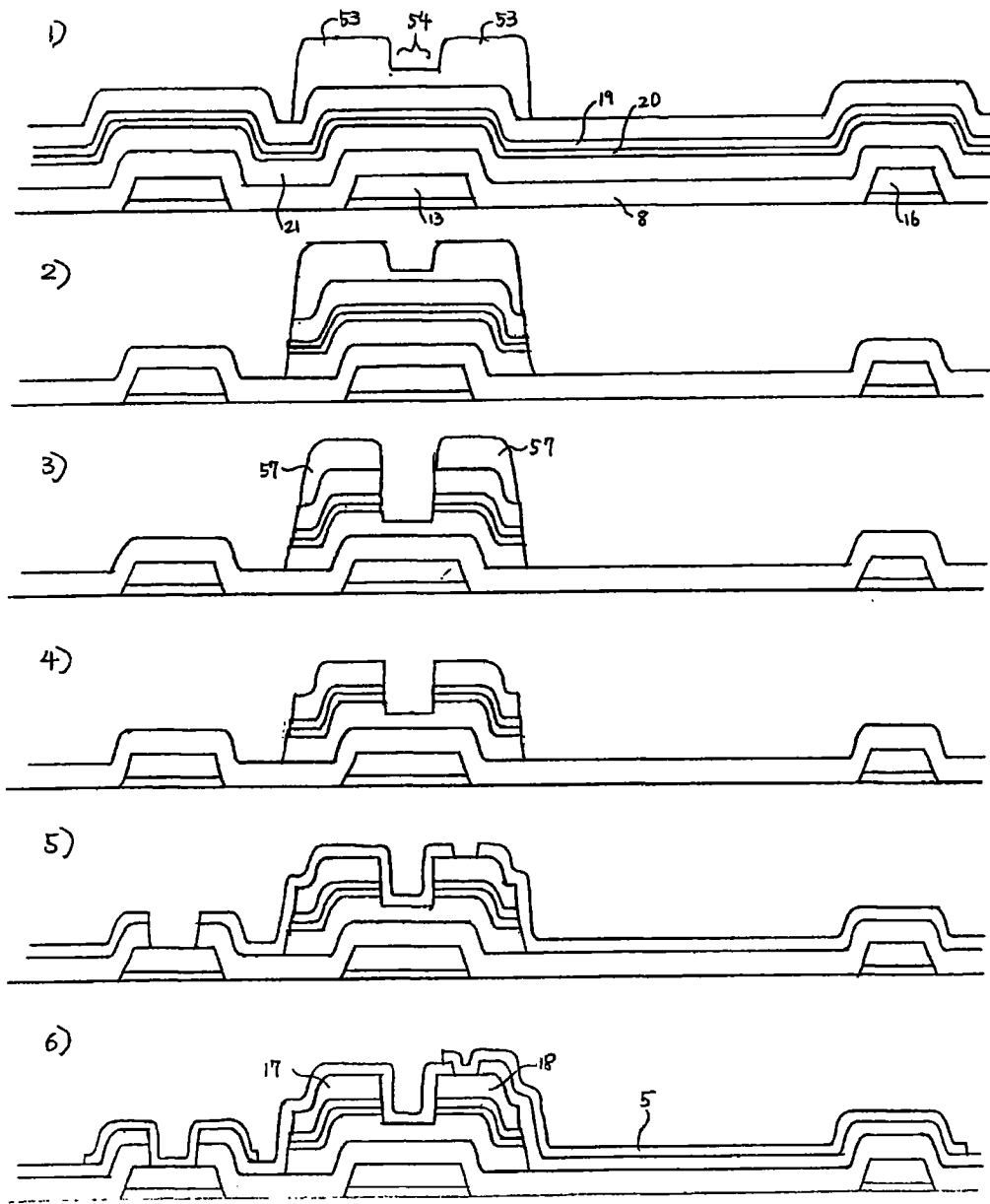


图 71

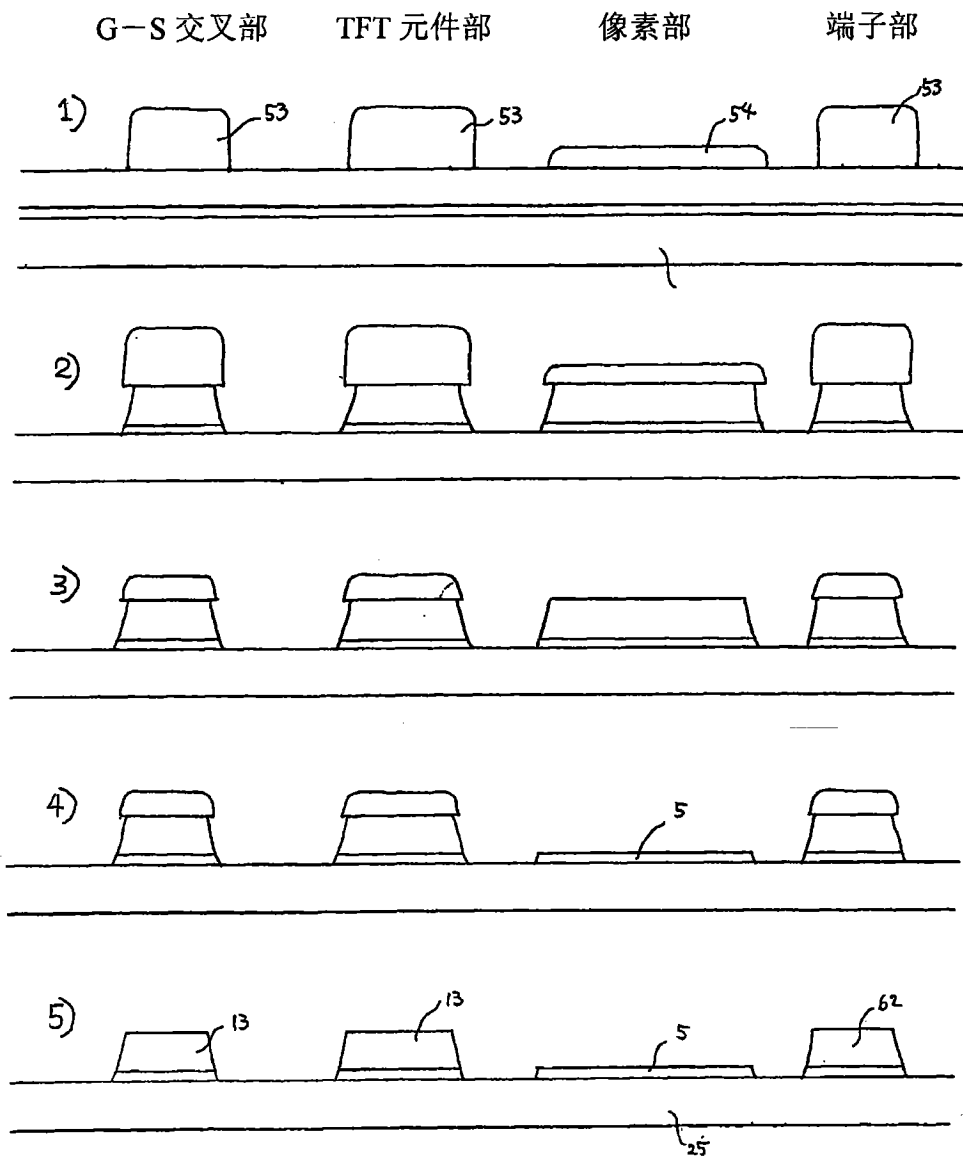


图 72

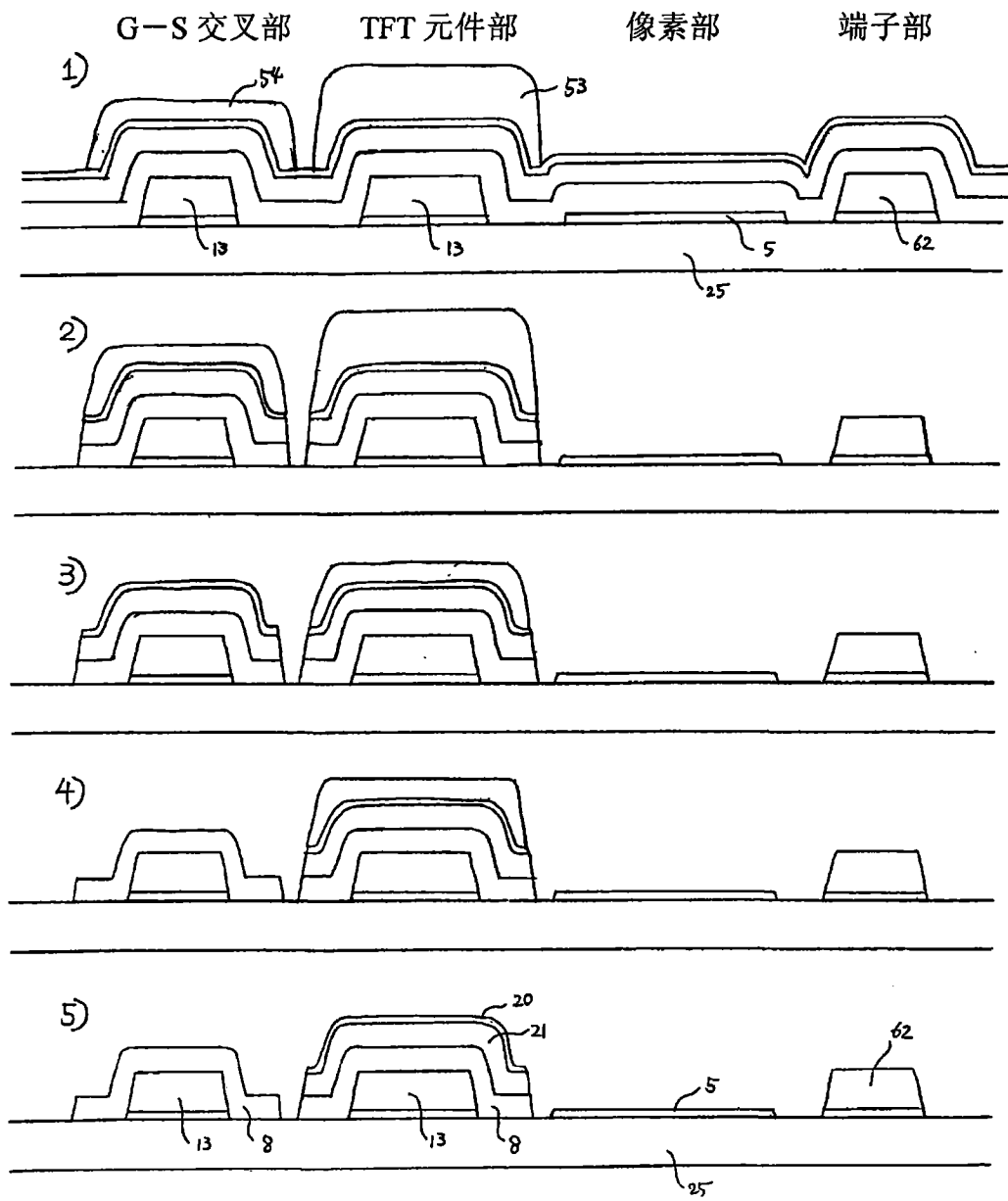


图 73

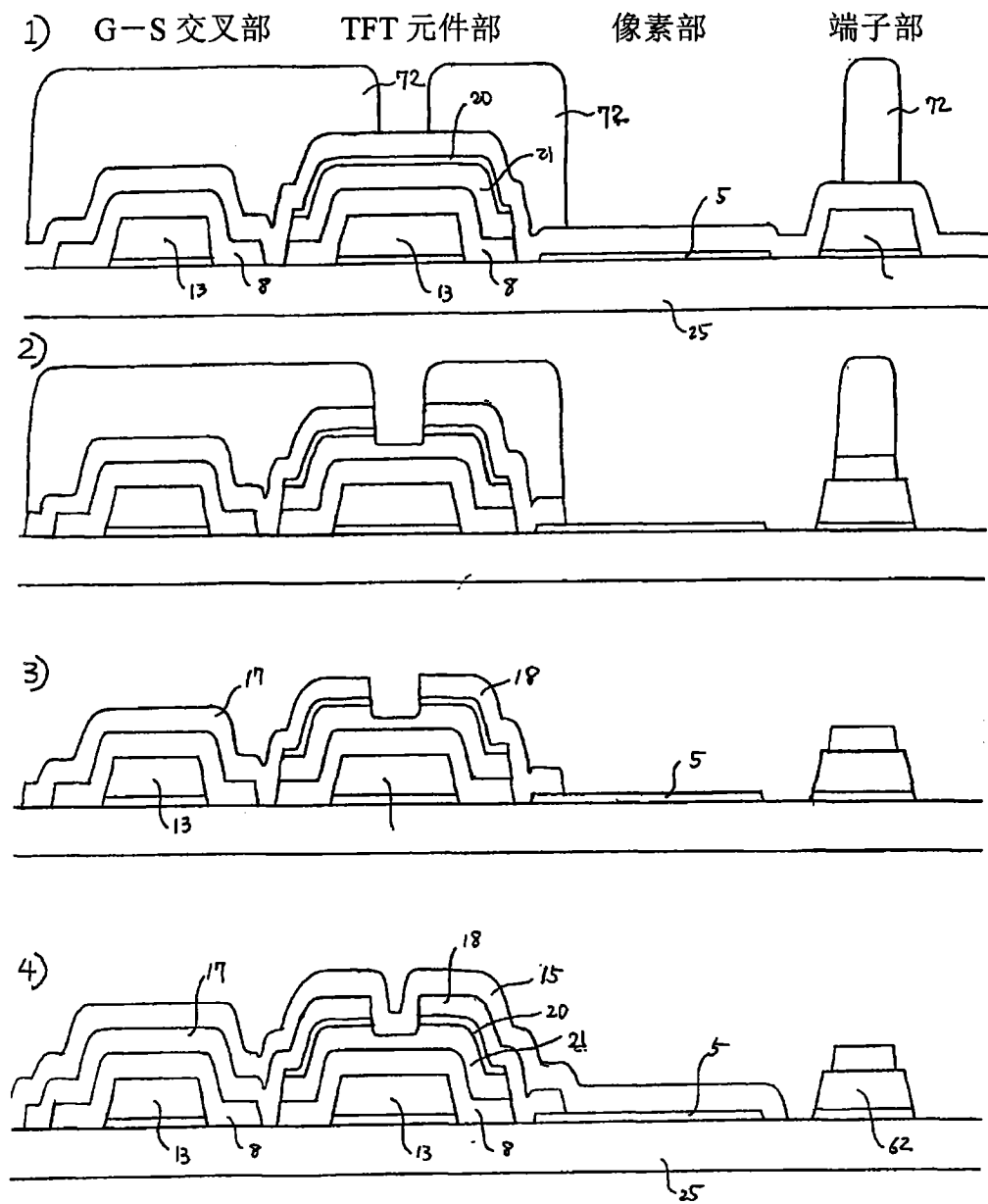


图 74

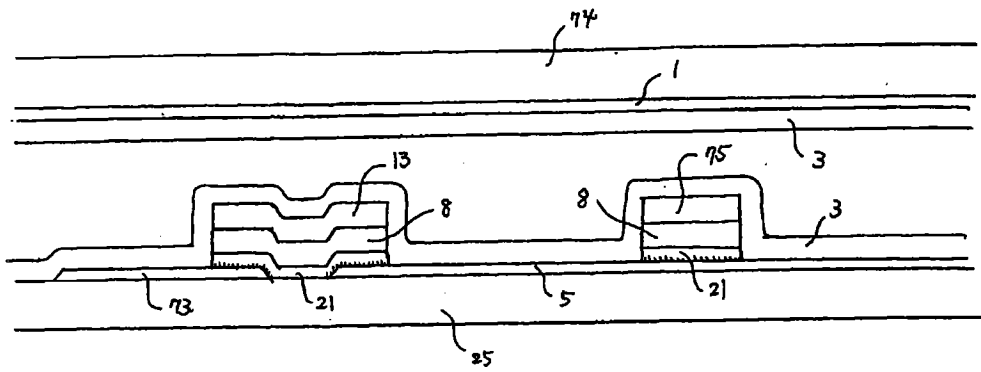


图 75

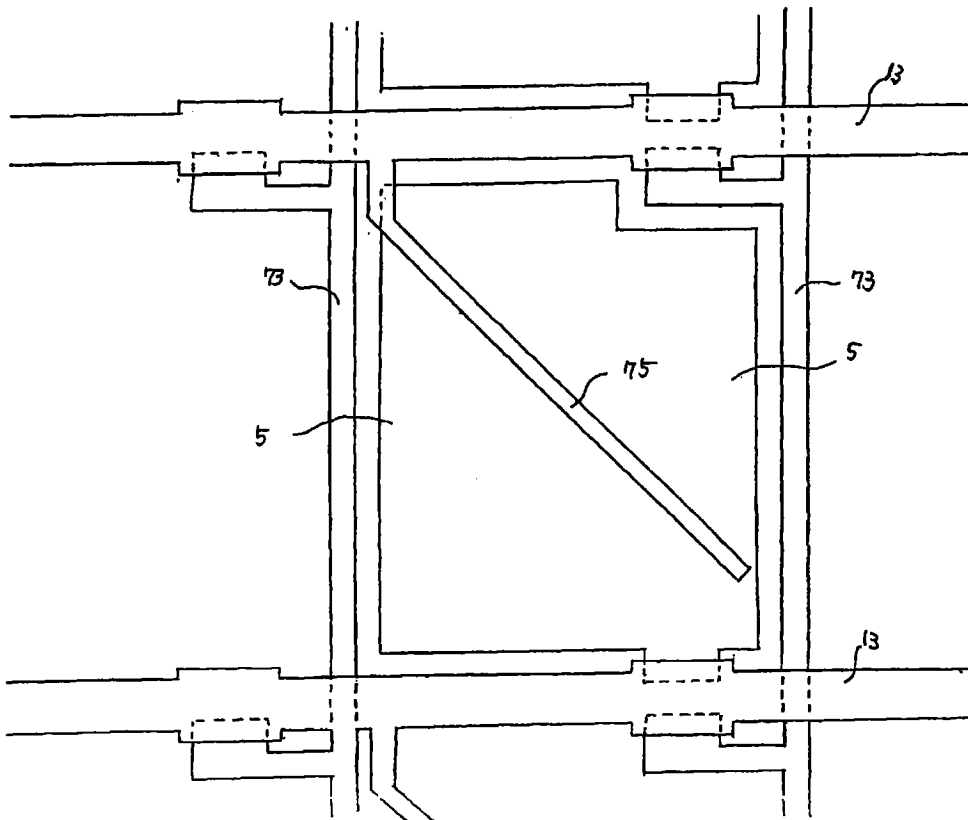


图 76

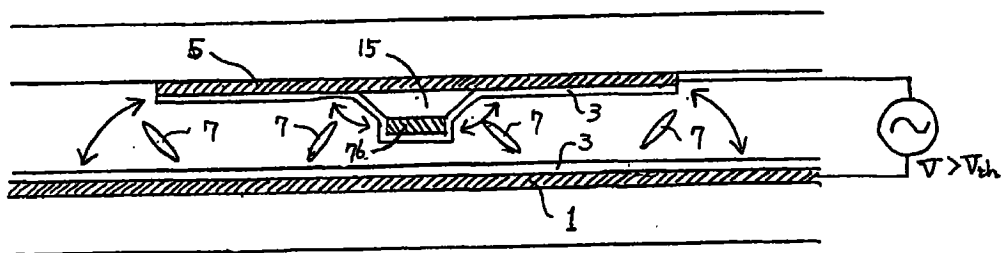


图 77

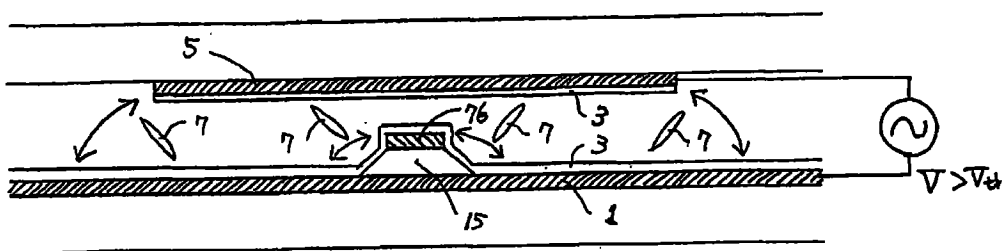


图 78

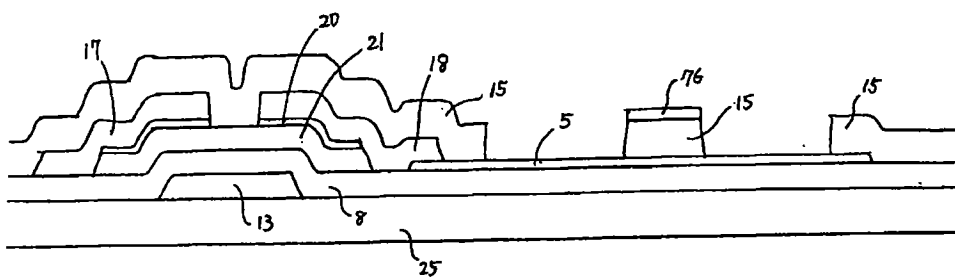


图 79

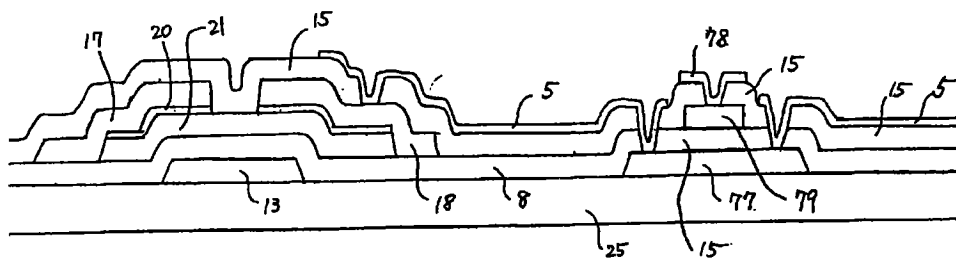


图 80

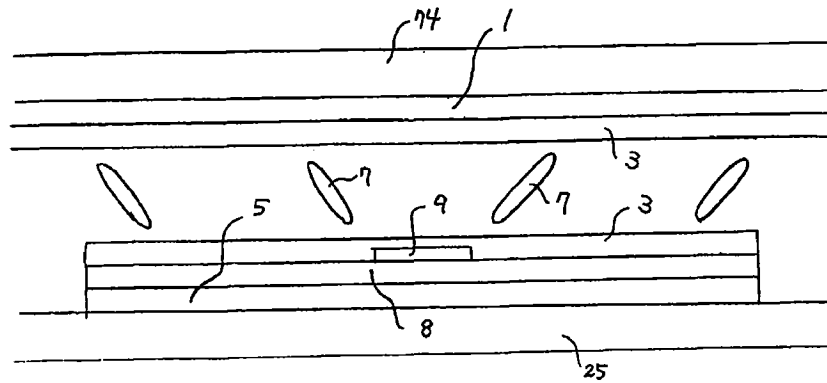


图 81

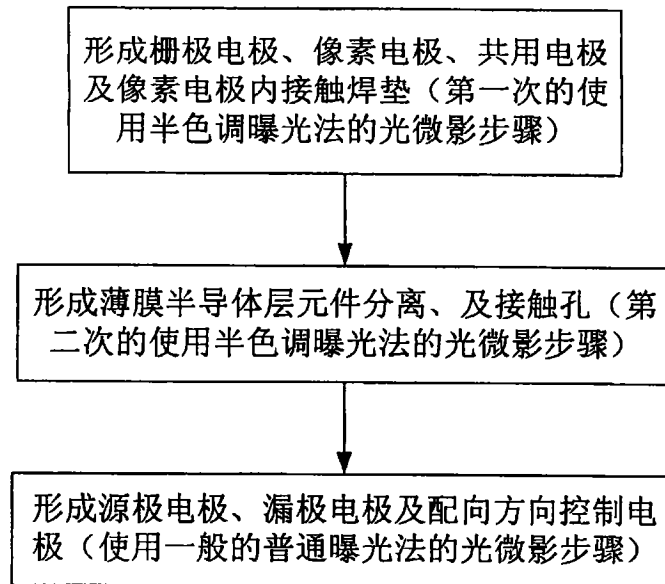


图 82

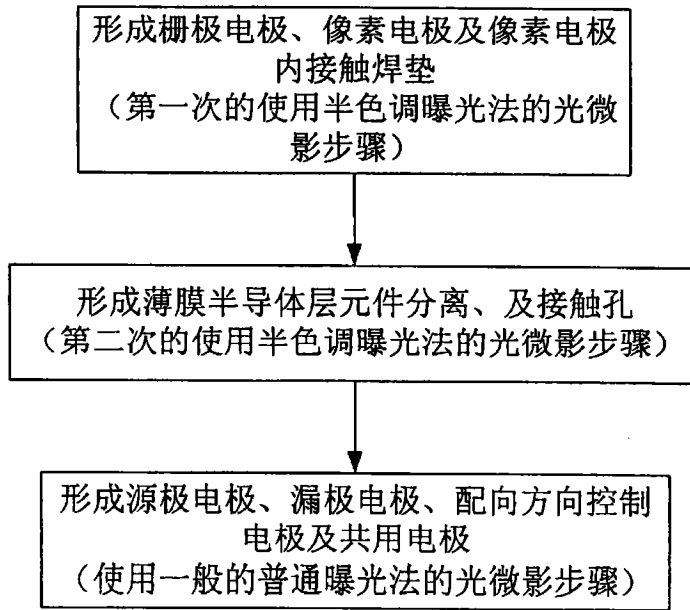


图 83

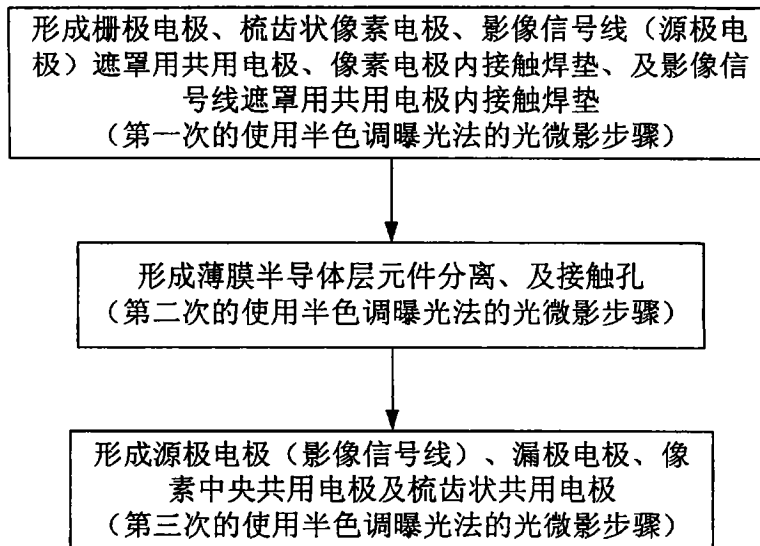


图 84

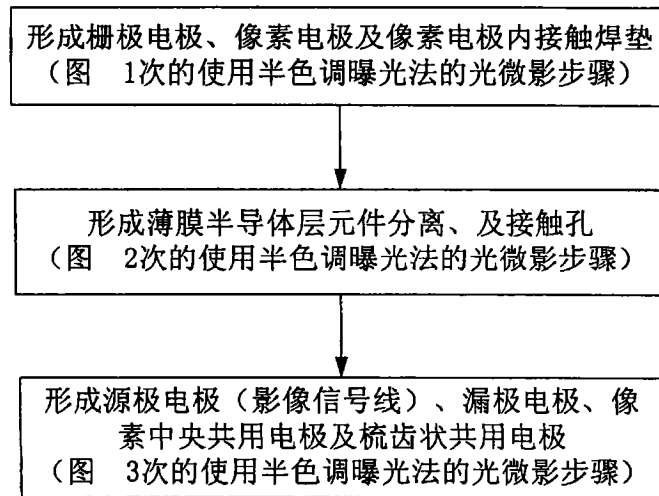


图 85

专利名称(译)	低成本大画面广视野角高速响应液晶显示装置		
公开(公告)号	<a href="#">CN101950102A</a>	公开(公告)日	2011-01-19
申请号	CN201010282111.8	申请日	2007-04-10
[标]申请(专利权)人(译)	三国电子有限会社		
申请(专利权)人(译)	三国电子有限会社		
当前申请(专利权)人(译)	三国电子有限会社		
[标]发明人	田中荣 鲛岛俊之		
发明人	田中荣 鲛岛俊之		
IPC分类号	G02F1/1343 G02F1/1333 H01L21/77 H01L27/02		
CPC分类号	G02F2001/136231 G02F2001/13712 G02F2001/136236 G02F2001/134372 G02F1/133707 G09G2310/0218 G09G3/3648 G02F1/134363 G09G2310/0283		
代理人(译)	寿宁 张华辉		
优先权	2006202563 2006-06-15 JP		
其他公开文献	CN101950102B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明是以3次的光微影步骤制造超大型广视野角超高速响应液晶显示装置。本发明是于使用半色调曝光技术形成栅极(Gate)电极、共享电极、像素电极及接触焊垫后，使用半色调曝光技术形成a-硅(Si)孤岛与接触孔。并使用普通曝光技术形成源极电极、漏极电极与配向控制电极。钝化层是使用遮蔽沉积(maskingdeposition)法，而以P-CVD法成膜，或是使用喷墨涂布法或喷涂法，通过在局部区域涂布保护层，可以3次光微影步骤制造超大型广视野角超高速响应液晶显示用TFT数组基板。

