



(12) 发明专利

(10) 授权公告号 CN 101930139 B

(45) 授权公告日 2015. 01. 07

(21) 申请号 200910150861. 7

JP 特开 2005-99855 A, 2005. 04. 14, 全文.

(22) 申请日 2009. 06. 25

US 2008/0143911 A1, 2008. 06. 19, 全文.

(73) 专利权人 群创光电股份有限公司

审查员 史敏峰

地址 中国台湾新竹科学工业园区

(72) 发明人 陈建宏 陈建诚 谢志勇

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 邱军

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/133 (2006. 01)

(56) 对比文件

CN 101097366 A, 2008. 01. 02, 全文.

EP 1624332 A1, 2006. 02. 08, 全文.

JP 特开 2002-268075 A, 2002. 09. 18, 全文.

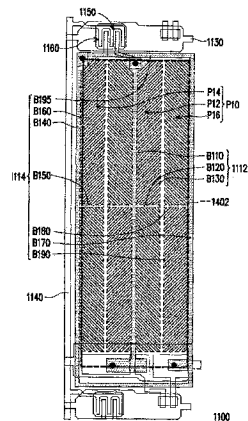
权利要求书2页 说明书6页 附图3页

(54) 发明名称

像素阵列基板、液晶显示装置及其驱动方法

(57) 摘要

本发明公开了一种像素阵列基板、液晶显示装置及其驱动方法。此像素阵列基板具有多个像素区、一黑矩阵、多个第一像素电极以及多个第二像素电极。各像素区分为三个子像素区。黑矩阵具有多个开口, 各开口暴露一个像素区。各第一像素电极配置于各像素区中位于两个子像素区之间的一个子像素区且呈米字形。各第二像素电极具有两个半米字形的部分与连接两个半米字形的部分的连接分支。两个半米字形的部分分别配置于各像素区中位于两侧的两个子像素区。半米字形的部分中平行于开口的边缘的主干与黑矩阵重叠。根据本发明, 可解决传统低色偏设计所造成的亮度下降、对比度下降以及画面具有条纹感的缺点。



1. 一种像素阵列基板,具有多个像素区、黑矩阵、多个第一像素电极以及多个第二像素电极,其中各该像素区分为第一子像素区、第二子像素区以及第三子像素区,该些第一子像素区位于该些第二子像素区与该些第三子像素区之间,该黑矩阵具有多个开口,该些开口其中之一暴露该些像素区其中之一,

各该像素区有一个第一像素电极和一个第二像素电极,其中该第一像素电极配置于所处该像素区的该第一子像素区,该第一像素电极具有第一主干、第二主干与多个第一分支,该第一主干与该第二主干实质上互相垂直而定义出四个象限,以该第二主干为基准而位于同一象限的该些第一分支的方位角相同,

各该第二像素电极具有第三主干、第四主干、多个第二分支、第五主干、第六主干、多个第三分支与连接分支,该第三主干与该第四主干实质上互相垂直,该第五主干与该第六主干实质上互相垂直,该连接分支连接该第三主干与该第五主干,该第三主干与该黑矩阵重叠而邻近所处该像素区中的该第二子像素区,该第五主干与该黑矩阵重叠而邻近所处该像素区中的该第三子像素区,该第四主干与该些第二分支位于所处该像素区中的该第二子像素区,位于该第四主干的同一侧的该些第二分支实质上互相平行,该第六主干与该些第三分支位于所处该像素区中的该第三子像素区,位于该第六主干的同一侧的该些第三分支实质上互相平行。

2. 如权利要求 1 所述的像素阵列基板,其中各该象限的该些第一分支的方位角依序为 45 度、135 度、225 度与 315 度,该些第四主干与该些第二分支的夹角为 45 度,该些第六主干与该些第三分支的夹角为 45 度。

3. 如权利要求 1 所述的像素阵列基板,其中各该像素区中,该第二子像素区与该第三子像素区的面积总和大于或等于该第一子像素区的面积。

4. 一种液晶显示装置,包括:

黑矩阵,具有多个开口;

像素阵列基板,具有多个像素区、黑矩阵、多个第一像素电极以及多个第二像素电极,其中各该像素区分为第一子像素区、第二子像素区以及第三子像素区,该些第一子像素区位于该些第二子像素区与该些第三子像素区之间,该些开口其中之一暴露该些像素区其中之一,

各该像素区有一个第一像素电极和一个第二像素电极,其中该第一像素电极配置于所处该像素区的该第一子像素区,该第一像素电极具有第一主干、第二主干与多个第一分支,该第一主干与该第二主干实质上互相垂直而定义出四个象限,以该第二主干为基准而位于同一象限的该些第一分支的方位角相同,

各该第二像素电极具有第三主干、第四主干、多个第二分支、第五主干、第六主干、多个第三分支与连接分支,该第三主干与该第四主干实质上互相垂直,该第五主干与该第六主干实质上互相垂直,该连接分支连接该第三主干与该第五主干,该第三主干与该黑矩阵重叠而邻近所处该像素区中的该第二子像素区,该第五主干与该黑矩阵重叠而邻近所处该像素区中的该第三子像素区,该第四主干与该些第二分支位于所处该像素区中的该第二子像素区,位于该第四主干的同一侧的该些第二分支实质上互相平行,该第六主干与该些第三分支位于所处该像素区中的该第三子像素区,位于该第六主干的同一侧的该些第三分支实质上互相平行;

对向基板,其中该黑矩阵配置于该像素阵列基板或该对向基板;以及液晶层,配置于该像素阵列基板与该对向基板之间。

5. 如权利要求 4 所述的液晶显示装置,其中各该象限的该些第一分支的方位角依序为 45 度、135 度、225 度与 315 度,该些第四主干与该些第二分支的夹角为 45 度,该些第六主干与该些第三分支的夹角为 45 度。

6. 如权利要求 4 所述的液晶显示装置,其中各该像素区中,该第二子像素区与该第三子像素区的面积总和大于或等于该第一子像素区的面积。

7. 如权利要求 4 所述的液晶显示装置,还包括多个彩色滤光膜,配置于该像素阵列基板或该对向基板,且位于该些像素区。

8. 如权利要求 4 所述的液晶显示装置,还包括背光模块,而该像素阵列基板与该对向基板配置于该背光模块上。

9. 一种液晶显示装置的驱动方法,用以驱动如权利要求 4 所述的液晶显示装置,该液晶显示装置的驱动方法包括输入不同大小的驱动电压于该第一像素电极与该第二像素电极,以产生不同大小的电场而驱动该液晶层。

10. 如权利要求 9 所述的液晶显示装置的驱动方法,其中受驱动的该液晶层在该第一子像素区的部分的透光率大于受驱动的该液晶层在该第二子像素区与该第三子像素区的部分的透光率。

像素阵列基板、液晶显示装置及其驱动方法

技术领域

[0001] 本发明涉及一种像素阵列基板、液晶显示装置及其驱动方法，且特别是涉及一种低色偏的像素阵列基板、液晶显示装置及其驱动方法。

背景技术

[0002] 目前，市场对于液晶显示装置的性能要求是朝向高对比 (high contrast ratio)、无灰阶反转 (no gray scale inversion)、色偏小 (low color shift)、亮度高 (high luminance)、高色彩丰富度、高色饱和度、快速反应与广视角等特性。目前能够达成广视角要求的技术包括了扭转向列型 (twisted nematic, TN) 液晶加上广视角膜 (wide viewing film)、共平面切换式 (in-plane switching, IPS) 液晶显示装置、边缘场切换式 (fringe field switching) 液晶显示装置与多域垂直配向 (multi-domain vertical alignment, MVA) 液晶显示装置等。

[0003] 图 1 为已知液晶显示装置的像素阵列基板的单一像素区的俯视图。请参照图 1，像素阵列基板 100 上配置有扫描线 110 与数据线 120，扫描线 110 与数据线 120 可定义一个像素区。单一像素区中，像素阵列基板 100 上配置有有源元件 130、有源元件 140、像素电极 150 以及像素电极 160。有源元件 130 与 140 电性连接扫描线 110 与数据线 120，且有源元件 130 与 140 分别电性连接像素电极 150 与 160，其中有源元件 130 与 140 可以是薄膜晶体管并用以控制数据线 120 和像素电极 130、140 之间是否电性相通。像素电极 150 与 160 都呈米字形，以使液晶分子朝四个主要方位角 (45 度、135 度、225 度、315 度) 倾倒而产生多域配向的效果，进而达成广视角的要求。另外，在驱动像素阵列基板 100 时，是输入不同大小的驱动电压于像素电极 150 与 160，以产生不同大小的电场而驱动液晶分子。如此，可使像素电极 150 与 160 上方的液晶分子的倾倒程度有些微差异，以改善大视角观看显示画面时可能存在的色偏与色饱和度不足的问题。

[0004] 然而，在液晶显示装置进行显示时，米字形的像素电极 150 与 160 的主干 152 与 162 处会产生暗纹，造成亮度与对比度的下降。此外，使像素电极 150 与 160 单纯地分别位于像素区的左右的设计，也会让使用者在观看液晶显示装置所显示的画面时容易察觉条纹 (Stripe) 状的图案。

发明内容

[0005] 本发明又提供一种像素阵列基板，可解决传统低色偏设计所造成的亮度下降、对比度下降以及画面具有条纹感的缺点。

[0006] 本发明提供一种液晶显示装置，可解决传统低色偏设计所造成的亮度下降、对比度下降以及画面具有条纹感的缺点。

[0007] 本发明另提供一种液晶显示装置的驱动方法，适于改善液晶显示装置的色偏问题。

[0008] 本发明的像素阵列基板具有多个像素区、黑矩阵、多个第一像素电极以及多个第

二像素电极。各像素区分为第一子像素区、第二子像素区以及第三子像素区，第一子像素区位于第二子像素区与第三子像素区之间。黑矩阵具有多个开口，各开口暴露一个像素区。各第一像素电极配置于一个第一子像素区且具有第一主干、第二主干与多个第一分支，第一主干与第二主干实质上互相垂直而定义出四个象限。以第二主干为基准，位于同一象限的第一分支的方位角相同。各第二像素电极具有第三主干、第四主干、多个第二分支、第五主干、第六主干、多个第三分支与连接分支。第三主干与第四主干实质上互相垂直，第五主干与第六主干实质上互相垂直。连接分支连接第三主干与第五主干。第三主干与黑矩阵重叠而邻近第二子像素区，第五主干与黑矩阵重叠而邻近第三子像素区。第四主干与第二分支位于第二子像素区，位于第四主干的同一侧的第二分支实质上互相平行。第六主干与第三分支位于第三子像素区，位于第六主干的同一侧的第三分支实质上互相平行。

[0009] 本发明的液晶显示装置包括黑矩阵、像素阵列基板、对向基板以及液晶层。黑矩阵具有多个开口。像素阵列基板具有多个像素区、黑矩阵、多个第一像素电极以及多个第二像素电极。各像素区分为第一子像素区、第二子像素区以及第三子像素区，第一子像素区位于第二子像素区与第三子像素区之间。黑矩阵配置于像素阵列基板或对向基板。液晶层配置于像素阵列基板与对向基板之间。

[0010] 在此像素阵列基板与液晶显示装置的一实施例中，各象限的第一分支的方位角依序为 45 度、135 度、225 度与 315 度，第四主干与第二分支的夹角为 45 度，第六主干与第三分支的夹角为 45 度。

[0011] 在此像素阵列基板与液晶显示装置的一实施例中，各像素区中，第二子像素区与第三像素区的面积总和大于或等于第一子像素区的面积。

[0012] 在此液晶显示装置的一实施例中，还包括多个彩色滤光膜，配置于像素阵列基板或对向基板，且位于像素区。

[0013] 在此液晶显示装置的一实施例中，还包括背光模块，而像素阵列基板与对向基板配置于背光模块上。

[0014] 本发明的液晶显示装置的驱动方法，用以驱动上述的液晶显示装置。此液晶显示装置的驱动方法包括输入不同大小的驱动电压于第一像素电极与第二像素电极，以产生不同大小的电场而驱动液晶层。

[0015] 在此液晶显示装置的驱动方法的一实施例中，受驱动的液晶层在第一子像素区的部分的透光率大于受驱动的液晶层在第二子像素区与第三子像素区的部分的透光率。

[0016] 综上所述，在本发明的像素阵列基板、液晶显示装置及其驱动方法中，可避免暗纹的产生而提升亮度与对比度，并具有优选的画面的细致度。

[0017] 为让本发明的上述和其特征和优点能更明显易懂，下文特举优选实施例，并配合所附图示，作详细说明如下。

附图说明

[0018] 图 1 为已知液晶显示装置的像素阵列基板的单一像素区的俯视图。

[0019] 图 2 为本发明一实施例的液晶显示装置的局部剖示图。

[0020] 图 3 为图 2 的液晶显示装置的像素阵列基板的单一像素区的俯视示意图。

[0021] 附图标记说明

[0022]	100 :像素阵列基板	110 :扫描线
[0023]	120 :数据线	130、140 :有源元件
[0024]	150、160 :像素电极	152、162 :主干
[0025]	1000 :液晶显示装置	1100 :像素阵列基板
[0026]	1110 :图案化电极层	1112、1114 :像素电极
[0027]	1120 :彩色滤光膜	1130 :扫描线
[0028]	1140 :数据线	1150、1160、1180 :有源元件
[0029]	1170 :共用配线	1200 :对向基板
[0030]	1210 :共用电极	1220、1190 :配向层
[0031]	1300 :液晶层	1306 :液晶稳定聚合物层
[0032]	1400 :黑矩阵	1402 :开口
[0033]	1500 :背光模块	1610、1620 :偏振片
[0034]	P10 :像素区	P12、P14、P16 :子像素区
[0035]	B110、B120、B140、B150、B170、B180 :主干	
[0036]	B130、B160、B190、B195 :分支	

具体实施方式

[0037] 图2为本发明一实施例的液晶显示装置的局部剖示图。请参照图2,本实施例的液晶显示装置1000包括一像素阵列基板1100、一对向基板1200、一液晶层1300与一黑矩阵1400。像素阵列基板1100具有多个像素区P10。黑矩阵1400具有多个开口1402,每个开口1402暴露一个像素区P10。液晶层1300配置于像素阵列基板1100与对向基板1200之间。本实施例的黑矩阵1400以配置于像素阵列基板1100上为例,但黑矩阵1400也可配置于对向基板1200上。若液晶显示装置1000采用透射式或半透射半反射式设计,则可还包括一背光模块1500以提供面光源,而像素阵列基板1100与对向基板1200配置于背光模块1500上。此外,本实施例的对向基板1200具有一共用电极1210与一配向层1220。配向层1220覆盖共用电极1210且靠近液晶层1300。相似地,像素阵列基板1100上也可配置配向层1190。另外,液晶显示装置1000可还包括多个彩色滤光膜1120,其分别位于各像素区P10。本实施例的彩色滤光膜1120是以配置于像素阵列基板1100且位于黑矩阵1400的开口1402为例,但彩色滤光膜1120也可配置于对向基板1200,且彩色滤光膜1120不限定需与黑矩阵1400位于同一基板上。

[0038] 本实施例的液晶层1300内可先均匀地掺杂有多个反应基单体(未绘示),这些反应基单体经由聚合处理后会形成液晶稳定聚合物层1306于像素阵列基板1100及/或对向基板1200的表面。液晶稳定聚合物层1306有助于增加配向层1220对于液晶层1300的液晶分子的锚定力,故可稳定液晶分子的倾角方向,并提升液晶分子的反应速度。由此,液晶显示装置1000可具有更高的透射率,并具有更快的反应速度以改善残影现象。

[0039] 当液晶稳定聚合物层1306在施加电压的情况下形成在配向层1220的表面时,会大致上顺着图案化电极层1110(稍后进一步说明)暗示的倾角方向而形成聚合结构。因此,当施加于液晶层1300的电场消失后,配向层1220上的液晶稳定聚合物层1306会快速将液晶分子拉回预定的方位,进而协助液晶层1300的液晶分子快速进行下一次的反应。如此一

来,即进一步缩短了液晶分子的反应时间,并更进一步改善残影现象。通过液晶稳定聚合物层 1306 的帮助可以较低的成本达成优选的配向效果,因此可降低整个液晶显示装置 1000 的制造成本。

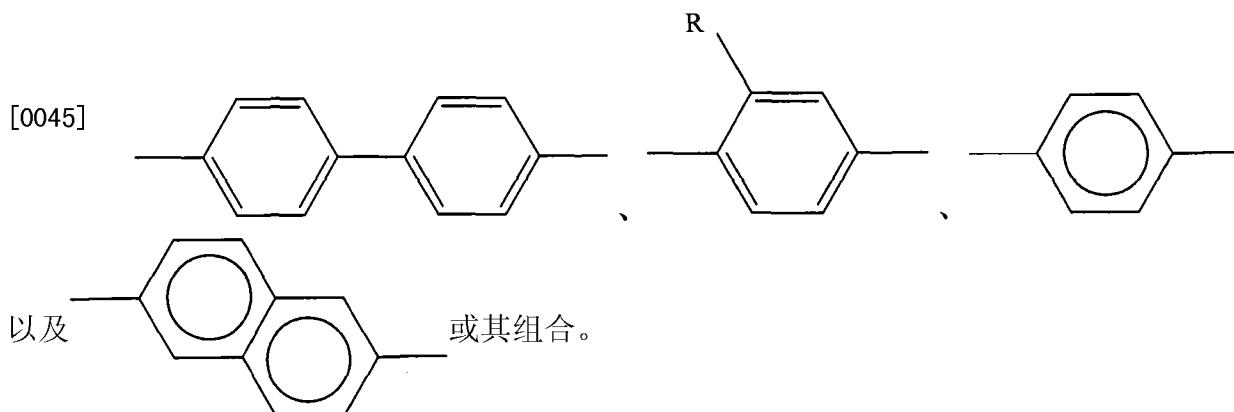
[0040] 在液晶稳定聚合物层 1306 的制造方法方面,可先将液晶层 1300 密封于像素阵列基板 1100 及对向基板 1200 之间,液晶层 1300 内散布有反应基单体。接着,经由图案化电极层 1110 与共用电极 1210 施加电场于液晶层 1300,以使液晶层 1300 的液晶分子依照所产生的电场而倾倒,同时利用照射紫外线、加热或其他适当方式使反应基单体聚合为液晶稳定聚合物层 1306。其中,聚合反应基单体的方式是依所使用的反应基单体的材料特性而定。如此一来,聚合后的反应基单体附近的液晶分子将保持在反应基单体聚合时的倾倒角度。

[0041] 本实施例中,液晶稳定聚合物层 1350 的反应基单体的材料如下:

[0042] $A_1-B_1-(B_2)_n-A_2$

[0043] 其中,n 为 0-2。 A_1 与 A_2 至少其中一个是反应性基团,且可以是丙烯酯基 (acrylate group)、甲基丙烯酯基 (methacrylate group)、环氧基 (epoxy group)、乙烯基 (vinyl group)、乙烯氧基 (vinyl oxy group)、乙烯苯氧基 (vinyl benzyloxy group)、烷基、烷氧基或其组合。

[0044] B_1 与 B_2 可以是



[0046] R 为苯环上的侧链取代基,可以是烷基、烷氧基或是含有苯环的基团。

[0047] A_1 与 B_1 、 B_1 与 B_2 以及 A_2 与 B_2 之间除了由单键连接之外亦可以由连接基团连接,可以是酯基 (ester group: $-COO-$; $-OCO-$)、氧基 (oxy group: $-O-$)、亚甲基 (methylene group: $-(CH_2)_m-$; $m = 1-11$) 或其组合。

[0048] 液晶显示装置 1000 例如还包括一偏振片 1610 与一偏振片 1620。偏振片 1610 配置于对向基板 1200 远离液晶层 1300 的表面上,亦即偏振片 1610 与液晶层 1300 分别位于对向基板 1200 的两个相对表面上。偏振片 1620 配置于像素阵列基板 1100 远离液晶层 1300 的表面,亦即偏振片 1620 与液晶层 1300 分别位于像素阵列基板 1100 的两个相对表面上。偏振片 1610 与偏振片 1620 例如都是线偏振片,且配置方式是让两者的透射轴互相正交。或者,偏振片 1610 与偏振片 1620 也可以都是圆偏振片。

[0049] 图 3 为图 2 的液晶显示装置的像素阵列基板的单一像素区的俯视示意图。请参照图 3,像素阵列基板 1100 的每个像素区 P10 分为三个子像素区 P12、P14 与 P16。图 3 中未绘示图 2 的黑矩阵 1400,而仅以虚线标示黑矩阵 1400 的一个开口 1402 位置,开口 1402 暴

露一个像素区 P10, 亦即黑矩阵 1400 盖开口 1402 之外的区域。像素阵列基板 1100 还具有多个像素电极 1112 与多个像素电极 1114, 但每个像素区 P10 只有一个像素电极 1112 与一个像素电极 1114。这些像素电极 1112 与 1114 就构成图 2 的图案化电极层 1110, 亦即这些像素电极 1112 与 1114 可由同一膜层的导电材料经图案化而成, 但本发明不限于此。

[0050] 每个像素电极 1112 配置于一个子像素区 P12, 且具有一个主干 B110、一个主干 B120 与多个分支 B130。主干 B110 与主干 B120 实质上互相垂直而定义出四个象限。以主干 B120 为基准, 位于同一象限的分支 B130 的方位角相同。举例而言, 各象限的分支 B130 的方位角依序为 45 度、135 度、225 度与 315 度, 但不限于此。换言之, 每个像素电极 1112 的图案大致呈米字形。

[0051] 每个像素电极 1114 具有一个主干 B140、一个主干 B150、多个分支 B160、一个主干 B170、一个主干 B180、多个分支 B190 与一个分支 B195。主干 B140 与主干 B150 实质上互相垂直, 主干 B170 与主干 B180 实质上互相垂直, 分支 B195 连接主干 B140 与主干 B170。本实施例中, 主干 B110、B140 与 B170 互相平行。主干 B140 与黑矩阵 1400 (标示于图 2) 重叠而邻近子像素区 P14, 主干 B170 与黑矩阵 1400 重叠而邻近子像素区 P16。亦即是, 每个主干 B140 与 B170 位于开口 1402 旁, 且每个主干 B140 与 B170 的至少一部分或全部与黑矩阵 1400 重叠。主干 B150 与 B160 位于子像素区 P14。位于主干 B150 的同一侧的分支 B160 实质上互相平行。主干 B180 与 B190 位于子像素区 P16。位于主干 B180 的同一侧的分支 B190 实质上互相平行。举例而言, 主干 B150 与 B160 的夹角为 45 度, 主干 B180 与 B190 的夹角为 45 度, 但不限于此。换言之, 主干 B140、B150 与 B160 大致构成如半米字形的图案, 主干 B170、B180 与 B190 也大致构成如半米字形的图案。

[0052] 请参照图 2 与图 3, 由于像素电极 1114 的每个主干 B140 与 B170 都与黑矩阵 1400 重叠, 因此液晶显示装置 1000 在显示画面时, 产生于主干 B140 与 B170 处的暗纹会被黑矩阵 1400 所覆盖, 进而提升显示画面的亮度与对比度。

[0053] 在驱动液晶显示装置 1000 时, 输入不同大小的驱动电压于像素电极 1112 与 1114, 以产生不同大小的电场而驱动液晶层 1300。具体而言, 同一个像素区 P10 的像素电极 1112 与 1114 在第一个时序中是输入相同的驱动电压, 在下一个时序中像素电极 1114 的驱动电压会被调整而与像素电极 1112 的驱动电压存在些微差异, 而像素电极 1112 与 1114 以不同的驱动电压驱动液晶分子显示同一个原始图像信号。因此, 同一像素区 P10 的像素电极 1112 与 1114 上方的液晶层 1300 的液晶分子在被驱动后的倾倒程度会有些微差异。因此, 使用者在单一视角观看显示画面时, 单一像素区 P10 内像素电极 1112 所对应区域的透光率会与像素电极 1114 所对应区域的透光率存在些微差异, 此差异有助于解决可能存在的色偏与色饱和度不足的问题。而且, 由于像素电极 1114 所对应的区域 (即子像素区 P14 与 P16) 包围像素电极 1112 所对应区域 (即子像素区 P12), 因此可增进液晶显示装置 1000 所显示的画面的细致度。

[0054] 此外, 在每个像素区 P10 中, 可设计让子像素区 P14 与 P16 的面积总和大于或等于子像素区 P12 的面积。另外, 还可调整驱动电压而使受驱动的液晶层 1300 在子像素区 P 的部分的透光率大于受驱动的液晶层在第二子像素区的部分的透光率。亦即是, 在驱动液晶显示装置 1000 显示画面时, 每个像素区 P10 中, 子像素区 P14 与 P16 所显示的亮度会小于子像素区 P12 所显示的亮度。当然, 亮区与暗区的分配方式以及面积比例也可不同于上述方

式。再者,单一像素区 P10 内,输入于像素电极 1112 与 1114 的驱动电压以相同极性为佳,但不限于此。应注意的是,本实施例的设计是以让同一个像素区 P10 的像素电极 1112 与 1114 的驱动电压在相邻两个时序中产生些微差异,但在其它实施例中也可直接在同一时序中直接输入不同的驱动电压于同一个像素区的两个像素电极。

[0055] 请再参照图 3,像素阵列基板 1100 可更具有多条扫描线 1130、多条数据线 1140 及多个有源元件 1150 与 1160,图 3 中仅绘示两条扫描线 1130、一条数据线 1140、一个有源元件 1150 与一个有源元件 1160。扫描线 1130 与数据线 1140 相交而大致定义出像素区 P10。像素阵列基板 1100 上更配置有共用配线 1170。有源元件 1150 与 1160 分别电性连接像素电极 1112 与 1114。此外,像素阵列基板 1100 还可包括有源元件 1180,有源元件 1180 电性连接像素电极 1114。每个像素电极 1114 所电性连接的有源元件 1150 与 1180 分别由两条扫描线 1130 驱动。因此,在第一个时序中,扫描线 1130 开启与同一像素区 P10 的像素电极 1112 与 1114 相连的有源元件 1150 与 1160,而相同的电压信号则由数据线 1140 写入这两个像素电极 1112 与 1114。在下个时序中,下一条扫描线 1130 开启与像素电极 1114 相连的有源元件 1180,使得前一时序中与像素电极 1112 写入相同电压信号的像素电极 1114 的电压发生压降,进而使此一时序中驱动单一像素区 P10 内的像素电极 1112 与 1114 的电压产生些微差异。在此所述使驱动像素电极 1112 与 1114 的电压产生些微差异的结构与方法仅为举例说明,但本发明不限于此。

[0056] 综上所述,在本发明的像素阵列基板、液晶显示装置及其驱动方法中,由于两侧的半米字形像素电极会造成暗纹的部分与黑矩阵重叠,因此可避免暗纹的产生而提升亮度与对比度。此外,由一个像素电极的两个半米字形的部分包围另一个米字形的像素电极的设计,可增进画面的细致度。

[0057] 虽然本发明已以优选实施例披露如上,然其并非用以限定本发明,任何所属技术领域普通技术人员,在不脱离本发明的精神和范围内,当可作些许的更动与润饰,因此本发明的保护范围当视所附的权利要求所界定者为准。

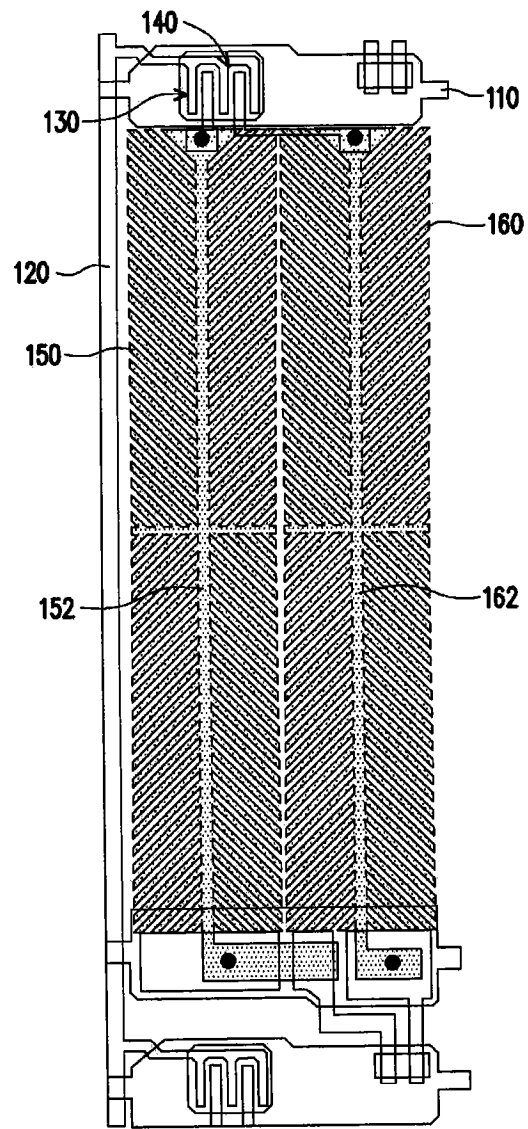


图 1

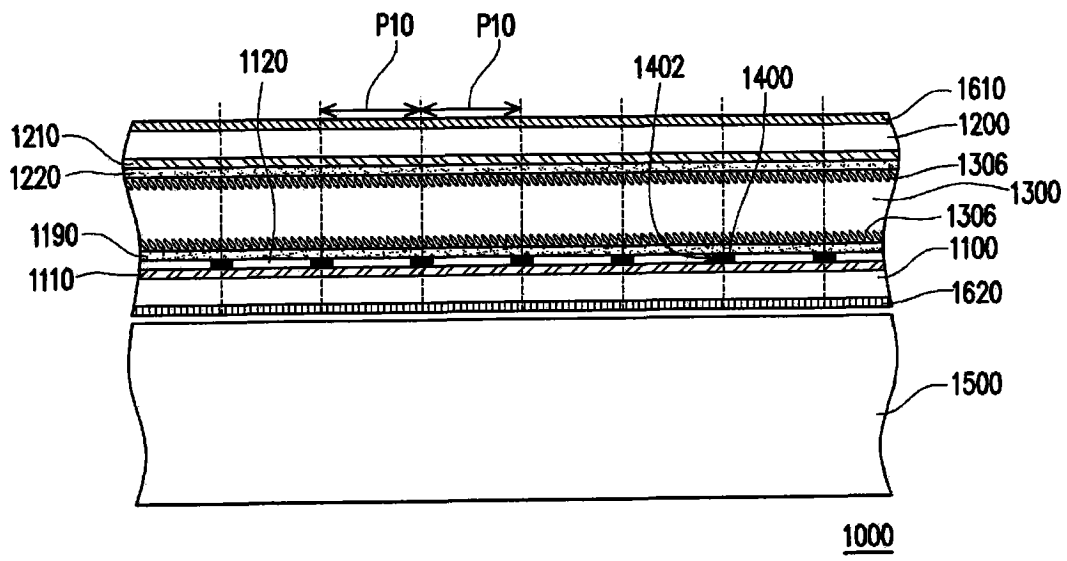


图 2

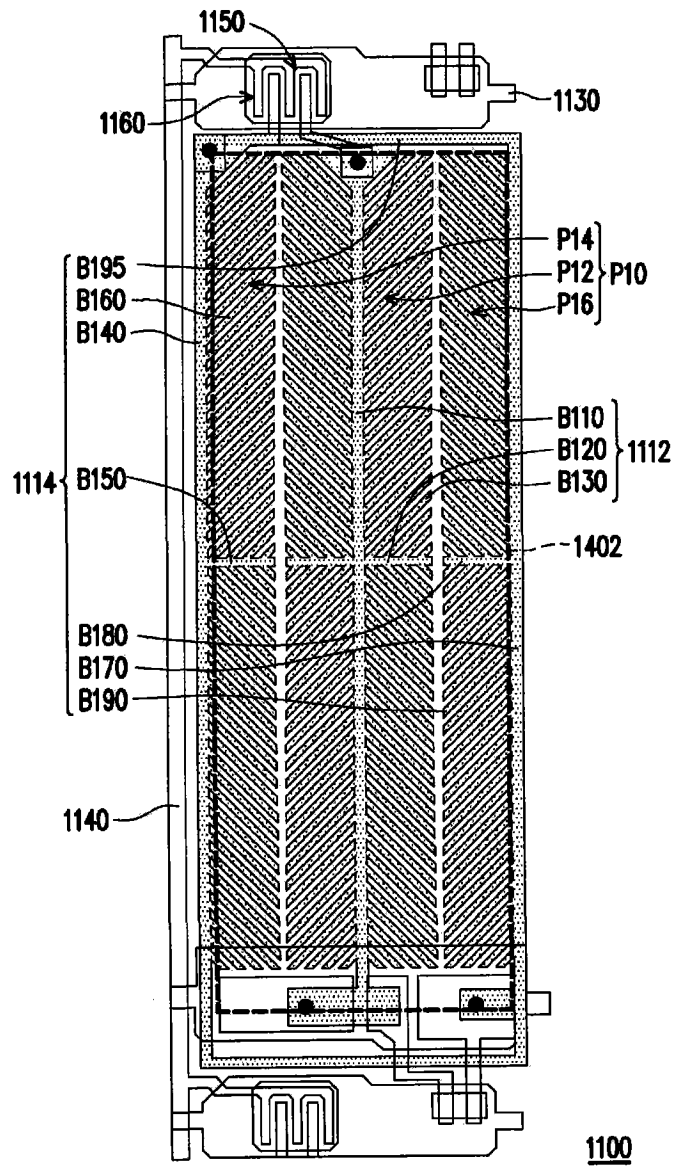


图 3

专利名称(译)	像素阵列基板、液晶显示装置及其驱动方法		
公开(公告)号	CN101930139B	公开(公告)日	2015-01-07
申请号	CN200910150861.7	申请日	2009-06-25
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股份有限公司		
当前申请(专利权)人(译)	群创光电股份有限公司		
[标]发明人	陈建宏 陈建诚 谢志勇		
发明人	陈建宏 陈建诚 谢志勇		
IPC分类号	G02F1/1362 G02F1/133		
代理人(译)	邱军		
其他公开文献	CN101930139A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素阵列基板、液晶显示装置及其驱动方法。此像素阵列基板具有多个像素区、一黑矩阵、多个第一像素电极以及多个第二像素电极。各像素区分为三个子像素区。黑矩阵具有多个开口，各开口暴露一个像素区。各第一像素电极配置于各像素区中位于两个子像素区之间的一个子像素区且呈米字形。各第二像素电极具有两个半米字形的部分与连接两个半米字形的部分的连接分支。两个半米字形的部分分别配置于各像素区中位于两侧的两个子像素区。半米字形的部分中平行于开口的边缘的主干与黑矩阵重叠。根据本发明，可解决传统低色偏设计所造成的亮度下降、对比度下降以及画面具有条纹感的缺点。

