



(12) 发明专利申请

(10) 申请公布号 CN 101840099 A

(43) 申请公布日 2010. 09. 22

(21) 申请号 200910080091. 3

(22) 申请日 2009. 03. 18

(71) 申请人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中
路 8 号

(72) 发明人 王延峰

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1335 (2006. 01)

G02F 1/1333 (2006. 01)

G03F 7/00 (2006. 01)

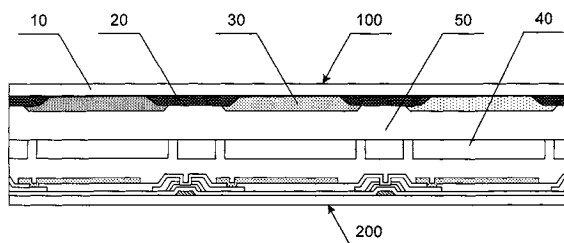
权利要求书 1 页 说明书 5 页 附图 5 页

(54) 发明名称

液晶面板及其制造方法

(57) 摘要

本发明公开了一种液晶面板及其制造方法。该液晶面板包括彩膜基板、阵列基板以及夹设在彩膜基板和阵列基板之间的液晶分子层, 其中彩膜基板包括形成在基板上的黑矩阵、彩色树脂、保护层和公共电极, 公共电极上形成有用于减缓杂质离子移动速率以改善残像的截断图形。该彩膜基板的制造方法包括: 步骤 1、在基板上形成包括黑矩阵和彩色树脂的图形; 步骤 2、在完成步骤 1 的基板上形成保护层的图形; 步骤 3、在完成步骤 2 的基板上形成包括公共电极的图形, 公共电极上形成有用于减缓杂质离子移动速率以改善残像的截断图形。本发明提供的液晶面板及其制造方法大大减弱了残像的现象, 提高了液晶面板的显示效果。



1. 一种液晶面板,包括彩膜基板、阵列基板以及夹设在所述彩膜基板和阵列基板之间的液晶分子层,所述彩膜基板包括形成在基板上的黑矩阵、彩色树脂、保护层和公共电极,其特征在于,所述公共电极上形成有用于减缓杂质离子移动速率以改善残像的截断图形。

2. 根据权利要求1所述的液晶面板,其特征在于,所述截断图形位于与所述阵列基板上数据线的位置相对应的位置。

3. 根据权利要求1或2所述的液晶面板,其特征在于,所述截断图形为闭合的环形槽。

4. 根据权利要求3所述的液晶面板,其特征在于,所述环形槽的槽宽为 $4\mu\text{m} \sim 5\mu\text{m}$,所述环形槽的总宽度为 $10\mu\text{m} \sim 12\mu\text{m}$ 。

5. 根据权利要求1或2所述的液晶面板,其特征在于,所述截断图形为凹孔。

6. 根据权利要求5所述的液晶面板,其特征在于,所述凹孔的宽度为 $8\mu\text{m} \sim 10\mu\text{m}$ 。

7. 一种液晶面板的制造方法,该液晶面板包括彩膜基板、阵列基板以及夹设在所述彩膜基板和阵列基板之间的液晶分子层,所述液晶面板的制造方法包括彩膜基板的制作方法和阵列基板的制造方法,其特征在于,所述彩膜基板的制作方法包括:

步骤1、在基板上形成包括黑矩阵和彩色树脂的图形;

步骤2、在完成所述步骤1的基板上形成保护层的图形;

步骤3、在完成所述步骤2的基板上形成包括公共电极的图形,所述公共电极上形成有用于减缓杂质离子移动速率以改善残像的截断图形。

8. 根据权利要求7所述的液晶面板的制造方法,其特征在于,所述截断图形位于与阵列基板上数据线的位置相对应的位置。

9. 根据权利要求7或8所述的液晶面板的制造方法,其特征在于,所述截断图形为闭合的环形槽或凹孔。

10. 根据权利要求7所述的液晶面板的制造方法,其特征在于,所述步骤3包括:

步骤31、在完成所述步骤2的基板上沉积一层透明导电薄膜;

步骤32、在所述透明导电薄膜上涂覆一层光刻胶;

步骤33、采用掩模板对所述光刻胶进行曝光,使光刻胶形成完全保留区域和完全去除区域,所述完全去除区域对应于所述截断图形所在区域,所述完全保留区域对应于所述截断图形以外区域;

步骤34、在对所述光刻胶进行曝光后,进行显影处理,所述完全保留区域的光刻胶没有变化,所述完全去除区域的光刻胶被去除;

步骤35、采用刻蚀工艺将完全去除区域的所述透明导电薄膜刻蚀掉,形成具有截断图形的公共电极图形;

步骤36、剥离剩余的光刻胶。

液晶面板及其制造方法

技术领域

[0001] 本发明涉及一种液晶显示领域,特别是一种液晶面板及其制造方法。

背景技术

[0002] 液晶面板包括阵列基板、彩膜基板以及夹设在彩膜基板和阵列基板之间的液晶分子层。阵列基板包括栅线、数据线、像素电极和薄膜晶体管,相互垂直的栅线和数据线定义了像素区域,薄膜晶体管和像素电极形成在像素区域内,栅线用于向薄膜晶体管提供开启信号,数据线用于向像素电极提供数据信号,通过控制液晶的偏转程度实现灰度显示。彩膜基板(也称彩色滤光片,Color Filter)包括黑矩阵、彩色树脂、保护层和公共电极,彩色树脂包括红色、蓝色和绿色三色树脂,彩膜基板上设置黑矩阵的主要目的是隔离彩色树脂,同时遮挡漏光区域的光线。

[0003] LCD 经过长时间使用后,每个像素对应的数据线和彩色树脂下方的公共电极上的电压形成电场,当公共电极上的电压调整好后将固定不变。高灰阶像素对应的数据线与公共电极上的电压形成的电场要大于低灰阶像素对应的数据线与公共电极上的电压形成的电场。当高灰阶像素区域和低灰阶像素区域相邻时,低灰阶像素区域的离子会向高灰阶像素区域移动,导致高灰阶像素区域和低灰阶像素区域的相邻部分聚集大量的杂质离子。当高灰阶像素区域和低灰阶像素区域同时恢复为同一灰阶时,由于它们之间聚集的杂质离子不能很快移动,杂质离子所在的区域产生的电场会对液晶分子的偏转产生影响,从而产生不正常的亮度显示,于是就产生了残像。即在图像转换时,有上一幅图像的影像残留的问题,使显示效果大打折扣。

发明内容

[0004] 本发明的目的是提供一种液晶面板及其制造方法,可以改进液晶部分的电场变化,有效地减弱残像现象。

[0005] 为实现上述目的,本发明提供了一种液晶面板,包括彩膜基板、阵列基板以及夹设在所述彩膜基板和阵列基板之间的液晶分子层,所述彩膜基板包括形成在基板上的黑矩阵、彩色树脂、保护层和公共电极,所述公共电极上形成有用于减缓杂质离子移动速率以改善残像的截断图形。

[0006] 所述截断图形位于与所述阵列基板上数据线的位置相对应的位置。所述截断图形为闭合的环形槽,该环形槽的槽宽为 $4\mu\text{m} \sim 5\mu\text{m}$,环形槽的总宽度为 $10\mu\text{m} \sim 12\mu\text{m}$ 。所述截断图形为凹孔,该凹孔的宽度为 $8\mu\text{m} \sim 10\mu\text{m}$ 。

[0007] 为实现上述目的,本发明提供了一种液晶面板的制造方法,该液晶面板包括彩膜基板、阵列基板以及夹设在所述彩膜基板和阵列基板之间的液晶分子层,所述液晶面板的制造方法包括彩膜基板的制作方法和阵列基板的制造方法,所述彩膜基板的制作方法包括:

[0008] 步骤 1、在基板上形成包括黑矩阵和彩色树脂的图形;

[0009] 步骤 2、在完成所述步骤 1 的基板上形成保护层的图形;

[0010] 步骤 3、在完成所述步骤 2 的基板上形成包括公共电极的图形,所述公共电极上形成有助于减缓杂质离子移动速率以改善残像的截断图形。

[0011] 其中所述截断图形位于与阵列基板上数据线的位置相对应的位置。所述截断图形为闭合的环形槽或凹孔。

[0012] 步骤 3 具体包括:步骤 31、在完成所述步骤 2 的基板上沉积一层透明导电薄膜;步骤 32、在所述透明导电薄膜上涂覆一层光刻胶;步骤 33、采用掩模板对所述光刻胶进行曝光,使光刻胶形成完全保留区域和完全去除区域,所述完全去除区域对应于所述截断图形所在区域,所述完全保留区域对应于所述截断图形以外区域;步骤 34、在对所述光刻胶进行曝光后,进行显影处理,所述完全保留区域的光刻胶没有变化,所述完全去除区域的光刻胶被去除;步骤 35、采用刻蚀工艺将完全去除区域的所述透明导电薄膜刻蚀掉,形成具有截断图形的公共电极图形;步骤 36、剥离剩余的光刻胶。

[0013] 由上述技术方案可知,本发明采用的技术方案为将彩膜基板上的可以用于改善残像的公共电极的区域单独隔开或全部刻蚀,形成截断图形,其中截断图形位于液晶显示面板形成的各个像素区域之间,与该液晶显示面板的阵列基板上的数据线处对应的位置;本发明提供的液晶面板及其制造方法使得数据线和彩色树脂下方的公共电极上的电压不能形成电场,从而改进了液晶部分的杂质离子在高灰阶像素区域和低灰阶像素区域相邻的情况下的电场变化,从而大大减弱了残像的现象,提高了液晶面板的显示效果。

附图说明

[0014] 图 1A 为本发明液晶面板的彩膜基板第一实施例的结构示意图;

[0015] 图 1B 为本发明液晶面板的彩膜基板第一实施例的公共电极的平面示意图;

[0016] 图 2 为本发明液晶面板的彩膜基板第一实施例形成黑矩阵图形后的示意图;

[0017] 图 3 为本发明液晶面板的彩膜基板第一实施例形成彩色树脂图形后的示意图;

[0018] 图 4 为本发明液晶面板的彩膜基板第一实施例形成保护层后的示意图;

[0019] 图 5 为本发明液晶面板的彩膜基板第一实施例形成公共电极图形后的示意图;

[0020] 图 6 为本发明液晶面板的彩膜基板第一实施例在公共电极上形成截断图形的示意图;

[0021] 图 7A 为本发明液晶面板的彩膜基板第二实施例的结构示意图;

[0022] 图 7B 为本发明液晶面板的彩膜基板第二实施例的公共电极的平面示意图;

[0023] 图 8 为本发明液晶面板的示意图;

[0024] 图 9 为本发明液晶面板的彩膜基板制造方法流程图;

[0025] 图 10 为本发明形成截断图形的流程图。

[0026] 附图标记说明:

[0027] 10- 基板; 20- 黑矩阵; 30- 彩色树脂;

[0028] 40- 公共电极; 41- 环形槽; 42- 凹孔;

[0029] 50- 保护层; 100- 彩膜基板; 200- 阵列基板。

具体实施方式

[0030] 下面通过附图和实施例,对本发明的技术方案做进一步的详细描述。

[0031] 本发明的液晶面板为了将与阵列基板上的数据线对应的所述彩膜基板上的公共电极的区域隔离开,在彩膜基板的公共电极上刻蚀出截断图形,以便将数据线上方对应的公共电极隔离,使得数据线和彩色树脂下方的公共电极上的电压不能形成电场,从而改进了液晶部分的杂质离子在高灰阶像素区域和低灰阶像素区域相邻的情况下的电场变化,从而大大减弱了残像的现象,提高了液晶面板的显示效果。

[0032] 图 1A 为本发明液晶面板的彩膜基板的第一实施例的结构示意图。如图 1A 所示,本实施例的液晶面板包括彩膜基板、阵列基板以及夹设在所述彩膜基板和阵列基板之间的液晶分子层,其中彩膜基板包括基板 10、黑矩阵 20、彩色树脂 30、公共电极 40 和保护层 50,其中,黑矩阵 20 和彩色树脂 30 形成在基板 10 上,彩色树脂 30 包括三种颜色:红色树脂、蓝色树脂和绿色树脂,三种颜色的彩色树脂 30 依次形成在黑矩阵 20 之间;保护层 50 形成在黑矩阵 20 和彩色树脂 30 上并覆盖整个基板 10;公共电极 40 形成在保护层 50 上并覆盖整个基板 10,然后在公共电极 40 上刻蚀出截断图形,本实施例中的截断图形为闭合的环形槽 41。图 1B 为本发明液晶面板的彩膜基板第一实施例的公共电极的平面示意图。如图 1B 所示,为图 1A 的俯视图,环形槽 41 隔开的公共电极 40 的区域即为用于减缓杂质离子移动速率以改善残像的区域,位于与阵列基板上的数据线的位位置相对应的位置。该液晶面板制造工艺中,数据线一般在 $9\mu\text{m}$ 左右,黑矩阵一般在十几 μm 到几十 μm ,现有的刻蚀最小精度可以到 $4\mu\text{m}$,因此该环形槽 41 的槽宽 d 可以在 $4\mu\text{m} \sim 6\mu\text{m}$,环形槽的总宽度 $D1$ 可以在 $10\mu\text{m} \sim 12\mu\text{m}$ 。

[0033] 本实施例中,无论数据线上的信号电压为多少,每个像素周边的数据线上方的电场都很弱,减缓了高灰阶像素区域和低灰阶像素区域相邻时杂质离子移动的速率,从而减弱了杂质离子对液晶分子两端电场的影响,大大改善了残像的现象。同时由于彩膜基板上刻蚀的公共电极的部分可以很少,即呈环形的环形槽 41 的宽度很窄,所以也不会影响透光率和公共电极上的电压。

[0034] 下面通过本实施例的液晶面板的彩膜基板的制备过程进一步说明本实施例的技术方案。

[0035] 图 2 为本发明液晶面板的彩膜基板第一实施例形成黑矩阵图形后的示意图。首先在基板(如玻璃基板或石英基板)10 上沉积一层黑矩阵材料层,黑矩阵材料层可以采用遮光性较强的金属或树脂,之后形成以阵列方式排列的黑矩阵 20,如图 2 所示。形成黑矩阵图形过程中,如果黑矩阵材料层采用树脂材料,其过程具体为:首先采用等离子体增强化学气相沉积(简称 PECVD)方法沉积一层树脂材料层,然后采用普通掩模板对树脂材料层进行曝光,使树脂材料层形成完全保留区域和完全去除区域,显影处理后,完全去除区域的树脂材料层被完全去除,完全保留区域的树脂材料层全部保留,烘烤处理后形成黑矩阵 20。如果黑矩阵材料层采用金属材料,其过程具体为:首先采用磁控溅射或热蒸发的方法沉积一层金属材料层,然后在金属材料层上涂覆一层光刻胶,采用普通掩模板对光刻胶进行曝光,使光刻胶形成完全保留区域和完全去除区域,显影处理后,完全去除区域的光刻胶被完全去除,完全保留区域的光刻胶全部保留,通过刻蚀工艺刻蚀掉完全去除区域的金属材料层,剥离剩余的光刻胶后形成黑矩阵 20。

[0036] 图 3 为本发明液晶面板的彩膜基板第一实施例形成彩色树脂图形后的示意图。在完成上述图形的基板 10 上,首先涂覆一层红色树脂材料层,之后采用普通掩模板对红色树

脂材料层进行曝光,使红色树脂材料层形成完全保留区域和完全去除区域,显影处理后,完全去除区域的红色树脂材料层被完全去除,完全保留区域的红色树脂材料层全部保留,烘烤处理后形成红色树脂图形。采用相同的方法,依次形成蓝色树脂图形和绿色树脂图形,并由红色树脂图形、蓝色树脂图形和绿色树脂图形组成彩色树脂 30,彩色树脂 30 位于相邻的黑矩阵 20 之间,如图 3 所示。实际应用中,形成三种颜色的树脂图形可以采用任意次序。

[0037] 另外,图 2 形成黑矩阵图形的过程和图 2 形成彩色树脂的过程的先后顺序是可以互换的。

[0038] 图 4 为本发明液晶面板的彩膜基板第一实施例形成保护层后的示意图。如图 4 所示,在完成上述图形的基板 10 上,涂覆一层厚度为 $1.5\mu\text{m} \sim 2.5\mu\text{m}$ 的保护层 50,形成表面平整的表面。

[0039] 图 5 为本发明液晶面板的彩膜基板第一实施例形成公共电极图形后的示意图。在完成上述图形的基板 10 上,采用磁控溅射或热蒸发的方法沉积一层厚度为 $1000\text{\AA} \sim 1500\text{\AA}$ 的透明导电薄膜,透明导电薄膜可以采用氧化铟锡 (ITO)、氧化铟锌 (IZO) 或氧化铝锌等材料,也可以采用其它金属及金属氧化物。

[0040] 图 6 为本发明液晶面板的彩膜基板第一实施例在公共电极上形成截断图形的示意图。在完成上述图形的基板 10 上,在透明导电薄膜上涂覆一层光刻胶,采用掩模板对光刻胶进行曝光,使光刻胶形成完全保留区域和完全去除区域,完全去除区域对应于环形槽图形所在区域,完全保留区域对应于环形槽图形以外区域,显影处理后,完全保留区域的光刻胶没有变化,完全去除区域的光刻胶被去除,采用刻蚀工艺将完全去除区域的透明导电薄膜刻蚀掉,剥离剩余的光刻胶后形成具有环形槽 41 的截断图形的公共电极 40,作为截断图形的环形槽 41 用于减缓杂质离子移动速率以改善残像,其位置与阵列基板上数据线的位置相对应,如图 6 所示。完成本实施例彩膜基板的制备,如图 1A 所示。实际应用中,可以通过调整掩模板上的完全去除区域大小来调整环形槽 41 的宽度。

[0041] 另外,该环形槽 41 的形状可以为矩形环形槽、椭圆环形槽或是多个矩形或椭圆环形槽的组合等。

[0042] 图 7A 为本发明液晶面板的彩膜基板第二实施例的结构示意图,是前述第一实施例的一种结构变形。如图 7A 所示,本实施例的液晶面板包括彩膜基板、阵列基板以及夹设在所述彩膜基板和阵列基板之间的液晶分子层,其中彩膜基板包括基板 10、黑矩阵 20、彩色树脂 30、保护层 50 和公共电极 40,其中,黑矩阵 20、彩色树脂 30 和保护层 50 的结构与前述第一实施例相同,不同之处在于,本实施例的截断图形为凹孔 42,该凹孔 42 的形状可以为矩形、圆形或椭圆等形状,位于与阵列基板上数据线的位置相对应的位置。图 7B 为本发明液晶面板的彩膜基板第二实施例的公共电极的平面示意图,如图 7B 中所示,该凹孔 42 的宽度 D2 可以等于数据线的宽度,或在 $8\mu\text{m} \sim 10\mu\text{m}$ 的范围内。此外,本实施例彩膜基板的制备过程与前述第一实施例基本相同,只是在公共电极 40 上形成截断图形的图形不同,在此不再赘述。

[0043] 图 8 为本发明液晶面板的结构示意图。本发明液晶面板包括彩膜基板 100、阵列基板 200 以及夹设在彩膜基板 100 和阵列基板 200 之间的液晶分子层,其中彩膜基板 100 采用本发明上述的液晶面板的彩膜基板的结构,阵列基板 200 采用现有技术的结构形式。由于彩膜基板 100 的公共电极上设置有截断图形,本实施例中的截断图形可以为闭合的环形

槽,且截断图形的位置与阵列基板上数据线的位置相对应,因此工作时,无论阵列基板 200 上的数据线上的信号电压为多少,与阵列基板数据线位置相对应的公共电极的电场都很弱,减缓了高灰阶像素区域和低灰阶像素区域相邻时杂质离子移动的速率,从而减弱了杂质离子对液晶分子两端电场的影响,大大改善了残像的现象。

[0044] 图 9 为本发明液晶面板的彩膜基板制造方法的流程图。该液晶面板包括彩膜基板、阵列基板以及夹设在彩膜基板和阵列基板之间的液晶分子层,液晶面板的制造方法包括彩膜基板的制作方法和阵列基板的制造方法,其中如图 9 所示,彩膜基板的制造方法包括:

[0045] 步骤 1、在基板上形成包括黑矩阵和彩色树脂的图形;

[0046] 步骤 2、在完成步骤 1 的基板上形成保护层的图形;

[0047] 步骤 3、在完成步骤 3 的基板上形成包括公共电极的图形,该公共电极上形成有助于减缓杂质离子移动速率以改善残像的截断图形。

[0048] 该截断图形位于与阵列基板上数据线的位置相对应的位置,且该截断图形为闭合的环形槽或凹孔。

[0049] 本实施例提供的液晶面板的制造方法,通过在公共电极上形成截断图形,无论阵列基板上的数据线上的信号电压为多少,每个像素周边的数据线上方的电场都很弱,减缓了高灰阶像素区域和低灰阶像素区域相邻时杂质离子移动的速率,从而减弱了杂质离子对液晶分子两端电场的影响,大大改善了残像的现象。

[0050] 图 10 为本发明形成截断图形的流程图,在图 9 所示技术方案中,所述步骤 3 包括:

[0051] 步骤 31、在完成上述步骤 2 后,在基板上沉积一层透明导电薄膜;

[0052] 步骤 32、在透明导电薄膜上涂覆一层光刻胶;

[0053] 步骤 33、采用掩模板对光刻胶进行曝光,使光刻胶形成完全保留区域和完全去除区域,完全去除区域对应于截断图形所在区域,完全保留区域对应于截断图形以外区域;

[0054] 步骤 34、在对光刻胶进行曝光后,进行显影处理,完全保留区域的光刻胶没有变化,完全去除区域的光刻胶被去除;

[0055] 步骤 35、采用刻蚀工艺将完全去除区域的透明导电薄膜刻蚀掉,形成具有截断图形的公共电极图形;

[0056] 步骤 36、剥离剩余的光刻胶。

[0057] 本实施例提供的液晶面板的制造方法,通过在公共电极上形成截断图形,无论阵列基板上的数据线上的信号电压为多少,每个像素周边的数据线上方的电场都很弱,减缓了高灰阶像素区域和低灰阶像素区域相邻时杂质离子移动的速率,从而减弱了杂质离子对液晶分子两端电场的影响,大大改善了残像的现象。

[0058] 最后应说明的是:以上实施例仅用以说明本发明的技术方案而非限制,尽管参照较佳实施例对本发明进行了详细说明,本领域的普通技术人员应当理解,可以对本发明的技术方案进行修改或者等同替换,而不脱离本发明技术方案的精神和范围。

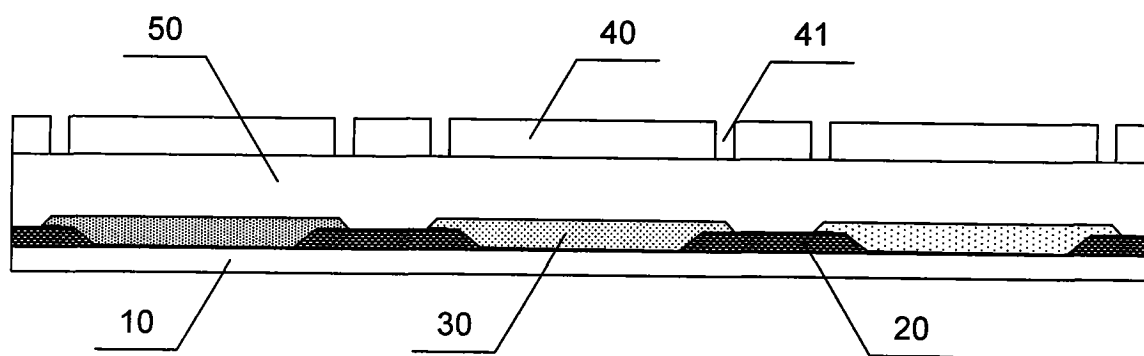


图 1A

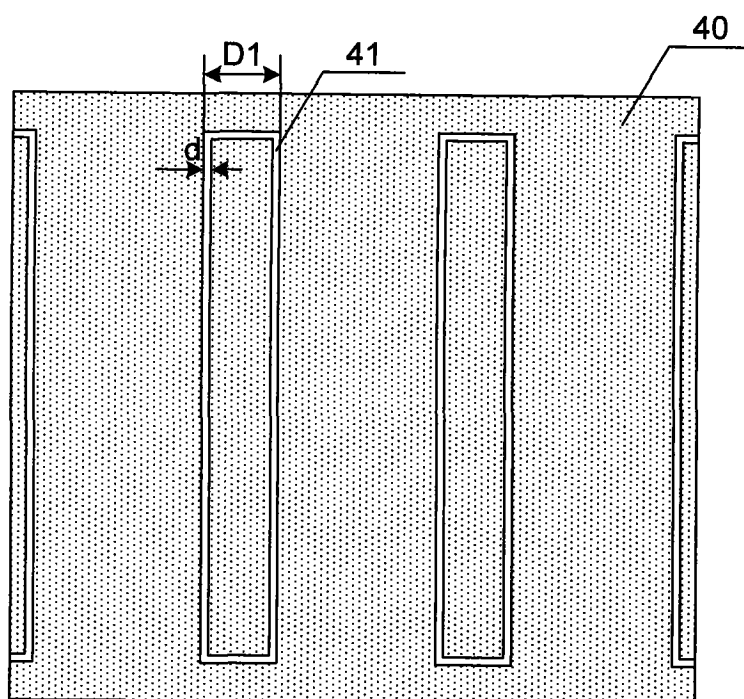


图 1B

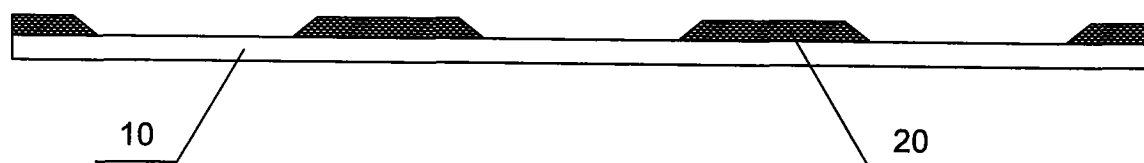


图 2

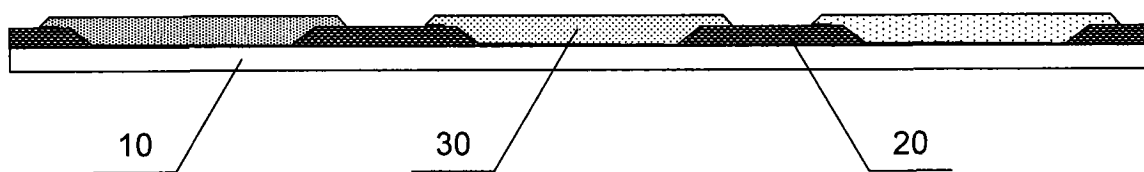


图 3

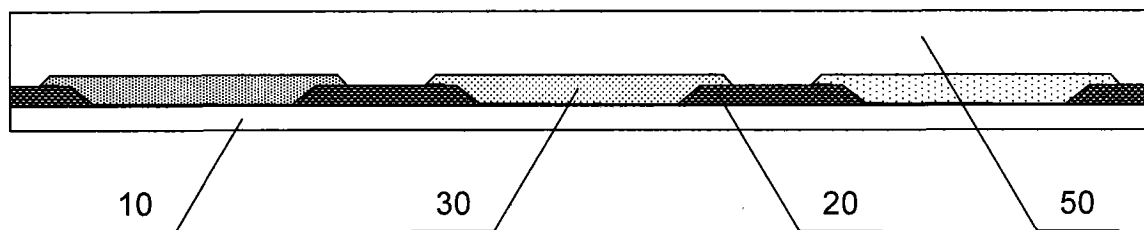


图 4

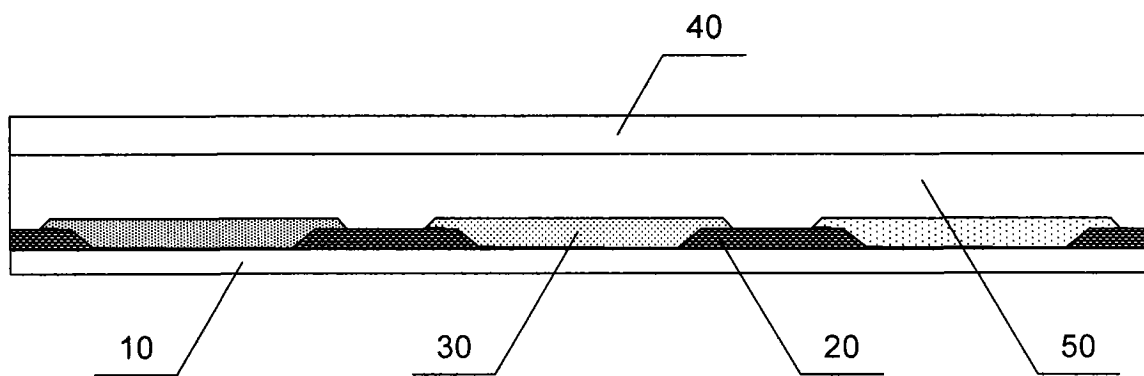


图 5

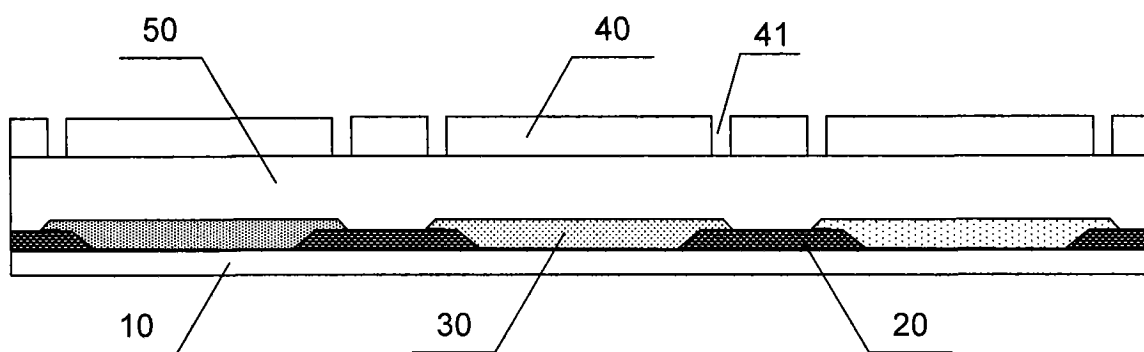


图 6

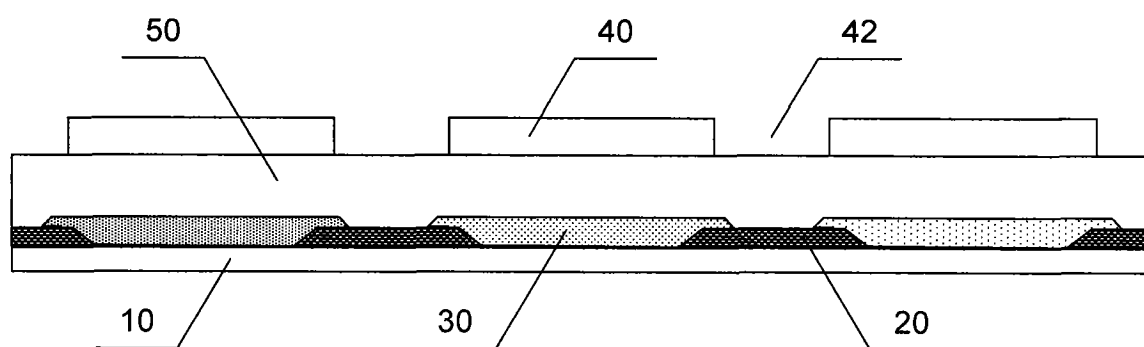


图 7A

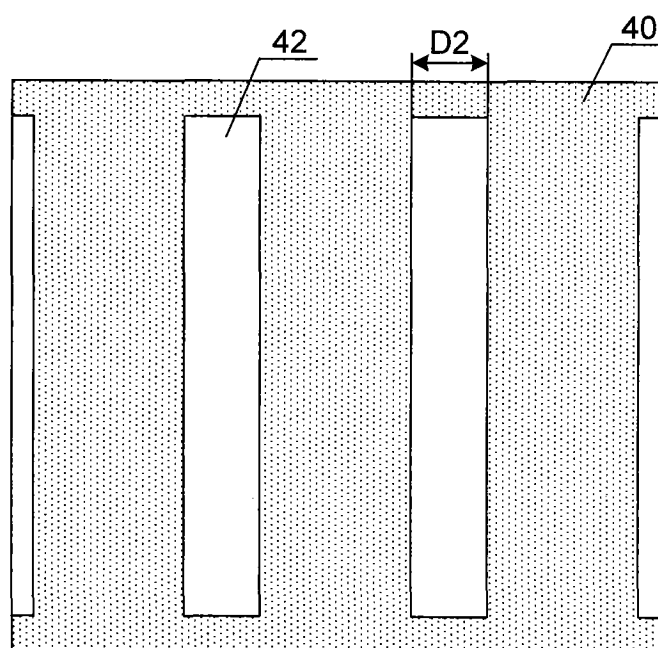


图 7B

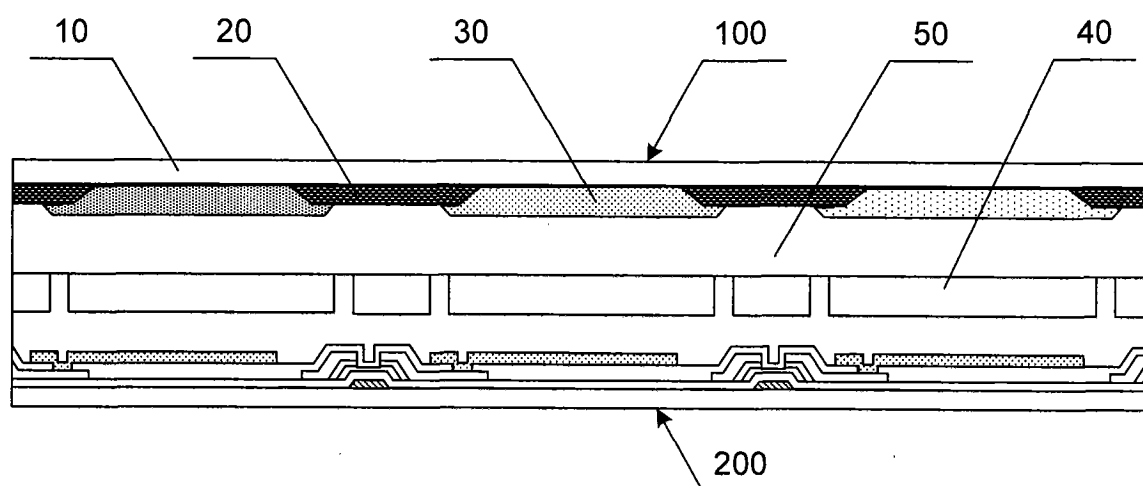


图 8

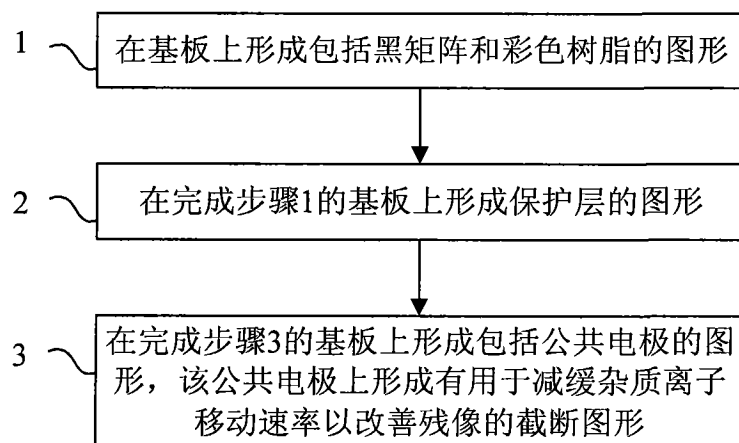


图 9

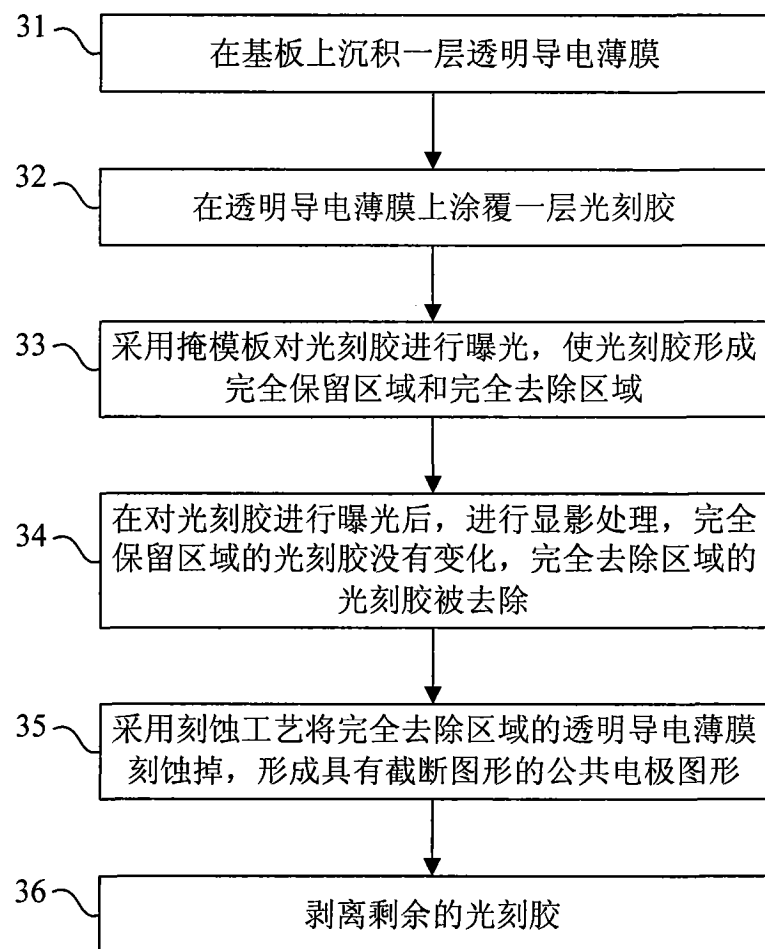


图 10

专利名称(译)	液晶面板及其制造方法		
公开(公告)号	CN101840099A	公开(公告)日	2010-09-22
申请号	CN200910080091.3	申请日	2009-03-18
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	王延峰		
发明人	王延峰		
IPC分类号	G02F1/1335 G02F1/1333 G03F7/00		
CPC分类号	G02F2001/133519 G02F2001/134318 G02F2001/133397 G02F2201/501 G03F7/0007 G02F1/13439		
代理人(译)	刘芳		
其他公开文献	CN101840099B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶面板及其制造方法。该液晶面板包括彩膜基板、阵列基板以及夹设在彩膜基板和阵列基板之间的液晶分子层，其中彩膜基板包括形成在基板上的黑矩阵、彩色树脂、保护层和公共电极，公共电极上形成有用于减缓杂质离子移动速率以改善残像的截断图形。该彩膜基板的制造方法包括：步骤1、在基板上形成包括黑矩阵和彩色树脂的图形；步骤2、在完成步骤1的基板上形成保护层的图形；步骤3、在完成步骤2的基板上形成包括公共电极的图形，公共电极上形成有用于减缓杂质离子移动速率以改善残像的截断图形。本发明提供的液晶面板及其制造方法大大减弱了残像的现象，提高了液晶面板的显示效果。

