



(12) 发明专利

(10) 授权公告号 CN 101706622 B

(45) 授权公告日 2012. 07. 04

(21) 申请号 200810216407. 2

书全文.

(22) 申请日 2008. 10. 08

CN 101191961 A, 2008. 06. 04, 说明书全文.

CN 101055381 A, 2007. 10. 17, 说明书全文.

CN 1794048 A, 2006. 06. 28, 说明书全文.

(73) 专利权人 深超光电(深圳)有限公司

地址 518000 广东省深圳市宝安区龙华镇民清路伍屋工业区东富龙民清宿舍 1 楼

审查员 黄金龙

(72) 发明人 戴怡文

(74) 专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G02F 1/1333(2006. 01)

G02F 1/136(2006. 01)

G02F 1/1345(2006. 01)

(56) 对比文件

US 6157431 A, 2000. 12. 05, 说明书全文.

US 2008/0123043 A1, 2008. 05. 29, 说明书全文.

JP 特开 2003-149649 A, 2003. 05. 21, 说明

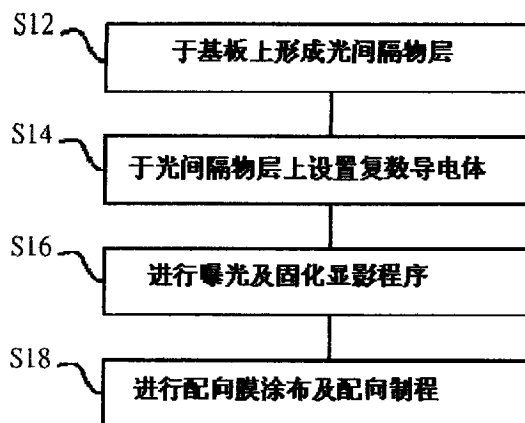
权利要求书 2 页 说明书 4 页 附图 4 页

(54) 发明名称

薄膜晶体管液晶显示器结构及其制造方法

(57) 摘要

本发明系提供一种薄膜晶体管液晶显示器结构及其制造方法, 本发明之制造方法系于基板上形成光间隔物层, 并于光间隔物层上设置复数导电体, 再对光间隔物层进行曝光显影及固化制程, 使得光间隔物层内包含该导电体。此种制造方法能适用于上玻璃基板或下玻璃基板, 本发明于光间隔物层中增加导电体, 能应用于上玻璃基板与下玻璃基板进行切割制程, 使切割道形成接地环, 达成 ESD 防护的效果。对于 pixel 而言, 于每一个 pixel 中形成一个导电接点, 能有效降低显示区的负载, 进而改善画面的显示质量。



1. 一种薄膜晶体管液晶显示器的制造方法,其系包括下列步骤:
于一基板上形成一光间隔物层,其中该基板系为上玻璃基板或下玻璃基板;
于该光间隔物层上设置复数导电体;
对该光间隔物层进行曝光显影及固化制程,使得该光间隔物层内包含该导电体;以及
将上玻璃基板与下玻璃基板进行组装制程时,该导电体会因挤压破裂,使得上玻璃基板的共通电极与下玻璃基板的画素电极共接。
2. 如权利要求第1项所述之薄膜晶体管液晶显示器的制造方法,其中对该光间隔物层进行曝光显影及固化制程后,再进行配向膜涂布及配向制程。
3. 如权利要求第1项所述之薄膜晶体管液晶显示器的制造方法,其中该导电体系一金属体或一合金体。
4. 如权利要求第3项所述之薄膜晶体管液晶显示器的制造方法,其中该金属体系为金。
5. 如权利要求第1项或第3项所述之薄膜晶体管液晶显示器的制造方法,其中该导电体系一球体或多面体。
6. 一种薄膜晶体管液晶显示器结构,包括:
一上玻璃基板,于该上玻璃基板下方,由上至下依序设有一上导电薄膜、一光间隔物层及一上配向膜,且该光间隔物层内系有复数导电体;
一下玻璃基板,于该下玻璃基板上,由下至上依序设有一扫描线、一绝缘层、一介电层、一下导电薄膜及一下配向膜,且该下导电薄膜分别与该扫描线、该绝缘层、该介电层、及该下配向膜接触;
一液晶层,位于该上配向膜及该下配向膜之间;以及
将该上玻璃基板及该下玻璃基板进行组装制程后,由于该导电体会因组装时挤压破裂,使得上玻璃基板的共通电极与下玻璃基板的画素电极共接,造成该上玻璃基板及该下玻璃基板电性连接。
7. 如权利要求第6项所述之薄膜晶体管液晶显示器结构,其中该导电体系一金属体或一合金体。
8. 如权利要求第7项所述之薄膜晶体管液晶显示器结构,其中该金属体系为金。
9. 如权利要求第6项或第7项所述之薄膜晶体管液晶显示器结构,其中该导电体系一球体。
10. 如权利要求第6项所述之薄膜晶体管液晶显示器结构,其中系利用复数该导电体,达成该上玻璃基板及该下玻璃基板电性连接。
11. 如权利要求第6项所述之薄膜晶体管液晶显示器结构,其中该下玻璃基板上系有一导电接孔,该导电接孔系与该光间隔物层相对应。
12. 一种薄膜晶体管液晶显示器结构,包括:
一上玻璃基板,于该上玻璃基板下方,由上至下依序设有一上导电薄膜及一上配向膜;
一下玻璃基板,于该下玻璃基板上,由下至上依序设有一扫描线、一绝缘层、一介电层、一下导电薄膜、一光间隔物层及一下配向膜,其中该光间隔物层内系有复数导电体,且该下导电薄膜分别与该扫描线、该绝缘层、该介电层、及该下配向膜接触;

一液晶层,位于该上配向膜及该下配向膜之间;以及

将该上玻璃基板及该下玻璃基板进行组装制程后,由于该导电体会因组装时挤压破裂,使得上玻璃基板的共通电极与下玻璃基板的画素电极共接,造成该上玻璃基板及该下玻璃基板电性连接。

13. 如权利要求第 12 项所述之薄膜晶体管液晶显示器结构,其中该导电体系一金属体或一合金体。

14. 如权利要求第 13 项所述之薄膜晶体管液晶显示器结构,其中该金属体系为金。

15. 如权利要求第 12 项或第 13 项所述之薄膜晶体管液晶显示器结构,其中该导电体系一球体。

16. 如权利要求第 12 项所述之薄膜晶体管液晶显示器结构,其中系利用复数该导电体,达成该上玻璃基板及该下玻璃基板电性连接。

薄膜晶体管液晶显示器结构及其制造方法

【技术领域】

[0001] 本发明系一种薄膜电晶体液晶显示器结构及其制造方法,其系特别关于一种于光间隔物层中增加导电体的一种薄膜电晶体液晶显示器结构及其制造方法。

【现有技术】

[0002] 每一代面板厂的皆须对上玻璃基板或下玻璃基板进行经济切割,但由于在进行切割时,切割道与显示区高度落差过大容易产生的 Mura 问题、ESD 防护的问题等等。对此,部分的面板厂对此采用的增加 PS 来因应。先前技术中的 PS 系用来确认,上玻璃基板或下玻璃基板间的高度之用。

[0003] 另外关于 ESD 防护的问题,另一种先前技术系于框胶中增加金球,以此方式增加上玻璃基板与下玻璃基板间之导电接点,藉此增加 ESD 防护的效果。

[0004] 为此,本发明提出一种薄膜电晶体液晶显示器结构及其制造方法,能增加 ESD 防护且能避免切割道与显示区高度落差过大的问题。

【发明内容】

[0005] 本发明之主要目的在提供一种薄膜电晶体液晶显示器结构及其制造方法,其系能应用于上玻璃基板与下玻璃基板进行切割制程,使切割道形成接地环 (ground ring),达成 ESD 防护的效果。

[0006] 本发明之另一目的在提供一种薄膜电晶体液晶显示器结构及其制造方法,其系于每一个 pixel 中形成一个导电接点,能有效降低显示区的负载 (loading),进而改善画面的显示质量。

[0007] 本发明之另一目的在提供一种薄膜电晶体液晶显示器结构及其制造方法,其系在不改变现有框胶材料下,即可有效降低上玻璃基板与下玻璃基板的负载。

[0008] 本发明系提供一种薄膜电晶体液晶显示器结构及其制造方法,本发明之制造方法系于基板上形成光间隔物层,并于光间隔物层上设置复数导电体,再对光间隔物层进行曝光显影及固化制程,使得光间隔物层内包含该导电体。导电体的高度略大于光间隔物层的高度成导电体会因组装时挤压破裂,使得上玻璃基板的共通电极 (Vcom) 与下玻璃基板的画素电极共接,使得上玻璃基板及下玻璃基板电性连接。此种制造方法能适用于上玻璃基板或下玻璃基板,本发明于光间隔物层中增加导电体,能应用于上玻璃基板与下玻璃基板进行切割制程,使切割道形成接地环,达成 ESD 防护的效果。对于 pixel 而言,于每一个 pixel 中形成一个导电接点,能有效降低显示区的负载,进而改善画面的显示质量。

[0009] 本发明之薄膜电晶体液晶显示器结构包括一上玻璃基板,于该上玻璃基板下方,由上至下依序设有一上导电薄膜、一光间隔物层及一上配向膜,且该光间隔物层内系有复数导电体;一下玻璃基板,于该下玻璃基板上,由下至上依序设有一扫描线、一绝缘层、一介电层、一下导电薄膜及一下配向膜,且该下导电薄膜分别与该扫描线、该绝缘层、该介电层、及该下配向膜接触;一液晶层,位于该上配向膜及该下配向膜之间;以及将该上玻璃基

板及该下玻璃基板进行组装制程后,利用该等导电体将该上玻璃基板及该下玻璃基板电性连接。由于该导电体会因组装时挤压破裂,使得上玻璃基板的共通电极与下玻璃基板的画素电极共接,造成该上玻璃基板及该下玻璃基板电性连接。

[0010] 本发明之另一种薄膜电晶体液晶显示器结构包括一上玻璃基板,于该上玻璃基板下方,由上至下依序设有一上导电薄膜及一上配向膜;一下玻璃基板,于该上玻璃基板上,由下至上依序设有一扫描线、一绝缘层、一介电层、一下导电薄膜、一光间隔物层及一下配向膜,其中该光间隔物层内系有复数导电体,且该下导电薄膜分别与该扫描线、该绝缘层、该介电层、及该下配向膜接触;一液晶层,位于该上配向膜及该下配向膜之间;以及将该上玻璃基板及该下玻璃基板进行组装制程后,利用该等导电体将该上玻璃基板及该下玻璃基板电性连接。由于该导电体会因组装时挤压破裂,使得上玻璃基板的共通电极与下玻璃基板的画素电极共接,造成该上玻璃基板及该下玻璃基板电性连接。

[0011] 本发明提出一种薄膜电晶体液晶显示器结构及其制造方法,能增加 ESD 防护且能避免切割道与显示区高度落差过大的问题。

【附图说明】

[0012] 图 1 系本发明的实施步骤流程图。

[0013] 图 2 系本发明的一实施例的实施架构示意图。

[0014] 图 3 系本发明的另一实施例的实施架构示意图。

[0015] 图 4 系薄膜晶体管液晶显示器结构的部份电路布局图。

[0016] 图 5 系关于 pixel 之电路桥接点的部份电路布局图。

[0017] 图 6 系本发明的应用于玻璃基板切割时的示意图。

[0018] 图 7 系本发明的又一实施例的实施架构示意图。

[0019] 图 8 系本发明的再一实施例的实施架构示意图。

[0020] 图号说明如下:

[0021] 12 上玻璃基板

[0022] 14 上导电薄膜

[0023] 16 光间隔物层

[0024] 18 导电体

[0025] 18' 导电金属球

[0026] 20 上配向膜

[0027] 22 下玻璃基板

[0028] 24 扫描线

[0029] 26 绝缘层 (GI)

[0030] 28 介电层

[0031] 30 下导电薄膜

[0032] 32 下配向膜

[0033] 42 上玻璃基板

[0034] 44 上导电薄膜

[0035] 46 上配向膜

[0036] 48 下玻璃基板

[0037] 50 扫描线

[0038] 52 绝缘层 (GI)

[0039] 54 介电层

[0040] 56 下导电薄膜

[0041] 58 光间隔物层

[0042] 60 下配向膜

[0043] 62 导电体

[0044] 62' 导电金属球

[0045] 【实施方式】

[0046] 底下藉由具体实施例配合所附的图式详加说明,当更容易了解本发明之目的、技术内容、特点及其所达成之功效。

[0047] 本发明系一种薄膜晶体管液晶显示器结构及其制造方法,为能详细说明本发明之薄膜晶体管液晶显示器结构及其制造方法,请参照第一图。首先进行步骤 S12,于一基板上形成一光间隔物层(photo spacer film)。基板系一上玻璃基板(CF)或者下玻璃基板(TFT)。接续进行步骤 S14,于光间隔物层上设置复数导电体。这里的“复数”代表两个及两个以上的数量。设置导电体的方式不限,其中导电体的材料系一金属体(如,金)或一合金体,导电体的形状系一球体或多面体(如6角形、8角形等)。再来进行步骤 S16,对已经设置导电体的光间隔物层进行曝光显影及固化制程,使得光间隔物层内包含导电体。接着进行步骤 S18,进行配向膜(pi)涂布及配向(robbing)制程。

[0048] 依照上述方法于上玻璃基板与下玻璃基板上,制造出具有导电光间隔物层。当将上玻璃基板与下玻璃基板进行组装制程时,导电体会因挤压破裂,使得上玻璃基板的共通电极(Vcom)与下玻璃基板的画素电极(Vcom)共接。

[0049] 接续介绍于上玻璃基板上,制造出具有导电光间隔物层,并与其相对应的下玻璃基板组立的薄膜晶体管液晶显示器结构。请继续参考第二图。本发明之薄膜晶体管液晶显示器结构,包括一上玻璃基板12,于上玻璃基板12下方,由上至下依序设有一上导电薄膜14、一光间隔物层16及一上配向膜20,且光间隔物层16内系有复数导电体18,这些导电体18所堆栈的高度系a,其中导电体的材料系金属体(如,金)或合金体,导电体的形状系一球体或多面体(如6角形、8角形等),在本实施例中,系采用金属球作为说明。

[0050] 一下玻璃基板22,于该下玻璃基板22上方,由下至上依序设有一扫描线24、一绝缘层(GI)26、一介电层28、一下导电薄膜30及一下配向膜32,且下导电薄膜30分别与扫描线24、绝缘层(GI)26、介电层28、及下配向膜32接触,且其成一个导电接孔,每一个导电接孔的高度为b。

[0051] 一液晶层(图中未示),位于上配向膜20及下配向膜32之间。依照上述结构,将上玻璃基板12及下玻璃基板22进行组装制程后,由于导电体18堆栈的高度a大于导电接孔的高度b,造成导电体会因组装时挤压破裂,使得上玻璃基板的共通电极(Vcom)与下玻璃基板的画素电极(Vcom)共接,使得上玻璃基板及下玻璃基板电性连接。

[0052] 上一实施例中,每一个导电接孔中利用复数个导电金属球导通上玻璃基板12的共通电极与下玻璃基板22的画素电极。在另一种实施方式中,如第三图所示,亦可使用一

个导电金属球 18' 来导通上玻璃基板 12 的共通电极与下玻璃基板 22 的画素电极。

[0053] 请一并参照第四图及第五图所示,第四图系薄膜晶体管液晶显示器结构的部份电路布局图,第五图系关于 pixel 之电路桥接点的部份电路布局图。其中图标中的 GE 部分系代表扫描线,扫描线系用来决定画面更新,并控制可控制 AS 层开关的开启或关闭,GE 亦可作为外为金属线路之用,可作为避雷针。SD 部分代表信号线,S 决定每个 pixel 需要到达的电压值并决定其亮度,SD 亦可作为外为金属线路之用,可作为避雷针。AS 代表 Pixel 的开关,AS 系决定 SD 讯号输入 pixel 里面,藉以决定 pixel 的亮案程度,同时 AS 层系一绝缘层。PE 代表画素电及部分在,PE 中间的 BP&PS,则系电路桥接点,在 PS 中设置导电体使得上玻璃基板的共通电极与下玻璃基板的画素电极导通。因此对于每一个 pixel 而言,每一个 pixel 都增加一个导电接点,如此能有效降液晶显示器的显示区的负载,进而改善画面的显示质量。此外,本发明在不改变现有框胶材料下,即可有效降低上玻璃基板与下玻璃基板的负载。

[0054] 每一代面板厂的皆须对上玻璃基板或下玻璃基板进行经济切割,但由于在进行切割时,切割道与显示区高度落差过大容易产生的 Mura 问题、ESD 防护的问题等等。本发明能增加 ESD 防护效果及确认上玻璃基板或下玻璃基板高度。请参照第六图,第六图系对制作上玻璃基板后进行切割后的示意图,于第六图中之红色部分为切割道、白色长方形打 X 部分为切割后的小面板。利用本发明之薄膜晶体管液晶显示器的制造方法所制作出的上玻璃基板或下玻璃基板在进行经济切割时,因为本发明相较于先前技术增加接地环,因此,本发明能增加 ESD 防护效能。

[0055] 依照前述所介绍之薄膜晶体管液晶显示器的制造方法继续说明本发明的另一种薄膜晶体管液晶显示器结构,本实施例系将导电体制作于下玻璃基板,请参照第七图。本发明之薄膜晶体管液晶显示器结构,包括一上玻璃基板 42 及一下玻璃基板 48,于上玻璃基板 412 下方,由上至下依序设有一上导电薄膜 44、上配向膜 46。

[0056] 于下玻璃基板 48 上方,由下至上依序设有一扫描线 50、一绝缘层 (GI) 52、一介电层 54、一下导电薄膜 56、一光间隔物层 58 及一下配向膜 60,其中光间隔物层 58 内系有复数导电体 62,且下导电薄膜 56 分别与扫描线 50、绝缘层 (GI) 52、介电层 54、及下配向膜 60 接触。这些导电体 62 所堆栈的高度系 a,光间隔物层的高度为 b,且 a 大于 b。其中导电体的材料系金属体(如,金)或合金体,导电体的形状系一球体或多面体(如 6 角形、8 角形等),在本实施例中,系采用金属球作为说明。

[0057] 一液晶层(图中未示),位于上配向膜 46 及下配向膜 60 之间。依照上述结构,将上玻璃基板 42 及下玻璃基板 48 进行组装制程后,由于导电体 62 堆栈的高度 a 大于光间隔物层的高度 b,造成导电体会因组装时挤压破裂,使得上玻璃基板 42 的共通电极 (Vcom) 与下玻璃基板 48 的画素电极 (Vcom) 共接,使得上玻璃基板及下玻璃基板电性连接。

[0058] 与上一实施例相关的另一实施例,请参照第八图,在另一实施例中,以一个导电金属球 62' 取代上一实施例中的导电体 62,同样可以达成导通上玻璃基板 42 的共通电极与下玻璃基板 48 的画素电极。

[0059] 唯以上所述者,仅为本发明之较佳实施例而已,并非用来限定本发明实施之范围。故即凡依本发明申请范围所述之形状、构造、特征及精神所为之均等变化或修饰,均应包括于本发明之申请专利范围内。

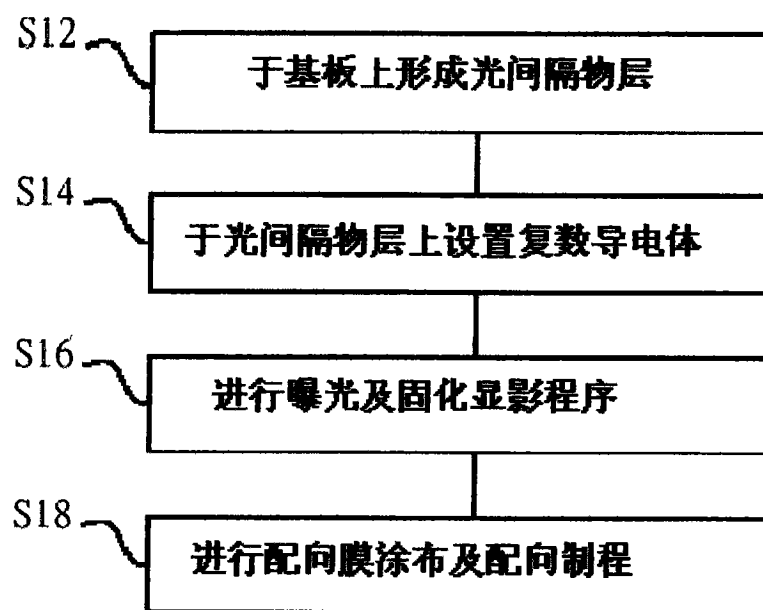


图 1

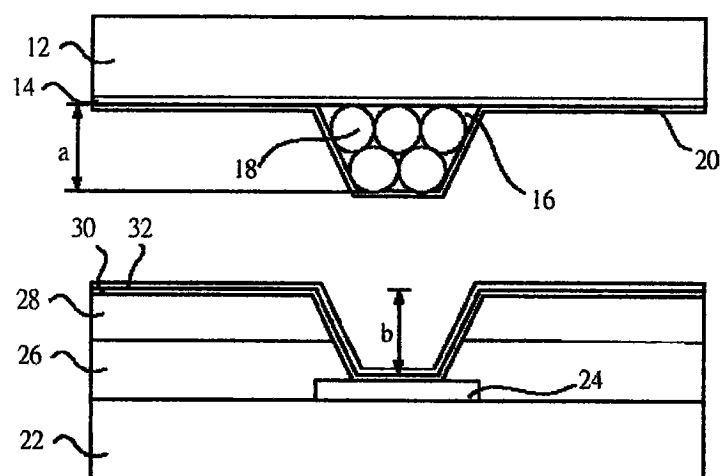


图 2

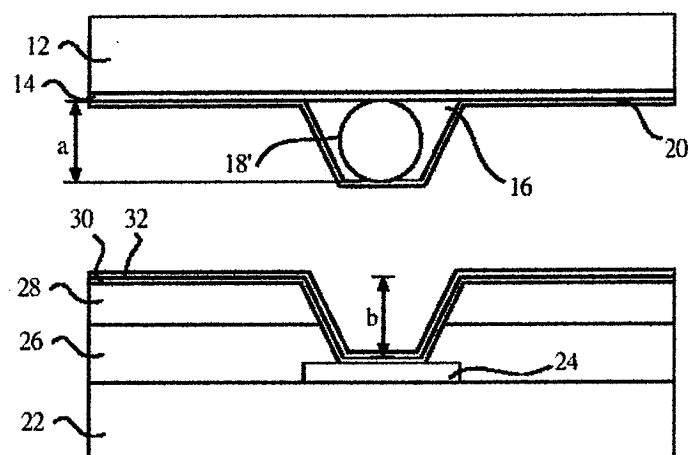


图 3

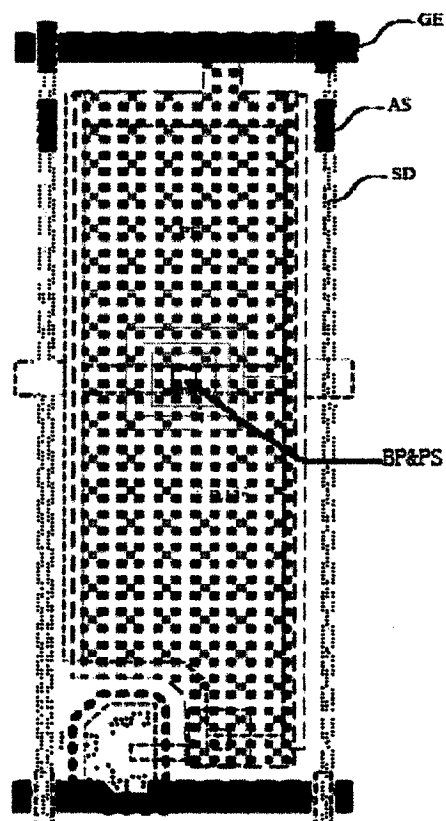


图 4

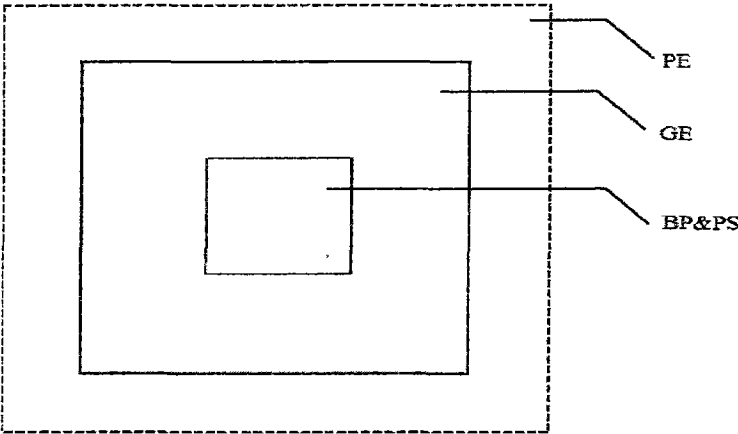


图 5

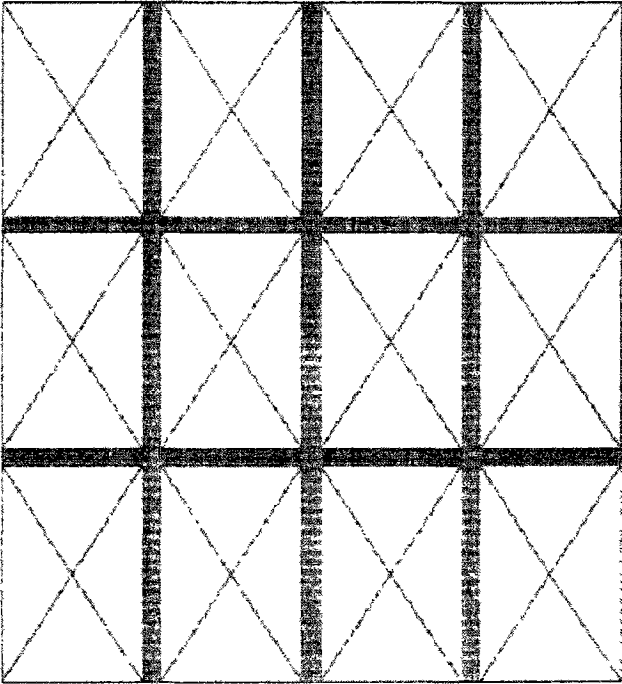


图 6

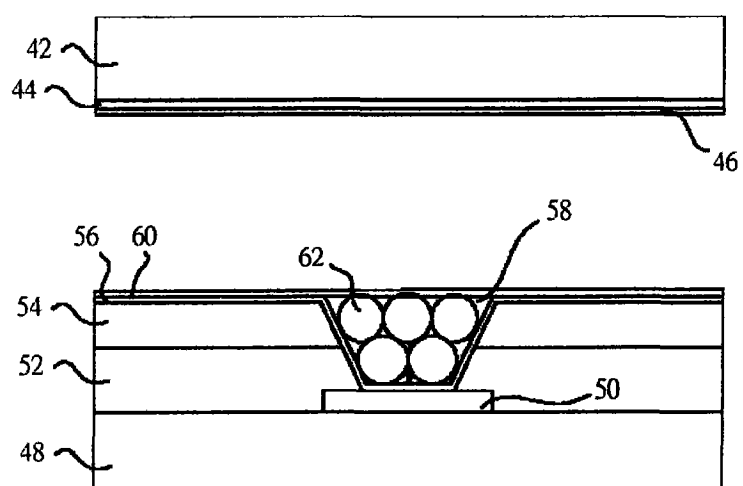


图 7

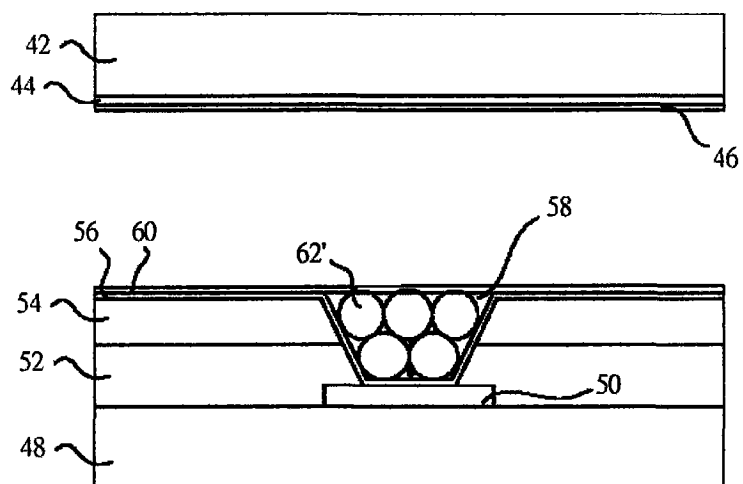


图 8

专利名称(译)	薄膜晶体管液晶显示器结构及其制造方法		
公开(公告)号	CN101706622B	公开(公告)日	2012-07-04
申请号	CN200810216407.2	申请日	2008-10-08
[标]申请(专利权)人(译)	深超光电(深圳)有限公司		
申请(专利权)人(译)	深超光电(深圳)有限公司		
当前申请(专利权)人(译)	深超光电(深圳)有限公司		
[标]发明人	戴怡文		
发明人	戴怡文		
IPC分类号	G02F1/1333 G02F1/136 G02F1/1345		
审查员(译)	黄金龙		
其他公开文献	CN101706622A		
外部链接	Espacenet SIPO		

摘要(译)

本发明系提供一种薄膜晶体管液晶显示器结构及其制造方法，本发明之制造方法系于基板上形成光间隔物层，并于光间隔物层上设置复数导电体，再对光间隔物层进行曝光显影及固化制程，使得光间隔物层内包含该导电体。此种制造方法能适用于上玻璃基板或下玻璃基板，本发明于光间隔物层中增加导电体，能应用于上玻璃基板与下玻璃基板进行切割制程，使切割道形成接地环，达成ESD防护的效果。对于pixel而言，于每一个pixel中形成一个导电接点，能有效降低显示区的负载，进而改善画面的显示质量。

