



(12) 发明专利

(10) 授权公告号 CN 101699340 B

(45) 授权公告日 2013. 03. 20

(21) 申请号 200910212318. 5

JP 2006330137 A, 2006. 12. 07, 全文.

(22) 申请日 2009. 11. 04

CN 101504503 A, 2009. 08. 12, 说明书第一实施例和第二实施例部分.

(73) 专利权人 友达光电股份有限公司

地址 中国台湾新竹市

审查员 崔双魁

(72) 发明人 丁天伦 廖乾煌 徐文浩 苏振嘉

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 任默闻

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

(56) 对比文件

CN 1591138 A, 2005. 03. 09, 全文.

US 2009027581 A1, 2009. 01. 29, 全文.

JP 2009151204 A, 2009. 07. 09, 全文.

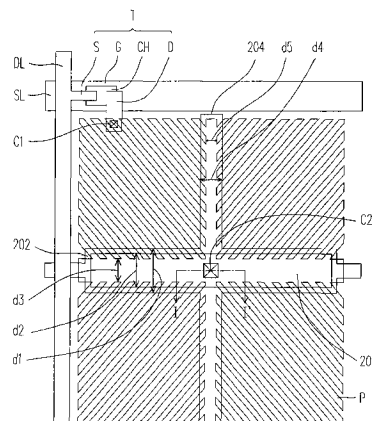
权利要求书 2 页 说明书 9 页 附图 12 页

(54) 发明名称

像素结构及具有此像素结构的显示面板

(57) 摘要

本发明公开了一种像素结构,其包括基板、扫描线、数据线、主动元件、电容电极以及像素电极。基板具有像素区。扫描线与数据线位于基板上。主动元件与扫描线以及数据线的电连接。电容电极位于基板上。像素电极位于像素区内且与主动元件电连接,其中像素电极包括第一延伸部、第二延伸部以及分支部。第一延伸部设置于电容电极的上方以与电容电极电性耦合,其中电容电极未被第一延伸部完全覆盖。第二延伸部与第一延伸部的延伸方向不同。分支部自第一延伸部与第二延伸部向像素区的边缘延伸。实施本发明,电容电极上方的液晶分子会因为此种像素结构而改变其排列方式,因此可以避免在电容电极处有异常的错向线的问题。



1. 一种像素结构,其特征在于,所述的像素结构包括:
 - 一基板,具有一像素区;
 - 一扫描线以及一数据线,位于所述基板上;
 - 一主动元件,与所述扫描线以及所述数据线电连接;
 - 一电容电极,位于所述基板上;以及
 - 一像素电极,位于所述像素区内且与所述主动元件电连接,其中所述像素电极包括:
 - 一第一延伸部,设置于所述电容电极的上方以与所述电容电极电性耦合,其中所述电容电极未被所述第一延伸部完全覆盖,所述第一延伸部的宽度小于所述电容电极的宽度;
 - 一第二延伸部,与所述第一延伸部的延伸方向不同;以及
 - 多个分支部,自所述第一延伸部与所述第二延伸部向所述像素区的边缘延伸。
2. 如权利要求1所述的像素结构,其特征在于,与所述第一延伸部连接的所述分支部延伸至所述电容电极的上方。
3. 如权利要求1所述的像素结构,其特征在于,所述电容电极与所述扫描线或所述数据线平行设置。
4. 如权利要求1所述的像素结构,其特征在于,所述的像素结构进一步包括一上电极图案,设置于所述电容电极的上方,且所述上电极图案与所述像素电极电连接并且与所述电容电极电性耦合,其中所述上电极图案未被所述像素电极的所述第一延伸部完全覆盖。
5. 如权利要求4所述的像素结构,其特征在于,所述像素电极的第一延伸部的宽度小于所述上电极图案的宽度。
6. 如权利要求5所述的像素结构,其特征在于,与所述第一延伸部连接的所述分支部延伸至所述上电极图案的上方。
7. 如权利要求4所述的像素结构,其特征在于,所述第一延伸部具有至少一开口,所述至少一开口暴露出所述上电极图案。
8. 如权利要求1所述的像素结构,其特征在于,所述电容电极具有:
 - 一第一方向延伸部,位于所述像素电极的所述第一延伸部的下方,其中所述电容电极的所述第一方向延伸部未被所述像素电极的所述第一延伸部完全覆盖;以及
 - 一第二方向延伸部,位于所述像素电极的所述第二延伸部的下方,其中所述电容电极的所述第二方向延伸部未被所述像素电极的所述第二延伸部完全覆盖。
9. 如权利要求8所述的像素结构,其特征在于,所述像素电极的第一延伸部的宽度小于所述电容电极的所述第一方向延伸部的宽度,且所述像素电极的第二延伸部的宽度小于所述电容电极的所述第二方向延伸部的宽度。
10. 如权利要求9所述的像素结构,其特征在于,与所述第一延伸部连接的所述分支部延伸至所述电容电极的所述第一方向延伸部的上方,且与所述第二延伸部连接的所述分支部延伸至所述电容电极的所述第二方向延伸部的上方。
11. 如权利要求8所述的像素结构,其特征在于,所述像素电极的所述第一延伸部具有至少一第一开口,且所述至少一第一开口暴露出所述电容电极的所述第一方向延伸部,所述像素电极的所述第二延伸部具有至少一第二开口,所述至少一第二开口暴露出所述电容电极的所述第二方向延伸部。
12. 如权利要求8所述的像素结构,其特征在于,所述的像素结构进一步包括一上电极

图案,设置于所述电容电极的所述第一方向延伸部的上方,且所述上电极图案与所述像素电极电连接并且与所述电容电极的所述第一方向延伸部电性耦合,其中所述上电极图案未被所述像素电极的所述第一延伸部完全覆盖。

13. 如权利要求 12 所述的像素结构,其特征在于,所述像素电极的第一延伸部的宽度小于所述上电极图案的宽度。

14. 如权利要求 13 所述的像素结构,其特征在于,与所述第一延伸部连接的所述分支部延伸至所述上电极图案的上方。

15. 如权利要求 12 所述的像素结构,其特征在于,所述第一延伸部具有至少一开口,所述至少一开口暴露出所述上电极图案。

16. 如权利要求 1 所述的像素结构,其特征在于,所述像素电极的所述分支部自所述第一延伸部与所述第二延伸部往四个方向延伸。

17. 如权利要求 1 所述的像素结构,其特征在于,所述像素电极的每一分支部与所述第一延伸部及所述第二延伸部之间各自具有一锐角夹角。

18. 一种像素结构,其特征在于,所述的像素结构包括:

一基板,具有一像素区;

一扫描线以及一数据线,位于所述基板上;

一主动元件,与所述扫描线以及所述数据线电连接;

一电容电极,位于所述基板上;以及

一像素电极,位于所述像素区内且与所述主动元件电连接,其中所述像素电极包括:

一第一延伸部,设置于所述电容电极的上方以与所述电容电极电性耦合,其中所述电容电极未被所述第一延伸部完全覆盖;所述第一延伸部具有至少一开口,所述至少一开口暴露出所述电容电极;

一第二延伸部,与所述第一延伸部的延伸方向不同;以及

多个分支部,自所述第一延伸部与所述第二延伸部向所述像素区的边缘延伸。

19. 一种显示面板,其特征在于,所述的显示面板包括:

一第一基板,所述第一基板上具有多个像素结构,且每一像素结构如权利要求 1 或 18 所述;

一第二基板,位于所述第一基板的对向;以及

一显示介质,位于所述第一基板与所述第二基板之间。

像素结构及具有此像素结构的显示面板

技术领域

[0001] 本发明涉及一种像素结构及具有此像素结构的显示面板,尤其涉及一种采用聚合物稳定配向 (Polymer Stabilized Alignment, PSA) 技术的像素结构及具有此像素结构的显示面板。

背景技术

[0002] 在显示器的发展上,随着光电技术与半导体制造技术的进步,具有高画质、空间利用效率佳、低消耗功率、无辐射等优越特性的液晶显示器已逐渐成为市场的主流。

[0003] 液晶显示器包括了背光模块以及液晶显示面板,而传统液晶显示面板是由两基板以及填于两基板之间的一液晶层所构成。一般而言,在液晶显示面板的制造过程中,都会两基板上形成配向膜,以使液晶分子具有特定的排列。现有形成配向膜的方法是先涂布配向材料之后,再对配向材料进行配向工艺。而配向工艺可以分成接触式配向工艺以及非接触式配向工艺。虽然非接触式配向工艺可解决接触式磨擦配向产生的静电问题及粒子 (particle) 污染等问题,但是其往往会发生配向表面的锚定能不足的问题。而如果配向表面的锚定能不足,将往往导致液晶显示面板的显示品质不佳。

[0004] 为解决上述问题,目前已提出一种聚合物稳定配向 (Polymer Stabilized Alignment, PSA) 的技术。此技术乃是在液晶材料中掺入适当浓度的单体化合物 (monomer) 并且震荡均匀。接着,将混合后的液晶材料置于加热器上加温到达等向性 (Isotropy) 状态。然后,当液晶混合物降温 25℃ 室温时,液晶混合物会回到向列型 (nematic) 状态。此时将液晶混合物注入至液晶盒并施予电压。当施加电压使液晶分子排列稳定时,则使用紫外光或加热的方式让单体化合物进行聚合反应以成聚合物层,由此达到稳定配向的目的。

[0005] 一般来说,在 PSA 的液晶显示面板中,会在像素结构的像素电极形成具有不同延伸方向的配向狭缝,以在此像素结构中形成多种配向领域 (Domains)。另外,一般在像素结构的像素电极下方也会设置电容电极,以使像素电极与电容电极产生电性耦合,其中,像素电极会完全覆盖下方的电容电极。也就是说,像素电极的宽度会大于电容电极的宽度。而且此电容电极除了可以与像素电极产生电性耦合以储存此像素结构的电信号之外,其也可以同时遮蔽两个配向领域的交界区域。然而,使用上述的像素结构的显示面板往往会发现在电容电极处有异常的错向线 (Disclination Line),进而造成显示面板的显示品质受到影响。

发明内容

[0006] 本发明提供一种像素结构以及具有此种像素结构的显示面板,其可以解决传统使用 PSA 技术的显示面板容易在电容电极处有异常的错向线 (Disclination Line) 的问题。

[0007] 本发明提出一种像素结构,其包括基板、扫描线、数据线、主动元件、电容电极以及像素电极。基板具有像素区。扫描线与数据线位于基板上。主动元件与扫描线以及数据线

电连接。电容电极位于基板上。像素电极位于像素区内且与主动元件电连接,其中像素电极包括第一延伸部、第二延伸部以及分支部。第一延伸部设置于电容电极的上方以与电容电极电性耦合,其中电容电极未被第一延伸部完全覆盖。第二延伸部与第一延伸部的延伸方向不同。分支部自第一延伸部与第二延伸部向像素区的边缘延伸。

[0008] 本发明另提出一种显示面板,其包括第一基板、第二基板以及显示介质。第一基板上具有多个像素结构,且每一像素结构如上所述。第二基板位于第一基板的对向。显示介质位于第一基板与第二基板之间。

[0009] 基于上述,因本发明的像素结构中,与电容电极产生电性耦合的像素电极的宽度小于电容电极的宽度,或是与电容电极产生电性耦合的像素电极中设计有开口,以使电容电极未被像素电极所完全覆盖。因此在电容电极上方的液晶分子会因为这样的设计而改变其排列方式,因而可以避免在电容电极处有异常的错向线 (Disclination Line) 的问题。

附图说明

- [0010] 图 1 是根据本发明一实施例的显示面板的剖面示意图 ;
- [0011] 图 2A 是根据本发明一实施例的像素结构的上视示意图 ;
- [0012] 图 2B 是图 2A 的像素结构中的像素电极的示意图 ;
- [0013] 图 3 是沿着图 2A 的剖面线 I-I' 的剖面示意图 ;
- [0014] 图 4A 是根据本发明一实施例的像素结构的上视示意图 ;
- [0015] 图 4B 是图 4A 的像素结构中的像素电极的示意图 ;
- [0016] 图 5 是沿着图 4A 的剖面线 II-II' 的剖面示意图 ;
- [0017] 图 6A 是根据本发明一实施例的像素结构的上视示意图 ;
- [0018] 图 6B 是图 6A 的像素结构中的像素电极的示意图 ;
- [0019] 图 7A 是根据本发明一实施例的像素结构的上视示意图 ;
- [0020] 图 7B 是图 7A 的像素结构中的像素电极的示意图 ;
- [0021] 图 8A 是根据本发明一实施例的像素结构的上视示意图 ;
- [0022] 图 8B 是图 8A 的像素结构中的像素电极的示意图 ;
- [0023] 图 9A 是根据本发明一实施例的像素结构的上视示意图 ;
- [0024] 图 9B 是图 9A 的像素结构中的像素电极的示意图。

[0025] 附图标号 :

- [0026] 100 :第一基板
- [0027] 102 :像素阵列层
- [0028] 110 :第二基板
- [0029] 112 :电极层
- [0030] 150 :显示介质
- [0031] SL :扫描线
- [0032] DL :数据线
- [0033] T :主动元件
- [0034] G :栅极
- [0035] S :源极

- [0036] D :漏极
- [0037] CH :通道层
- [0038] P :像素电极
- [0039] C1、C2 :接触窗
- [0040] 202 :电容电极 (第一方向延伸部)
- [0041] 204 :电容电极 (第二方向延伸部)
- [0042] 206 :上电极图案
- [0043] 210a :第一延伸部
- [0044] 210b :第二延伸部
- [0045] 210c :分支部
- [0046] 212、214 :开口

具体实施方式

[0047] 为让本发明的上述特征和优点能更明显易懂,下文特举实施例,并配合附图作详细说明如下。

[0048] 图1是根据本发明一实施例的显示面板的剖面示意图。请先参照图1,本实施例的显示面板包括第一基板100、第二基板110以及位于第一基板100与第二基板110之间的显示介质150。

[0049] 第一基板100的材质可为玻璃、石英、有机聚合物或是金属等等。第一基板100上包括设置有像素阵列层102,所述像素阵列层102是由多个像素结构所构成。而有关像素阵列层102中的像素结构将于后续段落作详细说明。

[0050] 第二基板110的材质可为玻璃、石英或有机聚合物等等。在一实施例中,第二基板110上可包括设置有电极层112。电极层112为透明导电层,其材质包括金属氧化物,例如是铟锡氧化物或者是铟锌氧化物。电极层112是全面地覆盖于第二基板110上。此外,根据本发明的另一实施例,第二基板110上可更包括设置有彩色滤光阵列(未绘示),其包括红、绿、蓝色滤光图案。另外,第二基板110上更可包括设置遮光图案层(未绘示),其又可称为黑矩阵,其设置于彩色滤光阵列的图案之间。

[0051] 显示介质150包括液晶分子。由于本实施例的显示面板为使用PSA技术的显示面板,因此在显示介质150中除了液晶分子之外,还包括单体化合物。换言之,在此显示面板尚未进行单体化合物的熟化程序时,显示介质150中包含有液晶分子以及单体化合物。当此显示面板在进行单体化合物的熟化程序时,单体化合物会进行聚合反应而在像素阵列层102以及电极层112的表面形成聚合物薄膜。因此当此显示面板在进行单体化合物的熟化程序之后,此时显示介质150主要为液晶分子。

[0052] 接下来,将针对第一基板100上的像素阵列层102作详细说明。承上所述,像素阵列层102是由多个像素结构所构成,在本实施例中,每一像素结构的设计如图2A所示,图2B为图2A中的像素电极的示意图,图3为图2A中沿着剖面线I-I'的剖面示意图。请参照图2A、图2B及图3,在本实施例中,像素结构包括扫描线SL以及数据线DL、主动元件T、电容电极202,204、上电极图案206以及像素电极P。

[0053] 扫描线SL及数据线DL位于第一基板上100。扫描线SL与数据线DL的延伸方向

不相同。在本实施例中,相邻的两条扫描线 SL 及相邻的两条数据线 DL 之间所定义出的区域又可称为像素区。此外,扫描线 SL 以及数据线 DL 是位于不同的膜层,且两者之间夹有绝缘层(未标示于图 2A 中)。扫描线 SL 与数据线 DL 主要用来传递驱动此像素结构的驱动信号。

[0054] 主动元件 T 与扫描线 SL 以及数据线 DL 电连接。在此,主动元件 T 例如是薄膜晶体管,其包括栅极 G、通道层 CH、源极 S 以及漏极 D。栅极 G 与扫描线 SL 电连接,源极 S 与数据线 DL 电连接。通道层 CH 位于栅极的上方并且位于源极 S 与漏极 D 的下方。本实施例的主动元件 T 是以底部栅极型薄膜晶体管为例来说明,但本发明不限于此。在其他的实施例中,主动元件 T 也可以是顶部栅极型薄膜晶体管。

[0055] 电容电极 202, 204 是位于第一基板 100 上。在本实施例中,电容电极 202 的延伸方向实质上与扫描线 SL 平行,且电容电极 204 的延伸方向实质上与数据线 DL 平行。因此,电容电极 202 又可称为第一方向延伸部,且电容电极 204 又称为第二方向延伸部。在本实施例中,电容电极 202, 204 是与扫描线 SL 同时形成,因此电容电极 202, 204 与扫描线 SL 属于同一膜层。根据本发明的一实施例,各像素结构中的电容电极 202, 204 是电连接至共同电压。

[0056] 在本实施例中,电容电极的第一方向延伸部 202 与电容电极的第二方向延伸部 204 彼此垂直设置以构成“十”字形结构。然,本发明不限于此,根据其他实施例,电容电极的第一方向延伸部 202 与电容电极的第二方向延伸部 204 亦可以构成其他种形状的结构。也就是说,电容电极的第一方向延伸部 202 与电容电极的第二方向延伸部 204 交错,上述方向延伸部 202、204 所交错的角度大于零度且小于等于 180 度。另外,值得一提的是,电容电极的第一方向延伸部 202 与电容电极的第二方向延伸部 204 另外也可以同时作为遮蔽线的作用,以使位于电容电极的第一方向延伸部 202 与电容电极的第二方向延伸部 204 上方的液晶分子的倾倒而产生的显示现象不会被人眼看到。

[0057] 上电极图案 206 设置于电容电极的 202 上方,更详细来说,上电极图案 206 设置于电容电极的第一方向延伸部 202 上方。在本实施例中,上电极图案 206 与电容电极 202 两者重叠设置,且两者之间夹有绝缘层 211(如图 3 所示),用以使上电极图案 206 与电容电极 202 两者电性隔离。在本实施例中,上电极图案 206 是在形成数据线 DL 时同时形成,因此上电极图案 206 与数据线 DL 是属于同一膜层。

[0058] 像素电极 P 与主动元件 T 电连接。在本实施例中,像素电极 P 是与主动元件 T 的漏极 D 电连接。更详细而言,在像素电极 P 与主动元件 T 的漏极 D 两者重叠之处更包括设置有一接触窗 C1,以使像素电极 P 与漏极 D 电连接。另外,像素电极 P 覆盖住电容电极 202, 204 以及上电极图案 206,且像素电极 P 与上电极图案 206 之间夹有绝缘层 213(如图 3 所示)。另外,在像素电极 P 与上电极图案 206 之间形成有接触窗 C2,以使像素电极 P 与上电极图案 206 电连接。换言之,通过接触窗 C2 可使像素电极 P 与上电极图案 206 共电位。因此上电极图案 206 与电容电极 202 之间可产生电性耦合关系,以使像素电极 P 的电荷储存于此,如此便可构成像素结构的储存电容器。

[0059] 特别是,像素电极 P 包括第一延伸部 210a、第二延伸部 210b 以及分支部 210c。第一延伸部 210a 设置于电容电极的第一方向延伸部 202 的上方。第二延伸部 210b 设置于电容电极的第二方向延伸部 204 的上方,且第二延伸部 210b 与第一延伸部 210a 的延伸方向

不相同。也就是说,第一延伸部 210a 的延伸方向会配合电容电极的第一方向延伸部 202,而第二延伸部 210b 的延伸方向会配合电容电极的第二方向延伸部 204。在本实施例中,第二延伸部 210b 的延伸方向与第一延伸部 210a 的延伸方向垂直,但本发明不限于此。也就是说,第一方向延伸部 210a 与第二方向延伸部 210b 交错,上述第一及第二方向延伸部 210a、210b 所交错的角度大于零度且小于等于 180 度。分支部 210c 则是自第一延伸部 210a 与第二延伸部 210b 向像素区的边缘(也就是扫描线 SL 与数据线 DL 边缘)延伸。由于本实施例的像素电极 P 的第二延伸部 210b 与第一延伸部 210a 的延伸方向垂直,因此像素电极的分支部 210c 自第一延伸部 210a 与第二延伸部 210b 往四个方向延伸。在本实施例中,像素电极 P 的每一分支部 210c 与第一延伸部 210a 及第二延伸部 210b 之间各自具有一锐角夹角。此锐角夹角例如是 45 度或是 40 度或是其他合适的角度。如此,可以在像素结构 P 上形成多个配向领域。

[0060] 值得注意的是,电容电极的第一方向延伸部 202 未被像素电极 P 的第一延伸部 210a 完全覆盖,且电容电极的第二方向延伸部 204 未被像素电极 P 的第二延伸部 210b 完全覆盖。换言之,分支部 210c 更延伸至电容电极的第一方向延伸部 202 以及电容电极的第二方向延伸部 204 的上方。在本实施例中,像素电极 P 的第一延伸部 210a 的宽度 d3 以及第二延伸部 210b 的宽度 d5 实质上各自小于电容电极的第一方向延伸部 202 的宽度 d1 与第二方向延伸部 204 的宽度 d4,以使分支部 210c 更延伸至电容电极的第一方向延伸部 202 以及电容电极的第二方向延伸部 204 的上方。

[0061] 另外,根据本发明的一实施例,上述的像素电极 P 的第一延伸部 210a 的宽度 d3 实质上小于上电极图案 206 的宽度 d2,以使部分的分支部 210c 延伸至上电极图案 206 的上方。换言之,此实施例更进一步使上电极图案 206 未被像素电极 P 的第一延伸部 210a 完全覆盖。

[0062] 在上述图 2A 与图 2B 的实施例中,是将像素电极 P 的第一延伸部 210a 的宽度 d3 以及第二延伸部 210b 的宽度 d5 分别设计成实质上小于电容电极的第一方向延伸部 202 的宽度 d1 与第二方向延伸部 204 的宽度 d4,甚至将像素电极 P 的第一延伸部 210a 的宽度 d3 设计成实质上小于上电极图案 206 的宽度 d2。然,本发明不限于此,在其他的实施例中,亦可以仅将像素电极 P 的第一延伸部 210a 的宽度 d3 设计成实质上小于电容电极的第一方向延伸部 202 的宽度 d1,以使部分的分支部 210c 延伸至电容电极的第一方向延伸部 202 上方,甚至将像素电极 P 的第一延伸部 210a 的宽度 d3 设计成实质上小于上电极图案 206 的宽度 d2,以使部分的分支部 210c 延伸至上电极图案 206 上方。在另一实施例中,亦可以仅将像素电极 P 的第二延伸部 210b 的宽度 d5 设计成实质上小于电容电极的第二方向延伸部 204 的宽度 d4,以使部分的分支部 210c 延伸至电容电极的第二方向延伸部 204 上方。

[0063] 上述实施例是将像素电极 P 的第一延伸部 210a 的宽度 d3 及 / 或第二延伸部 210b 的宽度 d5 设计成实质上小于电容电极的第一方向延伸部 202 的宽度 d1 及 / 或第二方向延伸部 204 的宽度 d4,甚至将像素电极 P 的第一延伸部 210a 的宽度 d3 设计成实质上小于上电极图案 206 的宽度 d2,以使得电容电极的第一方向延伸部及 / 或第二方向延伸部未被像素电极的第一延伸部及 / 或第二延伸部完全覆盖。因此当使用此种像素结构的显示面板时,位于电容电极的第一方向延伸部 202 及 / 或第二方向延伸部 204 上方的液晶分子的倾倒或排列将因为电容电极与像素电极 / 上电极图案之间的电压作用而有所改变,进而解决

传统 PSA 显示面板在电容电极处有异常的错向线 (Disclination Line) 的问题。

[0064] 另外,上述实施例是将像素电极 P 的第一延伸部 210a 的宽度 d3 及 / 或第二延伸部 210b 的宽度 d5 设计成实质上小于电容电极的第一方向延伸部 202 的宽度 d1 及 / 或第二方向延伸部 204 的宽度 d4,甚至将像素电极 P 的第一延伸部 210a 的宽度 d3 设计成实质上小于上电极图案 206 的宽度 d2,以使得电容电极的第一方向延伸部及 / 或第二方向延伸部未被像素电极的第一延伸部及 / 或第二延伸部完全覆盖。然,本发明不限于此,根据其他实施例,亦可以对像素电极 P 的第一延伸部 210a 及 / 或第二延伸部 210b 作其他种设计,以达到电容电极的第一方向延伸部及 / 或第二方向延伸部甚至是上电极图案未被像素电极的第一延伸部及 / 或第二延伸部完全覆盖的目的。

[0065] 图 4A 是根据本发明另一实施例的像素结构的上视示意图,图 4B 为图 4A 中的像素电极的示意图,图 5 为图 4A 中沿着剖面线 II-II' 的剖面示意图。图 4A 及图 4B 所示的实施例与上述图 2A 与图 2B 所示的实施例相似,因此相同的元件以相同的标号表示,且不再重复赘述。图 4A 及图 4B 所示的实施例与上述图 2A 与图 2B 所示的实施例不同之处在于像素电极 P 的第一延伸部 210a 具有至少一第一开口 212,且像素电极 P 的第二延伸部 210b 具有至少一第二开口 214。第一开口 212 暴露出上电极图案 206 (如图 5 所示),更详细来说,第一开口 212 暴露出上电极图案 206 上方的绝缘层 213。第二开口 214 暴露出电极图案的第二方向延伸部 204,更详细来说,第二开口 214 暴露出电极图案的第二方向延伸部 204 上方的绝缘层 213。值得一提的是,本发明不限第一开口 212 与第二开口 214 的数目、形状以及排列方式。本实施例的图式所绘示的第一开口 212 与第二开口 214 是用来使本领域技术人员可以了解本发明,但其并非用以限定本发明。实际上,第一开口 212 与第二开口 214 的数目可以是一个、二个、三个或是三个以上。第一开口 212 与第二开口 214 的形状可以是矩形、方形、圆形或是多边形等等。第一开口 212 与第二开口 214 的排列方式可以是对称、非对称或是多个开口并列排列等等。

[0066] 类似地,在上述图 4A 与图 4B 的实施例中,是在像素电极 P 的第一延伸部 210a 形成第一开口 212,且在像素电极 P 的第二延伸部 210b 形成第二开口 214。然,本发明不限于此,在其他的实施例中,亦可以仅在像素电极 P 的第一延伸部 210a 形成第一开口 212。在另一实施例中,亦可以仅在像素电极 P 的第二延伸部 210b 形成第二开口 214。

[0067] 由于像素电极 P 的第一延伸部 210a 具有第一开口 212 且 / 或像素电极 P 的第二延伸部 210b 具有第二开口 214。因此,电容电极的第一方向延伸部及 / 或第二方向延伸部未被像素电极的第一延伸部及 / 或第二延伸部完全覆盖。当使用此种像素结构的显示面板时,位于电容电极的第一方向延伸部 202 及 / 或第二方向延伸部 204 上方的液晶分子的倾倒或排列将因为电容电极与像素电极 / 上电极图案之间的电压作用而有所改变,进而解决传统 PSA 显示面板在电容电极处有异常的错向线 (Disclination Line) 的问题。

[0068] 另外,根据本发明的又一实施例,可以结合图 2A 的实施例与图 4A 的实施例。也就是,将像素电极 P 的第一延伸部 210a 的宽度 d3 及 / 或第二延伸部 210b 的宽度 d5 设计成实质上小于电容电极的第一方向延伸部 202 的宽度 d1 及 / 或第二方向延伸部 204 的宽度 d4,甚至将像素电极 P 的第一延伸部 210a 的宽度 d3 设计成实质上小于上电极图案 206 的宽度 d2,以使得电容电极的第一方向延伸部及 / 或第二方向延伸部未被像素电极的第一延伸部及 / 或第二延伸部完全覆盖。并且,同时在像素电极 P 的第一延伸部 210a 形成第一开

口 212 且 / 或在像素电极 P 的第二延伸部 210b 形成第二开口 214。

[0069] 上述各实施例的像素结构中,其像素结构的储存电容是形成在电容电极的第一方向延伸部 202 与上电极图案 206 之间以及电容电极的第二方向延伸部 202 与像素电极 P 的第二延伸部 210b 之间。然,本发明不限于此。图 6A 是根据本发明另一实施例的像素结构的上视示意图,图 6B 为图 6A 中的像素电极的示意图,图 6A 及图 6B 所示的实施例与上述图 2A 与图 2B 所示的实施例相似,因此相同的元件以相同的标号表示,且不再重复赘述。图 6A 及图 6B 所示的实施例与上述图 2A 与图 2B 所示的实施例不同之处在于在电容电极的第一方向延伸部 202 上方未设置有上电极图案。因此,此像素结构的储存电容是形成在电容电极的第一方向延伸部 202 与像素电极 P 的第一延伸部 210a 之间以及电容电极的第二方向延伸部 202 与像素电极 P 的第二延伸部 210b 之间。特别是,像素电极 P 的第一延伸部 210a 的宽度 d3 以及第二延伸部 210b 的宽度 d5 实质上分别小于电容电极的第一方向延伸部 202 的宽度 d1 与第二方向延伸部 204 的宽度 d4。类似地,在其他的实施例中,亦可以仅将像素电极 P 的第一延伸部 210a 的宽度 d3 设计成实质上小于电容电极的第一方向延伸部 202 的宽度 d1,以使部分的分支部 210c 延伸至电容电极的第一方向延伸部 202 上方。在另一实施例中,亦可以仅将像素电极 P 的第二延伸部 210b 的宽度 d5 设计成实质上小于电容电极的第二方向延伸部 204 的宽度 d4,以使部分的分支部 210c 延伸至电容电极的第二方向延伸部 204 上方。

[0070] 图 7A 是根据本发明另一实施例的像素结构的上视示意图,图 7B 为图 7A 中的像素电极的示意图,图 7A 及图 7B 所示的实施例与上述图 4A 与图 4B 所示的实施例相似,因此相同的元件以相同的标号表示,且不再重复赘述。图 7A 及图 7B 所示的实施例与上述图 4A 与图 4B 所示的实施例不同之处在于在电容电极的第一方向延伸部 202 上方未设置有上电极图案。因此,此像素结构的储存电容是形成在电容电极的第一方向延伸部 202 与像素电极 P 的第一延伸部 210a 之间以及电容电极的第二方向延伸部 204 与像素电极 P 的第二延伸部 210b 之间。特别是,在像素电极 P 的第一延伸部 210a 形成第一开口 212,且在像素电极 P 的第二延伸部 210b 形成第二开口 214。然,本发明不限于此,在其他的实施例中,亦可以仅在像素电极 P 的第一延伸部 210a 形成第一开口 212。在另一实施例中,亦可以仅在像素电极 P 的第二延伸部 210b 形成第二开口 214。

[0071] 类似地,根据本发明的又一实施例,可以结合图 6A 的实施例与图 7A 的实施例。也就是,在电容电极的第一方向延伸部 202 上方未设置有上电极图案的架构下,将像素电极 P 的第一延伸部 210a 的宽度 d3 及 / 或第二延伸部 210b 的宽度 d5 设计成实质上小于电容电极的第一方向延伸部 202 的宽度 d1 及 / 或第二方向延伸部 204 的宽度 d4,甚至将像素电极 P 的第一延伸部 210 的宽度 d3 设计成实质上小于上电极图案 206 的宽度 d2,以使得电容电极的第一方向延伸部及 / 或第二方向延伸部未被像素电极的第一延伸部及 / 或第二延伸部完全覆盖。并且,同时在像素电极 P 的第一延伸部 210a 形成第一开口 212 且 / 或在像素电极 P 的第二延伸部 210b 形成第二开口 214。

[0072] 图 8A 是根据本发明另一实施例的像素结构的上视示意图,图 8B 为图 8A 中的像素电极的示意图,图 8A 及图 8B 所示的实施例与上述图 2A 与图 2B 所示的实施例相似,因此相同的元件以相同的标号表示,且不再重复赘述。图 8A 及图 8B 所示的实施例与上述图 2A 与图 2B 所示的实施例不同之处在于在电容电极的第二方向延伸部 204 与上电极图案 206 是

属于同一膜层,因而电容电极的第二方向延伸部 204 与上电极图案 206 垂直以构成“十”字形结构。类似地,本发明不限于此,根据其他实施例,电容电极的第二方向延伸部 204 与上电极图案 206 亦可以构成其他种形状的结构。也就是说,电容电极的第二方向延伸部 204 与上电极图案 206 交错,二者所交错的角度大于零度且小于等于 180 度。此像素结构的储存电容是形成在电容电极的第一方向延伸部 202 与上电极图案 206 之间以及电容电极的第二方向延伸部 204 与像素电极 P 的第二延伸部 210b 之间。特别是,像素电极 P 的第一延伸部 210a 的宽度 d3 以及第二延伸部 210b 的宽度 d5 实质上分别小于电容电极的第一方向延伸部 202 的宽度 d1 与第二方向延伸部 204 的宽度 d4。类似地,在其他的实施例中,亦可以仅将像素电极 P 的第一延伸部 210a 的宽度 d3 设计成实质上小于电容电极的第一方向延伸部 202 的宽度 d1,以使部分的分支部 210c 延伸至电容电极的第一方向延伸部 202 上方。在另一实施例中,亦可以仅将像素电极 P 的第二延伸部 210b 的宽度 d5 设计成实质上小于电容电极的第二方向延伸部 204 的宽度 d4,以使部分的分支部 210c 延伸至电容电极的第二方向延伸部 204 上方。

[0073] 图 9A 是根据本发明另一实施例的像素结构的上视示意图,图 9B 为图 9A 中的像素电极的示意图,图 9A 及图 9B 所示的实施例与上述图 4A 与图 4B 所示的实施例相似,因此相同的元件以相同的标号表示,且不再重复赘述。图 9A 及图 9B 所示的实施例与上述图 4A 与图 4B 所示的实施例不同之处在于电容电极的第二方向延伸部 204 与上电极图案 206 是属于同一膜层,因而电容电极的第二方向延伸部 204 与上电极图案 206 垂直以构成“十”字形结构。类似地,本发明不限于此,根据其他实施例,电容电极的第二方向延伸部 204 与上电极图案 206 亦可以构成其他种形状的结构。也就是说,电容电极的第二方向延伸部 204 与上电极图案 206 交错,二者所交错的角度大于零度且小于等于 180 度。特别是,在像素电极 P 的第一延伸部 210a 形成第一开口 212,且在像素电极 P 的第二延伸部 210b 形成第二开口 214。然,本发明不限于此,在其他的实施例中,亦可以仅在像素电极 P 的第一延伸部 210a 形成第一开口 212。在另一实施例中,亦可以仅在像素电极 P 的第二延伸部 210b 形成第二开口 214。

[0074] 类似地,根据本发明的又一实施例,可以结合图 8A 的实施例与图 9A 的实施例。也就是,在将电容电极的第二方向延伸部 204 与上电极图案 206 设计成同一膜层的架构下,将像素电极 P 的第一延伸部 210a 的宽度 d3 及 / 或第二延伸部 210b 的宽度 d5 设计成小于电容电极的第一方向延伸部 202 的宽度 d1 及 / 或第二方向延伸部 204 的宽度 d4,甚至将像素电极 P 的第一延伸部 210 的宽度 d3 设计成实质上小于上电极图案 206 的宽度 d2,以使得电容电极的第一方向延伸部及 / 或第二方向延伸部未被像素电极的第一延伸部及 / 或第二延伸部完全覆盖。并且,同时在像素电极 P 的第一延伸部 210a 形成第一开口 212 且 / 或在像素电极 P 的第二延伸部 210b 形成第二开口 214。

[0075] 综上所述,因本发明的像素结构中,与电容电极产生电性耦合的像素电极的宽度实质上小于电容电极的宽度,或是与电容电极产生电性耦合的像素电极中设计有开口,以使电容电极未被像素电极所完全覆盖。因此在电容电极上方的液晶分子会因为这样的设计而改变其排列方式,因而可以避免在电容电极处有异常的错向线 (Disclination Line) 的问题。

[0076] 虽然本发明已以实施例揭露如上,然其并非用以限定本发明,任何本领域的技术

人员,在不脱离本发明的精神和范围内,当可作些许的更动与润饰,故本发明的保护范围当视权利要求所界定者为准。

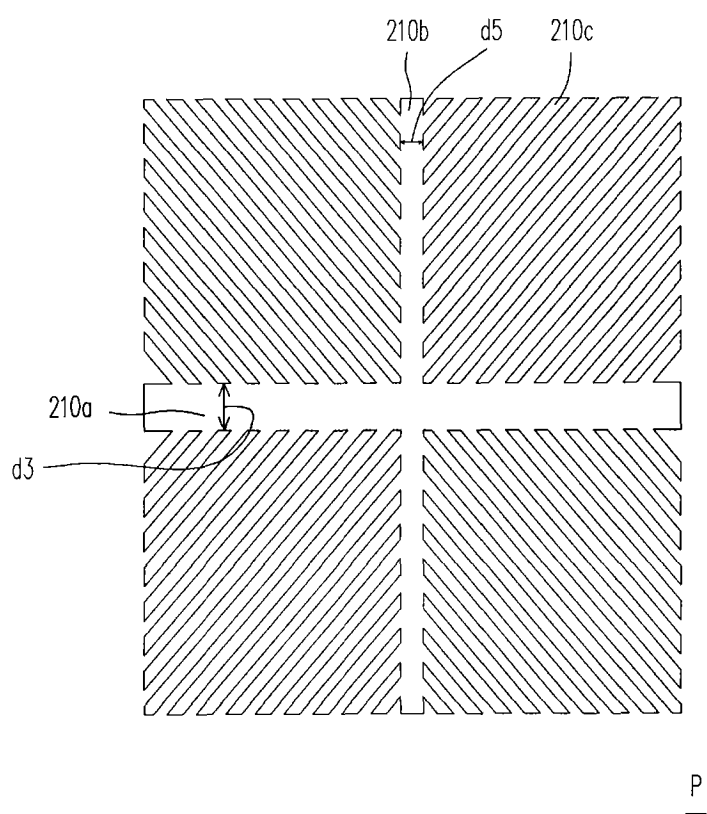


图 2B

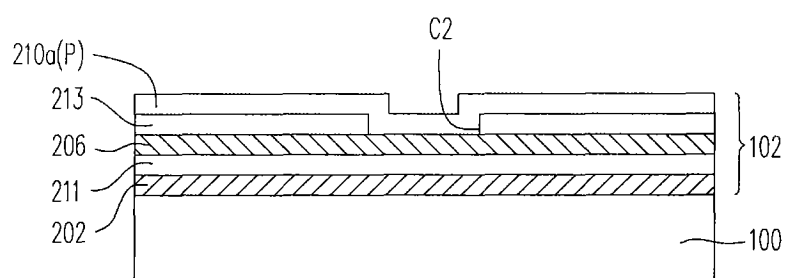


图 3

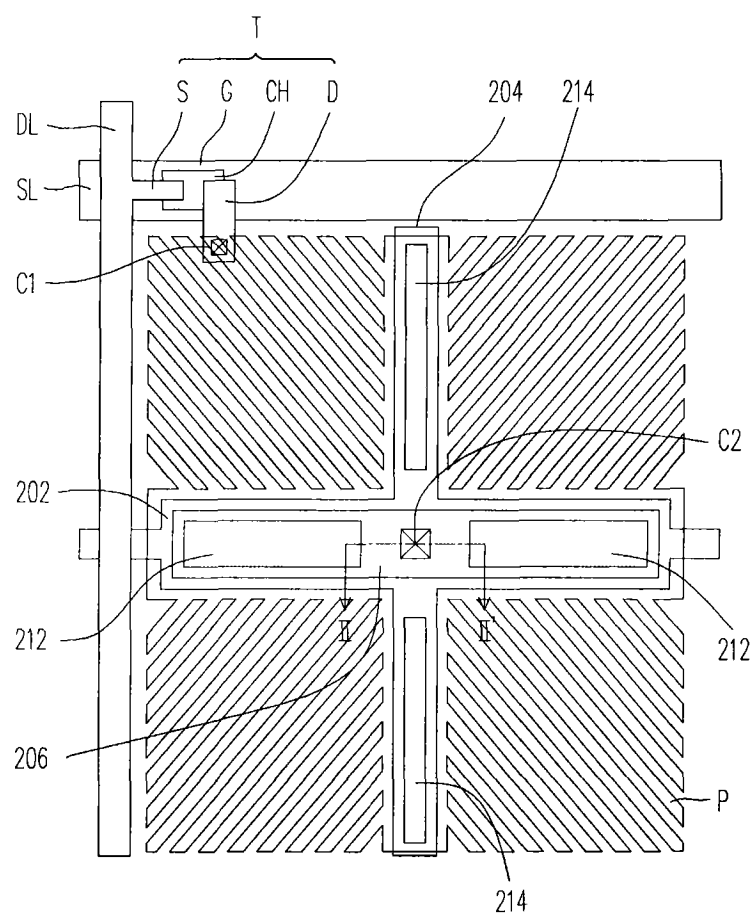


图 4A

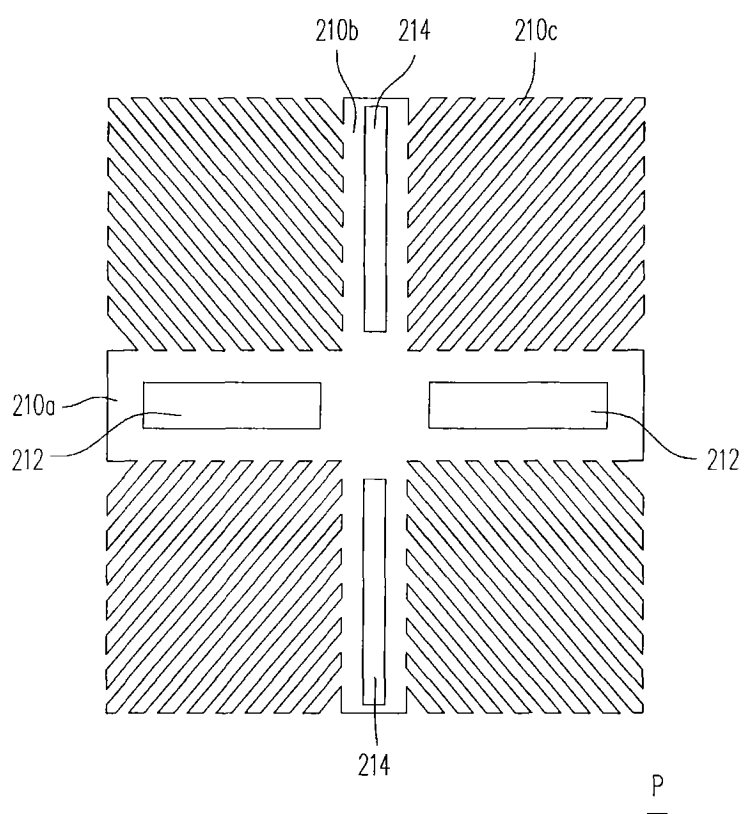


图 4B

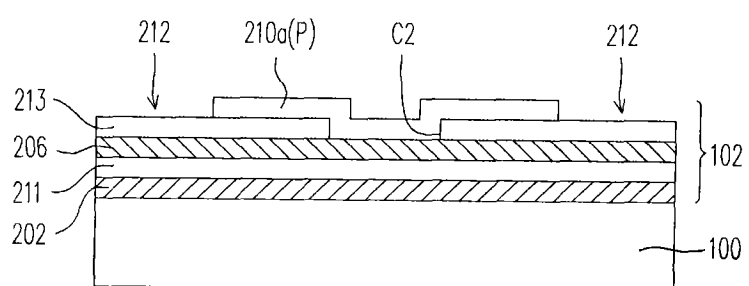


图 5

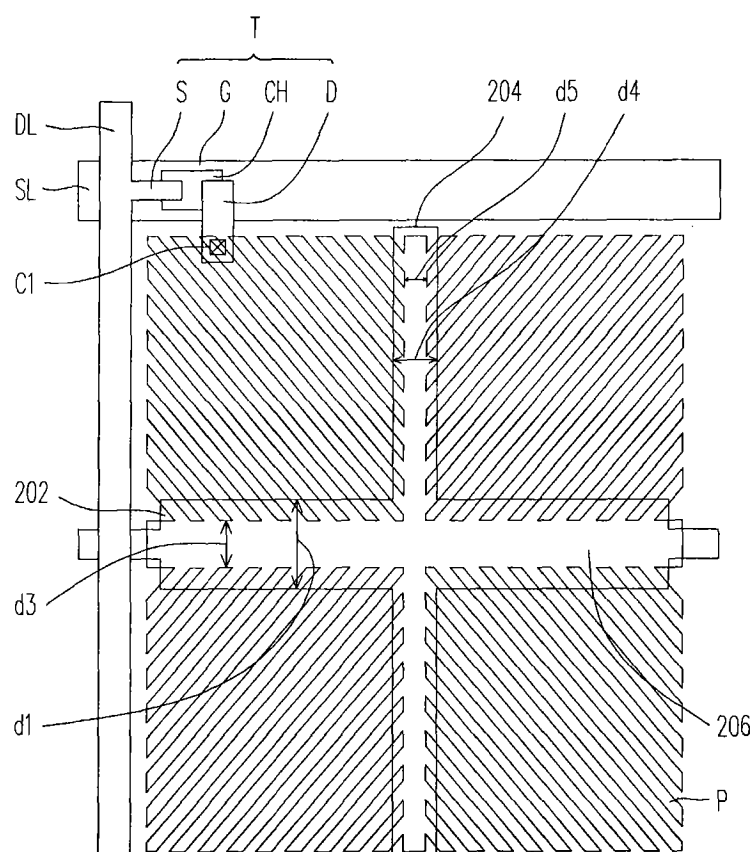


图 6A

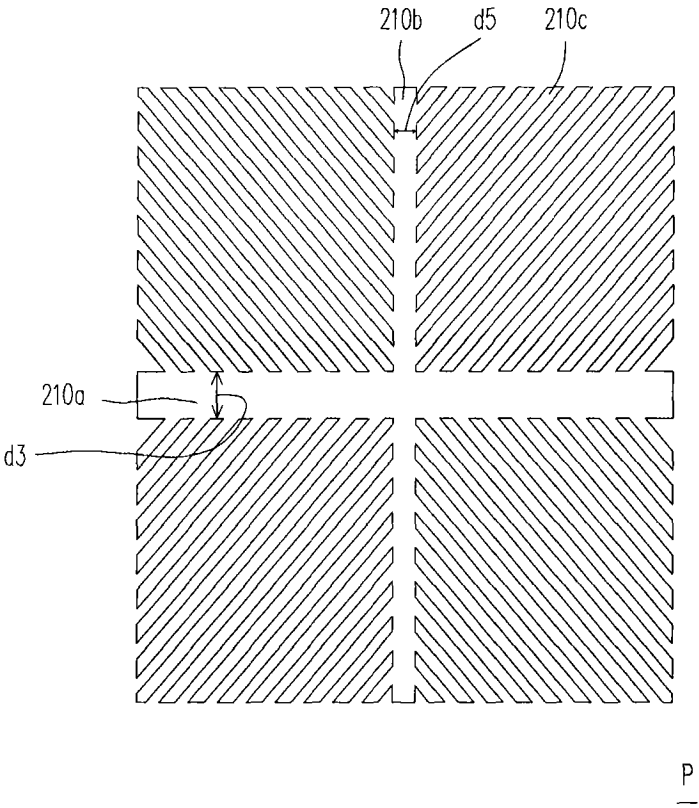


图 6B

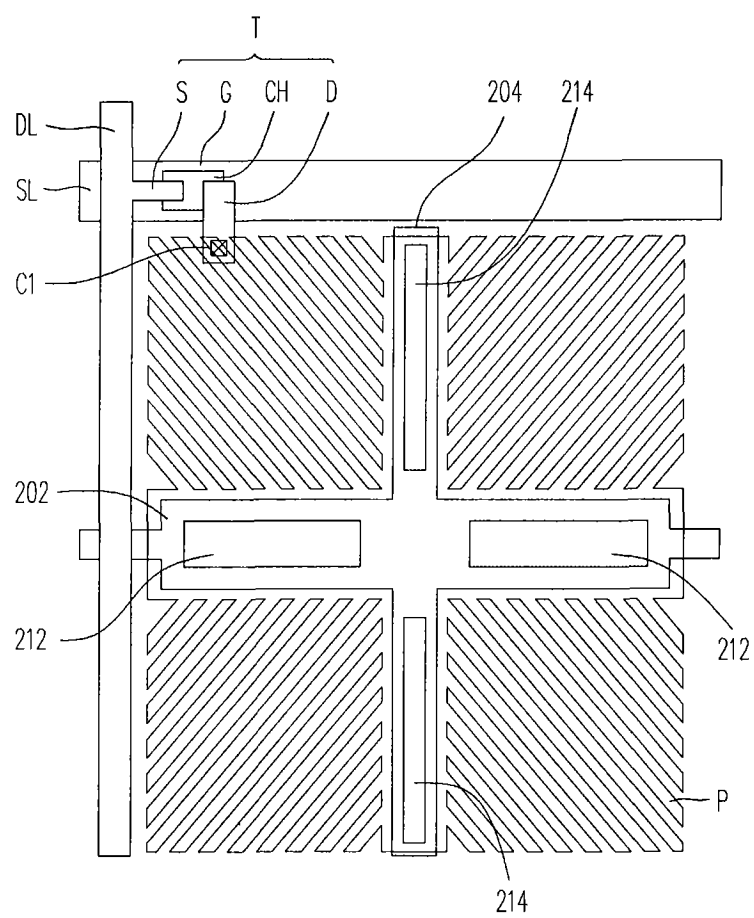


图 7A

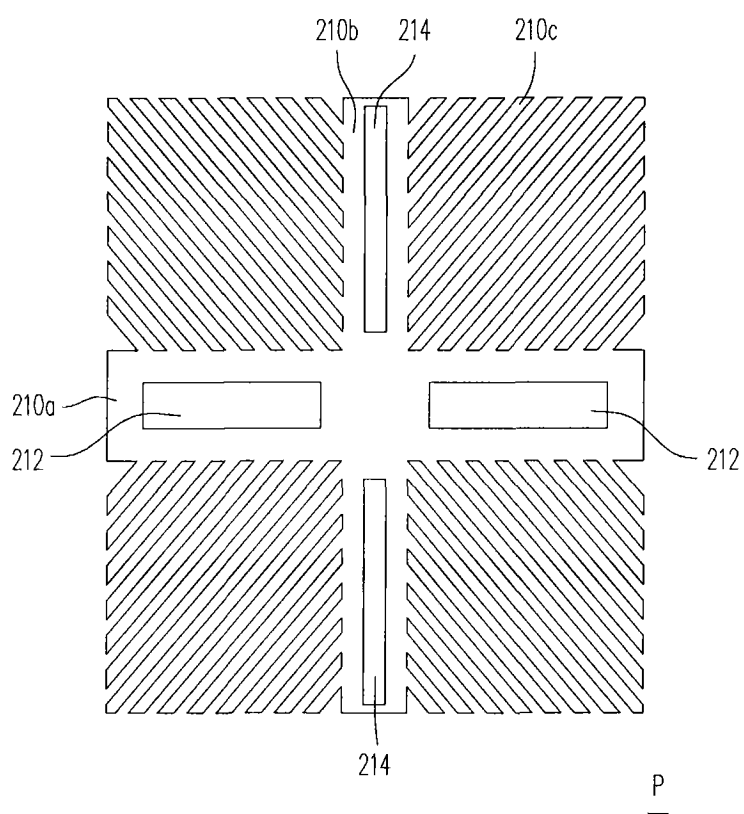


图 7B

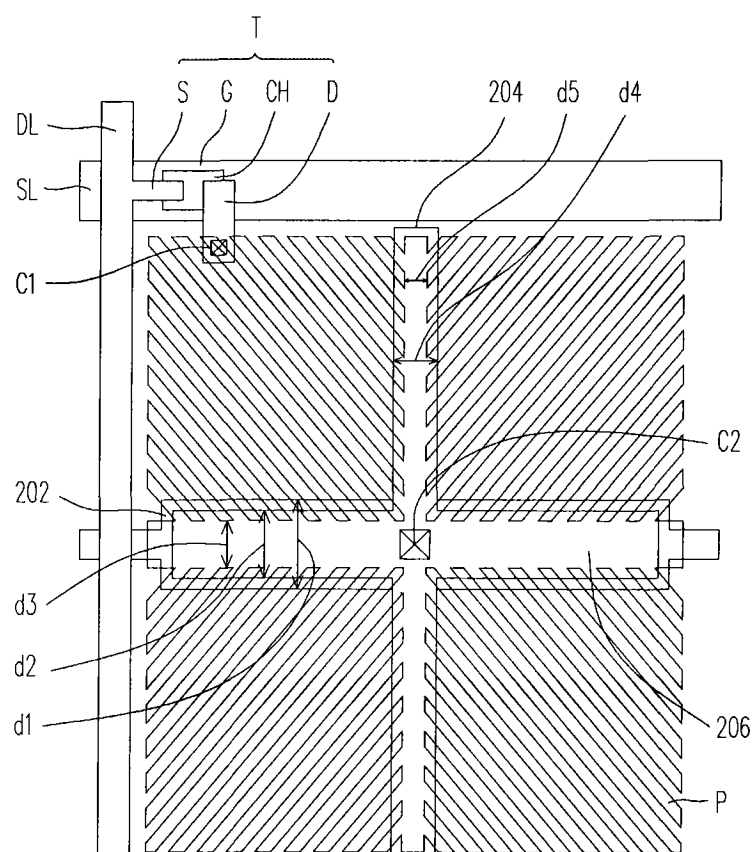


图 8A

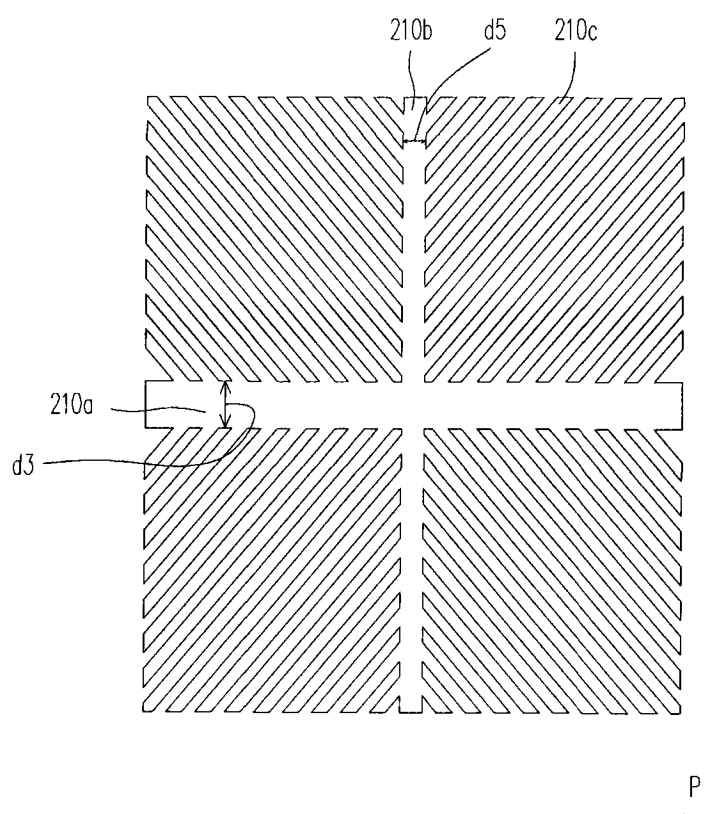


图 8B

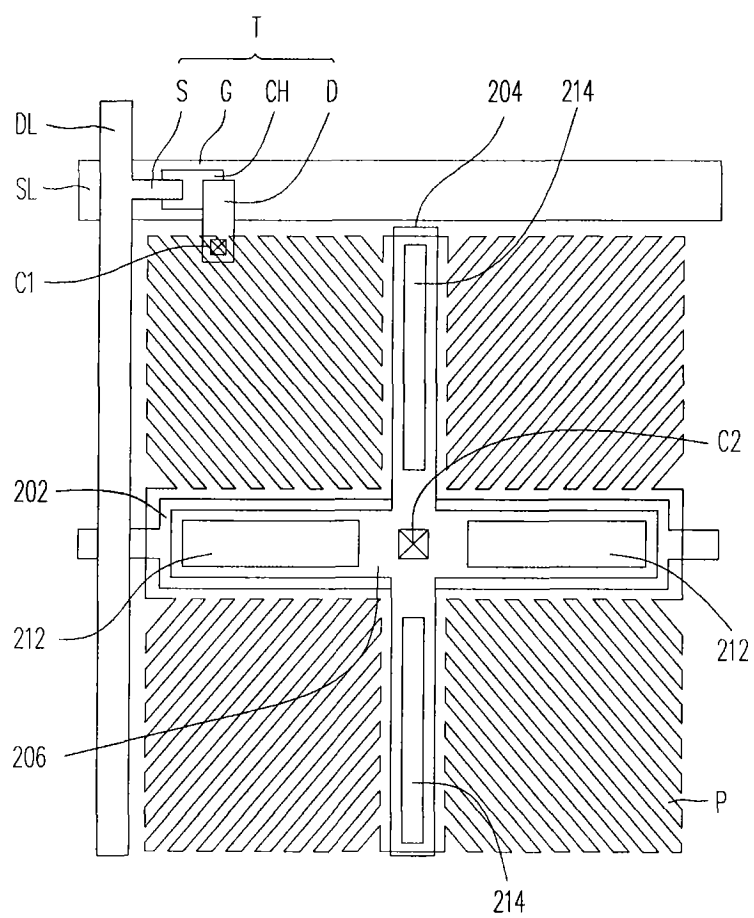


图 9A

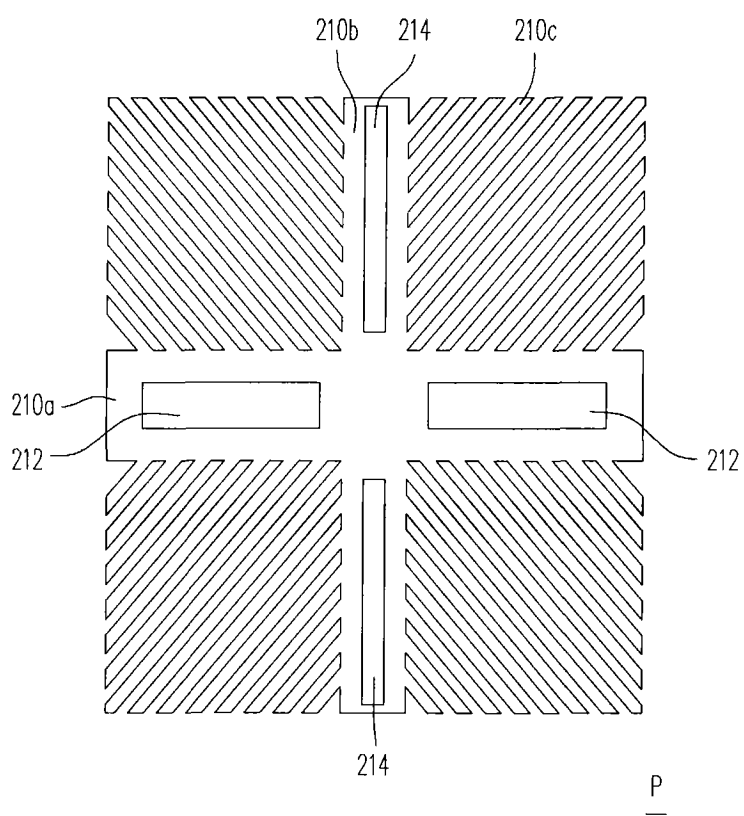


图 9B

专利名称(译)	像素结构及具有此像素结构的显示面板		
公开(公告)号	CN101699340B	公开(公告)日	2013-03-20
申请号	CN200910212318.5	申请日	2009-11-04
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	丁天伦 廖乾煌 徐文浩 苏振嘉		
发明人	丁天伦 廖乾煌 徐文浩 苏振嘉		
IPC分类号	G02F1/1362 G02F1/1368		
审查员(译)	崔双魁		
其他公开文献	CN101699340A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素结构，其包括基板、扫描线、数据线、主动元件、电容电极以及像素电极。基板具有像素区。扫描线与数据线位于基板上。主动元件与扫描线以及数据线电连接。电容电极位于基板上。像素电极位于像素区内且与主动元件电连接，其中像素电极包括第一延伸部、第二延伸部以及分支部。第一延伸部设置于电容电极的上方以与电容电极电性耦合，其中电容电极未被第一延伸部完全覆盖。第二延伸部与第一延伸部的延伸方向不同。分支部自第一延伸部与第二延伸部向像素区的边缘延伸。实施本发明，电容电极上方的液晶分子会因为此种像素结构而改变其排列方式，因此可以避免在电容电极处有异常的错向线的问题。

