

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1368 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200910129534.3

[43] 公开日 2009 年 8 月 19 日

[11] 公开号 CN 101510035A

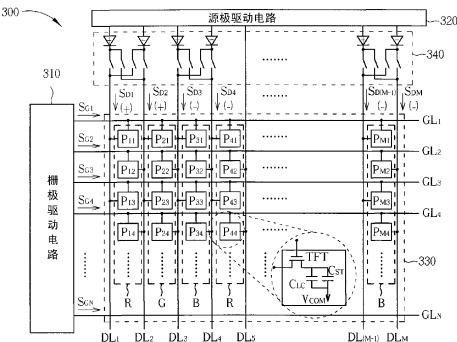
[22] 申请日 2009.3.26
[21] 申请号 200910129534.3
[71] 申请人 友达光电股份有限公司
地址 台湾省新竹
[72] 发明人 刘圣超 王仓鸿 洪集茂 李忠隆
周士翔

[74] 专利代理机构 北京律诚同业知识产权代理有限公司
代理人 梁 挥 祁建国

权利要求书 5 页 说明书 8 页 附图 7 页

[54] 发明名称
具多点反转的液晶显示器
[57] 摘要

液晶显示器包含多个数据线组、多个栅极线组、一像素阵列，以及一源极驱动电路。像素阵列的第 m 像素列中的奇数组像素耦接于第 M 条数据线和相对应的奇数栅极线组，而偶数组像素耦接于第 $(M+1)$ 条数据线和相对应的偶数栅极线组。像素阵列的第 $(m+1)$ 像素列中的奇数组像素耦接于第 $(M+1)$ 条数据线和相对应的奇数栅极线组，而偶数组像素耦接于第 $(M+2)$ 条数据线和相对应的偶数栅极线组。源极驱动电路分别输出具第一和第二极性的数据驱动信号至奇数和偶数数据线组，以提供多点反转。



1. 一种具多点反转的液晶显示器，其特征在于，包含：

多个数据线组，每一数据线组包含 x 条数据线，用来传输数据驱动信号；

多个栅极线组，每一栅极线组包含 y 条栅极线，用来传输栅极驱动信号；

一像素阵列，包含：

一第 m 像素列，包含多组像素且设于该多条数据线中两条相邻的第 M 条和第 $M+1$ 条数据线之间，其中：

该第 m 像素列中的奇数组像素对应于该第 M 条数据线，以及分别对应于该多个栅极线组中相对应的奇数栅极线组；且

该第 m 像素列中的偶数组像素对应于第 $M+1$ 条数据线，以及分别对应于该多条栅极线中相对应的偶数栅极线组；

一第 $m+1$ 像素列，包含多组像素且设于该多条数据线中两条相邻的第 $M+1$ 条和第 $M+2$ 条数据线之间，其中：

该第 $m+1$ 像素列中的奇数组像素对应于该第 $M+1$ 条数据线，以及分别对应于该多个栅极线组中相对应的奇数栅极线组；且

该第 $m+1$ 像素列中的偶数组像素对应于该第 $M+2$ 条数据线，以及分别对应于该多个栅极线组中相对应的偶数栅极线组；及

一源极驱动电路，用来在一第一显示画面的周期内，输出具第一极性的数据驱动信号至该多个数据线组中的奇数数据线组，以及输出具第二极性的数据驱动信号至该多个数据线组中的偶数数据线组。

2. 根据权利要求 1 所述的液晶显示器，其特征在于，该源极驱动电路另用来在接续该第一显示画面的一第二显示画面的周期内，输出具第二极性的数据驱动信号至该多个数据线组中的奇数数据线组，以及输出具第一极性的数据驱动信号至该多个数据线组中的偶数数据线组。

3. 根据权利要求 1 所述的液晶显示器，其特征在于，另包含：

一开关电路，耦接于该源极驱动电路和该多条数据线之间，用来控制这些数据驱动信号至该多条数据线的信号流通路径。

4. 根据权利要求 1 所述的液晶显示器，其特征在于，该多组像素中的一像素包含：

一开关元件，包含：

一第一端，耦接于该像素所对应的一数据线；

一第二端；以及

一控制端，耦接于该像素所对应的一栅极线；

一液晶电容，耦接于该像素开关的第二端与一共同端之间；以及

一储存电容，耦接于该像素开关的第二端与该共同端之间。

5. 根据权利要求4所述的液晶显示器，其特征在于，该开关元件包含一薄膜晶体管，且该像素开关的控制端为该薄膜晶体管的栅极。

6. 根据权利要求1所述的液晶显示器，其特征在于，另包含：

一栅极驱动电路，耦接于该多个栅极线组，用来产生该栅极驱动信号。

7. 根据权利要求1所述的液晶显示器，其特征在于， m 和 n 为相同值。

8. 根据权利要求1所述的液晶显示器，其特征在于，该像素阵列采用三栅型结构。

9. 一种具双点反转液晶显示器，其特征在于，包含：

一第一数据线、一第二数据线、一第三数据线、一第四数据线和一第五数据线，用来传输数据驱动信号；

一第一栅极线和一第二栅极线，用来传输栅极驱动信号；

一像素阵列，包含：

一第一像素，设置于该像素阵列的第一行第一列，耦接于该第一数据线和该第一栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第二像素，设置于该像素阵列的第一行第二列，耦接于该第二数据线和该第一栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第三像素，设置于该像素阵列的第一行第三列，耦接于该第三数据线和该第一栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第四像素，设置于该像素阵列的第一行第四列，耦接于该第四数据线和该第一栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第五像素，设置于该像素阵列的第二行第一列，耦接于该第二数据线和该第二栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第六像素，设置于该像素阵列的第二行第二列，耦接于该第三数据线和该第二栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第七像素，设置于该像素阵列的第二行第三列，耦接于该第四数据线和该第二栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；及

一第八像素，设置于该像素阵列的第二行第四列，耦接于该第五数据线和该第二栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；及

一源极驱动电路，用来在一第一显示画面的周期内，输出具第一极性的数据驱动信号至该第一、第二和第五数据线，且输出具第二极性的数据驱动信号至该第三和第四数据线。

10. 根据权利要求9所述的液晶显示器，其特征在于，该源极驱动电路另用来在接续该第一显示画面的一第二显示画面的周期内，输出具第二极性的数据驱动信号至该第一、第二和第五数据线，且输出具第三极性的数据驱动信号至该第三和第四数据线。

11. 根据权利要求9所述的液晶显示器，另包含一第三和一第四栅极线，用来传输栅极驱动信号，其特征在于，该像素阵列另包含；

一第九像素，设置于该像素阵列的第三行第一列，耦接于该第二数据线和该第三栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十像素，设置于该像素阵列的第三行第二列，耦接于该第三数据线和该第三栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十一像素，设置于该像素阵列的第三行第三列，耦接于该第四数据线和该第三栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十二像素，设置于该像素阵列的第三行第四列，耦接于该第五数据线和该第三栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画

面；

一第十三像素，设置于该像素阵列的第四行第一列，耦接于该第一数据线和该第四栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十四像素，设置于该像素阵列的第四行第二列，耦接于该第二数据线和该第四栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十五像素，设置于该像素阵列的第四行第三列，耦接于该第三数据线和该第四栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；及

一第十六像素，设置于该像素阵列的第四行第四列，耦接于该第四数据线和该第四栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面。

12. 根据权利要求9所述的液晶显示器，另包含一第三和一第四栅极线，用来传输栅极驱动信号，且该像素阵列另包含；

一第九像素，设置于该像素阵列的第三行第一列，耦接于该第一数据线和该第三栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十像素，设置于该像素阵列的第三行第二列，耦接于该第二数据线和该第三栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十一像素，设置于该像素阵列的第三行第三列，耦接于该第三数据线和该第三栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十二像素，设置于该像素阵列的第三行第四列，耦接于该第四数据线和该第三栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十三像素，设置于该像素阵列的第四行第一列，耦接于该第二数据线和该第四栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；

一第十四像素，设置于该像素阵列的第四行第二列，耦接于该第三数据线和该第四栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画

面；

一第十五像素，设置于该像素阵列的第四行第三列，耦接于该第四数据线和该第四栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；及

一第十六像素，设置于该像素阵列的第四行第四列，耦接于该第五数据线和该第四栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面。

13. 根据权利要求9所述的液晶显示器，其特征在于，另包含：

一开关电路，耦接于该源极驱动电路和这些数据线之间，用来控制这些数据驱动信号至这些数据线之信号流通过路。

14. 根据权利要求9所述的液晶显示器，其特征在于，每一像素包含：

一开关元件，包含：

一第一端，耦接于该像素所对应的一数据线；

一第二端；以及

一控制端，耦接于该像素所对应的一栅极线；

一液晶电容，耦接于该像素开关的第二端与一共同端之间；以及

一储存电容，耦接于该像素开关的第二端与该共同端之间。

15. 根据权利要求14所述的液晶显示器，其特征在于，该开关元件包含一薄膜晶体管，且该像素开关的控制端为该薄膜晶体管的栅极。

16. 根据权利要求9所述的液晶显示器，其特征在于，该像素阵列采用三栅型结构。

具多点反转的液晶显示器

技术领域

本发明涉及一种液晶显示器，尤指一种具多点反转的液晶显示器。

背景技术

液晶显示器(liquid crystal display, LCD)具有低辐射、体积小及低耗能等优点，已逐渐取代传统的阴极射线管显示器(cathode ray tube display, CRT)，因而被广泛地应用在笔记本电脑、个人数字助理(personal digital assistant, PDA)、平面电视，或移动电话等资讯产品上。

请参考图 1，图 1 为现有技术中一液晶显示器 100 的示意图。液晶显示器 100 包含一栅极驱动电路 (gate driver) 110、一源极驱动电路 (source driver) 120，以及一液晶显示面板 130。液晶显示面板 130 上设有多条互相平行的数据线 DL1~DLM、多条互相平行的栅极线 GL1~GLN，和一包含 M 列 N 行的像素矩阵。数据线 DL1~DLM 和栅极线 GL1~GLN 彼此交错设置，像素矩阵包含(M×N)个像素 P11~PMN，分别设于相对应数据线和栅极线的交会处。每一像素包含一薄膜晶体管 (thin film transistor, TFT) 开关 TFT、一液晶电容 CLC 和一储存电容 CST。栅极驱动电路 110 耦接于栅极线 GL1~GLN，用来依序产生栅极驱动信号 SG1~SGN 以开启相对应像素的 TFT 开关。源极驱动电路 120 耦接于数据线 DL1~DLM，用来产生数据驱动信号 SD1~SDM 以使像素 P11~PMN 能显示相对应影像。举例来说，像素 P11 在接收到栅极驱动信号 SG1 时会依据数据驱动信号 SD1 来显示画面、像素 P12 于接收到栅极驱动信号 SG2 时会依据数据驱动信号 SD1 来显示画面、像素 P21 于接收到栅极驱动信号 SG1 时会依据数据驱动信号 SD2 以显示画面、像素 P22 于接收到栅极驱动信号 SG2 时会依据数据驱动信号 SD2 以显示画面...依此类推。

一般而言，施加在液晶电容 CLC 和储存电容 CST 两端的电压极性必须每隔一预定时间进行反转，以避免液晶材料产生极化 (polarization) 而造成永久性的破坏。例如，若采用线反转 (line inversion) 的模式，则每一条数据线/栅

极线上的所有像素会具有相同的电压极性，但会与相邻数据线/栅极线上的像素的电压极性相反。若采用点反转(dot inversion)的模式，则每一像素的电压极性会与其周围相邻像素的电压极性相反。

图2a和图2b为现有技术的液晶显示器100以点反转方式来显示画面时的示意图。图2a的画面X和图2b的画面(X+1)代表相邻的两个画面，意即液晶显示器100在显示完画面X后随即显示画面(X+1)。如图2a及图2b所示，为了要使得画面X与画面(X+1)能够具有点反转的特性，在每经过一个栅极驱动信号的时间后，每条数据线所载有的数据驱动信号的极性便需反转一次。由于在极性反转时共用电压驱动电路与源极驱动电路的负载最大，因此若以点反转方式来驱动，现有技术的液晶显示器100会消耗极大能量。

发明内容

本发明提供一种具多点反转的液晶显示器，包含多个数据线组，每一数据线组包含x条数据线，用来传输数据驱动信号；多个栅极线组，每一栅极线组包含y条栅极线，用来传输栅极驱动信号；一像素阵列，包含一第m像素列，包含多组像素且设于该多条数据线中两条相邻的第M条和第(M+1)条数据线之间，其中该第m像素列中的奇数组像素对应于该第M条数据线，以及分别对应于该多个栅极线组中相对应的奇数栅极线组；且该第m像素列中的偶数组像素对应于第(M+1)条数据线，以及分别对应于该多条栅极线中相对应的偶数栅极线组；一第(m+1)像素列，包含多组像素且设于该多条数据线中两条相邻的第(M+1)条和第(M+2)条数据线之间，其中该第(m+1)像素列中的奇数组像素对应于该第(M+1)条数据线，以及分别对应于该多个栅极线组中相对应的奇数栅极线组；且该第(m+1)像素列中的偶数组像素对应于该第(M+2)条数据线，以及分别对应于该多个栅极线组中相对应的偶数栅极线组；及一源极驱动电路，用来在一第一显示画面的周期内，输出具第一极性的数据驱动信号至该多个数据线组中的奇数数据线组，以及输出具第二极性的数据驱动信号至该多个数据线组中的偶数数据线组。

本发明另提供一种具双点反转液晶显示器，包含一第一、一第二、一第三、一第四和一第五数据线，用来传输数据驱动信号；一第一和一第二栅极线，用来传输栅极驱动信号；一像素阵列，包含一第一像素，设置于该像素阵列的第

一行第一列，耦接于该第一数据线和该第一栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；一第二像素，设置于该像素阵列的第一行第二列，耦接于该第二数据线和该第一栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；一第三像素，设置于该像素阵列的第一行第三列，耦接于该第三数据线和该第一栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；一第四像素，设置于该像素阵列的第一行第四列，耦接于该第四数据线和该第一栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；一第五像素，设置于该像素阵列的第二行第一列，耦接于该第二数据线和该第二栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；一第六像素，设置于该像素阵列的第二行第二列，耦接于该第三数据线和该第二栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；一第七像素，设置于该像素阵列的第二行第三列，耦接于该第四数据线和该第二栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；及一第八像素，设置于该像素阵列的第二行第四列，耦接于该第五数据线和该第二栅极线，用来依据所接收的栅极驱动信号与数据驱动信号以显示画面；及一源极驱动电路，用来在一第一显示画面的周期内，输出具第一极性的数据驱动信号至该第一、第二和第五数据线，且输出具第二极性的数据驱动信号至该第三和第四数据线。

附图说明

图 1 为现有技术中一液晶显示器的示意图；

图 2a 和图 2b 的示意图为图 1 的液晶显示器以点反转方式来显示画面时的示意图；

图 3 为本发明中一采用之字型布局 and 单栅型结构的液晶显示器的示意图；

图 4a 和图 4b 的示意图为本发明第一实施例中以双点反转方式来驱动液晶显示器以显示第一类型的黑白画面时的示意图；

图 5a 和图 5b 的示意图为本发明第二实施例中以双点反转方式来驱动液晶显示器以显示第二类型的黑白画面时的示意图；

图 6a 和图 6b 的示意图为本发明第三实施例中以双点反转方式来驱动液晶显示器以显示黑白画面时的示意图；

图 7 为本发明中另一种采用之字型布局和三栅型结构的液晶显示器的示意图。

其中，附图标记

CST 储存电容 CLC 液晶电容

TFT 薄膜晶体管开关

GL1~GLN、GL1~GLY 栅极线

DL1~DLM、DL1~DLX 数据线

P11~PMN、P11~PXY 像素

SG1~SGN、SG1~SGY 栅极驱动信号

SD1~SDM、SD1~SDX 数据驱动信号

340、440 开关控制电路

100、300、400 液晶显示器

110、310、410 栅极驱动电路

120、320、420 源极驱动电路

130、330、430 液晶显示面板

具体实施方式

请参考图 3，图 3 为本发明中一采用之字型（zigzag）布局和单栅型（single-gate）结构的液晶显示器 300 的示意图。液晶显示器 300 包含一栅极驱动电路 310、一源极驱动电路 320、一开关控制电路 340，以及一液晶显示面板 330。液晶显示面板 330 上设有多条互相平行的数据线 DL1~DLM、多条互相平行的栅极线 GL1~GLN，和一包含 M 列 N 行的像素矩阵。数据线 DL1~DLM 和栅极线 GL1~GLN 彼此交错设置，像素矩阵包含(M×N)个像素 P11~PMN，分别设于相对应数据线和栅极线的交会处。举例来说，像素矩阵中第 m 列像素 Pm1~PmN(m 为小于 M 的正整数)，设于两条相邻数据线 DLm 和 DL(m+1) 之间，奇数组像素 Pm1、Pm3，...，Pm(N-1)分别耦接于栅极线 GL1~GLN 中相对应的奇数条栅极线 GL1、GL3，...，GL(N-1)，而偶数组像素 Pm2、Pm4，...，PmN 分别耦接于栅极线 GL1~GLN 中相对应的偶数条栅极线 GL2、GL4，...，GLN。每一像素包含一薄膜晶体管开关 TFT、一液晶电容 CLC 和一储存电容

CST。栅极驱动电路 310 耦接于栅极线 GL1~GLN，用来依序产生栅极驱动信号 SG1~SGN 以开启相对应像素之 TFT 开关。源极驱动电路 320 耦接于数据线 DL1~DLM，用来产生数据驱动信号 SD1~SDM，使得像素 P11~PMN 能显示相对应影像。在本发明中的液晶显示器 300 中，耦接于像素矩阵中第 n 行像素 P1n~Pmn (n 为小于 N 的正整数) 依序为 R、G、B 像素的排列。

开关控制电路 340 耦接于源极驱动电路 320 和数据线 DL1~DLM 之间，可通过多个开关分别输出具相对应极性数据驱动信号 $S_{D1} \sim S_{DM}$ 至数据线 DL1~DLM。在本发明中，数据驱动信号 $S_{D1} \sim S_{DM}$ 的极性每隔 S 条数据线反转。图 3 为 S=2 时的实施例，其中数据驱动信号 $S_{D1} \sim S_{DM}$ 的极性每隔 2 条数据线反转。因此，针对一画面 X，像素矩阵中奇数行像素具「++--++--...」的极性排列，而像素矩阵中偶数行像素具「+--+--+...」的极性排列；针对下一画面 (X+1)，像素矩阵中奇数行像素具「--++--++...」的极性排列，而像素矩阵中偶数行像素具「-+-+--+...」的极性排列。图 3 仅显示了源极驱动电路 320 针对画面 X 的输出信号极性。

依据驱动周期不同，驱动每一像素的数据驱动信号具不同电位，若要使一像素显示黑色影像，在正极性驱动周期内需使用具高电位的数据驱动信号，而在负极性驱动周期内需使用具低电位的数据驱动信号；若要使一像素显示白色影像，在正极性驱动周期内需使用具低电位的数据驱动信号，而在负极性驱动周期内需使用具高电位的数据驱动信号。在显示特定图案(例如黑白相间画面)时，若每条数据线在极性变换时其电位耦合方向皆相同，共同电压 VCOM 的回复时间会不足，如此容易形成条状的干扰(crosstalk)，造成画面不均(mura)而影响显示品质。

图 4a 和图 4b 的示意图说明了本发明第一实施例中以双点反转(two-dot inversion)的方式驱动液晶显示器 300 以显示第一类型的黑白相间画面时的运作，其中图 4a 说明了显示画面 X 时液晶显示器 300 内像素矩阵的极性排列和电位，而图 4b 说明了显示画面 X 时数据驱动信号 SD1~SDM 的波形图，而液晶显示器 300 在显示画面 (X+1) 时运作类似，在此不另加赘述。

如图 4a 所示，假设液晶显示器 300 显示第一类型黑白相间画面的方式为通过奇数列像素显示黑色影像，以及通过偶数列像素显示白色影像，其中每一像素的极性由“+”或“-”来表示，而每一像素接收到的数据驱动信号其电位

由”H”（高电位）或”L”（低电位）来表示。因此，当本发明的液晶显示器 300 在显示第一类型的黑白相间画面时，每条数据线在极性变换时其电位耦合方向（由图 4b 中的箭头来表示）相反，因此能互相抵消且降低条状干扰，进而提升显示品质。

图 5a 和图 5b 的示意图说明了本发明第二实施例中以双点反转方式驱动液晶显示器 300 以显示第二类型的黑白相间画面时的运作，其中图 5a 说明了显示画面 X 时液晶显示器 300 内像素矩阵的极性排列和电位，而图 5b 说明了显示画面 X 时数据驱动信号 SD1~SDM 的波形图，而液晶显示器 300 在显示画面 (X+1) 时运作类似，在此不另加赘述。

如图 5a 所示，假设液晶显示器 300 显示第二类型黑白相间画面的方式为通过两相邻列像素显示黑色影像，以及通过两相邻列像素显示白色影像，亦即列像素依序显示“黑黑白白黑黑...”的黑白相间画面，其中每一像素的极性由”+”或”-”来表示，而每一像素接收到的数据驱动信号其电位由”H”（高电位）或”L”（低电位）来表示。因此，当本发明的液晶显示器 300 在显示第二类型的黑白相间画面时，仅有一半数据线在极性变换时其电位耦合方向（由图 5b 中的箭头来表示）相同，因此能降低条状干扰，进而提升显示品质。

图 6a 和图 6b 的示意图说明了本发明第三实施例中以双点反转方式驱动液晶显示器 300 以显示黑白相间画面时的运作，显示了此时液晶显示器 300 内像素矩阵的极性排列和电位。同样假设液晶显示器 300 显示黑白相间画面的方式是通过奇数列像素显示黑色影像，以及通过偶数列像素显示白色影像，其中每一像素的极性由”+”或”-”来表示。在本发明第三实施例中，像素矩阵中行像素的极性排列每隔两行像素反转，亦即针对一画面 X，像素矩阵中第一行和第二行像素具「++--++--...」的极性排列、像素矩阵中第三行和第四行像素具

「+-+--+...」的极性排列、像素矩阵中第五行和第六行像素具「++--++--...」的极性排列、...依此类推。同理，针对一画面 (X+1)，像素矩阵中第一行和第二行像素具「--++--++...」的极性排列、像素矩阵中第三行和第四行像素具「-+-+--+...」的极性排列、像素矩阵中第五行和第六行像素具「--++--++...」的极性排列、...依此类推。

请参考图 7，图 7 为本发明中另一种采用之字型布局和三栅型(tri-gate)结构的液晶显示器 400 的示意图。液晶显示器 400 包含一栅极驱动电路 410、一

源极驱动电路 420、一开关控制电路 440，以及一液晶显示面板 430。液晶显示面板 430 上设有多条互相平行的数据线 DL1~DLX、多条互相平行的栅极线 GL1~GLY，和一包含 X 列 Y 行的像素矩阵。数据线 DL1~DLX 和栅极线 GL1~GLY 此交错设置，像素矩阵包含(X×Y)个像素 P11~PXY，分别设于相对应数据线和栅极线的交会处。举例来说，像素矩阵中第 x 列像素 Px1~PxY（x 为小于 X 的正整数），设于两条相邻数据线 DLx 和 DL(x+1)之间，奇数组像素 Px1、Px3，...，Px(Y-1)分别耦接于栅极线 GL1~GLY 中相对应的奇数条栅极线 GL1、GL3，...，GL(Y-1)，而偶数组像素 Px2、Px4，...，PxY 分别耦接于栅极线 GL1~GLY 中相对应的偶数条栅极线 GL2、GL4，...，GLY。每一像素包含一薄膜晶体管开关 TFT、一液晶电容 CLC 和一储存电容 CST。栅极驱动电路 410 耦接于栅极线 GL1~GLY，用来依序产生栅极驱动信号 SG1~SGY 以开启相对应像素的 TFT 开关。源极驱动电路 420 耦接于数据线 DL1~DLX，用来产生数据驱动信号 SD1~SDX，使得像素 P11~PXY 能显示相对应影像。在本发明的液晶显示器 400 中，耦接于像素矩阵中第 x 列像素 Px1~PxY（x 为小于 X 的正整数）依序为 R、G、B 像素的排列，亦即耦接于栅极线 GL1 的像素为 R 像素、耦接于栅极线 GL2 的像素为 G 像素、耦接于栅极线 GL3 的像素为 B 像素、...依此类推。

在相同的解析度下，相较于具有单栅型像素结构的液晶显示器 300，具有三栅型像素结构的液晶显示器 400 的栅极线数目增加为三倍（Y=3N），而数据线数目则缩减为三分之一（M=3X），因此具有三栅型像素结构的液晶显示器 400 需使用较多的栅极驱动芯片与较少的源极驱动芯片。由于栅极驱动芯片的成本与耗电量均较源极驱动芯片低，因此具有三栅型像素结构的液晶显示器 400 可降低成本及耗电量。

然而，由于具有三栅型像素结构的液晶显示器 400 的栅极线数目较多，共同电压 VCOM 的回复时间更短，因此在显示特定图案时更容易造成画面不均。因此，液晶显示器 400 可利用开关控制电路 440 来分别输出具相对应极性数据驱动信号 SD1~SDX 至数据线 DL1~DLX，使得数据驱动信号 SD1~SDX 的极性每隔 S 条数据线反转。图 7 为 S=2 时的实施例，仅显示了源极驱动电路 420 针对画面 X 的输出信号极性，其中数据驱动信号 SD1~SDX 的极性为每隔 2 条数据线反转。当液晶显示器 400 显示不同类型的黑白相间画面时，其运作亦

如图 4a~6a 和图 4b~6b 所示。

因此，当本发明的液晶显示器 300 和 400 在显示黑白相间画面时，数据线在极性变换时其电位耦合方向相反，或仅有一半数据线在极性变换时其电位耦合方向相同，因此能互相抵消且降低条状干扰，进而提升显示品质。

当然，本发明还可有其它多种实施例，在不背离本发明精神及其实质的情况下，熟悉本领域的技术人员当可根据本发明作出各种相应的改变和变形，但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

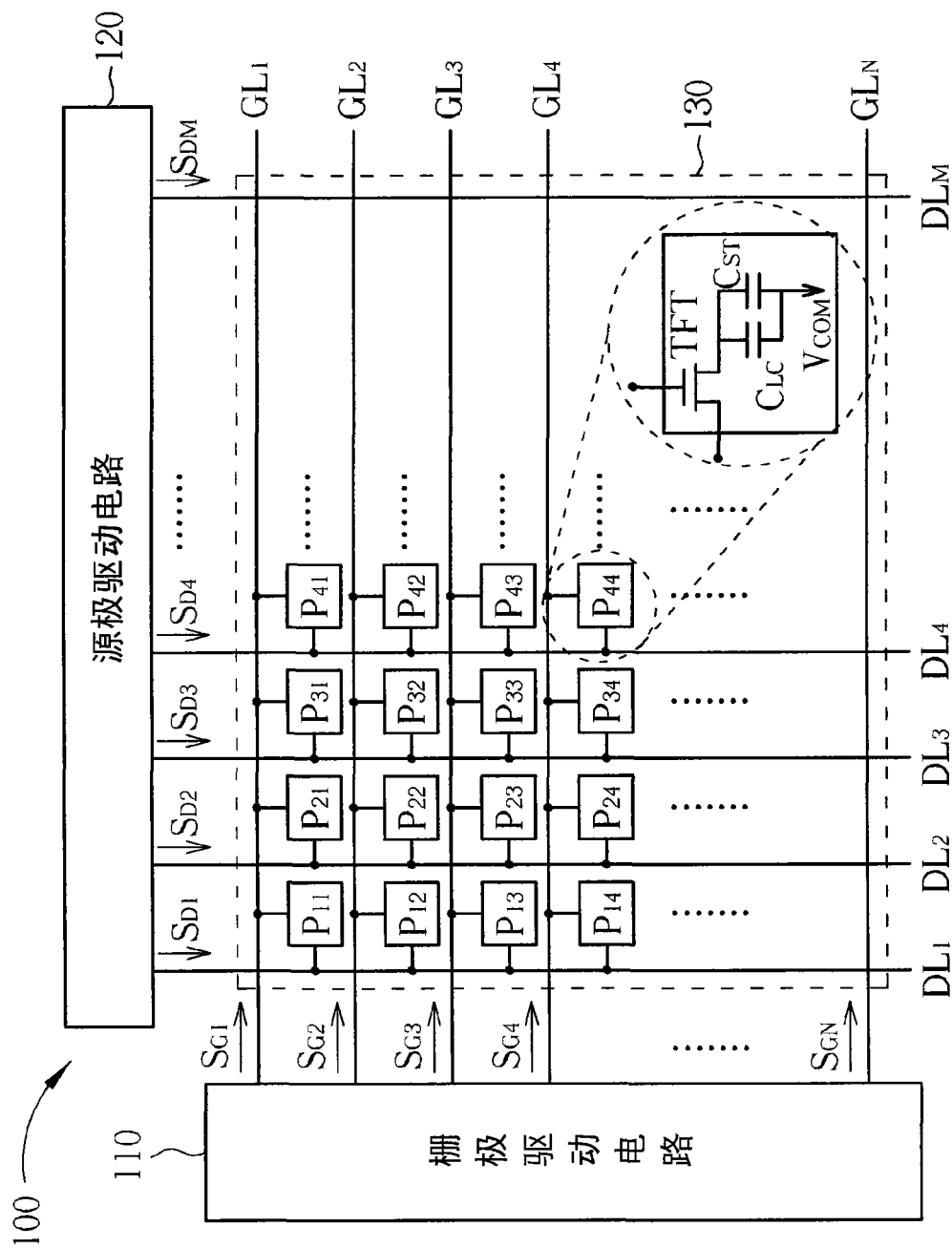


图 1

画面 X

$P_{11}(+)$	$P_{21}(-)$	$P_{31}(+)$	$P_{41}(-)$		$P_{M1}(+)$
$P_{12}(-)$	$P_{22}(+)$	$P_{32}(-)$	$P_{42}(+)$		$P_{M2}(-)$
$P_{13}(+)$	$P_{23}(-)$	$P_{33}(+)$	$P_{43}(-)$		$P_{M3}(+)$
$P_{14}(-)$	$P_{24}(+)$	$P_{34}(-)$	$P_{44}(+)$		$P_{M4}(-)$
⋮	⋮	⋮	⋮	⋮	⋮
$P_{1N}(+)$	$P_{2N}(-)$	$P_{3N}(+)$	$P_{4N}(-)$		$P_{MN}(+)$

图 2a

画面 (X+1)

$P_{11}(-)$	$P_{21}(+)$	$P_{31}(-)$	$P_{41}(+)$		$P_{M1}(-)$
$P_{12}(+)$	$P_{22}(-)$	$P_{32}(+)$	$P_{42}(-)$		$P_{M2}(+)$
$P_{13}(-)$	$P_{23}(+)$	$P_{33}(-)$	$P_{43}(+)$		$P_{M3}(-)$
$P_{14}(+)$	$P_{24}(-)$	$P_{34}(+)$	$P_{44}(-)$		$P_{M4}(+)$
⋮	⋮	⋮	⋮	⋮	⋮
$P_{1N}(-)$	$P_{2N}(+)$	$P_{3N}(-)$	$P_{4N}(+)$		$P_{MN}(-)$

图 2b

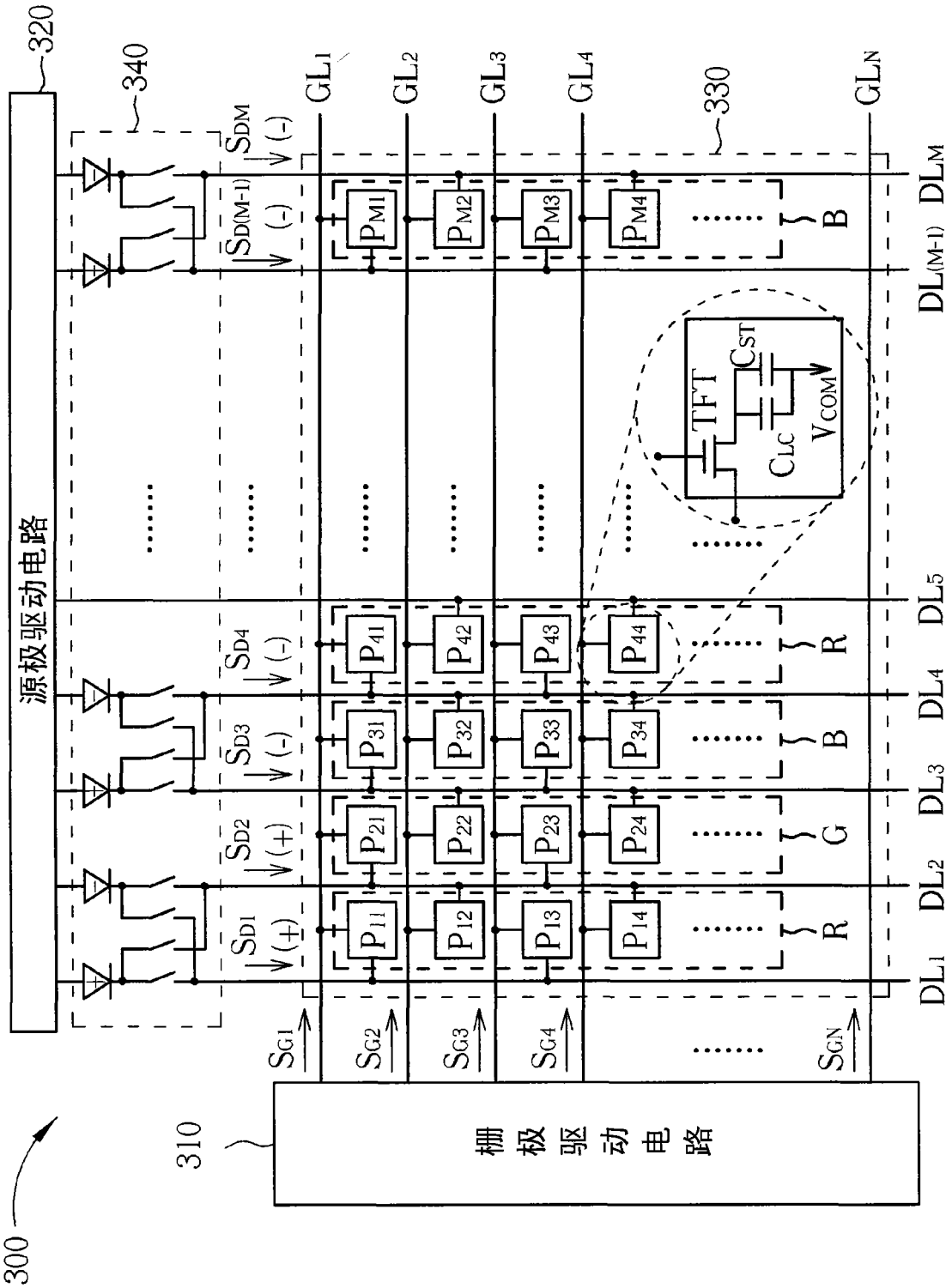


图 3

黑	白	黑	白		白
$P_{11}(+)$ H	$P_{21}(+)$ L	$P_{31}(-)$ L	$P_{41}(-)$ H		$P_{M1}(-)$ H
$P_{12}(+)$ H	$P_{22}(-)$ H	$P_{32}(-)$ L	$P_{42}(+)$ L		$P_{M2}(+)$ L
$P_{13}(+)$ H	$P_{23}(+)$ L	$P_{33}(-)$ L	$P_{43}(-)$ H		$P_{M3}(-)$ H
$P_{14}(+)$ H	$P_{24}(-)$ H	$P_{34}(-)$ L	$P_{44}(+)$ L		$P_{M4}(+)$ L
⋮	⋮	⋮	⋮	⋮	⋮
$P_{1N}(+)$ L	$P_{2N}(-)$ L	$P_{3N}(-)$ L	$P_{4N}(+)$ L		$P_{MN}(+)$ L

图 4a

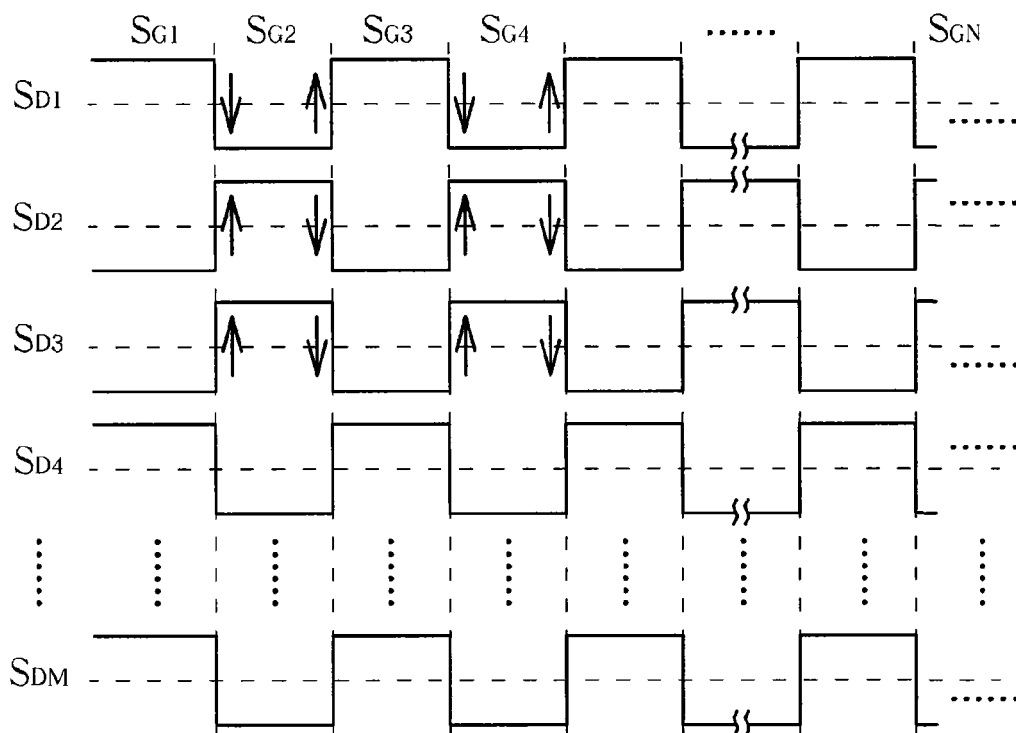


图 4b

黑	黑	白	白		白
$P_{11}(+)$ H	$P_{21}(+)$ H	$P_{31}(-)$ H	$P_{41}(-)$ H		$P_{M1}(-)$ H
$P_{12}(+)$ H	$P_{22}(-)$ L	$P_{32}(-)$ H	$P_{42}(+)$ L		$P_{M2}(+)$ L
$P_{13}(+)$ H	$P_{23}(+)$ H	$P_{33}(-)$ H	$P_{43}(-)$ H		$P_{M3}(-)$ H
$P_{14}(+)$ H	$P_{24}(-)$ L	$P_{34}(-)$ H	$P_{44}(+)$ L		$P_{M4}(+)$ L
⋮	⋮	⋮	⋮	⋮	⋮
$P_{1N}(+)$ H	$P_{2N}(-)$ L	$P_{3N}(-)$ H	$P_{4N}(+)$ L		$P_{MN}(+)$ L

图 5a

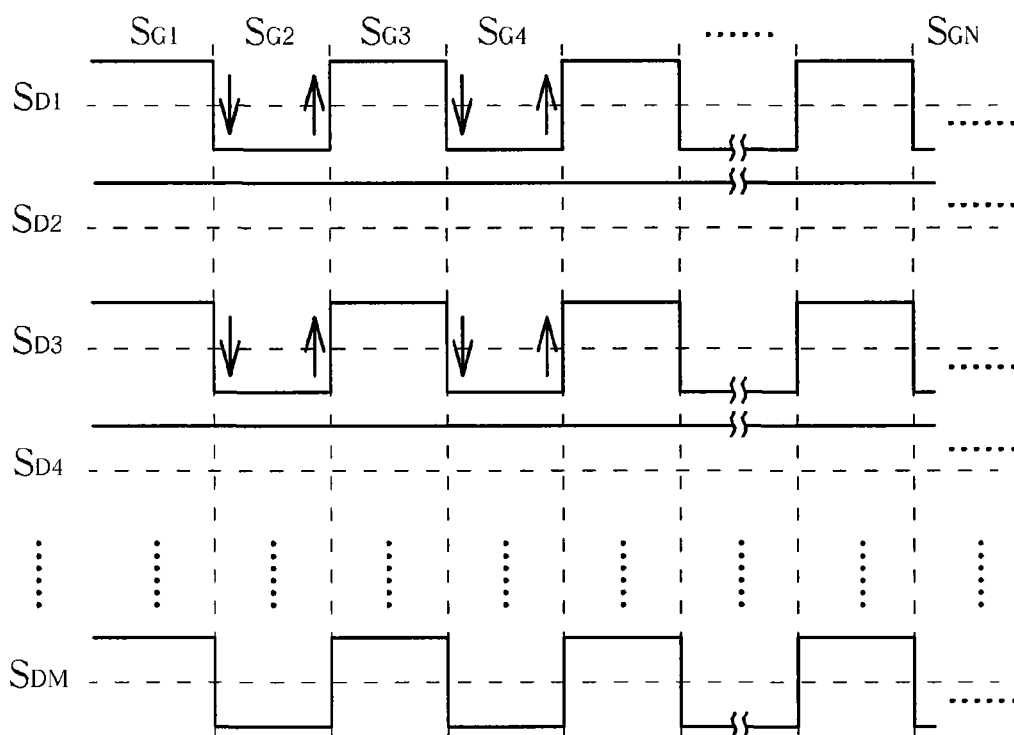


图 5b

画面 X

$P_{11}(+)$	$P_{21}(+)$	$P_{31}(-)$	$P_{41}(-)$		$P_{M1}(-)$
$P_{12}(+)$	$P_{22}(+)$	$P_{32}(-)$	$P_{42}(-)$		$P_{M2}(-)$
$P_{13}(+)$	$P_{23}(-)$	$P_{33}(-)$	$P_{43}(+)$		$P_{M3}(+)$
$P_{14}(+)$	$P_{24}(-)$	$P_{34}(-)$	$P_{44}(+)$		$P_{M4}(+)$
$\vdots$	$\vdots$	$\vdots$	$\vdots$	$\searrow$	$\vdots$
$P_{1N}(+)$	$P_{2N}(-)$	$P_{3N}(-)$	$P_{4N}(+)$		$P_{MN}(+)$

图 6a

画面 (X+1)

$P_{11}(-)$	$P_{21}(-)$	$P_{31}(+)$	$P_{41}(+)$		$P_{M1}(+)$
$P_{12}(-)$	$P_{22}(-)$	$P_{32}(+)$	$P_{42}(+)$		$P_{M2}(+)$
$P_{13}(-)$	$P_{23}(+)$	$P_{33}(+)$	$P_{43}(-)$		$P_{M3}(-)$
$P_{14}(-)$	$P_{24}(+)$	$P_{34}(+)$	$P_{44}(-)$		$P_{M4}(-)$
$\vdots$	$\vdots$	$\vdots$	$\vdots$	$\searrow$	$\vdots$
$P_{1N}(-)$	$P_{2N}(+)$	$P_{3N}(+)$	$P_{4N}(-)$		$P_{MN}(-)$

图 6b

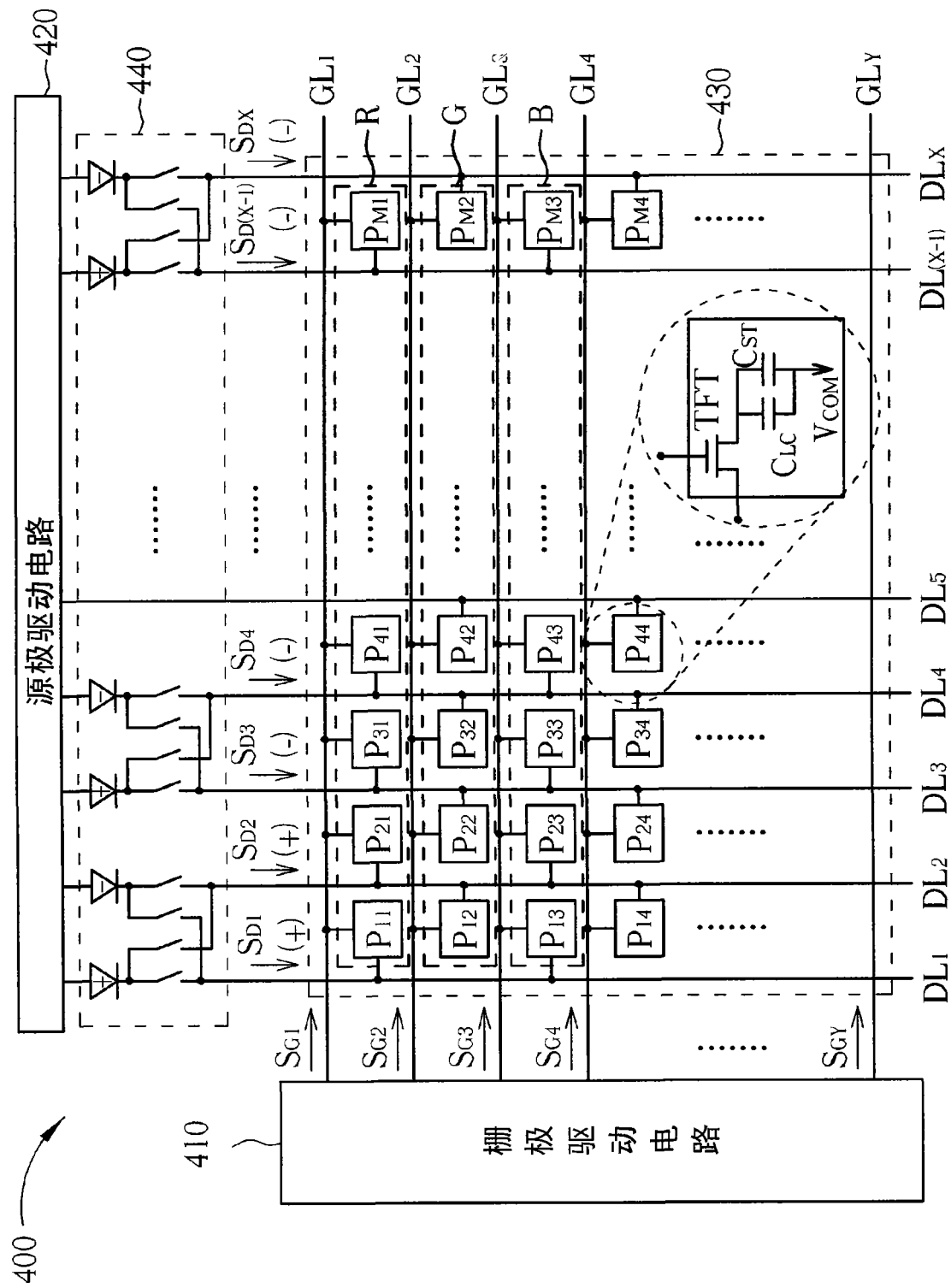


图 7

专利名称(译)	具多点反转的液晶显示器		
公开(公告)号	CN101510035A	公开(公告)日	2009-08-19
申请号	CN200910129534.3	申请日	2009-03-26
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	刘圣超 王仓鸿 洪集茂 李忠隆 周士翔		
发明人	刘圣超 王仓鸿 洪集茂 李忠隆 周士翔		
IPC分类号	G02F1/1362 G02F1/1368		
其他公开文献	CN101510035B		
外部链接	Espacenet SIPO		

摘要(译)

液晶显示器包含多个数据线组、多个栅极线组、一像素阵列，以及一源极驱动电路。像素阵列的第 m 像素列中的奇数组像素耦接于第 M 条数据线和相对应的奇数栅极线组，而偶数组像素耦接于第 $(M+1)$ 条数据线和相对应的偶数栅极线组。像素阵列的第 $(m+1)$ 像素列中的奇数组像素耦接于第 $(M+1)$ 条数据线和相对应的奇数栅极线组，而偶数组像素耦接于第 $(M+2)$ 条数据线和相对应的偶数栅极线组。源极驱动电路分别输出具第一和第二极性的数据驱动信号至奇数和偶数数据线组，以提供多点反转。

