



(12) 发明专利

(10) 授权公告号 CN 101377595 B

(45) 授权公告日 2010.06.09

(21) 申请号 200710121213.X

5 段至第 11 页第 3 段、附图 1-7.

(22) 申请日 2007.08.31

CN 1755765 A, 2006.04.05, 全文.

CN 1519630 A, 2004.08.11, 全文.

(73) 专利权人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中
路 8 号

审查员 张华

(72) 发明人 徐宇博 柳奉烈 梁珂 闫亮

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1362 (2006.01)

G09G 3/36 (2006.01)

(56) 对比文件

US 5990857 A, 1999.11.23, 全文.

US 2003/0210220 A1, 2003.11.13, 全文.

CN 1873829 A, 2006.12.06, 说明书第 6 页第

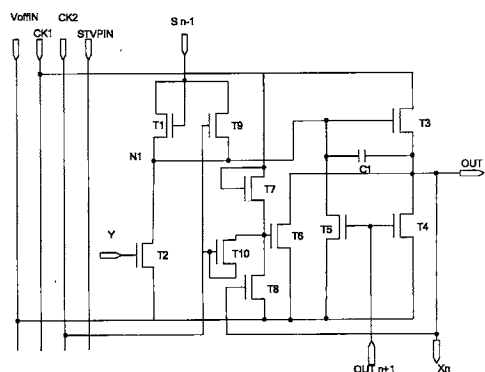
权利要求书 1 页 说明书 4 页 附图 5 页

(54) 发明名称

液晶显示器栅极驱动装置

(57) 摘要

本发明涉及一种薄膜晶体管液晶显示器栅极驱动装置,包括:直接沉积在阵列基板上的多个移位寄存器,所述移位寄存器由场效应管和电容组成,通过控制输入信号来获得栅极驱动信号电压。所述多个移位寄存器可以通过液晶显示器阵列工艺中的 5 层掩模板工艺和 4 层掩模板工艺来实现,可以在基板有源区域外的空余部分或基板边缘处排列场效应管,然后将其直接沉积在阵列基板上。本发明通过直接沉积在基板上的移位寄存器来获得栅极驱动信号电压,克服了现有技术需要驱动芯片和膜层的缺点,极大地节省了液晶显示器的生产成本。



1. 一种薄膜晶体管液晶显示器栅极驱动装置,其特征在于,包括:直接沉积在阵列基板上的顺次连接的多个移位寄存器;每个所述移位寄存器包括:第一、第二、第三、第四场效应管,电容以及开启电压时序信号输入端、时钟信号输入端及低电压输入端;开启电压时序信号输入端与第一场效应管的漏极相连,第一场效应管的栅极和漏极相连,时钟信号输入端与第三场效应管的漏极相连,第三场效应管的源极与栅极之间连接电容,第四场效应管的漏极和源极分别连接第三场效应管的源极和低电压输入端,第二场效应管的漏极和源极分别与第一场效应管的源极和低电压输入端连接;除第一个移位寄存器及最后一个移位寄存器外,其他每一移位寄存器的输出端分别与前一移位寄存器的第四场效应管的栅极以及后一移位寄存器的开启电压时序信号输入端相连;最后一个移位寄存器的输出端与前一移位寄存器的第四场效应管的栅极以及所述最后一个移位寄存器的第二场效应管的栅极相连,第一个移位寄存器的输出端与后一移位寄存器的开启电压时序信号输入端相连;序号为奇数的移位寄存器的时钟信号输入端输入时钟信号,序号为偶数的移位寄存器的时钟信号输入端输入时钟反相信号;

除最后一个移位寄存器外,每个所述移位寄存器还包括:第五场效应管;所述第五场效应管的栅极与第四场效应管的栅极以及后一移位寄存器的输出端相连,所述第五场效应管的源极和漏极分别与第三场效应管的栅极和低电压输入端相连,最后一个移位寄存器的第五场效应管的栅极与第四场效应管的栅极以及所述最后一个移位寄存器的输出端相连。

2. 根据权利要求1所述的薄膜晶体管液晶显示器栅极驱动装置,其特征在于,每个所述移位寄存器还包括:第六、第七、第八、第九、第十场效应管及时钟反相信号输入端;时钟反相信号输入端与第九场效应管和第十场效应管的栅极相连,第九场效应管的源极和漏极分别与第一场效应管的源极和漏极相连,第十场效应管的源极与栅极相连,第十场效应管的漏极与第七场效应管的源极和第八场效应管的漏极以及第六场效应管的栅极相连,第七场效应管的栅极和漏极相连,第七场效应管的漏极与时钟信号输入端相连,第八场效应管的栅极与所述移位寄存器的输出端相连,第八场效应管的源极与低电压输入端相连,第六场效应管的源极和漏极分别与低电压输入端和第四场效应管的漏极相连。

3. 根据权利要求2所述的薄膜晶体管液晶显示器栅极驱动装置,其特征在于,序号为奇数的所述移位寄存器,时钟信号输入端输入时钟信号,时钟反相信号输入端输入时钟反相信号。

4. 根据权利要求2所述的薄膜晶体管液晶显示器栅极驱动装置,其特征在于,序号为偶数的所述移位寄存器,时钟信号输入端输入时钟反相信号,时钟反相信号输入端输入时钟信号。

5. 根据权利要求1~4中任一权利要求所述的薄膜晶体管液晶显示器栅极驱动装置,其特征在于,所述移位寄存器设置在阵列基板的边缘位置。

液晶显示器栅极驱动装置

技术领域

[0001] 本发明涉及一种液晶显示器基板阵列周边设计和驱动电路的设计,特别地涉及一种液晶显示器薄膜晶体管栅极驱动装置。

背景技术

[0002] 对薄膜晶体管 (Thin Film Transistor, TFT) 液晶显示器来说,当 TFT 的栅极施加正电压时,TFT 导通;当 TFT 的栅极施加负电压时,TFT 闭合,通过栅极驱动信号电压控制 TFT 的导通与闭合就可以控制液晶显示器上像素电压的写入与保持。目前,TFT 液晶显示器是通过直接将栅极驱动集成电路安装在柔性印刷电路板上 (Chip on Film) 或者直接将栅极驱动集成电路安装在玻璃上 (Chip on Glass) 的方法来获得栅极驱动信号,这两种方法需要用到驱动芯片和膜层,导致了模块成本的增加以及模块装配工艺的复杂化,在模块装配工艺中很容易造成绑定的不良,对产品的成品率以及画面品质不可避免地产生影响。

发明内容

[0003] 本发明的目的是提供一种无需驱动芯片的驱动薄膜晶体管栅极的装置。

[0004] 为实现上述目的,本发明提供了一种薄膜晶体管液晶显示器栅极驱动装置,包括:直接沉积在阵列基板上的顺次连接的多个移位寄存器;每个所述移位寄存器包括:第一、第二、第三、第四场效应管,电容以及开启电压时序信号输入端、时钟信号输入端及低电压输入端;开启电压时序信号输入端与第一场效应管的漏极相连,第一场效应管的栅极和漏极相连,时钟信号输入端与第三场效应管的漏极相连,第三场效应管的源极与栅极之间连接电容,第四场效应管的漏极和源极分别连接第三场效应管的源极和低电压输入端,第二场效应管的漏极和源极分别与第一场效应管的源极和低电压输入端连接;除第一个移位寄存器及最后一个移位寄存器外,其他每一移位寄存器的输出端分别与前一移位寄存器的第四场效应管的栅极以及后一移位寄存器的开启电压时序信号输入端相连;最后一个移位寄存器的输出端与前一移位寄存器的第四场效应管的栅极以及所述最后一个移位寄存器的第二场效应管的栅极相连,第一个移位寄存器的输出端与后一移位寄存器的开启电压时序信号输入端相连;序号为奇数的移位寄存器的时钟信号输入端输入时钟信号,序号为偶数的移位寄存器的时钟信号输入端输入时钟反相信号。

[0005] 除最后一个移位寄存器外,每个所述移位寄存器还包括:第五场效应管;所述第五场效应管的栅极与第四场效应管的栅极以及后一移位寄存器的输出端相连,所述第五场效应管的源极和漏极分别与第三场效应管的栅极和低电压输入端相连,最后一个移位寄存器的第五场效应管的栅极与第四场效应管的栅极以及所述最后一个移位寄存器的输出端相连

[0006] 每个所述移位寄存器还包括:第六、第七、第八、第九、第十场效应管及时钟反相信号输入端;时钟反相信号输入端与第九场效应管和第十场效应管的栅极相连,第九场效应管的源极和漏极分别与第一场效应管的源极和漏极相连,第十场效应管的源极与栅极相

连,第十场效应管的漏极与第七场效应管的源极和第八场效应管的漏极以及第六场效应管的栅极相连,第七场效应管的栅极和漏极相连,第七场效应管的漏极与时钟信号输入端相连,第八场效应管的栅极与所述移位寄存器的输出端相连,第八场效应管的源极与低电压输入端相连,第六场效应管的源极和漏极分别与低电压输入端和第四场效应管的漏极相连。

[0007] 序号为奇数的移位寄存器,时钟信号输入端输入时钟信号,时钟反相信号输入端输入时钟反相信号。

[0008] 序号为偶数的移位寄存器,时钟信号输入端输入时钟反相信号,时钟反相信号输入端输入时钟信号。

[0009] 所述移位寄存器设置在阵列基板的边缘位置。

[0010] 本发明提供了一种薄膜晶体管液晶显示器栅极驱动装置,通过直接沉积在基板上的移位寄存器来获得栅极驱动信号电压,克服了现有技术需要通过驱动芯片来获得栅极驱动信号的不足,降低了生产成本,简化了工艺,提高了画面品质。

[0011] 下面通过具体实施例并结合附图对本发明做进一步的详细描述。

附图说明

[0012] 图 1 所示为本发明一实施例多个移位寄存器连接框图;

[0013] 图 2 所示为本发明输入输出时序图;

[0014] 图 3 所示为本发明一实施例第 n 移位寄存器电路图;

[0015] 图 4 所示为本发明另一实施例第 n 移位寄存器电路图;

[0016] 图 5 所示为本发明再一实施例多个移位寄存器连接框图;

[0017] 图 6 所示为本发明再一实施例第 n 移位寄存器电路图。

具体实施方式

[0018] 图 1 所示为本发明一实施例多个移位寄存器连接框图。图 2 所示为本发明输入输出时序图,图 2 中 STVP 为开启电压时序信号,STVP 只输入到第一移位寄存器,第二移位寄存器的开启电压时序信号 S1 是第一移位寄存器的输出信号 X1 (X1 与 OUT1 输出信号相同),以此类推,第 $n+1$ 移位寄存器的 STVP 信号由第 n 移位寄存器的输出信号 X_n 输入。CKV 为时钟信号,CKVB 为 CKV 信号的反相信号,CKV 信号输入到奇数移位寄存器中,即第一移位寄存器、第三移位寄存器……,CKVB 信号输入到偶数移位寄存器中,即第二移位寄存器、第四移位寄存器……。Voff 为 $-5V \sim -10V$ 的低电压,移位寄存器的输出信号分别为 OUT1、OUT2……OUT n 、OUT $n+1$,除最后一个移位寄存器外,每个输出端的信号均反馈回上一个移位寄存器,第 $n+1$ (n 为移位寄存器的序号) 移位寄存器的反馈信号由自身输出端即 OUT $n+1$ 反馈输入。TFT 液晶显示器采用逐行扫描的方式,同一行中与液晶像素串联的 TFT 的栅极连在一起,行栅极驱动电压可以同时控制处于同行中全部 TFT 的导通和截止。假设面板上有 $n+1$ 行液晶像素,则需要 $n+1$ 个移位寄存器来输出栅极信号电压,多个移位寄存器之间的连接关系如图 1 所示。本实施例通过直接沉积在基板上的移位寄存器来得到栅极驱动信号电压,从而达到了去除驱动芯片的目的。

[0019] 图 3 所示为本发明一实施例第 n 移位寄存器电路图,第 n 移位寄存器包含三个输

入端,分别为时钟信号输入端 CK1、STVP 信号输入端 STVPIN、Voff 信号输入端 VoffIN,四个场效应管 T1、T2、T3、T4,一个电容 C1,两个输出端 OUTn、Xn, Sn-1 输入端输入的是上一个移位寄存器即第 n-1 移位寄存器输出的开启电压时序信号, Y 输入端输入的是第 n+1 移位寄存器输出端 OUTn+1 反馈回的信号,除第 n+1 移位寄存器之外,其余移位寄存器的 Y 信号端均无输入,对于 n 为奇数的移位寄存器,时钟信号输入端 CK1 输入的是 CKV 信号,对于 n 为偶数的移位寄存器,时钟信号输入端 CK1 输入的是 CKVB 信号。下面参照图 2 和图 3 来说明该移位寄存器的工作原理:对于 n 为奇数的移位寄存器,CK1 端输入的是 CKV 信号;当 Sn-1 输入高电平时, T1 和 T3 管打开,输出信号 OUTn 与 CKV 信号一致(对于偶数移位寄存器, CKV 信号输入端 CK1 输入的是 CKVB 信号,输出信号 OUTn 与 CKVB 信号一致),当 CKV 信号为高电平时, OUTn 和 Xn 均输出高电平,达到输出栅极驱动信号电压的目的。当 Sn-1 输入高电平截止时, T1 管关闭, T1 管下面的结点 N1 由于没有低电平将其电压拉低,所以 N1 点处依然保持高电平, T3 管保持打开,并且由于 CKV 信号还保持高电平输出,所以 OUTn 和 Xn 继续保持高电平输出。当 CKV 信号输出低电平时, OUTn 和 Xn 输出低电平。同时第 n+1 移位寄存器的输出信号 OUTn+1 输出高电平到第 n 移位寄存器, T4 管打开, Voff 输出的低电平与 T4 管相连,对 OUTn 的低电平输出起到保护作用。对于图 1 所示的用于处理一帧图像信号的 n+1 个移位寄存器, CKV 信号控制奇数移位寄存器的输出, CKVB 信号控制偶数移位寄存器的输出,当上一个移位寄存器输出的栅极驱动信号电压高电平截止时,上一行 TFT 关闭,下一个移位寄存器紧接着输出高电平的栅极驱动信号电压,下一行 TFT 打开,这样就实现了液晶显示器的逐行扫描。当最后一个移位寄存器的输出 OUTn+1 输出高电平时,将 OUTn+1 的信号输入到 Y 信号输入端, T2 管打开,除了第 n+1 移位寄存器为高电平输出,其余的移位寄存器输出信号都会继续保持低电平输出,避免了对下一帧图像信号的影响。

[0020] 图 4 所示为本发明另一实施例第 n 移位寄存器电路图,与上一实施例相比,本实施例多了一个场效应管 T5,下面结合图 2 和图 4 说明该移位寄存器工作原理:对于 n 为奇数的移位寄存器, CK1 端输入的是 CKV 信号;当 Sn-1 输出高电平时, T1 和 T3 管打开,输出信号 OUTn 与 CKV 信号一致,当 CKV 信号为高电平时, OUTn 和 Xn 均输出高电平,达到输出栅极驱动信号电压的目的。当 Sn-1 输出高电平截止时, T1 管关闭, T1 管下面的结点 N1 由于没有低电平将其电压拉低,所以 N1 点处依然保持高电平, T3 管保持打开,并且由于 CKV 信号还保持高电平输出,所以 OUTn 和 Xn 继续保持高电平输出。当 CKV 信号输出低电平时, OUTn 和 Xn 输出低电平。同时第 n+1 移位寄存器的输出信号 OUTn+1 输出高电平到第 n 移位寄存器, T4 和 T5 管打开, Voff 输出的低电平与 T4 管以及 T5 管相连,使 OUTn 的低电平输出得以保持。T5 管打开时, T3 管的栅极保持低电平稳定,可以使输出信号不受输入的 CKV 信号的影响,使得输出信号的高电平截止后一直保持低电平输出。对于 n 为偶数的移位寄存器,时钟信号输入端 CK1 输入的是 CKVB 信号,除此之外,偶数移位寄存器与奇数移位寄存器工作原理相同,此处不再赘述。

[0021] 图 5 所示为本发明再一实施例多个移位寄存器连接框图。图 6 所示为本发明再一实施例第 n 移位寄存器电路图,该实施例中所述移位寄存器的输入端为四个,分别是时钟信号输入端 CK1、STVP 信号输入端 STVPIN、Voff 信号输入端 VoffIN、时钟反相信号输入端 CK2。下面结合图 5、图 6 来详细说明所述移位寄存器的工作原理:对于 n 为奇数的移位寄存器, CK1 端输入的是 CKV 信号, CK2 端输入的是 CKVB 信号;当 Sn-1 输出高电平时, T1 和 T3

管打开,输出信号 OUT_n 与 CKV 信号一致,当 CKV 信号为高电平时, OUT_n 和 X_n 均输出高电平,达到输出栅极驱动信号电压的目的。当 S_{n-1} 输出高电平截止时, T_1 管关闭, T_1 管下面的结点 N_1 由于没有低电平将其电压拉低,所以 N_1 点处依然保持高电平, T_3 管保持打开,并且由于 CKV 信号还保持高电平输出,所以 OUT_n 和 X_n 继续保持高电平输出。当 CKV 信号输出低电平时, OUT_n 和 X_n 输出低电平,此时 CKVB 信号输出高电平,同时第 $n+1$ 移位寄存器的输出信号 OUT_{n+1} 输出高电平到第 n 移位寄存器, T_4 、 T_5 、 T_6 、 T_9 、 T_{10} 管打开,由于此时 CKV 信号输出为低电平, T_9 管打开后,结点 N_1 处变为低电平, V_{off} 输出的低电平与 T_4 、 T_5 、 T_6 管相连,使 OUT_n 的低电平输出得以保持。此处,结点 N_1 如果一直处于高电平、不稳定和悬浮状态,那么非常容易导致输出信号电压的不稳定,进而影响画面品质,本实施例中,CKVB 信号的加入,使得结点 N_1 处的电压变为低电平,避免了 N_1 处电压的浮动,保证了输出信号电压的稳定,另外,由于 CKV 信号(主要为高电压)会对 N_1 节点的电压和输出端的电压起到干扰作用,电容 C_1 可以起到稳定输出电压的作用。对于图 5 所示的用于处理一帧图像信号的 $n+1$ 个移位寄存器,当最后一个移位寄存器的输出 OUT_{n+1} 输出高电平时,将 OUT_{n+1} 的信号输入到 Y 信号输入端, T_2 管打开,除了第 $n+1$ 移位寄存器为高电平输出,其余的移位寄存器输出信号都会继续保持低电平输出,避免了对下一帧图像信号的影响。对于 n 为偶数的移位寄存器,输入端也为四个,不同的是:将 CKVB 信号输入时钟信号输入端 CK1,CKV 信号输入时钟反相信号输入端 CK2,工作原理与 n 为奇数的移位寄存器相同。与前述两个实施例相比,本实施例中增加了 T_6 、 T_7 、 T_8 、 T_9 、 T_{10} 管,这几个场效应管的加入可以使输出的栅极驱动信号电压稳定,从而提高液晶显示器的画面品质。

[0022] 本发明移位寄存器的电路结构不仅限于以上所述实施例,还可以通过增加场效应管或其他方式来保证 T_1 管下方的结点 N_1 处电压以及输出信号电压的稳定。

[0023] 以上实施例中所述移位寄存器可以通过液晶显示器阵列工艺中的 5 层掩膜板工艺或 4 层掩膜板工艺等来实现,通过在基板有源区域外的空余部分或基板边缘处排列场效应管,然后将其直接沉积在阵列基板上。所述场效应管的沟道构成材料可以是非晶硅以及多晶硅等半导体材料。

[0024] 本发明通过直接沉积在基板上的移位寄存器来获得栅极驱动信号电压,无需附加驱动芯片,极大地降低了生产液晶显示器的成本。通常,一个 17 英寸的液晶显示器每个模块要设计四个栅极垫区域,需要四个膜层和四个驱动芯片,应用本发明所述方法生产一个模块就可以节省四个芯片的成本,同时简化了工艺。

[0025] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

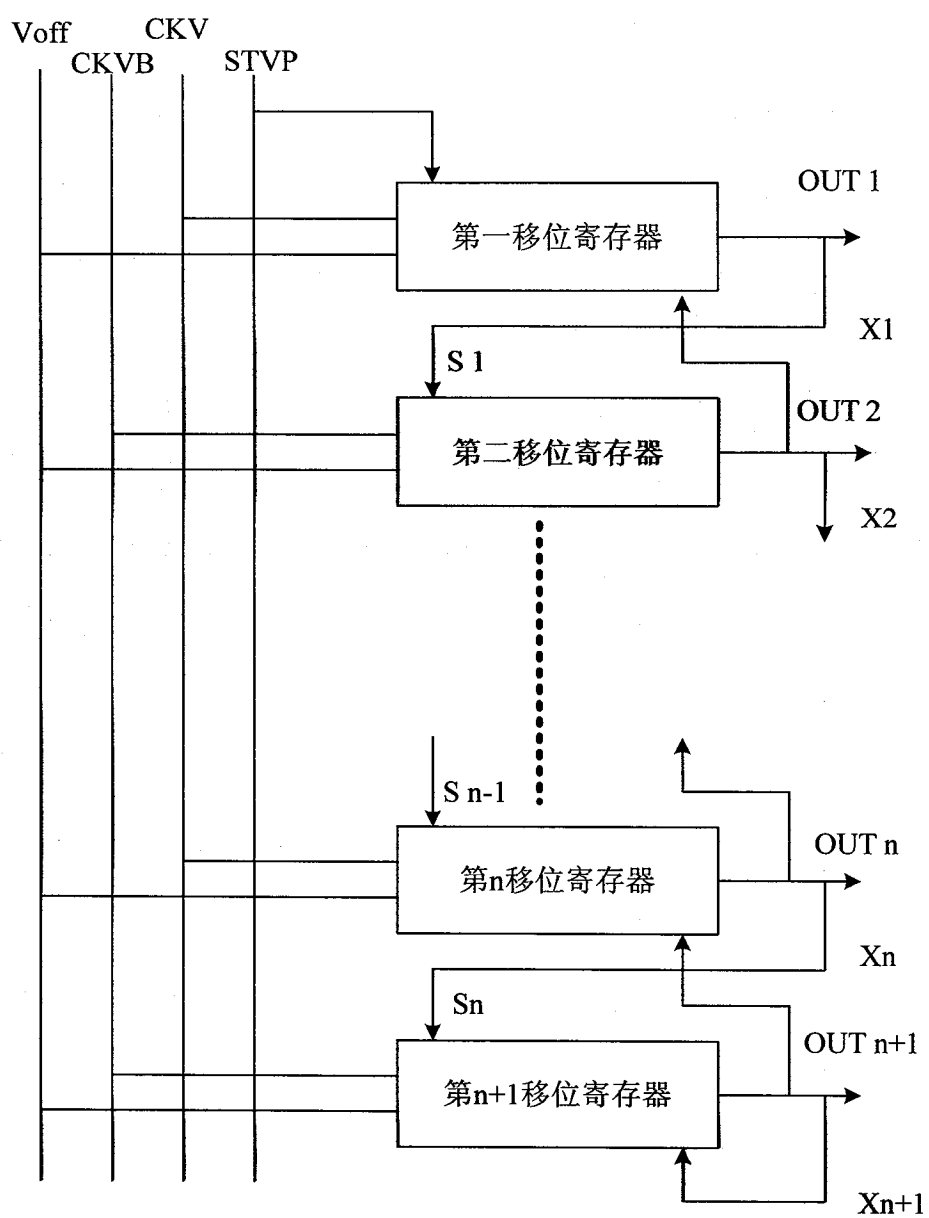


图 1

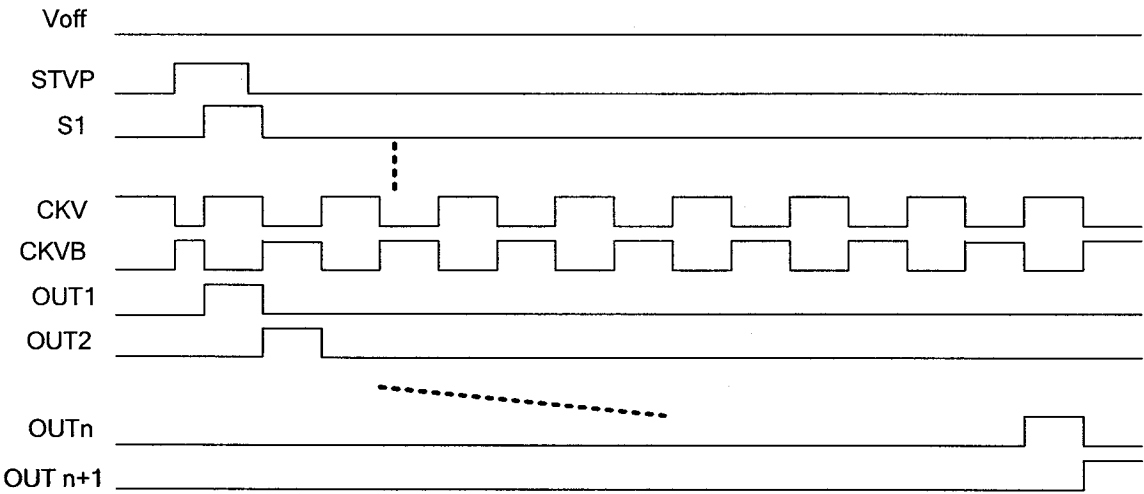


图 2

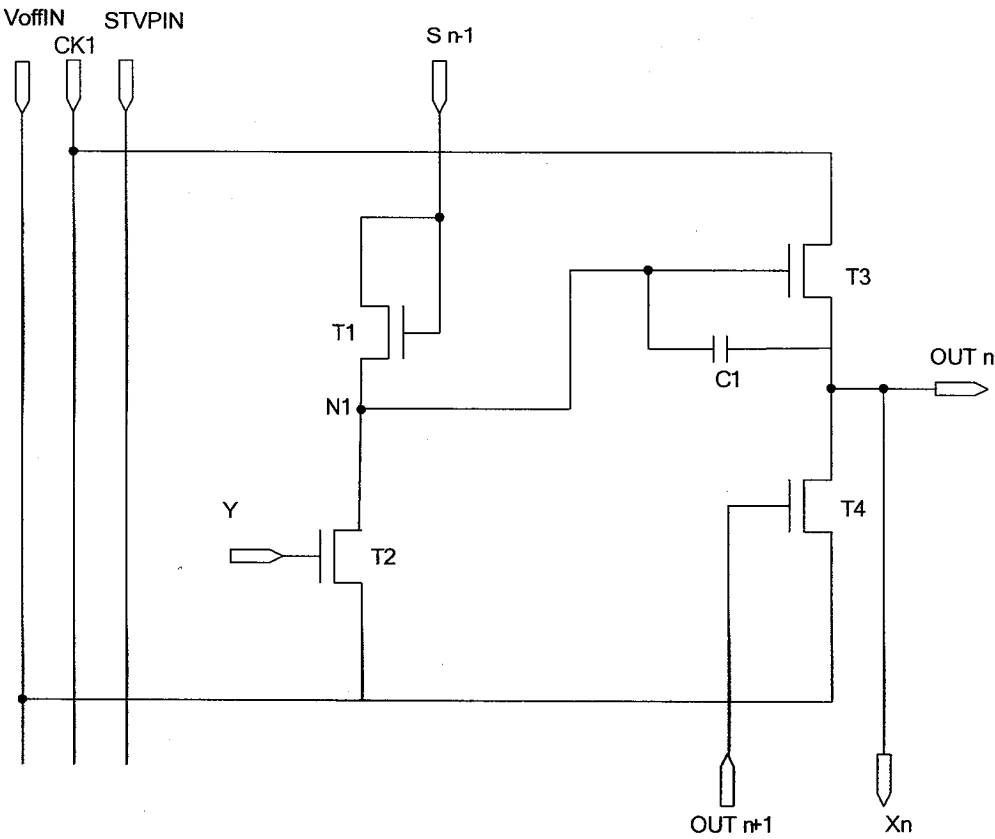


图 3

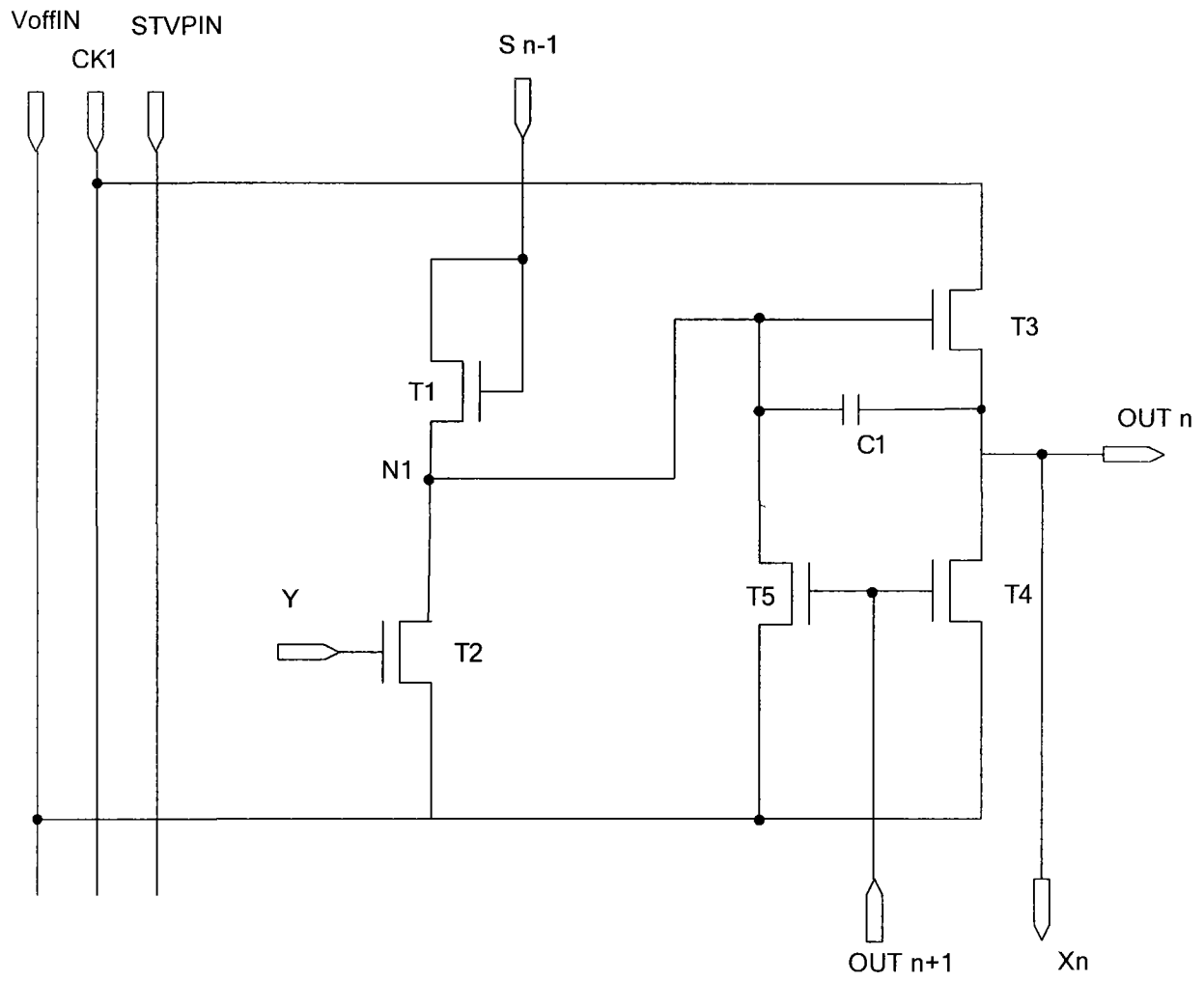


图 4

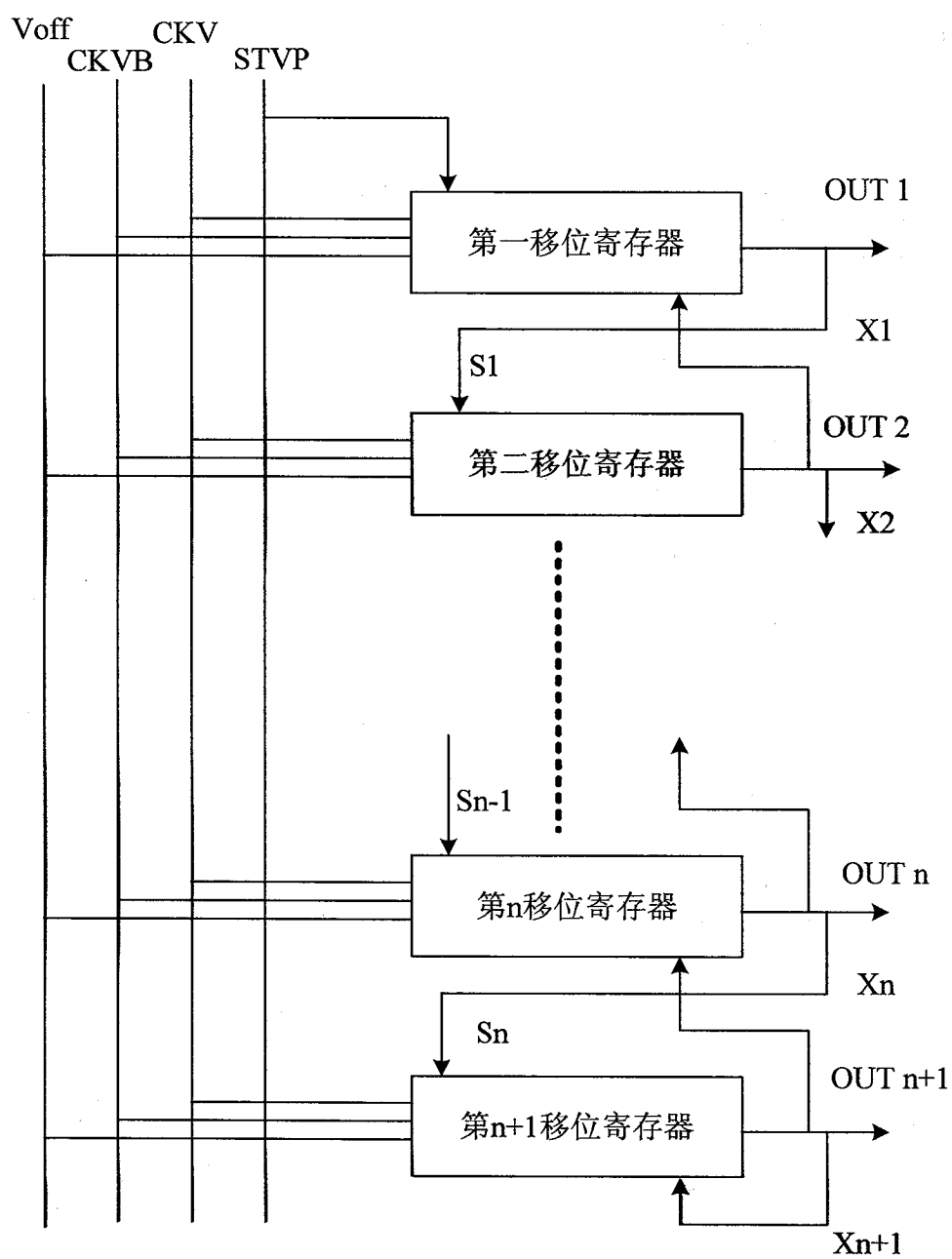


图 5

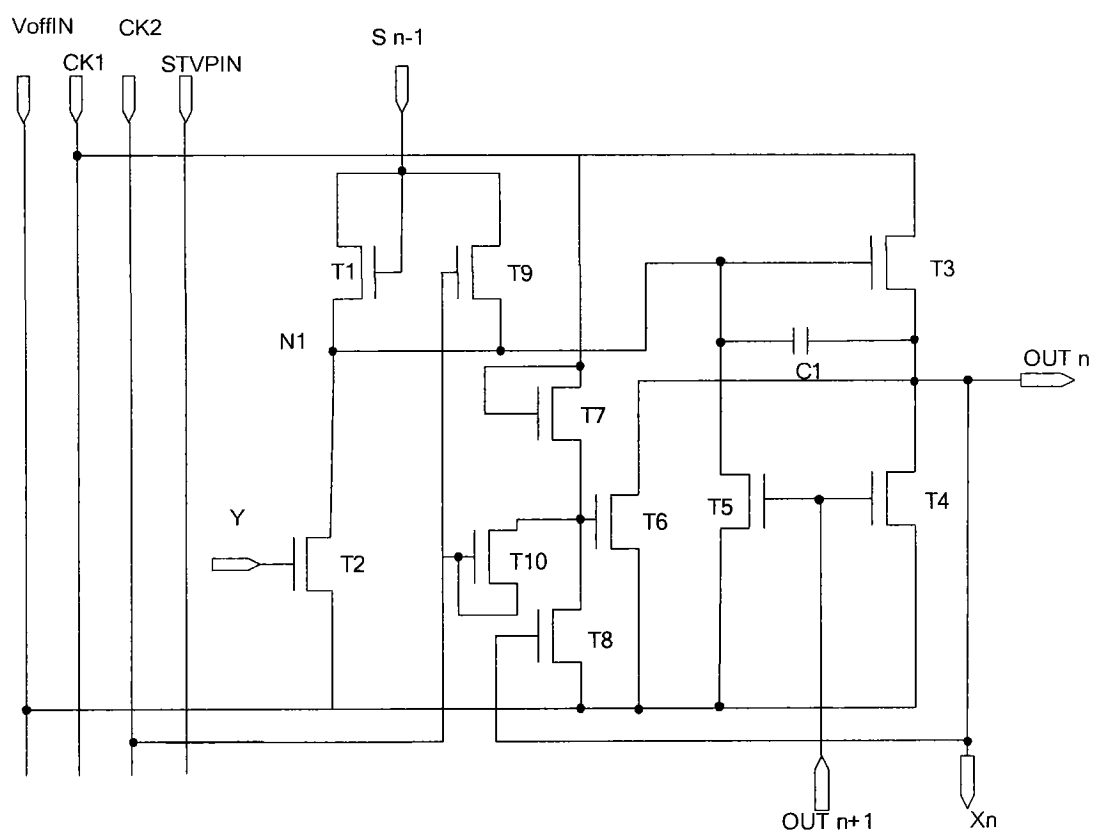


图 6

专利名称(译)	液晶显示器栅极驱动装置		
公开(公告)号	CN101377595B	公开(公告)日	2010-06-09
申请号	CN200710121213.X	申请日	2007-08-31
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	徐宇博 柳奉烈 梁珂 闫亮		
发明人	徐宇博 柳奉烈 梁珂 闫亮		
IPC分类号	G02F1/1362 G09G3/36		
CPC分类号	G11C19/28 G09G2300/0408 G09G3/3677		
代理人(译)	刘芳		
审查员(译)	张华		
其他公开文献	CN101377595A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及一种薄膜晶体管液晶显示器栅极驱动装置，包括：直接沉积在阵列基板上的多个移位寄存器，所述移位寄存器由场效应管和电容组成，通过控制输入信号来获得栅极驱动信号电压。所述多个移位寄存器可以通过液晶显示器阵列工艺中的5层掩膜板工艺和4层掩膜板工艺来实现，可以在基板有源区域外的空余部分或基板边缘处排列场效应管，然后将其直接沉积在阵列基板上。本发明通过直接沉积在基板上的移位寄存器来获得栅极驱动信号电压，克服了现有技术需要驱动芯片和膜层的缺点，极大地节省了液晶显示器的生产成本。

