



(12) 发明专利

(10) 授权公告号 CN 101153999 B

(45) 授权公告日 2010.06.23

(21) 申请号 200610141530.3

CN 1482505 A, 2004.03.17, 说明书全文.

(22) 申请日 2006.09.29

CN 1523563 A, 2004.08.25, 说明书全文.

(73) 专利权人 瀚宇彩晶股份有限公司

审查员 巴晓艳

地址 中国台湾桃园县

(72) 发明人 陈柏仰 施博盛

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 王英

(51) Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

(56) 对比文件

CN 1800930 A, 2006.07.12, 说明书摘要、权利要求第1-10项、说明书第1-10页、附图5a, 5b.

US 2005/0174313 A1, 2005.08.11, 说明书全文.

US 2005/0270433 A1, 2005.12.08, 说明书全文.

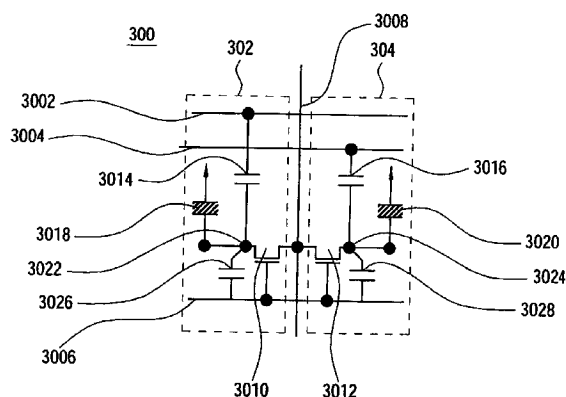
权利要求书 3 页 说明书 16 页 附图 10 页

(54) 发明名称

半透射半反射式液晶显示器结构

(57) 摘要

本发明提出一种液晶显示器结构, 该结构至少包括多个由相邻扫描线与数据线定义出的像素单元, 每个像素单元包括两个子像素, 每个子像素具有一个储存电容, 所述电容分别连接至不同的电压源且分别对应透射与反射区域, 用于调节像素电极电压, 以使两区域的光电效应一致。



1. 一种半透射式半反射式液晶显示器,形成于基板上,包括:

多条扫描线,排列于该基板上,并以互相平行方式排列在第一方向上;

多条数据线,以互相平行方式排列于第二方向,并与所述多条扫描线互相交叉,其中两条相邻的第一与第二扫描线以及两条相邻的第一数据线与第二数据线定义出一个像素单元,该像素单元包括位于反射区的第一像素电极以及位于透射区的第二像素电极,该像素单元至少还包括:

第一晶体管,电连接于该第一像素电极;以及

第二晶体管,电连接于该第二像素电极,其中该第一像素电极经由第一储存电容连接至第一电压源,该第二像素电极经由第二储存电容连接至第二电压源,且该第二扫描线可控制该第一晶体管与该第二晶体管的开启,以使得该第一数据线上的数据经由该第一晶体管传送至该第一储存电容,并且经由该第二晶体管传送至该第二储存电容,

其中,该第一电压源为该第一扫描线。

2. 如权利要求1所述的半透射式半反射式液晶显示器,还进一步包括彩色滤光片。

3. 如权利要求2所述的半透射式半反射式液晶显示器,还进一步包括液晶层,该液晶层介于该基板及该彩色滤光片之间。

4. 如权利要求3所述的半透射式半反射式液晶显示器,其中对应于该透射区的液晶层厚度与对应于该反射区的液晶层厚度是相同的。

5. 如权利要求1所述的半透射式半反射式液晶显示器,其中该第一及第二晶体管分别具有第一、二栅极端及第一、二源极端及第一、二漏极端。

6. 如权利要求5所述的半透射式半反射式液晶显示器,其中该第一、二源极端分别电连接于该第一及第二像素电极。

7. 如权利要求6所述的半透射式半反射式液晶显示器,其中该第一、二栅极端连接至第二扫描线。

8. 如权利要求7所述的半透射式半反射式液晶显示器,其中该第一像素电极部分重叠于第一电压源上,且该第二像素电极部分重叠于该第二电压源上。

9. 如权利要求8所述的半透射式半反射式液晶显示器,其中该第一漏极端及第二漏极端分别电连接于该第一数据线。

10. 如权利要求1所述的半透射式半反射式液晶显示器,其中该第二电压源为该第一扫描线。

11. 如权利要求1所述的半透射式半反射式液晶显示器,其中每个像素单元还包括公共电极线。

12. 如权利要求11所述的半透射式半反射式液晶显示器,其中该第二电压源为该公共电极线。

13. 一种半透射式半反射式液晶显示器,形成于基板上,包括:

多条扫描线,排列于该基板上,并以互相平行方式排列在第一方向上;

多条数据线,以互相平行方式排列于第二方向,并与所述多条扫描线互相交叉,其中两条相邻的第一与第二扫描线以及两条相邻的第一数据线与第二数据线定义出一个像素单元,该像素单元包括位于反射区的第一像素电极以及位于透射区的第二像素电极,该像素单元至少还包括:

第一晶体管,电连接于该第一像素电极;以及

第二晶体管,电连接于该第二像素电极,其中该第一像素电极经由第一储存电容连接至第一电压源,该第二像素电极经由第二储存电容连接至第二电压源,且该第二扫描线可控制该第一晶体管与该第二晶体管的开启,以使得该第一数据线上的数据经由该第二晶体管传送至该第二储存电容,并且经由该第二晶体管和第一晶体管传送至该第一储存电容,

其中,该第一电压源为该第一扫描线,其中该第一及第二晶体管分别具有第一、二栅极端、第一、二源极端及第一、二漏极端,

该第二漏极电连接于该第一数据线,该第一漏极端电连接该第二源极端。

14. 如权利要求 13 所述的半透射式半反射式液晶显示器,其中该第二电压源为公共电极线。

15. 如权利要求 13 所述的半透射式半反射式液晶显示器,还进一步包括彩色滤光片。

16. 如权利要求 15 所述的半透射式半反射式液晶显示器,还进一步包括液晶层,该液晶层介于该基板及该彩色滤光片之间。

17. 如权利要求 16 所述的半透射式半反射式液晶显示器,其中对应于该透射区的液晶层厚度与对应于该反射区的液晶层厚度是相同的。

18. 如权利要求 13 所述的半透射式半反射式液晶显示器,其中该第一、二源极端分别电连接于该第一及第二像素电极。

19. 如权利要求 18 所述的半透射式半反射式液晶显示器,其中该第一、二栅极端连接至第二扫描线。

20. 如权利要求 19 所述的半透射式半反射式液晶显示器,其中该第一像素电极部分重叠于第一电压源上,且该第二像素电极部分重叠于该第二电压源上。

21. 一种用于驱动根据权利要求 1 所述的半透射式半反射式液晶显示器的驱动方法,包括:

提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一储存电容以形成第一像素电极电压,以及写入第二储存电容以形成第二像素电极电压;以及

提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压,使得该像素单元的透射区与反射区的像素电极电压不同,

其中高电平电压为第一电压,低电平电压为第二电压,而切换第一扫描线电压指从第三电压切换成该第二电压,其中第一电压大于第二电压,而第二电压大于第三电压。

22. 如权利要求 21 所述的驱动方法,其中第二储存电容连接至第一扫描线。

23. 如权利要求 21 所述的驱动方法,其中通过该第二晶体管向该第二储存电容写入第二像素电极电压。

24. 一种用于驱动根据权利要求 1 所述的半透射式半反射式液晶显示器的驱动方法,包括:

提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一储存电容以形成第一像素电极电压,以及写入第二储存电容以形成第二像素电极电压;以及

提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压,使得该像素单元的透射区与反射区的像素电极电压不同,

其中高电平电压为第一电压,低电平电压为第三电压,而切换第一扫描线电压指从第二电压切换成第三电压,其中第一电压大于第二电压,且第二电压大于第三电压。

25. 一种用于驱动根据权利要求 1 所述的半透射式半反射式液晶显示器的驱动方法,包括:

提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一储存电容以形成第一像素电极电压,以及写入第二储存电容以形成第二像素电极电压;以及

提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压,使得该像素单元的透射区与反射区的像素电极电压不同,

其中低电平电压为第四电压,而切换第一扫描线电压指从第二电压切换成第三电压,其中第一电压大于第二电压,第二电压大于第三电压且第三电压大于第四电压。

26. 一种用于驱动根据权利要求 1 所述的半透射式半反射式液晶显示器的驱动方法,包括:

提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一储存电容以形成第一像素电极电压,以及写入第二储存电容以形成第二像素电极电压;以及

提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压,使得该像素单元的透射区与反射区的像素电极电压不同,其中高电平电压为第一电压,低电平电压为第二电压,而切换第一扫描线电压指从第四电压切换成该第三电压,其中第一电压大于第二电压,第二电压大于第三电压且第三电压大于第四电压。

半透射半反射式液晶显示器结构

发明领域

[0001] 本发明涉及一种液晶显示器结构,尤其涉及一种半透射式与半反射式的液晶显示器结构。

技术背景

[0002] 一般液晶显示器的显示方式大体可分为透射式 (Transmissive)、反射式 (Reflective) 与半透射半反射式 (Transflective)。其中,透射式的液晶显示器需依靠背光源,当光源透射面板才能使面板产生亮度,因此在太阳光的强光照射下,会有屏幕看不清楚的情况发生。而反射式 (Reflective) 技术是在面板的下层玻璃上镀反射膜,通过外界光源达到发光的目的。不过,若环境光源微弱会造成显示品质并不佳。

[0003] 因此,需要开发一种半透射半反射液晶显示器技术,由于其同时具有透射式与反射式的特性,当环境光较强时,使得外界环境光得以透射面板反射而发光,此时半透射半反射式与反射式一样;而当在环境光较弱时,面板则利用背光源来达到发光的目的,此举可避免面板亮度不佳的情形。

[0004] 然而,由于半透射半反射式液晶显示器技术为了使得光学路径的一致,需要制作不同的反射区与透射区上下玻璃基板间的间隙 (CellGap) 结构,工艺难度高。此外,反射区的间隙需为透射区的一半,因此面板均匀性控制难度高,容易造成成品率降低与画质不均匀的现象。

[0005] 因此,需要有一种可解决上述问题又具有半透射半反射式液晶显示器优点的架构。

发明内容

[0006] 因此,本发明的主要目的就是提供一种具有单一间隙的半透射半反射式液晶显示器架构。

[0007] 本发明的另一目的是提供用于液晶显示器的像素单元,每个像素单元具有两个不同的伽玛特性曲线,分别对应透射与反射区域,可使两区域的光电效应一致。

[0008] 本发明的另一目的是提供一种具有两个子像素的像素单元,这两个子像素分别对应透射与反射区域,且可分别形成不同的像素电压使两区域的光电效应一致。

[0009] 本发明的另一目的是提供一种驱动方法,以便驱动具有两个独立子像素的像素单元。

[0010] 本发明的另一目的是提供一种驱动方法,以便使得像素单元中分别对应透射与反射区域的两个子像素可分别形成不同的像素电压,以使两区域的光电效应一致。

[0011] 根据本发明的一方面,提出了一种半透射式半反射式液晶显示器,形成于基板上,包括:多条扫描线,排列于该基板上,并以互相平行方式排列在第一方向上;多条数据线,以互相平行方式排列于第二方向,并与所述多条扫描线互相交叉,其中两条相邻的第一与第二扫描线以及两条相邻的第一数据线与第二数据线定义出一个像素单元,该像素单元包

括位于反射区的第一像素电极以及位于透射区的第二像素电极,该像素单元至少包括:第一晶体管,电连接于该第一像素电极;以及第二晶体管,电连接于该第二像素电极,其中该第一像素电极经由第一储存电容连接至第一电压源,该第二像素电极经由第二储存电容连接至第二电压源,且该第二扫描线可控制该第一晶体管与该第二晶体管的开启,以使得该第一数据线上的数据经由该第一晶体管传送至该第一储存电容,并且经由该第二晶体管传送至该第二储存电容,其中,该第一电压源为该第一扫描线。

[0012] 根据本发明的另一方面,提供了一种半透射式半反射式液晶显示器,形成于基板上,包括:多条扫描线,排列于该基板上,并以互相平行方式排列在第一方向上;多条数据线,以互相平行方式排列于第二方向,并与所述多条扫描线互相交叉,其中两条相邻的第一与第二扫描线以及两条相邻的第一数据线与第二数据线定义出一个像素单元,该像素单元包括位于反射区的第一像素电极以及位于透射区的第二像素电极,该像素单元至少还包括:第一晶体管,电连接于该第一像素电极;以及第二晶体管,电连接于该第二像素电极,其中该第一像素电极经由第一储存电容连接至第一电压源,该第二像素电极经由第二储存电容连接至第二电压源,且该第二扫描线可控制该第一晶体管与该第二晶体管的开启,以使得该第一数据线上的数据经由该第二晶体管传送至该第二储存电容,并且经由该第二晶体管 and 第一晶体管传送至该第一储存电容,其中,该第一电压源为该第一扫描线,其中该第一及第二晶体管分别具有第一、二栅极端及第一、二源极端及第一、二漏极端,该第二漏极电连接于该第一数据线,该第一漏极端电连接该第二源极端。

[0013] 根据本发明的另一方面,提出了一种用于驱动本发明的半透射式半反射式液晶显示器的驱动方法,该方法包括:提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一储存电容以形成第一像素电极电压,以及写入第二储存电容以形成第二像素电极电压;以及提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压,使得该像素单元的透射区与反射区的像素电极电压不同,其中高电平电压为第一电压,低电平电压为第二电压,而切换第一扫描线电压指从第三电压切换成该第二电压,其中第一电压大于第二电压,而第二电压大于第三电压。

[0014] 根据本发明的又一发明,提出了一种用于驱动本发明的半透射式半反射式液晶显示器的驱动方法,该方法包括:提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一储存电容以形成第一像素电极电压,以及写入第二储存电容以形成第二像素电极电压;以及提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压,使得该像素单元的透射区与反射区的像素电极电压不同,其中高电平电压为第一电压,低电平电压为第二电压,而切换第一扫描线电压指从第四电压切换成该第三电压,其第一电压大于第二电压,第二电压大于第三电压且第三电压大于第四电压。

[0015] 根据本发明的又一方面,提供了一种用于驱动本发明半透射式半反射式液晶显示器的驱动方法,包括:

[0016] 提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一储存电容以形成第一像素电极电压,以及写入第二储存电容以形成第二像素电极电压;以及

[0017] 提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压,使得该像素单元的透射区与反射区的像素电极电压不同,

[0018] 其中高电平电压为第一电压,低电平电压为第三电压,而切换第一扫描线电压指从第二电压切换成第三电压,其中第一电压大于第二电压,且第二电压大于第三电压。

[0019] 根据本发明的又一方面,提供了一种用于驱动本发明的半透射式半反射式液晶显示器的驱动方法,包括:

[0020] 提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一储存电容以形成第一像素电极电压,以及写入第二储存电容以形成第二像素电极电压;以及

[0021] 提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压,使得该像素单元的透射区与反射区的像素电极电压不同,

[0022] 其中低电平电压为第四电压,而切换第一扫描线电压指从第二电压切换成第三电压,其中第一电压大于第二电压,第二电压大于第三电压且第三电压大于第四电压。

[0023] 根据本发明的上述目的,提出了一种液晶显示器结构,该结构包括:多条平行排列的数据线;多条平行排列且交叉横跨这些数据线的扫描线;多条公共电极与所述多条扫描线交错排列,其中相邻的数据线与扫描线定义出一个像素单元,而每个像素单元包括第一子像素以及第二子像素,分别位于该像素单元的反射区与透射区。每个子像素具有一个晶体管与一个连接至此晶体管的储存电容,其中两个子像素的储存电容分别为各自的像素电极连接至第一与第二电压源,以调节像素电极电压,使得该像素单元的反射区与透射区具有不同的像素电压。

[0024] 根据本发明的一个实施例,其中第一电压源为扫描线,而第二电压源为公共电极。

[0025] 根据本发明的一个实施例,其中第一个子像素以及第二个子像素位于定义该像素单元的数据线的两侧。

[0026] 根据本发明的一个实施例,其中第一个子像素以及第二个子像素位于定义该像素单元的数据线的同一侧。

[0027] 根据本发明的上述目的,提出了一种液晶显示器结构,该结构包括:多条平行排列的数据线;多条平行排列且交叉横跨这些数据线的扫描线;多条公共电极与所述多条扫描线交错排列,其中相邻的数据线与扫描线定义出一个像素单元,而每个像素单元包括第一子像素以及第二子像素,分别位于该像素单元的反射区与透射区。每个子像素具有一个晶体管、电连接至此晶体管的像素电极与连接至此像素电极的储存电容,其中两个子像素的储存电容具有不同大小的电容值,并连接至同一电压源来调节像素电极电压,使得该像素单元的反射区与透射区具有不同的像素电压。

[0028] 根据本发明的一个实施例,其中电压源为扫描线。

[0029] 根据本发明的一个实施例,其中第一个子像素以及第二个子像素位于定义该像素单元数据线的两侧。

[0030] 根据本发明的一个实施例,其中第一个子像素以及第二个子像素位于定义该像素单元数据线的同一侧。

[0031] 根据本发明的另一目的,本发明提出一种液晶显示器驱动方法,用于驱动由第一与第二扫描线围出的具第一与第二子像素的像素单元,其中第一个子像素包括第一晶体管和第一储存电容,第二个子像素包括第二晶体管和第二储存电容,第一个子像素位于该像素单元的反射区,而第二个子像素位于该像素单元的透射区,此方法包括:提供高电平电压给该第二扫描线,以便导通第一晶体管与第二晶体管,使得将灰度信号写入第一像素电极电压以形成第一储存电容,以及写入第二像素电极电压以形成第二储存电容;以及,提供低电平电压给该第二扫描线,以便截止第一晶体管与第二晶体管,并切换第一扫描线电压以便通过第一储存电容改变第一像素电极电压电容结构。

[0032] 根据一个实施例,其中高电平电压为第一电压,低电平电压为第二电压,而切换第一扫描线电压指从第三电压切换成该第二电压,其中第一电压大于第二电压,而第二电压大于第三电压。

[0033] 根据一个实施例,其中高电平电压为第一电压,低电平电压为第三电压,而切换第一扫描线电压指从第二电压切换成第三电压,其中第一电压大于第二电压,且第二电压大于第三电压。

[0034] 根据一个实施例,其中高电平电压为第一电压,低电平电压为第二电压,而切换第一扫描线电压指从第四电压切换成该第三电压,其中第一电压大于第二电压,第二电压大于第三电压且第三电压大于第四电压。

[0035] 根据一个实施例,其中高电平电压为第一电压,低电平电压为第四电压,而切换第一扫描线电压指从第二电压切换成第三电压,其中第一电压大于第二电压,第二电压大于第三电压且第三电压大于第四电压。

[0036] 根据一个实施例,其中第二储存电容连接至特定的电压。

[0037] 根据一个实施例,其中第二储存电容连接至第一扫描线。

[0038] 本发明通过将一个像素单元分隔成两个子像素分别位于像素单元的反射区与透射区,由此两个子像素所形成的两个不同珈玛特性曲线分别对应透射与反射区域,可使得两区域的光电效应一致。在液晶显示器的结构上并不需形成不同的间隙 (cell gap),制造工艺较容易。

附图说明

[0039] 为使本发明的上述和其它目的、特征、优点与实施例更加明显易懂,附图的简要说明如下:

[0040] 图 1 示出了依照本发明第一优选具体实施例的像素单元;

[0041] 图 2 示出了依照本发明第二优选具体实施例的像素单元;

[0042] 图 3 示出了依照本发明第三优选具体实施例的像素单元;

[0043] 图 4 示出了依照本发明第四优选具体实施例的像素单元;

[0044] 图 5 示出了依照本发明第五优选具体实施例的像素单元;

[0045] 图 6 示出了三阶驱动波形与子像素间的相对对应电压;

[0046] 图 7 示出了四阶驱动波形与子像素间的相对对应电压;

[0047] 图 8 示出了两步四阶驱动波形与子像素间的相对对应电压;

[0048] 图 9 示出了三阶驱动波形与子像素间的相对对应电压;

- [0049] 图 10 示出了四阶驱动波形与子像素间的相对对应电压；
[0050] 图 11 示出了两步四阶驱动波形与子像素间的相对对应电压；以及
[0051] 图 12 示出了驱动波形与子像素间的相对对应电压。

具体实施方式

[0052] 本发明将一个像素单元分隔成两个子像素，而每个子像素中具有独立的薄膜晶体管、液晶电容与储存电容，以便形成两个不同的伽玛特性曲线，分别对应透射与反射区域。以下将通过多个实施例来描述本发明的应用。

[0053] 请参阅图 1，其示出了依照本发明第一优选具体实施例的一个像素单元。该具体实施例包括上基板（彩色滤光片）（未显示）及下基板（未显示），液晶层介于上、下基板间，其中上基板包括多个彩色滤层（colorfilter layer）及一个公共电极；下基板包括多条扫描线及多条数据线，这些扫描线及数据线互相垂直，其中两条相邻的扫描线以及两条相邻的数据线定义出一个像素单元 300，该像素单元 300 包括两个子像素 302 和 304，其中子像素 302 位于像素单元 300 的反射区，子像素 304 位于像素单元 300 的透射区。

[0054] 子像素 302 包括一个薄膜晶体管 3010，其栅极连接于扫描线 3006、漏极电连接于对应的数据线 3008、源极电连接于像素电极 3022，其中像素电极 3022 和扫描线 3002 构成储存电容 3014，其中像素电极 3022 部分重叠于扫描线 3002 上，像素电极 3022 和公共电极（未显示在图中）构成液晶电容 3018。薄膜晶体管 3010 的源极和栅极间有寄生电容 3026。子像素 304 包括一个薄膜晶体管 3012，其栅极连接于扫描线 3006、漏极电连接于对应的数据线 3008、源极电连接于像素电极 3024，其中像素电极 3024 和公共电极线 3004 构成储存电容 3016，其中像素电极 3024 部分重叠于公共电极线 3004 上，像素电极 3024 和公共电极（未显示在图中）构成液晶电容 3020。薄膜晶体管 3012 的源极和栅极间有寄生电容 3028。薄膜晶体管 3010 及 3012 栅极均连接至扫描线 3006，漏极均连接至对应数据线 3008，故为薄膜晶体管并联结构。像素电极 3022、3024 因为两薄膜电晶体 3010 及 3022 的连接，而没有浮接，不会造成电荷累积、电压偏移的现象，且仅需扫描线 3002 及扫描线 3006、数据线 3008、公共电极线 3004，以及公共电极与电压源连接，不需要增加额外的电源或扫描线。此外相对应于子像素 302 的液晶层厚度与位于子像素 304 的液晶层具有基本相同的厚度。

[0055] 请参照图 2，其示出了依照本发明第二优选具体实施例的像素单元。像素单元 400 包括两个子像素 402 和 404。其中子像素 404 位于像素单元 400 的反射区，子像素 402 位于像素单元 400 的透射区。

[0056] 子像素 402 包括一个薄膜晶体管 4010，其栅极连接于扫描线 4006、漏极电连接于对应的数据线 4008、源极电连接于像素电极 4016，其中像素电极 4016 和公共电极线 4004 构成储存电容 4014，像素电极 4016 和公共电极（未显示在图中）构成液晶电容 4020。薄膜晶体管 4010 的源极和薄膜晶体管 4022 的漏极电连接，其电连接处和薄膜晶体管 4010 与薄膜电晶体 4022 的栅极间具有寄生电容 4018。子像素 404 包括薄膜晶体管 4022，其栅极连接于扫描线 4006，其漏极电连接于薄膜晶体管 4010 的源极，4022 的源极电连接于像素电极 4028，其中像素电极 4028 和扫描线 4002 构成储存电容 4026，像素电极 4028 和公共电极（未显示在图中）构成液晶电容 4032。薄膜晶体管 4022 的源极和栅极间有寄生电容 4030。因为薄膜晶体管 4010 的源极端连接至薄膜晶体管 4022 的漏极，故为两薄膜晶体管 4010、

4022 串联电路。像素电极 4016、4028 因为两薄膜电晶体 4010 及 4022 的连接,而没有浮接,不会造成电荷累积、电压偏移的现象,而且仅需扫描线 4002、4006、数据线 4008 及公共电极线 4004,以及公共电极与电源作连接,不需要增加额外的数据线或扫描线。此外相对应于子像素 402 的液晶层厚度与位于子像素 404 的液晶层具有基本上相同的厚度。请参阅图 3,其示出了依照本发明第三优选具体实施例的像素单元。其中像素单元 500 包括两个子像素 502 和 504。其中子像素 502 位于像素单元 500 的反射区,子像素 504 位于像素单元 500 的透射区。

[0057] 子像素 502 包括薄膜晶体管 5010,其栅极连接于扫描线 5006、漏极电连接于对应的数据线 5008,而源极电连接于像素电极 5022,其中像素电极 5022 和扫描线 5002 构成储存电容 5014,像素电极 5022 和公共电极(未显示在图中)构成液晶电容 5018。薄膜晶体管 5010 的第二源/漏极和栅极间具有寄生电容 5026。子像素 504 包括薄膜晶体管 5012,其栅极连接于扫描线 5006、漏极电连接于对应的数据线 5008,而源极电连接于像素电极 5024,其中像素电极 5024 和扫描线 5002 构成储存电容 5016,像素电极 5024 和公共电极(未显示在图中)构成液晶电容 5020。薄膜晶体管 5012 的源极和栅极间有寄生电容 5028。薄膜晶体管 5010 及 5012 栅极均连接至扫描线 5006,漏极均连接至对应数据线 5008,故为薄膜晶体管并联结构。像素电极 5022 及 5024 因为两薄膜电晶体 5010 及 5022 的连接,而没有浮接,不会造成电荷累积、电压偏移的现象,而且仅需扫描线 5002 及扫描线 5006、数据线 5008,不需要增加额外的数据线或扫描线。

[0058] 由于第三实施例的像素电极 5022 及 5024 与扫描线 5002 共同构成储存电容 5014 及 5016,故可通过调整储存电容 5014 及 5016 电容值以将像素电极 5022 及 5024 电压分开使得这两区域的光学特性达成一致。且通过栅极驱动波形并通过储存电容 5014 及 5016 的耦合效应,可降低数据线的电压输出范围,而达到降低功率的效果。此外相对应于子像素 502 的液晶层厚度与位于子像素 504 的液晶层具有基本相同的厚度。

[0059] 请参照图 4,其示出了依照本发明第四优选实施例的像素单元。其中像素单元 600 包括两个子像素 602 和 604。其中子像素 602 位于像素单元 600 的透射区,子像素 604 位于像素单元 600 的反射区。

[0060] 子像素 602 包括薄膜晶体管 6010,其栅极连接于扫描线 6006、漏极电连接于对应的数据线 6008,而源极电连接于像素电极 6016,其中像素电极 6016 和扫描线 6002 构成储存电容 6014,像素电极 6016 和公共电极(未显示在图中)构成液晶电容 6020。薄膜晶体管 6010 的源极与薄膜晶体管 6022 的漏极电连接,其电连接处和薄膜晶体管 6010 与薄膜电晶体 6022 的栅极间有寄生电容 6018。子像素 604 包括薄膜晶体管 6022,其栅极连接于扫描线 6006,漏极电连接于薄膜晶体管 6010 的源极,而薄膜晶体管 6022 的源极电连接于像素电极 6028,其中像素电极 6028 和扫描线 6002 构成储存电容 6026,像素电极 6028 和上基板导电电极(未显示在图中)构成液晶电容 6032。薄膜晶体管 6022 的源极和栅极间有寄生电容 6030。因为薄膜晶体管 6010 的源极端连接至薄膜晶体管 6022 的漏极,故为两薄膜晶体管 6010、6022 串联电路。像素电极 6016 与 6028 因为两薄膜电晶体 6010 及 6022 的连接,而没有浮接,不会造成电荷累积、电压偏移的现象,而且仅需扫描线 6002、6006 以及数据线 6008,不需要增加额外的数据线或扫描线。

[0061] 由于第四实施例的像素电极 6016 及 6028 与扫描线 6002 分别构成储存电容 6014

及 6026,故可通过调整储存电容 6014 及 6026 电容值以将像素电极 6016 及 6028 电压分开使得这两区域的光学特性达到一致。且通过栅极驱动波形并通过储存电容 6014 及 6026 的耦合效应,可降低数据线的电压输出范围,而达到降低功率的效果。此外相对应于子像素 602 的液晶层厚度与位于子像素 604 的液晶层具有基本相同的厚度。

[0062] 请参照图 5,其示出了依照本发明第五优选具体实施例的像素单元。其中像素单元 700,包括两个子像素 702 和 704。其中子像素 702 位于像素单元 700 的透射区,子像素 704 位于像素单元 700 的反射区。

[0063] 子像素 702 包括薄膜晶体管 7010,其栅极连接于扫描线 7006、漏极电连接于对应的数据线 7008、源极电连接于像素电极 7016,其中像素电极 7016 和偏压线 7002 构成储存电容 7014,像素电极 7016 和公共电极(未显示在图中)构成液晶电容 7020。薄膜晶体管 7010 的源极和栅极间有寄生电容 7018。子像素 704 包括薄膜晶体管 7022,其栅极连接于扫描线 7006、漏极电连接于对应的数据线 7008,而源极电连接于像素电极 7028,其中像素电极 7028 和偏压线 7002 构成储存电容 7026,像素电极 7028 和公共电极(未显示在图中)构成液晶电容 7032。薄膜晶体管 7022 的源极和栅极间具有寄生电容 7030。根据本发明的结构,像素电极 7016、7028 因为两薄膜晶体管 7010 及 7022 的连接,而没有浮接,不会造成电荷累积、电压偏移的现象。此外相对应于子像素 702 的液晶层厚度与位于子像素 704 的液晶层具有基本相同的厚度。

[0064] 参阅图 6,其示出了栅极驱动波形及子像素的对应电压,请同时参阅图 1 所示的第一个实施例的像素单元 300。其中扫描线为三阶的电压变化具有三个电压,其中 $V1 > V2 > V3$ 。图 6 左半部为偶数帧,右半部为奇数帧。首先看到偶数帧部分,进入时段 T1 时扫描线 3006 被选择,此时数据线 3008 写入负极性数据,薄膜晶体管 3010 及 3012 栅极电压上升至 $V1$,薄膜晶体管 3010 及 3012 被打开,数据线电压经由薄膜晶体管 3010 及 3012 写入像素电极 3022 及 3024。在 T1 时间快结束时,像素电极 3022 及 3024 电压约略相等。当进入时段 T2 时,扫描线 3006 电压下降至电压 $V2$,薄膜晶体管 3010 及 3012 关闭,则像素电极 3022 及 3024 绝缘。由于扫描线 3006 分别通过寄生电容 3026 及 3028 连接至像素电极 3022 及 3024,故时段 T2 时像素电极 3022 及 3024 电压均会受到扫描线 3006 的电压变化 ($V1-V2$) 的影响。除此之外,由于扫描线 3002 通过储存电容 3014 连接至像素电极 3022,故像素电极 3022 的电压亦会受到扫描线 3002 电压变化的影响,由于在时段 T2 中扫描线 3002 的电压由 $V3$ 拉回至 $V2$,此减少的电压变化 ($V2-V3$) 连接至像素电极 3022,造成像素电极 3022 电压变化绝对值减少,使得像素电极 3022 及 3024 电压分开,所以造成不同的珈玛曲线。故可通过适当选择储存电容 3014 及 3016 来调整像素电极 3022 及 3024 的电压差,以便使得像素单元 300 的透射区与反射区域的光电效应一致。

[0065] 其中像素电极 3024 在时段 T2 的电压变化 $\Delta V(3024)$ 如下:

$$[0066] \quad \Delta V(3024) = \frac{C_{gs}(3028)}{C_T(3024)} (V1-V2)$$

[0067] 而 $C_T(3024) = C_{lc}(3020) + C_{st}(3016) + C_{gs}(3028)$, $C_T(3024)$ 为像素电极 3024 所见的总电容值, $C_{lc}(3020)$ 为液晶电容 3020 电容值, $C_{st}(3016)$ 为储存电容 3016 电容值, $C_{gs}(3028)$ 为寄生电容 3028 电容值。

[0068] 像素电极 3022 在时段 T2 的电压变化 $\Delta V(3022)$ 如下:

$$[0069] \quad \Delta V(3022) = \left| \frac{C_{gs}(3026)}{C_T(3022)} (V1-V2) - \frac{C_{st}(3014)}{C_T(3022)} (V2-V3) \right|$$

[0070] 其中 $C_T(3022) = C_{lc}(3018) + C_{st}(3014) + C_{gs}(3026)$, $C_T(3022)$ 为像素电极 3022 所见的总电容值, $C_{lc}(3018)$ 为液晶电容 3018 电容值, $C_{st}(3014)$ 为储存电容 3014 电容值,

$C_{gs}(3026)$ 为寄生电容 3026 电容值。而 $\frac{C_{st}(3014)}{C_T(3022)} (V2-V3)$ 为扫描线 3002 电压变化连接至像素电极 3022 所产生的。

[0071] 参阅图 6 右半部奇数帧部分, 此时数据线 3008 写入正极性数据, 请同时参阅图 1。原理与偶数帧大致相同, 其不同的处在于偶数帧时段 T1 时, 扫描线 3002 的三阶驱动波形会先拉至最低电压 V3, 当进入时段 T2 时, 扫描线 3002 才将电压拉回至 V2。这会使像素电极 3022 的电压变化绝对值减少。而在奇数帧时, 扫描线 3002 的三阶驱动波形不同, 进入时段 T3 时, 扫描线 3002 的电压会先拉低至 V2, 待进入时段 T4 时扫描线 3006 的电压拉低至 V3 将薄膜晶体管 3010 及 3012 关闭时, 扫描线 3002 电压才会再继续拉至 V3, 这会造成像素电极 3022 的电压变化绝对值增加。像素电极 3024 在时段 T4 的电压变化 $\Delta V(3024)$ 如下:

$$[0072] \quad \Delta V(3024) = \frac{C_{gs}(3028)}{C_T(3024)} (V1-V3)$$

[0073] 其中 $C_T(3024) = C_{lc}(3020) + C_{st}(3016) + C_{gs}(3028)$, $C_T(3024)$ 为像素电极 3024 所见的总电容, $C_{lc}(3020)$ 为液晶电容 3020 电容值, $C_{st}(3016)$ 为储存电容 3016 电容值, $C_{gs}(3028)$ 为寄生电容 3028 电容值。

[0074] 像素电极 3022 在时段 T4 的电压变化 $\Delta V(3022)$ 如下:

$$[0075] \quad \Delta V(3022) = \frac{C_{gs}(3026)}{C_T(3022)} (V1-V3) + \frac{C_{st}(3014)}{C_T(3022)} (V2-V3)$$

[0076] 其中 $C_T(3022) = C_{lc}(3018) + C_{st}(3014) + C_{gs}(3026)$, $C_T(3022)$ 为像素电极 3022 所见的总电容, $C_{lc}(3018)$ 为液晶电容 3018 电容值, $C_{st}(3014)$ 为储存电容 3014 电容值, $C_{gs}(3026)$ 为寄生电容 3026 电容值。因此像素电极 3022 及 3024 电压分开, 造成不同的伽玛曲线, 以便使得像素单元 300 的透射区与反射区域的光电效应一致。

[0077] 上述是以图 1 所示第一个实施例的像素单元 300 为例, 来说明图 6 所示驱动波形的实施, 但值得注意的是, 此驱动波形亦可应用于图 2 所示的第二实施例的像素单元 400 中、图 3 所示的第三实施例的像素单元 500 中以及图 4 所示的第四实施例的像素单元 600 中。

[0078] 参阅图 7, 其示出了栅极驱动波形及子像素的对应电压, 请同时参阅图 1。扫描线为四阶的电压变化具有四个电压, 即 V1 及 V2 及 V3 及 V4, 较三阶驱动波形多了一个电压 V4, 其中 $V1 > V2 > V3 > V4$, 其基本工作原理与三阶驱动波形相同。

[0079] 在图 7 偶数帧部分, 此时数据线 3008 写入负极性数据。在时段 T1 中, 扫描线 3006 被选择, 因此扫描线 3006 电压被上拉至 V1, 薄膜晶体管 3010、3012 打开。在时段 T1 快结束时, 像素电极 3022 及 3024 电压大致相等, 此时扫描线 3002 则会先下拉至电压 V4。待进入时段 T2, 扫描线 3006 电压拉至 V2 将薄膜晶体管 3010、3012 关闭, 与此同时扫描线 3002 电压由 V4 向上拉回至 V3, 由于扫描线 3006 分别通过寄生电容 3026 及 3028 连接于像素电

极 3022 及 3024, 故时段 T2 时像素电极 3022 及 3024 电压均会受到扫描线 3006 的电压变化 (V1-V2) 的影响。除此之外, 扫描线 3002 通过储存电容 3014 连接至像素电极 3022, 故像素电极 3022 的电压会受到扫描线 3002 的影响, 由于在偶数帧时段 T2 中扫描线 3002 的电压由 V4 拉回至 V3, 此减少的电压变化 (V3-V4) 连接至像素电极 3022, 造成像素电极 3022 的电压变化绝对值减少, 使得电压与像素电极 3024 分开, 所以造成不同的伽玛曲线, 像素电极 3022 及 3024 电压分开, 所以造成不同的伽玛曲线, 以便使得像素单元 300 的透射区与反射区域的光电效应一致。像素电极 3024 在时段 T2 的电压变化 $\Delta V(3024)$ 如下:

$$[0080] \quad \Delta V(3024) = \frac{C_{gs}(3028)}{C_T(3024)} (V1-V2)$$

[0081] 其中 $C_T(3024) = C_{lc}(3020) + C_{st}(3016) + C_{gs}(3028)$, $C_T(3024)$ 为像素电极 3024 所见的总电容值, $C_{lc}(3020)$ 为液晶电容 3020 电容值, $C_{st}(3016)$ 为储存电容 3016 电容值, $C_{gs}(3028)$ 为寄生电容 3028 电容值。

[0082] 像素电极 3022 在时段 T2 的电压变化 $\Delta V(3022)$ 如下:

$$[0083] \quad \Delta V(3022) = \left| \frac{C_{gs}(3026)}{C_T(3022)} (V1-V2) - \frac{C_{st}(3014)}{C_T(3022)} (V3-V4) \right|$$

[0084] 其中 $C_T(3022) = C_{lc}(3018) + C_{st}(3014) + C_{gs}(3026)$, $C_T(3022)$ 为像素电极 3022 所见的总电容值, $C_{lc}(3018)$ 为液晶电容 3018 电容值, $C_{st}(3014)$ 为储存电容 3014 电容值,

$C_{gs}(3026)$ 为寄生电容 3026 电容值。而 $\frac{C_{st}(3014)}{C_T(3022)} (V3-V4)$ 是扫描线 3002 电压变化连接至像素电极 3022 所产生的。

[0085] 参阅图 7 右半部奇数帧部分, 此时数据线 3008 写入正极性数据, 请同时参阅图 1。在时段 T3 时, 扫描线 3006 电压上拉至电压 V1 将薄膜晶体管 3010、3012 打开。在时段 T3 快结束时, 像素电极 3022 与像素电极 3024 电压约略相等, 此时扫描线 3002 只下拉至电压 V2。待进入时段 T4, 扫描线 3006 下拉至电压 V4 将薄膜晶体管 3010、3012 关闭, 此时扫描线 3002 继续下拉至电压 V3, 下拉的电压变化 (V2-V3) 通过储存电容 3014 连接至像素电极 3022, 造成像素电极 3022 的电压变化绝对值增加, 像素电极 3022 电压与像素电极 3024 分开, 所以造成不同的伽玛曲线, 以便使得像素单元 300 的透射区与反射区域的光电效应一致。使用四阶波形的好处在于能够用来调节的参数更多, 使像素电极 3022 与 3024 间的电压差有更多不同的变化, 液晶显示器色彩表现更为均匀。像素电极 3024 在时段 T4 电压变化 $\Delta V(3024)$ 如下:

$$[0086] \quad \Delta V(3024) = \frac{C_{gs}(3028)}{C_T(3024)} (V1-V4)$$

[0087] 其中 $C_T(3024) = C_{lc}(3020) + C_{st}(3016) + C_{gs}(3028)$, $C_T(3024)$ 为像素电极 3024 所见的总电容, $C_{lc}(3020)$ 为液晶电容 3020 电容值, $C_{st}(3016)$ 为储存电容 3016 电容值, $C_{gs}(3028)$ 为寄生电容 3028 电容值。像素电极 3022 在时段 T4 的电压变化 $\Delta V(3022)$ 如下:

$$[0088] \quad \Delta V(3022) = \frac{C_{gs}(3026)}{C_T(3022)} (V1-V4) + \frac{C_{st}(3014)}{C_T(3022)} (V2-V3)$$

[0089] 其中 $C_T(3022) = C_{lc}(3018) + C_{st}(3014) + C_{gs}(3026)$, $C_T(3022)$ 为像素电极 3022 所见的总电容, $C_{lc}(3018)$ 为液晶电容 3018 电容值, $C_{st}(3014)$ 为储存电容 3014 电容值, $C_{gs}(3026)$ 为寄生电容 3026 电容值。

[0090] 上述是以图 1 所示第一个实施例的像素单元 300 为例, 来说明图 7 所示出了驱动波形的实施, 但值得注意的是, 此驱动波形亦可应用于图 2 所示的第二实施例像素单元 400 中、图 3 所示的第三实施例像素单元 500 中以及图 4 所示的第四实施例像素单元 600 中。

[0091] 参阅图 8, 其示出了栅极驱动波形以及子像素的对应电压, 请同时参阅图 1。其中两步四阶驱动波形有四个电压 $V1$ 及 $V2$ 及 $V3$ 及 $V4$, 其中 $V1 > V2 > V3 > V4$, 与图 7 不同的处在于图 8 的两步四阶驱动波形, 电压变化时均会先拉至电压 $V3$, 再到目的电压。如此可避免因时间延迟造成驱动波形不均匀的问题。至于像素电极 3022、3024 电压变化, 则与一步四阶驱动波形一样。

[0092] 在图 8 偶数帧时, 此时数据线 3008 写入负极性数据。于时段 $T1$ 中, 扫描线 3006 电压上拉至 $V1$, 薄膜晶体管 3010、3012 打开。在时段 $T1$ 快结束时, 像素电极 3022 及 3024 电压大致相等, 此时扫描线 3002 则会先下拉至电压 $V3$ 再至电压 $V4$ 。待进入时段 $T2$, 扫描线 3006 电压拉至 $V3$ 再拉至 $V2$ 将薄膜晶体管 3010、3012 关闭, 由于扫描线 3006 分别通过寄生电容 3026 及 3028 连接于像素电极 3022 及 3024, 故时段 $T2$ 时像素电极 3022 及 3024 电压均会受到扫描线 3006 的电压变化 ($V1-V2$) 的影响, 此时像素电极 3022 及 3024 电压仍然大致相等。待进入时段 $T3$, 扫描线 3002 电压由 $V4$ 向上拉回至 $V3$, 由于扫描线 3002 通过储存电容 3014 连接至像素电极 3022, 故像素电极 3022 的电压会受到扫描线 3002 的影响, 此减少的电压变化 ($V3-V4$) 连接至像素电极 3022, 造成像素电极 3022 的电压变化绝对值减少, 使得电压与像素电极 3024 分开, 所以造成不同的伽玛曲线, 以便使得像素单元 300 的透射区与反射区域的光电效应一致。像素电极 3024 在时段 $T3$ 的电压变化 $\Delta V(3024)$ 如下:

$$[0093] \quad \Delta V(3024) = \frac{C_{gs}(3028)}{C_T(3024)} (V1-V2)$$

[0094] 其中 $C_T(3024) = C_{lc}(3020) + C_{st}(3016) + C_{gs}(3028)$, $C_T(3024)$ 为像素电极 3024 所见的总电容值, $C_{st}(3016)$ 为储存电容 3016 电容值, $C_{lc}(3020)$ 为液晶电容 3020 电容值, $C_{gs}(3028)$ 为寄生电容 3028 电容值。

[0095] 像素电极 3022 在时段 $T3$ 的电压变化 $\Delta V(3022)$ 如下:

$$[0096] \quad \Delta V(3022) = \left| \frac{C_{gs}(3026)}{C_T(3022)} (V1-V2) - \frac{C_{st}(3014)}{C_T(3022)} (V3-V4) \right|$$

[0097] 其中 $C_T(3022) = C_{lc}(3018) + C_{st}(3014) + C_{gs}(3026)$, $C_T(3022)$ 为像素电极 3022 所见的总电容值, $C_{lc}(3018)$ 为液晶电容 3018 电容值, $C_{st}(3014)$ 为储存电容 3014 电容值,

$C_{gs}(3026)$ 为寄生电容 3026 电容值。而 $\frac{C_{st}(3014)}{C_T(3022)} (V3-V4)$ 是扫描线 3002 电压变化连接至

像素电极 3022 所产生的。

[0098] 参阅图 8 奇数帧, 电压变化顺序与图 8 偶数帧有所不同。此时数据线 3008 写入正极性数据, 请同时参阅图 1。于时段 $T4$ 时, 扫描线 3006 电压上拉至电压 $V1$ 将薄膜晶体管 3010、3012 打开, 像素电极 3022 与像素电极 3024 电压约略相等, 此时扫描线 3002 先下拉

至电压 V3 再停留于电压 V2。进入时段 T5 时扫描线 3006 拉至电压 V3 再拉至电压 V4 将薄膜晶体管 3010、3012 关闭,像素电极 3022 与像素电极 3024 绝缘但电压依然约略相等。待进入时段 T6,此时扫描线 3002 继续下拉至电压 V3,造成像素电极 3022 的电压变化绝对值增加,像素电极 3022 电压与像素电极 3024 分开,所以造成不同的伽玛曲线,使得像素单元 300 的透射区与反射区域的光电效应一致。使用四阶波形的好处在于能够用来调节的参数更多,使像素电极 3022 与 3024 间的电压差有更多不同的变化,液晶显示器色彩表现更为均匀。像素电极 3024 在时段 T6 的电压变化 $\Delta V(3024)$ 如下:

$$[0099] \quad \Delta V(3024) = \frac{C_{gs}(3028)}{C_T(3024)} (V1-V4)$$

[0100] 其中 $C_T(3024) = C_{lc}(3020) + C_{st}(3016) + C_{gs}(3028)$, $C_T(3024)$ 为像素电极 3024 所见的总电容, $C_{lc}(3020)$ 为液晶电容 3020 电容值, $C_{st}(3016)$ 为储存电容 3016 电容值, $C_{gs}(3028)$ 为寄生电容 3028 电容值。像素电极 3022 在时段 T6 的电压变化 $\Delta V(3022)$ 如下:

$$[0101] \quad \Delta V(3022) = \frac{C_{gs}(3026)}{C_T(3022)} (V1-V4) + \frac{C_{st}(3014)}{C_T(3022)} (V2-V3)$$

[0102] 其中 $C_T(3022) = C_{lc}(3018) + C_{st}(3014) + C_{gs}(3026)$, $C_T(3022)$ 为像素电极 3022 所见的总电容, $C_{lc}(3018)$ 为液晶电容 3018 电容值, $C_{st}(3014)$ 为储存电容 3014 电容值, $C_{gs}(3026)$ 为寄生电容 3026 电容值。

[0103] 上述是以图 1 所示第一个实施例的像素单元 300 为例,来说明图 8 所示出了驱动波形的实施,但值得注意的是,此驱动波形亦可应用于图 2 所示的第二实施例像素单元 400 中、图 3 所示的第三实施例像素单元 500 中以及图 4 所示的第四实施例像素单元 600 中。

[0104] 参阅图 9,其示出了栅极驱动波形及子像素的对应电压,请同时参阅图 3。其中扫描线为三阶的电压变化具有三个电压,其中 $V1 > V2 > V3$ 。图 9 左半部为偶数帧,右半部为奇数帧。首先看到偶数帧部分,此时数据线 5008 写入负极性数据。进入时段 T1 时扫描线 5006 被选择,薄膜晶体管 5010 及 5012 栅极电压上升至 V1,薄膜晶体管 5010 及 5012 被打开,数据线电压经由薄膜晶体管 5010 及 5012 写入像素电极 5022 及 5024,在此时扫描线 5022 的电压为 V2。在时段 T1 快结束时,此时像素电极 5022 及 5024 电压约略相等。当进入时段 T2 时,扫描线 5006 电压下降至电压 V3,薄膜晶体管 5010 及 5012 关闭,像素电极 5022 及 5024 绝缘。由于扫描线 5006 分别通过寄生电容 5026 及 5028 连接于像素电极 5022 及 5024,故时段 T2 时像素电极 5022 及 5024 电压均会受到扫描线 5006 的电压变化 (V1-V3) 的影响。除此的外扫描线 5002 的电压为 V2 下拉至 V3,由于扫描线 5002 分别通过储存电容 5014 及 5016 连接至像素电极 5022 及 5024,故像素电极 5022 及 5024 的电压亦受到扫描线 5002 的电压变化 V2-V3 的影响,通过调整储存电容 5014 及 5016 不同的电容值将像素电极 5022 及 5024 电压分开,具有不同的伽玛曲线,使得像素单元 500 的透射区与反射区域的光电效应一致。且可利用扫描线的耦合来降低数据线的电压输出范围,达到低功率效果。像素电极 5024 在时段 T2 的电压变化 $\Delta V(5024)$ 如下:

$$[0105] \quad \Delta V(5024) = \frac{C_{gs}(5028)}{C_T(5024)} (V1-V3) + \frac{C_{st}(5016)}{C_T(5024)} (V2-V3)$$

[0106] 其中 $C_T(5024) = C_{lc}(5020) + C_{st}(5016) + C_{gs}(5028)$, $C_T(5024)$ 为像素电极 5024 所

见的总电容值, $C_{lc}(5020)$ 为液晶电容 5020 电容值, $C_{st}(5016)$ 为储存电容 5016 电容值, $C_{gs}(5028)$ 为寄生电容 5028 电容值。而 $\frac{C_{st}(5016)}{C_T(5024)}(V2-V3)$ 是扫描线 5002 电压变化连接至像素电极 5024 所产生的。

[0107] 像素电极 5022 在时段 T2 的电压变化 $\Delta V(5022)$ 如下：

$$[0108] \quad \Delta V(5022) = \frac{C_{gs}(5026)}{C_T(5022)}(V1-V3) + \frac{C_{st}(5014)}{C_T(5022)}(V2-V3)$$

[0109] 其中 $C_T(5022) = C_{lc}(5018) + C_{st}(5014) + C_{gs}(5026)$, $C_T(5022)$ 为像素电极 5022 所见的总电容值, $C_{lc}(5018)$ 为液晶电容 5018 电容值, $C_{st}(5014)$ 为储存电容 5014 电容值, $C_{gs}(5026)$ 为寄生电容 5026 电容值。而 $\frac{C_{st}(5014)}{C_T(5022)}(V2-V3)$ 是扫描线 5002 电压变化连接至像素电极 5022 所产生的。

[0110] 参阅图 9 右半部奇数帧部分, 此时数据线 5008 写入正极性数据, 共同参阅图 3, 原理与偶数帧大致相同, 其不同的处在于在偶数帧时段 T2 时, 扫描线 5002 电压由 V2 拉低至 V3。使得像素电极 5022 及 5024 电压变化绝对值增加。奇数帧时扫描 5002 的三阶驱动波形则不同, 时段 T4 扫描线 5006 电压由 V1 下拉至 V2 将薄膜晶体管 5010 及 5012 关闭, 扫描线 5002 的电压则由 V3 拉回至 V2, 这会造成由扫描线 5006 电压变化 V1-V2 所造成的像素电极 5022 及 5024 的电压变化绝对值增加。像素电极 5024 在时段 T4 的电压变化 $\Delta V(5024)$ 如下：

$$[0111] \quad \Delta V(5024) = \left| \frac{C_{gs}(5028)}{C_T(5024)}(V1-V2) + \frac{C_{st}(5016)}{C_T(5024)}(V2-V3) \right|$$

[0112] 其中 $C_T(5024) = C_{lc}(5020) + C_{st}(5016) + C_{gs}(5028)$, $C_T(5024)$ 为像素电极 5024 所见的总电容, $C_{lc}(5020)$ 为液晶电容 5020 电容值, $C_{st}(5016)$ 为储存电容 5016 电容值, $C_{gs}(5028)$ 为寄生电容 5028 电容值。

[0113] 像素电极 5022 在时段 T4 的电压变化 $\Delta V(5022)$ 如下：

$$[0114] \quad \Delta V(5022) = \left| \frac{C_{gs}(5026)}{C_T(5022)}(V1-V2) + \frac{C_{st}(5014)}{C_T(5022)}(V2-V3) \right|$$

[0115] 其中 $C_T(5022) = C_{lc}(5018) + C_{st}(5014) + C_{gs}(5026)$, $C_T(5022)$ 为像素电极 5022 所见的总电容, $C_{lc}(5018)$ 为液晶电容 5018 电容值, $C_{st}(5014)$ 为储存电容 5014 电容值, $C_{gs}(5026)$ 为寄生电容 5026 电容值。

[0116] 上述是以图 3 所示第三实施例的像素单元 500 为例, 来说明图 9 所示出了驱动波形的实施, 但值得注意的是, 此驱动波形亦可应用于图 4 所示的第四实施例像素单元 600 中。

[0117] 参阅图 10, 其示出了栅极驱动波形以及子像素对应电压, 请同时参阅图 3。其中栅极驱动波形为四阶波形, 四阶波形具有四个电压, 即 V1 及 V2 及 V3 及 V4, 其中 $V1 > V2 > V3 > V4$ 。当图 10 的四阶波形应用于图 3 所示第三实施例的像素单元时, 利用扫描线 5002 的耦合可以抬升或降低像素电压, 如此就可以减少数据线的电压输出范围, 达到低功率效果。

[0118] 如图 10 偶数帧所示。此时数据线 5008 写入负极性数据。在时段 T1 中,扫描线 5006 电压上拉至 V1,薄膜晶体管 5010、5012 打开。在时段 T1 快结束时,像素电极 5022 及 5024 电压大致相等,此时扫描线 5002 则会先下拉至电压 V2。待进入时段 T2,扫描线 5006 电压拉至 V4 将薄膜晶体管 5010、5012 关闭,与此同时扫描线 5002 电压由 V2 向下拉至 V3,由于扫描线 5006 分别通过寄生电容 5026 及 5028 连接于像素电极 5022 及 5024,故时段 T2 时像素电极 5022 及 5024 电压均会受到扫描线 5006 的电压变化 (V1-V4) 的影响。除此的,扫描线 5002 通过储存电容 5014 及 5016 连接至像素电极 5022 及 5024,故像素电极 5022 及 5024 的电压尚且受到扫描线 5002 的影响,借着调整不同的储存电容 5014 及 5016 电容值可使像素电极 5022 与像素电极 5024 电压分开,造成不同的伽玛曲线,以便使得像素单元 500 的透射区与反射区域的光电效应一致。像素电极 5024 在时段 T2 的电压变化 $\Delta V(5024)$ 如下:

$$[0119] \quad \Delta V(5024) = \frac{C_{gs}(5028)}{C_T(5024)} (V1-V4) + \frac{C_{st}(5016)}{C_T(5024)} (V2-V3)$$

[0120] 其中 $C_T(5024) = C_{lc}(5020) + C_{st}(5016) + C_{gs}(5028)$, $C_T(5024)$ 为像素电极 5024 所见的总电容值, $C_{lc}(5020)$ 为液晶电容 5020 电容值, $C_{st}(5016)$ 为储存电容 5016 电容值, $C_{gs}(5028)$ 为寄生电容 5028 电容值。

[0121] 像素电极 5022 在时段 T2 的电压变化 $\Delta V(5022)$ 如下:

$$[0122] \quad \Delta V(5022) = \frac{C_{gs}(5026)}{C_T(5022)} (V1-V4) + \frac{C_{st}(5014)}{C_T(5022)} (V2-V3)$$

[0123] 其中 $C_T(5022) = C_{lc}(5018) + C_{st}(5014) + C_{gs}(5026)$, $C_T(5022)$ 为像素电极 5022 所见的总电容值, $C_{lc}(5018)$ 为液晶电容 5018 电容值, $C_{st}(5014)$ 为储存电容 5014 电容值, $C_{gs}(5026)$ 为寄生电容 5026 电容值。

[0124] 参阅图 10 奇数帧,电压变化顺序则有所不同,且此时数据线 5008 写入正极性数据。在时段 T3 中,扫描线 5006 电压上拉至电压 V1 将薄膜晶体管 5010、5012 打开。在时段 T3 快结束时,像素电极 5022 与像素电极 5024 电压约略相等,此时扫描线 5002 下拉至电压 V4。时段 T4 扫描线 5006 下拉至电压 V2 将薄膜晶体管 5010、5012 关闭,此时扫描线 5002 上拉至电压 V3,此减少的电压变化 (V3-V4) 借着储存电容 5014 及 5016 连接至像素电极 5022 与 5024 使像素电极 5022 与 5024 电压变化。调整不同的储存电容 5014 及 5016 电容值可使像素电极 5022 与像素电极 5024 电压分开,造成不同的伽玛曲线,以便使得像素单元 500 的透射区与反射区域的光电效应一致。使用四阶波形的好处在于降低数据线驱动的驱动电压范围,减少了功率消耗。像素电极 5024 在时段 T4 的电压变化 $\Delta V(5024)$ 如下:

$$[0125] \quad \Delta V(5024) = \left| \frac{C_{gs}(5028)}{C_T(5024)} (V1-V2) - \frac{C_{st}(5016)}{C_T(5024)} (V3-V4) \right|$$

[0126] 其中 $C_T(5024) = C_{lc}(5020) + C_{st}(5016) + C_{gs}(5028)$, $C_T(5024)$ 为像素电极 5024 所见的总电容, $C_{lc}(5020)$ 为液晶电容 5020 电容值, $C_{st}(5016)$ 为储存电容 5016 电容值, $C_{gs}(5028)$ 为寄生电容 5028 电容值。像素电极 5022 的电压变化 $\Delta V(5022)$ 如下:

$$[0127] \quad \Delta V(5022) = \left| \frac{C_{gs}(5026)}{C_T(5022)} (V1-V2) - \frac{C_{st}(5014)}{C_T(5022)} (V3-V4) \right|$$

[0128] 其中 $C_T(5022) = C_{lc}(5018) + C_{st}(5014) + C_{gs}(5026)$, $C_T(5022)$ 为像素电极 5022 所见的总电容, $C_{lc}(5018)$ 为液晶电容 5018 电容值, $C_{st}(5014)$ 为储存电容 5014 电容值, $C_{gs}(5026)$ 为寄生电容 5026 电容值。

[0129] 上述是以图 3 所示第三实施例的像素单元 500 为例, 来说明图 10 所示出了驱动波形的实施, 但值得注意的是, 此驱动波形亦可应用于图 4 所示的第四实施例像素单元 600 中。

[0130] 参阅图 11, 其示出了栅极驱动电压与子像素对应电压。其中栅极驱动电压为两步四阶波形, 原理与图 10 的一步四阶驱动波形大致相同, 均是利用扫描线的耦合来抬升或降低像素电压, 以减少数据线的电压输出范围, 达到低功耗效果。此波形也有四个电压 V1 及 V2 及 V3 及 V4, 其中 $V1 > V2 > V3 > V4$, 不同的处在于图 11 的两步四阶驱动波形, 电压变化时均会先拉至电压 V3, 再到目的电压。如此可解决时间延迟, 避免数据写入错误, 以及波形不均匀的问题。至于像素电极 5022、5024 电压变化规则与使用一步四阶驱动波形所产生的像素电极电压变化一样。

[0131] 当图 11 所示的驱动波形应用于图 3 所示第三实施例的像素单元, 在偶数帧时, 数据线 5008 写入负极性数据。在时段 T1 时, 扫描线 5006 电压上拉至 V1, 薄膜晶体管 5010、5012 打开, 此时扫描线 5002 则会先下拉至电压 V3 再上拉至 V2。待进入时段 T2, 扫描线 5006 电压先拉至 V3 再拉至 V4, 将薄膜晶体管 5010、5012 关闭。由于扫描线 5006 分别通过寄生电容 5026 及 5028 连接于像素电极 5022 及 5024, 故时段 T2 时像素电极 5022 及 5024 电压均会受到扫描线 5006 的电压变化 (V1-V4) 的影响。待进入时段 T3, 扫描线 5002 电压由 V2 向下拉至 V3, 由于扫描线 5002 分别通过储存电容 5014 及 5016 连接至像素电极 5022 及 5024, 故像素电极 5022 与 5024 的电压尚且受到扫描线 5002 电压变化 V2-V3 的影响, 使得像素电极 5022 与 5024 的电压变化绝对值增加。借着调整储存电容 5014 及 5016 可将像素电极 5022 及 5024 电压分开, 以便使得像素单元 500 的透射区与反射区域的光电效应一致。像素电极 5024 在时段 T3 的电压变化 $\Delta V(5024)$ 如下:

$$[0132] \quad \Delta V(5024) = \frac{C_{gs}(5028)}{C_T(5024)} (V1-V4) + \frac{C_{st}(5016)}{C_T(5024)} (V2-V3)$$

[0133] 其中 $C_T(5024) = C_{lc}(5020) + C_{st}(5016) + C_{gs}(5028)$, $C_T(5024)$ 为像素电极 5024 所见的总电容值, $C_{lc}(5020)$ 为液晶电容 5020 电容值, $C_{st}(5016)$ 为储存电容 5016 电容值, $C_{gs}(5028)$ 为寄生电容 5028 电容值。像素电极 5022 的电压变化 $\Delta V(5022)$ 如下:

$$[0134] \quad \Delta V(5022) = \frac{C_{gs}(5026)}{C_T(5022)} (V1-V4) + \frac{C_{st}(5014)}{C_T(5022)} (V2-V3)$$

[0135] 其中 $C_T(5022) = C_{lc}(5018) + C_{st}(5014) + C_{gs}(5026)$, $C_T(5022)$ 为像素电极 5022 所见的总电容值, $C_{lc}(5018)$ 为液晶电容 5018 电容值, $C_{st}(5014)$ 为储存电容 5014 电容值, $C_{gs}(5026)$ 为寄生电容 5026 电容值。

[0136] 参阅图 11 奇数帧, 电压变化顺序则有所不同, 且数据线 5008 写入正极性数据。时段 T4 扫描线 5006 电压上拉至电压 V1 将薄膜晶体管 5010、5012 打开, 此时扫描线 5002 先下拉至电压 V3 再至电压 V4。时段 T5 扫描线 5006 先下拉至电压 V3 再上拉至电压 V2 将薄膜晶体管 5010、5012 关闭, 像素电极 5022 与像素电极 5024 绝缘, 并产生扫描线 5006 的电

压变化 (V1-V2)。待进入时段 T6, 此时扫描线 5002 上拉至电压 V3 产生电压变化 (V3-V4), 造成像素电极 5022 及 5024 的电压变化绝对值增加, 借着调整储存电容 5014 与 5016 可使像素电极 5022 与像素电极 5024 电压分开, 以便使得像素单元 500 的透射区与反射区域的光电效应一致。使用四阶波形的好处在于能够用来调节的参数更多, 使像素电极 5022 与 5024 间的电压差有更多不同的变化, 液晶显示器色彩表现更为均匀。像素电极 5024 电压变化 $\Delta V(5024)$ 如下:

$$[0137] \quad \Delta V(5024) = \left| \frac{C_{gs}(5028)}{C_T(5024)} (V1-V2) - \frac{C_{st}(5016)}{C_T(5024)} (V3-V4) \right|$$

[0138] 其中 $C_T(5024) = C_{lc}(5020) + C_{st}(5016) + C_{gs}(5028)$, $C_T(5024)$ 为像素电极 5024 所见的总电容, $C_{lc}(5020)$ 为液晶电容 5020 电容值, $C_{st}(5016)$ 为储存电容 5016 电容值, $C_{gs}(5028)$ 为寄生电容 5028 电容值。像素电极 5022 的电压变化 $\Delta V(5022)$ 如下:

$$[0139] \quad \Delta V(5022) = \left| \frac{C_{gs}(5026)}{C_T(5022)} (V1-V2) - \frac{C_{st}(5014)}{C_T(5022)} (V3-V4) \right|$$

[0140] 其中 $C_T(5022) = C_{lc}(5018) + C_{st}(5014) + C_{gs}(5026)$, $C_T(5022)$ 为像素电极 5022 所见的总电容, $C_{lc}(5018)$ 为液晶电容 5018 电容值, $C_{st}(5014)$ 为储存电容 5014 电容值, $C_{gs}(5026)$ 为寄生电容 5026 电容值。

[0141] 上述是以图 3 所示第三实施例的像素单元 500 为例, 来说明图 11 所示出了驱动波形的实施, 但值得注意的是, 此驱动波形亦可应用于图 4 所示的第四实施例像素单元 600 中。

[0142] 参阅图 12, 其示出了用以驱动第五实施例像素单元 700 所使用的驱动波形。其中第五实施例的像素单元与第一个实施例至第四实施例像素单元最大的不同处在于, 第五实施例的两个储存电容 7014 和 7026 连接至偏压线 7002, 通过偏压线 7002 的偏压信号将像素电极 7016 与 7028 的电压分开, 造成不同的珈玛曲线, 以便使得像素单元 700 的透射区与反射区域的光电效应一致。

[0143] 在写入正极性数据的奇数帧中, 在时段 T1 开始时, 扫描线 7006 电压上升至高电平状态, 薄膜晶体管 7010 及 7022 被打开, 数据线电压分别由薄膜晶体管 7010 及 7022 被写入至像素电极 7016 及 7022。在时段 T1 终了时间, 扫描线 7006 电压下降成低电平状态, 薄膜晶体管 7010 及 7022 被截止, 此时像素电极 7016 及 7028 上的电压保持在数据线所传入的电压电平 V_{data1} 。在时段 T2 终了时间, 偏压线 7002 电压上升至高电平状态, 由于偏压线 7002 分别通过储存电容 7014 及 7026 连接至像素电极 7016 及 7028, 故像素电极 7016 及 7028 的电压受到偏压线 7002 电压变化的影响, 由于在本实施例中, 储存电容 7014 及 7026 的电容值彼此不同, 因此因偏压线 7002 电压变化所产生的耦合效应, 对像素电极 7016 及 7028 电压的影响并不相同, 分别为 $\Delta V(7028)$ 和 $\Delta V(7016)$ 。换言之, 通过改变储存电容 7014 及 7026 的电容值, 可进一步分离像素电极 7016 与 7028 电压, 造成不同的珈玛曲线, 使得像素单元 700 的透射区与反射区域的光电效应一致。

[0144] 在写入负极性数据的偶数帧中, 在时段 T3 开始时, 扫描线 7006 电压上升至高电平状态, 薄膜晶体管 7010 及 7022 被打开, 数据线电压分别由薄膜晶体管 7010 及 7022 被写入至像素电极 7016 及 7028。在时段 T3 终了时间, 扫描线 7006 电压下降成低电平状态, 薄膜

晶体管 7010 及 7022 被截止,此时像素电极 7016 及 7028 上的电压保持在数据线所传入的电压电平 V_{Data2} 。在时段 T4 终了时间,偏压线 7002 电压下降至低电平状态,由于偏压线 7002 分别通过储存电容 7014 及 7026 连接至像素电极 7016 及 7028,故像素电极 7016 及 7028 的电压受到偏压线 7002 电压变化的影响,由于在本实施例中,储存电容 7014 及 7026 的电容值彼此不同,因此偏压线 7002 电压变化所产生的耦合效应,对像素电极 7016 及 7028 电压的影响并不相同,分别为 $\Delta V(7028)$ 和 $\Delta V(7016)$ 。换言之,通过改变储存电容 7014 及 7026 的电容值,可进一步分离像素电极 7016 与 7028 电压,造成不同的珈玛曲线,使得像素单元 700 的透射区与反射区域的光电效应一致。

[0145] 综合上述所言,本发明通过将一个像素单元分隔成两个子像素,而每个子像素中具有独立的薄膜晶体管、液晶电容与储存电容,由此两个子像素所形成的不同种像素电压,造成不同的珈玛曲线,使得像素单元的透射区与反射区域的光电效应一致。在液晶显示器的结构上由于并不需形成不同的间隙,因此制造工艺较容易。

[0146] 虽然本发明已以优选实施例公布如上,但其并非用以限定本发明,本领域普通技术人员在不脱离本发明的精神和保护范围的前提下,可作出各种修改与变通,因此本发明的保护范围以后附的权利要求为准。

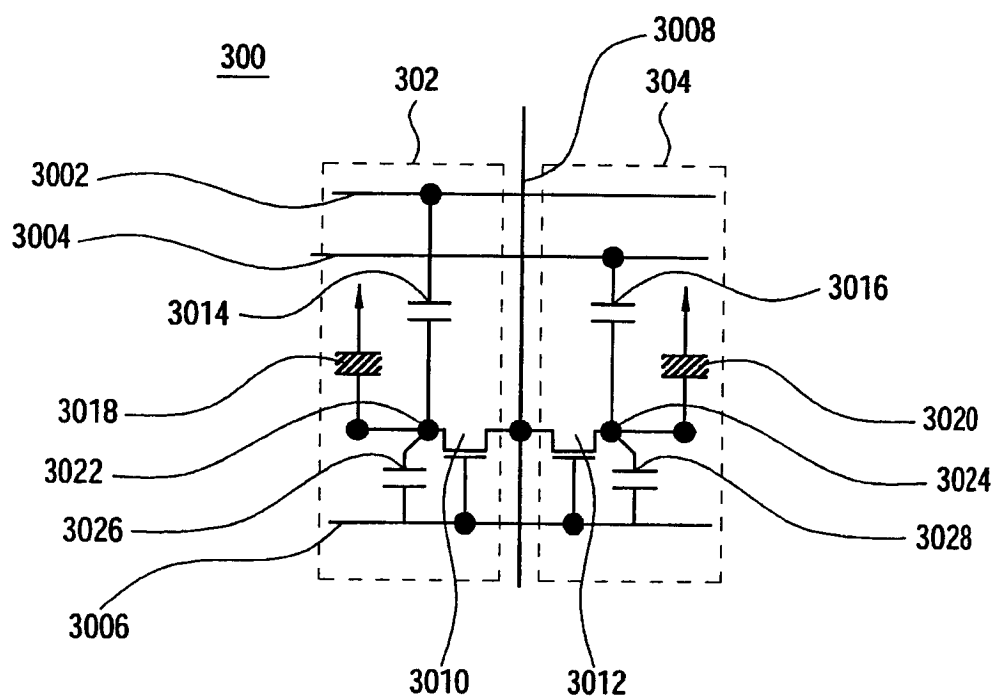


图 1

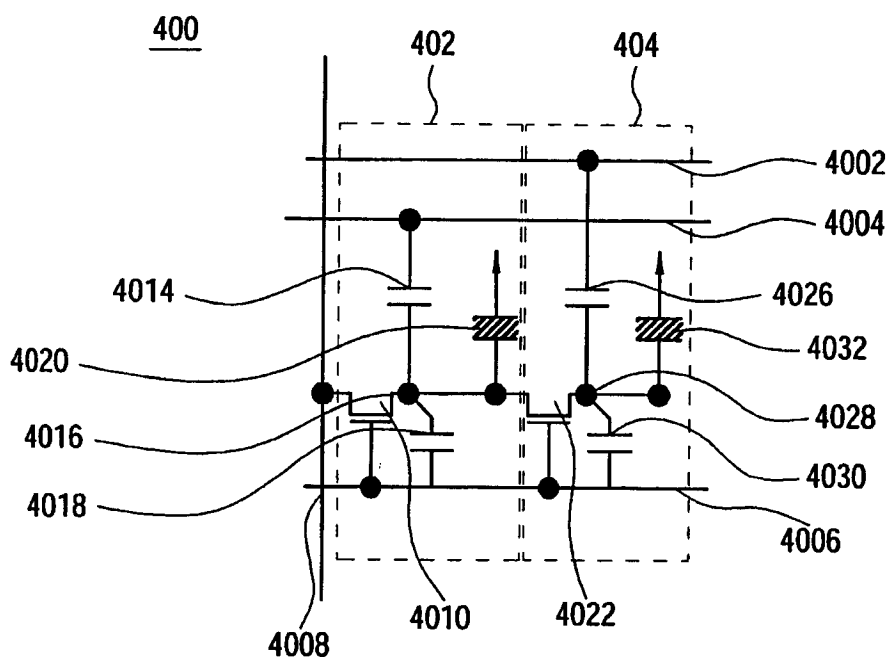


图 2

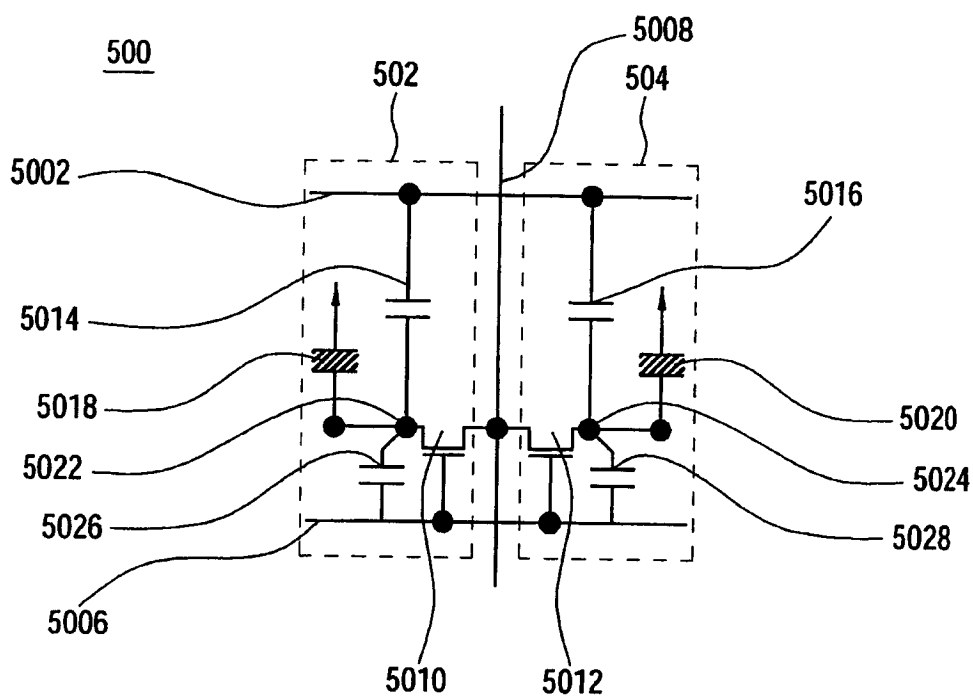


图 3

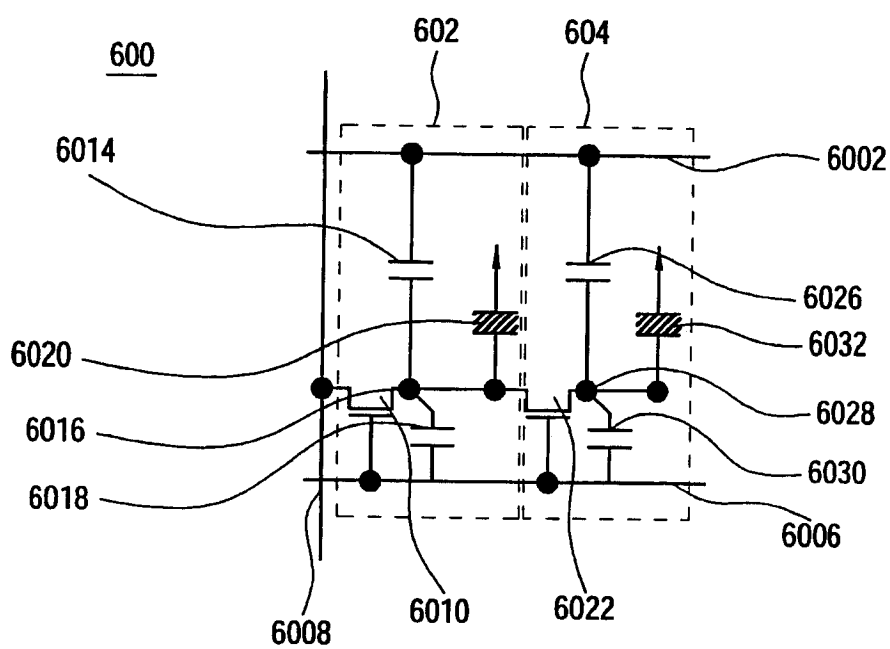


图 4

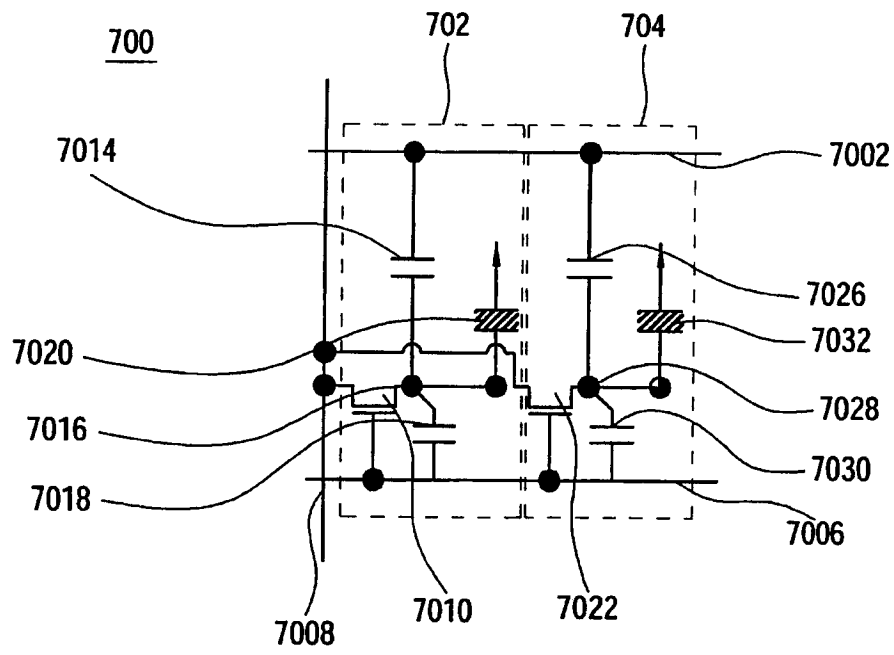


图 5

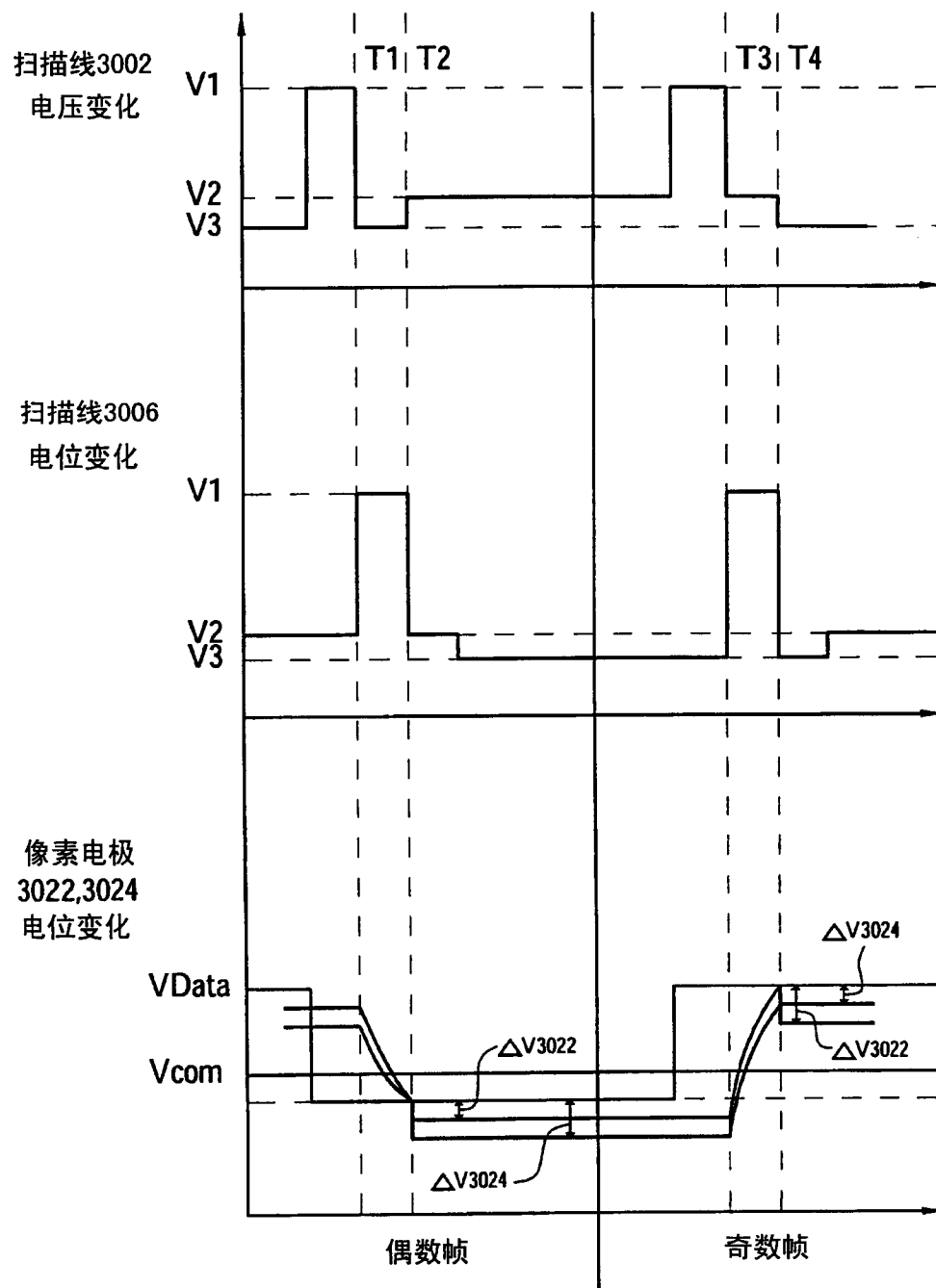


图 6

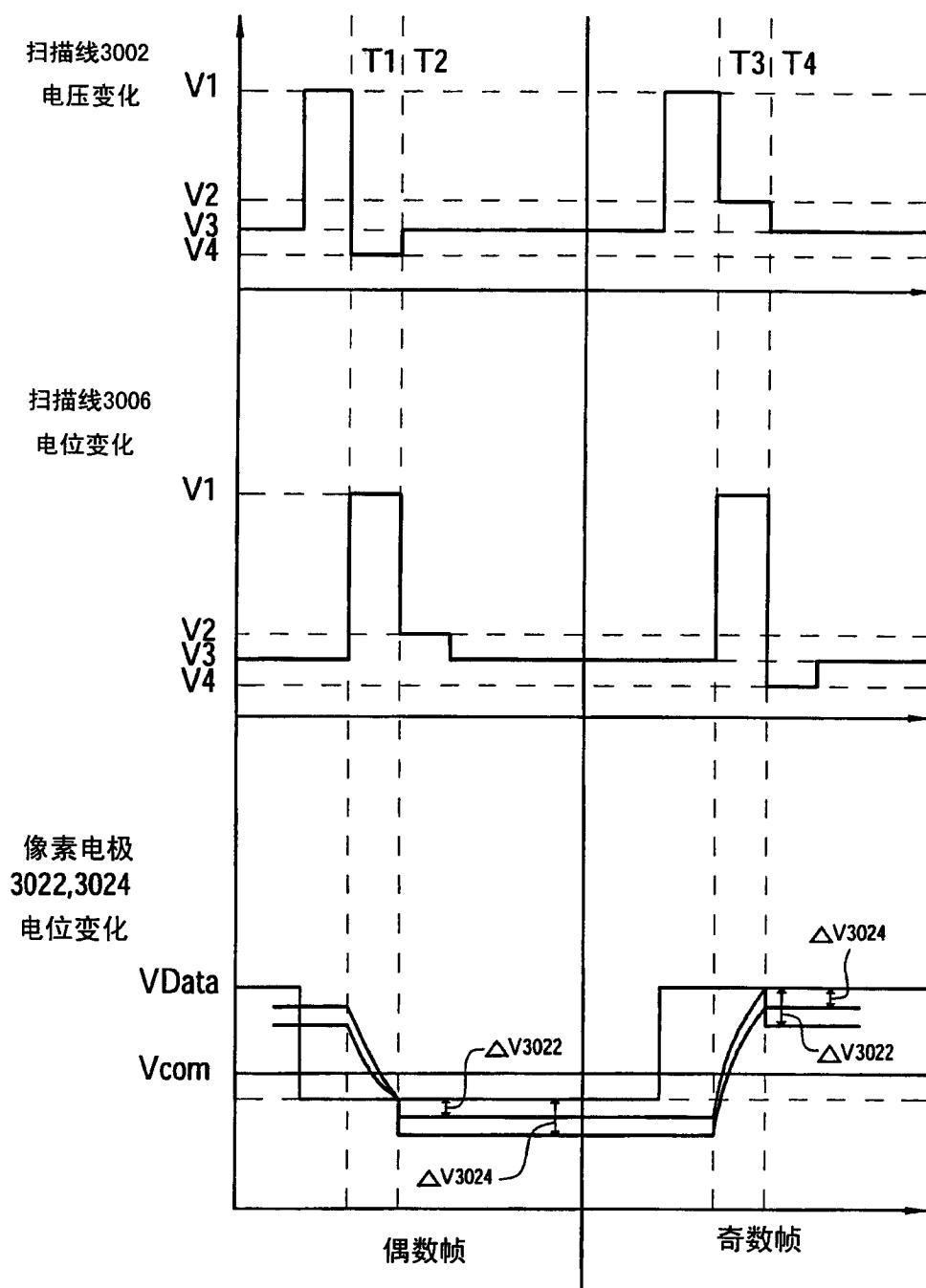


图 7

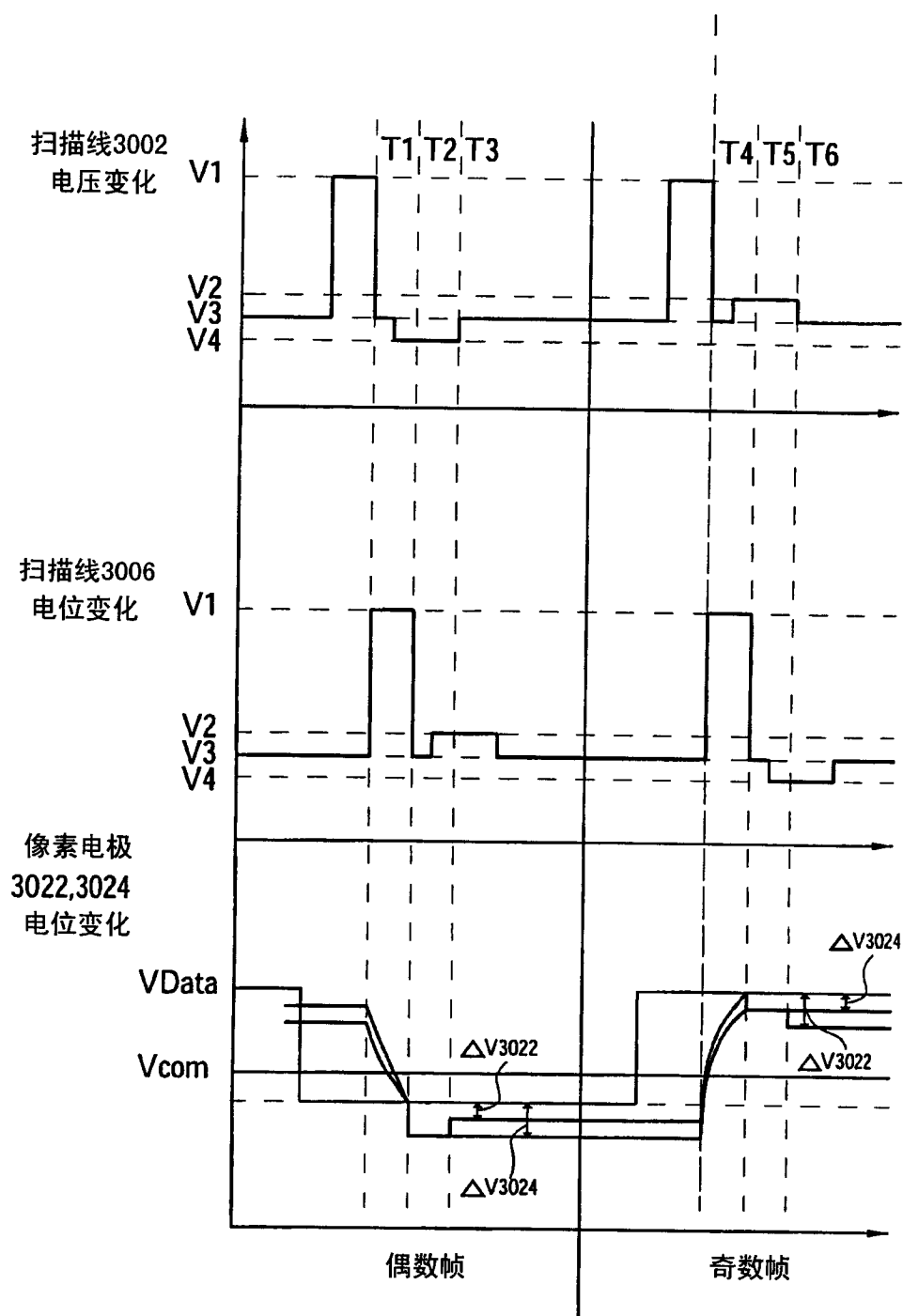


图 8

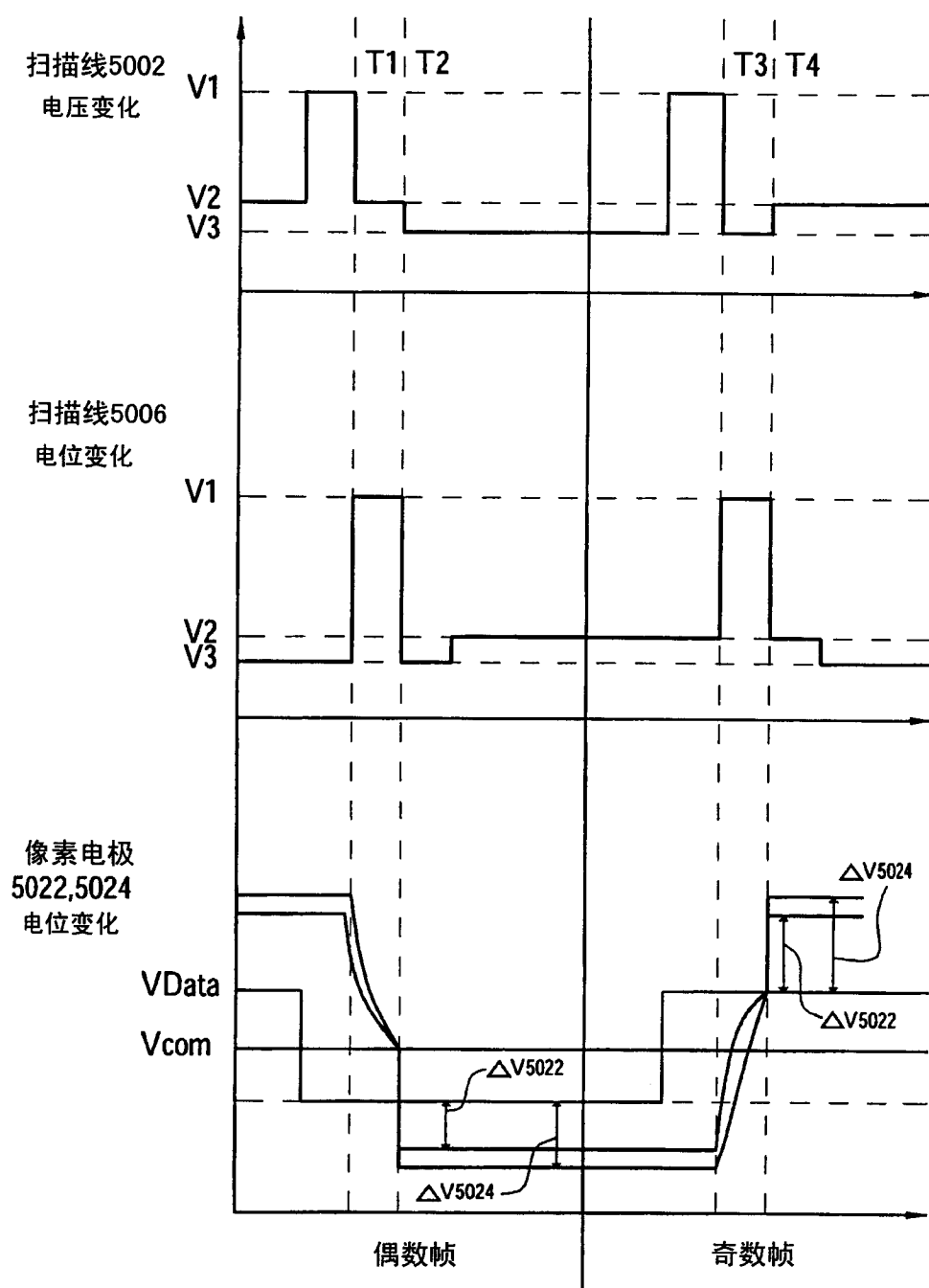


图 9

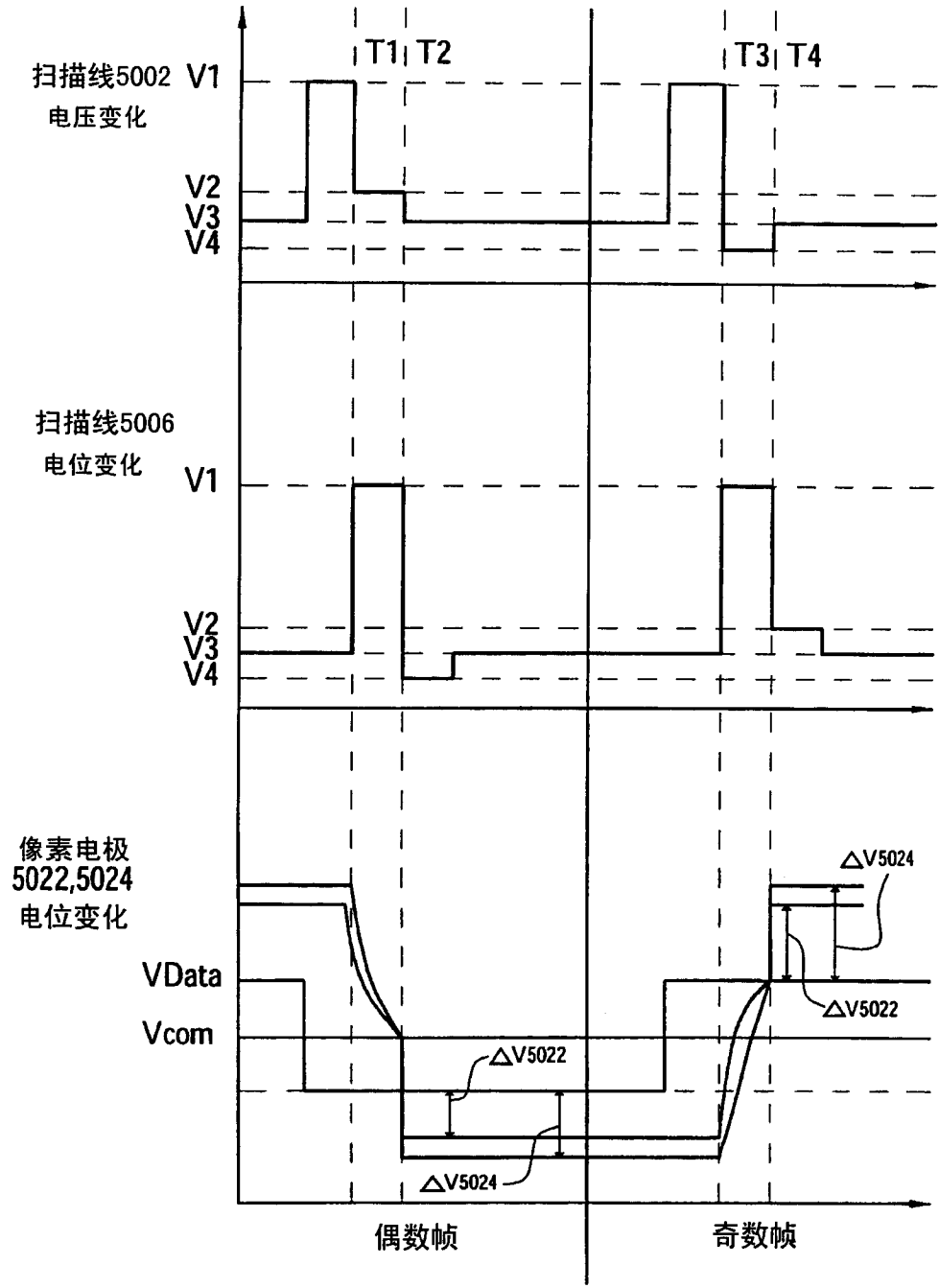


图 10

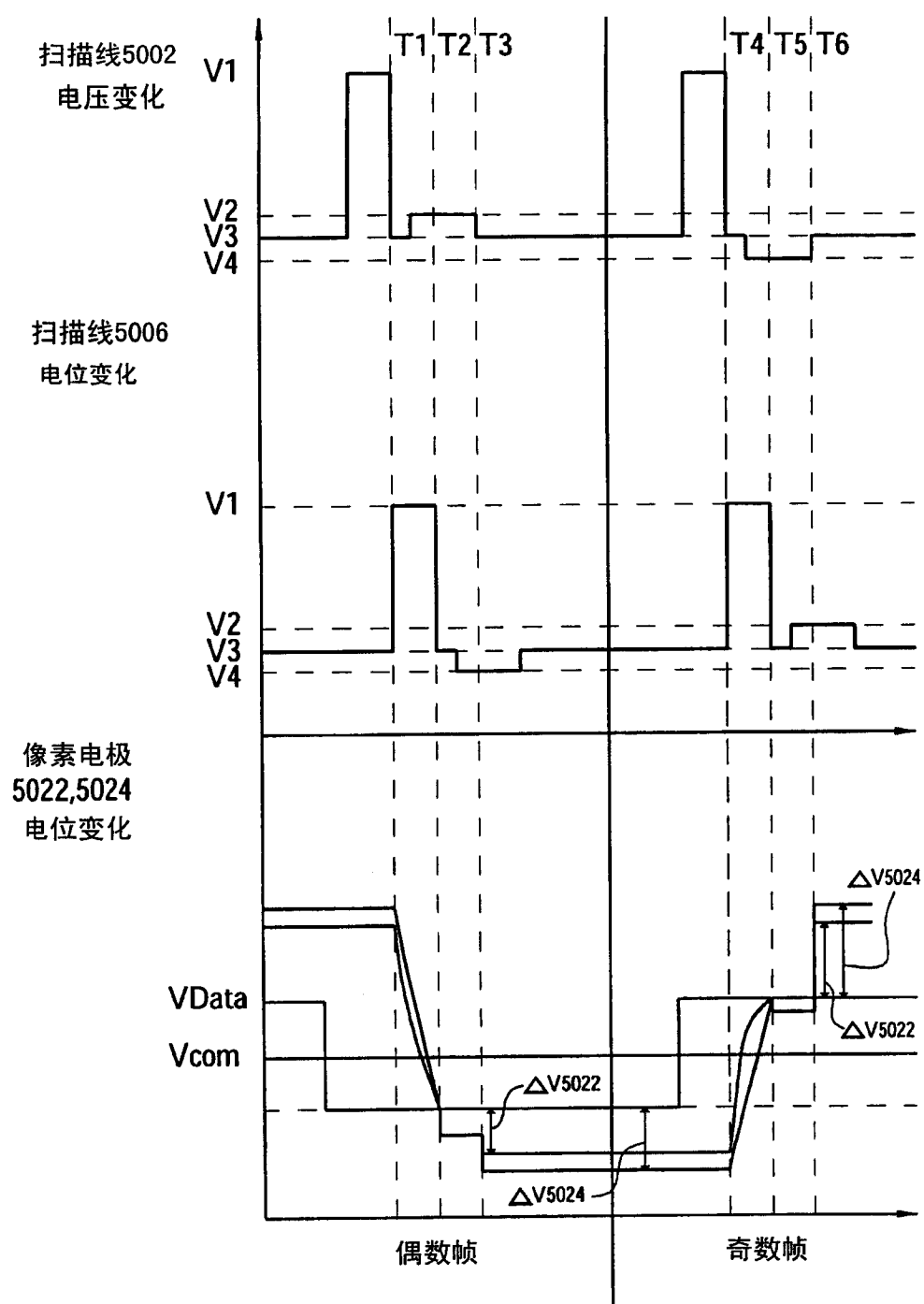


图 11

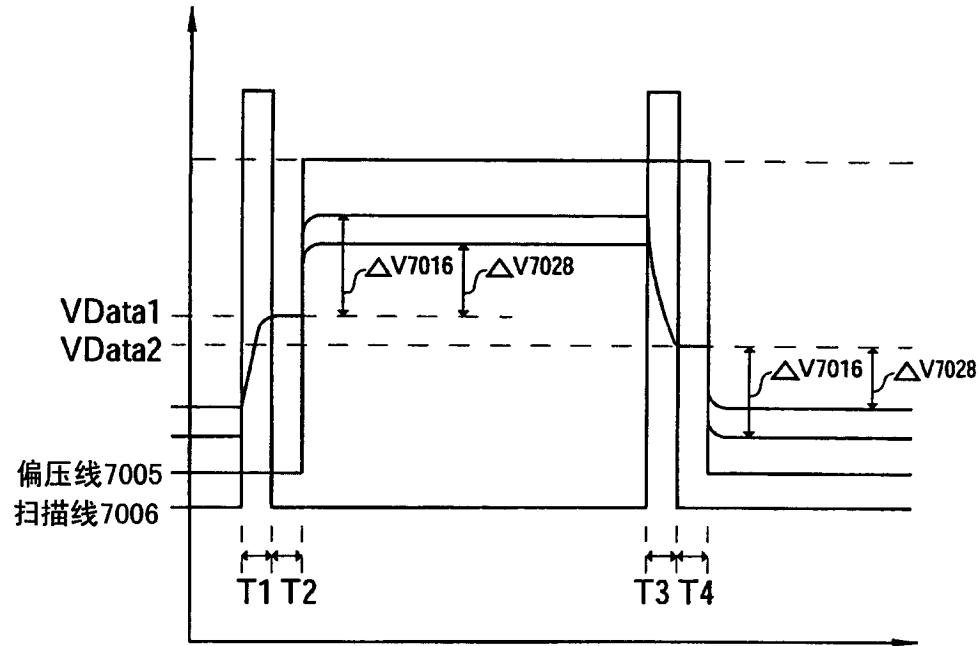


图 12

专利名称(译)	半透射半反射式液晶显示器结构		
公开(公告)号	CN101153999B	公开(公告)日	2010-06-23
申请号	CN200610141530.3	申请日	2006-09-29
[标]申请(专利权)人(译)	瀚宇彩晶股份有限公司		
申请(专利权)人(译)	瀚宇彩晶股份有限公司		
当前申请(专利权)人(译)	瀚宇彩晶股份有限公司		
[标]发明人	陈柏仰 施博盛		
发明人	陈柏仰 施博盛		
IPC分类号	G02F1/136 G02F1/133 G09G3/36		
代理人(译)	王英		
其他公开文献	CN101153999A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提出一种液晶显示器结构，该结构至少包括多个由相邻扫描线与数据线定义出的像素单元，每个像素单元包括两个子像素，每个子像素具有一个储存电容，所述电容分别连接至不同的电压源且分别对应透射与反射区域，用于调节像素电极电压，以使两区域的光电效应一致。

