

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/133 (2006.01)

G02F 1/1333 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200610008842.7

[45] 授权公告日 2009 年 9 月 23 日

[11] 授权公告号 CN 100543524C

[22] 申请日 2006.2.22

[21] 申请号 200610008842.7

[30] 优先权

[32] 2005. 2. 24 [33] KR [31] 15501/05

[32] 2005. 7. 8 [33] KR [31] 61468/05

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金仁雨 宋璿玉

[56] 参考文献

JP2002-196698A 2002.7.12

US2004/0246410A1 2004.12.9

US6411346B1 2002.6.25

JP2001-188242A 2001.7.10

CN1327167A 2001.12.19

WO02/095492A1 2002.11.28

CN1392965A 2003.1.22

审查员 崔双魁

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波 侯宇

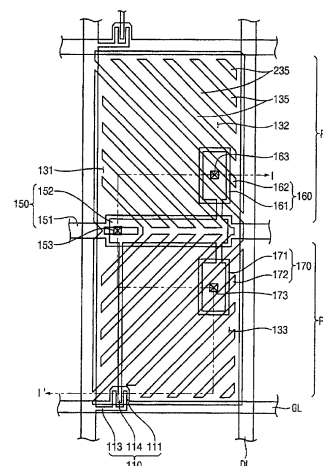
权利要求书 6 页 说明书 16 页 附图 13 页

[54] 发明名称

阵列基板及其制造方法、显示面板和液晶显示装置

[57] 摘要

一种阵列基板，包括开关器件、存储电容器和分压电容器。开关器件形成于像素区中，所述像素区由两根彼此相邻的栅极线和两根彼此相邻的数据线界定。所述存储电容器电连接到所述开关器件。所述分压电容器设置于所述存储电容器和一条所述栅极线之间。所述分压电容器电连接到所述存储电容器。因此，减小了与所述数据线的重叠面积以减小 RC 延迟并提高开口率。此外，减小了电短路发生的可能性。



1. 一种阵列基板，包括：

形成于像素区中的开关器件，所述像素区由两根彼此相邻的栅极线和两根彼此相邻的数据线界定；

存储电容器，包括存储公共线路，该存储电容器电连接到所述开关器件；以及

设置于所述存储公共线路和一根所述栅极线之间的分压电容器，所述分压电容器电连接到所述存储电容器。

2. 如权利要求 1 所述的阵列基板，其中所述栅极线沿着第一方向延伸且所述数据线沿着不同于所述第一方向的第二方向延伸，且所述存储公共线路沿着所述第一方向在所述两根栅极线之间延伸。

3. 如权利要求 1 所述的阵列基板，其中所述存储电容器的电容大于所述分压电容器的电容。

4. 如权利要求 1 所述的阵列基板，其中所述存储电容器由所述存储公共线路和从所述开关器件的漏电极延伸的存储电极所界定，所述存储电极设置于所述存储公共线路上方。

5. 如权利要求 4 所述的阵列基板，其中所述分压电容器包括与所述存储公共线路分开的浮置电极。

6. 如权利要求 5 所述的阵列基板，其中所述浮置电极和所述栅极线由所述阵列基板的相同金属层形成。

7. 如权利要求 5 所述的阵列基板，其中所述分压电容器还包括从所述存储电极延伸的分压电容器电极，且所述分压电容器电极至少部分地与所述浮置电极重叠。

8. 如权利要求 7 所述的阵列基板，还包括通过第一接触孔电连接到所述存储电极的第一子像素电极以及通过第二接触孔电连接到所述浮置电极的第二子像素电极。

9. 如权利要求 8 所述的阵列基板，其中所述第一子像素电极从所述存储电容器接收第一电压，所述第二子像素电极从所述分压电容器接收小于所述第一电压的第二电压。

10. 如权利要求 8 所述的阵列基板，其中所述第一子像素电极在所述像

素区中占据比所述第二子像素电极更大的面积。

11. 一种阵列基板, 包括:

形成于像素区中的开关器件;

存储电容器, 包括存储公共线路和存储电极, 所述存储公共线路将所述像素区分成第一区域和第二区域, 所述存储电极从所述开关器件的漏电极延伸, 所述存储电极设置于所述存储公共线路上方;

第一分压电容器, 包括形成于所述第一区域中的第一浮置电极和从所述存储电极延伸的第一分压电容器电极, 所述第一分压电容器电极设置于所述第一浮置电极上方; 以及

第二分压电容器, 包括形成于所述第二区域中的第二浮置电极和从所述存储电极延伸的第二分压电容器电极, 所述第二分压电容器电极设置于所述第二浮置电极上方。

12. 如权利要求 11 所述的阵列基板, 还包括:

电连接到所述存储电容器的存储电极的第一子像素电极;

电连接到所述第一分压电容器的所述第一浮置电极并设置于所述第一区域中的第二子像素电极; 以及

电连接到所述第二分压电容器的所述第二浮置电极并设置于所述第二区域中的第三子像素电极。

13. 如权利要求 12 所述的阵列基板, 其中所述第一子像素电极设置于所述第一区域和所述第二区域中, 并占据比所述第二子像素电极和第三子像素电极中每一个都大的像素区面积。

14. 如权利要求 12 所述的阵列基板, 其中所述第一子像素电极从所述存储电容器接收第一电压, 所述第二子像素电极从所述第一分压电容器接收小于所述第一电压的第二电压, 且所述第三子像素电极从所述第二分压电容器接收小于所述第一电压的第三电压。

15. 如权利要求 14 所述的阵列基板, 其中所述第二和第三电压基本相同。

16. 如权利要求 14 所述的阵列基板, 其中所述第三电压小于所述第二电压。

17. 如权利要求 12 所述的阵列基板, 其中所述第一、第二和第三子像素电极包括开口图案。

18. 如权利要求 11 所述的阵列基板，其中所述第一和第二分压电容器具有基本相同的尺寸。

19. 如权利要求 11 所述的阵列基板，其中所述第一和第二分压电容器具有彼此不同的尺寸。

20. 如权利要求 11 所述的阵列基板，其中所述存储电容器的电容大于所述第一分压电容器的电容。

21. 如权利要求 20 所述的阵列基板，其中所述第一分压电容器的电容大于所述第二分压电容器的电容。

22. 一种显示面板，包括：

包括公共电极的第一基板；以及

面对所述第一基板的第二基板，所述第二基板包括：

存储电容器，包括存储公共线路和设置于所述存储公共线路上方的存储电极；以及

第一分压电容器，包括第一浮置电极以及设置于所述第一浮置电极上方且电连接到所述存储电极的第一分压电容器电极；以及

设置于所述第一和第二基板之间的液晶层。

23. 如权利要求 22 所述的显示面板，其中所述第一分压电容器的第一浮置电极与所述存储公共线路隔开。

24. 如权利要求 22 所述的显示面板，其中所述第二基板还包括：

电连接到所述存储电容器的存储电极的第一子像素电极；以及

电连接到所述第一分压电容器的所述第一浮置电极的第二子像素电极，

且

其中所述第一子像素电极和所述第二子像素电极具有第一开口图案。

25. 如权利要求 24 所述的显示面板，其中所述公共电极包括相对于所述第一开口图案不一致地形成的第二开口图案。

26. 如权利要求 24 所述的显示面板，其中所述存储电容器和所述第一分压电容器具有彼此不同的尺寸。

27. 如权利要求 26 所述的显示面板，其中所述液晶层包括设置于所述第一子像素电极和所述公共电极之间的第一部分液晶分子以及设置于所述第二子像素电极和所述公共电极之间的第二部分液晶分子，所述第一部分液晶分子和所述第二部分液晶分子在所述显示面板被驱动时形成不同的倾角。

28. 如权利要求 27 所述的显示面板, 其中所述第一部分液晶分子和虚拟平面之间的倾角小于所述第二部分液晶分子和所述虚拟平面之间的倾角。

29. 如权利要求 28 所述的显示面板, 其中当所述显示面板未被驱动时所述第一部分液晶分子和所述第二部分液晶分子的倾角基本为 90 度, 当所述显示面板被驱动时所述第二部分液晶分子和所述虚拟平面之间的倾角小于 90 度。

30. 如权利要求 22 所述的阵列基板, 其中所述第二基板还包括第二分压电容器, 所述第二分压电容器包括第二浮置电极以及设置于所述第二浮置电极上方且电连接到所述存储电极的第二分压电容器电极, 且所述第一和第二分压电容器电极相对于所述存储公共线路设置于相对侧。

31. 如权利要求 30 所述的显示面板, 其中所述第一和第二分压电容器具有彼此不同的尺寸。

32. 一种液晶显示装置, 包括:

从开关器件接收像素电压的第一子液晶电容器;

与所述第一子液晶电容器相邻的第二子液晶电容器;

首先维持施加到所述第一子液晶电容器的像素电压的存储电容器; 以及

将小于所述像素电压的电压施加到所述第二子液晶电容器的第一分压电容器。

33. 如权利要求 32 所述的液晶显示装置, 其中所述第二子液晶电容器和所述存储电容器彼此并行电连接, 且所述第二子液晶电容器和所述第一分压电容器彼此串行电连接, 以对所述像素电压分压。

34. 如权利要求 33 所述的液晶显示装置, 其中所述第一子液晶电容器包括:

形成于第一基板上的公共电极;

形成于第二基板上的第一子像素电极; 以及

设置于所述公共电极和所述第一子像素电极之间的液晶层, 且

其中所述存储电容器包括:

电连接到所述第一子像素电极和所述开关器件以接收所述像素电压的存储电极; 以及

与所述存储电极隔开并面对所述存储电极的存储公共线路。

35. 如权利要求 34 所述的液晶显示装置, 其中所述第二子液晶电容器

包括:

形成于所述第一基板上的所述公共电极;

形成于所述第二基板上的第二子像素电极; 以及

设置于所述公共电极和所述第一子像素电极之间的所述液晶层, 且

其中所述第一分压电容器包括:

电连接到所述存储电容器的所述存储电极以接收所述像素电压的第一分压电容器电极; 以及

面对所述第一分压电容器电极并电连接到所述第二子像素电极的第一浮置电极。

36. 如权利要求 33 所述的液晶显示装置, 还包括:

与所述存储电容器相邻的第三子液晶电容器; 以及

第二分压电容器, 串行电连接到所述第三子液晶电容器以将低于所述像素电压的电压施加到所述第三子液晶电容器。

37. 如权利要求 36 所述的液晶显示装置, 其中所述第二和所述第三子液晶电容器相对于所述第一子液晶电容器设置于相对侧。

38. 如权利要求 36 所述的液晶显示装置, 其中所述第二子液晶电容器的电容基本等于所述第三子液晶电容器的电容。

39. 如权利要求 36 所述的液晶显示装置, 其中所述第二子液晶电容器的电容不同于所述第三子液晶电容器的电容。

40. 如权利要求 32 所述的液晶显示装置, 还包括液晶层, 其中在形成于所述第一子液晶电容器之内的像素区的第一部分中的液晶分子相对于虚拟平面具有不同于在形成于所述第二子液晶电容器之内的所述像素区的第二部分中的液晶分子的倾角。

41. 一种制造阵列基板的方法, 包括:

在基底基板上形成第一金属层;

构图所述第一金属层以形成栅电极、存储公共线路以及与所述存储公共线路隔开的第一浮置电极;

在其上形成有所述栅电极、所述存储公共线路和所述第一浮置电极的所述基底基板上形成栅极绝缘层;

除去所述栅极绝缘层的一部分以暴露所述第一浮置电极的一部分;

在所述栅极绝缘层上形成第二金属层;

构图所述第二金属层以形成漏电极、与所述漏电极隔开的源电极、电连接到所述漏电极且设置于所述存储公共线路上方的存储电极、以及电连接到所述存储电极且设置于所述第一浮置电极上方的第一分压电容器电极；

除去所述第一分压电容器电极的一部分以暴露所述第一浮置电极；

形成电连接到所述第一浮置电极和所述存储电极的光学透明且导电的层；以及

构图所述光学透明且导电的层以形成电连接到所述存储电极的第一子像素电极以及电连接到所述第一浮置电极且与所述第一子像素电极电绝缘的第二子像素电极。

## 阵列基板及其制造方法、显示面板和液晶显示装置

### 技术领域

本发明涉及一种阵列基板、制造该阵列基板的方法、具有该阵列基板的显示面板以及具有该阵列基板的液晶显示装置。更具体地，本发明涉及一种能够增大视角和开口率的阵列基板、制造该阵列基板的方法、具有该阵列基板的显示面板、以及具有该阵列基板的液晶显示装置。

### 背景技术

通常，液晶显示(“LCD”)器件具有比阴极射线管(“CRT”)显示器件更窄的视角。为了展宽视角，近来已经开发出来图案化垂直对准(“PVA”)模式 LCD 器件、多域第一子垂直对准(multi-domain first sub vertical alignment, “MVA”)模式 LCD 器件、面内开关(“IPS”)模式 LCD 器件等。

PVA 模式 LCD 器件包括上基板、下基板和设置于其间的液晶层，该液晶层具有垂直于上下基板排列的液晶分子。根据 PVA 模式 LCD 器件，下基板上的像素电极和上基板上的公共电极包括开口图案。由于像素电极和公共电极产生的边缘场，视角得以展宽。

### 发明内容

本发明提供了一种能够增大视角和开口率的阵列基板。

本发明还提供了一种制造上述阵列基板的方法。

本发明还提供了一种具有上述阵列基板的显示面板。

本发明还提供了一种具有上述阵列基板的 LCD 装置。

在根据本发明的阵列基板的示范性实施例中，该阵列基板包括开关器件、存储电容器和分压电容器。开关器件形成于由两条彼此相邻的栅极线和两条彼此相邻的数据线所界定的像素区中。存储电容器电连接到开关器件。分压电容器设置于存储电容器和一条栅极线之间。分压电容器电连接到存储电容器。

举例来说，存储电容器的电容大于分压电容器的电容。



存储电容器由存储公共线路和从开关器件的漏电极延伸的存储电极界定，其中存储电极设置于存储公共线路上方。

分压电容器包括与存储公共线路分开的浮置电极。

具体地，分压电容器还包括从存储电极延伸的分压电容器电极，且分压电容器电极至少部分地与浮置电极重叠。

阵列基板可以进一步包括通过第一接触孔电连接到存储电极的第一子像素电极以及通过第二接触孔电连接到浮置电极的第二子像素电极。

第一子像素电极可以从存储电容器接收第一电压，第二子像素电极可以从分压电容器接收低于第一电压的第二电压。

第一子像素电极可以在像素区之内占据比第二子像素电极大的面积。

在根据本发明的阵列基板的另一示范性实施例中，阵列基板包括开关器件、存储电容器、第一分压电容器和第二分压电容器。开关器件形成于像素区中。存储电容器包括存储公共线路和存储电极，所述存储公共线路将像素区分成第一区域和第二区域，所述存储电极从所述开关器件的漏电极延伸以设置于所述存储公共线路上方。第一分压电容器包括形成于所述第一区域中的第一浮置电极以及从所述存储电极延伸以设置于所述第一浮置电极上方的第一分压电容器电极。第二分压电容器包括形成于所述第二区域中的第二浮置电极以及从所述存储电极延伸以设置于所述第二浮置电极上方的第二分压电容器电极。

该阵列基板可以进一步包括第一子像素电极、第二子像素电极和第三子像素电极。第一子像素电极电连接到存储电容器的存储电极。第二子像素电极电连接到第一分压电容器的第一浮置电极且设置于第一区域中。第三子像素电极电连接到第二分压电容器的第二浮置电极并设置于第二区域中。

第一子像素电极可以设置在第一和第二区域中，且可以占据比第二和第三子像素电极更大的像素区面积。

所述第一子像素电极可以从所述存储电容器接收第一电压，所述第二子像素电极可以从所述第一分压电容器接收小于所述第一电压的第二电压，且所述第三子像素电极可以从所述第二分压电容器接收小于所述第一电压的第三电压。第二和第三电压可以基本相同。或者，所述第三电压可以小于所述第二电压。

所述第一、第二和第三子像素电极可以具有开口图案。

所述第一和第二分压电容器可以具有基本相同的尺寸。或者，所述第一和第二分压电容器可以具有彼此不同的尺寸。

存储电容器的电容可以大于所述第一分压电容器的电容，所述第一分压电容器的电容可以大于或等于所述第二分压电容器的电容。

在根据本发明的显示面板的示范性实施例中，所述显示面板包括：第一基板、第二基板、以及液晶层。所述第一基板包括公共电极。所述第二基板面对所述第一基板。所述第二基板包括存储电容器和第一分压电容器。所述存储电容器包括存储公共线路和设置于所述存储公共线路上方的存储电极。所述第一分压电容器包括第一浮置电极以及设置于所述第一浮置电极上方且电连接到所述存储电极的第一分压电容器电极。所述液晶层设置于所述第一和第二基板之间。

所述第一分压电容器的第一浮置电极与所述存储公共线路隔开。

所述第二基板还可以包括第一子像素电极和第二子像素电极。所述第一子像素电极电连接到所述存储电容器的存储电极。所述第二子像素电极电连接到所述第一分压电容器的所述第一浮置电极。所述第一子像素电极和所述第二子像素电极具有第一开口图案。

所述公共电极包括相对于所述第一开口图案不一致地形成的第二开口图案。

所述存储电容器和所述第一分压电容器具有例如彼此不同的尺寸。结果，所述液晶层包括设置于所述第一子像素电极和所述公共电极之间的第一部分液晶分子以及设置于所述第二子像素电极和所述公共电极之间的第二部分液晶分子，所述第一部分液晶分子和所述第二部分液晶分子在所述显示面板被驱动时形成不同的倾角。

所述第一部分液晶分子和虚拟平面之间的倾角可以小于所述第二部分液晶分子和所述虚拟平面之间的倾角。当所述显示面板未被驱动时，所述第一部分液晶分子和所述第二部分液晶分子的倾角基本为 90 度，当所述显示面板被驱动时所述第二部分液晶分子和所述虚拟平面之间的倾角可以小于 90 度。

所述第二基板包括第二分压电容器，所述第二分压电容器包括第二浮置电极以及设置于所述第二浮置电极上方且电连接到所述存储电极的第二分压电容器电极，且所述第一和第二分压电容器电极相对于所述存储公共线路

设置于相对侧。

例如，所述第一和第二分压电容器可以具有彼此不同的尺寸。

在根据本发明的 LCD 装置的示范性实施例中，LCD 装置包括第一子液晶电容器、第二子液晶电容器、存储电容器和第一分压电容器。第一子液晶电容器从开关器件接收像素电压。第二子液晶电容器与第一子液晶电容器相邻。存储电容器首先维持施加到所述第一子液晶电容器的像素电压。第一分压电容器将小于所述像素电压的电压施加到所述第二子液晶电容器。

所述第二子液晶电容器和所述存储电容器彼此并行电连接，且所述第二子液晶电容器和所述第一分压电容器彼此串行电连接，以对所述像素电压分压。

所述第一子液晶电容器包括公共电极、第一子像素电极和液晶层。所述公共电极形成于第一基板上。所述第一子像素电极形成于第二基板上。所述液晶层设置于所述公共电极和所述第一子像素电极之间。存储电容器包括存储电极和存储公共线路。存储电极电连接到所述第一子像素电极和所述开关器件以接收所述像素电压。存储公共线路与所述存储电极隔开并面对所述存储电极。

所述第二子液晶电容器包括公共电极、第二子像素电极和液晶层。所述公共电极形成于所述第一基板上。所述第二子像素电极形成于所述第二基板上。所述液晶层设置于所述公共电极和所述第一子像素电极之间。所述第一分压电容器包括第一分压电容器电极和第一浮置电极。所述第一分压电容器电极电连接到所述存储电容器的所述存储电极以接收所述像素电压。所述第一浮置电极面对所述第一分压电容器电极且电连接到所述第二子像素电极。

所述 LCD 装置还可以包括第三子液晶电容器和第二分压电容器。所述第三子液晶电容器与所述存储电容器相邻。所述第二分压电容器串行电连接到所述第三子液晶电容器以将低于所述像素电压的电压施加到所述第三子液晶电容器。

所述第二和所述第三子液晶电容器相对于所述第一子液晶电容器设置于相对侧。

所述第二子液晶电容器的电容例如基本等于所述第三子液晶电容器的电容。或者，所述第二子液晶电容器的电容可以不同于所述第三子液晶电容器的电容。

所述 LCD 装置还可以包括液晶层。在形成于所述第一子液晶电容器之内的像素区的第一部分中的液晶分子相对于虚拟平面具有不同于在形成于所述第二子液晶电容器之内的所述像素区的第二部分中的液晶分子的倾角。

在根据本发明制造阵列基板的方法的示范性实施例中，在基底基板上形成第一金属层。构图所述第一金属层以形成栅电极、存储公共线路以及与所述存储公共线路隔开的第一浮置电极。在其上形成有所述栅电极、所述存储公共线路和所述第一浮置电极的所述基底基板上形成栅极绝缘层。除去一部分栅极绝缘层以暴露一部分第一浮置电极。在所述栅极绝缘层上形成第二金属层。构图所述第二金属层以形成漏电极、与所述漏电极隔开的源电极、电连接到所述漏电极且设置于所述存储公共线路上的存储电极、以及电连接到所述存储电极且设置于所述第一浮置电极上方的第一分压电容器电极。除去一部分所述第一分压电容器电极以暴露所述第一浮置电极。形成电连接到所述第一浮置电极和所述存储电极的光学透明且导电的层。然后，构图所述光学透明且导电的层以形成电连接到所述存储电极的第一子像素电极以及电连接到所述第一浮置电极且与所述第一子像素电极电绝缘的第二子像素电极。

因此，减小了与所述数据线的重叠面积以减小 RC 延迟并提高开口率。此外，减小了电短路发生的可能性。此外，当存储电容器具有不同尺寸时，可以更加展宽视角。

#### 附图说明

通过参考附图详细描述其示范性实施例，本发明的以上和其他特征和益处将变得更加显见，附图中：

图 1 为示出根据本发明的显示面板的像素部分的示范性实施例的布局图；

图 2 是取自图 1 中的线 I-I' 的横截面图；

图 3 到 10 为示出制造图 1 的阵列基板的示范性工艺的横截面图；

图 11 为示出图 1 的显示面板的示范性液晶分子的倾角的示意图；

图 12 为示出根据本发明的显示面板的像素部分的另一示范性实施例的布局图；以及

图 13 为示出图 12 的显示面板的示范性液晶分子的倾角的示意图。

## 具体实施方式

现在将参考附图更为充分地描述本发明，附图中展示了本发明的示范性实施例。不过，本发明可以以许多不同的形式实施，不应被视为受限于此处所述的实施例。相反，提供这些实施例是为了使本公开透彻和完全，并将充分地把本发明的范围传达给本领域的技术人员。通篇中类似的参考数字表示类似的元件。

应当理解，当称一元件在另一元件“上”时，它可以直接在另一元件上或者可以在其间存在插入元件。相反，当称一元件“直接在”另一元件“上”时，则没有插入元件。这里所用的术语“和/或”包括一个或多个相关所列项目的任何与全部组合。

应当理解，虽然这里可能使用术语第一、第二等来描述多种元件、组件、区域、层和/或部分，但是这些元件、组件、区域、层和/或部分不应被视为受限于这些术语。这些术语仅仅用于将一个元件、组件、区域、层或部分与另一个元件、组件、区域、层或部分区分开。这样一来，在不背离本发明的教导的情况下，以下所讨论的第一元件、组件、区域、层或部分可以被称为第二元件、组件、区域、层或部分。

这里所用的术语仅仅是为了描述特定的实施例，并不意在限制本发明。如这里所用的，单数形式“一”和“该”意在同时包括复数形式，除非上下文另行明确指出。还要理解的是，在用于本说明书中时，术语“包括”指明所述特征、区域、整数、步骤、操作、元件和/或组件的存在，但不排除一个或多个其他特征、区域、整数、步骤、操作、元件、组件和/或其组的存在或增加。

为了便于描述，这里可能使用例如“在……下”、“之下”、“下”、“之上”、“上”等空间相对术语来描述如图所示的一个元件或特征与另一个元件或特征的关系。应当理解，空间相对术语意在包括除图示方向之外的在使用中或在工作中的器件的不同方向。例如，如果将图中的器件反转，被描述为在其他元件或功能部件“下”或“之下”的元件将位于其他元件或功能部件“之上”。这样一来，示范性术语“在……下”可以包括之上和之下两种方向。器件可以采取其他取向（旋转90度或者在其他方向），这里所用的空间关系描述语相应地进行解释。

除非另行定义,这里所用的所有术语(包括技术和科学术语)具有本发明所属技术领域的普通技术人员所通常理解的同样含义。还要理解的是,诸如在通用词典中所定义的那些术语应当被解释为有着与其在相关技术和本公开的上下文中的含义相一致的含义,除非这里明确加以定义,否则不应被解释为理想化的或过度形式的意义。

这里参考截面图描述本发明的实施例,截面图为本发明的理想化实施例的示意图。照此,可以预见到由于例如制造技术和/或容限会引起图示形状的变化。这样一来,本发明的实施例不应被解释为受限于这里图示的特定的区域形状,而是包括因例如制造而产生的形状变化。例如,被图示或描述为平坦的区域可能一般会具有粗糙和/或非线性特征。此外,图示的尖锐的角可能是润圆的。这样一来,图示的区域从本质上讲是示意性的,它们的形状不意在展示区域的精确形状,且不意在限制本发明的范围。

以下将参考附图详细描述本发明。

图 1 为示出根据本发明的显示面板的像素部分的示范性实施例的布局图,而图 2 是取自图 1 中的线 I-I' 的横截面图。

参考图 1 和 2,显示面板包括阵列基板 100、滤色器基板 200 和设置在阵列基板 100 和滤色器基板 200 之间的液晶层 300。

阵列基板 100 包括第一透明基板 101、多个栅极线 GL、多个数据线(或源极线)DL 以及多个像素部分。栅极线 GL 和数据线 DL 设置于第一透明基板 101 上方(或形成于其上),第一透明基板 101 可以是绝缘基板。栅极线 GL 沿着第一方向延伸,数据线 DL 沿着基本垂直于第一方向的第二方向延伸。栅极线 GL 和数据线 DL 通过例如栅极绝缘层 102 而彼此绝缘,这将在下文进一步描述。每个像素部分都是由栅极线 GL 之一和数据线 DL 之一界定的。换言之,像素部分位于相邻一对栅极线 GL 和相邻一对数据线 DL 之间,虽然其中所包含的像素电极连接到每对的一个栅极线 GL 和一个数据线 DL。

像素部分的每一个都包括第一子液晶电容器 1100、第二子液晶电容器 1200、存储电容器 150 和第一分压电容器 160。存储电容器 150 是像素部分的第一子电容器,而第一分压电容器 160 是像素部分的第二子电容器。第一子液晶电容器 1100 从开关器件 110 接收像素电压,如以下将进一步描述。第二子液晶电容器 1200 与第一子液晶电容器 1100 相邻。存储电容器 150 与

第二子液晶电容器 1200 并行电连接,使得存储电容器 150 首先维持施加到第一子液晶电容器 1100 的像素电压。第一分压电容器 160 电连接到第二子液晶电容器 1200,使得像素电压被第一分压电容器 160 和第二子液晶电容器 1200 分压。结果,将低于像素电压的电压施加到第二子液晶电容器 1200。每个像素部分还可以包括第三子液晶电容器 1300 和并行电连接到第三子液晶电容器 1300 的第二分压电容器 170。第二分压电容器 170 是像素部分的第三子电容器。

除了存储电容器 150、第一分压电容器 160、第二分压电容器 170 和开关器件 110 之外,每个像素部分还包括第一子像素电极 131、第二子像素电极 132 和第三子像素电极 133。

开关器件 110 包括电连接到栅极线 GL 之一的栅电极 111、电连接到数据线 DL 之一的源电极 113 和电连接到第一子像素电极 131 的漏电极 114。半导体层 112 设置于栅电极 111 和源电极与漏电极 113、114 之间。半导体层 112 包括有源层 112a 和欧姆接触层 112b。开关器件 110 可以被实施为反交错型,或者称为底栅极薄膜晶体管 (“TFT”),如图 2 所示。或者,开关器件 110 可以被实施为交错型,或者称为顶栅极 TFT。

第一子像素电极 131 通过第一接触孔 153 电连接到漏电极 114。如图 1 所示,第一子像素电极 131 可以具有基本为三角形的形状,其第一边对应于界定像素部分的数据线 DL,比如源电极 113 从其延伸的数据线 DL,第二和第三边从第一边的相对端延伸到覆盖存储电容器 150 的存储公共线路 151 的点。例如,覆盖存储公共线路 151 的点可以延伸到与界定像素部分并构成像素部分边界的数据线 DL 相邻的数据线 DL。第一子像素电极 131 沿着覆盖存储公共线路 151 的区域可以具有缺口。第二子像素电极 132 和第三子像素电极 133 关于第一子像素电极 131 对称,而且尽管与第一子像素电极 131 隔开,但是第二子像素电极 132 和第三子像素电极 133 可以基本上填充未被第一子像素电极 131 占据的像素区域的其他区域。例如,第二子像素电极 132 和第三子像素电极 133 可以基本是直角三角形形状,其第一边分别平行于第一子像素电极 131 的第二和第三边,第二边对应于数据线 DL,而第三边对应于相对的栅极线 GL。这样一来,第二和第三子像素电极 132、133 具有小于第一子像素电极 131 的面积。尽管已经展示和描述了第一、第二和第三子像素电极 131、132 和 133 的特定布置,应当理解其多种变化处在这些实施

例的范围之内。

第一子像素电极 131、第二子像素电极 132 和第三子像素电极 133 包括第一开口图案 135。仅仅作为例子，存储公共线路 151 一侧的开口图案 135 可以相对于栅极线 GL 以 45 度角延伸，且可以彼此平行地隔开。存储公共线路 151 相对侧的开口图案 135 可以相对于栅极线 GL 以 135 度角延伸，且可以彼此平行地隔开。覆盖存储公共线路 151 的开口图案 135 可以平行于存储公共线路 151 设置。这样一来，在每个像素部分中，在存储公共线路 151 一侧的开口图案 135 可以是在存储公共线路 151 相对侧的开口图案 135 的镜象。第一和第三子像素电极 132 和 133 彼此分开。第一和第三子像素电极 132 和 133 彼此电绝缘。

存储电容器 150 包括存储公共线路 151 和存储电极 152。存储公共线路 151 基本平行于栅极线 GL 并将像素部分分成第一区域 P1 和第二区域 P2。这样就可以将第二子像素电极 132 设置在第一区域 P1 中，可以将第三子像素电极 133 设置在第二区域 P2 中，可以将第一子像素电极 131 设置在第一区域 P1 和第二区域 P2 中。将存储电容器 150 并行连接到具有第一子像素电极 131、液晶层 300 和公共电极 230 的第一子液晶电容器 1100，使得存储电容器 150 首先维持施加到第一子像素电极 131 的像素电压。

具有第一尺寸的存储公共线路 151 对应于存储电容器 150 的第一电极。从漏电极 114 延伸的存储电极对应于存储电容器 150 的第二电极。第一接触孔 153 形成于设置在存储电极 152 上的绝缘层 104，使得漏电极 114 和第一子像素电极 131 通过第一接触孔 153 彼此电连接。设置于存储电极 152 和存储公共线路 151 之间的栅极绝缘层 102 将存储电极 152 和存储公共线路 151 彼此电绝缘。

通过开关器件 110 将像素电压施加到漏电极 114。存储电极 152 电连接到开关器件 110 的漏电极 114，这样一来施加到开关器件 110 的漏电极 114 的像素电压就通过源电极 113 被施加到第一子像素电极 131。

将相等的电压（或像素电压）施加到存储电极 152 和第一子像素电极 131。结果，包括存储电极 152 的存储电容器 150 和具有第一子像素电极 131 的第一子液晶电容器 1100 之间的连接对应于并行连接。

位于像素部分的第一区域 P1 中的第一分压电容器 160 包括第一浮置电极 161 和第一分压电容器电极 162。



第一浮置电极 161 具有第二尺寸, 该第二尺寸小于存储公共线路 151 的第一尺寸。从存储电极 152 延伸的第一分压电容器电极 162 设置于第一浮置电极 161 上方。第一浮置电极 161 通过第二接触孔 163 电连接到第二子像素电极 132。第一分压电容器电极 162 电连接到存储电极 152, 使得从开关器件 110 的漏电极 114 输出的像素电压通过存储电极 152 被施加到第一分压电容器 162。

此外, 与第一分压电容器 160 相对的第二子像素电极 132 电连接到第一浮置电极 161。因此, 具有第二子像素电极 132 的第二子液晶电容器 1200 和具有第一浮置电极 161 的第一分压电容器 160 之间的连接对应于串行连接。

因此, 施加到第一分压电容器电极 162 的像素电压被第一分压电容器 160 和第二子液晶电容器 1200 所分压。换言之, 将低于像素电压的电压施加到第二子液晶电容器 1200。

作为像素部分的第三子电容器的第二分压电容器 170 包括第二浮置电极 171 和第二分压电容器电极 172 并位于像素部分的第二区域 P2 之内。

第二浮置电极 171 具有第二尺寸, 或者至少基本上与第一浮置电极 161 相同的尺寸。此外, 第一和第二浮置电极 161 和 171 关于存储公共线路 151 而彼此对称。

第二分压电容器电极 172 从存储电极 152 延伸并设置于第二浮置电极 171 上方。第二浮置电极 171 通过第三接触孔 173 电连接到第三子像素电极 133。第二浮置电极 171 对应于第二分压电容器 170 的第一电极。滤色器基板 200 的公共电极 230 对应于第二分压电容器 170 的第二电极。

滤色器基板 200 包括第二透明基板 201、光阻挡层 210、滤色器层 220 和公共电极 230。

光阻挡层 210 具有对应于阵列基板 100 的像素部分设置成矩阵形状的多个开口部分。光阻挡层 210 阻挡通过像素部分之间的空间泄漏的光。

滤色器层 220 设置于第二透明基板 201 通过光阻挡层 210 的开口部分暴露的部分上。滤色器层 220 包括, 例如红色滤色器、绿色滤色器和蓝色滤色器。

公共电极 230 形成于滤色器层 220 上。公共电极 230 对应于像素电极的反电极, 像素电极包括第一子像素电极 131、第二子像素电极 132 和第三子

像素电极 133。公共电极 230 包括第二开口图案 235。第二开口图案 235 与第一开口图案 135 不一致地设置。具体而言,当将阵列基板 100 和滤色器基板 200 彼此组合时,第一开口图案 135 不面对第二开口图案 235。换言之,第二开口图案 235 的每个设置于两个相邻的第一开口图案 135 之间。

滤色器基板 200 任选地包括设置于光阻挡层 210 和滤色器层 220 上的整平层(未示出),以便保护光阻挡层 210 和滤色器层 220 并整平由光阻挡层 210 和滤色器层 220 界定的表面。

液晶层 300 设置于阵列基板 100 和滤色器基板 200 之间。当将像素电压施加到第一子像素电极、第二子像素电极和第三子像素电极 131、132 和 133,以及公共电极 230 时,液晶层 300 之内的液晶分子的排列被改变。

图 3 到 10 为示出制造图 1 的阵列基板的示范性工艺的横截面图。

参考图 3 和 4,在第一透明基板 101 上形成栅极金属层。利用第一掩模 410 构图栅极金属层以形成栅极线 GL、存储公共线路 151、第一浮置电极 161、第二浮置电极 171 和栅电极 111。

参考图 4,在两根彼此相邻的栅极线 GL<sub>n-1</sub> 和 GL<sub>n</sub> 之间基本平行地形成存储公共线路 151。存储公共线路 151 将两根彼此相邻的栅极线 GL<sub>n-1</sub> 和 GL<sub>n</sub> 界定的像素部分分成第一区域 P1 和第二区域 P2。

第一和第二浮置电极 161 和 171 分别形成于第一和第二区域 P1 和 P2 中。第一和第二浮置电极 161 和 171 具有岛的形状。第一和第二浮置电极 161 和 171 关于存储公共线路 151 彼此对称地设置。

因为第一和第二浮置电极 161 和 171 具有岛的形状,因此减小了将要在第一和第二浮置电极 161 和 171 以及数据线 DL 之间形成的重叠区域。

因此,提高了像素部分的开口率。亦即,增大了子像素面积与其总屏幕面积之比,这样更大的开口率允许更多的光通过 LCD,使得 LCD 显得更亮。而且,减小了数据线 DL 的 RC 延迟。此外,减少了存储公共线路 151(或栅极线 GL)和数据线 DL 之间电短路的可能性。

参考图 5 到 8,在第一透明基板 101 上形成栅极绝缘层 102,第一透明基板 101 具有栅极金属层,其已经被构图以形成栅极线 GL、存储公共线路 151、第一浮置电极 161、第二浮置电极 171 和栅电极 111。栅极绝缘层 102 包括氮化硅(SiN<sub>x</sub>)、氧化硅(SiO<sub>x</sub>)等。栅极绝缘层 102 被形成为具有大约 4500 埃的厚度。

半导体层 112 形成于栅极绝缘层 102 上。具体而言,通过例如化学气相淀积 (“CVD”) 方法依次形成非晶硅 (“a-Si”) 层和 n+掺杂的 a-Si 层。构图 a-Si 层和 n+掺杂的 a-Si 层以形成具有有源层 112a 和欧姆接触层 112b 的半导体层 112。

在其上形成有栅极绝缘层 102 和半导体层 112 的第一透明基板 101 上方形成数据金属层。使用第二掩模 420 构图数据金属层以形成数据线 DL、存储电极 152、第一分压电容器电极 162、第二分压电容器电极 172、源电极 113 和漏电极 114。这样就形成了开关器件 110。第一和第二分压电容器电极 162 和 172 分别包括利用第二掩模 420 形成的第二和第三接触孔 163 和 173。

如图 8 所示,数据线 DL 沿着基本垂直于第一方向的第二方向延伸,第一方向基本平行于栅极线 GL。换言之,数据线 DL 和栅极线 GL 彼此基本垂直。存储电极 152、第一金属图案设置于存储公共线路 151 上方,第一和第二分压电容器电极 162 和 172 分别设置于第一和第二浮置电极 161 和 171 上方。

第一分压电容器电极 162 从存储电极 152 延伸以设置于第一浮置电极 161 上方。第二分压电容器电极 172 从存储电极 152 延伸以设置于第二浮置电极 171 上方。第二和第三接触孔 163 和 173 分别形成于第一和第二分压电容器电极 162 和 172 处。

源电极和漏电极 113 和 114 设置于半导体层 112 上,并使用源电极和漏电极 113 和 114 作为掩模除去设置于源电极和漏电极 113 和 114 之间的一部分欧姆接触层 112b,从而完成开关器件 110 的沟道层。

参考图 6 和 7,在已构图的数据金属层上形成钝化层 103,使得钝化层 103 具有不大于约 4000 埃的厚度。

在钝化层 103 上涂布厚度约为 2 $\mu\text{m}$  到约 4 $\mu\text{m}$  的光致抗蚀剂,从而形成绝缘层 104。可以通过例如旋涂法涂布光致抗蚀剂。绝缘层 104 是通过光学方式形成的。

使用第三掩模 430 通过光刻工艺除去部分绝缘层 104,以形成第一、第二和第三接触孔 153、163 和 173。具体而言,这样形成第一接触孔 153,使得从漏电极 114 延伸的存储电极 152 的一部分通过第一接触孔 153 暴露,而且还除去设置于第二和第三接触孔 163 和 173 处的绝缘层 104、钝化层 103 和栅极绝缘层 102 的部分。或者,可以首先除去对应于第一、第二和第三接

触孔 153、163 和 173 的部分绝缘层 104，然后可以蚀刻钝化层 103。

参考图 8，数据线 DL 仅仅在存储公共电极线路 151 和数据线 DL 彼此交叉的地方与栅极金属层重叠，除了在栅极线 GL 处。第一和第二浮置电极 161 和 171 具有岛的形状，使得第一和第二浮置电极 161 和 171 不和数据线 DL 重叠。

结果，减小了栅极线 GL 或存储公共线路 151 和数据线 DL 之间的重叠区，从而提高了开口率。而且，减小了数据线 DL 的 RC 延迟。

参考图 9 和 10，在其上形成有绝缘层 104 的第一透明基板 101 上方形成像素电极层。像素电极层包括光学透明且导电的材料，例如氧化铟锡（“ITO”）、氧化铟锌（“IZO”）等。

使用第四掩模 440 通过光刻工艺构图像素电极层，以形成第一子像素电极 131、第二子像素电极 132 和第三子像素电极 133。此外，形成第一子像素电极 131、第二子像素电极 132 和第三子像素电极 133 的第一开口图案 135。

参考图 10，第一子像素电极 131、第二子像素电极 132 和第三子像素电极 133 形成于像素部分处。第一子像素电极 131 对应于存储电容器 150，第二子像素电极 132 对应于第一分压电容器 160，而第三子像素电极 133 对应于第二分压电容器 170。

由存储电容器 150 存储的第一电压  $V_1$  被施加到第一子像素电极 131，由第一分压电容器 160 存储的第二电压  $V_2$  被施加到第二子像素电极 132，而由第二分压电容器 170 存储的第三电压  $V_3$  被施加到第三子像素电极 133。

第一和第二分压电容器 160、170 通过同样的电压充电，使得第二和第三电压  $V_2$  和  $V_3$  基本彼此相等。换言之，将同样的电压施加到第二和第三子像素电极 132、133。

图 11 为示出图 1 的显示面板的示范性液晶分子的倾角的示意图。该倾角对应于液晶层 300 内的液晶分子的定向器相对于基本垂直于阵列基板 100 的虚拟平面的角度。

参考图 1 和 11，在其上没有施加电场时液晶分子是垂直排列的。换言之，倾角约为 90 度。

当把电场施加到液晶以便显示图像时，就把第一电压  $V_1$  施加到了存储电容器 150，将基本相同的第二和第三电压  $V_2$  和  $V_3$  分别施加到了第一和第二分压电容器 160 和 170，使得液晶分子被这样排列：对应于存储电容器 150

的液晶分子排列形成第一倾角  $\theta_1$ ，而对应于第一和第三子电容器 160 和 170 的液晶分子排列形成第二倾角  $\theta_2$ 。

具体而言，当把第一电压  $V_1$  施加到存储电容器 150 时，对应于存储电容器 150 的液晶分子排列形成第一倾角  $\theta_1$ ，而当把低于第一电压  $V_1$  的第二电压  $V_2$  施加到第一和第二分压电容器 160 和 170 时，对应于第一和第二分压电容器 160 和 170 的液晶分子排列形成大于第一倾角  $\theta_1$  的第二倾角  $\theta_2$  ( $0 < \theta_1, \theta_2 < 90^\circ, \theta_1 < \theta_2$ )。

如上所述，一个像素部分被不同的存储电容器所驱动，以形成两个不同的倾角，从而展宽了 LCD 的视角。

图 12 为示出根据本发明的显示面板的像素部分的另一示范性实施例的布局图。

参考图 12，阵列基板包括多个栅极线 GL、多个数据线（或源极线）DL 和多个像素部分。栅极线 GL 沿着第一方向延伸，数据线 DL 沿着基本垂直于第一方向的第二方向延伸。像素部分的每一个都由栅极线 GL 之一和数据线 DL 之一界定，如前面参考图 1 和 2 所述的。

像素部分的每一个都包括开关器件 510、第一子像素电极 531、第二子像素电极 532、第三子像素电极 533、存储电容器 550、第一分压电容器 560 和第二分压电容器 570。

开关器件 510 包括电连接到栅极线 GL 之一的栅电极 511、电连接到数据线 DL 之一的源电极 513 和电连接到第一子像素电极 531 的漏电极 514。半导体层设置于栅电极 511 和源电极与漏电极 513、514 之间。第一子像素电极 531 通过第一接触孔 553 电连接到漏电极 514。第二子像素电极 532 和第三子像素电极 533 关于第一子像素电极 531 对称。如图所示，第一、第二和第三子像素电极 531、532 和 533 可以具有与前面参考图 1 和 2 所述的第一、第二和第三子像素电极 131、132 和 133 基本相同的布置，或者它们可以具有变化的形状。

第一子像素电极 531、以及第二和第三子像素电极 532 和 533 包括第一开口图案 535，这可以类似于图 1 的第一开口图案 135。第一和第三子像素电极 532 和 533 彼此分开。或者，第一和第三子像素电极 532 和 533 可以彼此一体地形成。

第一子电容器 550 作为存储电容器，包括存储公共线路 551 和第一金属

图案 552, 第一金属图案 552 为存储电极。存储公共线路 551 基本平行于栅极线 GL 并将像素部分分成第一区域 P1 和第二区域 P2。

具有第一尺寸的存储公共线路 551 对应于第一子电容器 550 的第一电极。从漏电极 514 延伸的第一金属图案 552 对应于第一子电容器 550 的第二电极。第一接触孔 553 设置于第一金属图案 552 处, 使得漏电极 514 和第一子像素电极 531 通过第一接触孔 553 彼此电连接。

第二子电容器 560 作为第一分压电容器, 包括第一浮置电极 561、第二金属图案 562、第二接触孔 563、第二子像素电极 532 和形成于滤色器基板的公共电极, 与图 2 的滤色器基板 200 类似, 该滤色器基板对应于阵列基板的对基板。

第一浮置电极 561 具有第二尺寸, 该第二尺寸小于存储公共线路 551 的第一尺寸。第二金属图案 562 作为第一分压电容器电极, 从第一金属图案 552 延伸并设置于第一浮置电极 561 上方。第一浮置电极 561 通过第二接触孔 563 电连接到第二子像素电极 532。第一浮置电极 561 对应于第二子电容器 560 的第一电极。形成于滤色器基板的公共电极对应于第二子电容器 560 的第二电极。

第三子电容器 570 作为第二分压电容器, 包括第二浮置电极 571、第三金属图案 572(作为分压电容器电极)、第三接触孔 573、第三子像素电极 533 和公共电极。

第二浮置电极 571 具有第三尺寸, 该第三尺寸小于第一浮置电极 561 的第二尺寸。换言之, 第一和第二浮置电极 561 和 571 相对于存储公共线路 151 彼此设置于对称位置, 但是具有不同的尺寸。

第三金属图案 572 从第一金属图案 552 延伸且设置于第二浮置电极 571 的上方。第二浮置电极 571 通过第三接触孔 573 电连接到第三子像素电极 533。第二浮置电极 571 对应于第三子电容器 570 的第一电极。形成于滤色器基板的公共电极对应于第三子电容器 570 的第二电极。

包括图 12 中的阵列基板的显示面板包括具有如图 1 和 2 所示的第二开口图案的滤色器面板。

图 13 为示出图 12 的显示面板的示范性液晶分子的倾角的示意图。

参考图 1 和 13, 在其上没有施加电场时液晶分子在液晶层之内是垂直排列的。换言之, 倾角约为 90 度。

当把电场施加到液晶以便显示图像时,就把第一电压  $V_1$  施加到了第一子电容器 550,将第二电压  $V_2$  和第三电压  $V_3$  分别施加到了第二和第三子电容器 560 和 570,使得液晶分子被这样排列:对应于第一子电容器 550 的液晶分子排列形成第一倾角  $\theta_1$ ,而对应于第二和第三子电容器 560 和 570 的液晶分子分别排列形成第二倾角  $\theta_2$  和第三倾角  $\theta_3$ 。

具体而言,当把第一电压  $V_1$  施加到第一子电容器 550 时,对应于第一子电容器 550 的液晶分子排列形成第一倾角  $\theta_1$ ,而当把低于第一电压  $V_1$  的第二电压  $V_2$  施加到第二子电容器 560 时,对应于第二子电容器 560 的液晶分子排列形成大于第一倾角  $\theta_1$  的第二倾角  $\theta_2$ ,而当把低于第二电压  $V_2$  的第三电压  $V_3$  施加到第三子电容器 570 时,对应于第三子电容器 570 的液晶分子排列形成大于第二倾角  $\theta_2$  的第三倾角  $\theta_3$  (当  $V_1 > V_2 > V_3$  时,  $0 < \theta_1 < \theta_2 < \theta_3 < 90^\circ$ )。

如上所述,一个像素部分被三个不同的存储电容器所驱动,以形成三个不同的倾角,从而更加展宽了视角。

如上所述,根据本发明,分压电容器的公共电极具有岛的形状,从而减小了与数据线的重叠面积,以减小 RC 延迟并提高开口率。此外,减小了电短路发生的可能性。

此外,当存储电容器具有不同尺寸时,可以更加展宽视角。

已经描述了本发明的示范性实施例及其优点,需要指出的是,在不背离如权利要求所定义的本发明的精神和范围的情况下可以在其中做出多种变化、替换和更动。

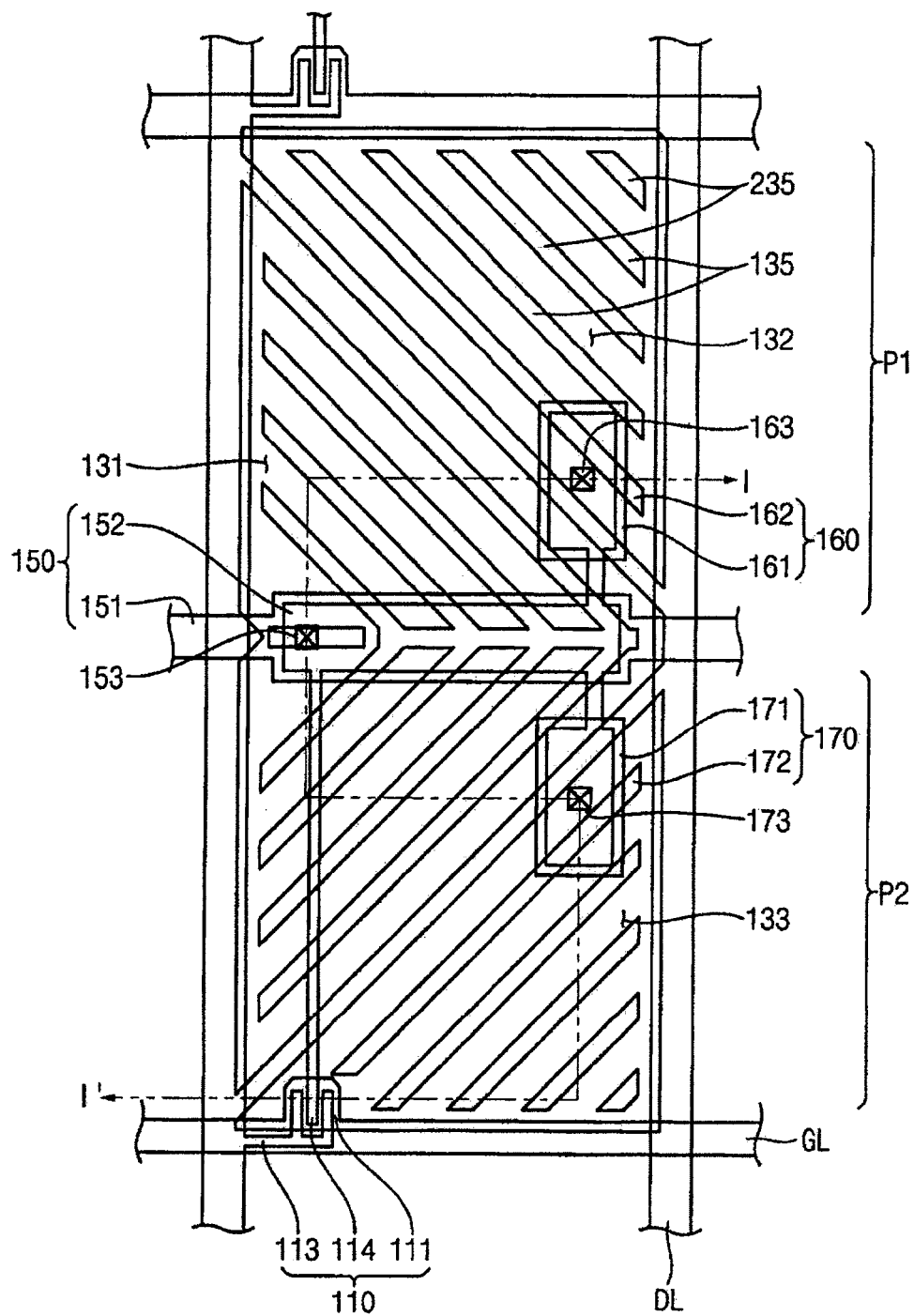
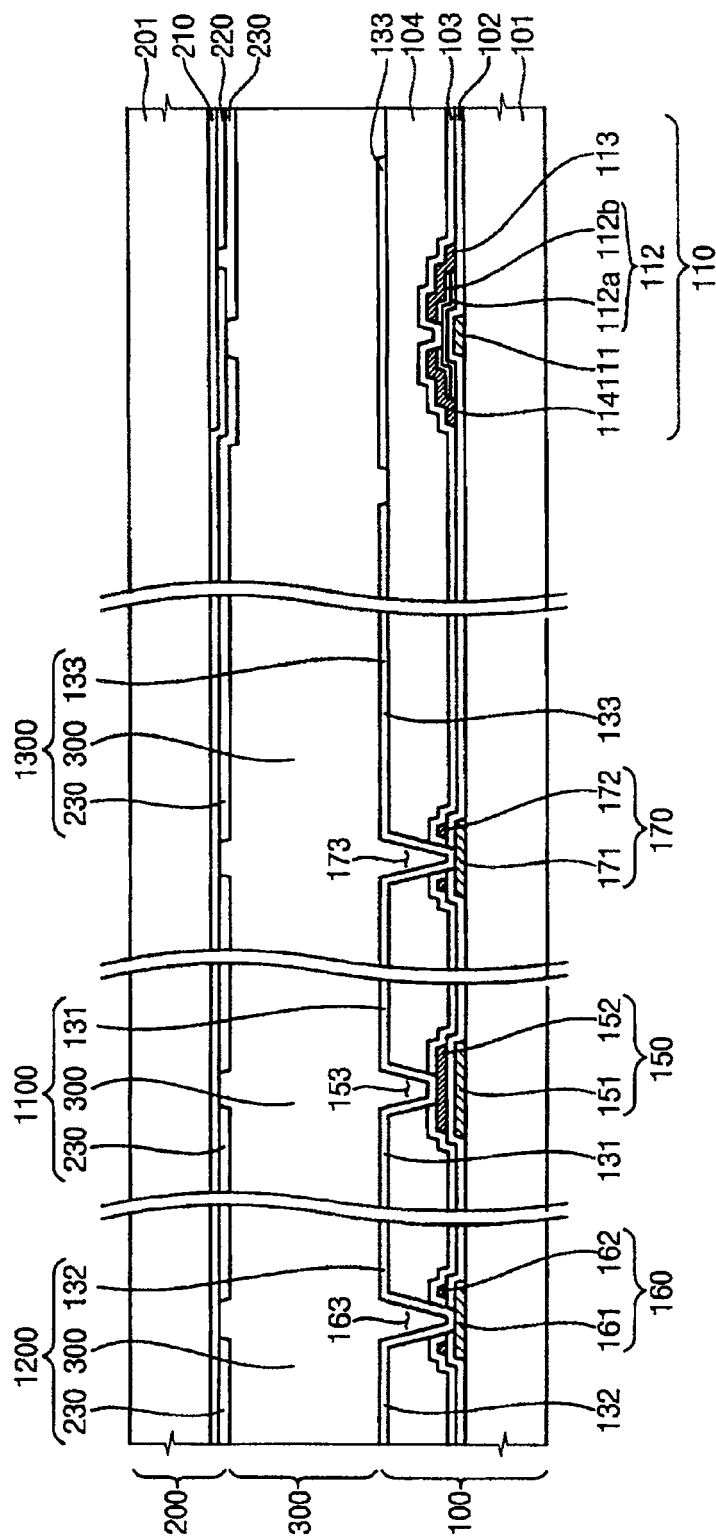


图 1





2

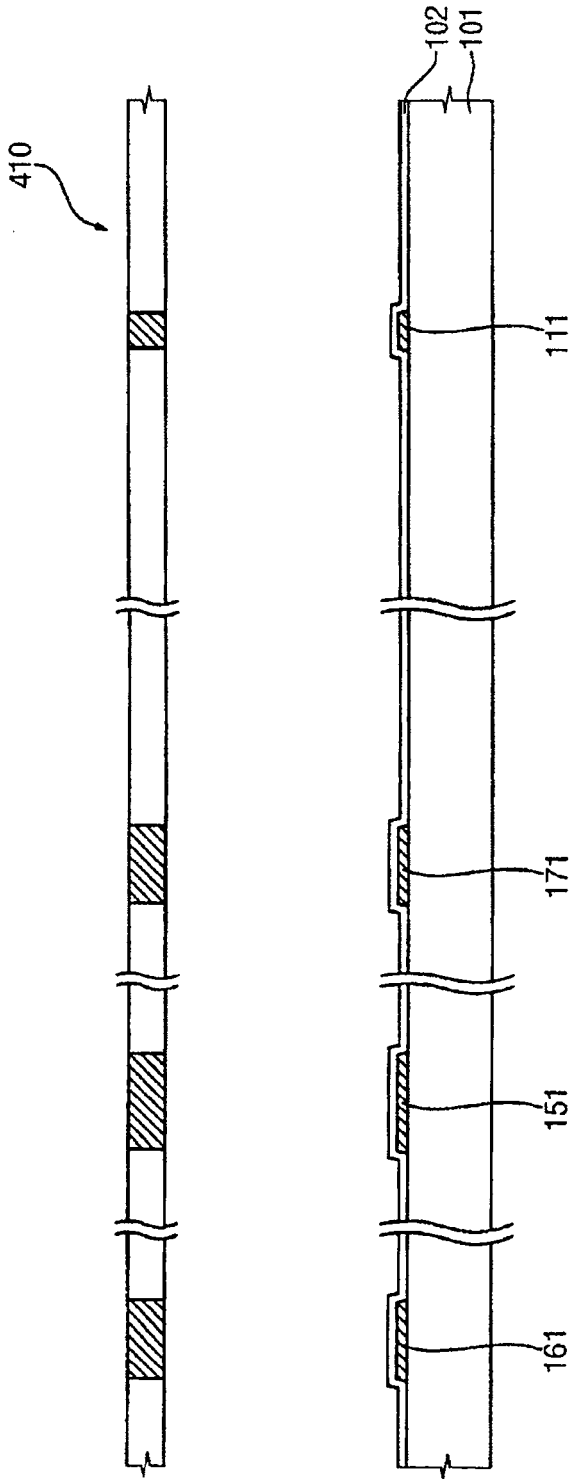


图 3

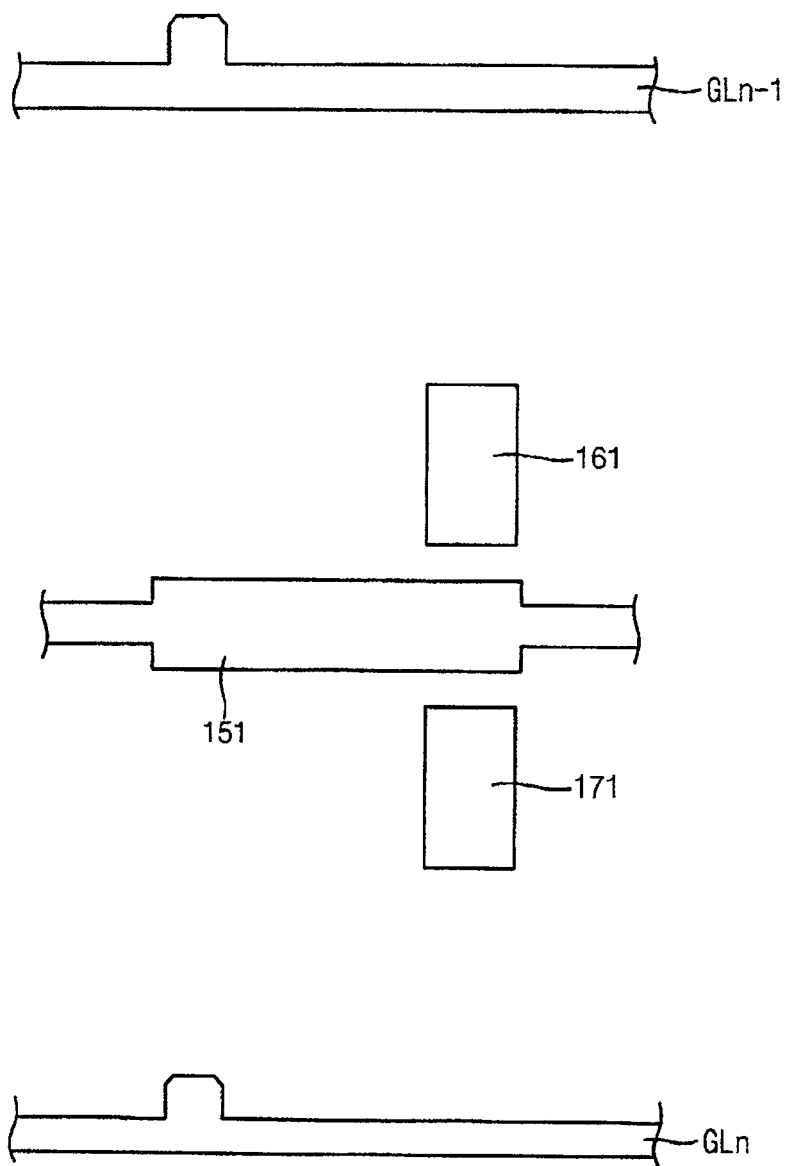


图 4

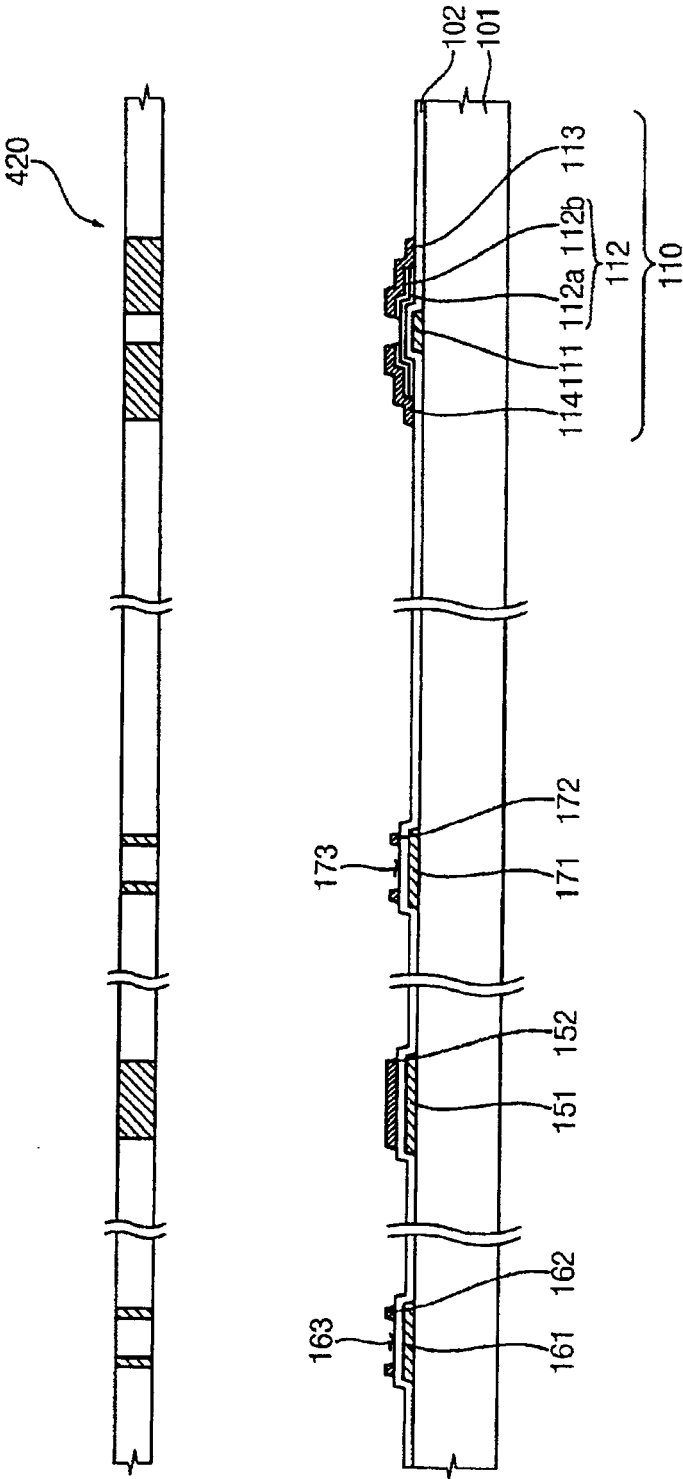


图 5

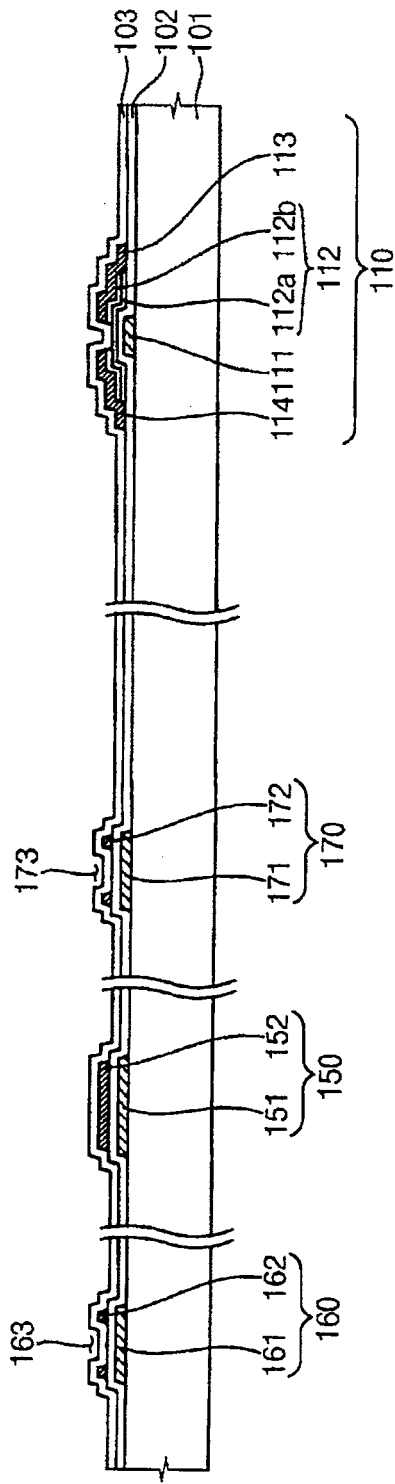


图 6

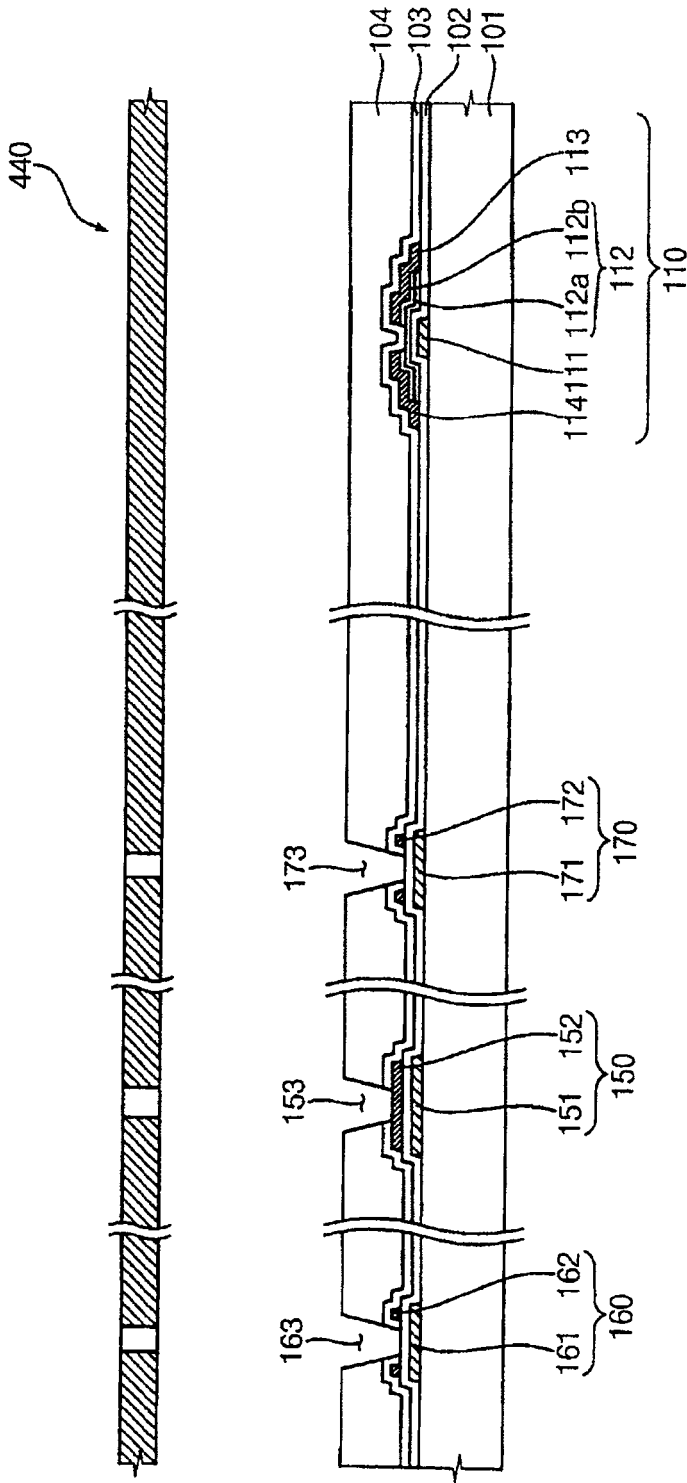


图 7

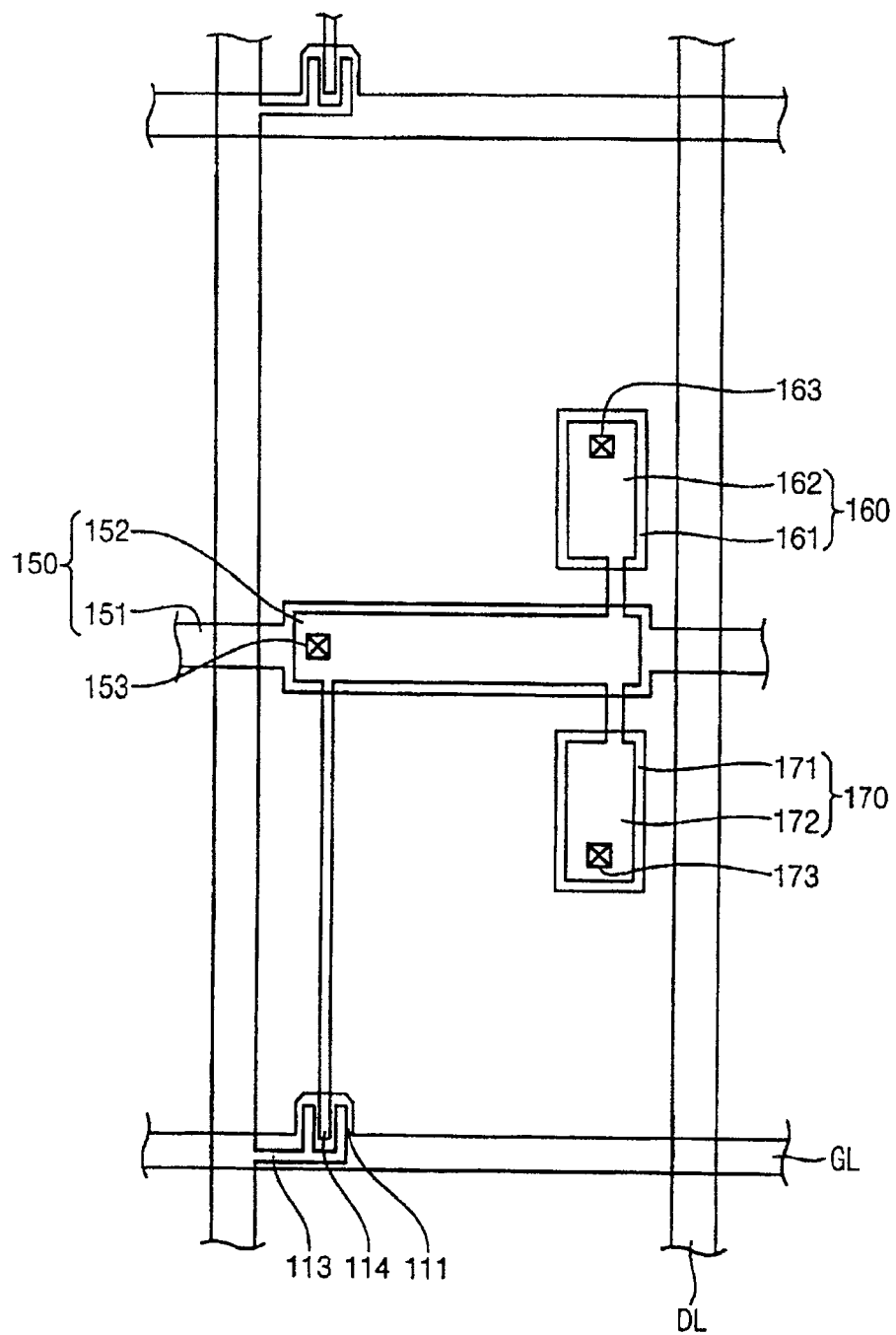


图 8

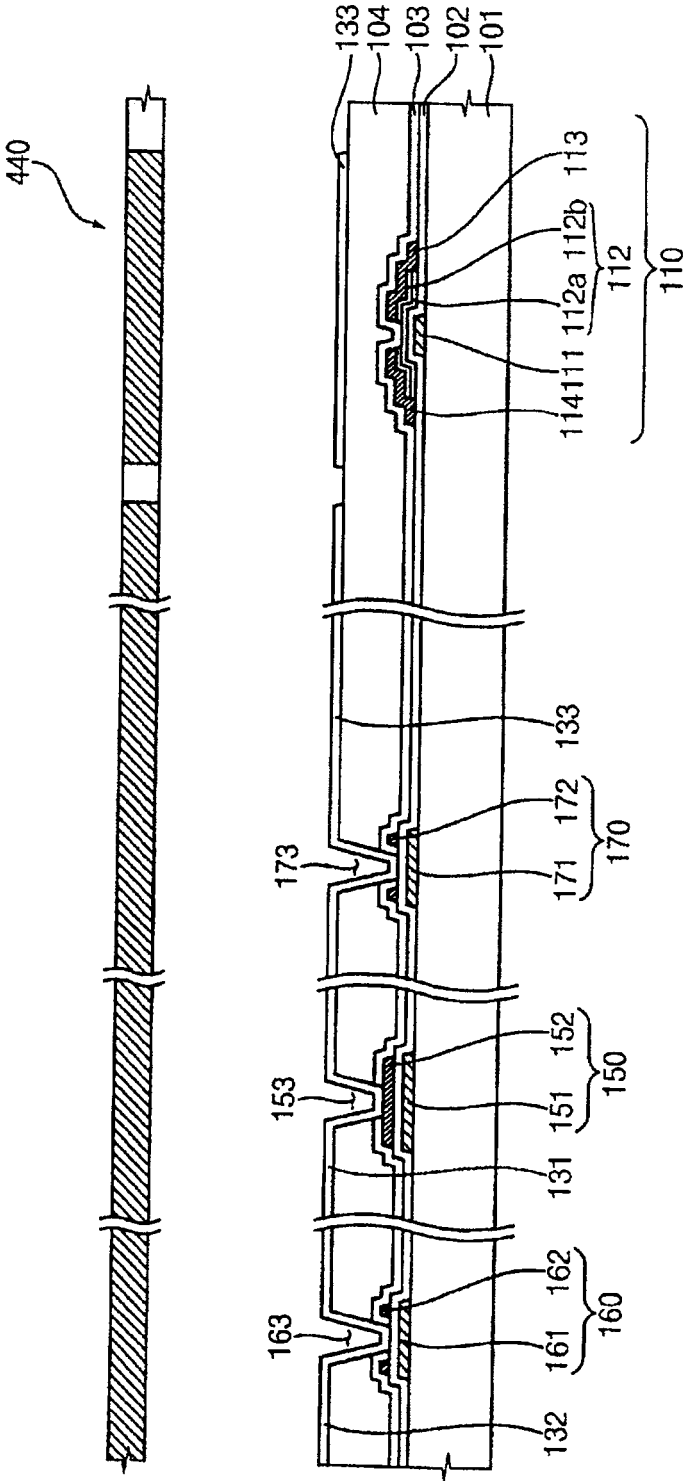


图 9



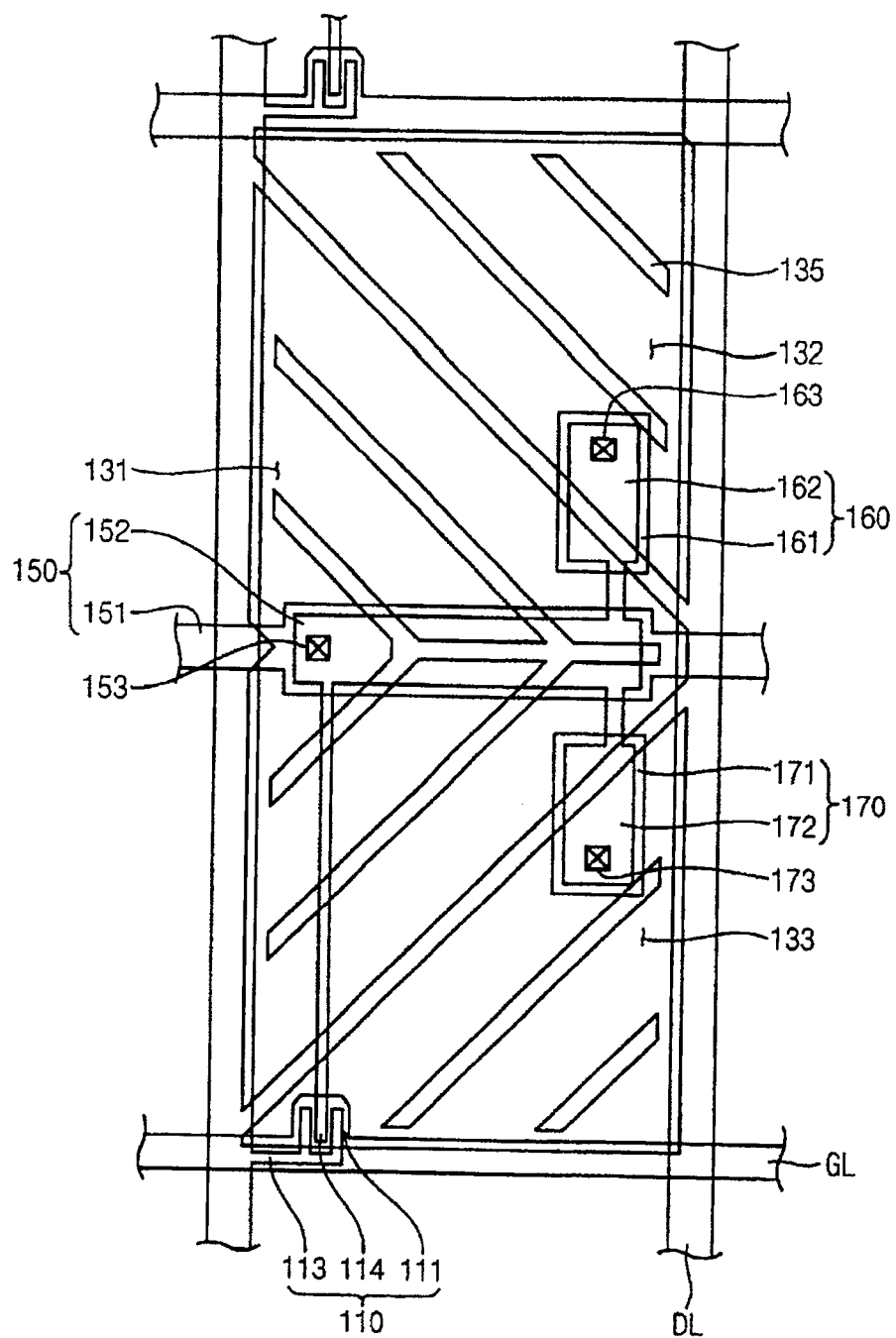


图 10

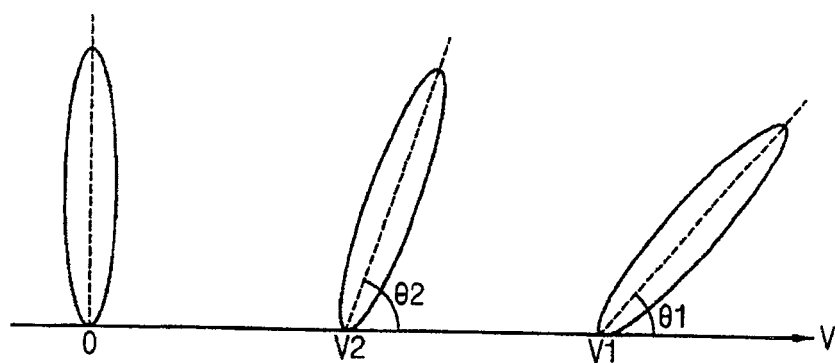


图 11

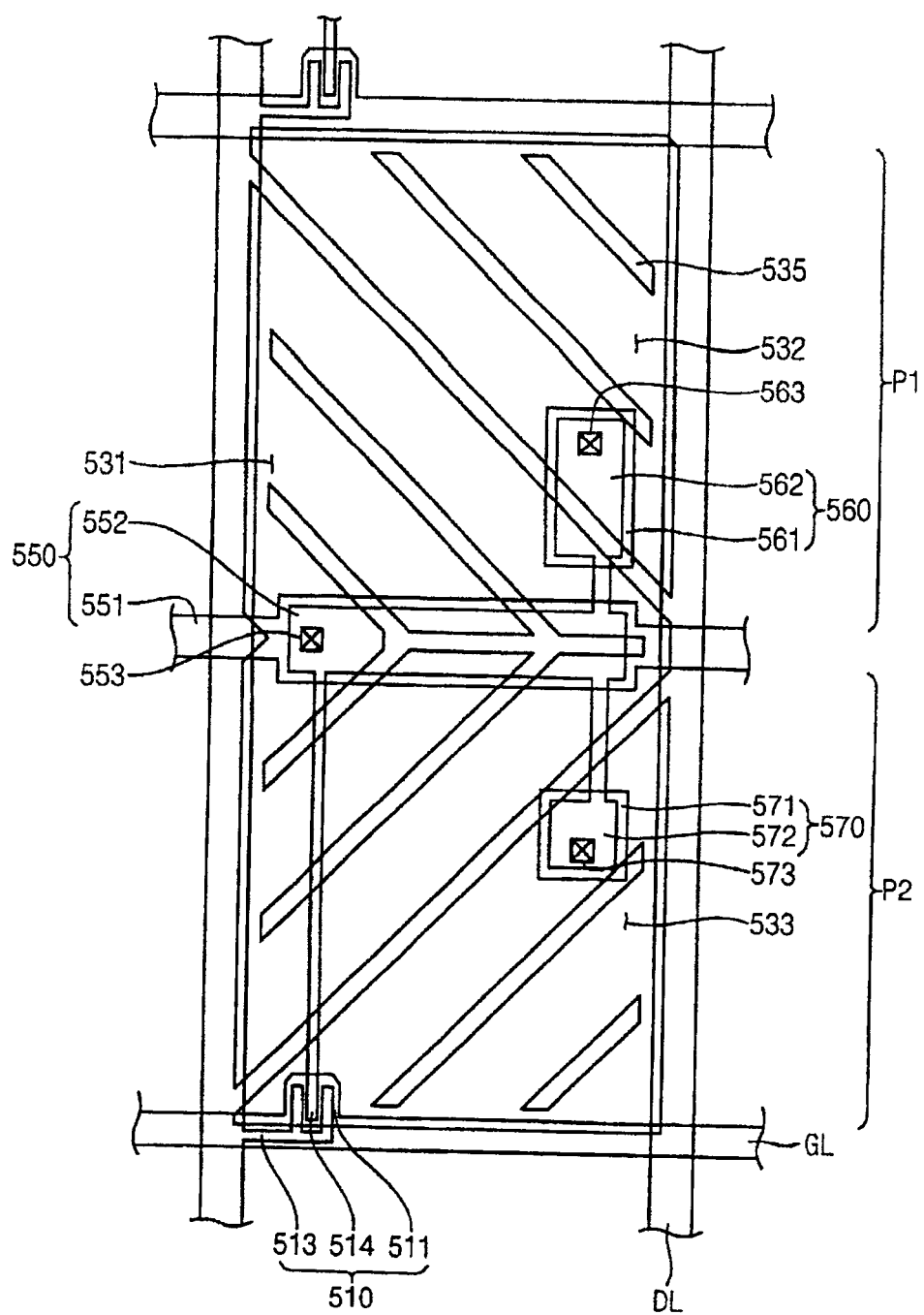


图 12

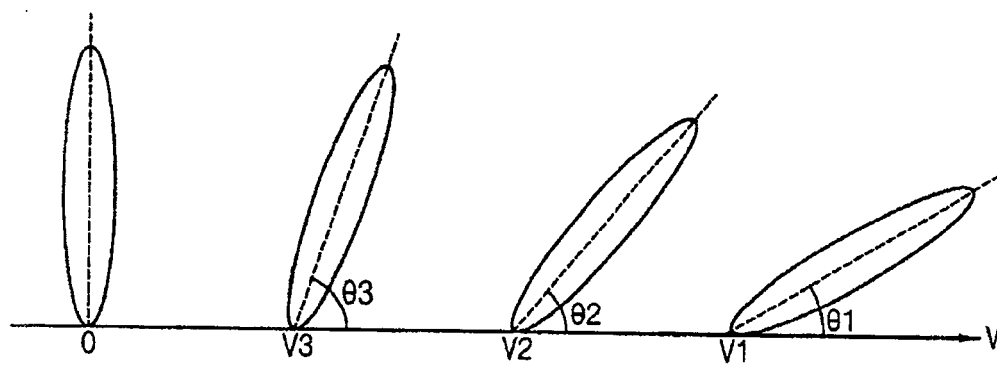


图 13

|                |                                                            |         |            |
|----------------|------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 阵列基板及其制造方法、显示面板和液晶显示装置                                     |         |            |
| 公开(公告)号        | <a href="#">CN100543524C</a>                               | 公开(公告)日 | 2009-09-23 |
| 申请号            | CN200610008842.7                                           | 申请日     | 2006-02-22 |
| [标]申请(专利权)人(译) | 三星电子株式会社                                                   |         |            |
| 申请(专利权)人(译)    | 三星电子株式会社                                                   |         |            |
| 当前申请(专利权)人(译)  | 三星电子株式会社                                                   |         |            |
| [标]发明人         | 金仁雨<br>宋璿玉                                                 |         |            |
| 发明人            | 金仁雨<br>宋璿玉                                                 |         |            |
| IPC分类号         | G02F1/133 G02F1/1333                                       |         |            |
| CPC分类号         | G02F1/1343 G02F1/13439 G02F1/136213 G02F2001/134354        |         |            |
| 代理人(译)         | 侯宇                                                         |         |            |
| 审查员(译)         | 崔双魁                                                        |         |            |
| 优先权            | 1020050015501 2005-02-24 KR<br>1020050061468 2005-07-08 KR |         |            |
| 其他公开文献         | CN1825172A                                                 |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a>             |         |            |

# 摘要(译)

一种阵列基板，包括开关器件、存储电容器和分压电容器。开关器件形成于像素区中，所述像素区由两根彼此相邻的栅极线和两根彼此相邻的数据线界定。所述存储电容器电连接到所述开关器件。所述分压电容器设置于所述存储电容器和一条所述栅极线之间。所述分压电容器电连接到所述存储电容器。因此，减小了与所述数据线的重叠面积以减小RC延迟并提高开口率。此外，减小了电短路发生的可能性。

