

[19] 中华人民共和国国家知识产权局



# [12] 发明专利申请公开说明书

[21] 申请号 200510124698.9

[51] Int. Cl.  
G02F 1/1368 (2006.01)  
H01L 21/027 (2006.01)

[43] 公开日 2006 年 7 月 5 日

[11] 公开号 CN 1797163A

[22] 申请日 2005.11.9

[21] 申请号 200510124698.9

[30] 优先权

[32] 2004.12.31 [33] KR [31] 10-2004-0118566

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 李志璐 郭喜荣 李昌斌

[74] 专利代理机构 北京三友知识产权代理有限公司  
代理人 李 辉

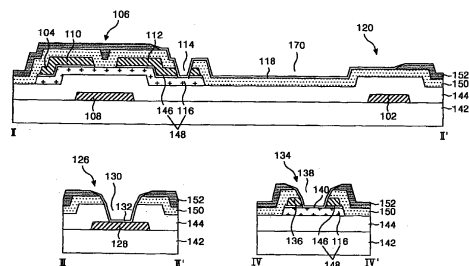
权利要求书 10 页 说明书 16 页 附图 36 页

## [54] 发明名称

液晶显示器件及其制造方法

## [57] 摘要

液晶显示器件及其制造方法。依据本发明的液晶显示器件包括：基板上的选通线；数据线，其间具有栅绝缘薄膜地与所述选通线交叉用以限定像素区；薄膜晶体管，与所述选通线和数据线相连；半导体图案，沿所述数据线交叠；双层钝化膜，覆盖所述数据线和所述薄膜晶体管，其中所述钝化膜各层具有不同的刻蚀率；以及像素电极，形成在穿透了所述双层钝化膜的上钝化膜的像素孔中，并通过漏接触孔露出的薄膜晶体管的漏极相连接、所述像素电极形成以围绕所述像素孔的所述上钝化膜的侧表面为边界。



- 1、一种液晶显示器件，包括：  
基板上的选通线；  
5 数据线，与所述选通线交叉以限定像素区，其与所述选通线之间具有栅绝缘薄膜；  
薄膜晶体管，与所述选通线和数据线相连；  
半导体图案，沿所述数据线交叠；  
双层钝化膜，覆盖所述数据线 and 所述薄膜晶体管，其中所述钝化膜  
10 的各层具有不同的刻蚀率；以及  
像素电极，形成在穿透了所述双层钝化膜的上钝化膜的像素孔中，  
并与通过漏接触孔露出的薄膜晶体管的漏极相连接、所述像素电极形成  
为以围绕所述像素孔的所述上钝化膜的侧表面为边界。
- 2、根据权利要求1所述的器件，还包括：  
15 存储电容，通过使像素电极和选通线交叠形成，其间具有栅绝缘膜  
和所述双层钝化膜的下钝化膜。
- 3、根据权利要求1所述的器件，还包括：  
存储线，在所述像素区上与所述数据线交叉；以及  
存储电容，通过使存储线与像素电极相交叠形成，其间具有栅绝缘  
20 膜和所述双层钝化膜的下钝化膜。
- 4、根据权利要求3所述的器件，其中所述像素电极交叠部分选通线。
- 5、根据权利要求1所述的器件，其中，所述漏接触孔穿透所述双层  
钝化膜、所述漏极和漏极下方的一部分半导体图案中的至少一个，以露  
出所述漏极。
- 25 6、根据权利要求1所述的器件，还包括：  
焊盘，与所述选通线和所述数据线至少其中之一相连接；  
其中所述焊盘包括：  
焊盘下电极，与所述选通线和数据线至少其中之一相连接；  
接触孔，漏出所述焊盘下电极；以及

焊盘上电极，通过所述接触孔与所述焊盘下电极相连接。

7、根据权利要求6所述的器件，其中，所述焊盘上电极形成在所述接触孔中，并形成以围绕所述接触孔的双层钝化膜的上钝化膜的侧表面为边界。

5       8、根据权利要求6所述的器件，还包括：

第二接触孔，与所述接触孔连在一起，以露出所述双层钝化膜的下钝化膜。

9、根据权利要求8所述的器件，其中所述第二接触孔围绕所述接触孔。

10       10、根据权利要求8所述的器件，其中所述焊盘上电极沿所述第二接触孔延伸以淀积在所述下钝化膜上。

11、根据权利要求10所述的器件，其中所述焊盘上电极形成以围绕所述第二接触孔的双层钝化膜的上钝化膜的侧表面为边界。

15       12、根据权利要求10所述的器件，其中所述焊盘上电极具有比所述焊盘下电极宽的区域。

13、根据权利要求6所述的器件，其中所述焊盘下电极形成在所述基板上，所述接触孔穿透所述双层钝化膜和所述栅绝缘膜以露出所述焊盘下电极。

14、根据权利要求13所述的器件，还包括：

20       数据连接，从所述焊盘下电极延伸，所述数据连接与所述数据线相连接并与所述数据线相邻；

第二接触孔，露出所述数据线和所述数据连接；以及  
接触电极，通过所述第二接触孔与所述数据线和所述数据连接相连接。

25       15、根据权利要求14所述的器件，其中，所述接触电极形成在所述第二接触孔中，并形成以围绕所述第二接触孔的双层钝化膜的上钝化膜的侧表面为边界。

16、根据权利要求14所述的器件，还包括：

第三接触孔，与所述第二接触孔一体化，露出所述双层钝化膜的下

钝化膜。

17、根据权利要求 16 所述的器件，其中，所述第三接触孔围绕所述第二接触孔。

18、根据权利要求 17 所述的器件，其中，所述接触电极通过所述第三接触孔延伸，以淀积在所述下钝化膜上。

19、根据权利要求 17 所述的器件，其中，所述接触电极形成为以围绕所述第三接触孔的双层钝化膜的上钝化膜的侧表面为边界。

20、根据权利要求 14 所述的器件，其中，所述第二接触孔穿透所述数据线和半导体图案中的至少其中之一，以露出所述数据线的侧表面。

21、根据权利要求 6 所述的器件，其中，与所述数据线相连的所述焊盘下电极形成在具有半导体图案结构的所述栅绝缘膜上，所述接触孔穿透所述双层钝化膜以露出所述焊盘下电极。

22、根据权利要求 21 所述的器件，其中，所述接触孔穿透所述数据焊盘下电极和部分所述半导体图案至少其中之一以露出所述数据焊盘下电极的侧表面。

23、根据权利要求 6 所述的器件，其中，围绕所述接触孔的双层钝化膜的上钝化膜的侧表面具有比所述下钝化膜的倾角小的倾角。

24、根据权利要求 23 所述的器件，其中所述上钝化膜的侧表面具有 $15^{\circ}$ - $45^{\circ}$ 的倾角。

25、根据权利要求 23 所述的器件，其中所述像素电极、所述焊盘上电极和接触电极中的至少其中之一形成为其厚度随着其在所述上钝化膜的侧表面上走高而减小。

26、根据权利要求 8 所述的器件，其中围绕所述接触孔的双层钝化膜的上钝化膜的侧表面具有比所述下钝化膜的倾角小的倾角。

27、根据权利要求 26 所述的器件，其中所述上钝化膜的侧表面具有 $15^{\circ}$ - $45^{\circ}$ 的倾角。

28、根据权利要求 26 所述的器件，其中所述像素电极、所述焊盘上电极和接触电极中的至少其中之一形成为其厚度随着其在所述上钝化膜的侧表面上走高而减小。

29、根据权利要求 14 所述的器件，其中围绕所述接触孔的双层钝化膜的上钝化膜的侧表面具有比所述下钝化膜的倾角小的倾角。

30、根据权利要求 29 所述的器件，其中所述上钝化膜的侧表面具有  $15^{\circ}$ - $45^{\circ}$  的倾角。

5 31、根据权利要求 29 所述的器件，其中所述像素电极、所述焊盘上电极和接触电极中的至少其中之一形成为其厚度随着其在所述上钝化膜的侧表面上走高而减小。

32、根据权利要求 16 所述的器件，其中围绕所述接触孔的双层钝化膜的上钝化膜的侧表面具有比所述下钝化膜的倾角小的倾角。

10 33、根据权利要求 32 所述的器件，其中所述上钝化膜的侧表面具有  $15^{\circ}$ - $45^{\circ}$  的倾角。

34、根据权利要求 32 所述的器件，其中所述像素电极、所述焊盘上电极和接触电极中的至少其中之一形成为其厚度随着其在所述上钝化膜的侧表面上走高而减小。

15 35、根据权利要求 21 所述的器件，其中围绕所述接触孔的双层钝化膜的上钝化膜的侧表面具有比所述下钝化膜的倾角小的倾角。

36、根据权利要求 35 所述的器件，其中所述上钝化膜的侧表面具有  $15^{\circ}$ - $45^{\circ}$  的倾角。

37、根据权利要求 35 所述的器件，其中所述像素电极、所述焊盘上  
20 电极和接触电极中的至少其中之一形成为其厚度随着其在所述上钝化膜的侧表面走高而减小。

38、根据权利要求 1 所述的器件，其中所述双层钝化膜的下钝化膜由  $\text{SiO}_x$  形成，所述上钝化膜由  $\text{SiN}_x$  形成。

39、根据权利要求 1 所述的器件，其中所述双层钝化膜的上钝化膜  
25 和下钝化膜都由  $\text{SiN}_x$  形成，所述上钝化膜具有比所述下钝化膜更高的氮含量。

40、根据权利要求 1 所述的器件，其中所述双层钝化膜的上钝化膜和下钝化膜都由  $\text{SiN}_x$  形成，所述下钝化膜具有比所述上钝化膜更高的硅含量。

41、一种制造液晶显示器件的方法，包括：

第一掩模工艺，在基板上形成选通线以及与所述选通线连接的选通电极；

第二掩模工艺，形成覆盖所述选通线和选通电极的栅绝缘膜、所述  
5 栅绝缘膜上的半导体图案、在所述半导体图案上的与所述选通线交叉以限定像素区的数据线、与所述数据线连接的源极、以及面向所述源极的漏极；

第三掩模工艺，形成覆盖所述数据线、源极和漏极的双层钝化膜、  
穿透所述像素区中的双层钝化膜的上层钝化膜的像素孔、露出所述漏极  
10 的漏接触孔、以及形成在所述像素孔中与露出的漏极相连接的像素电极，所述像素电极被形成为以围绕所述像素孔的所述上钝化膜的侧表面为边界。

42、根据权利要求 41 所述的方法，其中所述第三掩模工艺还包括：

通过使所述像素电极和所述选通线相交叠，其间具有栅绝缘膜和所  
15 述双层钝化膜的下钝化膜来形成存储电容。

43、根据权利要求 41 所述的方法，其中所述第一掩模工艺还包括在所述基板上形成与所述选通线平行的存储线，并且

其中所述第三掩模工艺还包括通过使所述像素电极与所述存储线相交叠，其间具有栅绝缘膜和所述双层钝化膜的下钝化膜来形成存储电容。

20 44、根据权利要求 41 所述的方法，其中所述第一掩模工艺还包括在基板上形成与所述选通线和所述数据线至少其中之一相连接的焊盘下电极，以及

其中所述第三掩模工艺还包括形成漏出所述焊盘下电极的接触孔；  
以及

25 形成通过所述接触孔与所述焊盘下电极相连接的焊盘上电极。

45、根据权利要求 41 所述的方法，其中所述第二掩模工艺还包括：  
形成从所述数据线和所述报道体图案延伸的焊盘下电极，以及  
其中，所述第三掩模工艺还包括：

形成穿透所述双层钝化膜的接触孔以露出所述焊盘下电极；以及

在所述接触孔中形成焊盘上电极，所述焊盘上电极与所述焊盘下电极相连接。

46、根据权利要求 44 所述的方法，其中所述焊盘上电极形成在所述接触孔中，并形成以围绕所述接触孔的双层钝化膜的上钝化膜的侧表面为边界。

47、根据权利要求 45 所述的方法，其中所述焊盘上电极形成在所述接触孔中，并形成以围绕所述接触孔的双层钝化膜的上钝化膜的侧表面为边界。

48、根据权利要求 44 所述的方法，其中所述接触孔穿透所述双层钝化膜以及所述栅绝缘层以露出所述焊盘下电极。

49、根据权利要求 45 所述的方法，其中所述接触孔被形成为将直至所述焊盘下电极和部分所述半导体图案穿透，以露出所述焊盘下电极。

50、根据权利要求 44 所述的方法，其中所述第三掩模工艺包括：  
利用光刻工艺使用衍射曝光掩模和半色调掩模之一，在所述双层钝化膜上形成具有不同厚度的光刻胶图案；

利用蚀刻工艺，使用所述具有不同厚度的光刻胶图案作为掩模，形成漏接触孔、像素孔和接触孔；

形成覆盖所述光刻胶图案的透明导电膜，并形成焊盘上电极和像素电极，所述焊盘上电极和像素电极在所述像素孔和接触孔中，与所述透明导电膜分开；以及

去除光刻胶图案及其上的透明导电薄膜。

51、根据权利要求 50 所述的方法，其中形成有像素孔和接触孔的所述双层钝化膜的上钝化膜比所述光刻胶图案过刻蚀。

52、根据权利要求 50 所述的方法，其中形成有像素孔和接触孔的所述双层钝化膜的上钝化膜的侧表面比所述光刻胶图案的边缘在水平方向上形成得更远。

53、根据权利要求 50 所述的方法，其中形成所述漏接触孔、所述像素孔和所述接触孔的步骤包括：

通过第一蚀刻工艺，使用所述光刻胶图案作为掩模形成漏接触孔和

所述接触孔；

通过第二蚀刻工艺，使用光刻胶图案形成所述像素孔。

54、根据权利要求 53 所述的方法，其中，所述接触孔形成为，在第一蚀刻工艺中，栅绝缘膜留在焊盘下电极上，在第二蚀刻工艺中，露出  
5 所述焊盘下电极。

55、根据权利要求 53 所述的方法，其中，所述所述第一蚀刻工艺包括干蚀刻工艺，所述第二蚀刻工艺包括湿刻工艺。

56、根据权利要求 45 所述的方法，其中所述第三掩模工艺包括：

利用光刻工艺使用衍射曝光掩模和半色调掩模之一，在所述双层钝  
10 化膜上形成具有不同厚度的光刻胶图案；

利用蚀刻工艺，使用所述具有不同厚度的光刻胶图案作为掩模，形成漏接触孔、像素孔和接触孔；

形成覆盖所述光刻胶图案的透明导电膜，并形成焊盘上电极和像素电极，所述焊盘上电极和像素电极在所述像素孔和接触孔中，与所述透  
15 明导电膜分开；以及

去除光刻胶图案及其上的透明导电薄膜。

57、根据权利要求 56 所述的方法，其中形成有像素孔和接触孔的所述双层钝化膜的上钝化膜比所述光刻胶图案过刻蚀。

58、根据权利要求 56 所述的方法，其中形成有像素孔和接触孔的所述双层钝化膜的上钝化膜的侧表面比所述光刻胶图案的边缘在水平方向上形成得更远。  
20

59、根据权利要求 56 所述的方法，其中形成所述漏接触孔、所述像素孔和所述接触孔的步骤包括：

通过第一蚀刻工艺，使用所述光刻胶图案作为掩模形成漏接触孔和  
25 所述接触孔；

通过第二蚀刻工艺，使用光刻胶图案形成所述像素孔。

60、根据权利要求 59 所述的方法，其中，所述接触孔形成为，在第一蚀刻工艺中，栅绝缘膜留在焊盘下电极上，在第二蚀刻工艺中，露出所述焊盘下电极。



61、根据权利要求 59 所述的方法，其中，所述所述第一蚀刻工艺包括干蚀刻工艺，所述第二蚀刻工艺包括湿刻工艺。

62、根据权利要求 50 所述的方法，其中，所述第三掩模工艺还包括：  
5 形成与所述接触孔连在一起的第二接触孔，以露出所述双层钝化膜的下钝化膜。

63、根据权利要求 62 所述的方法，其中所述第二接触孔围绕所述接触孔。

64、根据权利要求 62 所述的方法，其中所述焊盘上电极沿所述第二接触孔延伸以淀积在所述下钝化膜上。

10 65、根据权利要求 62 所述的方法，其中所述焊盘上电极形成为以围绕所述第二接触孔的双层钝化膜的上钝化膜的侧表面为边界。

66、根据权利要求 45 所述的方法，其中所述焊盘上电极具有比所述焊盘下电极宽的区域。

67、根据权利要求 44 所述的方法，所述第二掩模工艺还包括：  
15 形成数据连接，数据连接从所述焊盘下电极延伸，所述数据连接与所述数据线相连接并与所述数据线相邻；

其中所述第三掩模工艺还包括：  
形成第二接触孔，以露出所述数据线和所述数据连接；以及  
形成接触电极，所述接触电极通过所述第二接触孔与所述数据线和  
20 所述数据连接相连接。

68、根据权利要求 67 所述的方法，其中，所述接触电极形成在所述第二接触孔中，并形成以围绕所述第二接触孔的双层钝化膜的上钝化膜的侧表面为边界。

69、根据权利要求 68 所述的方法，其中所述第三掩模工艺还包括：  
25 形成第三接触孔，所述第三接触孔与所述第二接触孔一体化，露出所述双层钝化膜的下钝化膜。

70、根据权利要求 69 所述的方法，其中，所述第三接触孔围绕所述第二接触孔。

71、根据权利要求 69 所述的方法，其中，所述接触电极通过所述第

三接触孔延伸，以淀积在所述下钝化膜上。

72、根据权利要求 69 所述的方法，其中，所述接触电极形成以围绕所述第三接触孔的双层钝化膜的上钝化膜的侧表面为边界。

73、根据权利要求 67 所述的方法，其中，所述第二接触孔穿透所述  
5 数据线和半导体图案中的至少其中之一，以露出所述数据线的侧表面。

74、根据权利要求 67 所述的方法，其中，围绕所述接触孔的双层钝化膜的上钝化膜的侧表面具有比所述下钝化膜的倾角小的倾角。

75、根据权利要求 74 所述的方法，其中所述上钝化膜的侧表面具有  
15°-45°的倾角。

10 76、根据权利要求 74 所述的方法，其中所述像素电极、所述焊盘上电极和接触电极中的至少其中之一形成其厚度随着其在所述上钝化膜的侧表面上走高而减小。

77、根据权利要求 41 所述的方法，其中所述双层钝化膜具有蚀刻率不同的各层。

15 78、根据权利要求 41 所述的方法，其中所述双层钝化膜包括下钝化膜和蚀刻率比所述下钝化膜高的上钝化膜。

79、根据权利要求 78 所述的方法，其中所述下钝化膜由  $\text{SiO}_x$  形成，所述上钝化膜由  $\text{SiN}_x$  形成。

80、根据权利要求 78 所述的方法，其中所述上钝化膜和下钝化膜都  
20 由  $\text{SiN}_x$  形成，所述上钝化膜具有比所述下钝化膜更高的氮含量。

81、根据权利要求 78 所述的方法，其中所述双层钝化膜的上钝化膜和下钝化膜都由  $\text{SiN}_x$  形成，所述下钝化膜具有比所述上钝化膜更高的硅含量。

82、一种制造液晶显示器件的方法，包括：

25 在基板上形成：其间具有栅绝缘膜的相互交叉的选通线和数据线，以限定像素区；与所述选通线和数据线相连接的薄膜晶体管；

在所述基板上形成双层钝化膜，其中所述钝化膜的各层具有不同的蚀刻率；

在所述双层钝化膜上形成光刻胶图案；

利用所述光刻胶图案作为掩模，通过湿刻形成穿透所述双层钝化膜的上钝化膜的像素孔以及穿透所述双层钝化膜的接触孔；

- 形成所述光刻胶图案上的透明导电层以及像素孔中的像素电极，其被形成为以所述上钝化层为边界，所述像素电极通过所述接触孔与所述  
5 薄膜晶体管连接；以及  
去除光刻胶图案及其上的透明导电薄膜。

83、根据权利要求 82 所述的方法，其中所述双层钝化膜包括下钝化膜和蚀刻率比所述下钝化膜的高的上钝化膜。

- 84、一种制造液晶显示器件的方法，包括：  
10 在基板上形成第一导电层；  
形成覆盖所述第一导电层的下绝缘膜；  
形成与所述下绝缘膜相比具有较高蚀刻率的上绝缘膜；  
在所述上绝缘膜上形成光刻胶图案；  
形成穿透所述上绝缘膜和下绝缘膜的第一孔；  
15 通过湿刻所述上绝缘膜形成露出所述下绝缘膜的第二孔，形成比所述光刻胶图案过刻蚀的上绝缘膜的侧表面；  
形成覆盖所述光刻胶图案的第二导电层以及第二导电图案，所述第二导电图案在所述第二孔中，与所述第二导电层相分开，并通过所述第一孔与所述第一导电层相连接，形成为以所述上绝缘膜为边界；  
20 以及去除所述光刻胶图案以及其上的第二导电层。

## 液晶显示器件及其制造方法

### 5 技术领域

本发明涉及一种应用于显示器件的薄膜晶体管基板及其制造方法，更具体地，涉及一种适合于简化工艺的薄膜晶体管基板及其制造方法。

### 背景技术

10 液晶显示器件通过利用电场控制具有介电各向异性的液晶的透光性来显示图片。为此，液晶显示器件包括：用于通过液晶单元矩阵显示图片的液晶显示板；以及用于驱动液晶显示板的驱动电路。

参照图 1，现有技术的液晶显示板包括滤色器基板 10 和薄膜晶体管基板 20，它们连接在一起，其间具有液晶 24。

15 滤色器基板 10 包括依次形成在上玻璃基板 2 上的黑底 4、滤色器 6 和公共电极 8。黑底 4 以矩阵形状形成在上玻璃基板 2 上。黑底 4 将上玻璃基板的面积划分为形成滤色器 6 的多个单元区。黑底 4 防止了相邻单元之间的光干涉以及外部光反射。在单元区中，滤色器 6 被黑底 4 分成透射红光、绿光和蓝光的红 (R)、绿 (G) 和蓝 (B) 滤色器。当驱动液  
20 晶 24 时，公共电极 8 向形成在滤色器 6 的整个表面上的透明导电层（未示出）提供公共电压  $V_{com}$ 。还在滤色器 6 和公共电极 8 之间形成外覆层（未示出）以使滤色器 6 平坦化。

薄膜晶体管基板 20 包括下玻璃基板 12 上的薄膜晶体管 18 和像素电极 22，都形成在由交叉的选通线 14 和数据线 16 限定的各单元区中。响  
25 应于来自选通线 14 的选通信号，薄膜晶体管 18 将来自数据线 16 的数据信号提供给像素电极 22。像素电极 22 由透明导电层形成，并提供来自薄膜晶体管 18 的数据信号以驱动液晶 24。

具有介电各向异性的液晶 24 依据像素电极 22 的数据信号和公共电极 8 的公共电压  $V_{com}$  形成的电场旋转，以控制透光性。因此，可以实现

灰度级。

液晶显示板还包括用于保持滤色器基板 10 和薄膜晶体管基板 20 之间的单元间隙一致的间隔体（未示出）。

液晶显示板的滤色器基板 10 和薄膜晶体管基板 20 由多个掩模工艺形成。一个掩模工艺包括多个工艺，例如淀积工艺、清洁工艺、光刻工  
5 艺（后文称为照相工艺）、蚀刻工艺、光刻胶剥离工艺以及检查工艺等。

薄膜晶体管基板 20 包括半导体工艺，并需要多个掩模工艺。因此，其制造工艺复杂，并且是液晶显示板的制造成本增加的很大的因素。因而，需要减少薄膜晶体管基板的制造中的掩模工艺的数目。

10

### 发明内容

因而，本发明旨在一种液晶显示器件及其制造方法，基本消除由于现有技术的局限性和缺点引起的一个或更多个问题。

本发明的优点是提供一种能够简化工艺的液晶显示器件及其制造方法。

15 在后面的说明中将阐明本发明的另外的特征和优点，部分地将从说明中显而易见，或可通过对本发明的实践而习得。通过在所撰写的说明书及其权利要求以及附图中具体指出的结构和方法可以实现和获得本发明的目的和其他优点。

为了实现这些和其他优点并依据本发明的目的，如所具体实现和广  
20 义描述的，液晶显示器件包括：基板上的选通线；数据线，与所述选通线交叉，用以限定像素区，数据线和选通线之间具有栅绝缘膜；薄膜晶体管，与所述选通线和数据线相连；半导体图案，沿所述数据线交叠；双层钝化膜，覆盖所述数据线和所述薄膜晶体管，其中所述钝化膜的各层具有不同的刻蚀率；以及像素电极，形成在穿透了所述双层钝化膜的上  
25 钝化膜的像素孔中，并连接到通过漏接触孔露出的薄膜晶体管的漏极、所述像素电极形成为以围绕所述像素孔的所述上钝化膜的侧表面为边界。

在本发明的另一方面，一种制造液晶显示器件的方法包括：第一掩模工艺，在基板上形成选通线以及与所述选通线连接的选通电极；第二掩模工艺，形成覆盖所述选通线和选通电极的栅绝缘膜、所述栅绝缘膜

上的半导体图案、在所述半导体图案上的与所述选通线交叉以限定像素区的数据线、与所述数据线连接的源极、以及面向所述源极的漏极；第三掩模工艺，形成覆盖所述数据线、源极和漏极的双层钝化膜、穿透所述像素区中的双层钝化膜的上层钝化膜的像素孔、露出所述漏极的漏接  
5 触孔、以及形成在所述像素孔中与露出的漏极相连接的像素电极，所述像素电极被形成为以围绕所述像素孔的所述上钝化膜的侧表面为边界。

在本发明的又一方面中，制造液晶显示器件的方法包括：在基板上形成其间具有栅绝缘膜的相互交叉的选通线和数据线，以限定像素区；与所述选通线和数据线相连接的薄膜晶体管；在所述基板上形成双层钝  
10 化膜，其中所述钝化膜的各层具有不同的蚀刻率；在所述双层钝化膜上形成光刻胶图案；利用所述光刻胶图案作为掩模，通过湿刻形成穿透所述双层钝化膜的上钝化膜的像素孔以及穿透所述双层钝化膜的接触孔；形成所述光刻胶图案上的透明导电层以及像素孔中的像素电极，其被形成为以所述上钝化层为边界，所述像素电极通过所述接触孔与所述薄膜  
15 晶体管连接，并去除光刻胶图案及其上的透明导电薄膜。

在本发明的又一方面中，一种制造液晶显示器件的方法包括：在基板上形成第一导电层；形成覆盖所述第一导电层的下绝缘膜；形成与所  
20 述下绝缘膜相比具有较高蚀刻率的上绝缘膜；在所述上绝缘膜上形成光刻胶图案；形成穿透所述上绝缘膜和下绝缘膜的第一孔；通过湿刻所述上绝缘膜形成露出下绝缘膜的第二孔；形成比所述光刻胶图案过刻蚀的上绝缘膜的侧表面；形成覆盖所述光刻胶图案的第二导电层以及第二导电图案，所述第二导电图案在所述第二孔中，与所述第二导电层相分开，并通过所述第一孔与所述第一导电层相连接，形成为以所述上绝缘膜为边界；以及去除光刻胶图案及其上的透明导电薄膜。

25

### 附图说明

所包括的附图用于进一步理解本发明，其被并入，并构成了本说明书的一部分，示出了本发明的实施例，并与文字说明一起用于解释本发明的原理。在附图中：

图 1 是示出了现有技术的液晶显示板的立体图；

图 2 是示出了依据本发明的实施例的部分薄膜晶体管基板的平面图；

图 3A 和 3B 是示出了图 2 所示的薄膜晶体管基板沿线 II-II'、  
III-III'、IV-IV' 的截面图；

5 图 4A 和图 4B 是示出了依据本发明的实施例的薄膜晶体管的第一掩模工艺的平面图和截面图；

图 5A 和图 5B 是示出了依据本发明的实施例的薄膜晶体管的第二掩模工艺的平面图和截面图；

图 6A 到图 6E 是示出了本发明的第二掩模工艺的截面图；

10 图 7A 和图 7B 是示出了依据本发明的实施例的薄膜晶体管的第三掩模工艺的平面图和截面图；

图 8A 到图 8F 是示出了本发明的第三掩模工艺的截面图；

图 9A 到图 9C 是示出了漏接触孔在图 2 所示的薄膜晶体管中的不同位置的平面图；

15 图 10 是示出了依据本发明另一实施例的部分薄膜晶体管基板的平面图；

图 11A 和图 11B 是示出了图 10 所示的薄膜晶体管基板沿线 II-II'、  
II-II'、IV-IV' 截取的截面图；

图 12 是依据本发明的又一实施例的部分薄膜晶体管基板的平面图；

20 图 13A 和图 13B 是示出了图 12 所示的薄膜晶体管基板沿线 II-II'、  
II-II'、IV-IV' 截取的截面图；

图 14 是依据本发明的再一实施例的部分薄膜晶体管基板的平面图；

图 15A 和图 15B 是示出了图 14 所示的薄膜晶体管基板沿线 II-II'、  
II-II'、IV-IV' 截取的截面图；

25 图 16 是依据本发明的再一实施例的部分薄膜晶体管基板的平面图；

图 17A 和图 17B 是示出了图 16 所示的薄膜晶体管基板沿线 II-II'、  
II-II'、IV-IV' 截取的截面图。

## 具体实施方式

现在详细说明本发明的实施例，其示例在附图中示出。在整个附图中，只要可能，就使用类似的附图标记来引用相同或类似的部件。

参照图 2、图 3A 和 3B，所示的薄膜晶体管基板包括：在下基板 142 上形成的选通线 102 和数据线 104，它们相互交叉，其间形成有栅绝缘膜 144；靠近交叉处的薄膜晶体管 106；以及在由所述交叉限定的像素区中形成的像素电极 118。薄膜晶体管基板还包括：与选通线 102 相连接的选通焊盘 126；与所述数据线 104 相连接的数据焊盘 134；以及通过使像素电极 118 和选通线 102 交叠形成的存储电容。

薄膜晶体管 106 响应于提供给选通线 102 的扫描信号提供来自数据线 104 像素信号，该像素信号充电并保持在像素电极 118 中。为此，薄膜晶体管 106 包括：与选通线 102 相连接的栅极 108；与所述数据线 104 相连接的源极 110；面向所述源极并与所述像素电极 118 相连接的漏极 112；有源层 116，其与所述栅极 108 相交叠，其间形成有栅绝缘膜 144；以及形成在有源层 116 上（沟道处除外）的欧姆接触层 146。欧姆接触层 146 与源极 110 和漏极 112 欧姆接触。此外，与栅极 108 交叠的有源层 116 在源极 110 和漏极 112 之间形成沟道。包括有源层 116 和欧姆接触层 146 的半导体图案 148 被形成为与数据线 104 相交叠。

可以将覆盖薄膜晶体管 106 和数据线 104 的钝化膜形成为多层结构（即双层或多层结构）。此后，以包括第一钝化膜 150 和第二钝化膜 152 的双层结构作为示例进行说明。

穿透了第二钝化膜 152 的像素孔 170 形成在由交叉的选通线 102 和数据线 104 限定的像素区中。此外如图 3A 所示，漏接触孔 114 形成在像素区中，即像素孔 170 的内侧，其中漏接触孔 114 穿透了漏极 112 下方的欧姆接触层 146 或漏极 112 以露出漏极 112 的侧表面。另选地，如图 3B 所示，将漏接触孔 114 形成为穿透第一钝化膜 150 从而露出漏极 112 的表面。因而，像素电极 118 形成在像素孔 170 内侧的第一钝化膜 150 上，并与通过漏接触孔 114 露出的漏极 112 的侧表面或表面相接触。像素电极 118 被从薄膜晶体管 106 提供的像素信号所充电，并与滤色器基板内形成的公共电极（未示出）产生电势差。该电势差导致位于薄膜晶



体管基板和滤色器基板之间的液晶因介电各向异性而旋转，从而控制从光源（未示出）通过像素电极 118 入射到滤色器基板的光量。

通过使选通线 102 与像素电极 118 相交叠，将存储电容 120 形成为栅上存储（storage-on-gate）结构，其间形成有栅绝缘膜 144 和第一钝化膜 150。存储电容 120 充电并稳定地维持像素电极 118 中的像素信号。

选通线 102 通过选通焊盘 126 与选通驱动器（未示出）相连接。选通焊盘 126 包括：从选通线 102 延伸的选通焊盘下电极 128；以及选通焊盘上电极 132，选通上电极 132 形成在穿透了第一和第二钝化膜 150、152 以及栅绝缘膜 144 的第一接触孔 130 内。选通焊盘上电极 132 与选通焊盘下电极 128 相连接。

数据线 104 通过数据焊盘 134 与数据驱动器（未示出）相连接。数据焊盘 134 包括：从数据线 104 和其下方的半导体图案 148 延伸的数据焊盘下电极 136；以及在露出了数据焊盘下电极 136 的第二接触孔 138 内形成的数据焊盘上电极 140。数据焊盘上电极 140 与数据焊盘下电极 136 相连接。此处，如图 3A 所示，将第二接触孔 138 形成为将第二钝化膜 152 到欧姆接触层 146（或到数据焊盘下电极 136）穿透以露出数据焊盘下电极 136 的侧表面。另选地，如图 3B 所示，第二接触孔 138 被形成为穿透第一和第二钝化膜 150、152 以露出数据焊盘下电极 136 的表面。

在这种薄膜晶体管基板中，具有像素电极 118、选通焊盘上电极 132 和数据焊盘上电极 140 的透明导电图案以对应孔内侧的第二钝化膜 152 的侧表面为边界。第二钝化膜 152 由具有比第一钝化膜 150 的蚀刻率更高的蚀刻率的绝缘材料形成。与第一钝化膜 150 的侧表面相比较，覆盖了对应孔的第二钝化膜 152 的侧表面具有平缓的倾角，即其具有小于  $45^\circ$  的斜角（例如  $15^\circ$ – $45^\circ$ ）。

例如，在使用  $\text{SiN}_x$  的情况下，第一和第二钝化膜 150、152 具有不同的氮含量。具体地，第一钝化膜 150 由富含硅（silicon-rich）的  $\text{SiN}_x$  形成，而第二钝化膜 152 由富含氮（nitrogen-rich）的  $\text{SiN}_x$  形成。因而，与第一钝化膜 150 相比较，第二钝化膜 152 具有较高的蚀刻率，因而，第二钝化膜 152 的侧表面可以具有比第一钝化膜 150 的侧表面更平

缓的倾角。

另选地，第一钝化膜 150 由  $\text{SiN}_x$  形成，而第二钝化膜 152 由  $\text{SiO}_x$  形成，从而第二钝化膜 152 的蚀刻率高于第一钝化膜 150 的蚀刻率。

结果，透明导电图案被淀积得远到具有平缓倾角的第二钝化膜 152 的侧表面所允许的位置。因而，可以防止露出透明导电图案下方的金属层。进一步，在第一钝化膜 150 上形成像素电极 118，以减少台阶差。因而可以防止由像素电极 118 的台阶差引起的摩擦缺陷。

依据本发明第一实施例的薄膜晶体管基板由以下的三掩模工艺形成。

图 4A 和图 4B 是示出了依据本发明的实施例的薄膜晶体管的制造方法的第一掩模工艺的平面图和截面图。

参照图 4A 和图 4B，通过第一掩模工艺在下基板上形成具有选通线 102、与选通线 102 相连的栅极 108、以及选通焊盘下电极 128 的选通金属图案。

具体地，通过淀积法（例如溅射（sputtering））在下基板 142 上形成选通金属层。选通金属层由单层 Mo、Ti、Cu、AlNd、Al、Cr、Mo 合金、Cu 合金和 Al 合金形成，或形成为类似 Al/Cr、Al/Mo、Al(Nd)/Al、Al(Nd)/Cr、Mo/Al(Nd)/Mo、Cu/Mo、Ti/Al(Nd)/Ti、Mo/Al、Mo/Ti/Al(Nd)、Cu 合金/Mo、Cu 合金/Al、Cu 合金/Mo 合金、Cu 合金/Al 合金、Al/Mo 合金、Mo 合金/Al、Al 合金/Mo 合金、Mo 合金/Al 合金以及 Mo/Al 合金的多层结构。随后，选通金属层被使用第一掩模的光刻工艺和蚀刻工艺构图，从而形成具有选通线 102、栅极 108 和选通焊盘下电极 128 的选通金属图案。

图 5A 和图 5B 是示出了依据本发明的实施例的薄膜晶体管的第二掩模工艺的平面图和截面图。图 6A 到图 6E 也是示出了该第二掩模工艺的截面图。

参照图 5A 和图 5B，在形成了选通金属图案的下基板 142 上形成栅绝缘膜 144。随后，形成具有数据线 104、源极 110、漏极 112 和数据焊盘下电极 136 的源/漏金属图案。此外，形成具有有源层 116 和欧姆接触层 146（其沿源/漏金属图案并在其下方交叠）的半导体图案 148。半导

体图案 148 和源/漏图案由使用衍射曝光掩模 (diffractive exposure mask) 或半色调掩模 (halftone mask) 的一个掩模工艺形成。此后, 只以使用衍射曝光掩模为示例进行说明。

参照图 6A, 栅绝缘膜 144、不定形硅层 115、掺杂有杂质 ( $n^+$  或  $p^+$ ) 的不定形硅层 145、以及源/漏金属层 105 依次形成在形成有选通图案的下基板 142 上。例如, 通过 PECVD 法形成栅绝缘膜 144、不定形硅层 115、以及掺杂有杂质的不定形硅层 145, 并由溅射法形成源/漏金属层 105。栅绝缘膜 144 由无机绝缘材料 (诸如硅氧化物  $\text{SiO}_x$  或硅氮化物  $\text{SiN}_x$ ) 形成。源/漏金属层 105 由诸如 Mo、Ti、Cu、AlNd、Al、Cr、Mo 合金、Cu 合金和 Al 合金单层形成, 或形成为类似 Al/Cr、Al/Mo、Al(Nd)/Al、Al(Nd)/Cr、Mo/Al(Nd)/Mo、Cu/Mo、Ti/Al(Nd)/Ti、Mo/Al、Mo/Ti/Al(Nd)、Cu 合金/Mo、Cu 合金/Al、Cu 合金/Mo 合金、Cu 合金/Al 合金、Al/Mo 合金、Mo 合金/Al、Al 合金/Mo 合金、Mo 合金/Al 合金以及 Mo/Al 合金的多层结构。在源/漏金属层 105 上形成光刻胶 219 之后, 使用衍射曝光掩模 210 通过光刻工艺曝光并显影光刻胶 219, 从而如图 6B 所示, 形成具有台阶差的光刻胶图案 220。

如图 6A 所示, 衍射曝光掩模 210 包括透明石英基板 212、屏蔽层 214 和衍射曝光缝 216, 其中由金属层 (诸如 Cr 和  $\text{CrO}_x$ ) 形成屏蔽层 214 和衍射曝光缝 216。屏蔽层 214 位于将形成半导体图案和源/漏图案的地方。屏蔽层 214 遮蔽紫外线, 从而如图 6B 所示, 使第一光刻胶图案 220A 可以在显影后留下来。衍射曝光缝 216 位于将形成薄膜晶体管沟道的位置。衍射曝光缝 216 衍射紫外线, 从而如图 6B 所示, 在显影之后留下比第一光刻胶图案 220A 薄的第二光刻胶图案 220B。只有石英基板 212 存在的衍射曝光掩模 210 的透射部分透射所有的紫外线, 从而如图 6B 所示, 在显影后去除部分光刻胶。

参照图 6C, 通过蚀刻工艺使用带有台阶差的光刻胶 220 对源/漏金属层 105 构图, 从而形成源/漏金属图案和其下的半导体图案 148。在这种情况下, 源/漏金属图案中的源极 110 和漏极 112 具有一体的结构。

参照图 6D, 通过使用氧等离子  $\text{O}_2$  的灰化工艺 (ashing process) 对

光刻胶图案 220 进行灰化, 以使第一光刻胶图案 220A 变薄, 并去除第二光刻胶图案 220B。随后, 由于消除了第二光刻胶图案 220B 以及其下方的欧姆接触层 146 而露出的源/漏金属图案通过蚀刻工艺使用经灰化的第一光刻胶 220A 而去除, 从而使源极 110 与漏极 112 分开, 并露出有源层 116。

- 5 此刻, 源/漏金属图案的两侧部分都被再次沿经灰化的第一光刻胶图案 220A 蚀刻, 从而使源/漏金属图案和半导体图案 148 具有台阶形状的固定台阶差。

如图 6E 所示, 通过剥离工艺去除留在源/漏金属图案上的第一光刻胶图案 220A。

- 10 图 7A 和图 7B 是示出了依据本发明的薄膜晶体管基板的制造方法的第三掩模工艺的平面图和截面图。图 8A 到图 8F 也是示出了该第三掩模工艺的截面图。

- 参照图 7A 和图 7B, 通过第三掩模工艺, 形成具有像素孔 170 和多个接触孔 114、130、138 的第一钝化膜 150 和第二钝化膜 152。还形成了具有像素电极 118、选通焊盘上电极 132 和数据焊盘上电极 140 的透明导电图案。此处, 像素孔 170 形成为只穿透第二钝化膜 152, 第一接触孔 130 形成为将直至栅绝缘膜 144 穿透, 漏接触孔 114 和第二接触孔 138 被形成为将直至欧姆接触层 146 或第一和第二钝化膜 150、152 穿透。以这种方式, 通过使用衍射曝光掩模或半色调掩模形成像素孔 170、漏接触孔 114 和具有不同深度的第一和第二接触孔 130、138。此处, 仅以使用衍射曝光掩模为示例进行说明。

- 参照图 8A, 通过诸如 PECVD、旋涂或无旋转涂布 (Spinless Coating) 的方法在形成有源/漏金属图案的栅绝缘膜 144 上形成第一和第二钝化膜 150、152。第一和第二钝化膜 150、152 由类似栅绝缘膜 144 的无机绝缘材料形成。另选地, 第一和第二钝化膜 150、152 可以由诸如丙烯酸有机化合物 (acrylic organic compound)、BCB 或 PFCB 的有机绝缘材料形成。上层的第二钝化膜 152 由比第一钝化膜 150 的蚀刻率高的蚀刻率的绝缘材料形成。

例如, 当使用  $\text{SiN}_x$  用于第一和第二钝化膜 150、152 时, 各第一和

第二钝化膜 150、152 的“N”含量被形成为不同。换句话说，第一钝化膜 150 由富含 Si (Si-rich) 的  $\text{SiN}_x$  形成，第二钝化膜 152 由富含 N (N-rich) 的  $\text{SiN}_x$  形成，另选地，第一钝化膜 150 可以由  $\text{SiO}_x$  形成，第二钝化膜 152 可以由  $\text{SiN}_x$  形成。

5       随后，在第二钝化膜 152 上形成光刻胶 239 之后，通过光刻工艺使用半色调掩模 230 进行曝光和显影，从而如图 8B 所示形成具有台阶差的光刻胶图案 240。

具体地，半色调掩模 230 包括透明石英基板 232、部分透射层 236 和其上形成的屏蔽层 234。屏蔽层 234 由诸如 Cr 或  $\text{CrO}_x$  的金属形成，部分透射层 236 由  $\text{MoSi}_x$  形成。此处，与部分透射层 236 交叠的屏蔽层 234 位于将存在第一和第二钝化层 150、152 的区域中。屏蔽层 234 截住紫外线 UV，从而如图 8B 所示，在显影之后留下了第一光刻胶图案 240A。部分透射层 236 位于将形成穿透第二钝化膜 152 的像素孔的区域中。部分透射层 236 部分透射紫外线 UV，从而如图 8B 所示，在显影之后留下比第一光刻胶图案 240A 薄的第二光刻胶图案 240B。只有石英基板 232 位于将形成将第二钝化膜 152 直至欧姆接触层 146 穿透的漏接触孔 114 和第二接触孔 138 的区域和将形成穿透部分栅绝缘膜 144 的第一接触孔 130 区域。石英基板 232 透射所有紫外线 UV，从而去除光刻胶 239，如图 8B 所示。

20       参照图 8C，通过蚀刻工艺（例如干蚀刻工艺）使用具有台阶差的光刻胶图案 240 作为掩模蚀刻第一和第二钝化膜 150、152 以及栅绝缘膜 144，以形成漏接触孔 114 以及第一和第二接触孔 130、138。漏接触孔 114 将第二钝化膜 152 直至漏极 112 或欧姆接触层 146 穿透以露出漏极 112 的侧表面。此外，第一接触孔 130 可以被形成为使第二钝化膜 152 被刻蚀直至部分栅绝缘膜 144（即留下部分栅绝缘膜 144）。第二接触孔 138 将第二钝化膜 152 直至数据焊盘下电极 136 或欧姆接触层 146 穿透以露出数据焊盘下电极 136 的侧表面。在这种情况下，通过漏接触孔 114 和第二接触孔 138 露出的有源层 116 起到了蚀刻制动器（etch stopper）的作用。另选地，漏接触孔 114 和第二接触孔 138 可以被形成为仅穿透

第一和第二钝化膜 150、152。

参照图 8D, 灰化工艺使第一光刻胶图案 240A 变薄, 并去除了第二光刻胶图案 240B。通过干刻蚀工艺使用经灰化的第一光刻胶图案 240A 作为掩模刻蚀第二钝化膜 152, 从而在像素区形成像素孔 170。像素孔 170 形成在像素区中, 用以露出漏极 112 和第一钝化膜 150。

具体地, 通过湿刻工艺使用 HF 基 (HF group) 和/或  $\text{NH}_4\text{F}$  基蚀刻剂 (例如缓冲氧化物蚀刻剂 (此后称为 “BOE”)) 蚀刻第二钝化膜 152。通过湿刻对第二钝化膜 152 进行各向异性刻蚀, 从而与第一光刻胶图案 240A 相比, 第二钝化膜 152 被过刻蚀。通过漏接触孔 114 以及第一和第二接触孔 130、138 露出的第一钝化膜 150 也被刻蚀, 但第二钝化膜 152 的刻蚀率高于第一钝化膜 150 的刻蚀率。因而第二钝化膜 152 的侧表面具有比第一钝化膜 150 的侧表面更平缓的倾角。在一个实施例中, 在水平方向上, 第二钝化膜 152 具有被渗透进第一光刻胶图案 240A 和第二钝化膜 152 之间的边界表面的刻蚀剂所刻蚀的上部, 该上部与其下部相比被过刻蚀。因而, 与第一光刻胶图案 240A 的边沿部分相比较, 经构造的第二钝化膜 152 的侧表面在水平方向上被向内去除  $\Delta P$ 。此外, 第二钝化膜 152 的侧表面具有平缓的倾角, 例如范围为  $15^\circ$ - $45^\circ$  的倾角  $\theta$ 。结果,  $\Delta P$  比干刻蚀第二钝化膜 152 情况的更大, 因而, 可以提高去除第一光刻胶图案 240A 的工艺的效率。

参照图 8E, 通过淀积法 (诸如溅射) 在第一光刻胶图案 240A 的整个表面上形成透明导电膜 117。透明导电膜 117 由 ITO、TO、IZO、ITZO 形成。随后, 如图 8F 所示, 通过剥离工艺去除第一光刻胶图案 240A (其上形成有透明导电膜 117)。因而, 透明导电图案 (即像素电极 118、选通焊盘上电极 132、数据焊盘上电极 140) 被形成在像素孔 170 以及第一和第二接触孔 130、138 内侧。形成在像素孔 170 内侧的像素电极 118 通过漏接触孔 114 与漏极 112 相连接, 形成在第二接触孔 138 内侧的数据焊盘上电极 140 与数据焊盘下电极 136 相连接。

即使第二钝化膜 152 的侧表面也淀积透明导电图案, 因而防止了透明导电图案下方的金属层被露出。此处, 透明导电图案具有这样的结构:

随着其沿第一和第二钝化膜 150、152 的侧表面走高, 其厚度逐渐减小。此外, 如图 8E 所示, 透明导电图案具有开口结构, 透明导电膜 117 (其淀积在第一光刻胶图案 240 上) 开口了第二钝化膜 152 的侧表面和第一光刻胶图案 240A 的边缘部分之间的 $\Delta P$ 。因而, 在去除第一光刻胶图案 240A (其上形成由透明导电膜 117) 的剥离工艺期间, 很容易在第一光刻胶图案 240A 和第二钝化膜 152 之间渗透。因而, 提高了剥离工艺的效率。此外, 在第一钝化膜 150 上形成像素电极 118, 因而可以防止由台阶差引起的摩擦缺陷, 并可以通过交叠选通线形成存储电容 120, 并提高孔径比。

图 9A 到图 9C 不同地示出了漏接触孔 114 在图 2 所示的薄膜晶体管基板中的位置。

如图 9A 所示, 将漏接触孔 114 形成为穿透漏极 112 的右上部。漏接触孔 114 还可以形成为穿透右侧部分, 如图 9B 所示, 或穿透漏极 112 的左上部, 如图 9C 所示。

图 10 是部分示出了依据本发明另一实施例的薄膜晶体管基板的平面图; 而图 11A 和图 11B 是示出了图 10 所示的薄膜晶体管基板沿线 II-II'、II-II'、IV-IV' 截取的截面图。

在图 10 到图 11B 所示的薄膜晶体管基板包括与图 2 到图 3B 所示的薄膜晶体管相同的部件, 但存储电容 320 形成为公用上存储 (storage-on-common) 结构。因而, 省略对重复部件的描述。

图 10 到 11B 所示的薄膜晶体管基板还包括形成在基板 142 上、将与选通线 102 平行 (即与像素区相交) 的存储线 322。在前述的第一掩模工艺中与选通线 102 一起形成存储线 322。因而, 像素电极 118 交叠存储线 322, 其间形成栅绝缘膜 144 和第一钝化膜 150, 从而形成公用上存储的结构。可以通过在上述第三掩模工艺中形成像素孔 170 时留下第一钝化膜 150 和栅绝缘膜 144 来形成存储电容器 320。像素电极 118 被形成为不与选通线 102 相交叠或与其部分交叠。漏接触孔 114 和第二接触孔 138 将直至欧姆接触孔 146 穿透以露出漏极 112 和数据焊盘下电极 136 的侧表面。漏接触孔 114 和第二接触孔 138 还可以将直至第一钝化膜 150 穿透以露出漏极 112 和数据焊盘下电极 136 的表面。

图 12 是部分示出了依据本发明的又一实施例的薄膜晶体管基板的平面图；图 13A 和图 13B 是示出了图 12 所示的薄膜晶体管基板沿线 II-II'、II-II'、IV-IV' 截取的截面图。

在图 12 到图 13B 所示的薄膜晶体管基板包括与图 2 到图 3B 所示的  
5 薄膜晶体管相同的部件，但数据焊盘 234 形成为与选通焊盘 126 相同的结构，以通过接触电极 182 与数据线 104 相连接。因而，省略对重复部件的描述。

图 12 到图 13B 所示的数据焊盘 234 形成为与选通焊盘 126 相同的结构。换句话说，数据焊盘 234 包括：形成在基板 142 上的数据焊盘下电  
10 极 236；以及数据焊盘上电极 240，其形成在第二接触孔 238（其将第二钝化膜 152 直至栅绝缘膜 144 穿透）的内侧，并与数据焊盘下电极 236 相连接。此处，数据焊盘上电极 240 形成为这样的形状：其厚度沿着第二钝化膜 152 的平缓的侧表面较少，形成为以第二钝化膜 152 为边界。

数据线 104 通过接触电极 182 和数据连接 (date link) 184 与数据  
15 焊盘 234 相连接。数据连接 184 从数据焊盘下电极 236 延伸，以与数据线 104 部分交叠或与之相邻。第三接触孔 108 露出与之相邻的数据线 104 和数据连接 184。第三接触孔 180 将直至欧姆接触孔 146 穿透以露出数据线 104 的侧表面，如图 13A 所示。第三接触孔 180 还可以将直至第一钝化膜 150 穿透以露出数据线 104 的表面，如图 13B 所示。在第三掩模工  
20 艺中，与其他接触孔 114、130、238 一样，在整个曝光区中形成第三接触孔 180。接触电极 182 形成在第三接触孔 180 的内侧，以连接数据线 104 和数据连接 184。此处，第三接触孔 180 形成为与第二接触孔 238 一体，以使接触电极 182 和数据焊盘上电极 240 一体。

图 14 是部分示出了依据本发明的再一实施例的薄膜晶体管基板的  
25 平面图。图 15A 和图 15B 是示出了图 14 所示的薄膜晶体管基板沿线 II-II'、II-II'、IV-IV' 截取的截面图。

图 14 到图 15B 所示的薄膜晶体管基板包括与图 2 到图 3B 所示的薄膜晶体管相同的部件，但第一和第二接触孔 330、338 以双层结构形成，从而它们的深度不同。因而，省略对重复部件的描述。示出了选通焊盘



326 和数据焊盘 334。

图 14 到图 15B 所示的第一接触孔 330 包括具有不同深度的接触孔 330A、330B。也就是说，第一接触孔 330 包括：穿透第二钝化膜 152 和栅绝缘膜 144 的接触孔 330A，用以露出选通焊盘下电极 128；仅穿透第二钝化膜 152 的接触孔 330B，用以露出第一钝化膜 150。此处，接触孔 330B 围绕接触孔 330A。因而，形成在第一接触孔 330 的内侧的选通焊盘上电极 332 通过接触孔 330A 与选通焊盘下电极 128 相连接。还通过接触孔 330B 将选通焊盘上电极 332 设置在第一钝化膜 150 上，并形成成为以第二钝化膜 152 的侧表面为边界。因而，形成在第一接触孔 330 内侧的选通焊盘上电极 332 被形成为具有比选通焊盘下电极 128 更宽的区域，以提高与选通驱动器的接触面积。

第二接触孔 338 被形成为交叠的具有不同深度的接触孔 338A、338B。也就是说，第二接触孔 338 包括将第二钝化膜 152 直至欧姆接触层 146 或第一钝化膜 150 穿透的接触孔 338A，以露出数据焊盘下电极 136。接触孔 338B 只穿透第二钝化膜 152 以露出第一钝化膜 150。接触孔 338A 将直至欧姆接触层 146 穿透，以露出数据焊盘下电极 136 的侧表面，如图 15A 所示。接触孔 338A 也可以将直至第一钝化膜 150 穿透以露出数据焊盘下电极 136 的表面，如图 15Bb 所示。接触孔 338B 环绕接触孔 338A 地设置。因而，形成在第二接触孔 338 内侧的数据焊盘上电极 340 通过接触孔 338A 与数据焊盘下电极 136 相连接。数据焊盘上电极 340 通过接触孔 338B 设置在第一钝化膜 150 上，并形成成为以第二钝化膜 152 的侧表面为边界。

因而，形成在第二接触孔 338 内侧的数据焊盘上电极 340 被形成为具有比数据焊盘下电极 136 宽的区域以增大与数据驱动器的接触面积。

在第一和第二接触孔 330、338 中，与漏接触孔 114 一样，在第三掩模工艺中，接触孔 330A、338A 被形成在全曝光区域中。与像素孔 170 一样，接触孔 330B、338B 形成在半色调曝光区域中。

图 16 是部分示出了依据本发明的再一实施例的薄膜晶体管基板的平面图。图 17A 和图 17B 是示出了图 16 所示的薄膜晶体管基板沿线

II-II'、II-II'、IV-IV' 截取的截面图。

在图 16 到图 17B 所示的薄膜晶体管基板包括与图 14 到图 15B 所示的薄膜晶体管相同的部件,但数据焊盘 434 形成为与图 14 的选通焊盘 326 相同的结构,以通过接触电极 482 与数据线 104 相连接。因而,省略对  
5 重复部件的描述。

图 16 到图 17B 所示的数据焊盘 434 形成为与图 14 的选通焊盘 326 具有相同的结构。也就是说,数据焊盘 434 包括形成在基板 142 上的数据焊盘下电极 436;以及形成在第二接触孔 438 (其露出数据焊盘下电极 436) 的内侧的数据焊盘上电极 440。此处,第二接触孔 438 包括:接触  
10 孔 438A,其将第二钝化膜 152 直至栅绝缘膜 144 穿透;以及接触孔 438B,其穿透第二钝化膜 152 以露出第一钝化膜 150。因而,形成在第二接触孔 438 内侧的数据焊盘上电极 440 通过接触孔 438A 与数据焊盘下电极 436 相连接。数据焊盘上电极 440 通过接触孔 438B 设置在第一钝化膜 150 上,并形成为以第二钝化膜 152 的侧表面为边界。因而,形成在第二接触孔  
15 438 内侧的数据焊盘上电极 440 形成为比数据焊盘下电极 436 更宽的区域,以增加与数据驱动器的接触面积。

数据线 104 通过接触电极 482 和数据连接 484 与数据焊盘 434 相连接。数据连接 484 从数据焊盘下电极 436 延伸,以与数据线 104 部分交叠或与之相邻。第三接触孔 480 露出与之相邻的数据线 104 和数据连接  
20 484。第三接触孔 480 包括:露出数据连接 484 和数据线 104 的接触孔 480A;以及接触孔 480B,其露出第一钝化膜 150。接触孔 480A 将直至欧姆接触层 146 穿透,以如图 17A 所示,露出数据线 104 的侧表面,或将直至第一钝化膜 150 穿透以如图 17B 所示露出数据线 104 的表面。接触孔 480B 以围绕接触孔 480A 的形式设置。因而,形成在第三接触孔 480 内侧的接  
25 触电极 482 通过接触孔 480A 与数据连接 484 和数据线 104 相连接,并通过接触孔 480B 设置在第一钝化膜 150 上。接触电极 482 形成以第二钝化膜 152 的侧表面为边界。因而,其被形成为具有比形成在第三接触孔 480 内侧的数据连接 484 和数据线 104 更宽的线宽。

与漏接触孔 114 一样,在第三掩模工艺中,在全曝光区中形成第三

接触孔 480 中的接触孔 480A, 并与像素孔 170 相同, 在半色调曝光区中形成接触孔 480B。

第三接触孔 480 形成为与第二接触孔 438 一体化的结构, 从而接触电极 482 可以和数据焊盘上电极 440 一体化。

5        如上所述, 依据本发明的薄膜晶体管基板及其制造方法可以通过一个掩模工艺, 使用半色调掩模或折射曝光掩模, 形成具有不同深度的像素孔和接触孔。在构图钝化膜时, 通过剥离所使用的光刻胶图案来构图透明导电薄膜, 从而形成透明导电图案。因而, 本发明的薄膜晶体管基板的制造方法将工艺简化到三掩模工艺。

10       此外, 依据本发明的薄膜晶体管基板及其制造方法具有存在在像素电极下方的第一钝化膜和栅绝缘膜。因而, 可以防止因像素电极的台阶差引起的配向缺陷。此外, 可以通过交叠像素电极和选通线来形成具有栅上存储结构的存储电容。还可以通过交叠像素电极和存储线来形成具有公用上存储结构的存储电容。另外, 像素电极可以与选通线交叠, 因而  
15       而可以提高像素电极的孔径比。

此外, 依据本发明的薄膜晶体管基板及其制造方法执行对第二钝化膜的湿刻, 以提高第二钝化膜的过蚀刻深度 $\Delta P$ , 从而提高淀积有透明导电薄膜的光刻胶图案的剥离效率。此外, 与第一钝化膜相比具有更高蚀刻率的第二钝化膜的侧表面被制造为具有平缓倾斜的表面, 因而透明导  
20       电图案被制造得有效地覆盖了该倾斜表面, 从而防止了由于金属层露出导致的电解腐蚀。

本领域技术人员应该明白, 可以不脱离本发明的精神和范围地对本发明进行各种变型和改变, 因而, 意在本发明覆盖了本发明的各种修改和变型, 只要它们落入了所附权利要求及其等同的范围内。

25       本申请要求 2004 年 12 月 31 日提交的韩国专利申请 10-2004-0118566 的优先权, 通过引用将其合并在本文中, 用于所有目的, 如同在本文中完全阐明一样。

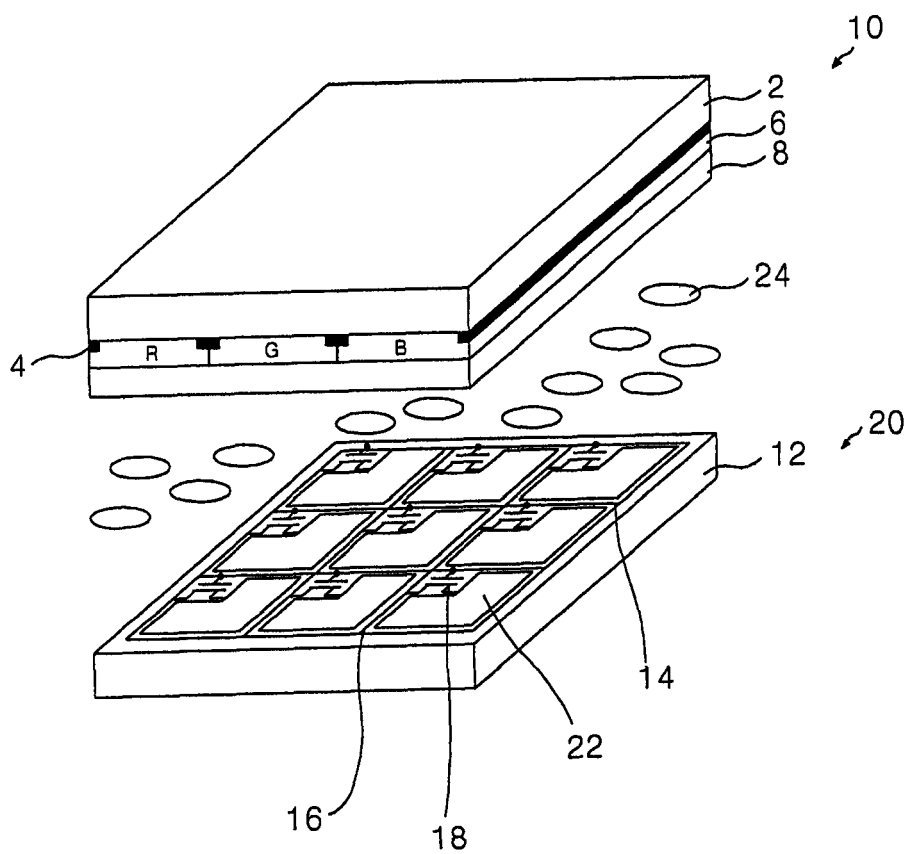


图 1  
现有技术

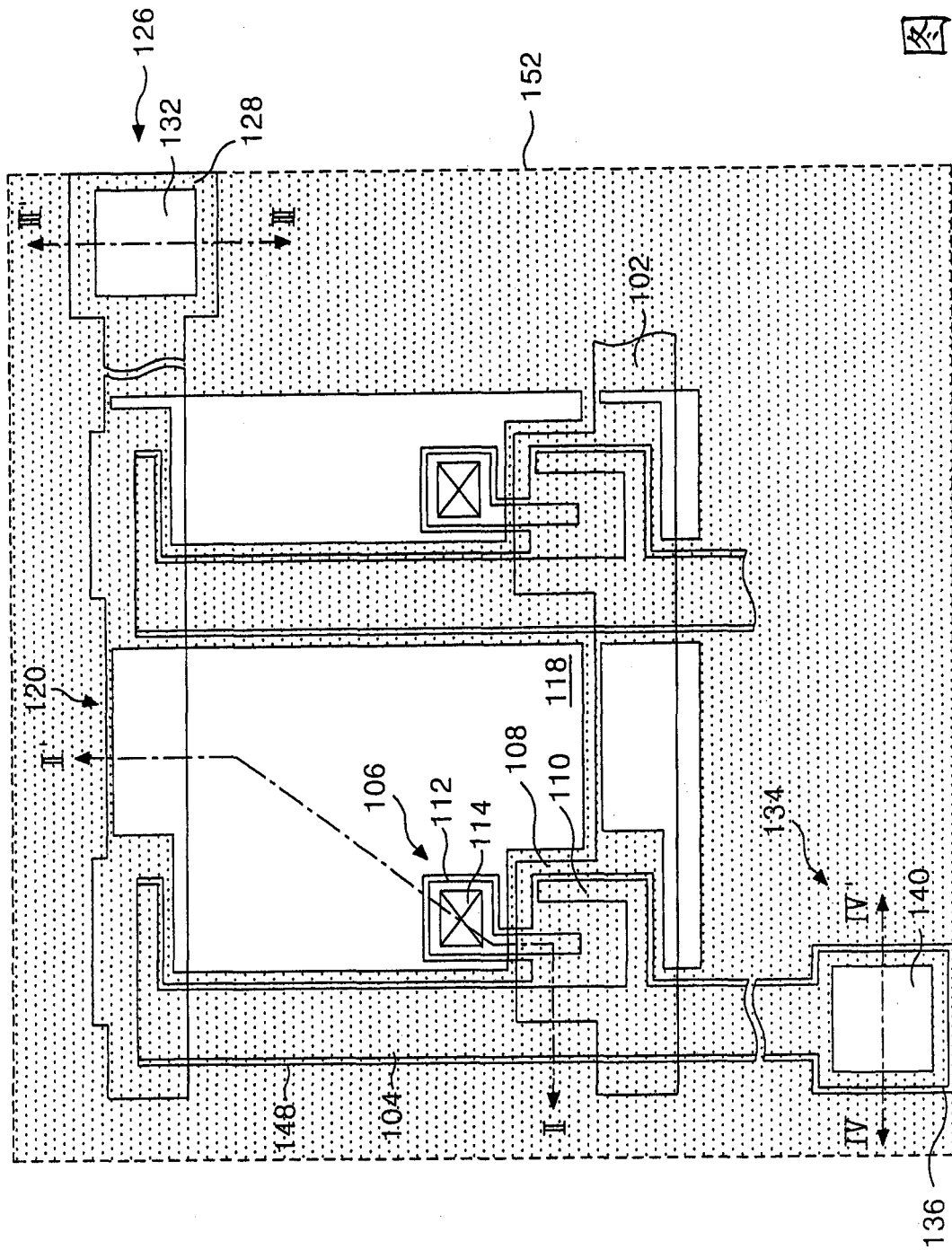


图 2

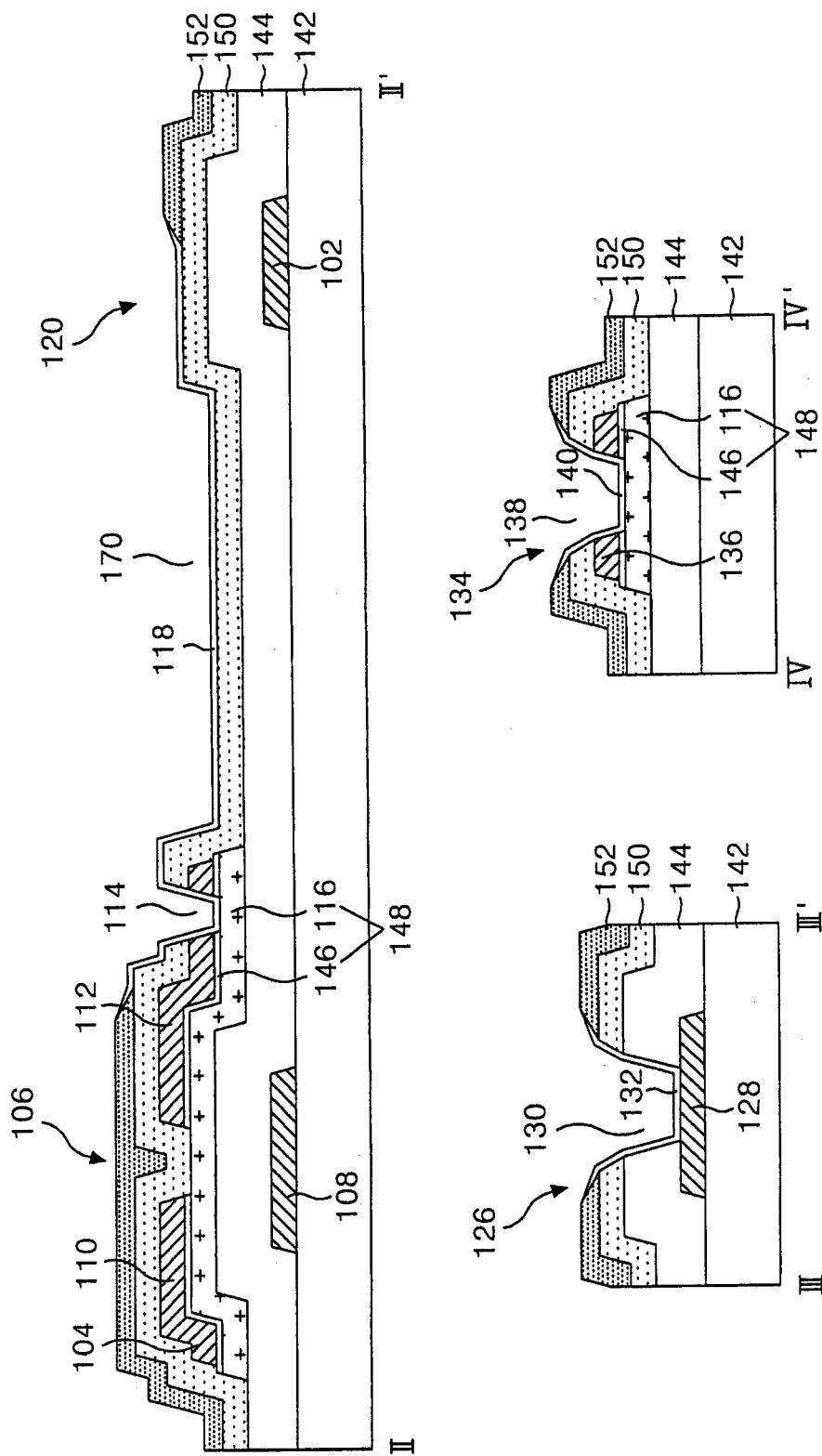


图 3A

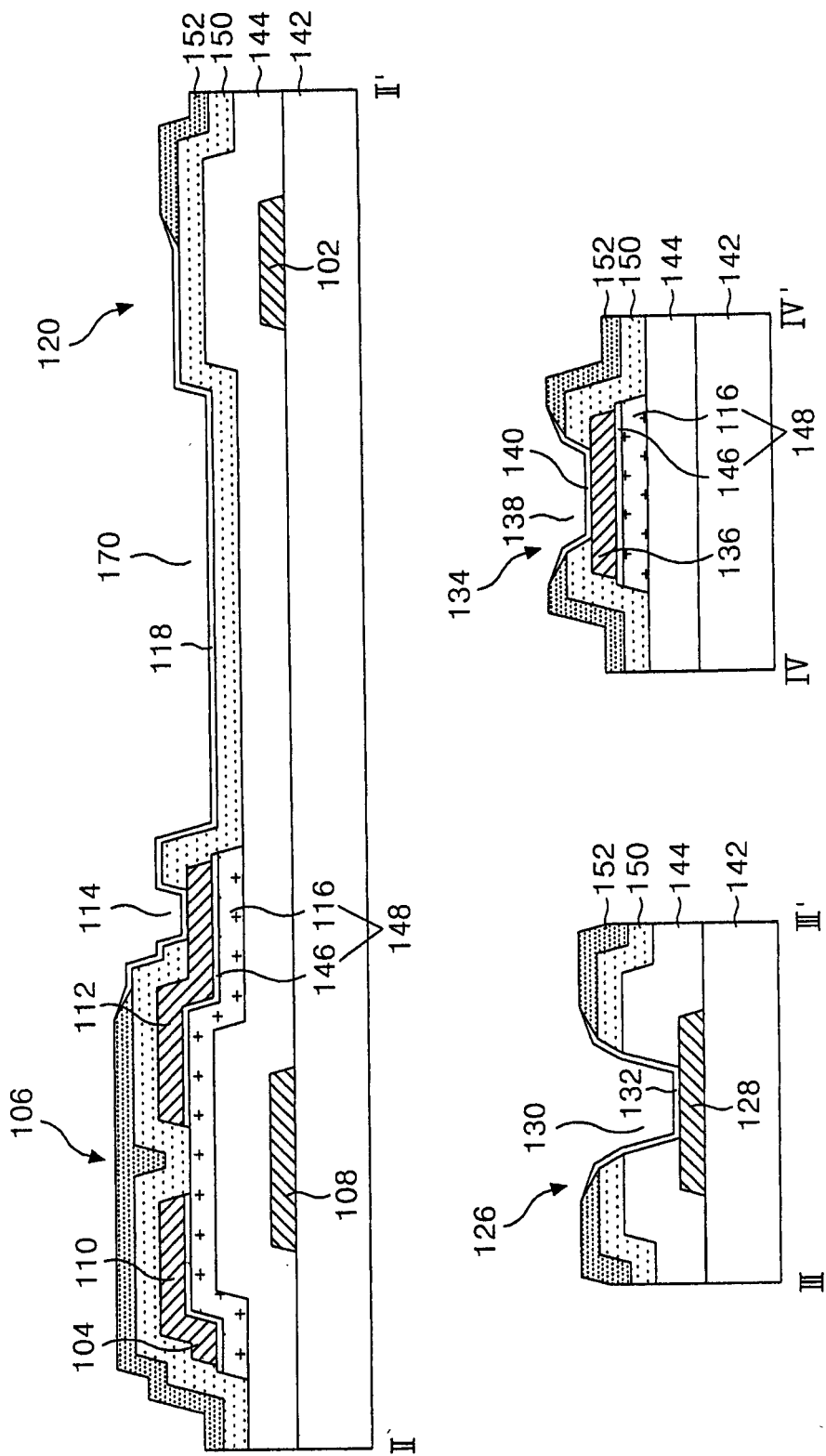


图 3B

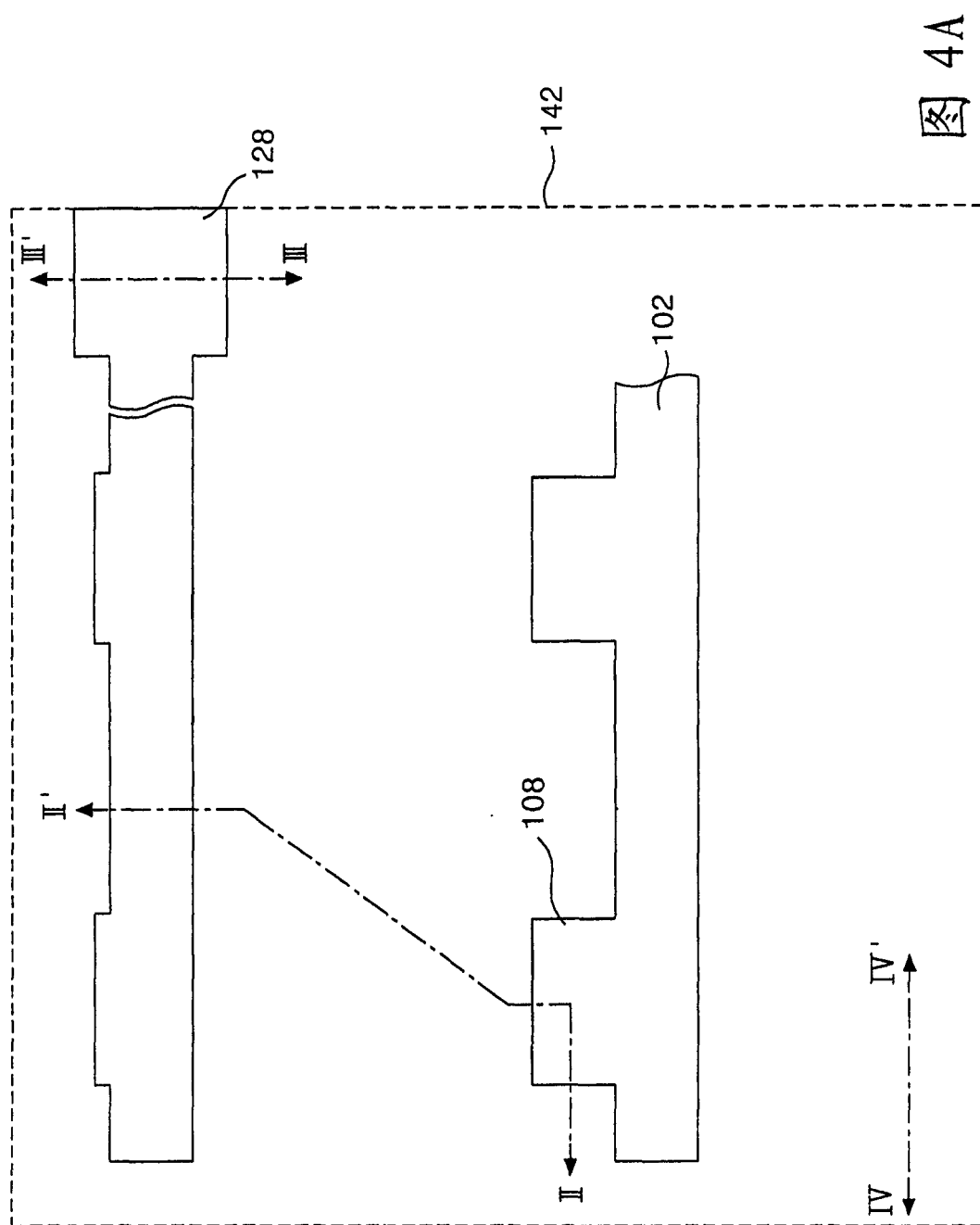


图 4A



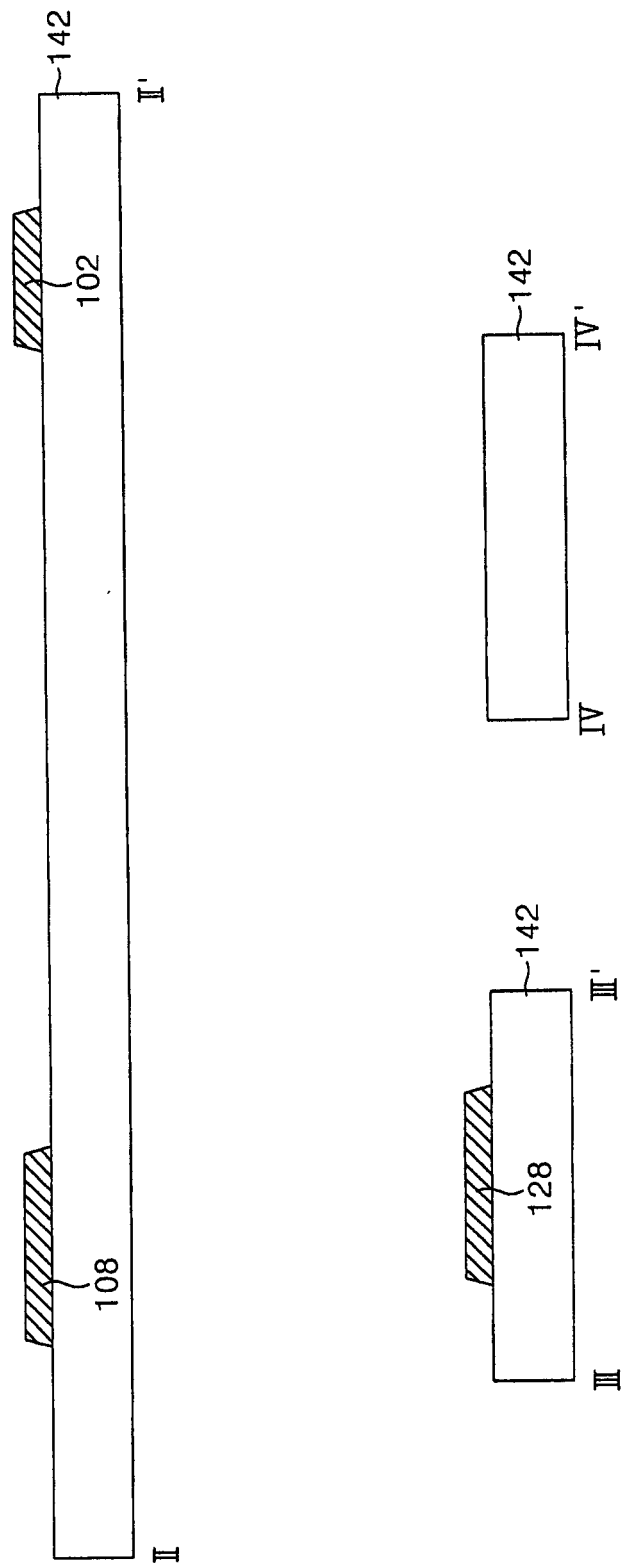


图 4B

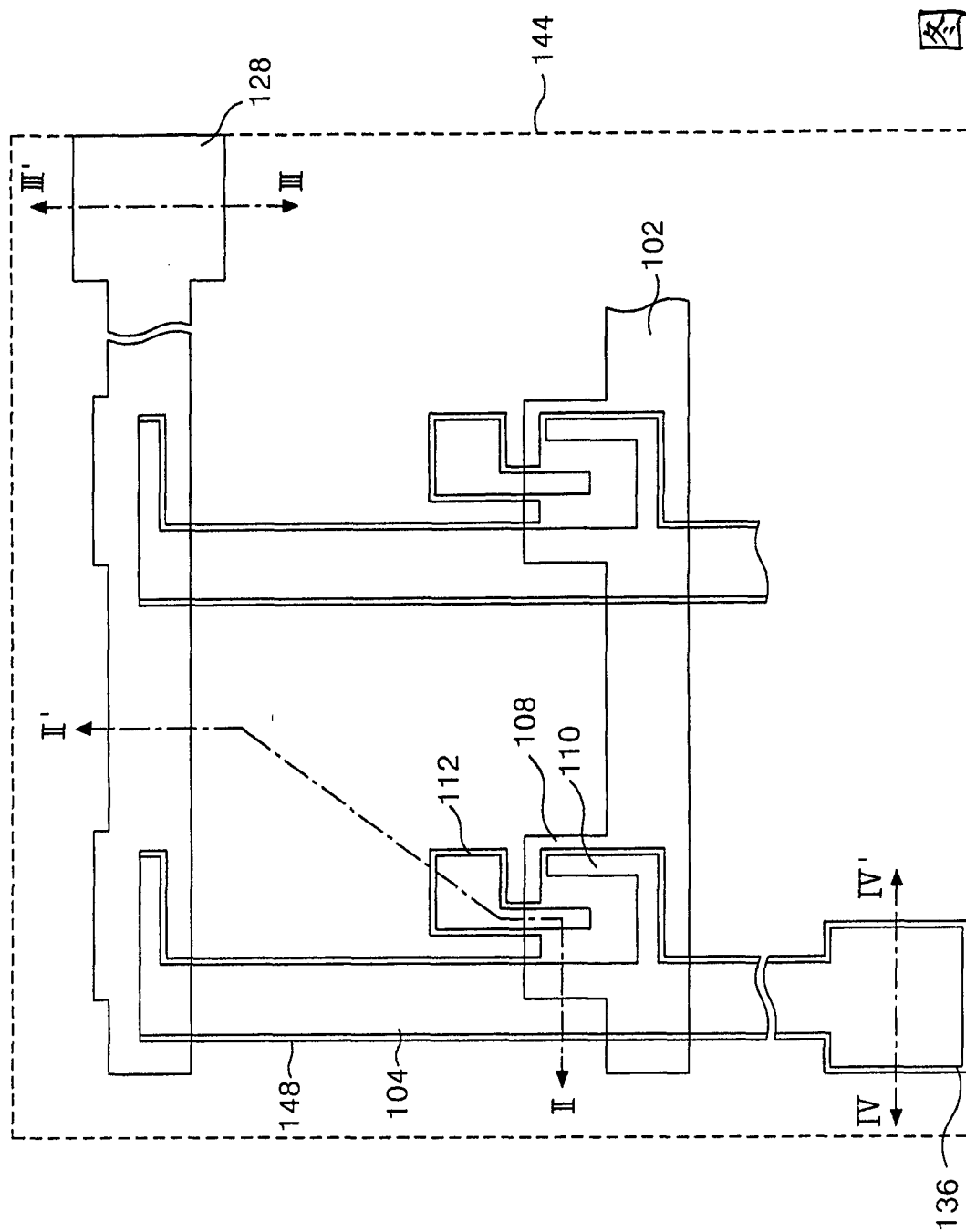


图 5A

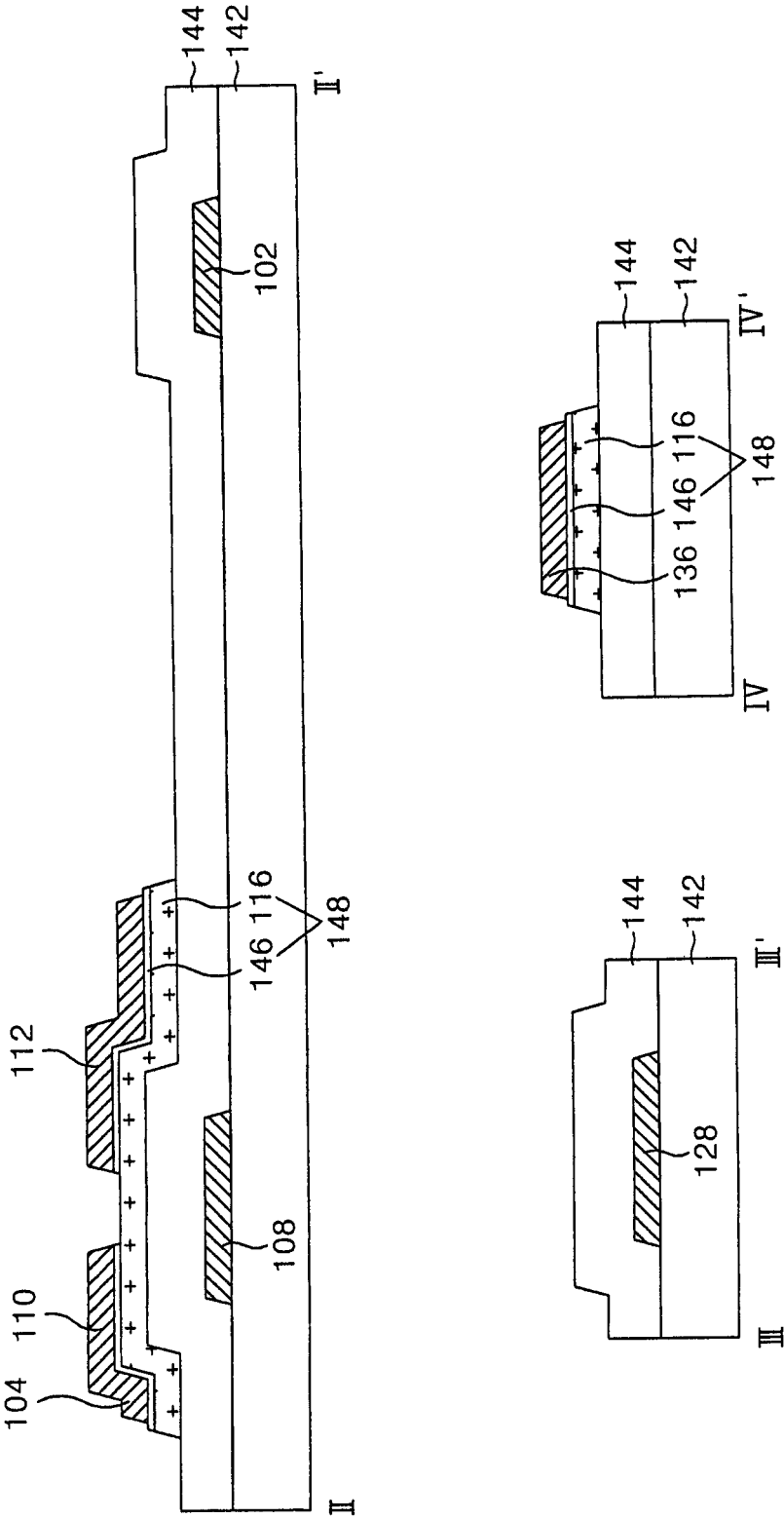


图 5B



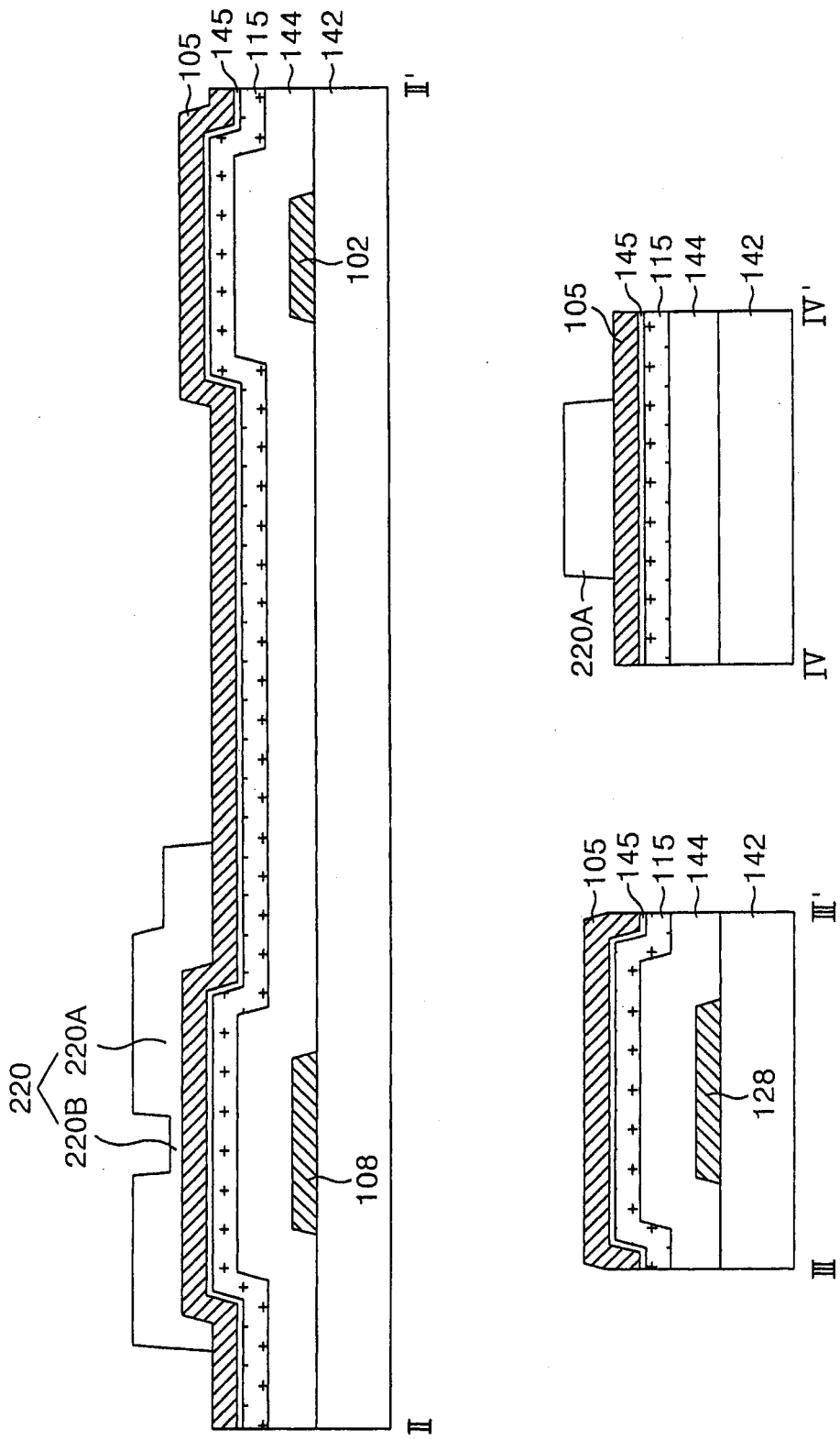


图 6B



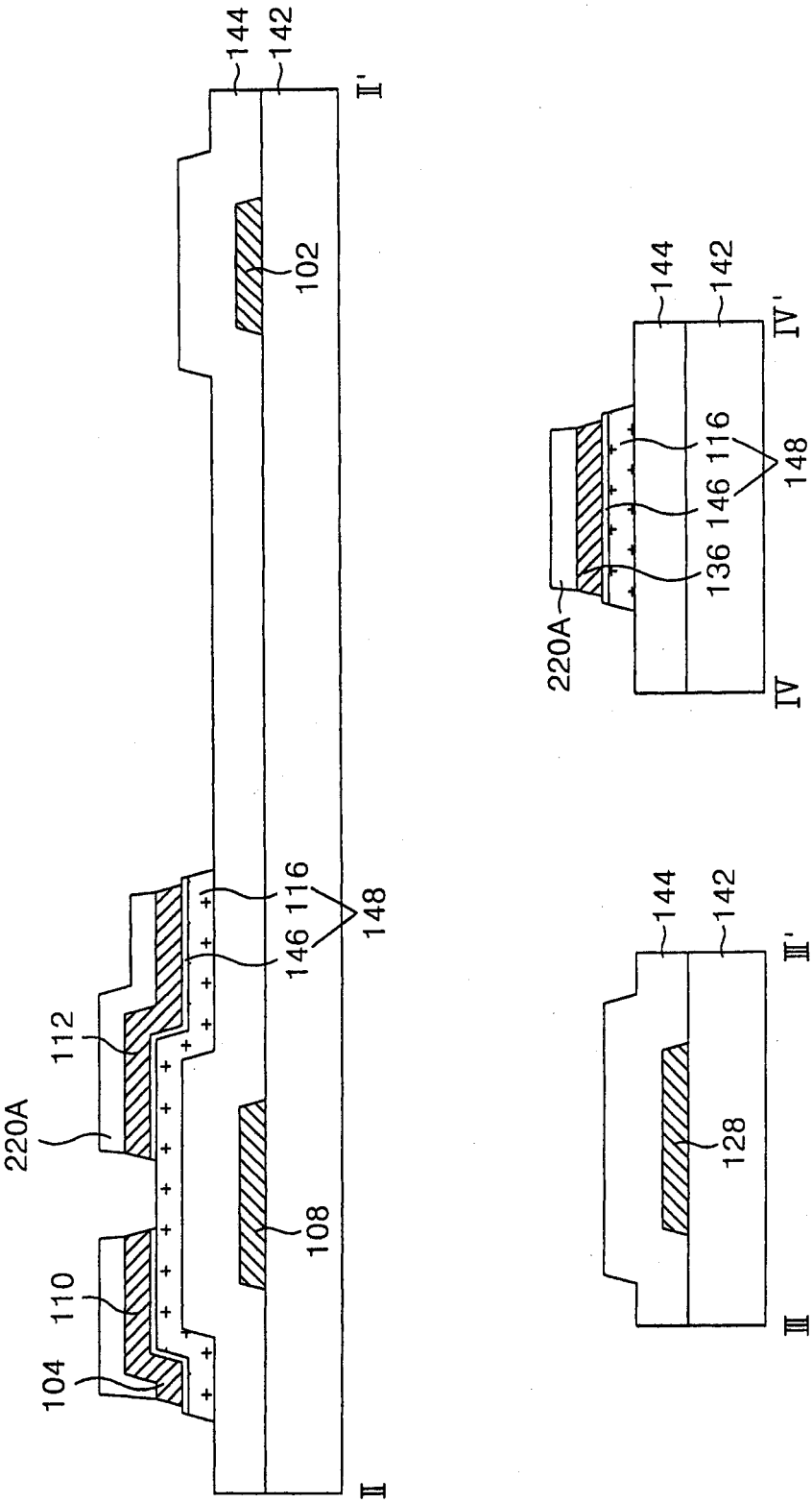


图 6D

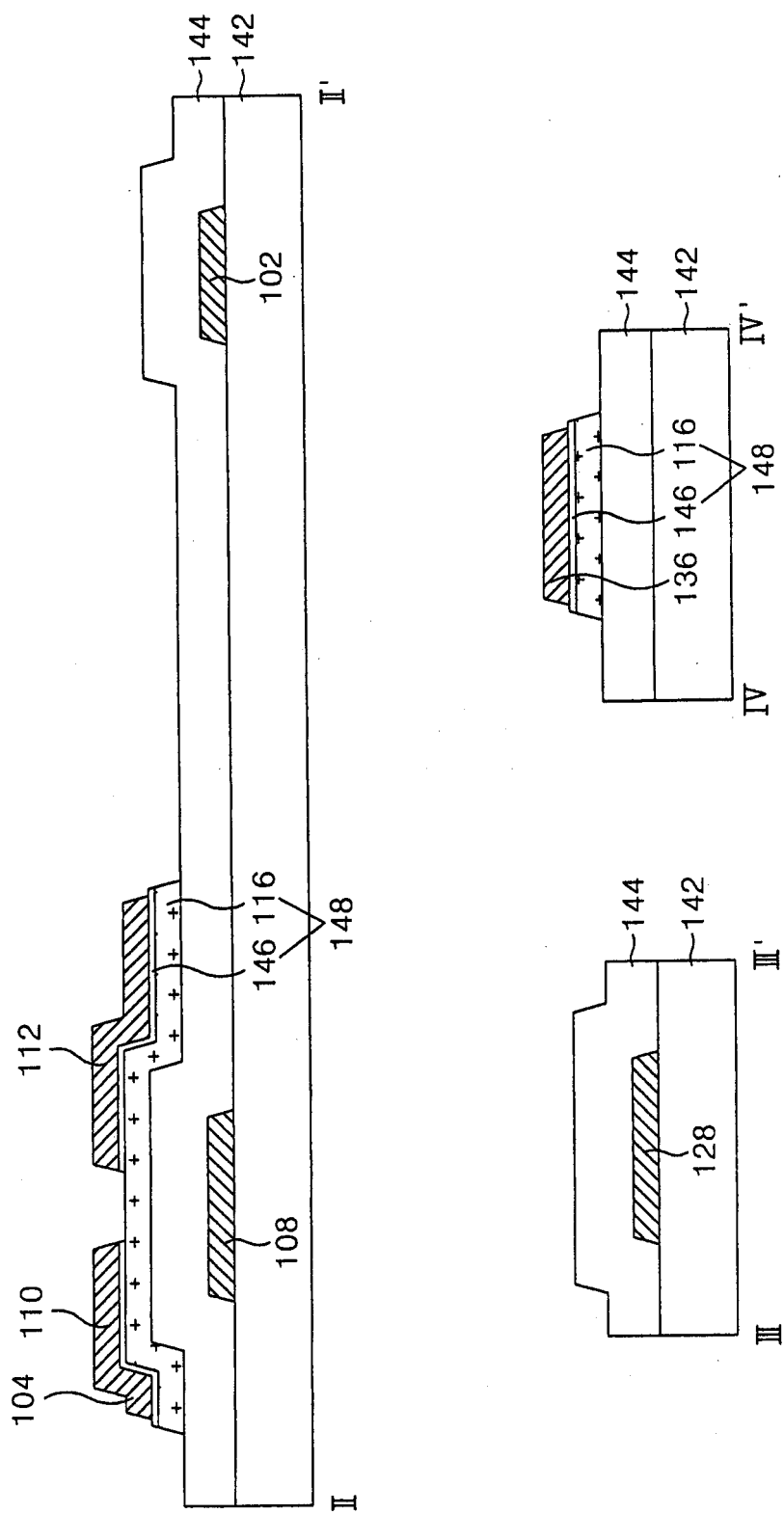


图 6E



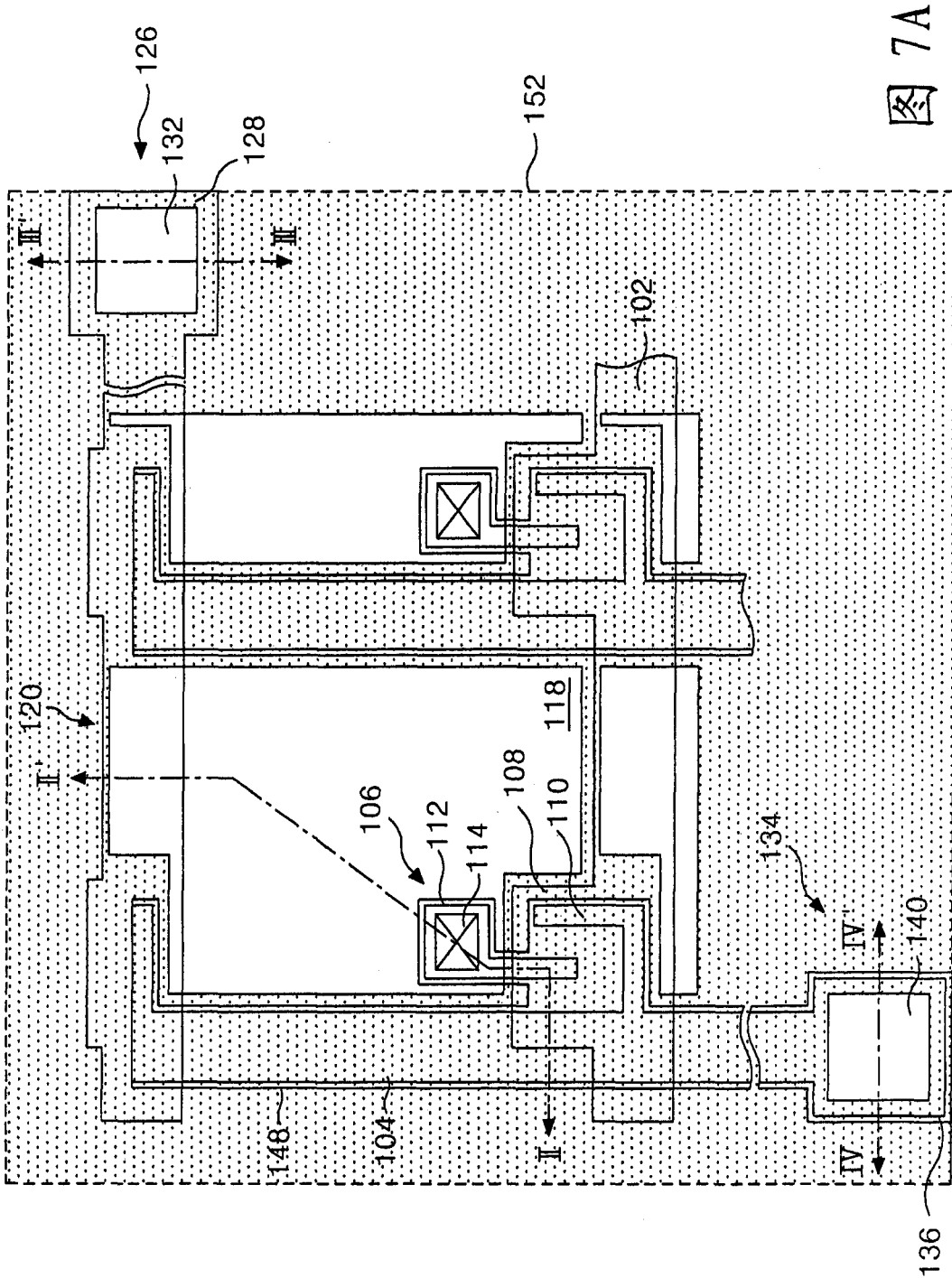


图 7A

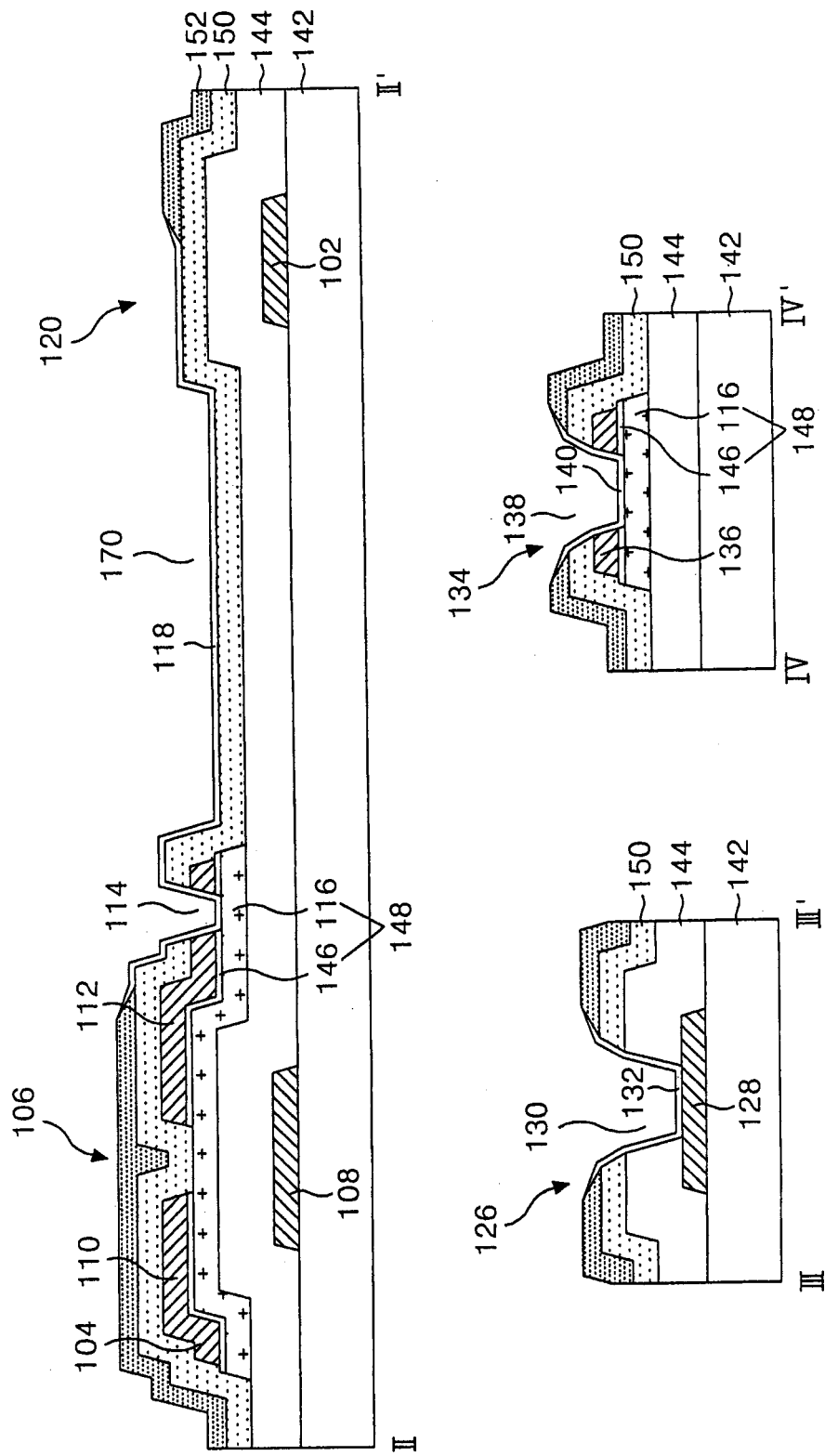


图 7B

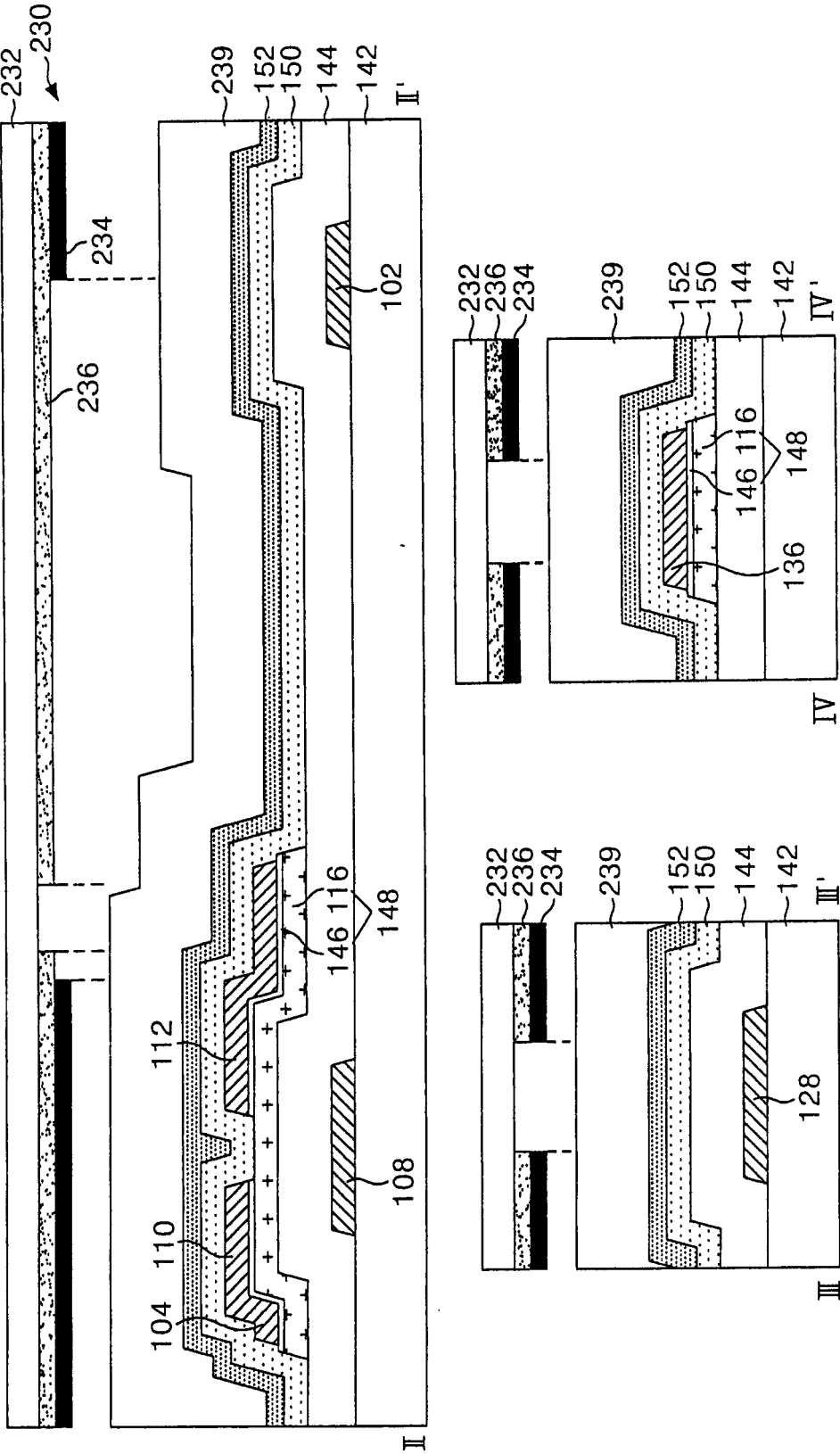


图 8A

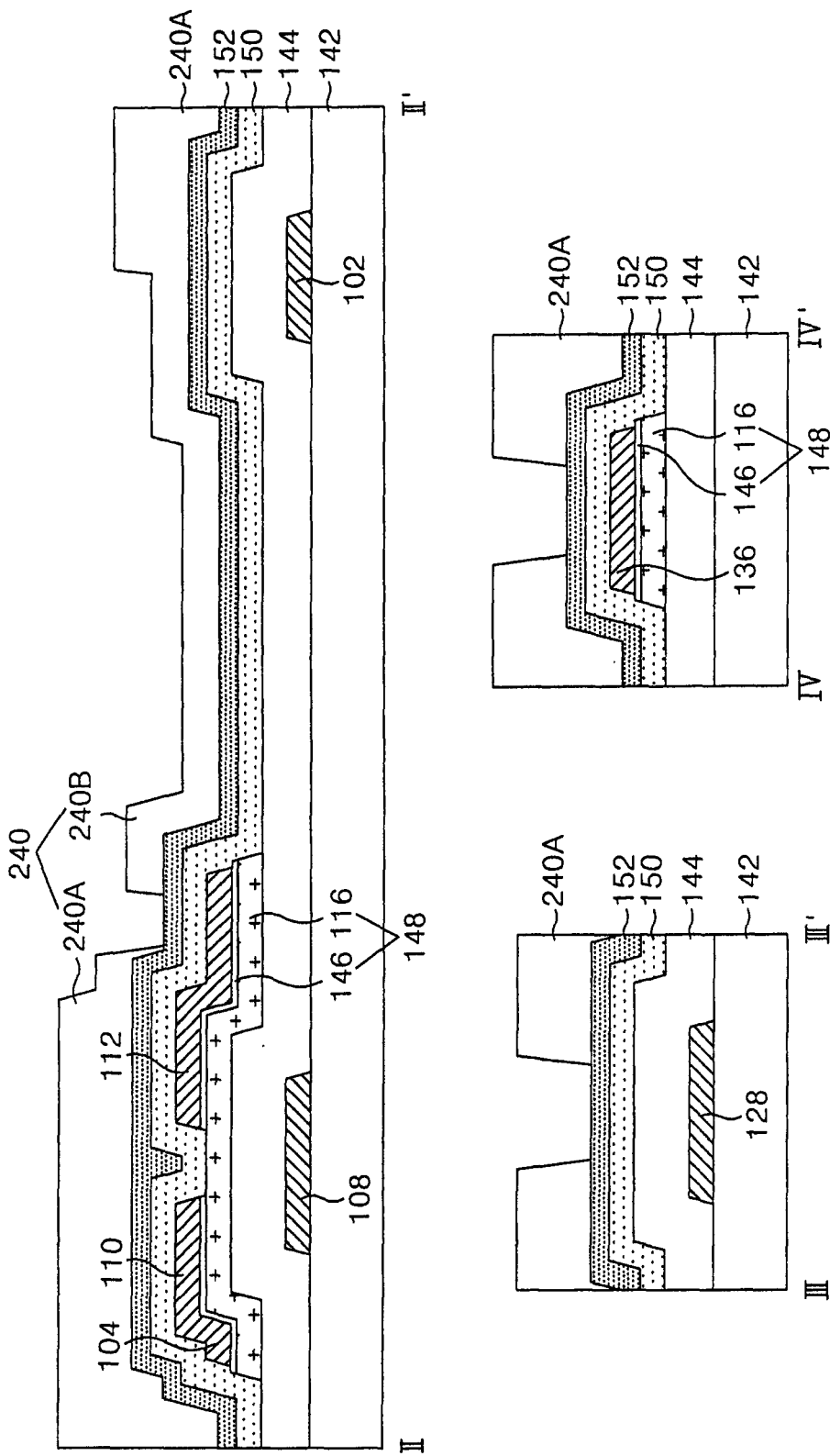


图 8B

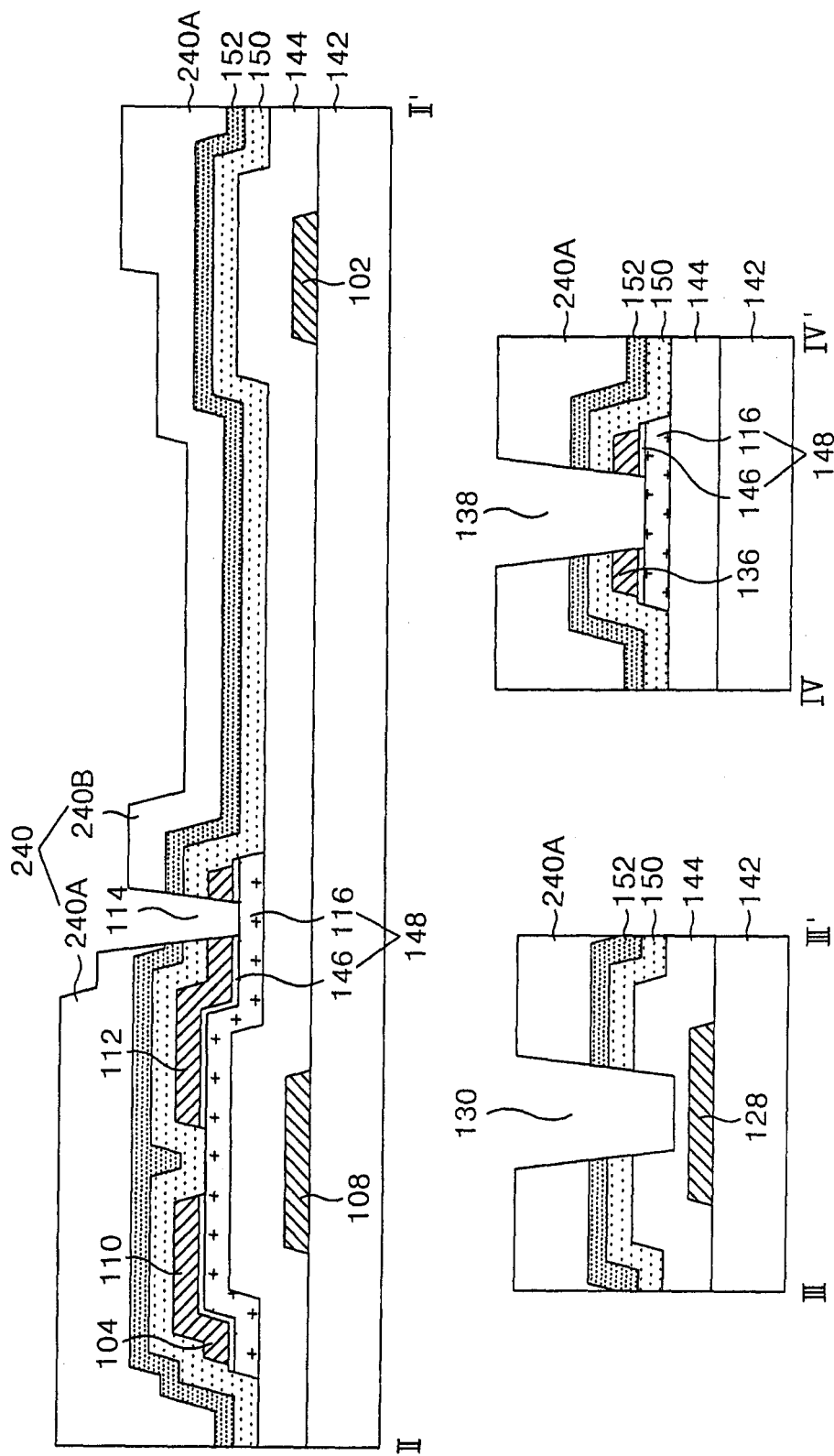


图 8C

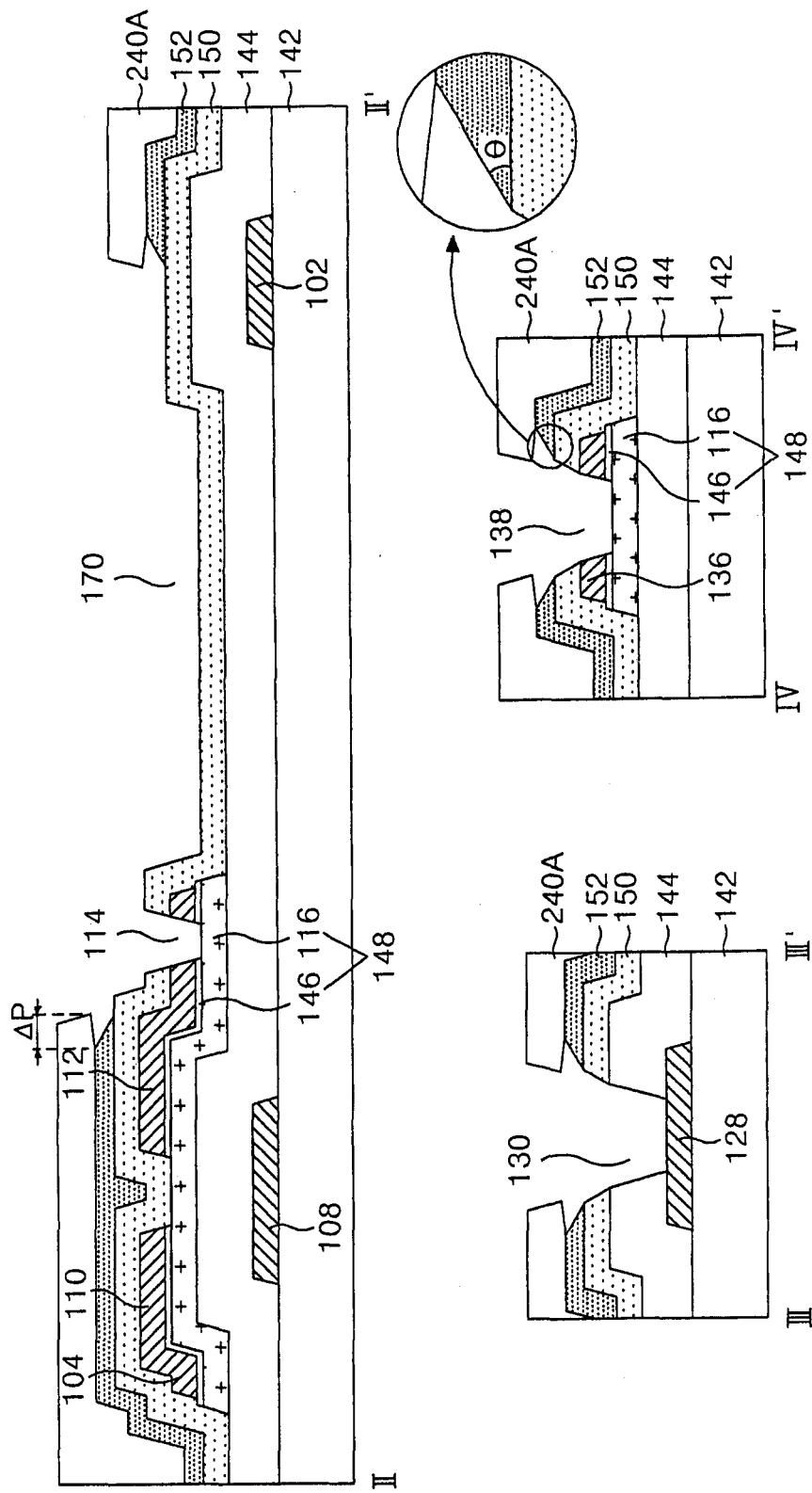


图 8D

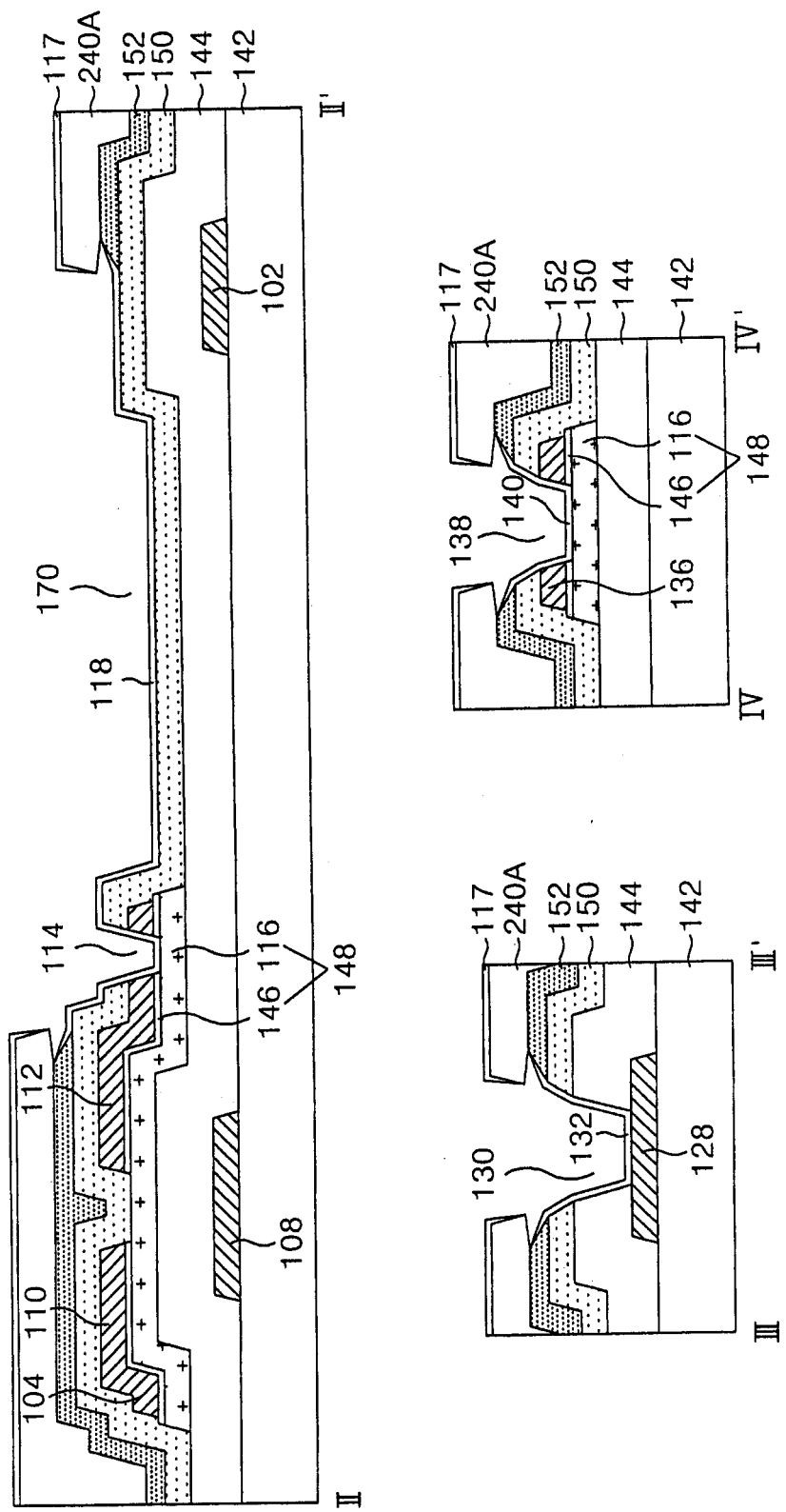


图 8E

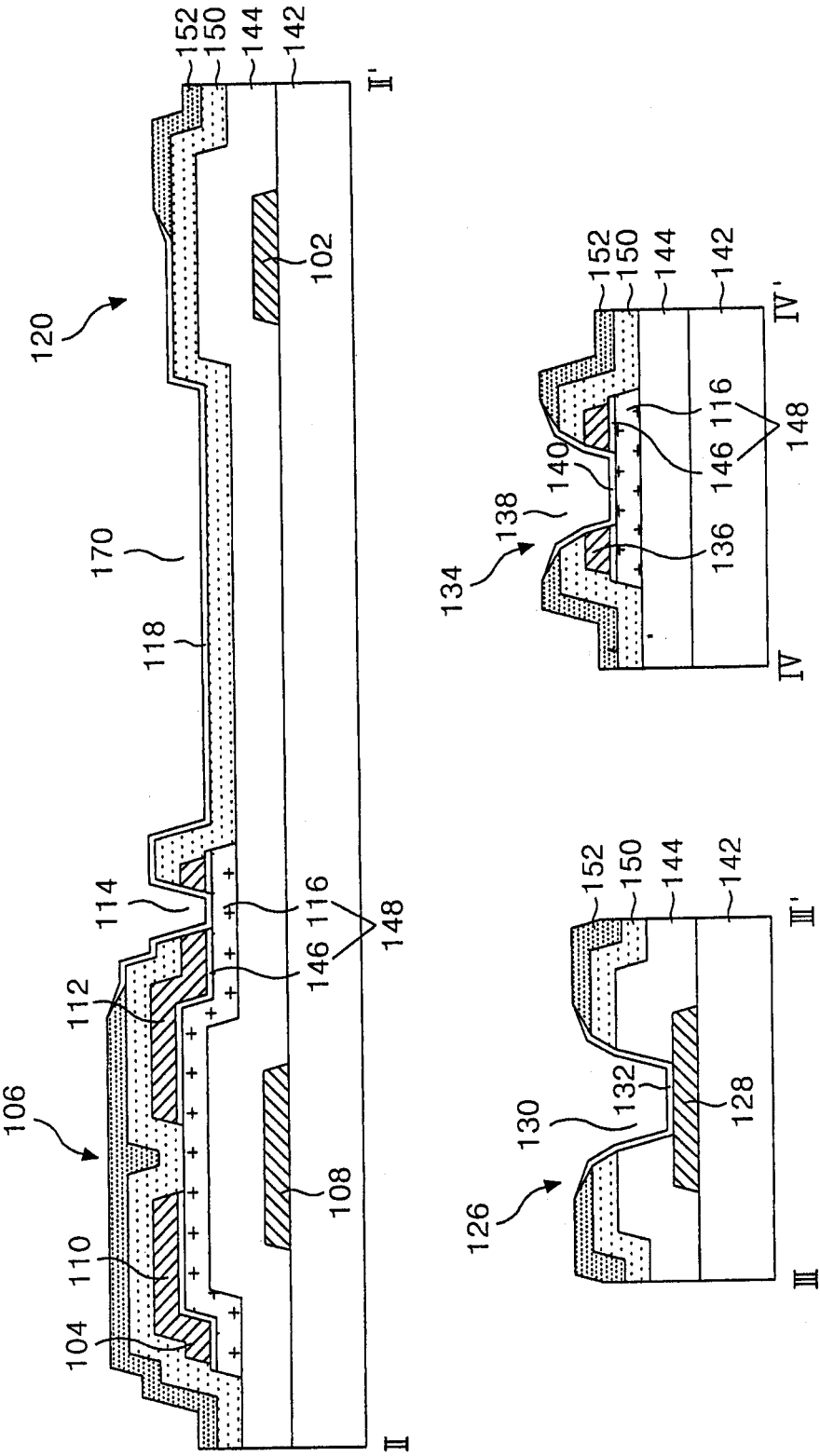
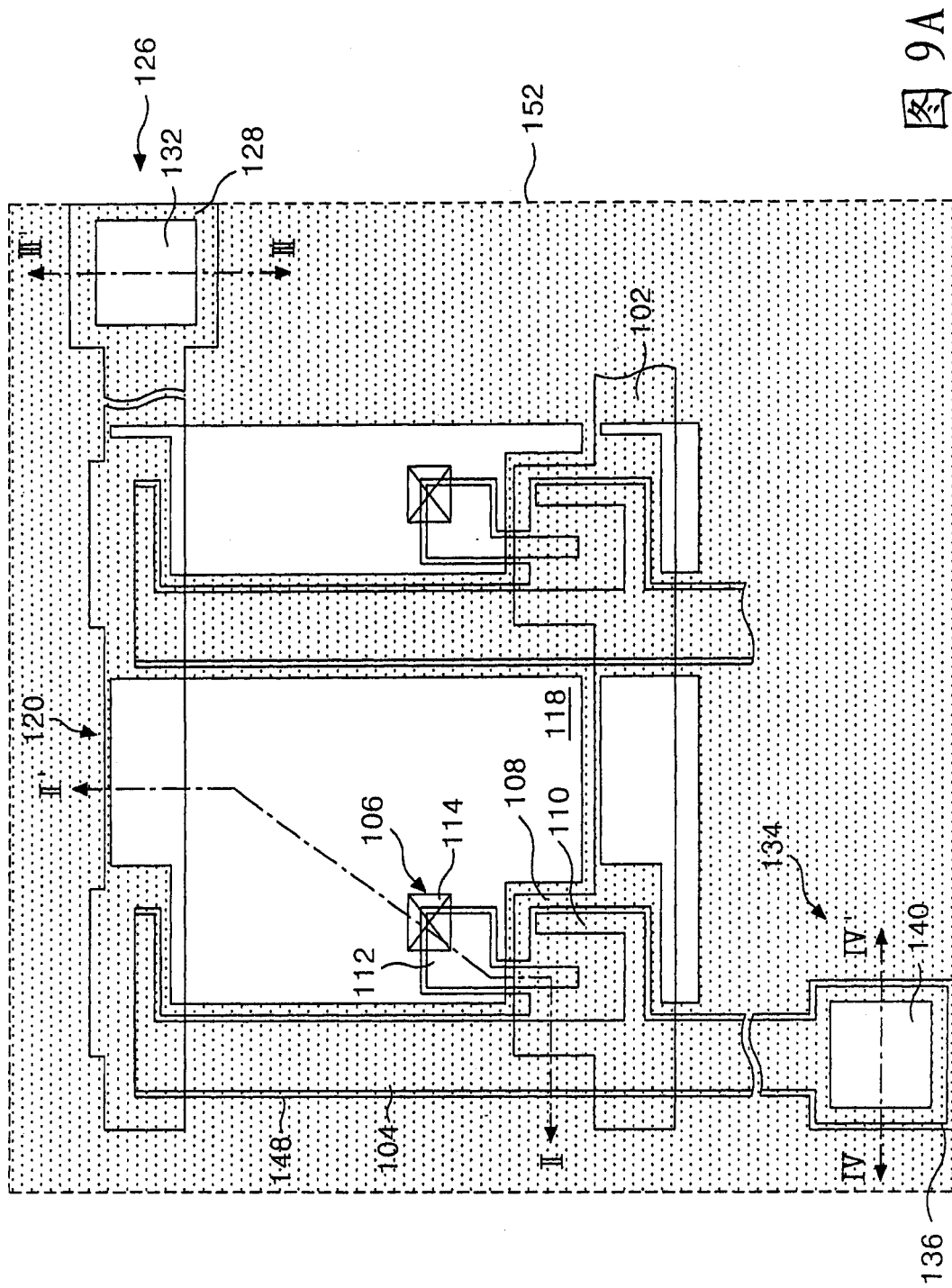


图 8F





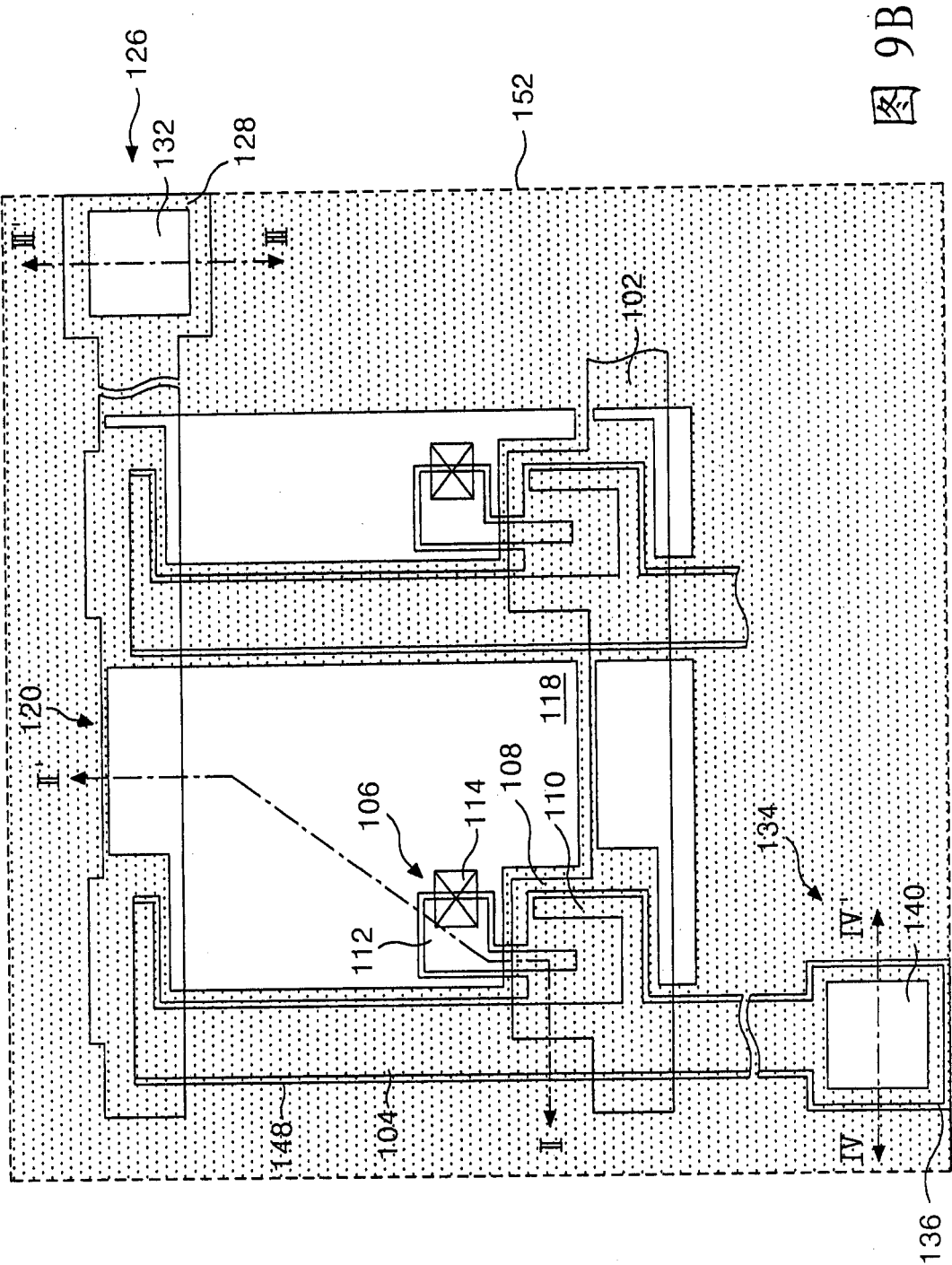


图 9B

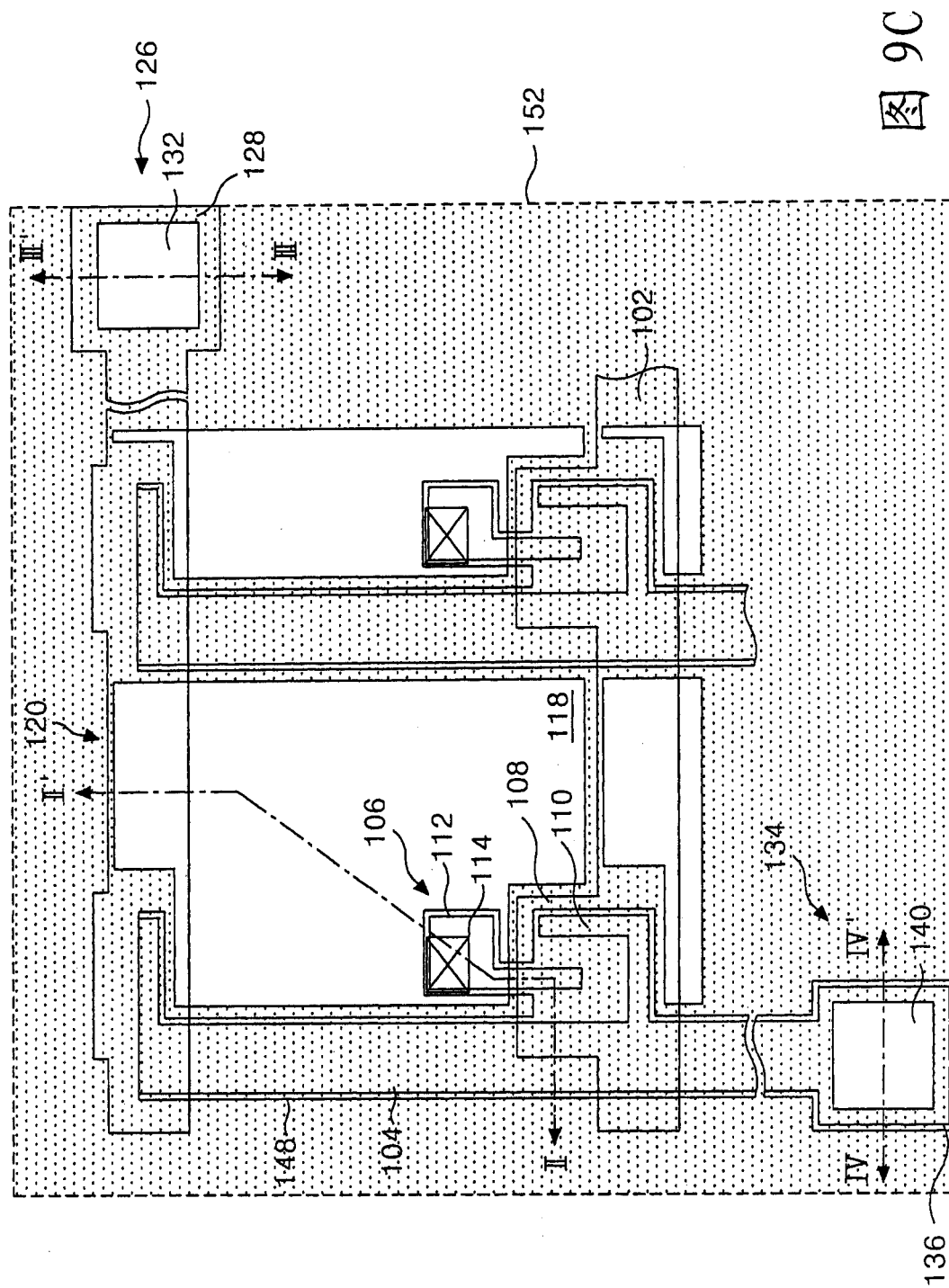


图 9C

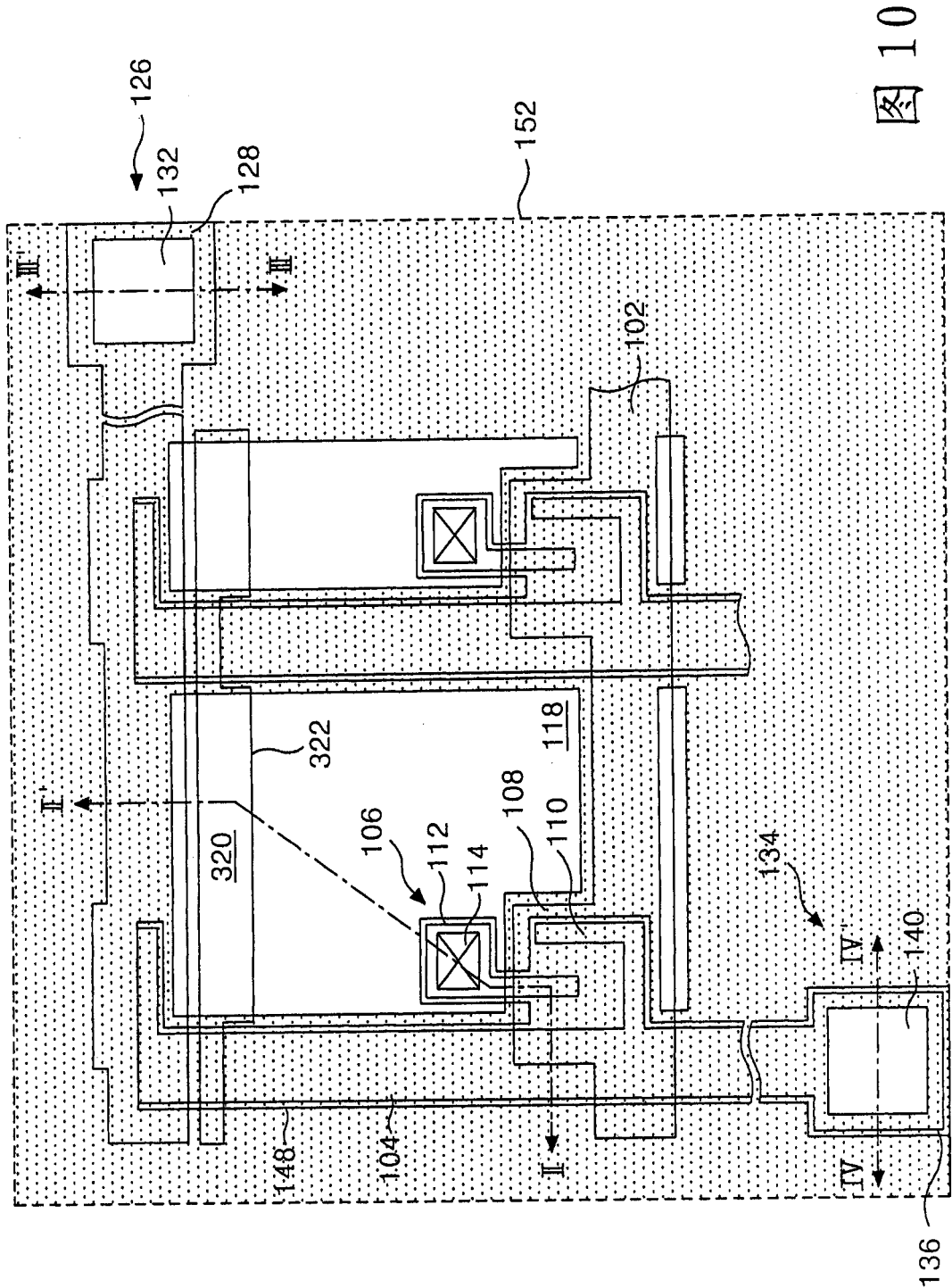


图 10



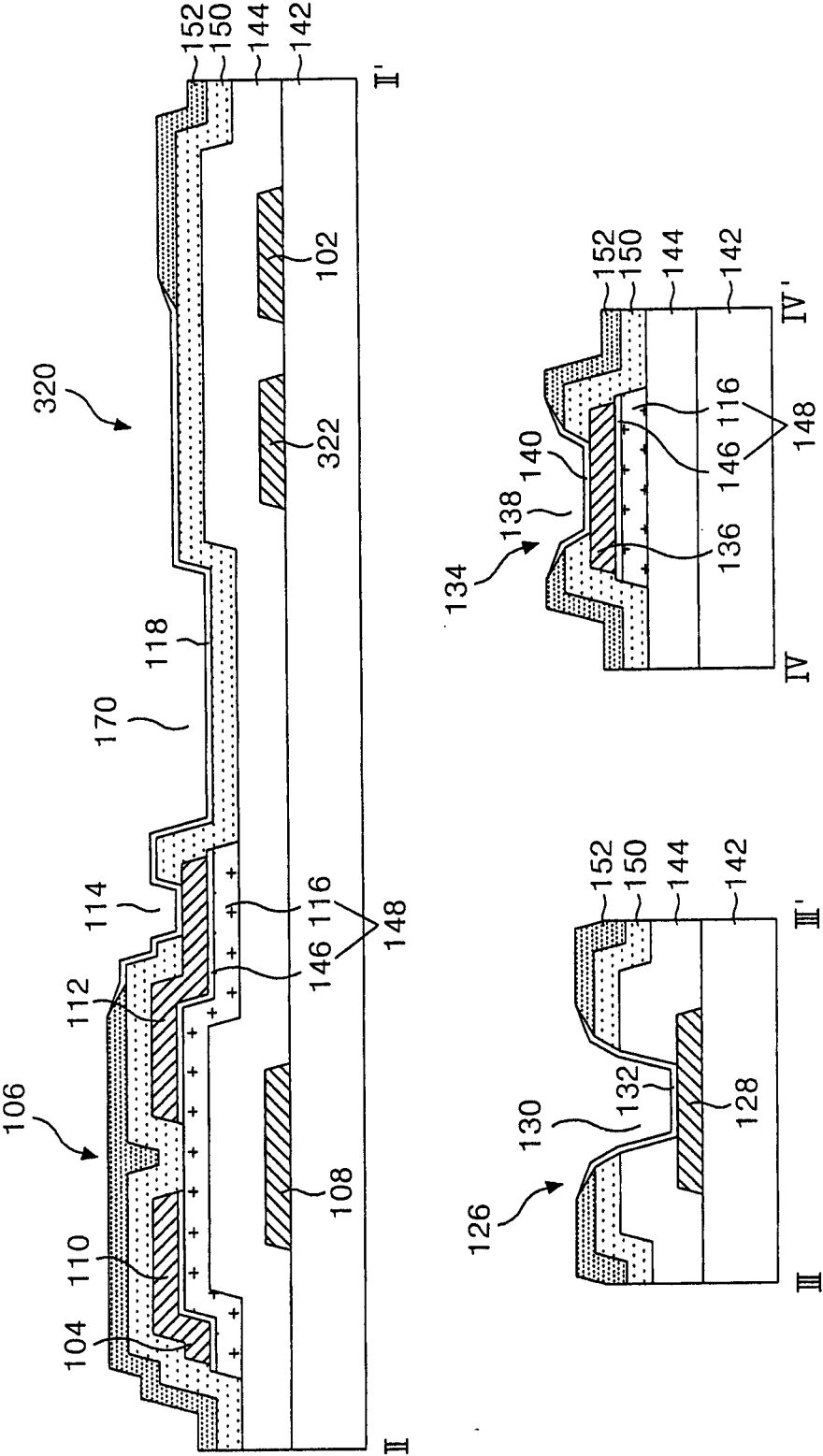


图 11B

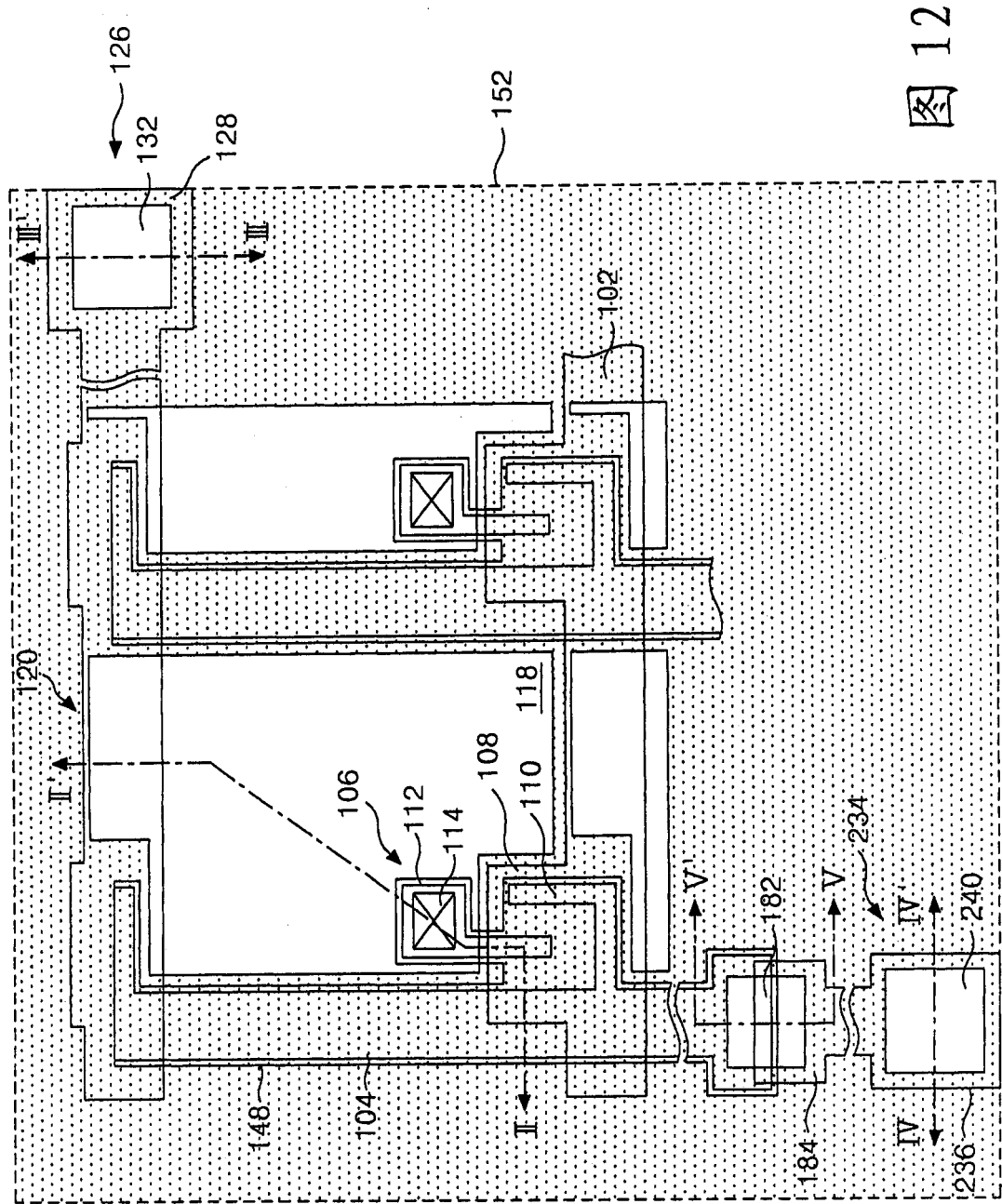
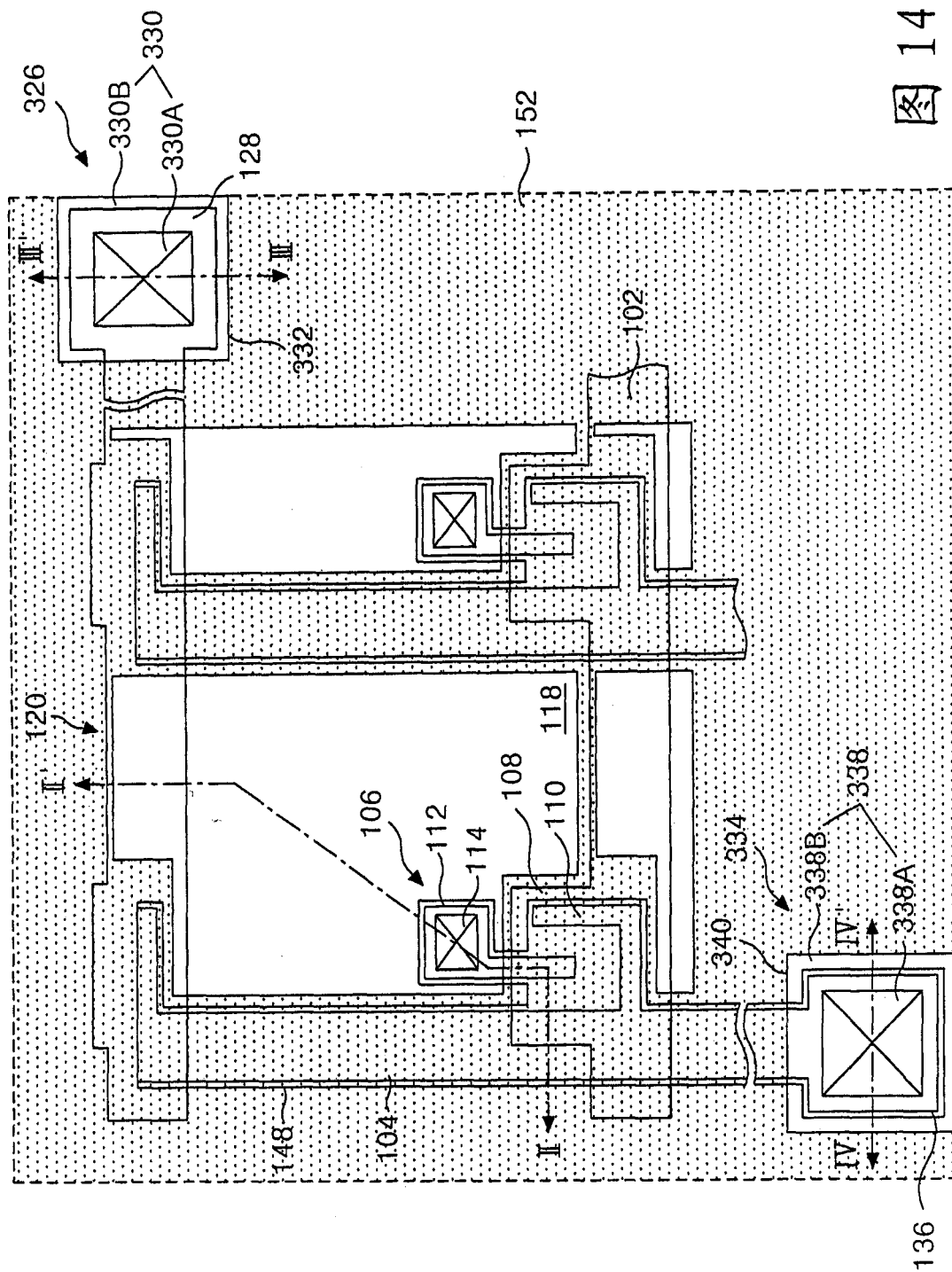


图 12









14  
圖

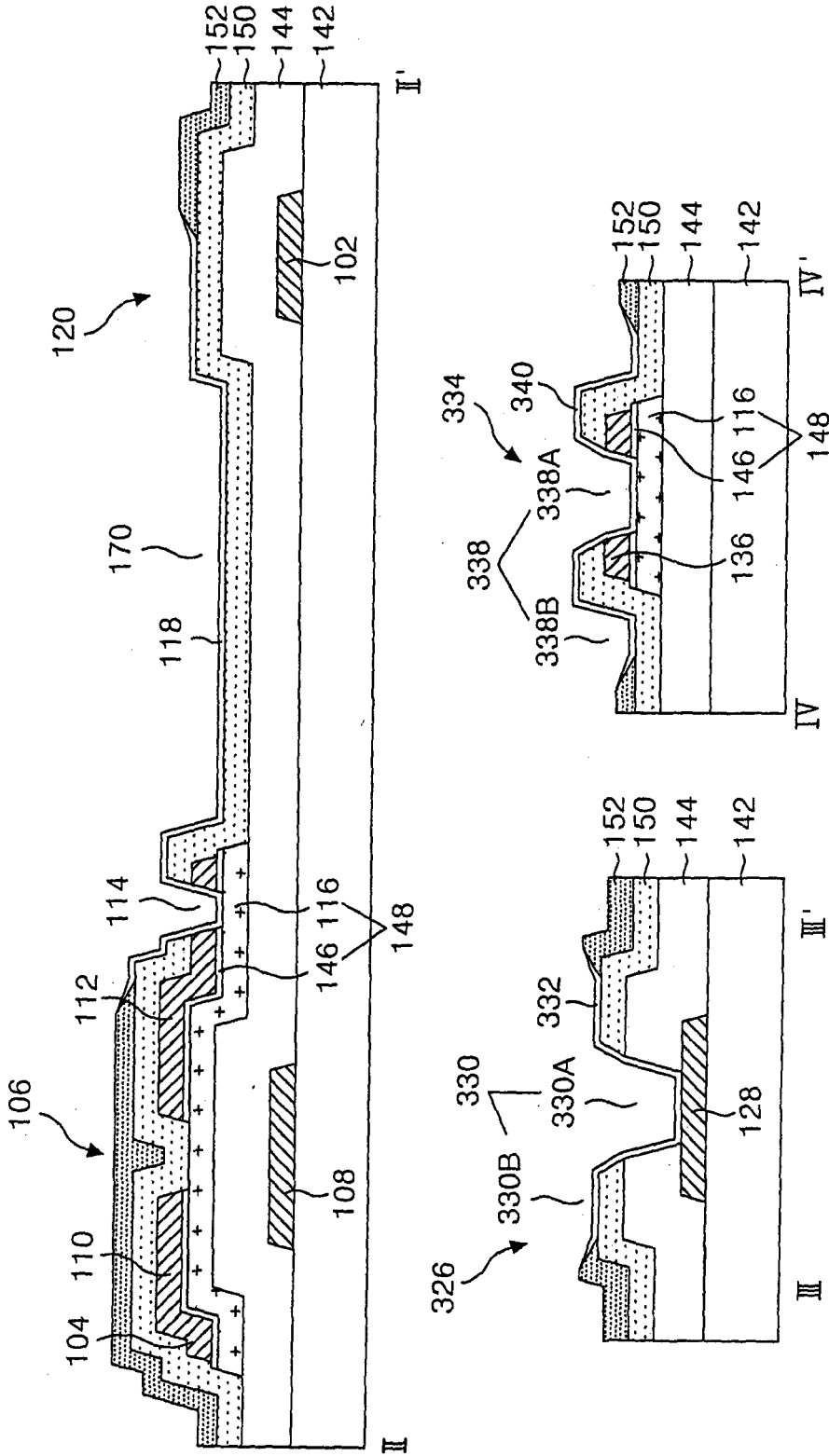


图 15A

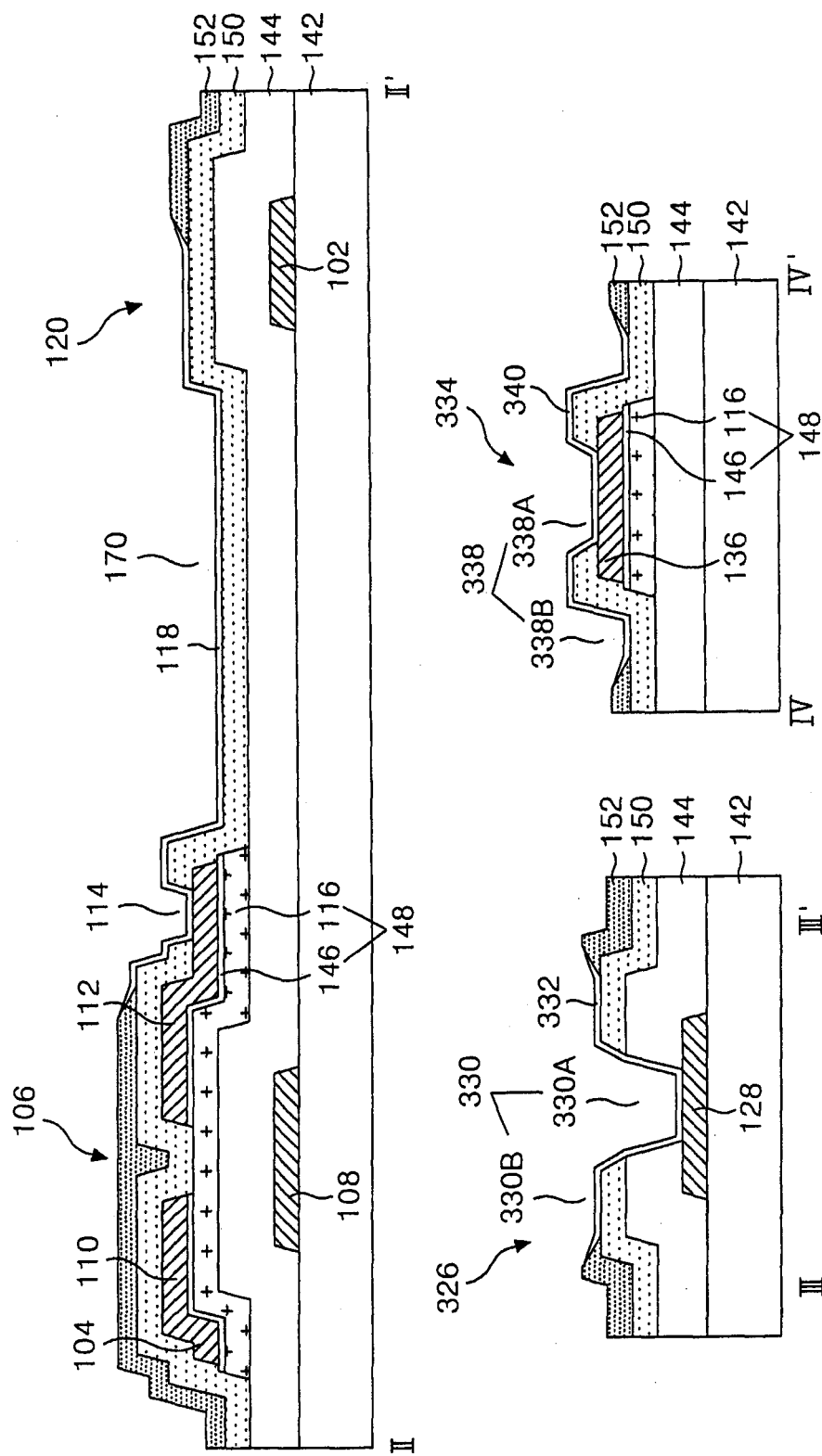


图 15B

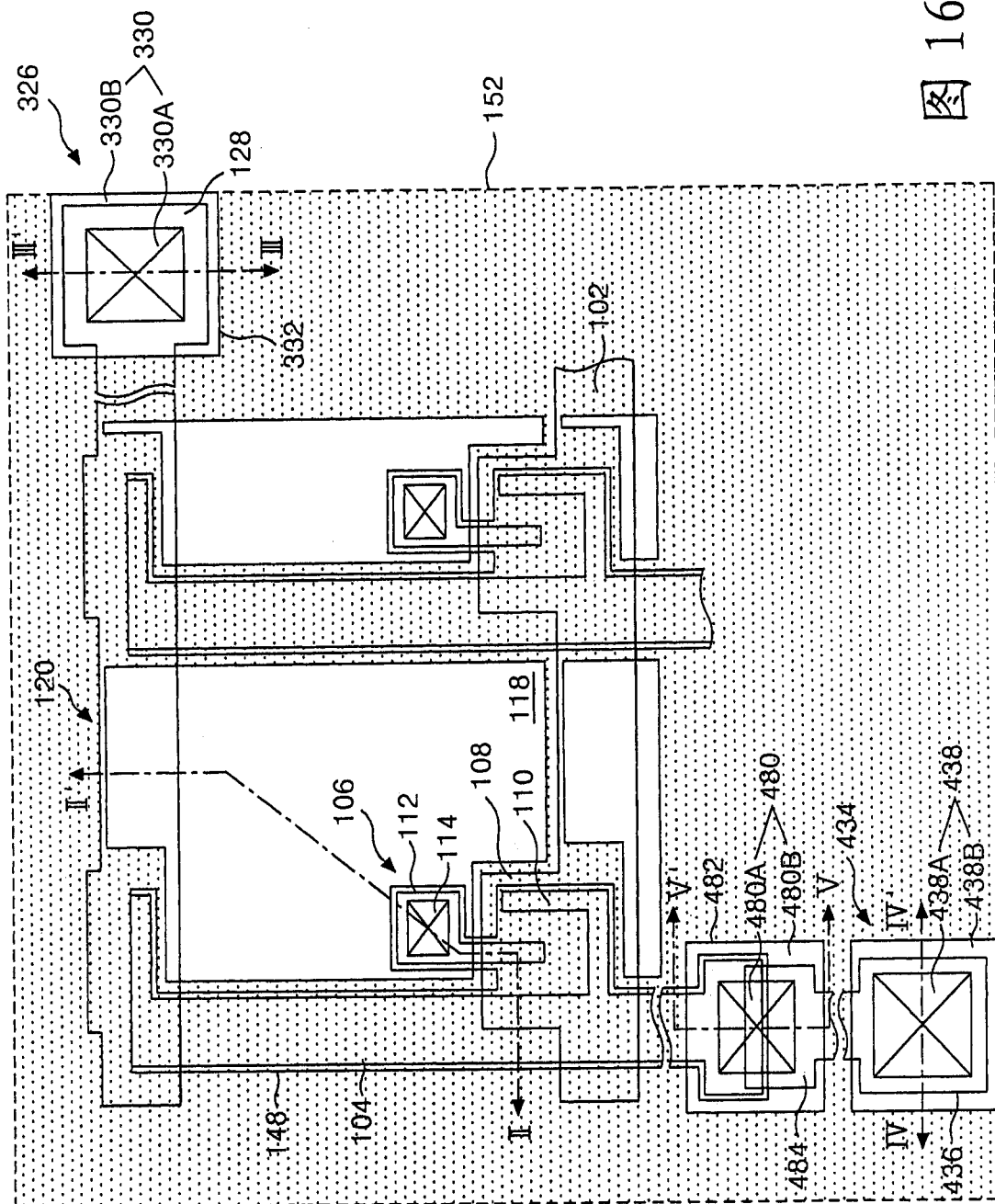


图 16

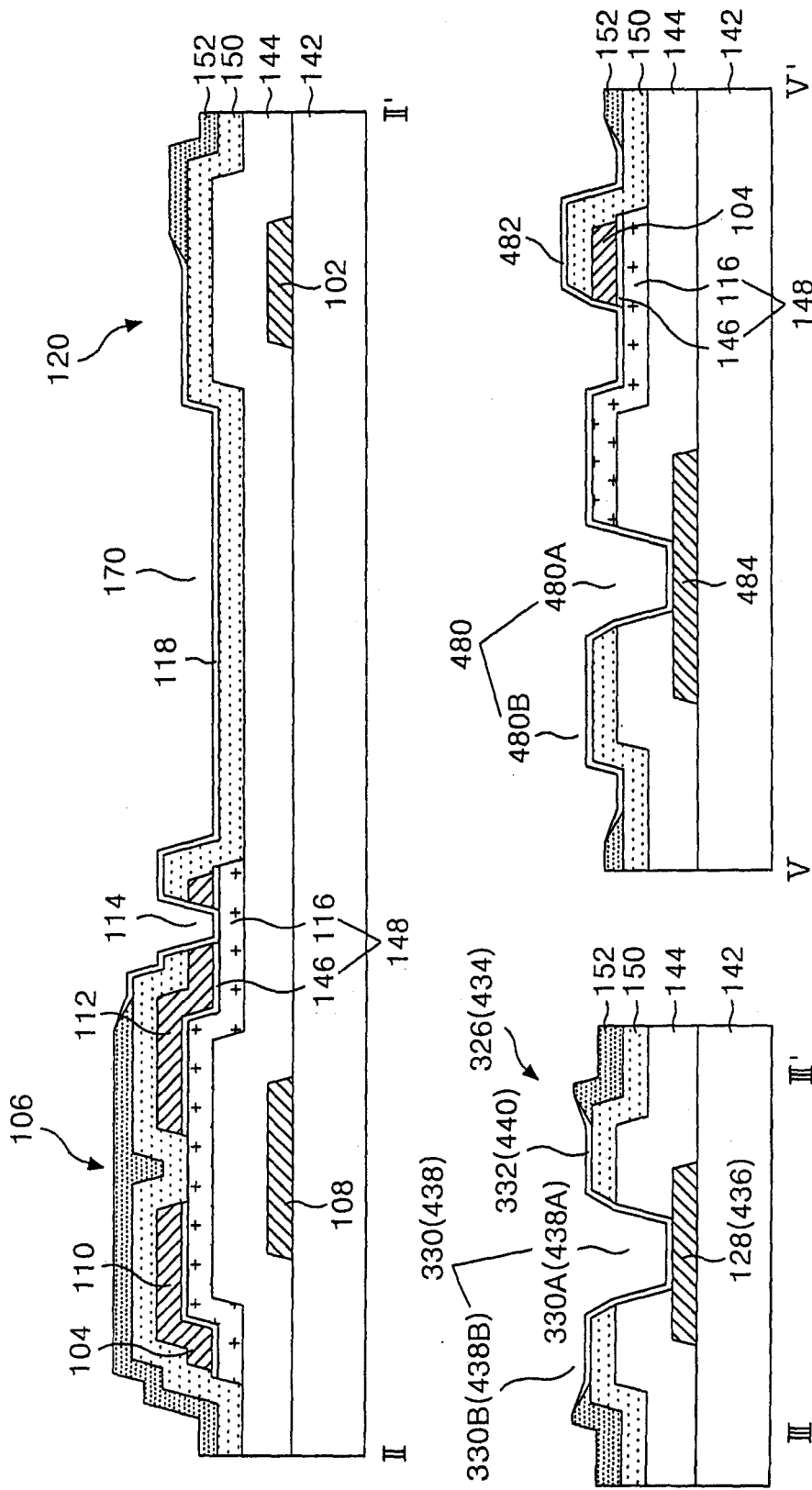


图 17A



专利名称(译)	液晶显示器件及其制造方法		
公开(公告)号	<a href="#">CN1797163A</a>	公开(公告)日	2006-07-05
申请号	CN200510124698.9	申请日	2005-11-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	李志璐 郭喜荣 李昌斌		
发明人	李志璐 郭喜荣 李昌斌		
IPC分类号	G02F1/1368 H01L21/027		
CPC分类号	H01L27/1214 G02F1/13458 H01L27/1288 G02F1/136227 H01L27/12 H01L27/1248		
代理人(译)	李辉		
优先权	1020040118566 2004-12-31 KR		
其他公开文献	CN100435015C		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

液晶显示器件及其制造方法。依据本发明的液晶显示器件包括：基板上的选通线；数据线，其间具有栅绝缘薄膜地与所述选通线交叉用以限定像素区；薄膜晶体管，与所述选通线和数据线相连；半导体图案，沿所述数据线交叠；双层钝化膜，覆盖所述数据线 and 所述薄膜晶体管，其中所述钝化膜的各层具有不同的刻蚀率；以及像素电极，形成在穿透了所述双层钝化膜的上钝化膜的像素孔中，并与通过漏接触孔露出的薄膜晶体管的漏极相连接、所述像素电极形成成为以围绕所述像素孔的所述上钝化膜的侧表面为边界。

