

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G02F 1/136

G02F 1/133

H01L 29/786

H01L 21/027

G03F 7/20



[12] 发明专利申请公开说明书

[21] 申请号 200510074818.9

[43] 公开日 2005 年 12 月 14 日

[11] 公开号 CN 1707339A

[22] 申请日 2005. 6. 3

[21] 申请号 200510074818.9

[30] 优先权

[32] 2004. 6. 5 [33] KR [31] 10 - 2004 - 0041142

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 安炳喆

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

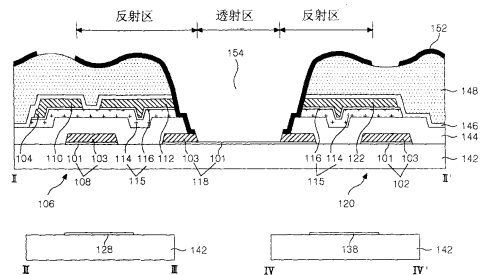
代理人 徐金国 祁建国

权利要求书 9 页 说明书 19 页 附图 49 页

[54] 发明名称 一种液晶显示器件及其制造方法

[57] 摘要

本发明提供一种液晶显示器件，包括：第一和第二基板；双层栅线，所述双层包括设在第一基板上的第一透明导电层和第二非透明导电层；位于栅线上的第一绝缘层；与栅线交叉构成像素区的数据线，所述像素区具有透射区和反射区；与栅线和数据线相连接的薄膜晶体管；像素电极，包括设在像素区内的第一导电层和沿着第一导电层的边界设置的第二导电层；与栅线重叠构成存储电容的上存储电极，所述上存储电极与栅线之间设有第一绝缘膜；透射孔，通过贯穿薄膜晶体管上的第一绝缘膜和第二绝缘膜而暴露上存储电极一侧和薄膜晶体管的漏极一侧；反射电极，通过透射孔的边缘区把像素电极的第二导电层与漏极和上存储电极相连；和设在第一和第二基板之间的液晶层。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种液晶显示器件，其特征在于，包括：
第一和第二基板；
- 5 双层栅线，所述双层包括设在第一基板上的第一透明导电层和第二非透明导电层；位于栅线上的第一绝缘层；
与栅线交叉构成像素区的数据线，所述像素区具有透射区和反射区；
与栅线和数据线相连接的薄膜晶体管；
像素电极，其包括设在像素区内的第一导电层和沿着第一导电层的边界设置
- 10 的第二导电层；
与栅线重叠构成存储电容的上存储电极，所述上存储电极与栅线之间设有第一绝缘膜；
透射孔，其通过贯穿薄膜晶体管上的第一绝缘膜和第二绝缘膜而暴露上存储电极一侧和薄膜晶体管的漏极一侧；
- 15 反射电极，其通过透射孔的边缘区把像素电极的第二导电层与漏极和上存储电极相连；和
设在第一和第二基板之间的液晶层。
2. 根据权利要求1所述的器件，其特征在于，进一步包括：
从栅线的第一导电层延出的栅焊盘；和
- 20 由栅焊盘的第一导电层构成的数据焊盘。
3. 根据权利要求2所述的器件，其特征在于，焊盘区中去除了第一和第二绝缘膜。
4. 根据权利要求2所述的器件，其特征在于，进一步包括：
数据链路，从数据焊盘延出并与数据线的端部重叠；
- 25 第一接触孔，其通过从第二绝缘膜经数据线穿过第一绝缘膜而暴露数据链路；和
接触电极，其通过第一接触孔与数据线侧向连接并与数据链路构成表面连接。
5. 根据权利要求4所述的器件，其特征在于，数据链路的第一部分由
- 30 第一和第二导电层构成，而数据链路的第二部分由作为数据焊盘的第一导电层

构成。

6. 根据权利要求5所述的器件,其特征在于,第一部分与第二绝缘膜重叠。

7. 根据权利要求5所述的器件,其特征在于,第二部分与第二绝缘膜不重叠。

8. 根据权利要求4所述的器件,其特征在于,接触电极由与反射电极相同的金属形成。

9. 根据权利要求1所述的器件,其特征在于,第二绝缘膜由有机材料形成。

10. 根据权利要求1所述的器件,其特征在于,进一步包括:形成在薄膜晶体管和第二绝缘膜之间的第三绝缘膜。

11. 根据权利要求10所述的器件,其特征在于,第三绝缘膜是无机材料。

12. 根据权利要求10所述的器件,其特征在于,透射孔穿过第三绝缘膜。

13. 根据权利要求1所述的器件,其特征在于,进一步包括:与数据线和栅线之一相连的静电放电装置。

14. 根据权利要求13所述的器件,其特征在于,静电放电装置包括:第二薄膜晶体管,其与数据线和栅线之一相连;

第三薄膜晶体管,其以二极管的形式连接在第二薄膜晶体管的栅极和源极之间;

20 第四薄膜晶体管,其以二极管的形式连接在第二薄膜晶体管的栅极和漏极之间;

第二接触电极,其通过第二接触孔将第三薄膜晶体管的源极和栅极相连;

第三接触电极,其通过第三接触孔将第三或第四薄膜晶体管的漏极以及第二薄膜晶体管的栅极相连;和

25 第四接触电极,其通过第四接触孔将第四薄膜晶体管的源极和栅极相连。

15. 根据权利要求14所述的器件,其特征在于,第二、第三和第四接触电极用与反射电极相同的金属层制成。

16. 根据权利要求14所述的器件,其特征在于,第二和第三接触孔穿过第二绝缘膜经源极或漏极直到栅极绝缘膜从而暴露相应的栅极。

30 17. 根据权利要求14所述的器件,其特征在于,第一到第四接触电极形

成在密封剂区域内。

18. 根据权利要求1所述的器件，其特征在于，反射电极具有凸起的表面。

5 19. 根据权利要求1所述的器件，其特征在于，第二绝缘膜具有凸起的表面。

20. 根据权利要求1所述的器件，其特征在于，进一步包括设在像素电极第二导电层、薄膜晶体管的栅极以及栅线上的第三导电层。

21. 一种液晶显示器件，其特征在于，包括：

第一和第二基板；

10 双层结构的栅线，双层结构包括第一透明导电层和第二不透明导电层；
设在栅线上的第一绝缘膜；

与栅线交叉构成像素区的数据线，所述像素区具有透射区和反射区；

与栅线和数据线相连接的薄膜晶体管；

15 像素电极，像素电极包括第一导电层和沿着第一导电层的边界设置的第二导电层；

双层存储线和与存储线成一体的下存储电极；

上存储电极，其与薄膜晶体管的漏极成一体并与下存储电极重叠，上存储电极和下存储电极之间设有第一绝缘膜从而形成存储电容；

20 透射孔，其通过从薄膜晶体管上的第二绝缘膜穿过第一绝缘膜而暴露上存储电极的侧表面；

反射电极，其通过透射孔的边缘区域将像素电极的第二导电层与漏极和上存储电极相连接；和

设在第一和第二基板之间的液晶层。

22. 根据权利要求21所述的器件，其特征在于，存储线与数据线交叉。

25 23. 根据权利要求21所述的器件，其特征在于，进一步包括：

栅焊盘，其从栅线的第一导电层延出；和

数据焊盘，其由栅焊盘的第一导电层形成。

24. 根据权利要求23所述的器件，其特征在于，焊盘区中去除了第一和第二绝缘膜。

30 25. 根据权利要求23所述的器件，其特征在于，进一步包括：

数据链路，其从数据焊盘延出并与数据线的端部重叠；

第一接触孔，其从第二绝缘膜经由数据线穿过第一绝缘膜而暴露数据链路；和

接触电极，其通过第一接触孔与数据线侧向连接并与数据链路构成表面连接。

26. 根据权利要求 25 所述的器件，其特征在于，数据链路的第一部分由第一和第二导电层构成，而数据链路的第二部分由作为数据焊盘的第一导电层构成。

27. 根据权利要求 26 所述的器件，其特征在于，第一部与第二绝缘膜重叠。

28. 根据权利要求 26 所述的器件，其特征在于，第二部分不与第二绝缘膜重叠。

29. 根据权利要求 23 所述的器件，其特征在于，接触电极由与反射电极相同的金属形成。

30. 根据权利要求 21 所述的器件，其特征在于，进一步包括：形成在薄膜晶体管和第二绝缘膜之间的第三绝缘膜。

31. 根据权利要求 30 所述的器件，其特征在于，第三绝缘膜是无机材料。

32. 根据权利要求 30 所述的器件，其特征在于，透射孔穿过第三绝缘膜。

33. 根据权利要求 21 所述的器件，其特征在于，反射电极具有凸起的表面。

34. 根据权利要求 33 所述的器件，其特征在于，第二绝缘膜具有凸起的表面。

35. 根据权利要求 21 所述的器件，其特征在于，进一步包括：第三导电层，其设在像素电极、薄膜晶体管的的栅极和栅线上。

36. 一种制造液晶显示器件的方法，其特征在于，包括：提供第一和第二基板；

用第一掩模在第一基板上形成双层结构的栅极图形，所述双层结构包括第一透明导电层和第二不透明导电层，所述栅极图形包括像素电极、栅极和栅线；在栅极图形上形成第一绝缘膜；

用第二掩模在第一绝缘膜上形成半导体图形和源极/漏极图形，所述源极/

漏极图形包括上存储电极、漏极、源极和数据线，栅线和数据线构成像素区；
形成覆盖源极/漏极图形的第二绝缘膜；

用第三掩模形成从第二绝缘膜贯穿到第一绝缘膜的透射孔；

形成通过透射孔把像素电极的第二导电层与漏极和存储电极相连接的反射电极，和用第四掩模除去像素电极上的一部分第二导电层；和
5 在第一及第二基板之间形成液晶层。

37. 根据权利要求 36 所述的方法，其特征在于，形成第二绝缘膜包括：
在源极/漏极图形上形成第三绝缘膜。

38. 根据权利要求 36 所述的方法，其特征在于，进一步包括：
10 在栅极图形的第二导电层上形成第三导电层；和
在形成反射电极时，连同第二导电层一起除去像素电极的第三导电层。

39. 根据权利要求 38 所述的方法，其特征在于，像素电极的第三导电层起蚀刻块的作用。

40. 根据权利要求 38 所述的方法，其特征在于，在形成透射孔时，像素
15 电极的第三导电层防止第二导电层受到腐蚀。

41. 根据权利要求 36 所述的方法，其特征在于，形成透射孔包括：
用第三掩模蚀刻第二绝缘膜形成透射孔；和
用第二绝缘膜作为掩模蚀刻第一绝缘膜。

42. 根据权利要求 36 所述的方法，其特征在于，进一步包括：
20 用第一掩模形成与栅线相连的双层栅焊盘和与数据线相连的数据焊盘；
用第三掩模除去焊盘区的第一绝缘膜和第二绝缘膜；和
用第四掩模除去第一部分焊盘区的第二导电层。

43. 根据权利要求 42 所述的方法，其特征在于，第一部分焊盘区与第一
和第二绝缘膜不重叠。

44. 根据权利要求 42 所述的方法，其特征在于，进一步包括：
25 用第一掩模形成从数据焊盘延出并与数据线的端部重叠的数据链路；
用第三掩模形成第一接触孔，所述接触孔通过从第二绝缘膜经由数据线贯穿第一绝缘膜而暴露数据链路；和

用第四掩模形成第一接触电极，该电极通过第一接触孔将数据线 with 数据链
30 路连接。

45. 根据权利要求 36 所述的方法, 其特征在于, 进一步包括:

形成静电放电装置, 所述静电放电装置包括与数据线和栅线之一相连的第二薄膜晶体管, 以二极管形式连接在第二薄膜晶体管的栅极和源极之间的第三薄膜晶体管, 和以二极管形式连接在第二薄膜晶体管的栅极和漏极之间的第四薄膜晶体管。

46. 根据权利要求 45 所述的方法, 其特征在于, 形成静电放电装置包括:
用第一掩模形成第二、第三和第四薄膜晶体管的栅极;

用第二掩模在第一绝缘膜上形成第二、第三和第四晶体管的漏极、源极和半导体图形;

用第三掩模形成第二、第三和第四接触孔;

用第四掩模形成第二、第三和第四接触电极。

47. 根据权利要求 46 所述的方法, 其特征在于, 在第三薄膜晶体管的源极和栅极重叠部分上形成第二接触孔。

48. 根据权利要求 46 所述的方法, 其特征在于, 在第三或第四薄膜晶体管的漏极和第二薄膜晶体管的栅极的重叠部分上形成第三接触孔。

49. 根据权利要求 46 所述的方法, 其特征在于, 在第四薄膜晶体管的源极和栅极的重叠部分上形成第四接触孔。

50. 根据权利要求 46 所述的方法, 其特征在于, 第二接触电极通过第二接触孔与第三薄膜晶体管的栅极和源极相连。

51. 根据权利要求 46 所述的方法, 其特征在于, 第三接触电极通过第三接触孔与第三或第四薄膜晶体管的漏极和第二薄膜晶体管的栅极相连。

52. 根据权利要求 46 所述的方法, 其特征在于, 第四接触电极通过第四接触孔与第四薄膜晶体管的源极和栅极相连。

53. 根据权利要求 46 所述的方法, 其特征在于, 第一、第二、第三和第四接触电极形成在密封剂区域中。

54. 根据权利要求 36 所述的方法, 其特征在于, 反射电极具有凸起的表面。

55. 根据权利要求 54 所述的方法, 其特征在于, 第二绝缘膜具有凸起的表面。

56. 根据权利要求 36 所述的方法, 其特征在于, 第二绝缘膜是有机材料。

57. 根据权利要求 36 所述的方法, 其特征在于, 数据线与半导体图形重叠。

58. 根据权利要求 46 所述的方法, 其特征在于, 用与反射电极相同的金属层形成第一、第二、第三和第四接触电极。

5 59. 一种制造液晶显示器件的方法, 其特征在于, 包括:
提供第一和第二基板;

用第一掩模在第一基板上形成双层栅极图形, 所述双层包括第一透明导电层和第二不透明导电层, 所述栅极图形包括与存储线成一体的存储电极、像素电极、栅极和栅线;

10 在栅极图形上形成第一绝缘膜;

用第二掩模在第一绝缘膜上形成半导体图形和源极/漏极图形, 所述源极/漏极图形包括与漏极一体的上存储电极、源极、数据线, 数据线和栅线构成像素区;

在源极/漏极图形上形成第二绝缘膜;

15 用第三掩模形成从第二绝缘膜贯穿到第一绝缘膜的透射孔;

形成反射电极, 所述反射电极通过透射孔把像素电极的第二导电层与存储电极相连接, 和用第四掩模除去像素电极上第二导电层; 和

在第一和第二基板之间形成液晶层。

20 60. 根据权利要求 59 所述的方法, 其特征在于, 形成第二绝缘膜包括:
在源极/漏极图形上形成第三绝缘膜。

61. 根据权利要求 59 所述的方法, 其特征在于, 进一步包括:

在栅极图形的第二导电层上形成第三导电层; 和

在形成反射电极时, 连同第二导电层一起除去像素电极的第三导电层。

25 62. 根据权利要求 61 所述的方法, 其特征在于, 像素电极的第三导电层
起蚀刻块的作用。

63. 根据权利要求 61 所述的方法, 其特征在于, 在形成透射孔时, 像素电极的第三导电层防止第二导电层受到腐蚀。

64. 根据权利要求 59 所述的方法, 其特征在于, 形成透射孔包括:

用第三掩模蚀刻一部分第二绝缘膜形成透射孔; 和

30 用第二绝缘膜作为掩模蚀刻一部分第一绝缘膜。

65. 根据权利要求 59 所述的方法, 其特征在于, 进一步包括:
用第一掩模形成与栅线相连的双层栅焊盘和与数据线相连的数据焊盘;
用第三掩模除去焊盘区的第一绝缘膜和第二绝缘膜; 和
用第四掩模除去第一焊盘区的第二导电层。

5 66. 根据权利要求 65 所述的方法, 其特征在于, 第一部分焊盘区不与第一和第二绝缘膜重叠。

67. 根据权利要求 65 所述的方法, 其特征在于, 进一步包括:

用第一掩模形成从数据焊盘延出并与数据线的端部重叠的数据链路;

10 用第三掩模形成第一接触孔, 所述接触孔通过从第二绝缘膜经由数据线贯穿第一绝缘膜而暴露数据链路; 和

用第四掩模形成第一接触电极, 该电极通过第一接触孔将数据线与数据链路连接。

68. 根据权利要求 59 所述的方法, 其特征在于, 进一步包括:

15 形成静电放电装置, 所述静电放电装置包括与数据线和栅线之一相连的第二薄膜晶体管, 以二极管形式连接在第二薄膜晶体管的栅极和源极之间的第三薄膜晶体管, 和以二极管形式连接在第二薄膜晶体管的栅极和漏极之间的第四薄膜晶体管。

69. 根据权利要求 68 所述的方法, 其特征在于, 形成静电放电装置包括:
用第一掩模形成第二、第三和第四薄膜晶体管的栅极;

20 用第二掩模在第一绝缘膜上形成第二、第三和第四晶体管的漏极、源极和半导体图形;

用第三掩模形成第二、第三和第四接触孔;

用第四掩模形成第二、第三和第四接触电极。

25 70. 根据权利要求 69 所述的方法, 其特征在于, 在第三薄膜晶体管的源极和栅极重叠部分上形成第二接触孔。

71. 根据权利要求 69 所述的方法, 其特征在于, 在第三或第四薄膜晶体管的漏极和第二薄膜晶体管的栅极的重叠部分上形成第三接触孔。

72. 根据权利要求 69 所述的方法, 其特征在于, 在第四薄膜晶体管的源极和栅极的重叠部分上形成第四接触孔。

30 73. 根据权利要求 69 所述的方法, 其特征在于, 第二接触电极通过第二

接触孔与第三薄膜晶体管的栅极和源极相连。

74. 根据权利要求 69 所述的方法,其特征在于,第三接触电极通过第三接触孔与第三或第四薄膜晶体管的漏极和第二薄膜晶体管的栅极相连。

75. 根据权利要求 69 所述的方法,其特征在于,第四接触电极通过第四
5 接触孔与第四薄膜晶体管的源极和栅极相连。

76. 根据权利要求 69 所述的方法,其特征在于,第一、第二、第三和第四接触电极形成在密封剂区域中。

77. 根据权利要求 59 所述的方法,其特征在于,反射电极具有凸起的表面。

10 78. 根据权利要求 77 所述的方法,其特征在于,第二绝缘膜具有凸起的表面。

79. 根据权利要求 59 所述的方法,其特征在于,第二绝缘膜是有机材料。

80. 根据权利要求 59 所述的方法,其特征在于,数据线与半导体图形重叠。

15 81. 根据权利要求 69 所述的方法,其特征在于,用与反射电极相同的金属层形成第一、第二、第三和第四接触电极。

一种液晶显示器件及其制造方法

5 本申请要求 2004 年 6 月 5 日申请的第 P2004-41142 号韩国专利申请的权益，为了实现以下所述的所有目的，在本申请中将上述申请以引用的形式加以结合。

技术领域

10 本发明涉及透反型液晶显示器件的薄膜晶体管（TFT）基板，特别是，涉及一种简化的制造透反型 TFT 基板的方法

背景技术

15 通常，将液晶显示器件分成两类：透射型和反射型，在所述透射型中，利用从背照光单元提供的光来显示图像，而在所述反射型中，利用从例如自然光等外部光源反射的光来显示图像。在透射型中存在的问题是背照光单元的能耗较高，而反射型则由于其依赖于外部光源，所以在暗环境下不能显示图像。

20 为了解决上述问题，出现了透反型液晶显示器件，在这种液晶显示器件中，可以选择透反型液晶使之成为利用背照光单元的透射模式或是利用外部光的反射模式。如果外部光线充足的话，透反型液晶显示器件将在反射模式下工作，而如果外部光线不足的话，则在透射模式下工作，因此，既能够比透射型液晶显示器件消耗更少的能源，又不象反射型液晶显示器件那样受外部光线的限制。

25 如图 1 所示，通常，透反型液晶显示板包括滤色片基板和薄膜晶体管基板，两个基板彼此粘合在一起，且两基板之间设有液晶层（未示出），在薄膜晶体管基板的后面设置背照光单元。将透反型液晶显示板的每个象素分成形成反射电极 28 的反射区，和不形成反射电极 28 的透射区。

 滤色片基板包括：形成在上基板 52 上的黑膜（未示出）和滤色片 54，以及形成在它们之上的共用电极 56 和定向膜（未示出）。

30 薄膜晶体管基板包括：形成在下基板 2 上构成每个象素区的栅线 4 和数据

线（未示出）；与栅线 4 和数据线相连的薄膜晶体管；形成在象素区上并与薄膜晶体管相连的象素电极 32；和形成在每个象素反射区上并与象素电极重叠的反射电极 28。

薄膜晶体管包括：与栅线 4 相连的栅极 6；与数据线相连的源极 16；与源极 16 相对的漏极 18；与栅极 6 重叠的有源层，有源层和栅极之间设有栅极绝缘膜 8 以便在源极和漏极 16、18 之间形成沟道；和欧姆接触层 12，欧姆接触层使得有源层 10 与源极和漏极 16、18 产生欧姆接触。薄膜晶体管响应栅线 4 的扫描信号在数据线上加载视频信号并将视频信号保持在象素电极 32 中。

反射电极 28 把通过滤色片基板入射的外部光反射到滤色片基板。在反射电极 28 下面形成的有机膜 24 的表面为凸起形或隆起形，因此形成在有机膜顶部的反射电极 28 也为凸起形。结果，由于凸起形表面的散射效果而提高了反射电极 28 的反射效率。

当通过薄膜晶体管把象素信号施加到象素电极 32 上时，在共用电极 56 和象素电极 28 之间将产生电势差。电势差使得介电各向异性的液晶旋转，由此，可控制穿过液晶层中反射区和透射区中光的透射率，因此，可根据视频信号来改变液晶层的亮度。

在这种情况下，在透射区的较厚有机膜 24 上形成透射孔 36，由此使通过液晶层的光路长度在反射区与在透射区相同。因此，入射到反射区段的环境光的光路长度 RL 与从背照光单元 60 透射的光的光路长度 TL 相同，因此，在反射模式和透射模式下的透射效率相同。

薄膜晶体管基板进一步包括存储电容，所述存储电容与象素电极 32 相连，从而稳定地保持施加到象素电极 32 上的视频信号。存储电容是通过将中间设有栅极绝缘膜的上存储电极 20 与栅线 4 重叠而形成的，其中上存储电极 20 与象素电极 32 相连。在该工序中，在上存储电极 20 的下面进一步重叠欧姆接触层 12 和有源层 10。

薄膜晶体管基板进一步包括设在薄膜晶体管和有机膜 24 之间的第一钝化膜 22；设在有机膜 24 和反射电极 28 之间的第二钝化膜；和设在反射电极 28 和象素电极 32 之间的第三钝化膜 30。因此，象素电极 32 通过第一和第二接触孔 34、38 中的每一孔个与漏极 18 和上存储电极 20 相连，所述第一和第二接触孔贯穿第一至第三钝化膜 22、26、30，有机膜 24 和反射电极 28。

在这种透反型液晶显示板中，薄膜晶体管基板包括半导体工序并需要多个掩模工序，因此，它的制造工序很复杂，这成为导致液晶显示板制造成本增加的主要原因。下面，将参照图 2A—2F 描述透反型薄膜晶体管基板的制造方法。

参照图 2A，用诸如溅射等沉积法在下基板 2 上形成栅极金属层。接着，
5 借助第一掩模利用光刻工序和蚀刻工序使栅极金属层形成图形，由此形成包含栅线 4 和栅极 6 的栅极图形。栅极金属层是由例如 Al、Mo、和 Cr 构成的单层或双层。

接着，如图 2B 所示，在形成栅极图形的下基板 2 上形成栅极绝缘膜 8，
并借助第二掩模工序在栅极绝缘膜 8 的上面形成源极/漏极图形。源极/漏极图
10 形包括数据线、源极 16、漏极 18 和上存储电极 20。

在形成栅极图形的下基板 2 上依次形成栅极绝缘膜 8、非晶硅层 10、掺杂
了杂质的非晶硅层 12、和源极/漏极金属层。栅极绝缘膜 8 是例如氧化硅 SiO_x
或氮化硅 SiN_x 等无机绝缘材料，而源极/漏极金属层是由例如 Al、Mo 和类似
物构成的单层或双层金属结构。

在用第二掩模和光刻工序形成的源极/漏极金属层的顶部形成光刻胶图
15 形。在这个工序中，利用在薄膜晶体管沟道部分上带有衍射曝光部分的衍射曝
光掩模作为第二掩模，因此，沟道部分的光刻胶图形做得比源极/漏极图形部
分的高度低。

此后，利用光刻胶图形并通过湿法蚀刻形成源极/漏极金属层图形，从而
20 形成包括数据线、源极 16、与源极 16 成一体漏极 18、和上存储电极 20。

接着，利用相同的光刻胶图形并通过干法蚀刻同时形成掺杂有杂质的非晶
硅层和非晶硅层，由此形成欧姆接触层 12 和有源层 10。

在通过砂磨除去沟道部分较低高度的光刻胶图形之后，对沟道部分的源极
/漏极图形和欧姆接触层 12 进行干法蚀刻。相应地，暴露沟道部分的有源部分
25 10，将源极 16 与漏极 18 分离。此后，用去胶工序除去源极/漏极图形上保留
的光刻胶图形。

参照图 2C，在形成源极/漏极图形的栅极绝缘膜 8 上形成第一钝化膜 22，
并用第三掩模工序在钝化膜的顶部形成有机膜 24，并使得有机膜 24 具有形成
凸形表面的第一和第二初始接触孔 35、37，以及透射孔 36。

30 在形成源极/漏极图形的栅极绝缘膜 8 上依次形成第一钝化膜 22、有机膜

24。第一钝化膜 22 是与栅极绝缘膜 8 相同的无机绝缘材料膜，而且有机膜 24 是光敏有机材料例如丙烯酸树脂膜。

然后，用第三掩模将有机膜 24 制成一定图形，由此形成第一和第二初始接触 35、37 和透射孔 36，这些孔对应于第三掩模的透射部分贯穿有机膜 24。

5 第三掩模具有这样的结构，即，在除了透射部分之外的其它区域内重复布置遮蔽部分和衍射曝光部分。将与掩模对应保留的有机膜 24 制成一定图形，该图形具有这样的结构，即，重复出现具有阶梯差的遮蔽区（伸出部分）和衍射曝光区（沟槽部分）。随后，将重复出现伸出部分和沟槽部分的有机膜 24 固化，使得有机膜 24 的表面为凸起形状。

10 参照图 2D，在有机膜 24 上形成第二钝化层 26，并利用第四掩模工序在第二钝化层顶部形成反射电极 28。第二钝化膜 26 和反射金属层是通过沉积形成的，从而可在有机膜 24 的顶部保持与有机膜具有相同凸起表面的凸起形状。第二钝化膜 26 是与第一钝化膜 22 相同的无机绝缘材料，而反射金属层是具有高反射率的金属，例如 AlNd。

15 随后，利用第四掩模和蚀刻工序将反射金属层制成一定图形，由此形成反射电极 28，其中反射电极与每个像素无关，而且在透射孔 36 和有机膜 24 的第一及第二初始接触孔 35、37 处是开口的。

参照图 2E，用第五掩模工序形成覆盖反射电极 28 的第三钝化膜 30，并形成贯穿第一至第三钝化膜 22、26、30 的第一和第二接触孔 34、38。借助第
20 五掩模并利用光刻和蚀刻工序形成第三钝化膜 30、反射电极 28 和第一及第二接触孔 34、38，由此使第一和第二接触孔 34、38 在有机膜 24 的第一和第二初始接触孔 35、37 的位置上贯穿第一至第三钝化膜 22、26、30。第一和第二接触孔 34、38 分别暴露漏极 18 和上存储电极 20。第三钝化膜是与第二钝化膜相同的无机绝缘材料膜。

25 参照图 2F，用第六掩模工序在第三钝化膜 30 上形成像素电极 32。更具体地说，用例如溅射等沉积法在第三钝化膜 30 上形成透明导电层，利用第六掩模和蚀刻工序并借助光刻工序将透明导电层制成一定图形使之在每个像素区形成像素电极。像素电极 32 通过第一和第二接触孔 34 和 38 与漏极 18 和上存储电极 20 相连。透明导电层是氧化铟锡 ITO 层。

30 因此，现有技术的透反型薄膜晶体管基板是用六个不同的掩模工序形成

的，所以，具有制造工艺复杂的缺点。此外，在现有技术的透反型薄膜晶体管基板中，为了把象素电极 32 与漏极 18 和上存储电极 20 相连接，需要充分保证第一和第二接触孔 34、38 的边界。因此，存在透射区域的孔径比下降的缺点。

5

发明内容

因此，本发明涉及一种液晶显示器件及其制造方法，所述器件和方法基本上克服了因现有技术的限制和缺点而导致的一个或多个问题。

因此，本发明的优点在于提供一种能提高透射区孔径比的透反型薄膜晶体管基板和一种简化的所述基板的制造方法。

10

在以下的说明中将述及本发明的其它特征和优点，这些特征和优点中的一部分能够从以下的说明中明显得到，或是通过本发明的实践而获得。通过文字说明部分和权利要求以及所附的附图中特别指出的结构可以实现和获得本发明的目的和其他优点。

15

为了实现这些概括和广义描述的与本发明目的相关的特征和其他优点，本发明提供的液晶显示器件包括：第一和第二基板；双层栅线，所述双层包括设在第一基板上的第一透明导电层和第二非透明导电层；位于栅线上的第一绝缘层；与栅线交叉构成象素区的数据线，所述象素区具有透射区和反射区；与栅线和数据线相连接的薄膜晶体管；象素电极，象素电极包括设在象素区内的第一导电层和沿着第一导电层的边界设置的第二导电层；与栅线重叠构成存储电容的上存储电极，所述上存储电极与栅线之间设有第一绝缘膜；透射孔，该透射孔通过贯穿薄膜晶体管上的第一绝缘膜和第二绝缘膜而暴露上存储电极的一侧和薄膜晶体管漏极的一侧；反射电极，所述反射电极通过透射孔的边缘区把象素电极的第二导电层与漏极和上存储电极相连；和设在第一和第二基板之间的液晶层。

20

25

按照本发明的另一方面，提供一种液晶显示器件，包括：第一和第二基板；双层结构的栅线，双层结构包括第一透明导电层和第二不透明导电层；设在栅线上的第一绝缘膜；与栅线交叉构成象素区的数据线，所述象素区具有透射区和反射区；与栅线和数据线相连接的薄膜晶体管；象素电极，象素电极包括第一导电层和沿着第一导电层的边界设置的第二导电层；双层存储线和与存储线

30

成一体的下存储电极；与薄膜晶体管的漏极成一体并与下存储电极重叠的上存储电极，上存储电极和下存储电极之间设有第一绝缘膜从而形成存储电容；透射孔，其通过从薄膜晶体管上的第二绝缘膜穿过第一绝缘膜而暴露上存储电极的侧表面；反射电极，其通过透射孔的边缘区域将像素电极的第二导电层与漏极和上存储电极相连接；和设在第一和第二基板之间的液晶层。

按照本发明的另一方面，提供一种制造液晶显示器件的方法，包括：提供第一和第二基板；用第一掩模在第一基板上形成双层结构的栅极图形，所述双层结构包括第一透明导电层和第二不透明导电层，所述栅极图形包括像素电极、栅极和栅线；在栅极图形上形成第一绝缘膜；用第二掩模在第一绝缘膜上形成半导体图形和源极/漏极图形，所述源极/漏极图形包括上存储电极、漏极、源极和数据线，栅线和数据线构成像素区；形成覆盖源极/漏极图形的第二绝缘膜；用第三掩模形成从第二绝缘膜贯穿到第一绝缘膜的透射孔；形成反射电极通，所述反射电极通过透射孔把像素电极的第二导电层与漏极和存储电极相连接，用第四掩模除去像素电极上的一部分第二导电层；以及在第一和第二基板之间形成液晶层。

按照本发明的另一方面，提供一种制造液晶显示器件的方法，包括：提供第一和第二基板；用第一掩模在第一基板上形成双层栅极图形，所述双层包括第一透明导电层和第二不透明导电层，所述栅极图形包括与存储线成一体的存储电极、像素电极、栅极和栅线；在栅极图形上形成第一绝缘膜；用第二掩模在第一绝缘膜上形成半导体图形和源极/漏极图形，所述源极/漏极图形包括与漏极一体的上存储电极、源极和数据线，数据线和栅线构成像素区；在源极/漏极图形上形成第二绝缘膜；用第三掩模形成从第二绝缘膜贯穿到第一绝缘膜的透射孔；形成反射电极，所述反射电极通过透射孔把像素电极的第二导电层与存储电极相连接，用第四掩模除去像素电极上第二导电层；以及在第一和第二基板之间形成液晶层。

很显然，以上的一般性描述和下面的详细说明都是示例性和解释性的，其意在对本发明提供进一步的解释。

附图说明

附图表示的是本发明的实施例，其与说明书一起用于解释本发明的原理，

所述附图有助于进一步理解本发明，其与说明书相结合并构成说明书一部分。

图 1 是表示现有技术的透反型液晶显示板中一部分的剖面图；

图 2A—2F 是表示图 1 所示透反型薄膜晶体管基板制造方法的剖面图；

5 图 3 是按照本发明一个实施例所述透反型薄膜晶体管基板的局部平面图；

图 4 是表示沿着图 3 中所示的线 II—II'，III—III'，IV—IV' 剖切的透反型薄膜晶体管基板的剖面图；

图 5A 和 5B 分别表示本发明一个实施例所述透反型薄膜晶体管基板第一掩模工序的平面图和剖面图；

10 图 6A 和 6B 分别表示本发明一个实施例所述透反型薄膜晶体管基板第二掩模工序的平面图和剖面图；

图 7A—7E 是进一步表示本发明第二掩模工序的剖面图；

图 8A 和 8B 分别表示本发明一个实施例所述透反型薄膜晶体管基板第三掩模工序的平面图和剖面图；

15 图 9A—9C 是进一步表示本发明第三掩模工序的剖面图；

图 10A 和 10B 分别表示本发明一个实施例所述透反型薄膜晶体管基板第四掩模工序的平面图和剖面图；

图 11 是表示本发明另一个实施例所述透反型薄膜晶体管基板的剖面图；

20 图 12A 和 12B 是分别表示图 4 和图 11 中所示薄膜晶体管基板在第三掩模工序之后的剖面图；

图 13 是表示本发明所述透反型薄膜晶体管基板周围部分的平面图；

图 14 是表示图 13 中所示静电保持装置区域以及数据线和栅线接触区的平面图；

25 图 15 是表示沿图 14 中的线 V—V' 和 VI—VI' 剖切的透反型薄膜晶体管基板的剖面图；

图 16A 和 16B 分别表示图 15 中所示透反型薄膜晶体管基板的第一掩模工序的平面图和剖面图；

图 17A 和 17B 分别表示图 15 中所示透反型薄膜晶体管基板的第二掩模工序的平面图和剖面图；

30 图 18A 和 18B 分别表示图 15 中所示透反型薄膜晶体管基板的第三掩模工

序的平面图和剖面图；

图 19A 和 19B 分别表示图 15 中所示透反型薄膜晶体管基板的第四掩模工序的平面图和剖面图；

图 20 是表示本发明另一实施例所述薄膜晶体管基板的平面图；

5 图 21 是表示沿图 20 中的线 VII—VII'和 VIII—VIII'，III—III'，IV—IV'剖切的透反型薄膜晶体管基板的剖面图；

图 22A 和 22B 分别表示本发明另一实施例所述透反型薄膜晶体管基板的第一掩模工序的平面图和剖面图；

10 图 23A 和 23B 分别表示本发明另一实施例所述透反型薄膜晶体管基板的第二掩模工序的平面图和剖面图；

图 24A 和 24B 分别表示本发明另一实施例所述透反型薄膜晶体管基板的第三掩模工序的平面图和剖面图；

图 25A 和 25B 分别表示本发明另一实施例所述透反型薄膜晶体管基板的第四掩模工序的平面图和剖面图。

15

具体实施方式

下面将对本发明所述的实施例进行详细说明，所述实施例的实例示于附图中。

20 图 3 是表示按照本发明一个实施例所述透反型薄膜晶体管基板的局部平面图，而图 4 是表示沿着图 3 中所示的线 II—II'，III—III'，IV—IV'剖切的透反型薄膜晶体管基板的剖面图。

参照图 3 和图 4，透反型薄膜晶体管基板包括：栅线 102 和数据线 104，所述栅线和数据线通过彼此交叉在下基板 142 上构成像素区，而且所述栅线和数据线之间设有栅极绝缘膜 144；与栅线 102 和数据线 104 相连的薄膜晶体管 25 106；在每个像素的反射区形成的反射电极 152；和在每个像素区上形成并通过反射电极 152 与薄膜晶体管 106 相连的像素电极 118。透反型薄膜晶体管基板还包括存储电容 120，所述存储电容通过前述栅线 102 和上存储电极 122 的重叠而形成，所述上存储电极 122 通过反射电极 152 与像素电极 118 相连；与栅线 102 相连的栅焊盘；和与数据线 104 相连的数据焊盘 138。透反型薄膜晶体管基板将每个像素区分成形成反射电极 152 的反射区和不形成反射电极 152 30

的透射区。

薄膜晶体管 106 包括与栅线 102 相连的栅极 108；与数据线 104 相连的源极 110；面对源极 110 并与像素电极 118 相连的漏极 112；与栅极 108 重叠的有源层 114，所述栅极和有源层之间设有栅极绝缘膜 144，以便在源极 110 和漏极 112 之间形成沟道；和欧姆接触层 116，所述欧姆接触层形成在沟道部分之外的有源层 114 上，从而与源极 110 和漏极 112 形成欧姆接触。薄膜晶体管响应栅线 102 上的扫描信号将视频信号加载到数据线上并保持在像素电极 118 中。

如图 4 中所示，栅线 102 和栅极 108 具有双层结构，所述双层结构包括第一透明导电层 101 和沉积在第一透明导电层 101 顶部的第二金属导电层 103。此外，形成与数据线 104 重叠的半导体图形 115，所述半导体图形 115 包括有源层 114 和欧姆接触层 116。

在每个像素的反射区上形成反射电极 152 以便反射来自外部光源的光。反射电极 152 具有与其下方的有机膜 148 的形状相适应的凸起形状，由于这种形状的散射作用而提高了其反射效率。

在每个像素区上形成像素电极 118，其通过反射电极 152 与漏极 112 相连，所述反射电极 152 遍布透射孔 154 的边缘部分。像素电极 118 与栅线具有相同的双层结构，其中第二导电层 103 在透射区上有开口，从而使得像素电极在透射区内能透光。因此，像素电极 118 的第一导电层 101 通过第二导电层 103 与反射电极 152 相连。通过薄膜晶体管施加的像素信号使像素电极 118 和滤色片基板的共用电极产生电势差。电势差使得介电各向异性的液晶发生旋转，由此可控制穿过每个反射区和透射区液晶层的光透射率，所以，液晶层的亮度可随着视频信号改变。

在透射区内的那部分像素电极 118 上形成贯穿有机膜 148、钝化膜 146 和栅极绝缘膜 144 的透射孔 154。因此，在反射区和透射区中穿过液晶层的光路长度相等，从而使反射模式和透射模式的透射效率相同。

与像素电极 118 相连的上存储电极 122 与前述栅线 102 重叠，上存储电极和栅线之间设有栅极绝缘膜 144，由此构成存储电容 120。上存储电极 122 通过反射电极 152 与像素电极 118 相连并且进一步与上存储电极 122 下方的半导体图形 115 重叠，所述反射电极 152 遍布透射孔 154 的边缘部分。

栅线 102 通过栅焊盘 128 与栅极驱动器（未示出）相连。栅线 102 的第一导电层 101 延出并形成栅焊盘 128。

数据线 104 通过数据焊盘 138 与数据驱动器（未示出）相连。数据焊盘 138 与栅焊盘 128 一样由第一导电层 101 构成。数据焊盘 138 通过独立的接触电极（未示出）与数据线 104 相连。

在形成栅焊盘 128 和数据焊盘 138 的焊盘区内除去栅极绝缘膜 144、钝化膜 146 和有机膜 148。

用这种方式，本发明实施例所述的透反型薄膜晶体管基板具有通过反射电极与漏极 112 和上存储电极 122 相连的像素电极 118，其中所述反射电极遍布透射孔的边缘部分。因此，不需要设置把像素电极 118 与漏极 112 和上存储电极 122 相连的独立的接触孔，因此，提高了透射区的孔径比。

反射电极 152 通过第二导电层 103 与像素电极 118 的第一导电层 101 相连。因此，仅通过 MO 将 AlNd 和 ITO 相连，其中用 AlNd 作为反射电极 152，用 ITO 作为像素电极 118 的第一导电层 101 和用 Mo 作为第二导电层 103，这样可以防止因产生 Al_2O_3 而增大 AlNd 和 ITO 的接触电阻。

图 5A 和 5B 分别表示制造本发明一个实施例所述透反型薄膜晶体管基板时采用的第一掩模工序的平面图和剖面图。参照图 5B，用第一掩模工序形成栅极图形，其中栅极图形包括像素电极 118，数据焊盘 138，与栅线 102 相连的栅极 108，和下基板 142 上的栅线 102。栅极图形构成双层结构，例如，形成第一和第二导电层 101,103。

具体地说，用诸如溅射等沉积法在下基板 142 上形成第一和第二导电层 101、103。然后用包括第一掩模工序和蚀刻工序的光刻工序使沉积的第一和第二导电层 101、103 形成一定图形，由此形成如图 A 所示包括栅线 102、栅极 108、栅焊盘 128、数据焊盘 138 和像素电极 118 的栅极图形。如图 5B 所示，第二导电层 103 留在栅焊盘 128 和数据焊盘 138 上。第一导电层 101 是例如 ITO、TO、IZO 等透明导电材料，而第二导电层 103 是例如 Mo、Cu、Al(Nd)、Cr、Ti 等金属材料。

图 6A 和 6B 分别表示制造本发明所述透反型薄膜晶体管基板时采用的第二掩模工序的平面图和剖面图。如图 6B 所示，在包含形成栅极图形部分的下基板 142 上形成栅极绝缘膜 144。另外，用第二掩模工序在栅极绝缘膜的顶部

形成源极/漏极图形。源极/漏极图形包括数据线 104、源极 110、漏极 112、上存储电极 122 和包含有源层 114 和欧姆层 116 的半导体图形 115，所述半导体图形与源极/漏极图形的背面重叠。利用图 7A—7E 中所示的衍射曝光掩模，可以通过一个掩模工序形成半导体层 115 和源极/漏极图形。

5 参照图 7A，在包含栅极图形的下基板 142 上依次形成栅极绝缘膜 144，非晶硅层 105，掺有杂质 n+或 p+的非晶硅层 107，和源极/漏极金属层 109。例如，用 PECVD 法形成栅极绝缘膜 144，非晶硅层 105，掺有杂质的非晶硅层 107，和用溅射法形成源极/漏极金属层 109。栅极绝缘膜 144 是例如氧化硅 SiO_x、氮化硅 SiN_x 等无机绝缘材料，而源极/漏极金属层 109 是 Cr、Mo、MoW、
10 Al/Cr、Cu、Al(Nd)、Al/Mo、Al(Nd)/Al、Al(Nd)/Cr、Mo/Al(Nd)/Mo、Cu/Mo、Ti/Al(Nd)/Ti 和类似物中的一种。例如，如果形成的双层是 Al 和 Cr，则应在形成 Cr 层之后再形成 Al 层。

在源极/漏极金属层 109 上散布光刻胶 219，然后用包含衍射曝光掩模 210 的光刻工序对光刻胶进行曝光和显影，由此形成具有图 7B 所示阶梯差的光刻
15 胶图形 220。

衍射曝光掩模 210 包括透明石英基板 212，和在石英基板顶部用 Cr 等金属层构成的遮蔽层 214，和衍射曝光隙 216。遮蔽层 214 位于形成半导体图形和源极/漏极图形的区域，用于遮断紫外线，因此，显影后将留下第一光刻胶图形 220A。衍射曝光隙 216 位于形成薄膜晶体管沟道的区域，用于使紫外线
20 衍射，因此显影后将留下第二光刻胶图形 220B，该图形比第一光刻胶图形 220A 薄。

接着，通过对光刻胶图形 220 的蚀刻工序，将源极/漏极金属层 109 制成一定图形，由此形成如图 7C 所示的源极/漏极图形和半导体图形 115。在该工序中，将源极 110 和漏极 112 彼此形成一体。

25 参照图 7D，然后用包含氧气 O₂ 等离子气体的砂磨工序对光刻胶图形 220 进行砂磨，由此减小第一光刻胶图形 220A 的厚度并除去第二光刻胶图形 220B，除去部分包括位于第二光刻胶图形 220B 下方的那部分源极/漏极图形和欧姆接触层 116。由此，将源极 110 与漏极 112 分开，并暴露有源层 114，从而在源极 110 和漏极 112 之间形成沟道。沿着砂磨的第一光刻胶图形 220A，
30 对源极/漏极图形两侧进行再次蚀刻，由此使源极/漏极图形和半导体图形 115

具有呈阶梯形状的固定的阶梯差。最后，如图 7E 所示，用去胶工序除去保留在源极/漏极图形上的第一光刻胶图形 220A。

图 8A 和 8B 分别表示制造本发明所述透反型薄膜晶体管基板采用的第三掩模工序的平面图和剖面图。图 9A—9C 是进一步表示本发明第三掩模工序的剖面图。如图 8B 中所示，用第三掩模工序在包含源极/漏极图形的栅极绝缘膜 144 上形成带有透射孔 154 的钝化膜 146 和有机膜 148。

参照图 9A，用诸如 PECVD 等沉积法在包含极/漏极图形的栅极绝缘膜 144 上形成钝化膜 146。钝化膜 146 是与例如栅极绝缘膜 144 相同的无机绝缘材料。

然后，参照图 9B，在钝化膜 146 上形成有机膜 148，使得有机膜 148 在反射区具有凸起的表面，而在透射区具有透射孔 154。具体地说，采用例如自旋式涂敷法，用丙烯酸树脂等光敏有机材料涂敷钝化层 146 从而形成有机膜 148。随之，用包含第三掩模的光刻工序将有机膜 148 制成一定图形，从而在与第三掩模的透射部分相对应的透射区内形成贯穿有机膜 148 的透射孔 154，并且除去形成栅焊盘 128 和数据焊盘 138 的焊盘区内的有机膜 148。第三掩模的结构包括除了掩模的透射部分之外，重复出现的遮蔽部分和衍射曝光部分（或透反部分）。因此，将有机膜 148 制成具有这样结构的图形，所述结构包括在反射区内重复设置具有阶梯差的遮蔽区（伸出部分）和衍射曝光区（沟槽部分）。接下来，对具有重复的伸出区和沟槽区的有机膜 148 进行照射（fire），在反射区内的有机膜 148 的表面形成凸起的形状。另一方面，有机膜 148 的孔部是与漏极 112 和上存储电极 122 重叠的边缘部分，因此，使上存储电极 122 和漏极 112 的边缘部分伸向孔部。

参照图 9C，用有机膜 148 作为掩模将钝化膜 146 和栅极绝缘膜 144 制成一定图形，除去像素电极 118 和焊盘区 142 一部分区域上方的钝化膜 146 和栅极绝缘层 144。在这种情况下，对通过透射孔 154 暴露的漏极 112 和上存储电极 122 及其下方的半导体图形 115 进行蚀刻。在此，蚀刻速度的差异导致栅极绝缘膜 144 的边缘部分具有这样的结构，即，其伸出量略大于漏极 112 和上存储电极 122 及其下方的半导体图形 115。透射孔 154 暴露像素电极 118 的第二导电层 103，而边缘部分暴露漏极 112 和上存储电极 122 的侧面。在焊盘区，除去钝化膜 146 和栅极绝缘膜 144，从而暴露栅焊盘 128 和数据焊盘 138 上方的第二导电层 103。

图 10A 和 10B 分别表示制造本发明所述透反型薄膜晶体管基板时使用的第四掩模工序的平面图和剖面图。参照图 10B, 用第三掩模工序在每个像素反射区内的有机膜 148 上形成反射电极 152, 通过透射孔 154 暴露像素电极 118 的第一导电层 101, 和在焊盘区露出栅焊盘 128 和数据焊盘 138。

5 具体地说, 在具有凸起表面的有机膜 148 上形成反射金属层, 由此使所述金属层保持凸起的形状。反射金属层由例如 AlNd 等高反射金属构成。然后, 用包含第四掩模和蚀刻工序的光刻工序将反射金属层制成一定图形, 由此在反射区内形成反射电极 152。此外, 对通过透射孔 154 暴露的像素电极 118 的第二导电层 103 和沉积在其上的反射金属层同时进行蚀刻, 因此, 第二导电层具有将像素电极 118 的第一导电层 101 暴露于透射区的结构。所以, 反射电极 152 一方面与通过透射孔 154 的边缘部分暴露的漏极 112 和上存储电极 122 相连。另外, 反射电极 152 与沿着像素 118 的第一透明导电层边界保留的第二导电层 103 的表面相连。因此, 不需另外的接触孔将像素电极与漏极 112 和上存储电极 122 相连, 这样可以提高透射区的孔径比。

15 用这种方式, 与现有技术中六个掩模工序的情况相比, 按照本发明第一实施例所述透反型薄膜晶体管基板的制造方法是使用四个掩模工序完成的。因此, 简化了制造工序。

图 11 是表示本发明另一个实施例所述透反型薄膜晶体管基板的剖面图。图 11 中所示的透反型薄膜晶体管基板除了栅线 102、栅极 104 和像素电极 118a 包含第三导电层之外, 其他方面具有与图 4 中所示透反型薄膜晶体管基板相同的构造。因此, 将省略对重复出现的部件的解释。

如图 11 所示, 当在基板上形成包含栅线 102、栅极 104 和像素电极 118 的栅极图形时, 在第二导电层 103 上沉积例如 Al 等制成的第三金属导电层 105。在第三掩模工序中形成透射孔 154 时, 第三导电层起蚀刻阻止件的作用。

25 如上所述, 在除去钝化膜 146、栅极绝缘膜 144 和暴露像素电极的第二导电层 103 的第三掩模工序中蚀刻透射孔 154。然而, 用干法蚀刻工序很容易腐蚀第二导电层。此外, 干法蚀刻对第二导电层的腐蚀会使第一透明导电层变黑。

为了防止此现象, 按照本发明的第二实施例, 在像素电极上添加不易进行干法蚀刻的第三导电层 113, 其在形成透射孔 154 时作为蚀刻挡块, 由此可防止像素电极 118 的第二导电层 103 受到腐蚀。从而可以防止因对第二导电层

103 进行干法蚀刻而导致第一导电层 101 变黑。

如上述第一实施例所述,在用第四掩模工序形成反向电极 152 的干法蚀刻工序中,除去第三导电层 113 和第二导电层 103。

图 13 表示本发明所述透反型薄膜晶体管基板的周边部分。

5 图 4 中所示的透反型薄膜晶体管基板 100 包括把数据焊盘 138 与数据线 104 相连接的接触电极 160,所述数据焊盘与栅焊盘 128 形成在同一层上。换句话说,接触电极 160 把从数据焊盘 138 延出的数据链路 136 与数据线 104 相连。接触电极 160 用与形成在有源区内的反射电极 152 相同的金属层 AlNd、AlNd/Mo 构成。为了防止接触电极 160 因暴露于外部受氧化而遭到侵蚀,需
10 将其设置在由密封剂 180 密封的区域内,即设置在密封剂 180 和有源区 182 之间。

薄膜晶体管基板 100 进一步包括在静电流入有源区 182 之前将其截断的静电保护装置 190。所述静电保护装置 190 与数据线 104 或栅线 102 相连,而且由多个具有互联关系的薄膜晶体管 300、310、320 构成。静电保护装置 190
15 通过在有静电的高压区设置低阻抗使过电流放电。此外,这并不影响在正常驱动环境下通过具有高阻抗的栅线 102 或数据线 104 施加的驱动信号。静电保护装置 190 需要多个接触电极使薄膜晶体管 300、310、320 形成互联。用与反射电极 152 相同的金属层 AlNd、AlNd/Mo 构成接触电极。

因此,将静电放电装置 190 也设置在由密封剂 180 密封的区域内,即密封
20 剂 180 和有源区 182 之间。

图 14 是表示图 13 中所示静电放电装置 190 以及与数据线 104 相连接的接触电极 160 的平面图,而图 15 是表示沿图 14 中的线 V-V'和 VI-VI'剖切的薄膜晶体管基板的剖面图。

如图 14 中所示,数据链路 136 从数据焊盘 138 上延出,直到与位于由密封剂 180 密封的区域内
25 的数据线 104 的一端重叠。不与有机膜 148 重叠的那部分数据链路 136 与数据焊盘 138 一样仅是第一导电层 101 的一部分,而与有机膜 148 重叠的部分具有包括第一和第二导电层 101 和 103 的双层结构。

如图 15 所示第一接触电极 160 在第一接触孔 162 的上方延伸,所述第一接触孔形成于数据链路 136 和数据线 104 重叠的位置上,由此将数据线 104
30 与数据链路 136 相连。第一接触孔 162 贯穿有机膜 148、钝化膜 146、数据线

104、半导体图形 115 和栅极绝缘膜 144 从而暴露数据链路 136。因此，第一接触电极 160 侧向连接到通过第一接触孔 162 暴露的数据线 104 上，并与数据链路 136 的第二导电层 103 形成面连接。

与数据线 104 相连的静电放电装置包括第二至第四薄膜晶体管 300、310、
5 320。第二薄膜晶体管 300 包括与数据线 104 相连的第二源极 304，与第二源极 304 相对的第二漏极，和与第二源极及漏极 304、306 重叠的第二栅极 302，所述第二源极和漏极与第二栅极之间设有半导体图形 115 和栅极绝缘层 144。第二栅极 302 具有包含第一和第二导电层 101、103 的双层结构。

第三薄膜晶体管 310 以二极管的形式与第二薄膜晶体管的第二源极 304
10 和第二栅极 302 相连。为此，第三薄膜晶体管 310 包括与第二源极 304 相连的第三源极 314，与第三源极 314 相对的第三漏极 316，和与第三源极及漏极 314、316 重叠的第三栅极 312，所述第三源极和漏极 314、316 与第三栅极之间设有半导体图形 115 和栅极绝缘膜 144。第三栅极 312 具有包含第一和第二导电层 101、103 的双层结构。此外，第三栅极 312 通过伸到第二接触孔 340 之上的
15 第二接触电极 332 与第三源极 314 相连。第二接触孔 340 贯穿有机膜 148、钝化膜 146、第三源极 314、半导体图形 115 和栅极绝缘膜 144 从而暴露第三栅极 312 的第二导电层 103。

第四薄膜晶体管 320 以二极管的形式与第二薄膜晶体管的第二漏极 306
和第二栅极 302 相连。第四薄膜晶体管 320 包括与第二漏极 306 相连的第四源
20 极 324，与第四源极 324 相对的第四漏极 326，和与第四源极及漏极 324、326 重叠的第四栅极 322，所述第四栅极与第四源极和第四漏极之间设有半导体图形 115 和栅极绝缘膜 144。第四栅极 322 具有包含第一和第二导电层 101 和 103 的双层结构。此外，第四漏极 326 与第三漏极 316 相连，而且其通过在第三接触孔 344 上延伸的第三接触电极 334 与第二栅极 302 相连。此外，第四栅极
25 332 通过在第四接触 348 孔上延伸的第四接触电极 33 与 6 第四源极 324 相连。第三接触孔 344 贯穿有机膜 148、钝化膜 146、第四漏极 326、半导体图形 115 和栅极绝缘膜 144，而第四接触孔 348 贯穿有机膜 148、钝化膜 146、第四源极 324、半导体图形 115 和栅极绝缘膜 144。

第一到第四接触电极 160、332、334、336 用与上述反射电极 152 相同的
30 金属层制成。

如上所述,可以用五个掩模工序制成具有这种结构的透反型薄膜晶体管基板。下面将参照图 16A 和 16B 进行说明。

首先。如图 16A 和 16B 所示,用第一掩模工序在下基板 142 上形成栅极图形,其中栅极图形包括与栅焊盘 138 成一体的数据链路 136,第二到第四栅极 302、312、322。栅极图形具有由沉积第一和第二导电层 101、103 构成的
5 双层结构。第一掩模工序与以上参照图 5A 和 5B 所述的相同。

然后,如图 17A 和 17B 所示,用第二掩模工序形成栅极绝缘膜 144,包含有源层 114 和欧姆接触层 116 的半导体图形 115,和包含数据线 104 的源极/漏极图形,第二到第四源极 304、314、324,第二到第四漏极 306、316、326。
10 第二掩模工序与图 6A 和 7E 中所述的相同。

如图 18A 和 18B 所示,用第三掩模工序形成钝化膜 146 和有机膜 148,和从有机膜 148 贯穿到栅极绝缘膜 144 的第一到第四接触孔 162、340、344。第三掩模工序与图 8A 和 9C 中所述的相同。在这种情况下,除去焊盘区的有机膜,并且使其在没有形成反射电极 152 的区域中,例如像素区中不形成凸起
15 表面。

在图 19A 和 19B 所示的第四掩模工序中,形成反射电极,然后将其制成一定图形,从而形成与反射电极 152 为相同金属的第一到第四接触电极 160、332、334、336。第四掩模工序与图 10A 和 10B 所述的相同。这时,将一部分数据链路 136 的第二导电层 103 和除去了有机膜 148 的焊盘区上的数据焊盘
20 138 与其上布置的反射电极一起进行蚀刻。因此,一部分数据链路 136 和暴露在焊盘区中的数据焊盘 138 仅由第一导电层 101 构成。

图 20 是表示本发明第三实施例所述透反型薄膜晶体管基板的平面图,而图 21 是表示沿图 20 中的线 VII-VII'和 VIII-VIII', III-III', IV-IV'剖切的透反型薄膜晶体管基板的剖面图。

图 20 和 21 中所示透反型薄膜晶体管基板除了添加了与栅线 102 并联的存储线 425 之外,其包括的部件与图 3 和图 4 中所示透反型薄膜晶体管基板的部件相同,其中与存储线 425 成一体的下存储电极 324 与和漏极 112 成一体的上存储电极 422 重叠形成存储电容 420。因此,在此省略对重复部件的解释。关于透反型薄膜晶体管基板及其制造方法与上述图 12-19B 中的描述相同。
25

图 20 和 21 中所示的薄膜晶体管 106 与栅线 102 重叠。此外,存储电容
30

420 形成在栅线和透射孔 154 之间, 而象素电极 118 形成在存储电容 420 和前述栅线 102 之间。

下存储电极 423 和上存储电极 422 与栅极绝缘膜 144 和半导体层 155 彼此重叠, 从而形成存储电容 420。

5 下存储电极 423 通常与和数据线 104 交叉的存储线 425 连接。存储线 425 具有较窄的线宽以便减少数据线和寄生电容, 而下存储电极 423 具有较宽的线宽, 以便增加与上存储电极 422 的重叠面积, 即, 增大存储电容 420。下存储电极 423 和存储线 425 具有包含第一导电层 101 和第二导电层 103 的双层结构, 其中第一导电层 101 由与前述栅线 102 相同的透明导电层构成, 而第二导电层
10 103 由其上方的金属层构成。

上存储电极 422 与漏极 112 形成一体并与下存储电极 423 重叠。而且, 上存储电极 422 中通过透射孔 154 暴露的侧表面与反射电极 152 相连, 而且所述侧表面通过反射电极 152 与象素电极 118 的第二导电层 103 相连。因此, 漏极 112 通过上存储电极 422 和反射电极 152 与象素电极 118 相连。形成反射电极
15 152 的反射区包括存储电容 420。

如图 22A—25B 所示, 具有这种结构的透反型薄膜晶体管基板是用四个掩模工序形成的。下面, 将省略对与图 5A—10B 中所述四个掩模工序重复部分的详细说明, 而是简要地解释根据本发明第三实施例所述透反型薄膜晶体管基板的制造方法。

20 图 22A 和 22B 分别表示在制造本发明所述透反型薄膜晶体管基板时使用的的第一掩模工序的平面图和剖面图。如图 22B 所示, 首先用第一掩模工序形成栅极图形, 所述栅极图形包括栅线 102, 与栅线 102 相连的栅焊盘 128, 与存储线 425 成一体的数据焊盘 138 和下存储电极 423, 以及象素电极 118。栅极图形构成双层结构, 所述双层结构包括第一和第二导电层 101 和 103。第一掩模工序与上述图 5A 和 5B 所述相同。
25

图 23A 和 23B 分别表示在制造本发明所述透反型薄膜晶体管基板时使用的第二掩模工序的平面图和剖面图。如图 23B 所示, 在包含形成栅极图形的下基板 142 上形成栅极绝缘膜 144。此外, 用第二掩模工序在栅极绝缘膜 144 上形成包含数据线 104 的源极/漏极图形, 与漏极 112 成一体的源极 110 和上
30 存储电极 422, 包含有源层 114 和欧姆接触层 116 的半导体图形 115, 所述有

源层 114 和欧姆接触层 116 沿着源极/漏极图形的背面彼此重叠。半导体图形 115 和源极/漏极图形借助一个采用衍射曝光掩模的掩模工序形成。

图 24A 和 24B 分别表示制造本发明所述透反型薄膜晶体管基板时使用的第三掩模工序的平面图和剖面图。如图 24B 所示, 用第三掩模形成钝化膜 146, 有机膜 148, 和暴露像素电极 118 中第二导电层 103 的表面和透射区内上存储电极 422 侧表面的透射孔 154。此外, 焊盘区的结构为, 除去栅极绝缘膜 144 暴露栅焊盘 128 和数据焊盘 138 上的第二导电层 103。

图 25A 和 25B 分别表示制造本发明所述透反型薄膜晶体管基板时使用的第四掩模工序的平面图和剖面图。如图 25B 所示, 用第四掩模工序在每个像素反射区的有机膜 148 的顶部形成反射电极 152, 对由反射电极 152 暴露的栅极图形的第二导电层 103 进行蚀刻, 从而通过反射孔 154 暴露像素电极 118 的第一导电层 101, 和在焊盘区暴露焊盘 128 以及数据焊盘 138。

如上所述, 按照本发明所述的透反型薄膜晶体管基板及其制造方法, 形成了与栅线一样呈双层结构或三层结构的像素电极并且在使有机膜形成一定图形时形成了用于暴露像素电极的透射孔。此外, 利用遍布透射孔边缘部分的反射电极将像素电极与漏极和上存储电极相连或是与和漏极成一体的上存储电极相连, 而且当形成反射电极时, 除去不透明的第二导电层或第二及第三像素电极层。因此, 可以将整个工序简化到四个掩模工序, 因此, 与现有技术相比, 减少了两个掩模工序。此外, 不需要独立的接触孔连接像素电极和漏极以及上存储电极, 因此, 提高了透射区的孔径比。

此外, 本发明所述的透反型薄膜晶体管基板及其制造方法, 利用与反射电极相同的金属制成的接触电极连接不同层中形成的数据链路和数据线, 而且互连接静电保护装置的薄膜晶体管。因此, 将整个工序简化成四个工序。

此外, 本发明所述透反型薄膜晶体管基板及其制造方法具有通过像素电极的第二导电层 Mo 与第一导电层 ITO 相连的反射电极 AlNd, 因此, 反射电极和像素电极的接触电阻变小。

此外, 在本发明所述的透反型薄膜晶体管及其制造方法中, 栅极图形进一步包括在形成透射孔时作为挡块的第三导电层, 因此可防止因对第二导电层进行干法蚀刻而导致第一导电层变黑的问题。

对于本领域的普通技术人员来说, 很显然, 在不脱离本发明构思或范围的

情况下可以对本发明做出各种改进和变换。因此，本发明意在覆盖那些落入后附权利要求及其等同物范围的改进和变换。

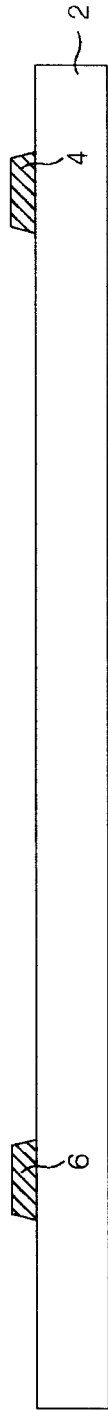


图 2A

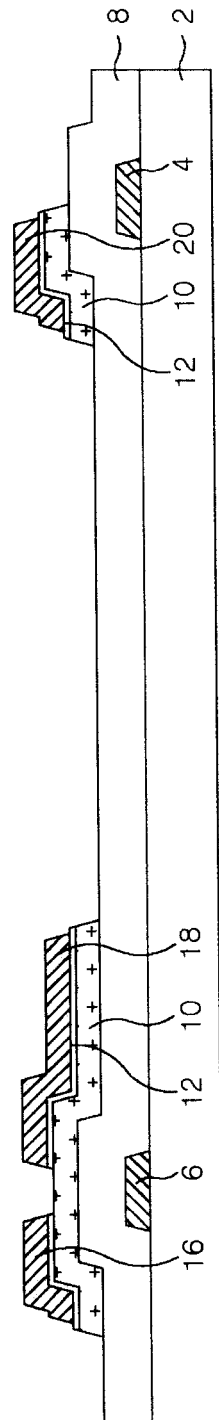


图 2B

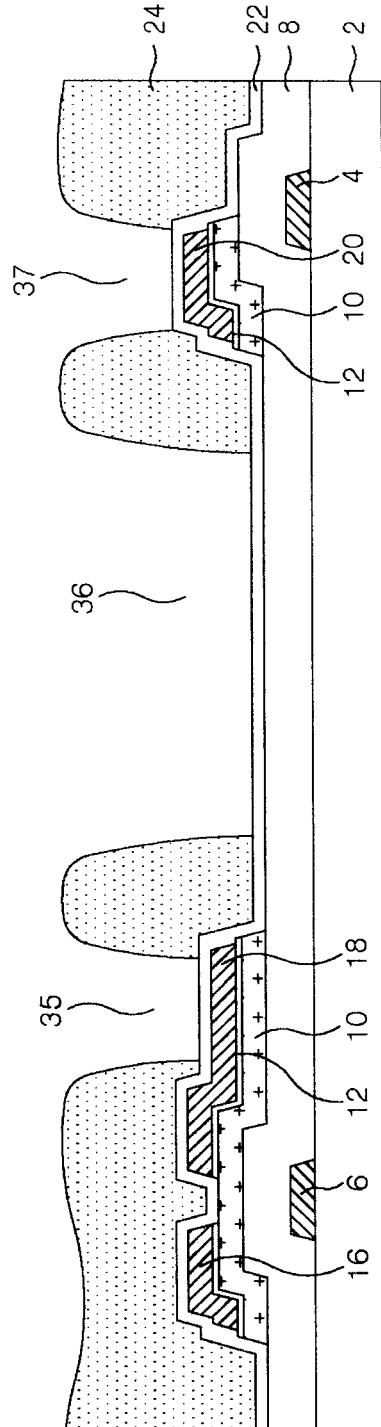


图 2C

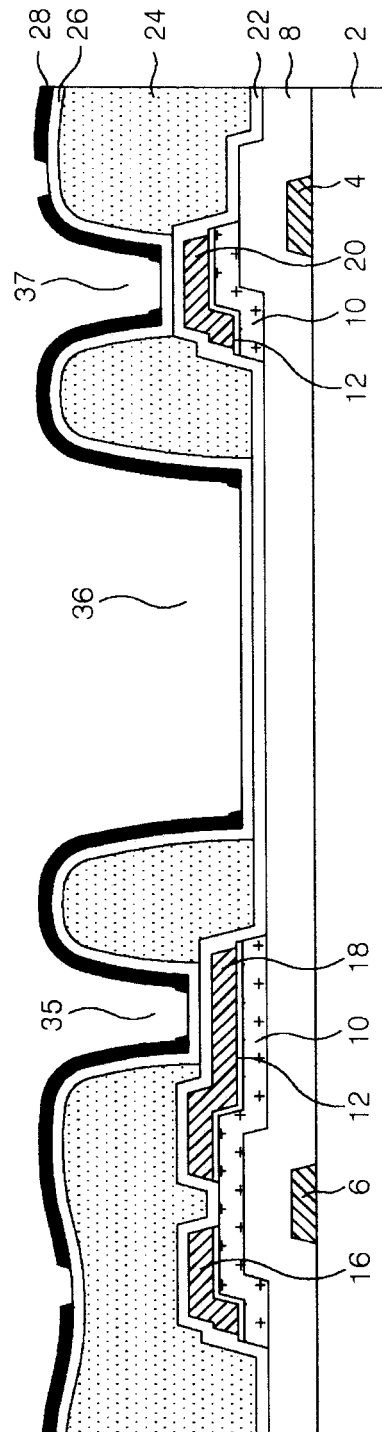


图 2D

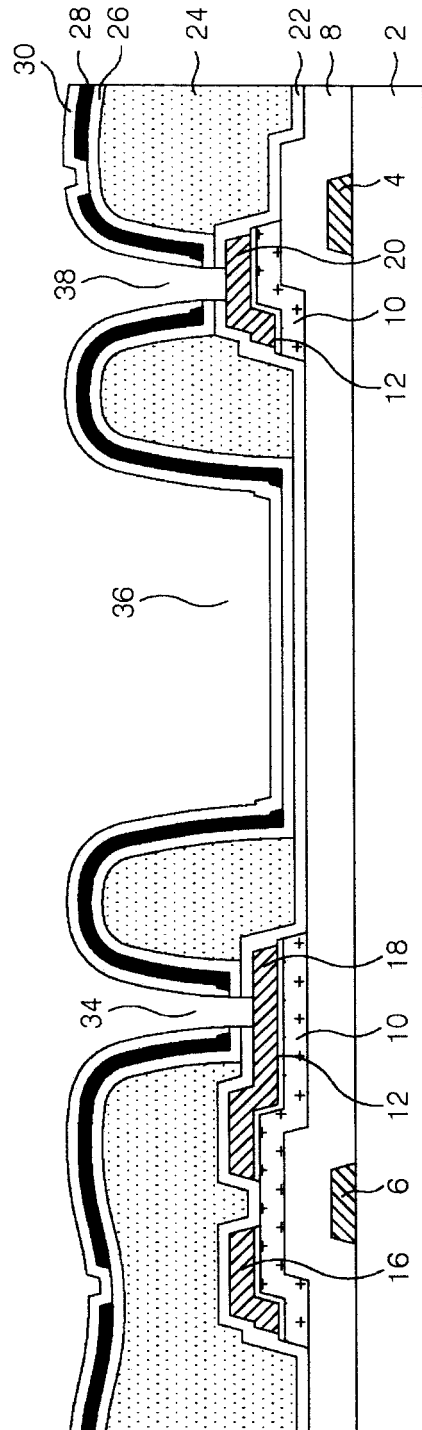


图 2E

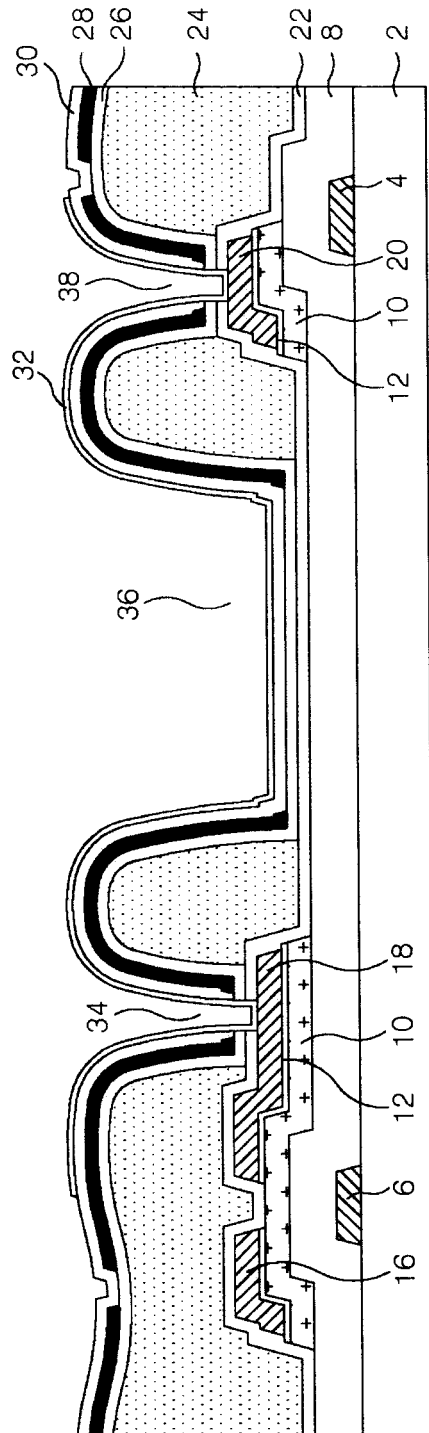


图 2F

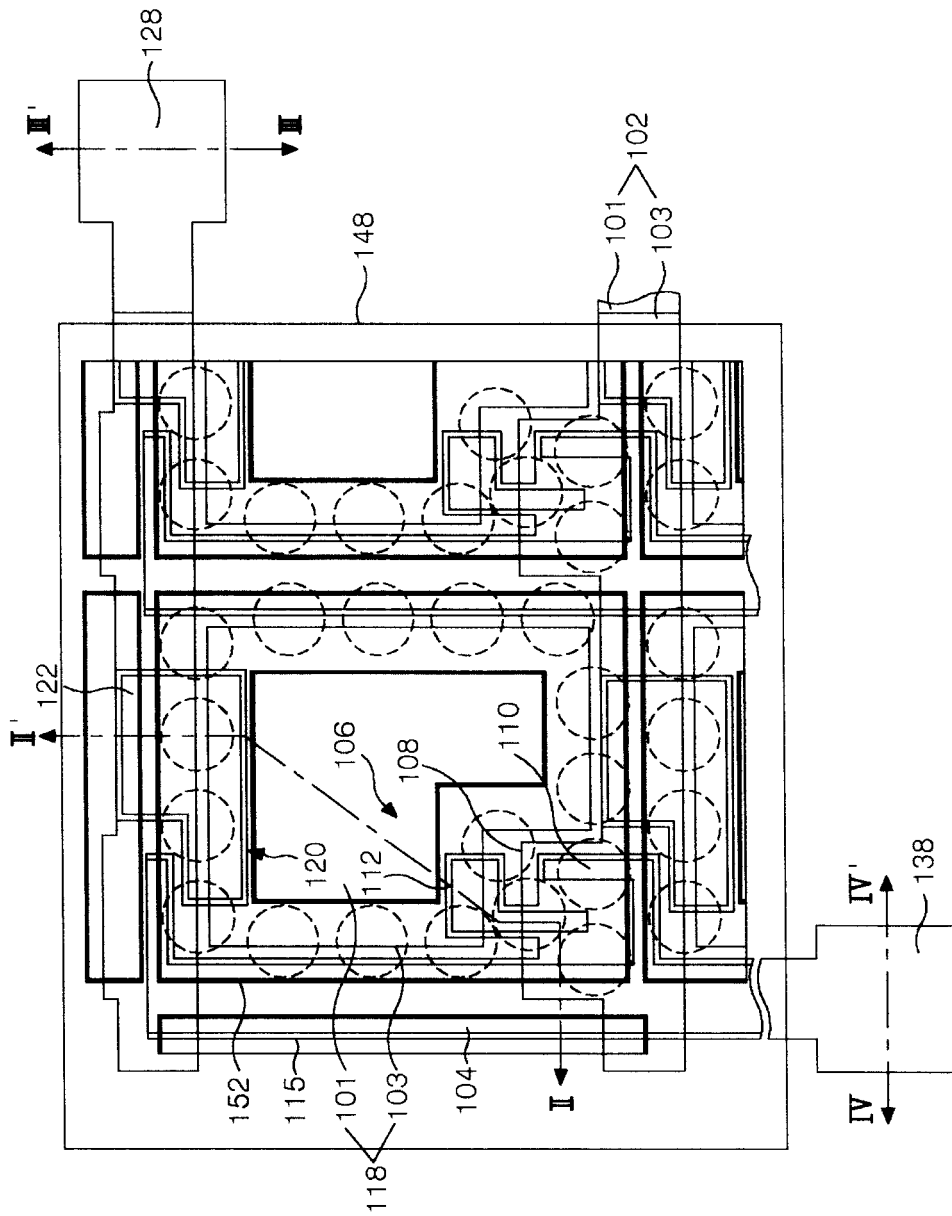


图 3

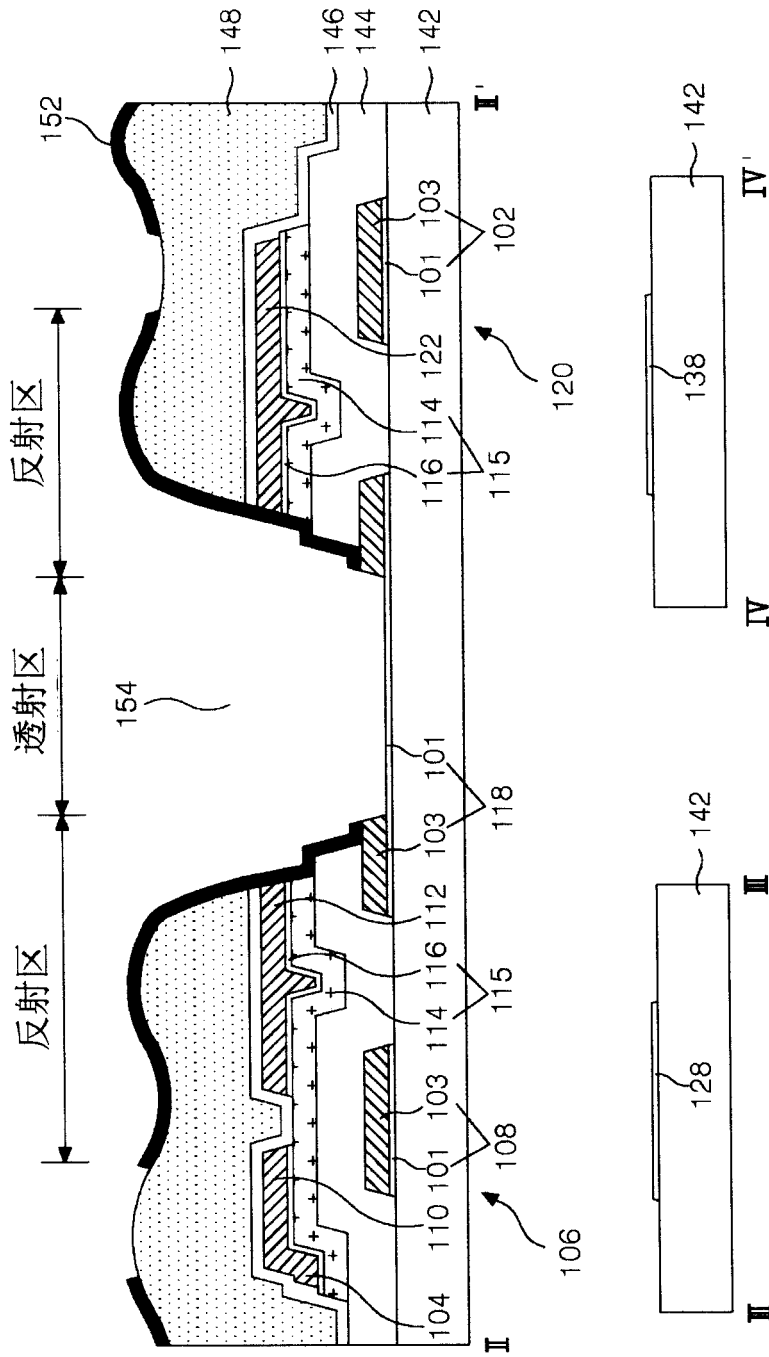


图 4

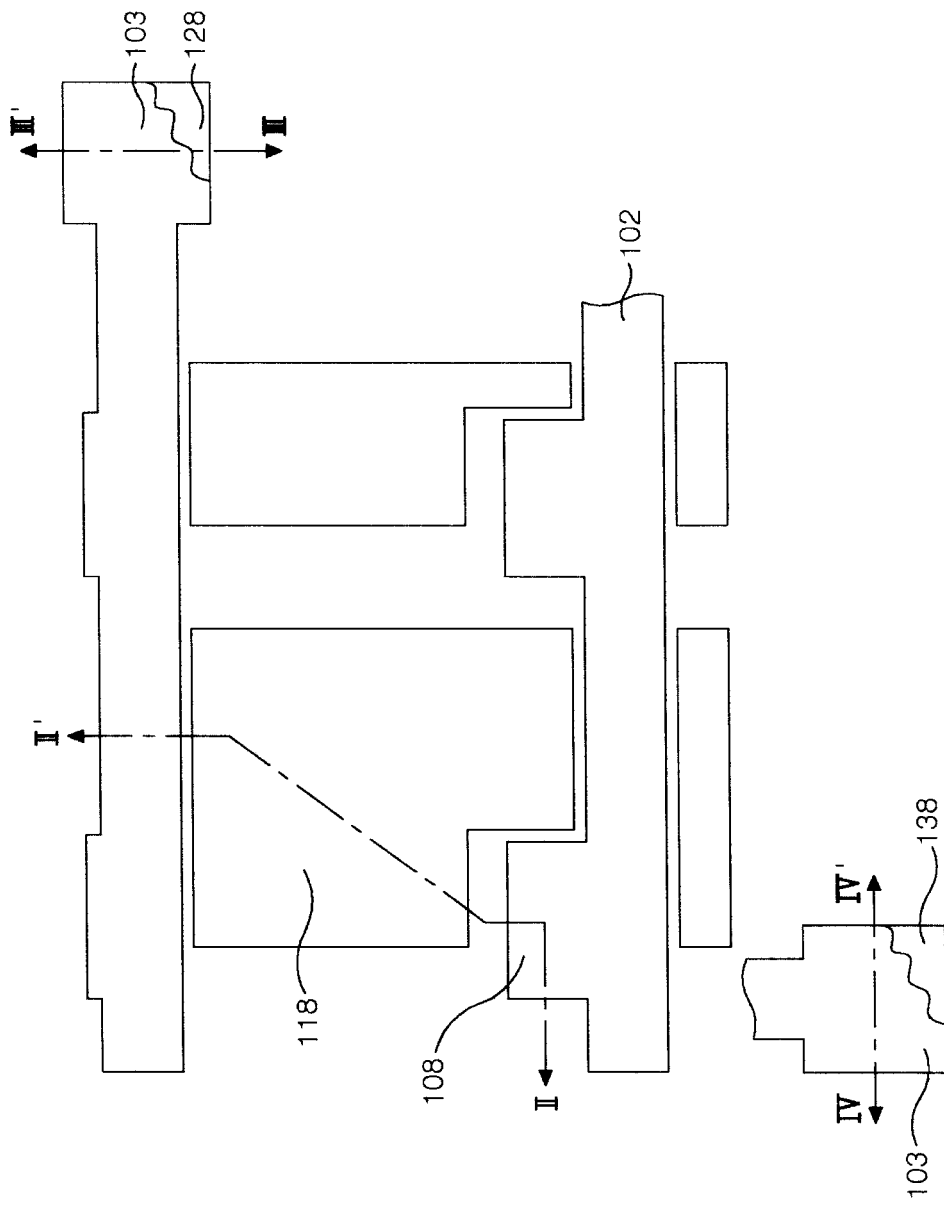


图 5A

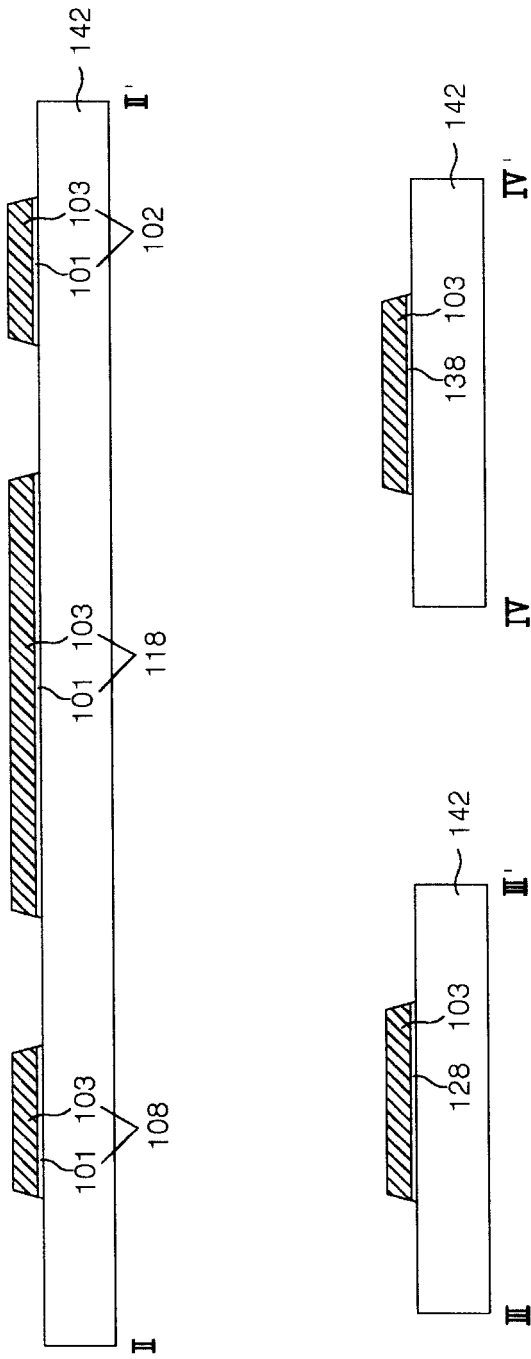


图 5B

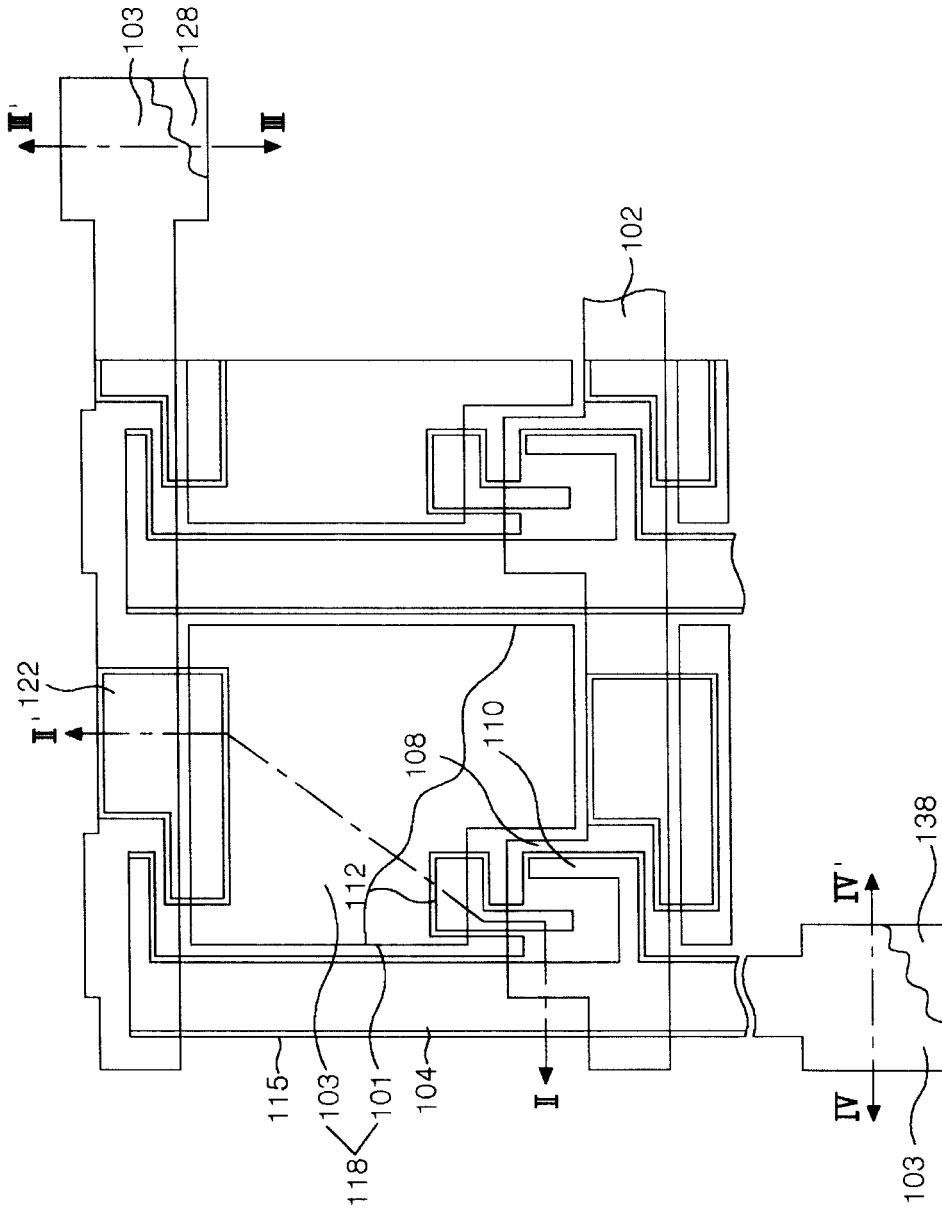


图 6A

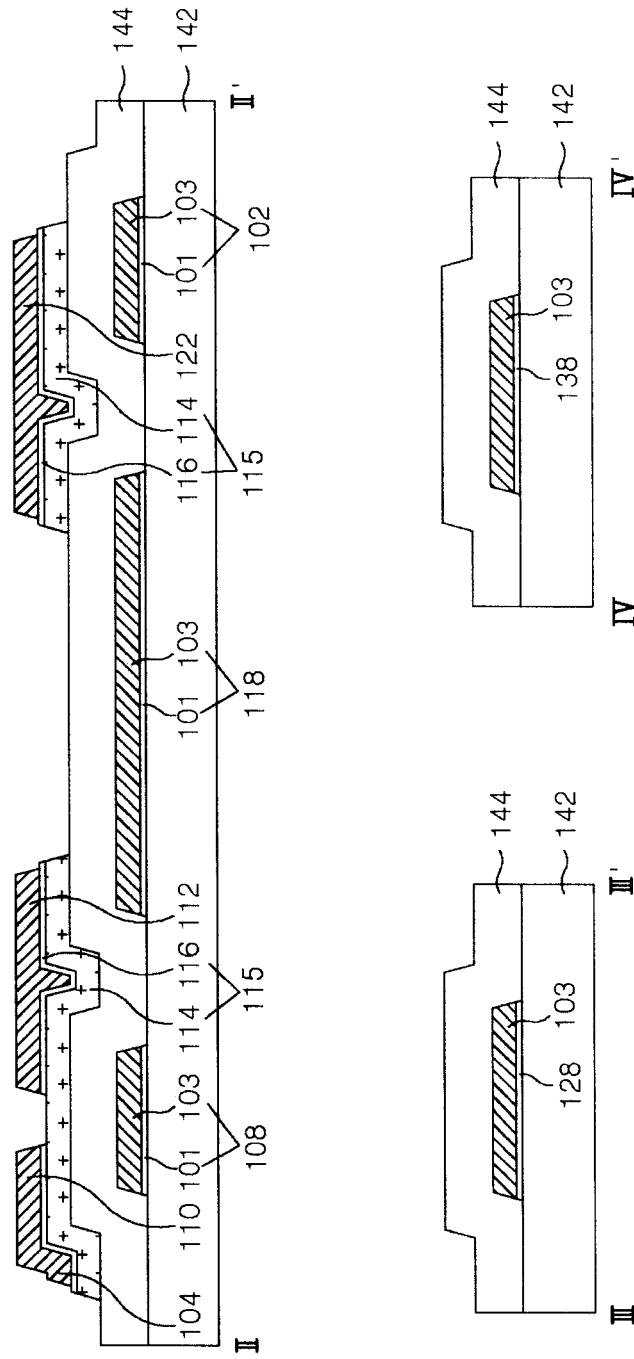


图 6B

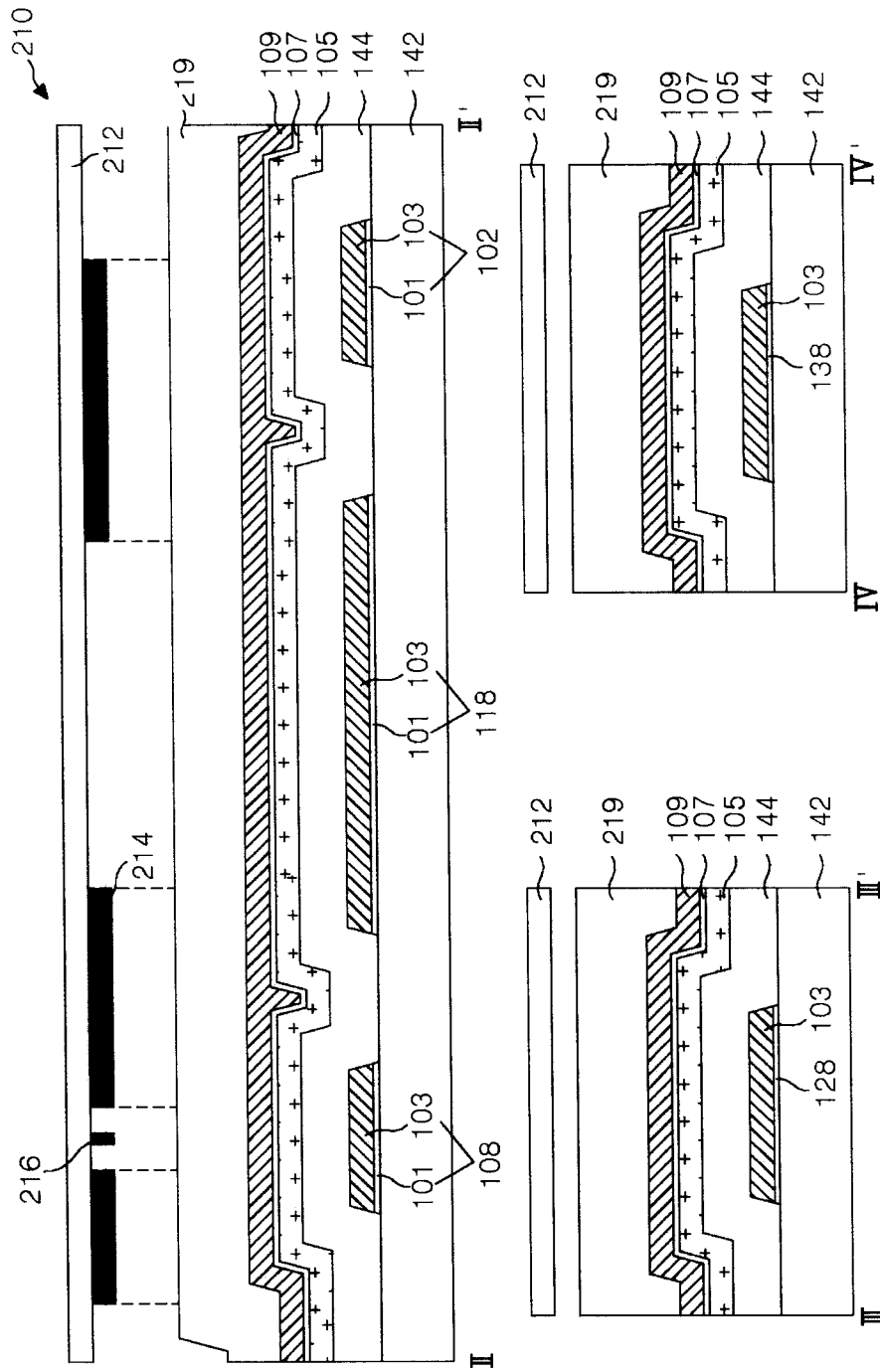


图 7A

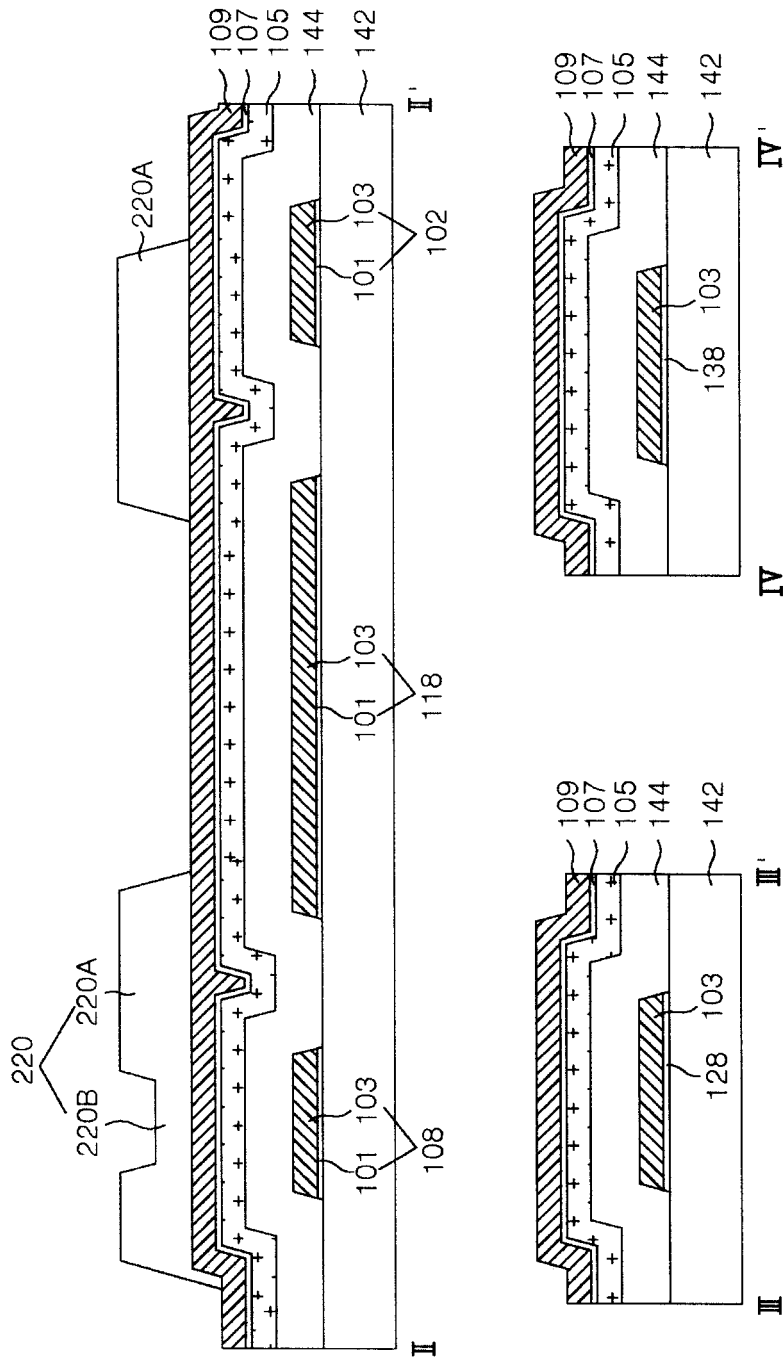


图 7B

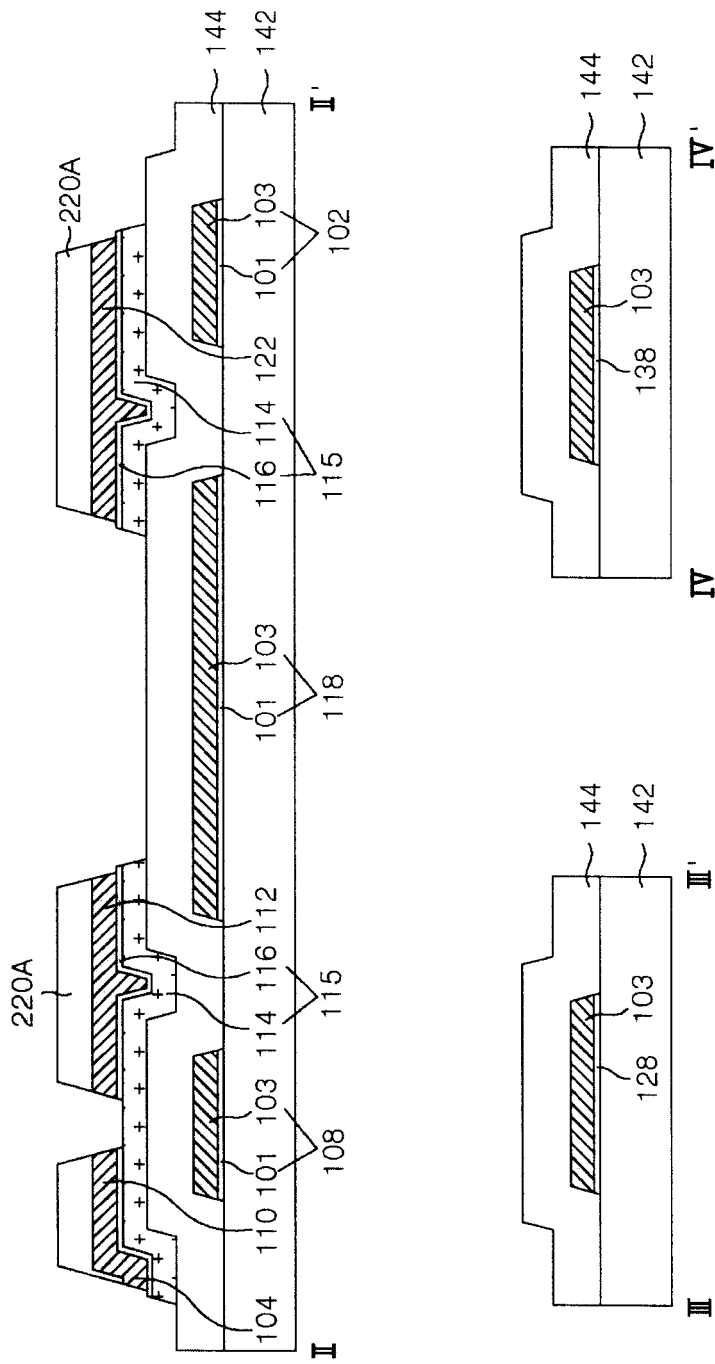


图 7D

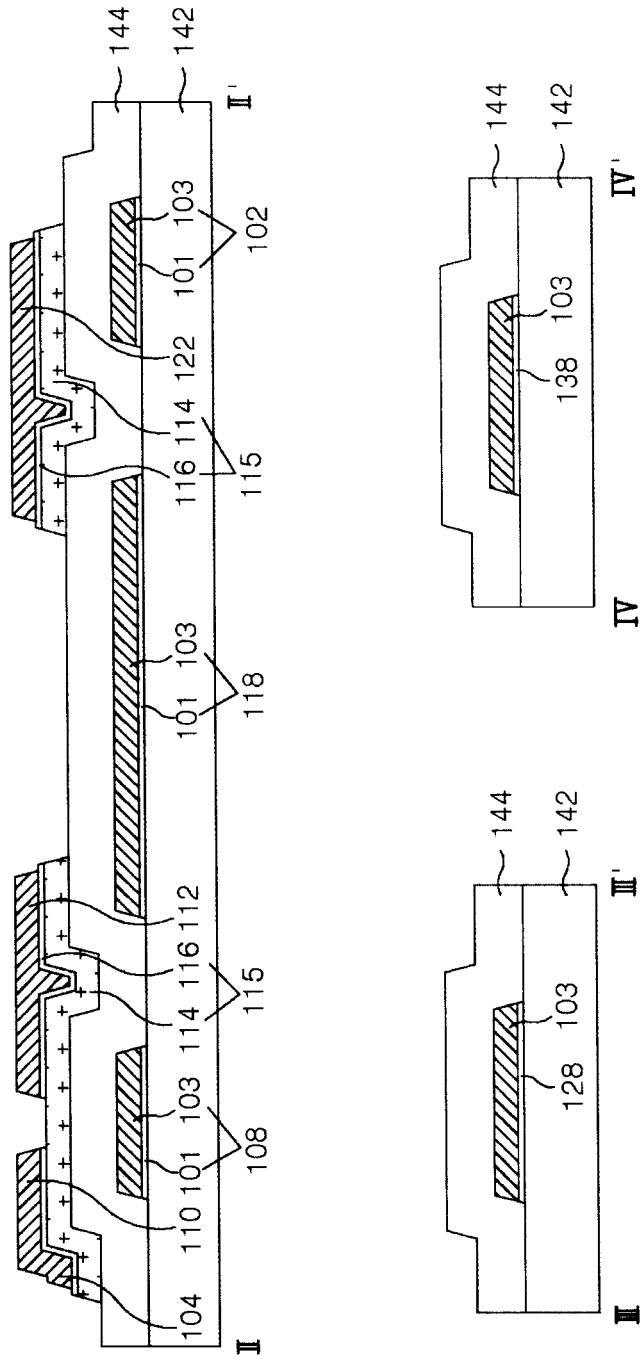


图 7E

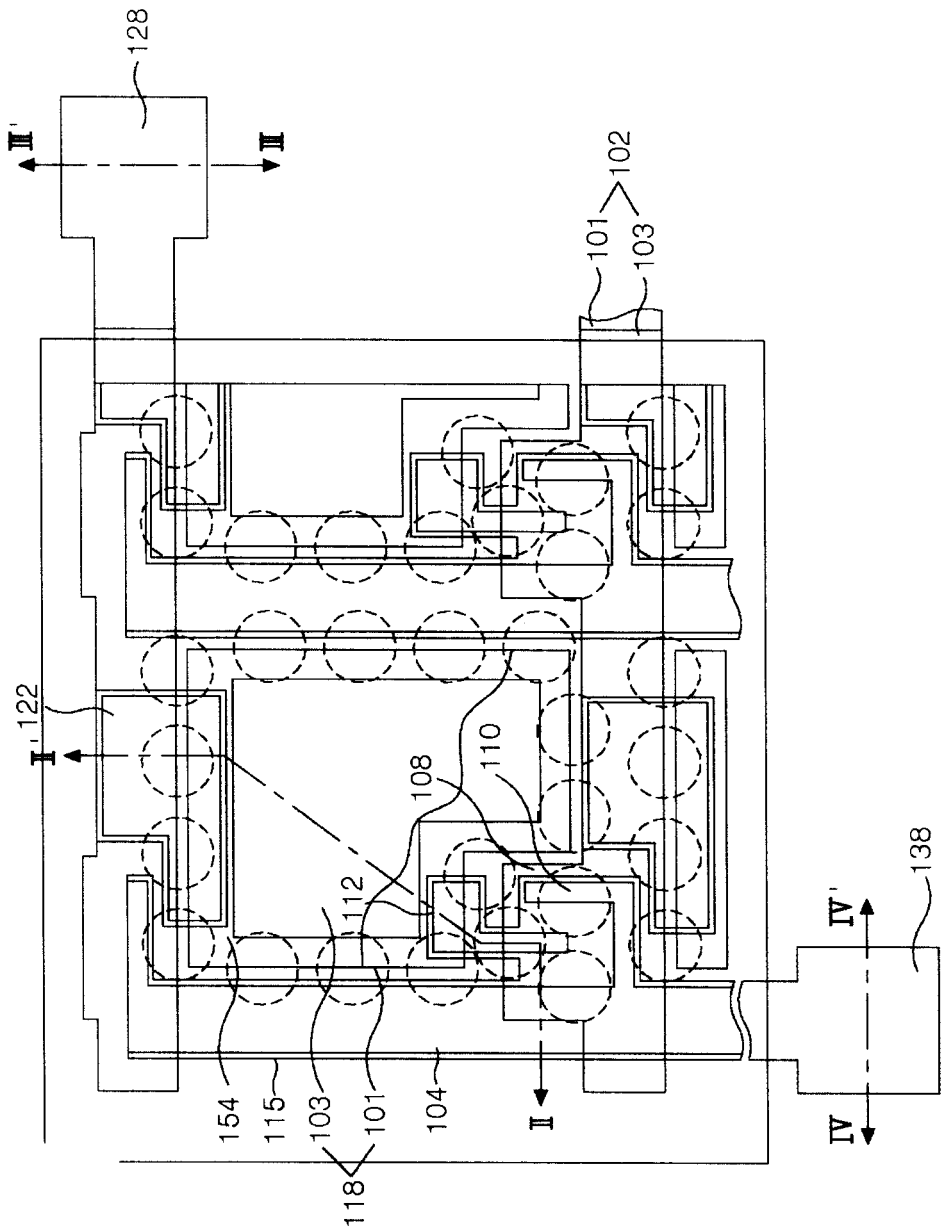


图 8A

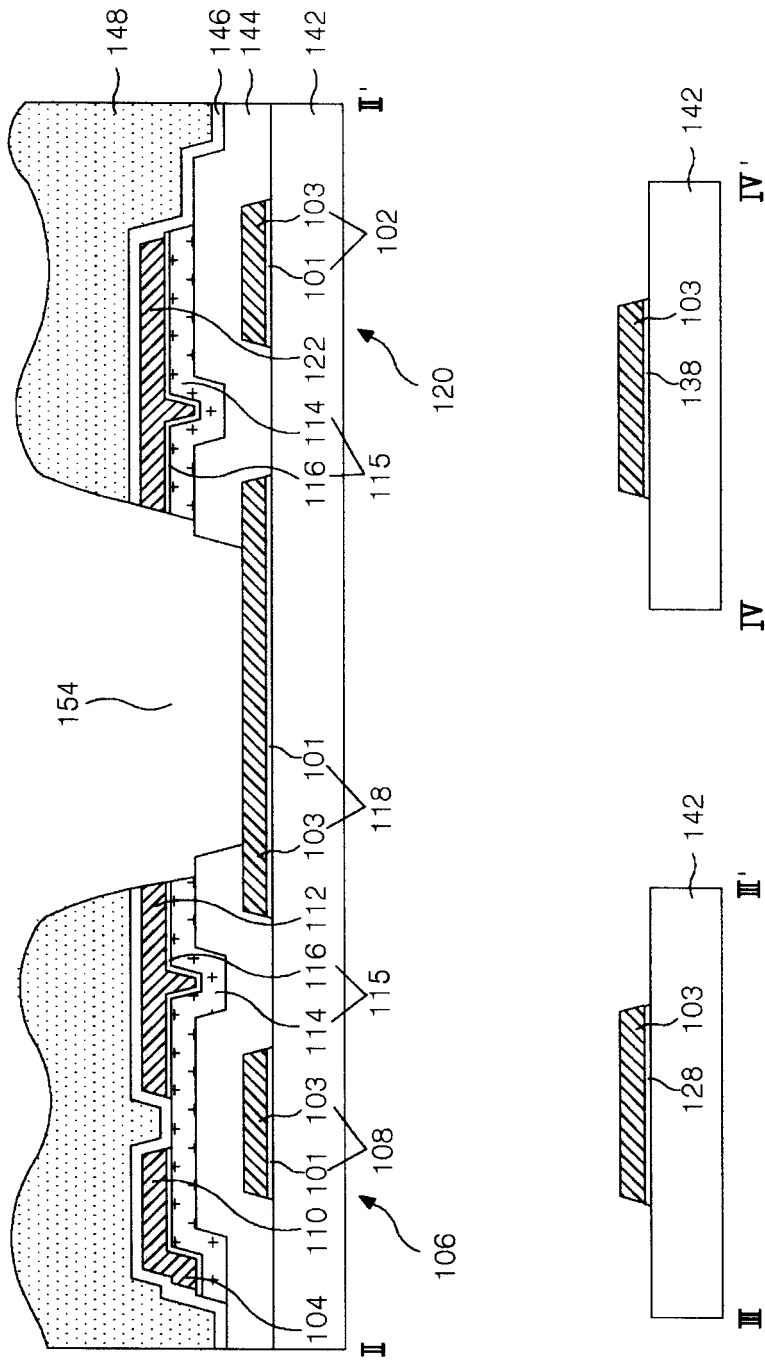


图 8B

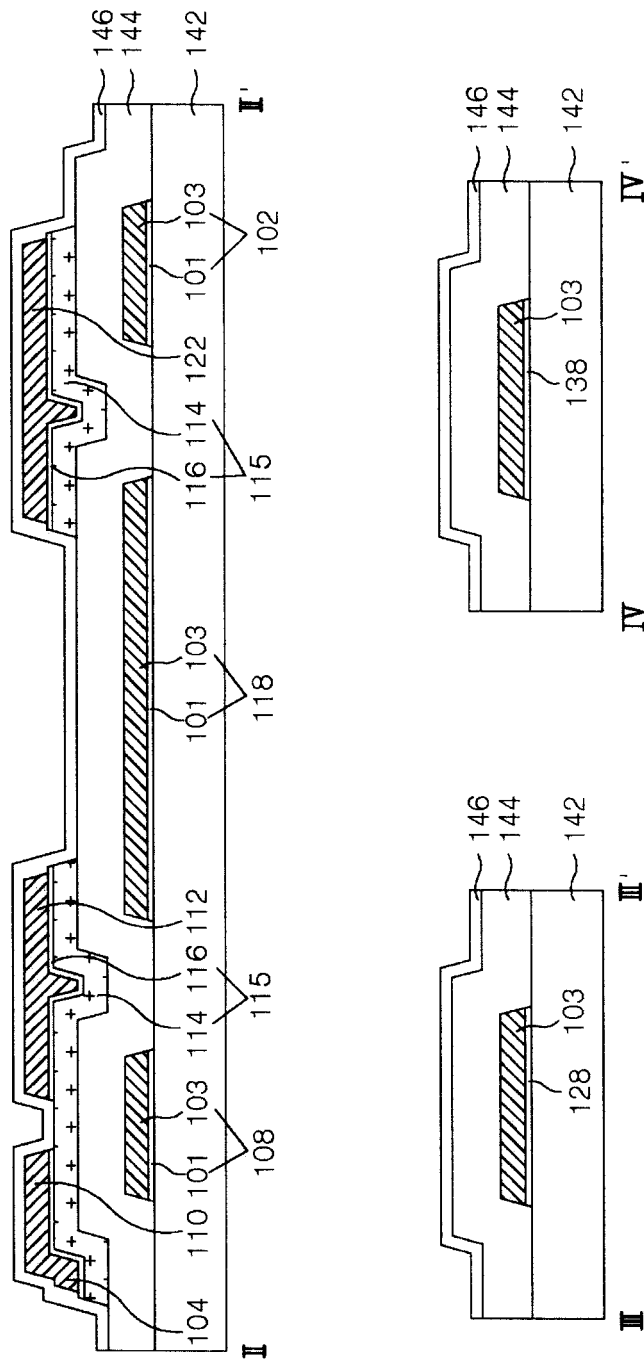


图 9A

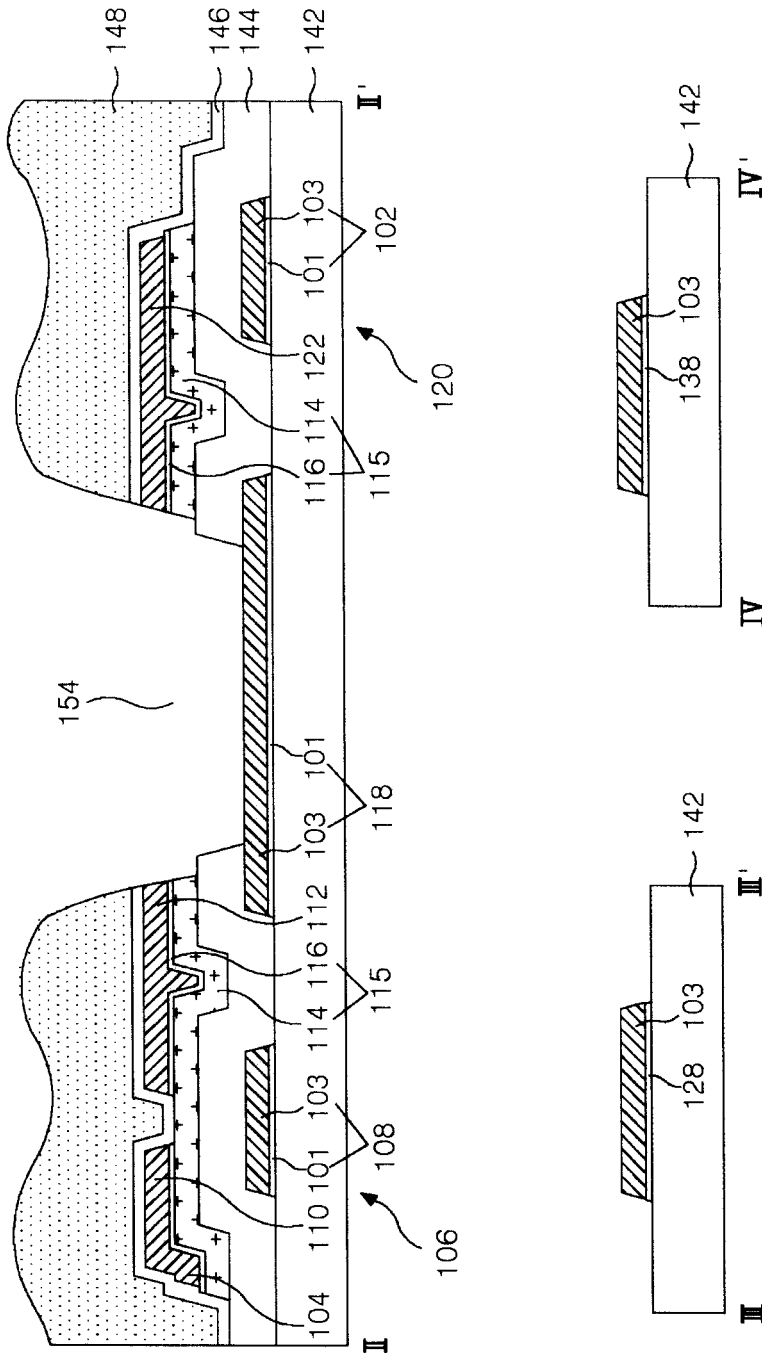


图 9C

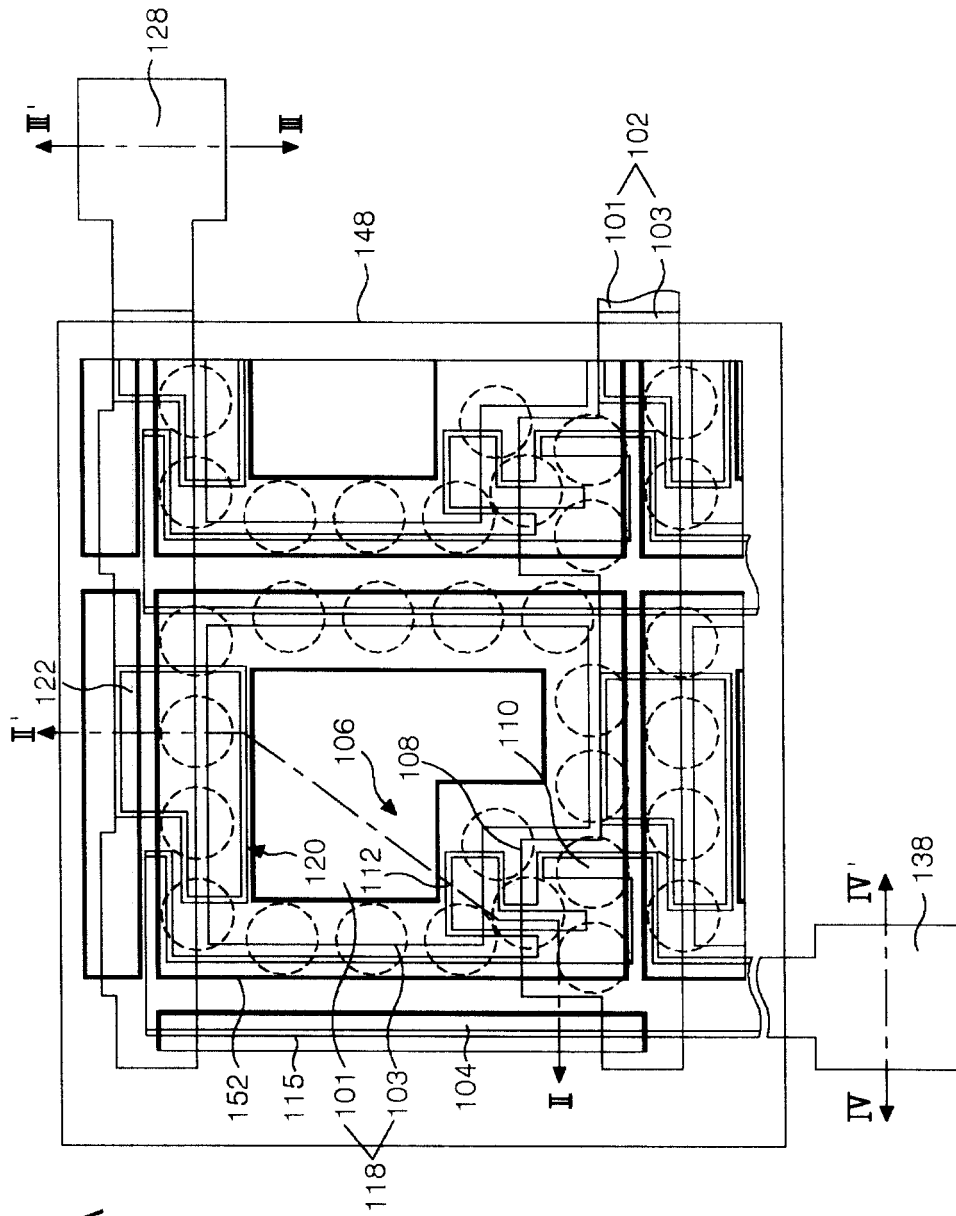


图 10A

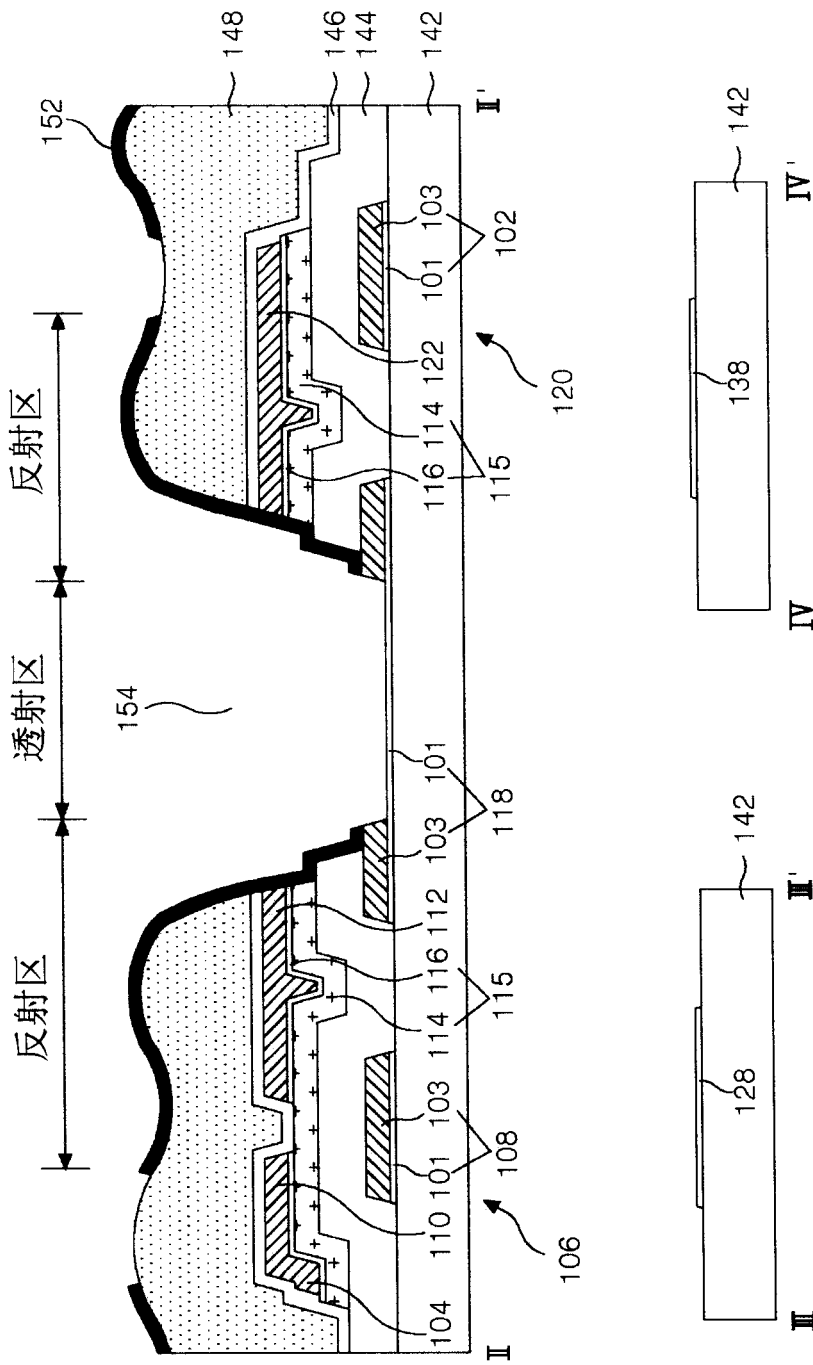


图 10B

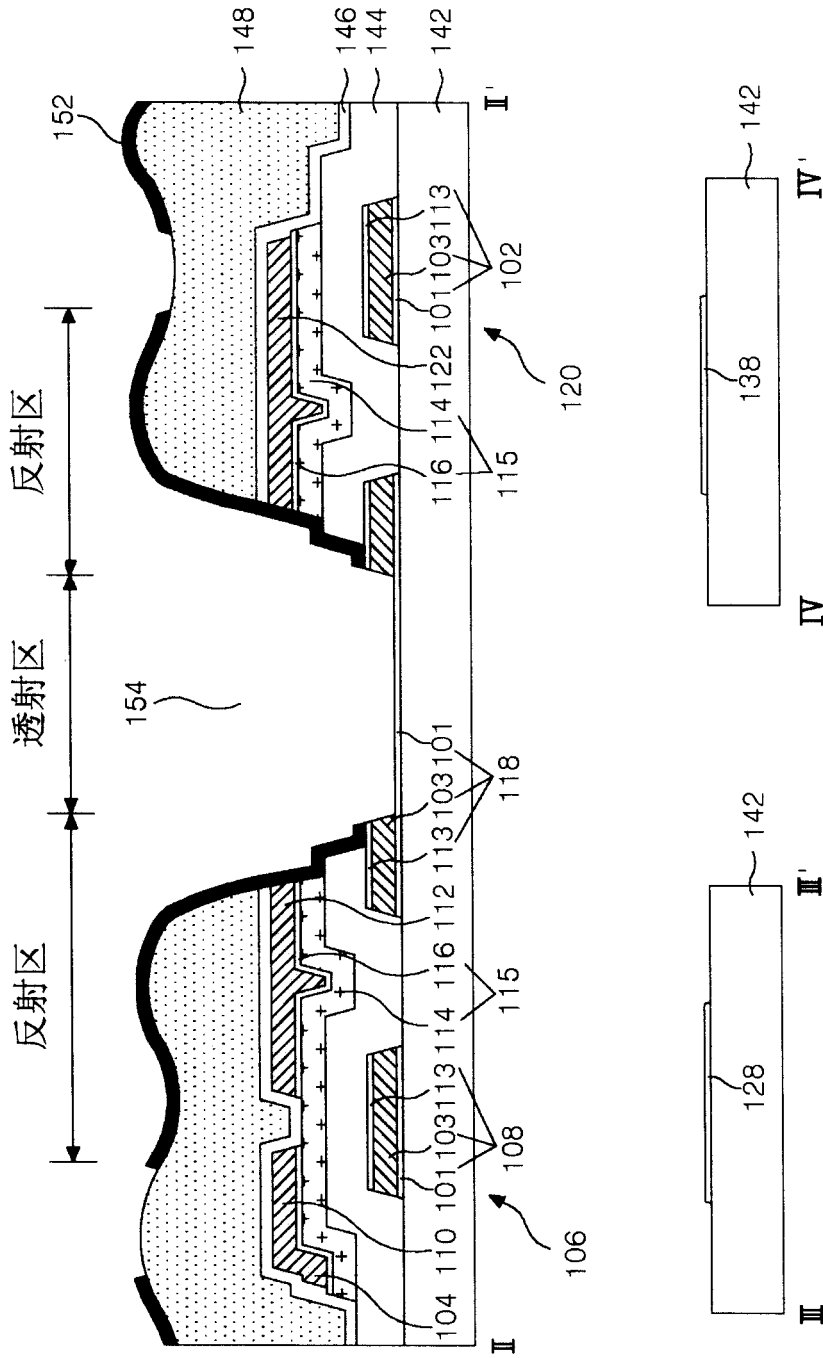


图 11

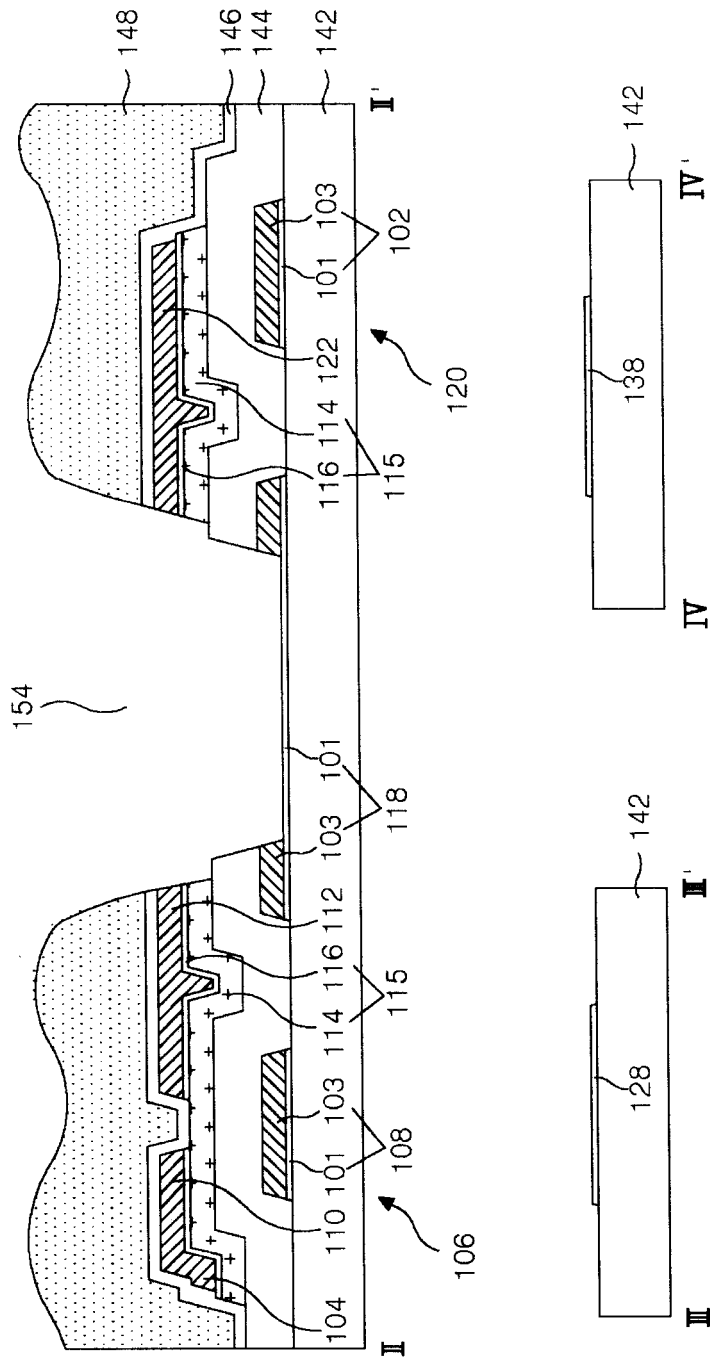


图 12A

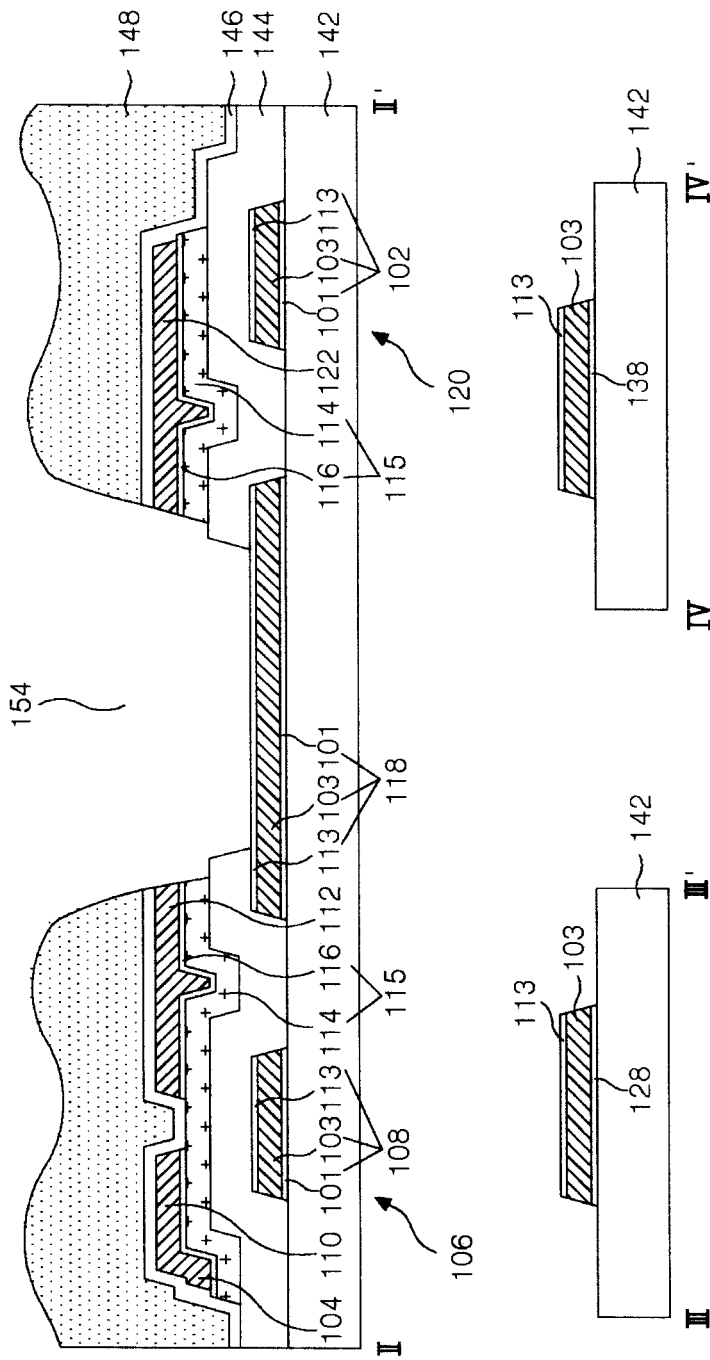


图 12B

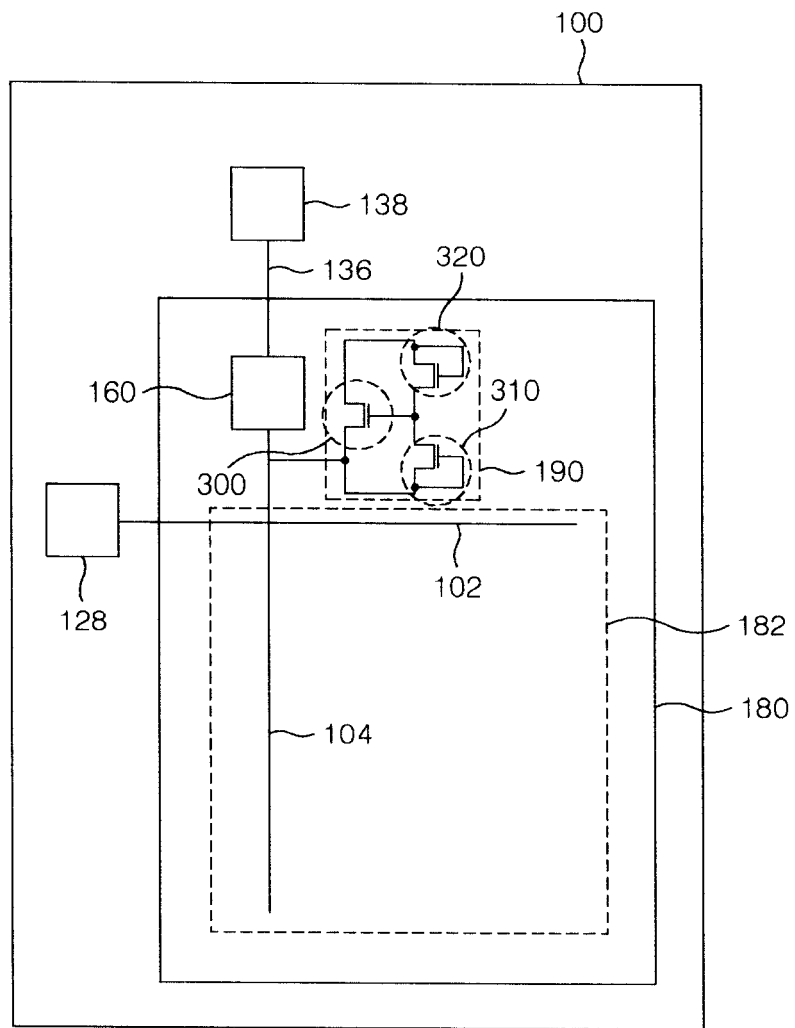


图 13

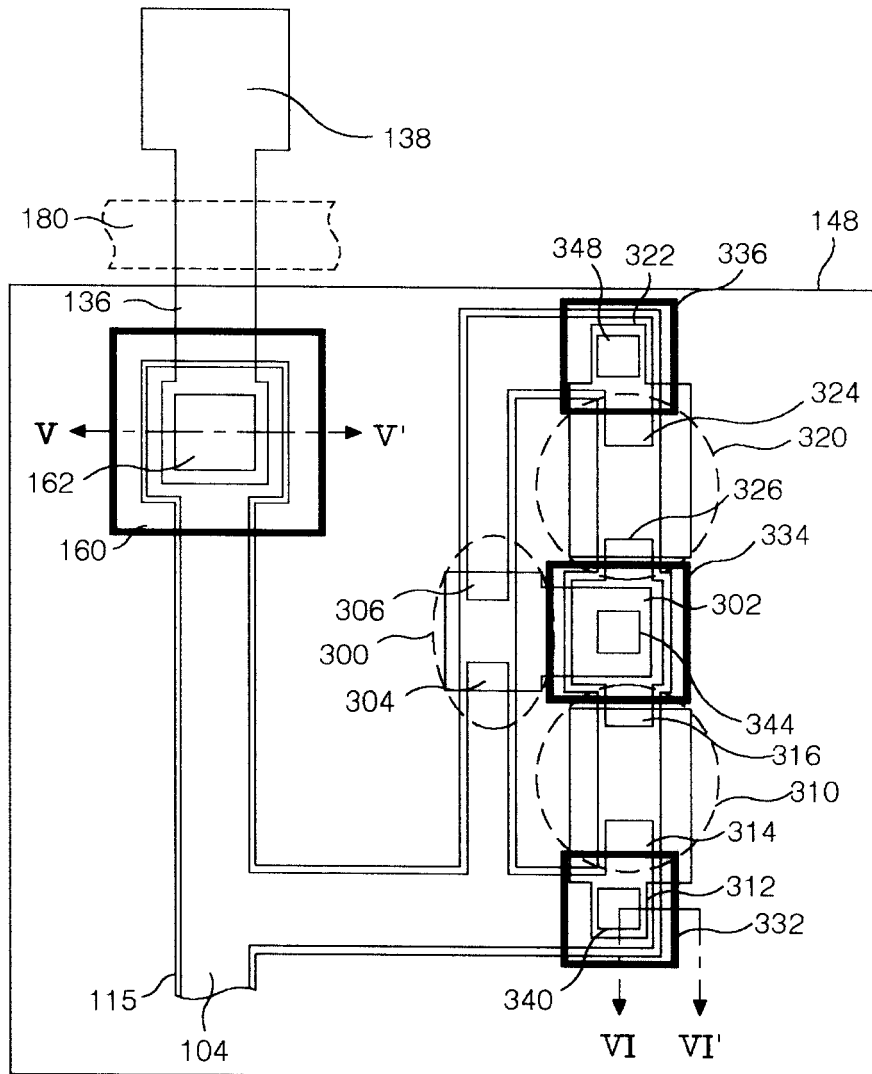


图 14

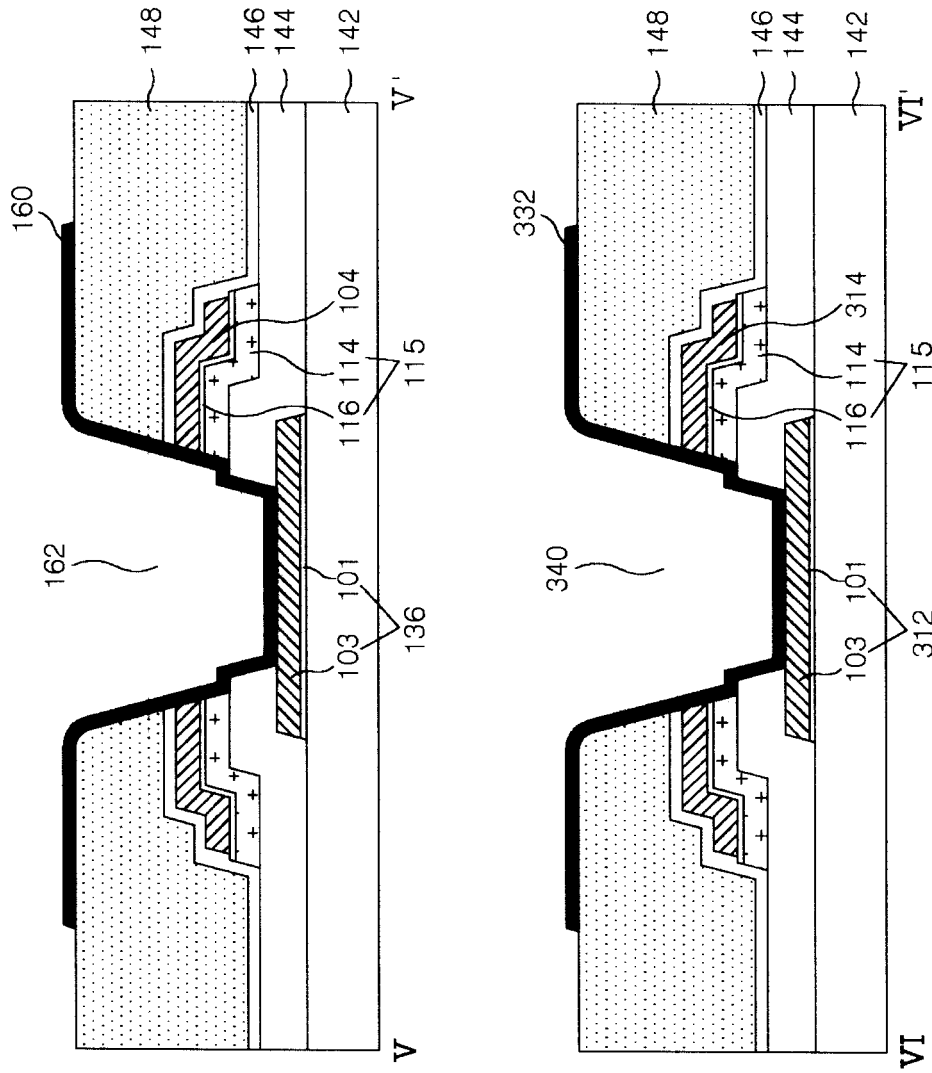


图 15

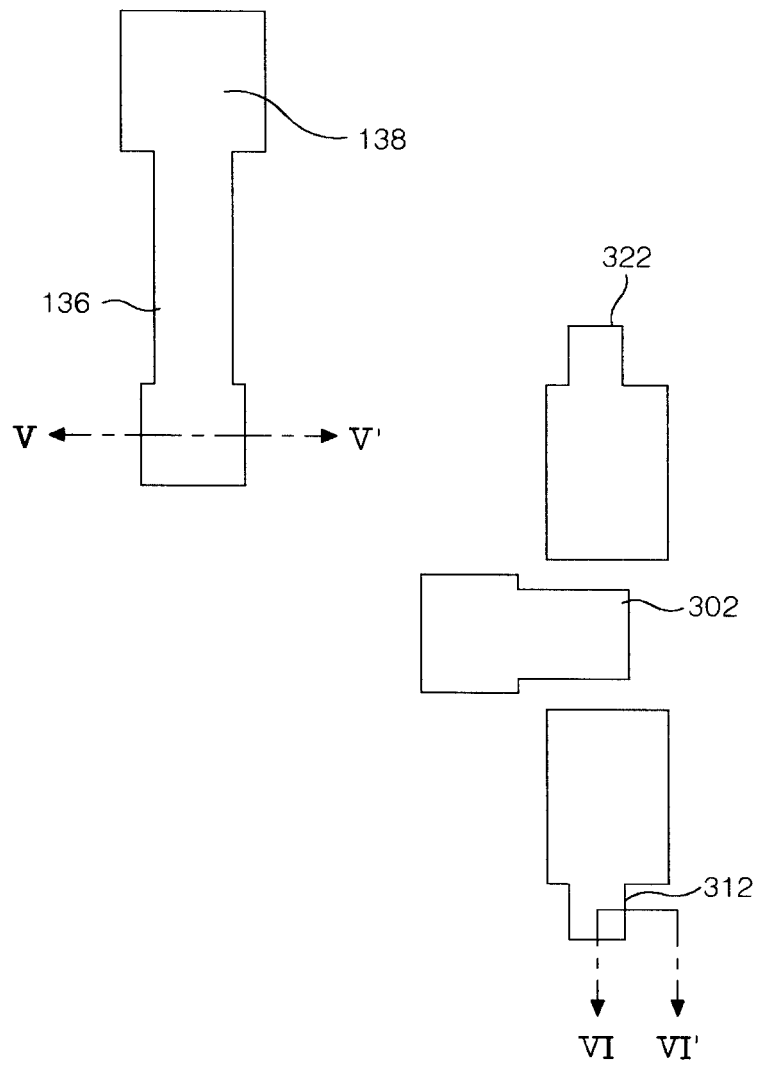


图 16A

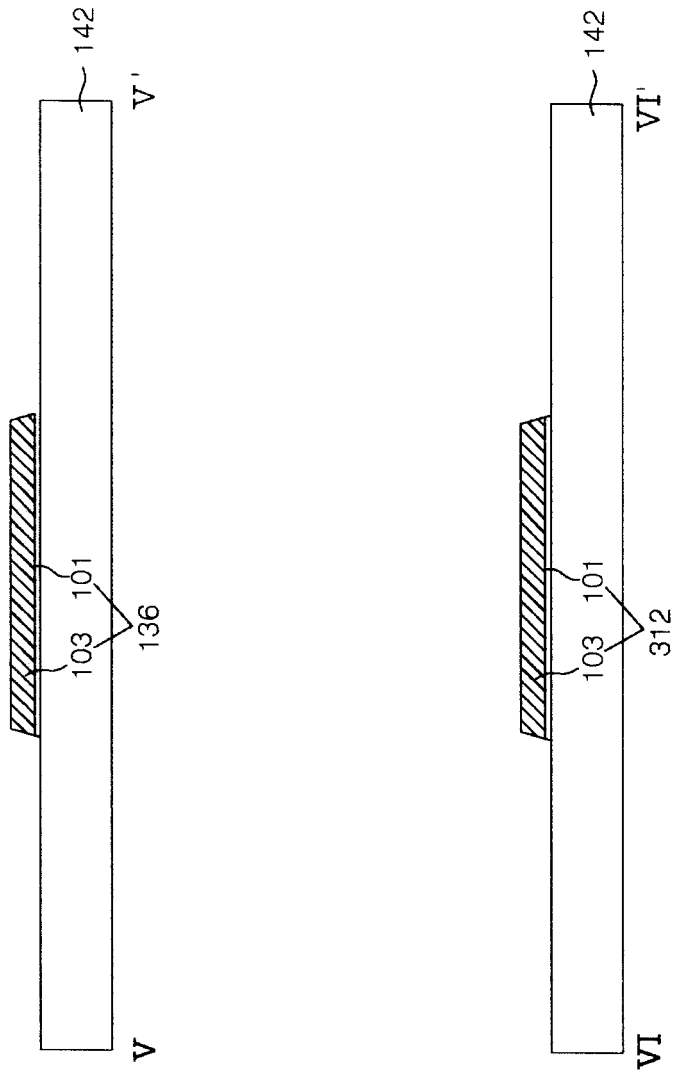


图 16B

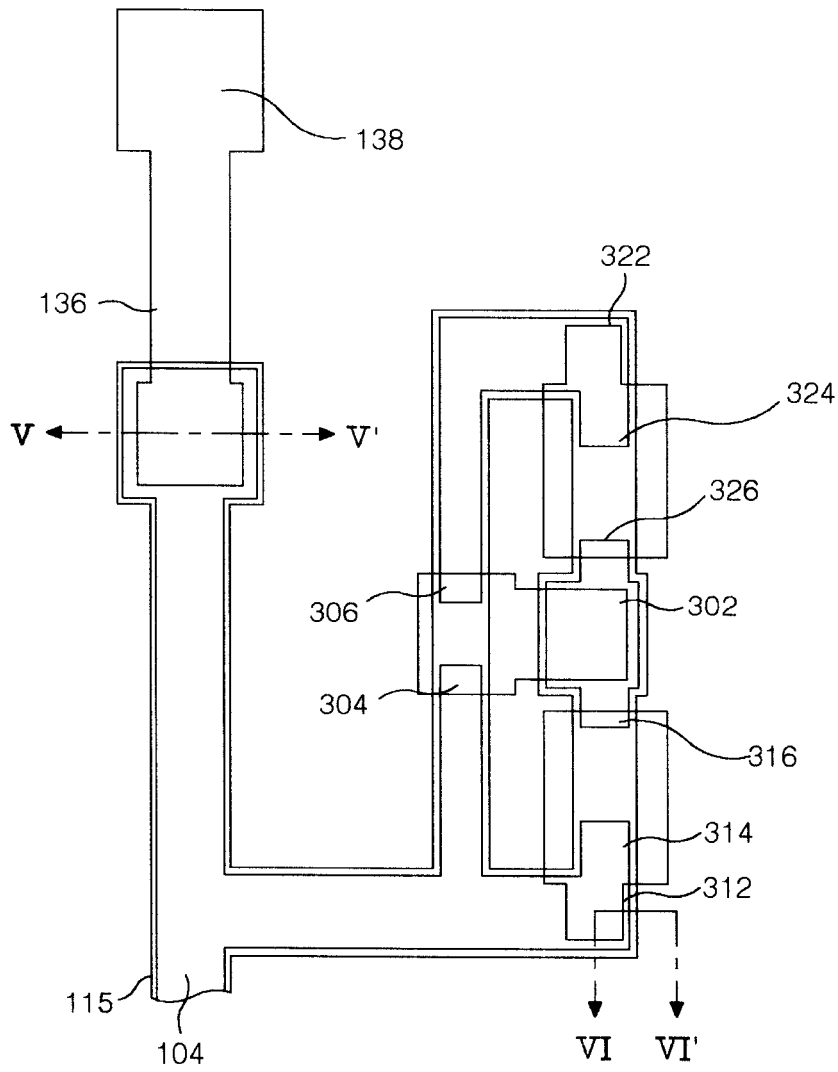


图 17A

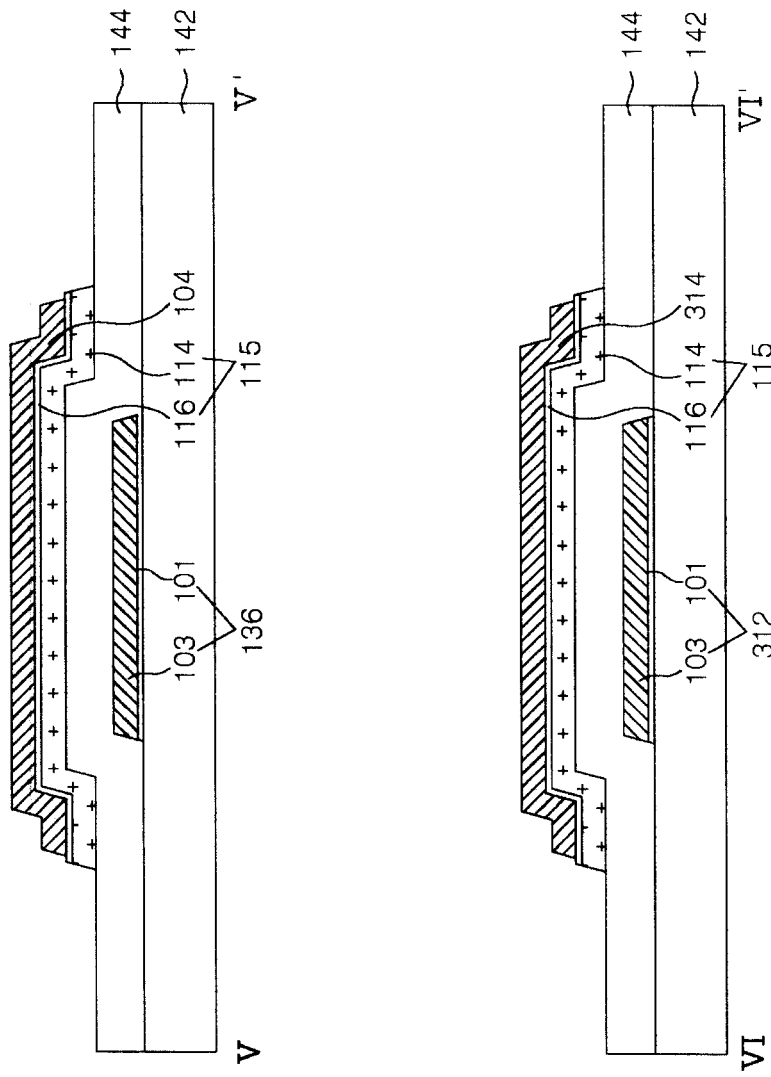


图 17B

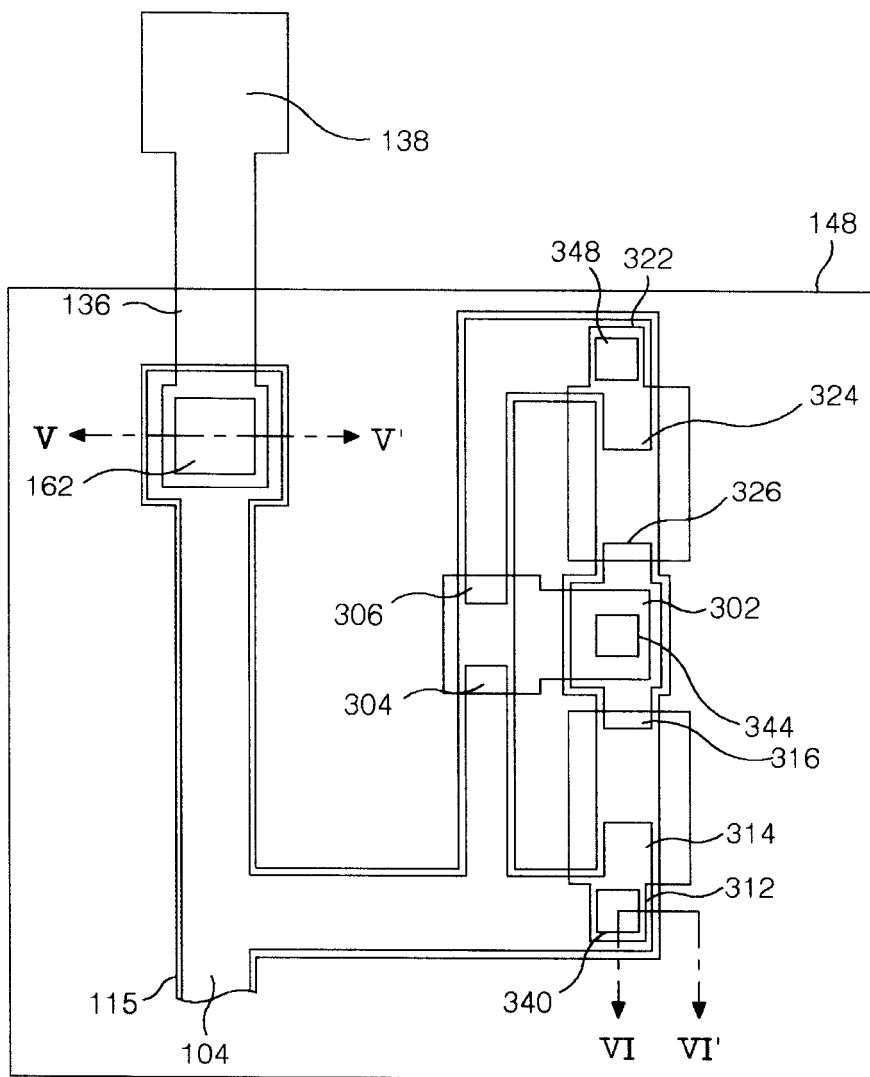


图 18A

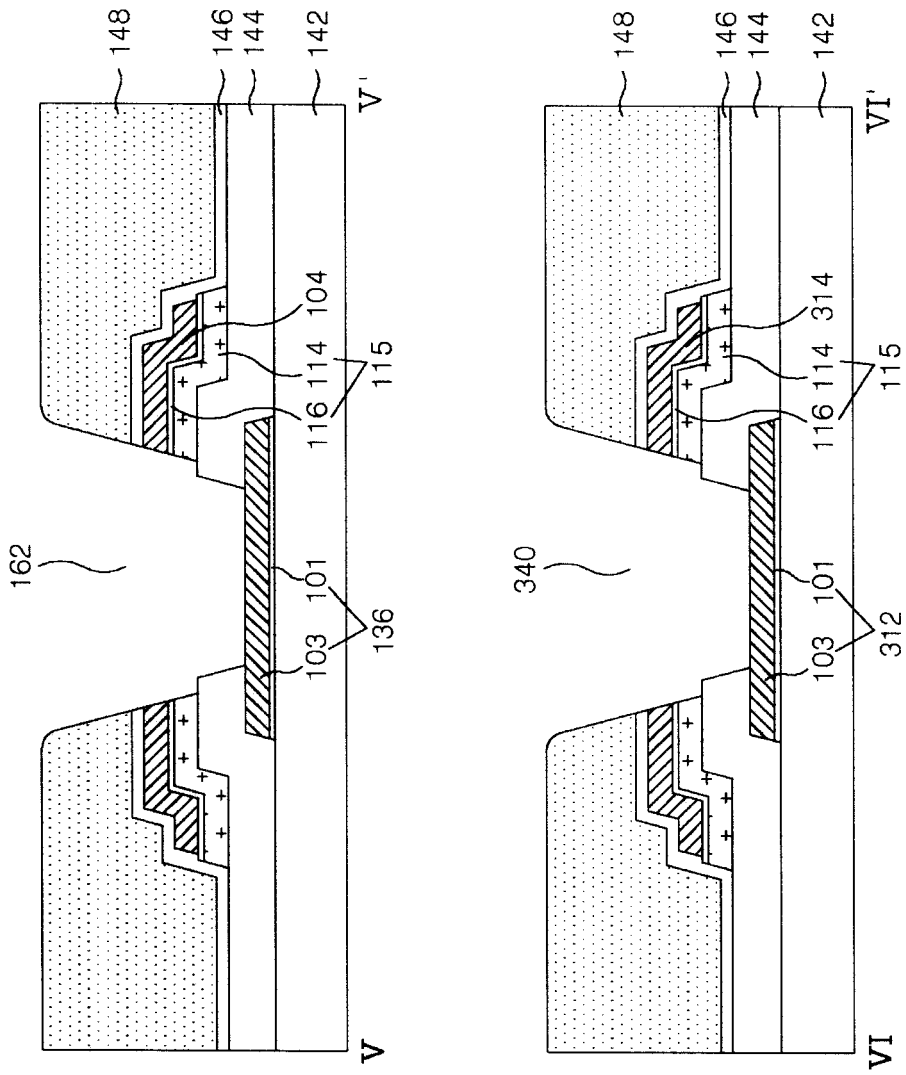


图 18B

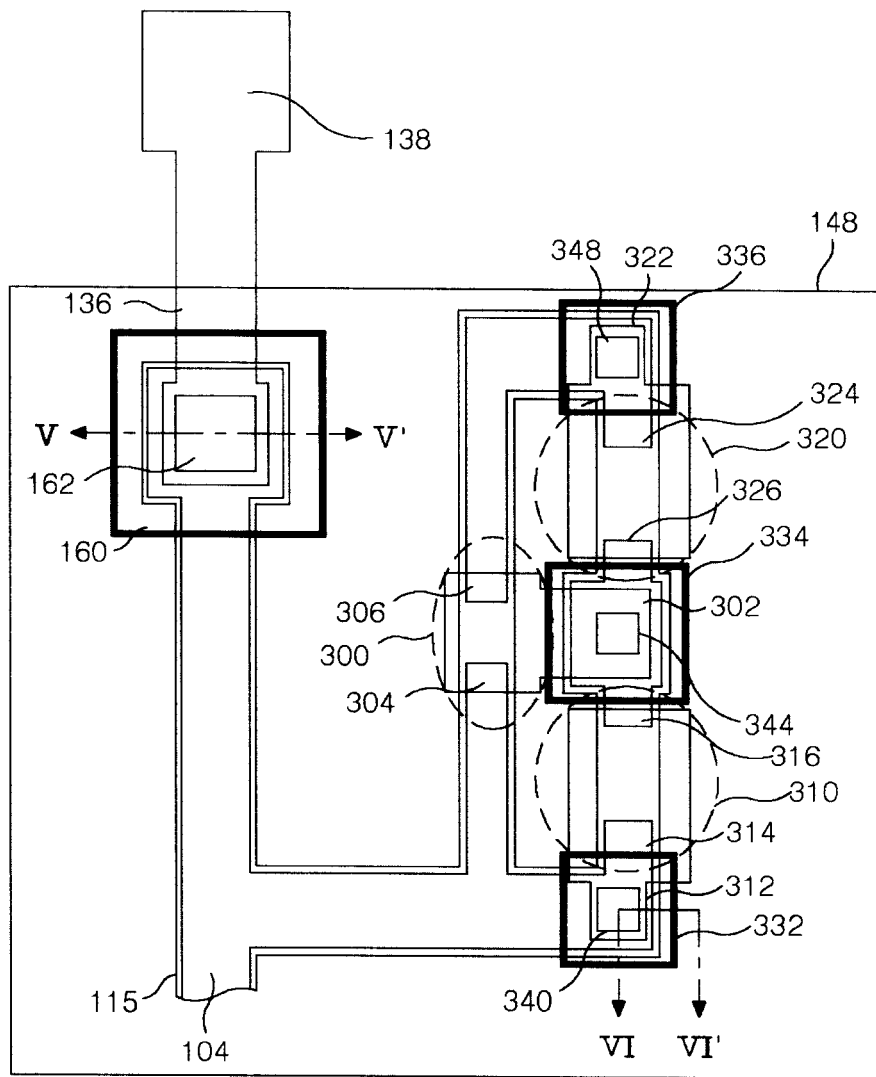


图 19A

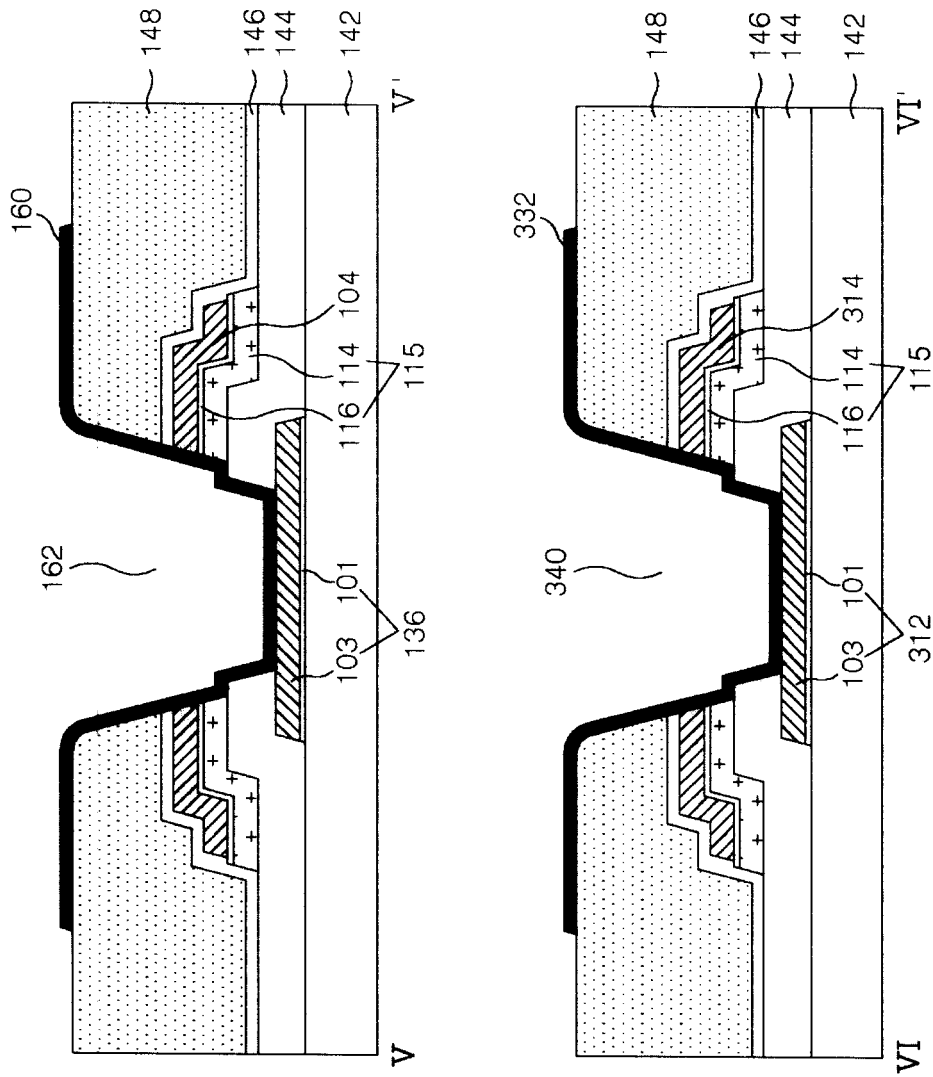


图 19B

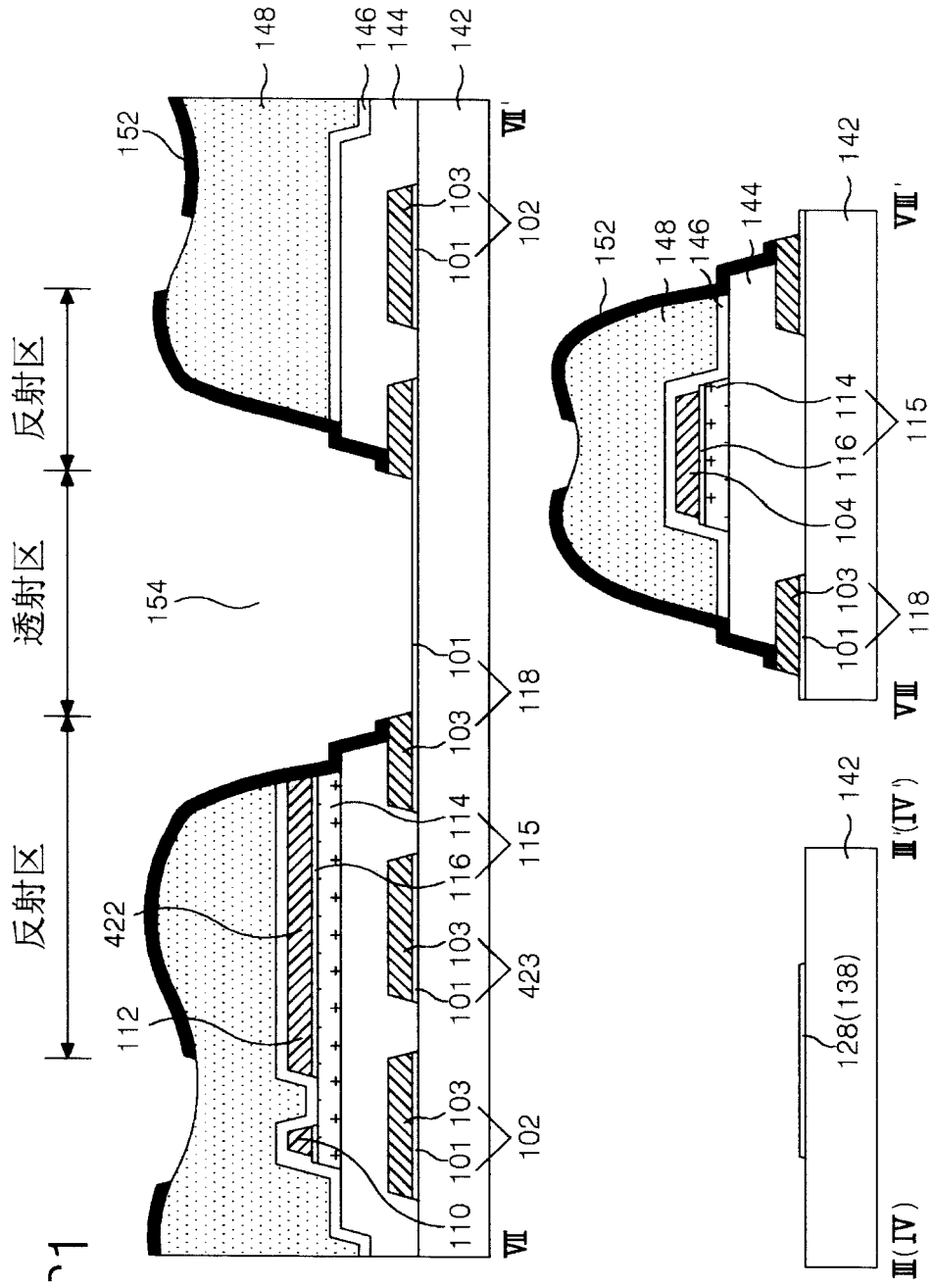


图 21

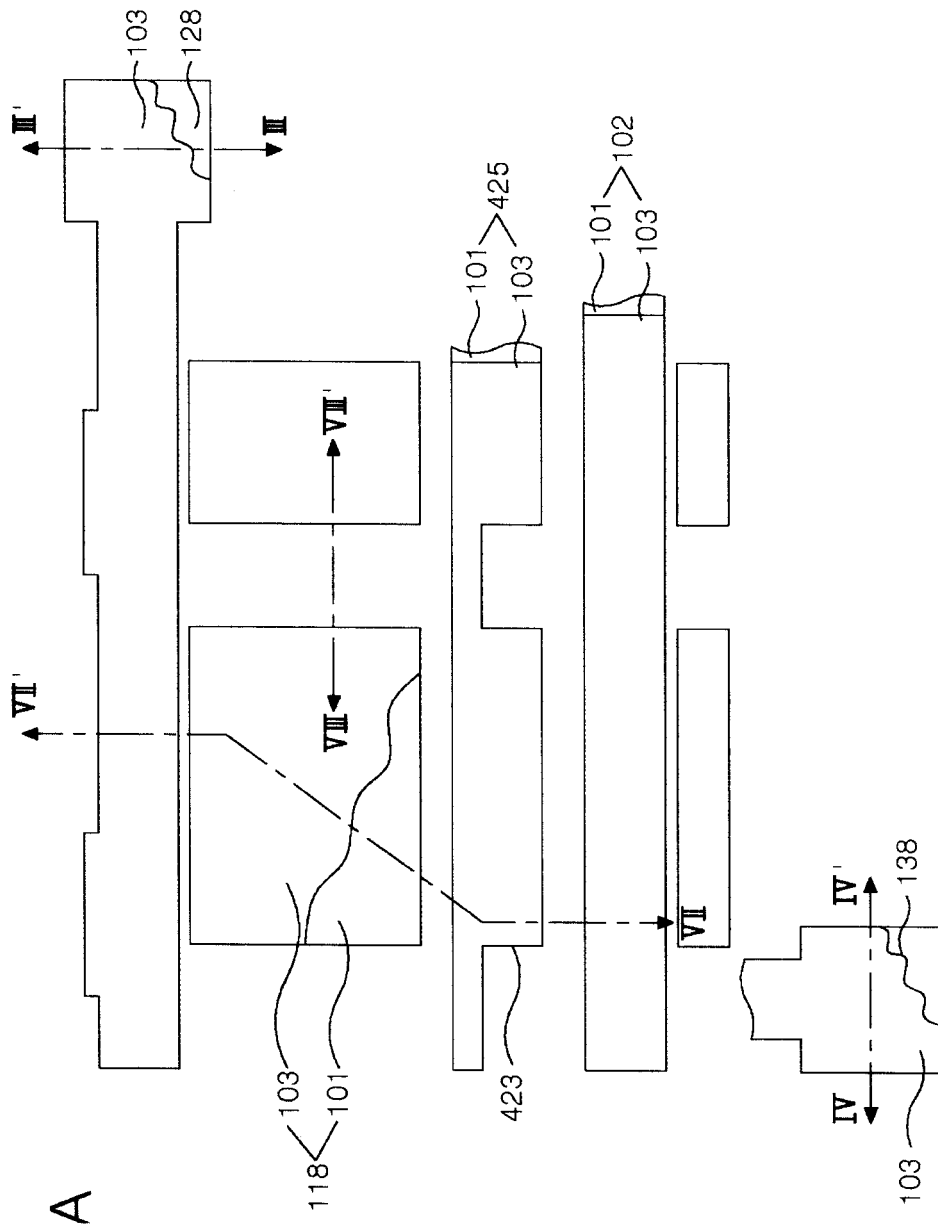


图 22A

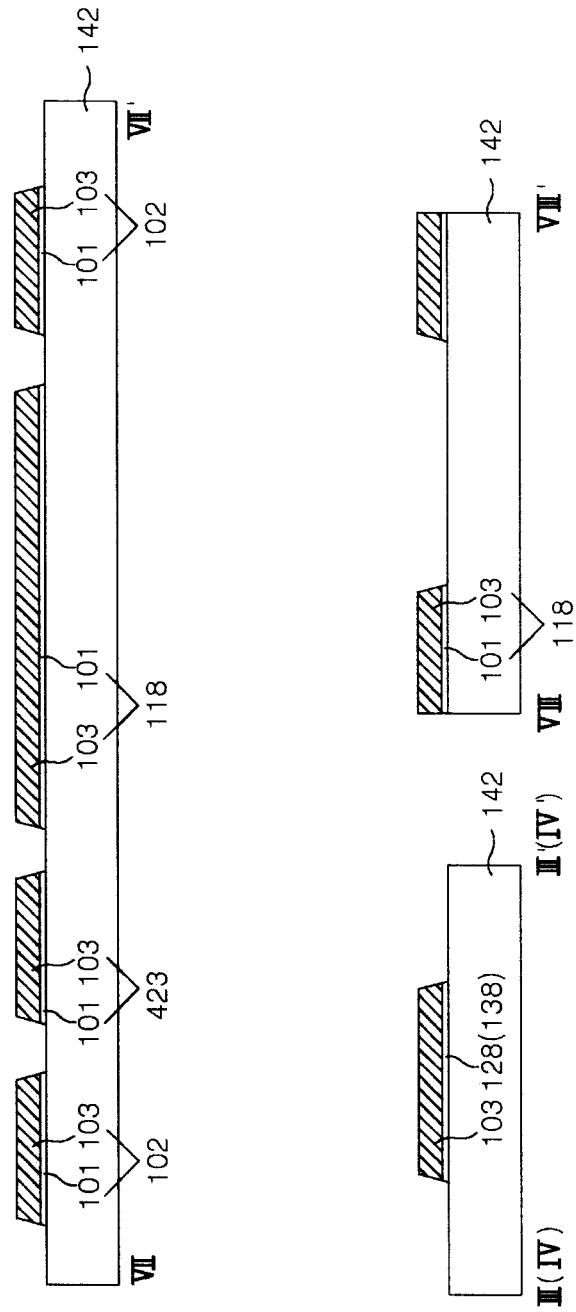


图 22B

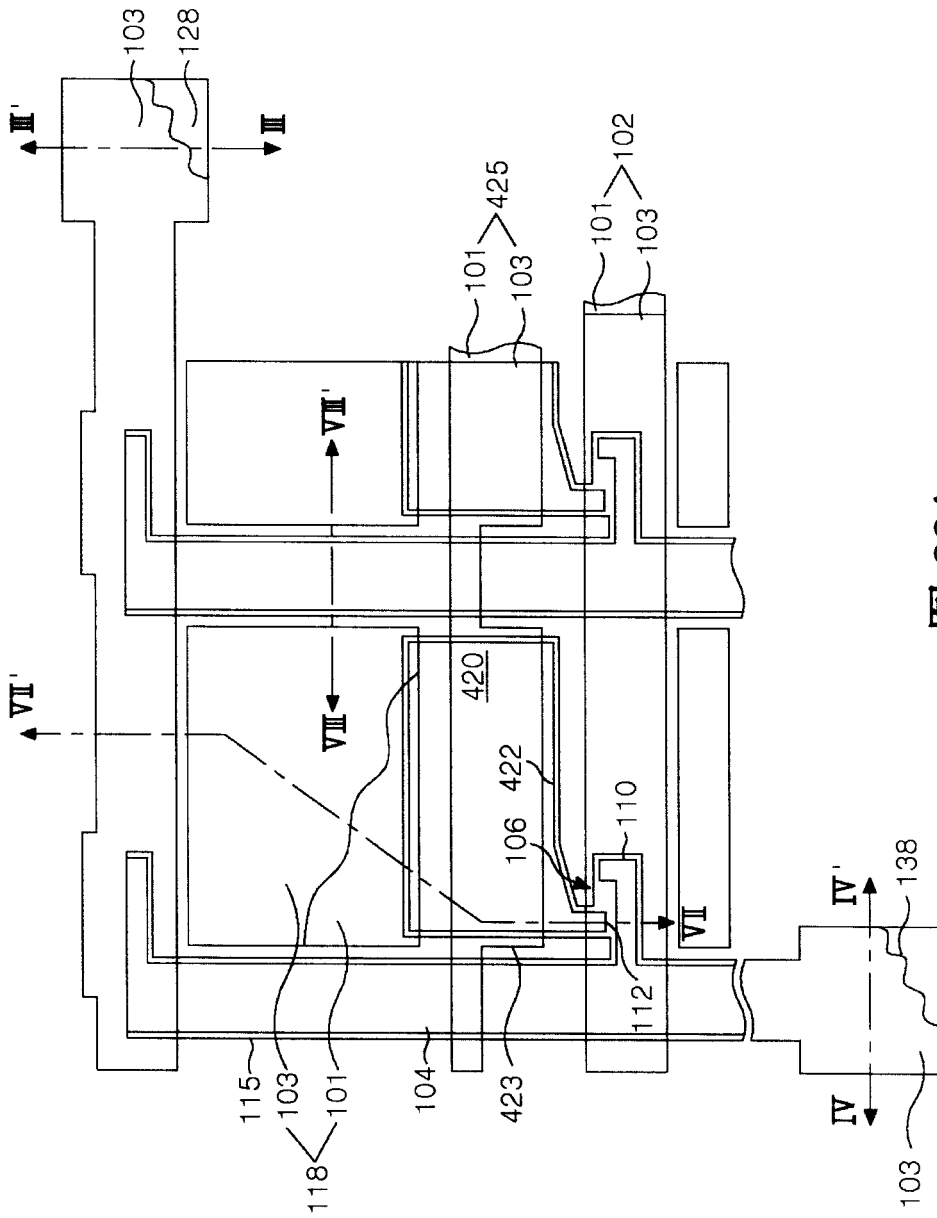


图 23A

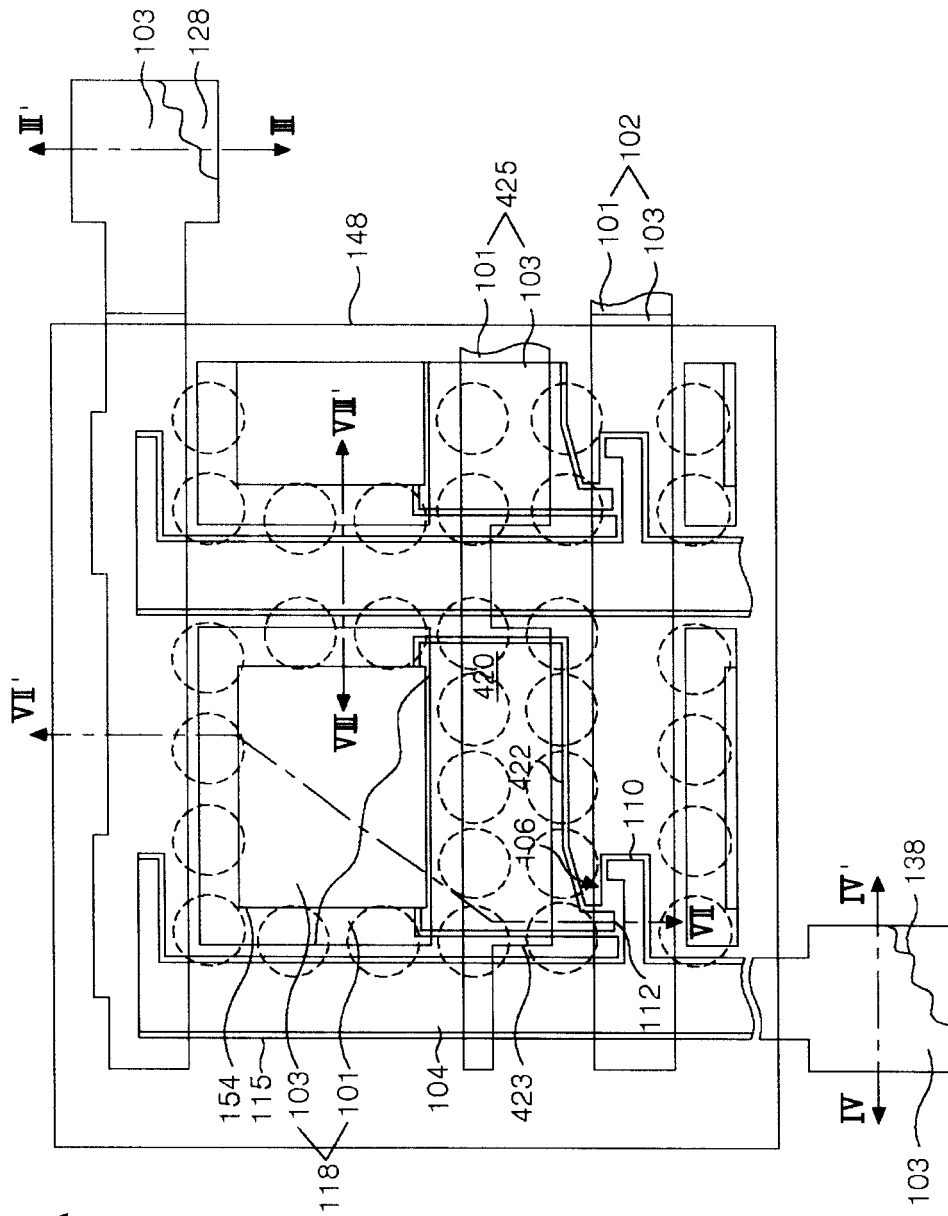


图 24A

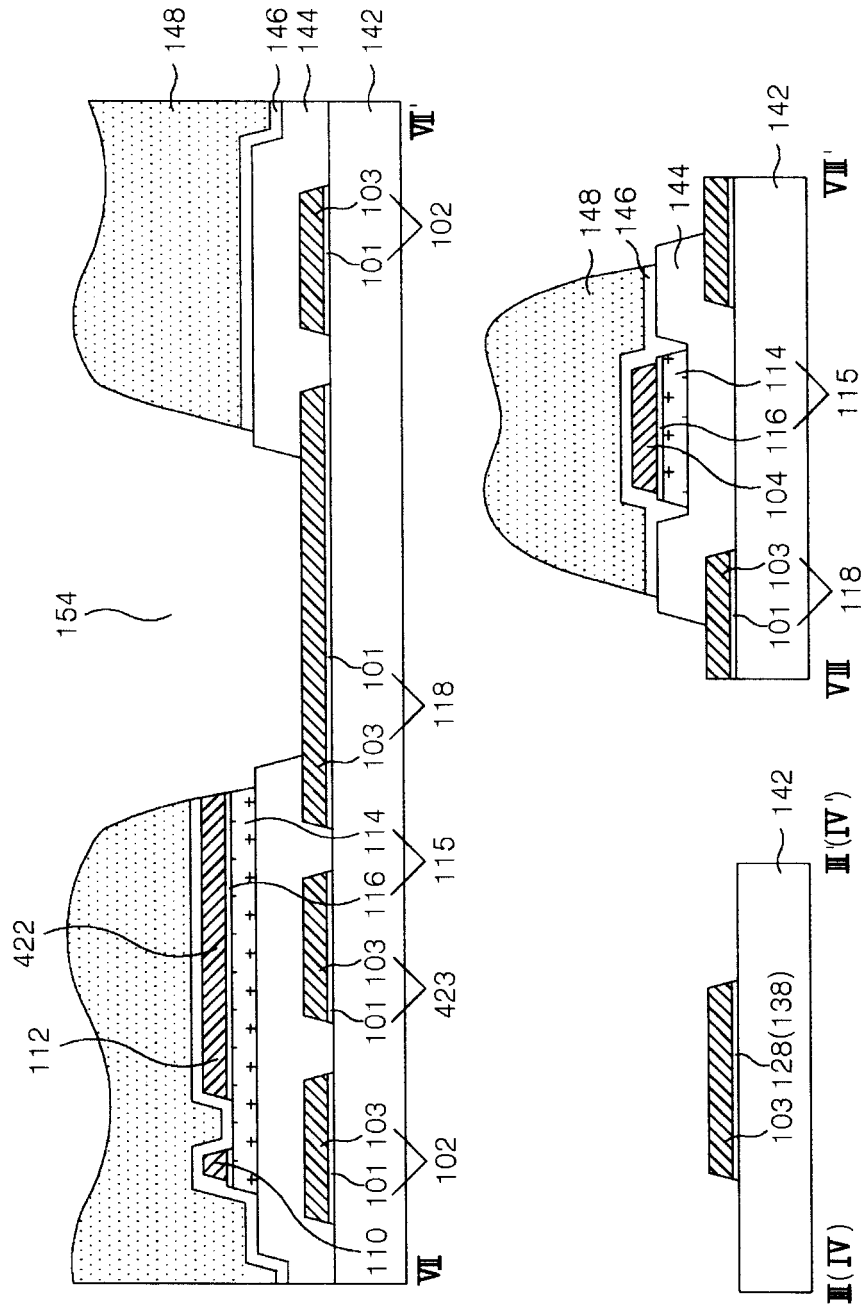


图 24B

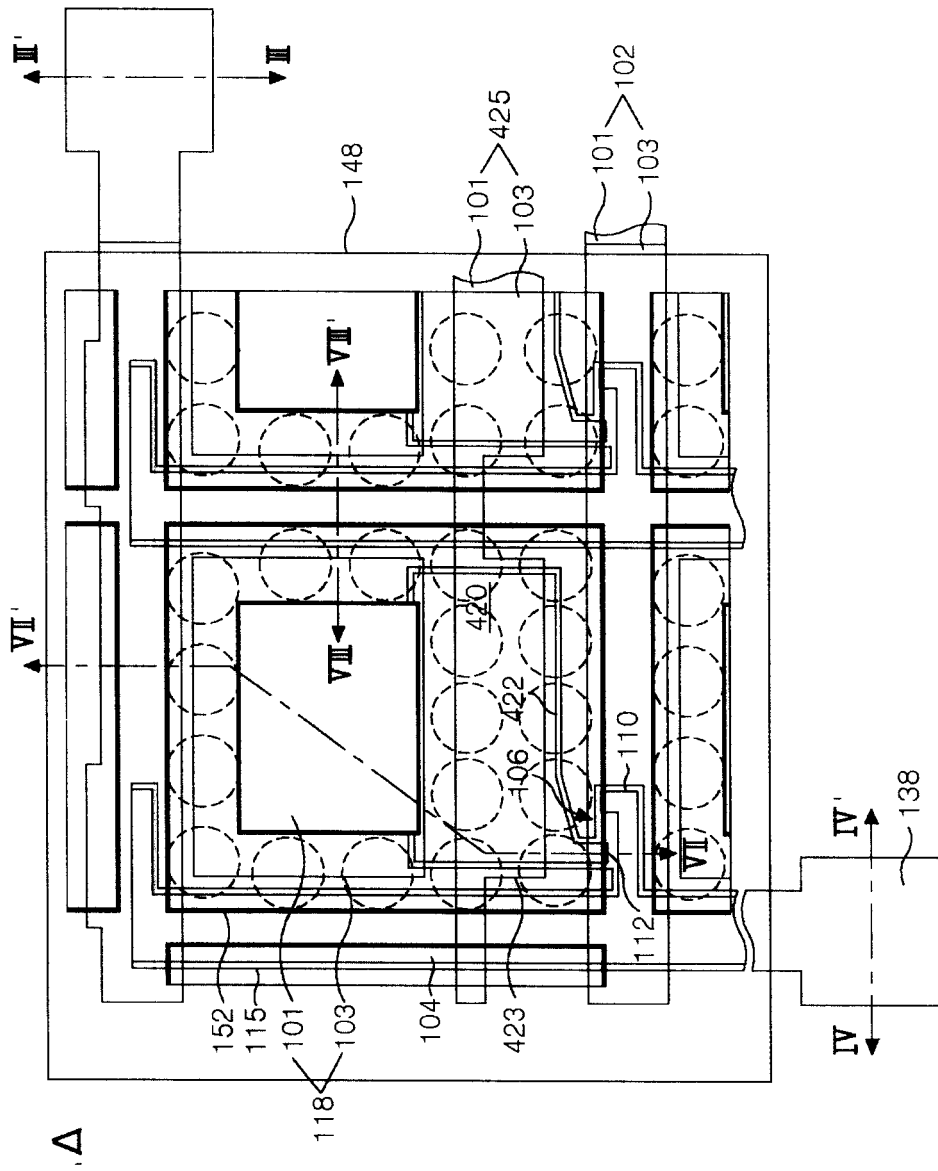


图 25A

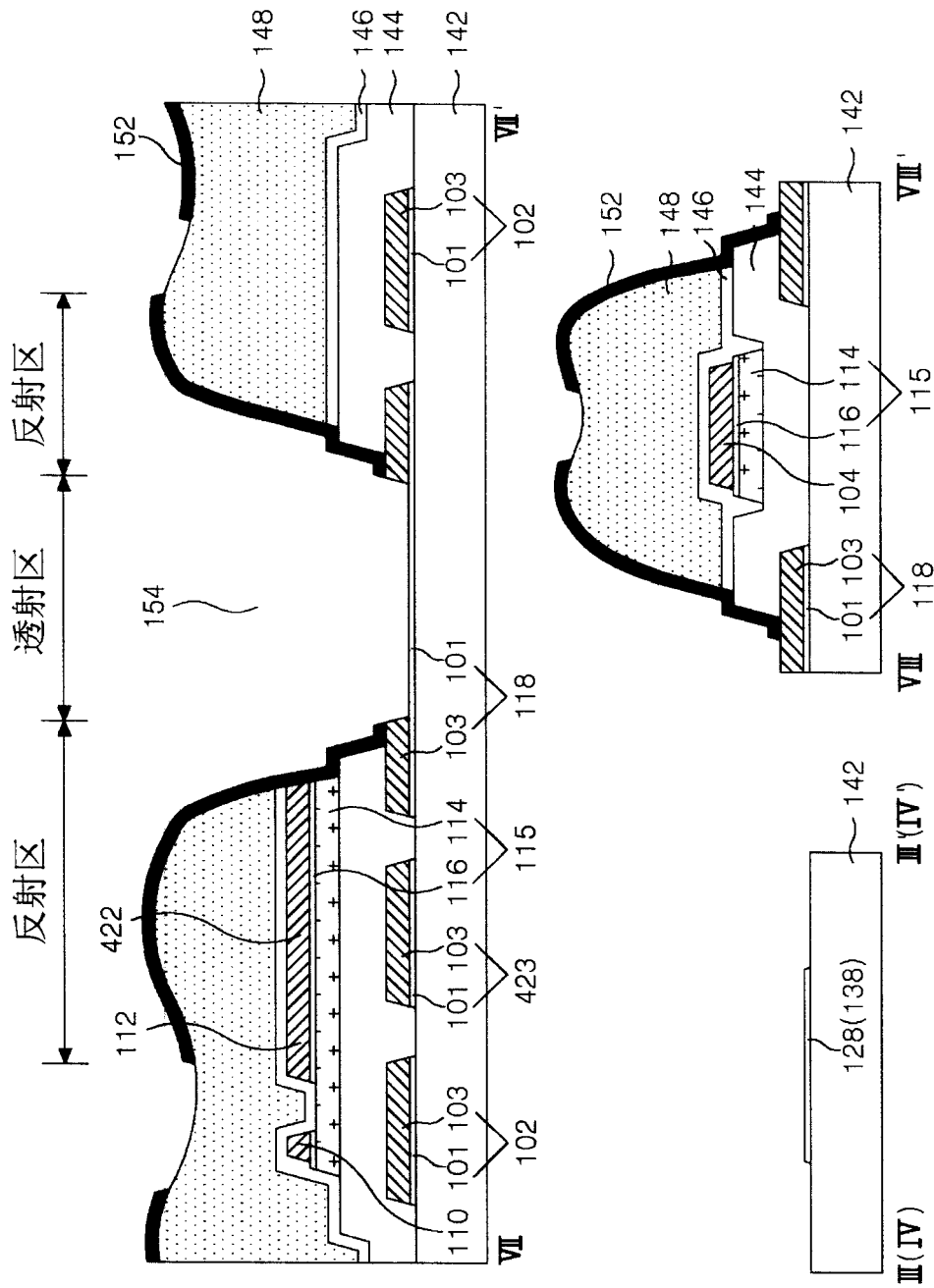


图 25B

专利名称(译)	一种液晶显示器件及其制造方法		
公开(公告)号	CN1707339A	公开(公告)日	2005-12-14
申请号	CN200510074818.9	申请日	2005-06-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	安炳喆		
发明人	安炳喆		
IPC分类号	G02F1/136 G02F1/1335 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/1362 G02F1/133555 G02F2001/136231		
代理人(译)	徐金国		
优先权	1020040041142 2004-06-05 KR		
其他公开文献	CN100397225C		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示器件，包括：第一和第二基板；双层栅线，所述双层包括设在第一基板上的第一透明导电层和第二非透明导电层；位于栅线上的第一绝缘层；与栅线交叉构成像素区的数据线，所述像素区具有透射区和反射区；与栅线和数据线相连接的薄膜晶体管；像素电极，包括设在像素区内的第一导电层和沿着第一导电层的边界设置的第二导电层；与栅线重叠构成存储电容的上存储电极，所述上存储电极与栅线之间设有第一绝缘膜；透射孔，通过贯穿薄膜晶体管上的第一绝缘膜和第二绝缘膜而暴露上存储电极一侧和薄膜晶体管的漏极一侧；反射电极，通过透射孔的边缘区把像素电极的第二导电层与漏极和上存储电极相连；和设在第一和第二基板之间的液晶层。

