



[12] 发明专利申请公开说明书

[21] 申请号 02829478.5

[43] 公开日 2005 年 8 月 3 日

[11] 公开号 CN 1650223A

[22] 申请日 2002.9.18 [21] 申请号 02829478.5

[30] 优先权

[32] 2002.8.21 [33] KR [31] 2002/0049458

[86] 国际申请 PCT/KR2002/001758 2002.9.18

[87] 国际公布 WO2004/019122 英 2004.3.4

[85] 进入国家阶段日期 2005.2.18

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金相洙 金东奎

[74] 专利代理机构 北京康信知识产权代理有限责任
公司

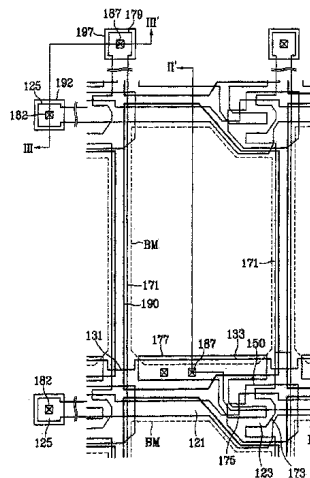
代理人 李 伟 彭 焱

权利要求书 2 页 说明书 10 页 附图 4 页

[54] 发明名称 薄膜晶体管阵列面板及包括该面板
的液晶显示器

[57] 摘要

在绝缘基片上形成包括沿横向延伸的栅极线及与该栅极线连接的栅极的栅极布线。形成包括沿横向延伸的存储电容器电极线及与该存储电容器电极线连接并位于像素区域边缘的存储电极的存储电容器布线。在覆盖栅极布线及存储电容器布线的栅极绝缘层上形成半导体层。在栅极绝缘层或半导体层上形成且包括与栅极线交叉以限定像素区域的数据布线、与数据线连接并位于半导体层上的源极、在半导体层上形成且相对于栅极位于源极面对的漏极、以及通过栅极绝缘层与存储电容器电极重叠以形成存储电容器的第一存储电容器导电体。在覆盖数据布线的钝化层上形成与漏极及存储电容器导电体电连接的像素电极。



1. 一种薄膜晶体管阵列面板，包括：

绝缘基片；

栅极布线，形成于所述绝缘基片上且包括栅极线及与所述栅极线连接的栅极；

存储电容器布线，形成于所述绝缘基片上且包括存储电容器电极线及与所述存储电容器电极线连接并位于像素区域边缘的存储电容器电极；

栅极绝缘层，覆盖所述栅极布线及所述存储电容器布线；

半导体层，形成于所述栅极绝缘层上；

数据布线，形成于所述栅极绝缘层或所述半导体层上，并且包括与所述栅极线交叉以限定所述像素区域的数据线、与所述数据线连接且位于所述半导体层上的源极、形成于所述半导体层上且相对于所述栅极面对所述源极的漏极、和通过所述栅极绝缘层与所述存储电极重叠以形成存储电容器的第一存储电容器导电体；以及

像素电极，与所述漏极及所述第一存储电容器导电体电连接。

2. 根据权利要求1所述的薄膜晶体管阵列面板，其中，将所述漏极与所述第一存储电容器导电体连接。

3. 根据权利要求1所述的薄膜晶体管阵列面板，进一步包括在所述像素区域边缘与前一栅极线重叠以形成存储电容器的第二存储电容器导电体。

4. 根据权利要求1所述的薄膜晶体管阵列面板,其中,进一步包括在所述像素电极和所述漏极及所述第一存储电容器导电体之间形成的钝化层。
5. 根据权利要求1所述的薄膜晶体管阵列面板,其中,除了所述源极和所述漏极之间的通道部之外的所述半导体层具有与所述数据布线基本相同的图案。
6. 根据权利要求1所述的薄膜晶体管阵列面板,进一步包括形成在所述半导体层和所述数据布线之间且具有与所述数据布线相同图案的欧姆接触层。
7. 一种液晶显示器,包括根据权利要求1所述的薄膜晶体管阵列面板。
8. 根据权利要求7所述的液晶显示器,进一步包括在所述像素区域具有开口部的黑阵,所述黑阵的至少一部分与所述第一存储电容器导电体重叠。

薄膜晶体管阵列面板及包括 该面板的液晶显示器

技术领域

本发明涉及一种薄膜晶体管阵列面板及包括该薄膜晶体管阵列面板的液晶显示器，更详细地，涉及一种包括与像素电极重叠以形成存储电容器的存储电极的薄膜晶体管阵列面板及具有该薄膜晶体管阵列面板的液晶显示器。

背景技术

液晶显示器（“LCD”）是使用最广泛的一种平板显示器。液晶显示器包括具有产生电场的多个电极的两个面板、置于其间的液晶层、以及分别可起偏光且附着在两个面板外表面的两个起偏振片。液晶显示器通过利用施加于电极的电压重新排列液晶层的液晶分子来控制经过液晶层的光的透射比。液晶显示器可利用液晶材料的性能之一，即液晶分子的排列通过施加的电压而变化。然而，由于液晶分子不是自发光体，因此利用光的透射和反射性能的液晶显示器需要光源。

一般而言，将用于液晶显示器（“LCD”）的薄膜晶体管（“TFT”）阵列面板作为以独立方式驱动相应像素的电路板使用。薄膜晶体管阵列面板包括传输扫描信号的扫描信号布线或栅极布线、传输图像信号的图像信号布线或数据布线，与栅极布线及数据布线连接的薄膜晶体管、以及通过用于显示图像的薄膜晶体管与布线连接的像素电极。该薄膜晶体管阵列面板还包括与像素电极重叠以形成具有存

储电容封入存储电容器的存储电极。该存储电极可以通过改变栅极布线的形状形成或与栅极布线分开形成。

通过透射来自光源的光显示图像的液晶显示器必须确保高的开口率（aperture ratio，纵横比）。

与像素电极重叠的存储电极具有用于获得足够存储电容的较大区域，但是在这种情况下，开口率会降低。

发明内容

本发明目的在于提供一种具有高开口率并可确保足够存储电容的薄膜晶体管阵列面板和液晶显示器。

本发明的这些和其它目的可以通过定位存储电极以重叠黑阵并通过与位于存储电极和像素电极之间的像素电极连接定位存储电容器来实现。

根据本发明的薄膜晶体管阵列面板，在薄膜晶体管中，在绝缘基片上形成包括栅极线及与栅极线连接的栅极的栅极布线。形成包括存储电容器电极线及与存储电容器电极线连接并位于像素区域边缘的存储电容器电极的存储电容器布线。在覆盖栅极布线及存储电容器布线的栅极绝缘层上形成半导体层。数据布线形成在栅极绝缘层或半导体层上且包括与栅极线交叉以形成像素区域的数据线、与数据线连接且位于半导体层上的源极、形成于半导体层上且相对于栅极面对所述源极的漏极、和通过栅极绝缘层与存储电极重叠以形成存储电容器的第一存储电容器导电体。形成像素电极以与漏极及第一存储电容器导电体进行电连接。

优选地，将漏极与第一存储电容器导电体连接。而且，优选地，薄膜晶体管阵列面板进一步包括形成在第二存储电容器导体上的

保护层或位于像素电极和漏极及第一存储电容器导电体之间的保护层。

除了源极和漏极之间的通道部之外的半导体层具有与数据布线基本相同的图案，并且可以包括形成于半导体层和数据布线之间且具有与数据布线相同的图案的图案。

附图说明

图1是根据本发明第一实施例的用于液晶显示器的薄膜晶体管阵列面板布局图；

图2及图3是图1所示的薄膜晶体管阵列面板沿着II-II'线及III-III'线的截面图；

图4是根据本发明第二实施例的用于液晶显示器的薄膜晶体管阵列面板布局图；以及

图5及图6是图4所示的薄膜晶体管阵列面板沿着V-V'线及VI-VI'线的截面图。

具体实施方式

为了使本领域技术人员能够实施本发明，以下参照附图详细地说明本发明的优选实施例。然而，本发明可表现为不同形式，它不局限于在此说明的实施例。

在附图中，为了清楚，扩大了各层的厚度及区域。在全篇说明书中对相同元件附上相同的符号，应当理解的是当提到层、膜、区域、或基片等元件在别的部分“之上”时，指其直接位于别的元件

之上，或者也可能有别的元件介于其间。相反，当某个元件被提到“直接”位于别的部分之上时，指并无别的元件介于其间。

下面，参照附图详细说明根据本发明一实施例的薄膜晶体管阵列面板及包括该薄膜晶体管阵列面板的液晶显示器。

根据本发明实施例的液晶显示器，包括彼此交叉以限定多个像素区域的多条栅极线和多条数据线。在栅极线和数据线的交叉处设置多个薄膜晶体管。每个薄膜晶体管包括与栅极线中的一条连接的栅极、与数据线中的一条连接的源极、以及以栅极为中心与源极面对的漏极。在像素区域形成多个像素电极和多个存储电极。像素电极通过薄膜晶体管与数据线进行电连接。存储电极与像素电极重叠以形成存储电容器。存储电极位于像素区域边缘并与边缘处的黑阵重叠。黑阵具有多个开口部（apertures，孔）设置在像素区域上的光透射区域。在像素区域的边缘形成多个存储电容器导电体。为了在狭窄区域确保持存电容，将该存储电容器导电体定位于存储电极和像素电极之间并与像素电极电连接。

详细地说明根据本发明实施例的用于液晶显示器的薄膜晶体管阵列面板的结构。

首先，参照图 1 至图 3 详细说明根据本发明一实施例的液晶显示器薄膜晶体管阵列面板结构。

图 1 是根据本发明第一实施例的用于液晶显示器的薄膜晶体管阵列面板布局图，而图 2 及图 3 是图 1 所示的的薄膜晶体管阵列面板沿着 II-II'线及 III-III'线的截面图。被虚线围上的部分是用于透射光的黑阵 BM 开口部。

在绝缘基片 110 上形成栅极布线和存储电容布线。栅极布线和存储电容布线包括诸如银、银合金、铝、铝合金这样的具有低电阻率的单一层，或包括该单一层的多层。

栅极布线包括沿横向延伸的多条栅极线 121、与栅极线 121 的一个端部连接以将来自外部装置的栅极信号传输给栅极线 121 的多个栅极衬垫 125、以及与栅极线 121 连接的多个薄膜晶体管的栅极 123。存储电容器布线包括多条存储电容器电极线 131 及多个存储电极 133。存储电容器电极线 131 沿横向延伸并接收施加于设置在面对薄膜晶体管阵列面板的共同面板上的共同电极的栅极信号或共同信号。为了提高像素的开口率，将存储电极 133 与存储电容器电极线 131 连接并且与在像素区域的边缘与黑阵 BM 重叠。存储电极 133 与连接于像素电极 190 的存储电容器导电体 177 重叠。当栅极布线 121、125、123 及存储电容器布线 131、133 包含多层时，多层中的一层可以包括具有低电阻率的材料，而另一层可以包括用于与其它材料接触特性良好的衬垫的导电材料。

优选地，基片 110 上由氮化硅 (SiN_x) 组成的栅极绝缘层 140 覆盖栅极布线 121、125、123。

在与栅极 125 相对的栅极绝缘层 140 上形成优选由非晶硅或多晶硅半导体组成的半导体层 150。在半导体层 150 上分别形成优选由重掺杂 n 型杂质的硅化物或 n+ 氢化非晶硅组成的欧姆接触层 163、165。

在欧姆接触层 163、165 及栅极绝缘层 140 上数据布线。该数据布线包括诸如银、银合金、铝、铝合金这样的具有低电阻率的单一层或包括该单一层的多层。数据布线包括沿纵向延伸且与栅极线 121 交叉以限定多个像素的多条数据线 171、从数据线 171 分支并延伸至欧姆接触层的一部分 163 上的多个源极 173、与数据线 171

的一个端布连接以接收来自外部装置的图像信号的多个数据衬垫 179、以及在欧姆接触层的另一部分 165 上形成、相对于栅极 123 位于源极 173 对面、且与源极 173 分离的多个漏极 175。为了确保足够的存储电容和具有高开口率，数据布线还包括与下述像素电极 190 电连接的在像素区域边缘与存储电极 133 重叠以形成存储电容的多个存储电容器导电体 177。存储电容器导电体 177 也在像素区域边缘与黑阵 BM 重叠可以确保像素开口率，其中间只夹着存储电极 133 和栅极绝缘层 140 重叠，以较窄的重叠面积确保最佳的存储电容。在该实施例中，存储电容器导电体 177 与漏极 175 连接，但也可以与漏极 175 分离。

在数据布线 171、173、175、177、179 及未被数据布线 171、173、175、177、179 覆盖的半导体层 150 上形成由低电容率绝缘材料组成的钝化层 180。该低电容率绝缘材料包括氧化硅或氮化硅的无机材料或 Si:O:C、Si:O:F 等并通过化学汽相淀积（“CVD”）形成。钝化层 180 可以具有单一层结构或多层结构。优选地，半导体层 150 与氮化硅绝缘层接触，设置有衬垫的衬垫区域上不存在有机材料。

在钝化层 180 形成分别露出存储电容器导电体 177 及数据衬垫 179 的接触孔 187、189，形成与栅极绝缘层 140 一起露出栅极衬垫 125 的接触孔 182。

在钝化层 180 上形成通过接触孔 187 与存储电容器导电体 177 及漏极 175 电连接并位于像素区域的像素电极 190。而且，在钝化层 180 上形成通过接触孔 182、189 分别与栅极衬垫 125 及数据衬垫 179 连接的辅助栅极衬垫 92 及辅助数据衬垫 97。像素电极 190 和辅助栅极及数据衬垫 92、97 由透明导电材料的 ITO（氧化铟锡）或 IZO（氧化铟锌）等组成。然而，用于反射型液晶显示器的像素电极 190 是由诸如银、银合金、铝、或铝合金这样的反射性导电材料组成。

在根据本发明实施例的用于液晶显示器的薄膜晶体管阵列面板结构中，在像素区域边缘与黑阵 BM 重叠设置存储电容器布线 131、133，以确保像素开口率的同时中间只夹着与像素电极 190 连接的存储电容器导电体 177 和栅极绝缘层 140 进行重叠，以形成存储电容器，从而获得足够的存储电容。

另外，为了最小化制造费用，通过利用一个感光图案（photoresist pattern，光致抗蚀剂图样）的光学蚀刻工序制造半导体层数据布线，在完成的液晶显示器用薄膜晶体管阵列面板中半导体层和数据布线具有相似图案。

下面，参照附图对用于液晶显示器的薄膜晶体管阵列面板的这种结构进行详细说明。

首先，参照图 4 至图 6 详细说明根据本发明的第二实施例利用 4 个掩模制造的在用于液晶显示器的薄膜晶体管阵列面板上的像素单元（pixel unit）结构。

图 4 是根据本发明第二实施例的用于液晶显示器的薄膜晶体管阵列面板布局图，而图 5 及图 6 是图 4 所示的薄膜晶体管阵列面板沿着 V-V' 线及 VI-VI' 线的截面图。

在绝缘基片 110 上形成包含由低电阻导电材料组成的栅极布线 121、125、123。栅极布线包含多条栅极线 121、多个栅极衬垫 125、及多个栅极 123。

在基片 110 上形成包括与栅极线 121 平行并施加于上部面板的共同电极的共同电压或从外部装置接收栅极电压等的存储电极线 131 和与存储电极线 131 连接的存储电极 133 的存储电容器布线。存储电容器电极 133 与将下述像素电极 190 连接并与第一存储电容器导电体 177 重叠，形成提高像素电荷存储能力的存储电容器。当

在与以后说明的像素电极 **190** 连接并与第二存储电容器导电体图案 **176** 相邻的像素行足够拥有由传输栅极信号的前一栅极线 **121** 重叠产生的存储电容时，可以不形成存储电容器布线 **131**、**133**。

在这种结构中，由于使其与前一栅极线 **121** 和以后说明的第二存储电容器导电体 **176** 重叠形成存储电容，因此向存储电容器布线 **131**、**133** 传输施加于栅极线 **121** 的栅极信号。

在栅极布线 **121**、**125**、**123** 及存储电容器布线 (storage capacitor wire) **131**、**133** 上形成由氮化硅类组成的栅极绝缘层 **140**，覆盖栅极布线 **121**、**125**、**123** 及存储电容器布线 **131**、**133**。

在栅极绝缘层 **140** 上形成优选由多晶硅组成的半导体图案 **152**、**156**，在半导体图案 **152**、**156** 上形成由重掺杂磷 P 或 p 型杂质的非晶硅类组成的欧姆接触层图案或中间层图案 **163**、**165**、**166**。

在欧姆接触层图案 **163**、**165** 上形成如同第一实施例包括由低电阻导电材料组成的导电层的数据布线。数据布线包括由沿纵向延伸的数据线 **171**、与数据线 **171** 的一个端部连接以接收来自外部装置的图像信号的数据衬垫 **179**、从数据线 **171** 分支的薄膜晶体管源极 **173** 组成的数据线部 **171**、**179**、**173**。而且，包括与数据线部 **171**、**179**、**173** 分离并对于栅极 **123** 或薄膜晶体管通道部 C 位于源极 **173** 对面的薄膜晶体管漏极 **175**。而且，数据布线包括位于存储电极 **133** 上的第一存储电容器导电体 **177** 和位于前一栅极线 **121** 上的欧姆接触层图案 **166** 上并与以后说明的像素电极 **190** 重叠的第二存储电容器导电体 **176**。当不形成存储电容器布线 **131**、**133** 时也不形成第一存储电容器导电体 **177**。

优选地，数据布线 **171**、**173**、**175**、**177**、**179** 包含由铝或铝合金、铬、钼或钼合金、钽或钛组成的导电层。

欧姆接触层图案 163、165、166 具有降低其下部半导体图案 152、156 和其上部数据布线 171、173、175、176、177、179 接触电阻的作用，并具有与数据布线 171、173、175、176、177、179 完全相同的形态。即，欧姆接触层 163、165、166 包括具有与数据线部 171、179、173 基本相同形态的多个数据线欧姆接触层 163、具有与漏极 173 和第一存储电容器导电体 177 基本相同形态的多个漏极欧姆接触层 163、以及具有与存储电容器导电体 176 基本相同形态的多个存储电容器欧姆接触层 166。

另外，半导体图案 152、156 除了薄膜晶体管通道部 C 之外具有与数据布线 171、173、175、176、177、179 及欧姆接触层图案 163、165、166 相同形态。具体而言，存储电容器半导体 156 和第二存储电容器导电体 177 及存储电容器接触层 166 具有基本相同形态，但薄膜晶体管半导体 152 与数据布线及欧姆接触层图案剩余部分稍微不同。即，在薄膜晶体管通道部 C 分离数据线部 171、179、173、177，特别是分离源极 173 和漏极 175，也分离数据线部欧姆接触层 163 和漏极欧姆接触层图案 165，但薄膜晶体管半导体 152 在此未断开而连接产生薄膜晶体管通道。

在未被数据布线 171、173、175、176、177、179 及数据布线覆盖的半导体层 152 上形成包括氮化硅或氧化硅或低电容率有机材料或 Si:O:C、Si:O:F 等且由化学汽相淀积形成的低电容率 CVD 材料组成的钝化层 180。

钝化层 180 具有露出第一存储电容器导电体 177、数据衬垫 179 及存储电容器导电体 176 的接触孔 187、189、186，而且具有与栅极绝缘层 140 一起露出栅极衬垫 125 的接触孔 182。

在钝化层 180 上形成从薄膜晶体管接收图像信号以与上部面板电极一起形成电场的像素电极 190。像素电极 190 由 ITO 或 IZO 等

透明导电材料形成，通过接触孔 187 与漏极 175 及第一存储电容器导电体物理、电连接，接收图像信号。像素电极 190 与相邻的栅极线 121 及数据线重叠提高开口率，但也可以不重叠。而且，像素电极 190 通过接触孔 186 与第二存储电容器导电体 176 连接，并向第二导电体图案 176 传输图像信号。另外，在栅极衬垫 125 及数据衬垫 179 上形成通过接触孔 182、189 分别与它们连接的辅助栅极衬垫 92 及辅助数据衬垫 97，它们补充与衬垫 125、179 和外部电路接触性，保护衬垫，但并非必需，且使用与否是有选择性的。

以上所述仅为本发明的优选实施例而已，并不用于限制本发明，对于本领域的技术人员来说，本发明可以有各种更改和变化。凡在本发明的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

因此，将存储电容器设置在像素区域的边缘并与连接于像素电极的存储电容器导体重叠以确保足够的存储电容和扩大的开口率。

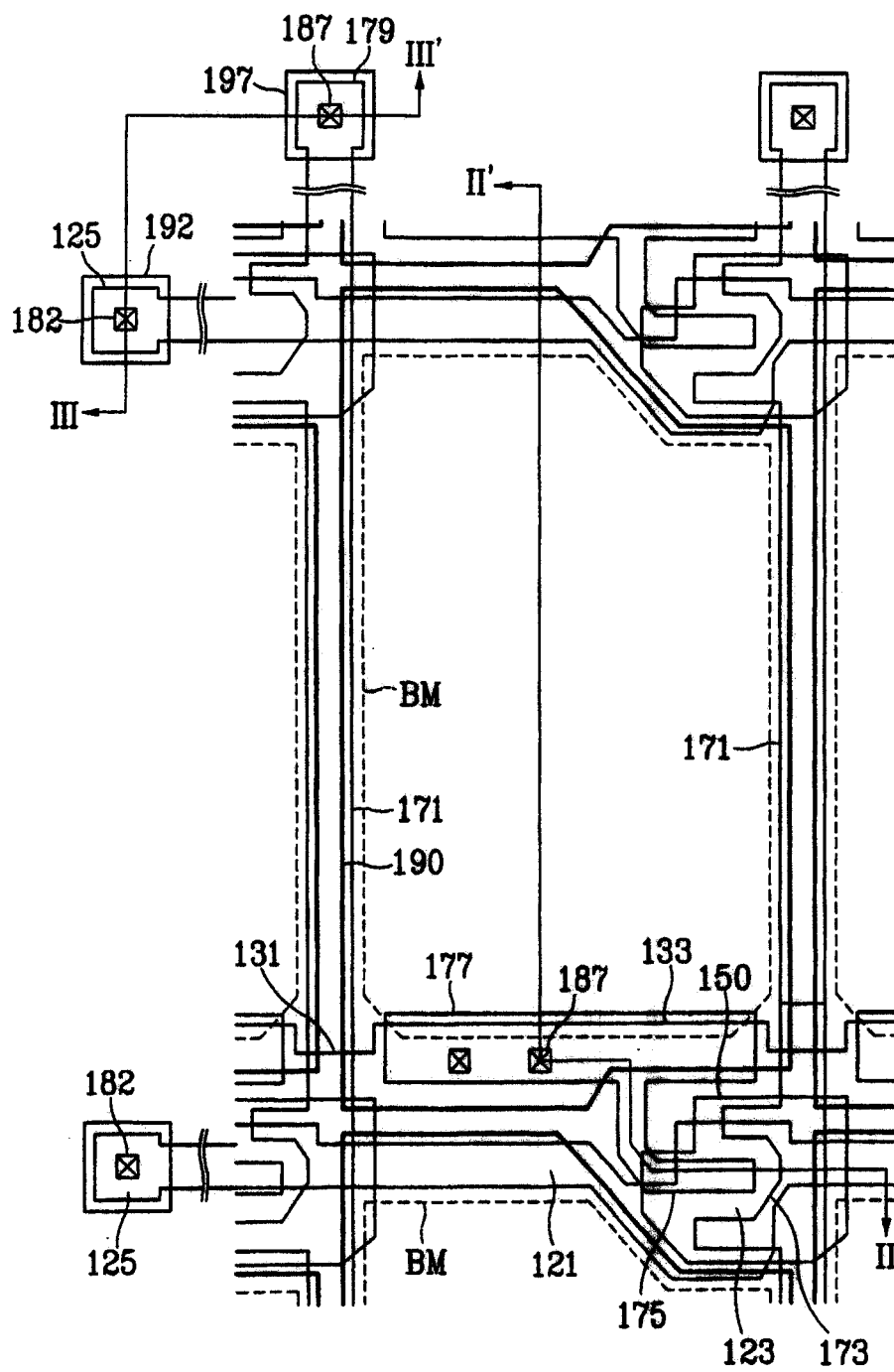


图 1

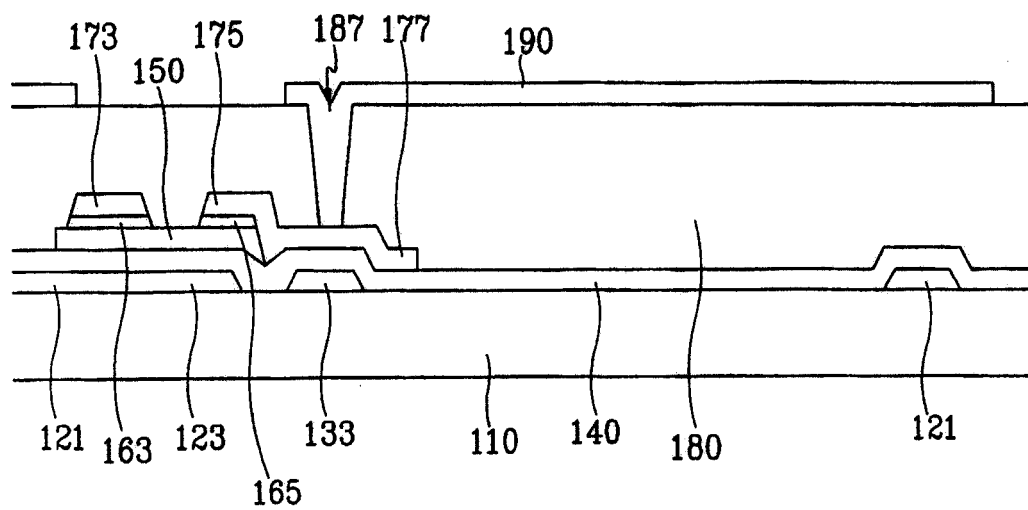


图 2

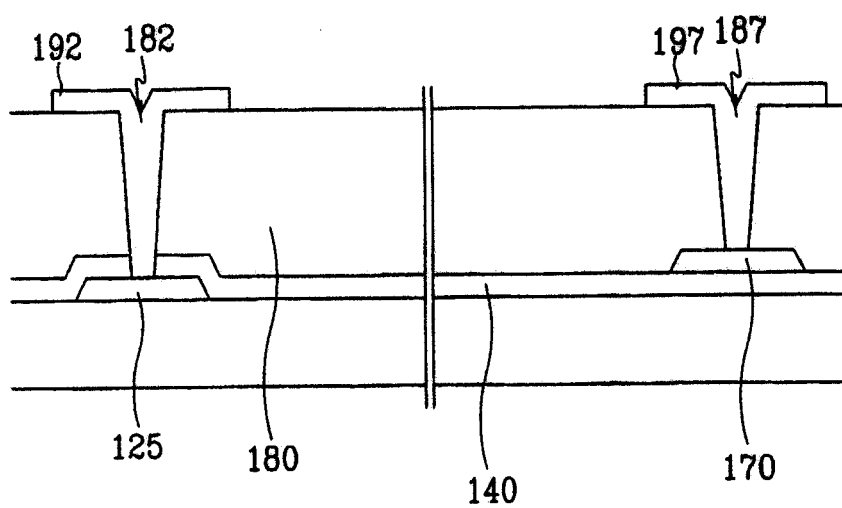


图 3

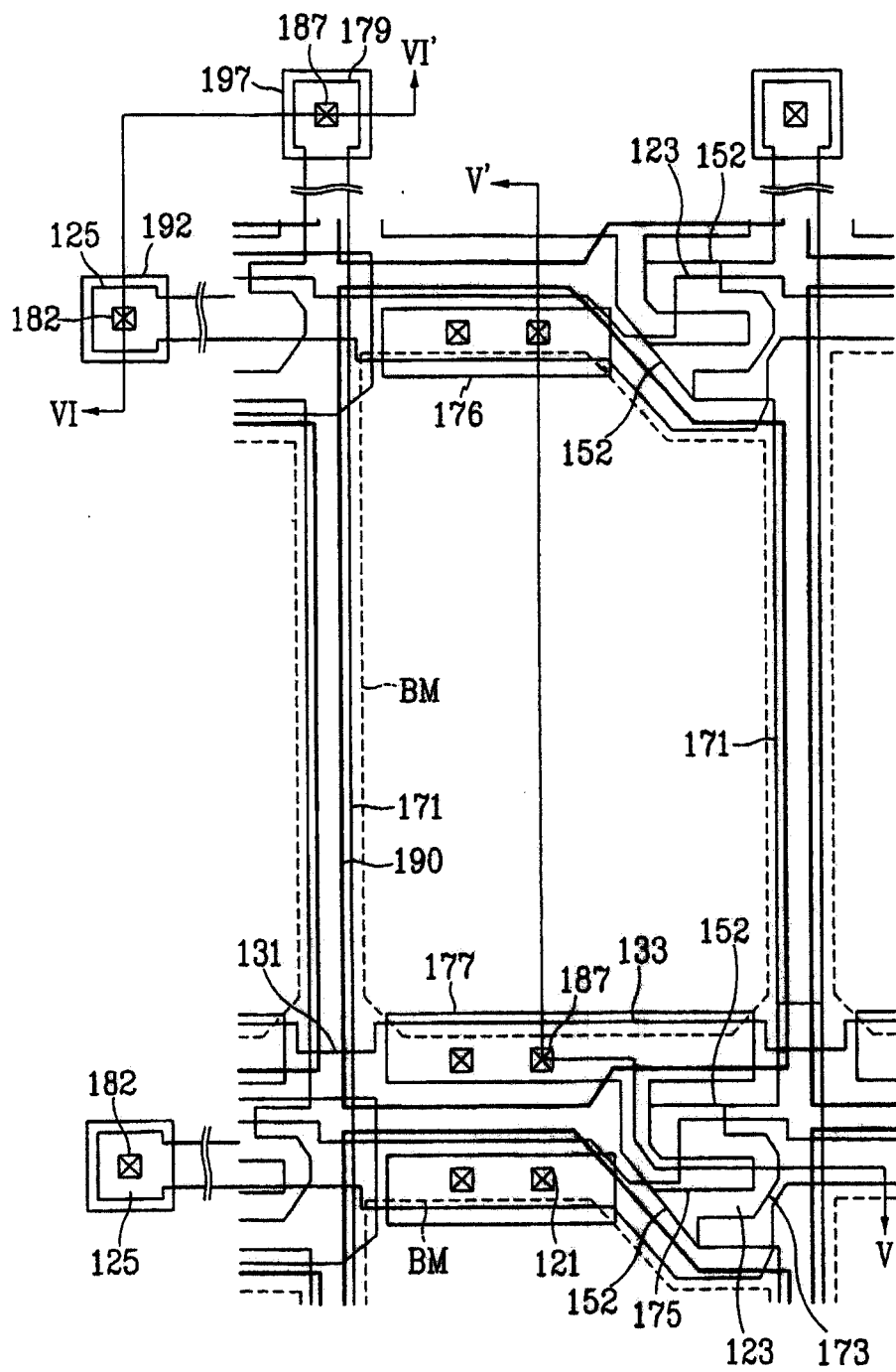


图 4

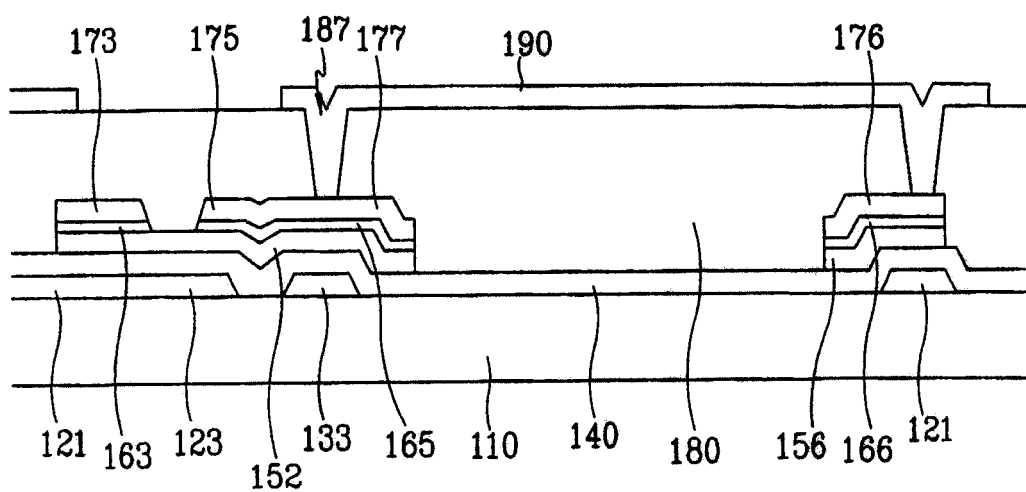


图 5

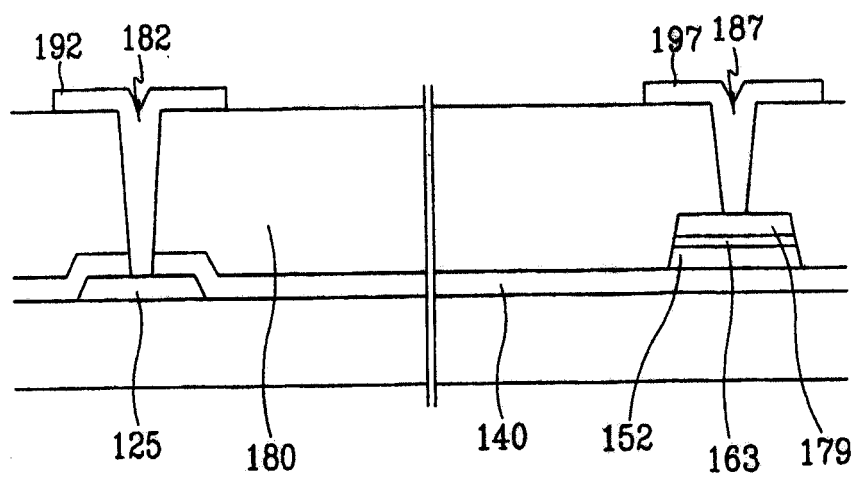


图 6

专利名称(译)	薄膜晶体管阵列面板及包括该面板的液晶显示器		
公开(公告)号	CN1650223A	公开(公告)日	2005-08-03
申请号	CN02829478.5	申请日	2002-09-18
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金相洙 金东奎		
发明人	金相洙 金东奎		
IPC分类号	G02F1/136 G02F1/1343 G02F1/1362 H01L21/77 H01L27/12 H01L27/13		
CPC分类号	H01L27/13 G02F1/136213 H01L27/1214 H01L27/12 H01L27/124 G02F1/136286 H01L27/1255		
代理人(译)	李伟 彭焱		
优先权	1020020049458 2002-08-21 KR		
其他公开文献	CN100395644C		
外部链接	Espacenet SIPO		

摘要(译)

在绝缘基片上形成包括沿横向延伸的栅极线及与该栅极线连接的栅极的栅极布线。形成包括沿横向延伸的存储电容器电极线及与该存储电容器电极线连接并位于像素区域边缘的存储电极的存储电容器布线。在覆盖栅极布线及存储电容器布线的栅极绝缘层上形成半导体层。在栅极绝缘层或半导体层上形成且包括与栅极线交叉以限定像素区域的数据布线、与数据线连接并位于半导体层上的源极、在半导体层上形成且相对于栅极位于源极面对的漏极、以及通过栅极绝缘层与存储电容器电极重叠以形成存储电容器的第一存储电容器导电体。在覆盖数据布线的钝化层上形成与漏极及存储电容器导电体电连接的像素电极。

