

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G02F 1/136

G02F 1/133

H01L 29/786

H01L 21/00

G03F 7/20



[12] 发明专利申请公开说明书

[21] 申请号 200410102787.9

[43] 公开日 2005 年 7 月 13 日

[11] 公开号 CN 1637555A

[22] 申请日 2004. 12. 28

[21] 申请号 200410102787.9

[30] 优先权

[32] 2003. 12. 30 [33] KR [31] 10-2003-0099918

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 金雄权 金世竣

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

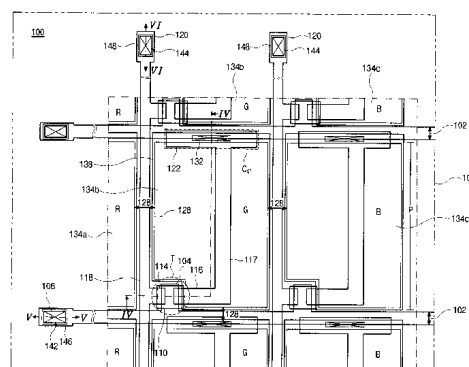
代理人 徐金国 祁建国

权利要求书 4 页 说明书 8 页 附图 26 页

[54] 发明名称 用于液晶显示器件的基板及其制造方法

[57] 摘要

本发明公开了一种用于液晶显示器件的基板，该基板包括：在基板上彼此交叉以限定出像素区的栅线 and 数据线；位于所述栅线 and 数据线交叉点附近的薄膜晶体管，该薄膜晶体管包括栅极、半导体图案、源极和漏极；对应于所述栅线、数据线和薄膜晶体管的黑矩阵；设置在黑矩阵上并且具有第一和第二部分的第一绝缘层，第一部分对应于像素区并且具有第一厚度，第二部分具有小于第一厚度的第二厚度；设置在第一绝缘层上并对应于第一部分的滤色片图案；以及设置在所述滤色片图案上方并且与所述薄膜晶体管连接的像素电极。



1、一种用于液晶显示器件的基板，包括：

在基板上彼此交叉以限定出像素区的栅线和数据线；

5 位于所述栅线和数据线的交叉点附近的薄膜晶体管，该薄膜晶体管包括栅极、半导体图案、源极和漏极；

对应于所述栅线、数据线和薄膜晶体管的黑矩阵；

设置在所述黑矩阵上并且包括第一部分和第二部分的第一绝缘层，所述第一部分对应于所述像素区并且具有第一厚度，所述第二部分具有小于所述第一厚度的第二厚度；

设置在所述第一绝缘层上并且对应于所述第一部分的滤色片图案；以及设置在所述滤色片图案上方并且连接到所述薄膜晶体管的像素电极。

2、按照权利要求 1 所述的基板，其特征在于，所述第一厚度和第二厚度之间的差值大于所述第一绝缘层的平均表面粗糙度。

15 3、按照权利要求 2 所述的基板，其特征在于，所述平均表面粗糙度是所述第一绝缘层的表面粗糙度的均方根。

4、按照权利要求 1 所述的基板，其特征在于，还进一步包括与所述栅线重叠的存储电极，其中所述第一绝缘层具有第一接触孔，并且所述存储电极通过该第一接触孔接触所述像素电极。

20 5、按照权利要求 4 所述的基板，其特征在于，还进一步包括连接所述漏极和存储电极的连接线。

6、按照权利要求 4 所述的基板，其特征在于，所述第一绝缘层具有第二接触孔，使得所述像素电极通过该第二接触孔直接接触所述漏极。

25 7、按照权利要求 4 所述的基板，其特征在于，还进一步包括设置在所述第一绝缘层和存储电极之间的第二绝缘层，其中该第二绝缘层具有所述第一接触孔。

8、按照权利要求 1 所述的基板，其特征在于，所述黑矩阵设置在所述第一绝缘层和薄膜晶体管之间。

30 9、按照权利要求 1 所述的基板，其特征在于，还进一步包括设置在所述栅线一端的栅焊盘，以及设置在所述数据线一端的数据焊盘。

10、按照权利要求 9 所述的基板，其特征在于，所述栅焊盘包括与所述栅线连接的栅焊盘电极，以及接触该栅焊盘电极的栅焊盘端子。

11、按照权利要求 9 所述的基板，其特征在于，所述数据焊盘包括与所述数据线连接的数据焊盘电极，以及接触该数据焊盘电极的数据焊盘端子。

5 12、一种用于液晶显示器件的基板的制造方法，包括：

形成彼此交叉以限定出像素区的栅线和数据线；

形成在所述栅线和数据线的交叉点附近的薄膜晶体管，该薄膜晶体管包括栅极、半导体图案、源极和漏极；

形成对应于所述栅线、数据线和薄膜晶体管的黑矩阵；

10 在所述黑矩阵上形成第一绝缘层；

在所述第一绝缘层上形成对应于所述像素区的滤色片图案；

使用所述滤色片图案作为掩模部分去除所述第一绝缘层，使得所述第一绝缘层包括对应于所述滤色片图案的第一部分和第二部分，其中第一部分比第二部分厚；以及

15 在所述滤色片上形成连接到所述薄膜晶体管的像素电极。

13、按照权利要求 12 所述的方法，其特征在于，所述部分去除所述第一绝缘层包括去除该第一绝缘层以形成一定深度，该深度大于所述第一绝缘层的平均表面粗糙度。

14、按照权利要求 13 所述的方法，其特征在于，所述平均表面粗糙度是
20 所述第一绝缘层的表面粗糙度的均方根。

15、按照权利要求 12 所述的方法，其特征在于，还进一步包括以形成所述漏极相同的工艺形成存储电极，使得该存储电极与所述栅线重叠并且接触所述像素电极。

16、按照权利要求 15 所述的方法，其特征在于，还进一步包括以形成所
25 述漏极相同的步骤形成连接线，使得该连接线连接所述漏极和存储电极。

17、按照权利要求 16 所述的方法，其特征在于，还进一步包括在所述第一绝缘层和存储电极之间形成第二绝缘层。

18、按照权利要求 17 所述的方法，其特征在于，还进一步包括：

在所述第一绝缘层上沉积光刻胶；

30 使用包括透明部分、遮挡部分和对应于所述存储电极的半透明部分的掩模

对所述光刻胶曝光；

使所述光刻胶显影以形成光刻胶图案，使得该光刻胶图案对应于所述半透明部分和遮挡部分；

灰化该光刻胶图案以去除对应于所述半透明部分的光刻胶图案；

5 使用灰化的光刻胶图案去除所述第一绝缘层并且部分去除所述第二绝缘层；以及

去除所述部分去除的第二绝缘层以形成暴露出所述存储电极的接触孔。

19、按照权利要求 15 所述的方法，其特征在于，还进一步包括在所述第一绝缘层和存储电极之间形成第二绝缘层。

10 20、按照权利要求 19 所述的方法，其特征在于，还进一步包括在所述第一绝缘层上沉积光刻胶；

使用包括透明部分、遮挡部分和对应于所述存储电极的半透明部分的掩模对所述光刻胶曝光；

15 使所述光刻胶显影以形成光刻胶图案，使得该光刻胶图案对应于所述半透明部分和遮挡部分；

灰化该光刻胶图案以去除对应于所述半透明部分的光刻胶图案；

使用灰化的光刻胶图案去除所述第一绝缘层并且部分去除所述第二绝缘层；以及

20 去除所述部分去除的第二绝缘层以形成暴露出所述存储电极和漏极的第一和第二接触孔。

21、按照权利要求 12 所述的方法，其特征在于，还进一步包括：

在所述栅线的一端形成栅焊盘；以及

在所述数据线的一端形成数据焊盘。

22、按照权利要求 21 所述的方法，其特征在于，所述形成栅焊盘包括：

25 形成与所述栅线连接的栅焊盘电极；

在所述栅焊盘电极上形成第二绝缘层；

在所述第二绝缘层和第一绝缘层之间形成第三绝缘层；

对所述第一、第二和第三绝缘层构图以形成接触孔；

形成通过所述接触孔连接所述栅焊盘电极的栅焊盘端子。

30 23、按照权利要求 22 所述的方法，其特征在于，对所述第一、第二和第

三绝缘层构图包括：

在所述第一绝缘层上沉积光刻胶；

使用包括透明部分、遮挡部分和半透明部分的掩模对所述光刻胶曝光，其中所述透明部分对应于所述栅焊盘电极；

5 使所述光刻胶显影以形成光刻胶图案，使得该光刻胶图案对应于所述半透明部分和遮挡部分；

使用所述光刻胶图案去除所述第一绝缘层；

灰化该光刻胶图案以去除对应于所述半透明部分的光刻胶图案；

10 使用灰化的光刻胶图案去除所述第三绝缘层并且部分去除所述第二绝缘层；以及

去除所述部分去除的第二绝缘层以形成所述接触孔。

24、按照权利要求 21 所述的方法，其特征在于，所述形成数据焊盘包括：

形成与所述数据线连接的数据焊盘电极；

形成位于所述数据焊盘电极和所述第一绝缘层之间的第二绝缘层；

15 对所述第一和第二绝缘层构图以形成接触孔；

形成通过所述接触孔接触所述数据焊盘电极的数据焊盘端子。

25、按照权利要求 24 所述的方法，其特征在于，所述对第一和第二绝缘层构图包括：

在所述第一绝缘层上沉积光刻胶；

20 使用包括透明部分、遮挡部分和半透明部分的掩模对所述光刻胶曝光，其中所述半透明部分对应于所述数据焊盘电极；

使所述光刻胶显影以形成光刻胶图案，使得该光刻胶图案对应于所述半透明部分和遮挡部分；

灰化该光刻胶图案以去除对应于所述半透明部分的光刻胶图案；

25 使用灰化的光刻胶图案去除所述第一绝缘层并且部分去除所述第二绝缘层；以及

去除所述部分去除的第二绝缘层以形成所述接触孔。

用于液晶显示器件的基板及其制造方法

5 本申请要求享有 2003 年 12 月 30 日在韩国递交的韩国专利申请 2003-99918 号的韩国专利申请的权益，在此引用其全文作为参考。

技术领域

10 本发明涉及一种液晶显示（LCD）器件，尤其涉及一种用于 LCD 器件的基板及其制造方法。

背景技术

15 直到近来，显示器件主要使用阴极射线管（CRT）。目前，平板显示器件正在代替 CRT。人们已经努力研究并开发出了各种各样的平板显示器件，例如，液晶显示器件（LCD）、等离子体显示板（PDP）、场发射显示器件以及电致发光显示器件（ELD），用于代替 CRT。在这些平板显示器件中，液晶显示器件具有例如分辨率高、重量轻、外形薄、尺寸小以及电压需求低等诸多优点。

20 通常，液晶显示器件包括彼此面对并分隔开的两个基板，在该两个基板之间设有液晶材料。各基板都包括彼此面对的电极。施加到电极的电压产生贯穿液晶材料的电场。液晶材料中的液晶分子的排列根据产生的电场强度变化为产生的电场的方向，由此改变液晶显示器件的光透射比。这样，液晶显示器件通过改变产生的电场强度显示图像。

25 图 1 示出了按照现有技术的液晶显示器件的示意图。如图 1 所示，液晶显示器件 11 包括上基板 5、下基板 22 以及在该两基板之间的液晶材料 14。上基板 5 称为滤色片基板，包括滤色片图案 8、滤色片图案 8 之间的黑矩阵 6 以及在滤色片图案 8 和黑矩阵 6 上的公共电极 18。下基板 22 称为阵列基板，包括像素电极 17、薄膜晶体管 T、栅线 13、数据线 15 以及存储电容 C。数据线 15 和栅线 13 彼此交叉以限定像素区 P。各像素区 P 包括像素电极 17 和用作开关元件的薄膜晶体管 T。薄膜晶体管 T 设置在栅线 13 和数据线 15 的交叉点处。
30 存储电容 C 连接到像素电极 17 并且具有用作第一电极的存储电极 30，并将与

存储电极 30 重叠的栅线 13 用作第二电极。由于在粘接上基板 5 和下基板 22 的过程中的不对准，可能会漏光。

图 2 示出了沿图 1 中的 II-II 线提取的截面图。如图 2 所示，薄膜晶体管 T 包括设置在第一基板 22 上的栅极 32、半导体图案 34、源极 36 和漏极 38，
5 在薄膜晶体管 T 上设置钝化层 40。对应于栅线 13、数据线 15 和薄膜晶体管 T 的黑矩阵 6 设置在第二基板 5 上。对应于各像素 P 的红、绿和蓝滤色片图案 8a、8b 和 8c 也设置在第二基板 5 上。

为了防止干扰，数据线 15 和栅线 13 与像素电极 17 分别间隔开第一距离 A 和第二距离 B。由于通过第一和第二距离 A 和 B 会发生漏光，黑矩阵 6 覆盖
10 第一和第二距离 A 和 B。另外，黑矩阵 6 阻止入射光影响半导体图案 34。由于在粘接上基板 5 和下基板 22 的过程中可能发生未对准的现象，黑矩阵 6 具有误差余量以补偿未对准现象。这样，减少了液晶显示器件的孔径比。如果粘接上基板 5 和下基板 22 的未对准程度大于该误差余量，则部分第一和第二距离 A 和 B 没有由黑矩阵 6 覆盖，从而产生漏光现象。因此，液晶显示器件的显示
15 质量降低。

发明内容

因此，本发明涉及一种用于液晶显示器件的基板及其制造方法，能够基本上克服由于现有技术的局限和缺点产生的一个或多个问题。

20 本发明的一个目的在于提供一种能够提高孔径比的用于液晶显示器件的基板及其制造方法。

本发明的另一目的在于提供一种能够防止漏光的用于液晶显示器件的基板及其制造方法。

本发明的附加特征和优点将在下面的说明书中进行描述，并且其中一部分
25 可以从说明书中变得明显，或者通过对本发明的实践学习。通过说明书、权利要求书以及附图中特别指出的结构可以实现并获得本发明的这些目的和其它优点。

为了获得这些和其它优点，并按照本发明的目的，如具体和广泛描述的，一种用于液晶显示器件的基板包括：在基板上彼此交叉以限定出像素区的栅线
30 和数据线；位于所述栅线和数据线的交叉点附近的薄膜晶体管，该薄膜晶体管

包括栅极、半导体图案、源极和漏极；对应于所述栅线、数据线和薄膜晶体管的黑矩阵；设置在所述黑矩阵上并且包括第一和第二部分的第一绝缘层，所述第一部分对应于所述像素区并且具有第一厚度，所述第二部分具有小于所述第一厚度的第二厚度；设置在所述第一绝缘层上并且对应于所述第一部分的滤色片图案；以及设置在所述滤色片图案上方并且连接到所述薄膜晶体管的像素电极。

按照另一方面，一种用于液晶显示器件的基板的制造方法包括：形成彼此交叉以限定出像素区的栅线和数据线；形成在所述栅线和数据线的交叉点附近的薄膜晶体管，该薄膜晶体管包括栅极、半导体图案、源极和漏极；形成对应于所述栅线、数据线和薄膜晶体管的黑矩阵；在所述黑矩阵上形成第一绝缘层；在所述第一绝缘层上形成对应于所述像素区的滤色片图案；使用所述滤色片图案作为掩模部分去除所述第一绝缘层，使得所述第一绝缘层包括对应于所述滤色片图案的第一部分和第二部分，其中第一部分比第二部分厚；以及在所述滤色片上形成连接到所述薄膜晶体管的像素电极。

应该理解，上面的概括性描述和下面的详细说明都是示例性和解释性的，以提供对所要求保护的本发明的进一步解释。

附图说明

所包括的附图用于进一步理解本发明，并且作为说明书的一个组成部分，其连同说明书一起示出了本发明的实施例并解释本发明的原理。

图 1 示出了现有技术的液晶显示器件的示意图；

图 2 示出了沿图 1 中的 II-II 线提取的截面图；

图 3A 和 3B 分别示出了按照本发明第一和第二实施例用于液晶显示器件的基板的平面图；

图 4A 到 4G、5A 到 5G 和 6A 到 6G 分别示出了沿图 3A 中的 IV-IV、V-V 和 VI-VI 线提取的截面图，示出了按照本发明实施例用于液晶显示器件的基板的制造方法；

图 7A 到 7G、8A 到 8G 和 9A 到 9G 示出了按照本发明实施例用于部分去除第三绝缘层的详细工艺截面图。

具体实施方式

下面参照附图详细描述本发明的优选实施例。

图 3A 和 3B 分别示出了按照本发明第一和第二实施例用于液晶显示器件的基板的平面图。如图 3A 所示，在基板 100 上形成彼此交叉以限定像素区 P 的栅线 102 和数据线 118。与栅线 102 相连接的栅焊盘电极 106 设置在栅线 102 的一端。与数据线 118 相连接的数据焊盘电极 120 设置在数据线 118 的一端。栅焊盘电极 106 和数据焊盘电极 120 分别具有栅焊盘接触孔 142 和数据焊盘接触孔 144，并且分别通过栅焊盘接触孔 142 和数据焊盘接触孔 144 与栅焊盘端子 146 和数据焊盘端子 148 相接触。

薄膜晶体管 T 设置在栅线 102 和数据线 118 的交叉点附近。各像素区 P 中的薄膜晶体管 T 包括栅极 104、半导体图案 110、源极 114 和漏极 116。像素电极 138 与漏极 116 相连接。在像素区 P 内分别形成红滤色片图案(R)134a、绿滤色片图案 (G) 134b 和蓝滤色片图案 (B) 134c。

连接线 117 在像素区 P 内连接漏极 116 和存储电极 122。存储电极 122 和与存储电极 122 重叠的栅线 102 限定存储电容 Cst。存储电极 122 通过存储接触孔 132 连接像素电极 138。因此，像素电极 138 通过连接线 117 与漏极 116 相连接并且与存储电极 122 相连接，这样数据信号可以通过薄膜晶体管 T 施加到像素电极 138。由于滤色片图案 134a、134b 和 134c 设置在薄膜晶体管 T 上，图 3A 所示的用于液晶显示器件的基板可以称为晶体管上滤色片 (COT) 基板。

在薄膜晶体管 T 上方设置黑矩阵 128。对应于栅线 102、数据线 118 和薄膜晶体管 T 的黑矩阵 128 可以防止漏光。而且，黑矩阵 128 保护薄膜晶体管 T。

图 3B 中按照本发明第二实施例的基板与图 3A 中第一实施例的基板除了漏极 116 和像素电极 138 的连接外基本相似。在图 3A 中，像素电极 138 通过连接线 117 与漏极 116 相连接，而在图 3B 中，像素电极 138 直接通过漏极接触孔 133 与漏极 116 接触。换句话说，由于在漏极 116 上形成有漏极接触孔 133，在第二实施例中不使用图 3A 中的连接线 117 连接像素电极 138 和漏极 116。而且，图 3B 中的存储电极 122 具有岛状形状。

图 4A 到 4G、5A 到 5G 和 6A 到 6G 是分别沿图 3A 中的 IV-IV、V-V 和 VI-VI 线提取的截面图，示出了按照本发明第一实施例用于液晶显示器件的基板的制造方法。除了连接像素电极和漏极的方法外，按照本发明第一实施例的制造方

法可以相似地应用于按照本发明的第二实施例中。

在图 4A、5A 和 6A 中，在基板 100 上沉积第一金属并对其构图以形成栅线 102、在栅线 102 一端的栅焊盘电极 106 以及从栅线 102 突出的栅极 104。在基板 100 上方形成第一绝缘层 108 作为栅绝缘层 108。第一绝缘层 108 可以由氧化硅 (SiO_2) 或者氮化硅 (SiN_x) 制成。在第一绝缘层 108 上顺序沉积本征非晶硅和掺杂非晶硅。对本征非晶硅和掺杂非晶硅构图以形成具有有源层 111 和欧姆接触层 112 的半导体图案 110。

如图 4B、5B 和 6B 所示，在具有半导体图案 110 的基板 100 的上方沉积第二金属并对其构图以形成数据线 118、在数据线 118 一端的数据焊盘电极 120、源极 114、漏极 116、图 3A 中的连接线 117 和存储电极 122。源极 114 和漏极 116 彼此分隔开并且接触欧姆接触层 112。

第二金属可以是铬 (Cr)、钼 (Mo)、钨 (W)、钛 (Ti) 或者铜 (Cu)。如图 3A 所示，在第一实施例中形成连接线 117。但是，如图 3B 所示，在第二实施例中并没有形成连接线 117 并且存储电极 122 具有岛状形状。

在形成源极 114 和漏极 116 之后，使用源极 114 和漏极 116 作为蚀刻掩模蚀刻欧姆接触层 112。这样，欧姆接触层 112 被分为两层。通过用于欧姆接触层 112 的蚀刻工艺暴露出的有源层 111 区域是沟道区。然后，在具有源极 114 和漏极 116 的基板 100 上形成第二绝缘层 124。第二绝缘层 124 可以由氧化硅 (SiO_2) 或者氮化硅 (SiN_x) 制成。

如图 4C、5C 和 6C 所示，在第二绝缘层 124 上沉积不透明材料 126 并对其构图以形成黑矩阵 128。不透明材料可以是低介电常数的有机材料。黑矩阵 128 对应于栅线 102、数据线 118 和薄膜晶体管 T。第二绝缘层 124 增加了黑矩阵 128 对薄膜晶体管 T 的粘附性。黑矩阵 128 遮蔽薄膜晶体管 T 以免受入射光的影响。

如图 4D、5D 和 6D 所示，在具有黑矩阵 128 的基板 100 上形成第三绝缘层 130。第三绝缘层 130 可以由氧化硅 (SiO_2) 或者氮化硅 (SiN_x) 制成并且具有厚度 D。

如图 4E 所示，对第三和第二绝缘层 130 和 124 构图以形成暴露出存储电极 122 的存储接触孔 132、暴露出数据焊盘电极 120 的数据焊盘接触孔 144 (如图 6E 所示)。而且，如图 5E 所示，对第三、第二和第一绝缘层 130、124 和

108 构图以形成暴露出栅焊盘电极 106 的栅焊盘接触孔 142。如图 3B 所示, 该构图也形成暴露出漏极 116 的漏极接触孔 133, 并且在第二实施例中形成存储接触孔 132。

在图 4F、5F 和 6F 中, 在构图的第三绝缘层 130 上沉积绿色树脂并对其构图以在像素区 P 中形成绿滤色片图案 (G) 134b。按照与绿滤色片图案 134b 相似的工艺形成图 3A 中的红滤色片图案 (R) 134a 和蓝滤色片图案 (B) 134c。

在形成红、绿和蓝滤色片图案 134a、134b 和 134c 之后, 部分去除通过滤色片图案 134a、134b 和 134c 暴露出的第三绝缘层 130 以形成深度 d。深度 d 可以大于第三绝缘层 130 的平均表面粗糙度。平均表面粗糙度可以是第三绝缘层 130 的表面粗糙度的均方根 (RMS)。可以通过干蚀刻工艺或者湿蚀刻工艺进行第三绝缘层 130 的部分去除。

因此, 由滤色片图案 134a、134b 和 134c 覆盖的第三绝缘层 130 的第一部分具有厚度 D, 并且通过滤色片图案 134a、134b 和 134c 暴露出的第三绝缘层 130 的第二部分具有厚度 D-d。在部分去除第三绝缘层 130 的工艺中, 滤色片图案 134a、134b 和 134c 用作蚀刻掩模。

如图 4G、5G 和 6G 所示, 在具有滤色片图案 134a、134b 和 134c 的基板 100 上沉积透明导电材料并对其构图, 以在像素区 P 内形成像素电极 138、在栅焊盘电极 106 上形成栅焊盘端子 146 以及在数据焊盘电极 120 上形成数据焊盘端子 148。透明导电材料可以是氧化铟锡 (ITO) 或者氧化铟锌 (IZO)。像素电极 138 通过存储接触孔 132 接触存储电极 122、栅焊盘端子 146 通过栅焊盘接触孔 142 接触栅焊盘电极 106 并且数据焊盘端子 148 通过数据焊盘接触孔 144 接触数据焊盘电极 120。如图 4G 所示, 按照第一实施例, 像素电极 138 通过图 3A 中的连接线 117 与漏极 116 相连接并且与存储电极 122 相连接。但是, 如图 3B 所示, 在第二实施例中不形成连接线 117, 并且像素电极 138 通过漏极接触孔 133 直接接触漏极 116。

在上述制造方法中, 通过部分去除第三绝缘层 130 的工艺, 可以去除剩余在存储接触孔 132、栅焊盘接触孔 142 和数据焊盘接触孔 144 内的残留彩色树脂。而且, 可以提高像素电极 138、栅焊盘端子 146 和数据焊盘端子 148 以及其下的层 (例如第三绝缘层 130) 的粘附性。

图 7A 到 7G、8A 到 8G 和 9A 到 9G 示出了按照本发明第一实施例用于部分

去除第三绝缘层的工艺截面图。除了像素电极和漏极的连接之外，按照第一实施例部分去除第三绝缘层的详细工艺可以应用于第二实施例中第三绝缘层的去除。

如图 7A、8A 和 9A 所示，在具有厚度 D 的第三绝缘层 130 上沉积光刻胶 150，并且将包括透明部分 M1、遮挡部分 M2 和半透明部分 M3 的光掩模 M 设置在光刻胶 150 之上。透明部分 M1 透射光，遮挡部分 M2 遮蔽光，并且半透明部分 M3 透射大约透明部分 M1 所透射光的一半。半透明部分 M3 可以由狭缝或者半透明材料构成，并且部分暴露出光刻胶 150。其中光刻胶 150 使用正型光刻胶，即曝光的部分被显影。

半透明部分 M3 对应于要形成存储接触孔和数据焊盘接触孔的区域。透明部分 M1 对应于要形成栅焊盘接触孔的区域。在第二实施例中，半透明部分 M3 还对应于要形成漏极接触孔的区域。

如图 7B、8B 和 9B 所示，通过上述用于光刻胶 150（图 7A、8A 和 9A 中的）的曝光工艺和显影工艺形成光刻胶图案 150a。部分去除对应于半透明部分 M3 的部分光刻胶图案 150a，并且完全去除对应于透明部分 M1 的部分光刻胶图案 150a。

参照图 7C、8C 和 9C，通过光刻胶图案 150a 完全蚀刻位于栅焊盘电极 106 上方的第三绝缘层 130。如图 7D、8D 和 9D 所示，灰化光刻胶图案 150a（图 7C、8C 和 9C 中的），由此形成削减的灰化光刻胶图案 150b。因此，通过灰化，例如干蚀刻工艺，通过灰化的光刻胶图案 150b 暴露出位于存储电极 122 和数据焊盘电极 120 上方的第三绝缘层 130。在第二实施例中，还暴露出位于漏极 116 上方的第三绝缘层 130。

如图 7E、8E 和 9E 所示，使用灰化的光刻胶图案 150b 蚀刻位于存储电极 122 和数据焊盘电极 120 上方的第三和第二绝缘层 130 和 124 以及位于栅焊盘电极 106 上方的第二和第一绝缘层 124 和 108。在蚀刻工艺中，完全蚀刻位于存储电极 122 和数据焊盘电极 120 上方的第三绝缘层 130，并且部分蚀刻位于存储电极 122 和数据焊盘电极 120 上方的第二绝缘层 124。而且，完全蚀刻位于栅焊盘电极 106 上方的第二绝缘层 124，并且部分蚀刻位于栅焊盘电极 106 上方的第一绝缘层 108。部分蚀刻第二绝缘层 124 和第一绝缘层 108 的原因是防止化学反应，例如在剥离灰化的光刻胶图案 150b 和形成滤色片图案时，第

一和第二绝缘层 108 和 124 下面的金属层的腐蚀。在第二实施例中，用与第一实施例中蚀刻位于存储电极 122 和数据焊盘电极 120 上方的第三和第二绝缘层 130 和 124 相似的方法蚀刻位于漏极 116 上方的第三和第二绝缘层 130 和 124。

如图 7F、8F 和 9F 所示，剥离灰化的光刻胶图案 150b（图 7E、8E 和 9E 所示的），然后，在第三绝缘层 130 上沉积绿色树脂并且对其构图以在像素区 P 内形成绿滤色片图案（G）134b。

如图 7G、8G 和 9G 所示，使用绿滤色片图案 134b 作为蚀刻掩模蚀刻第三、第二和第一绝缘层 130、124 和 108。在该蚀刻工艺中，部分去除第三绝缘层 130 以形成深度 d。因此，由绿滤色片图案 134b 覆盖的第三绝缘层 130 的第一部分具有厚度 D，并且通过滤色片图案 134a、134b 和 134c 暴露出的第三绝缘层 130 的第二部分具有厚度 D-d。完全蚀刻被部分去除并位于存储电极 122 和数据焊盘电极 120 上方的第二绝缘层 124，以暴露出存储电极 122 和数据焊盘电极 120 并且形成存储接触孔 132 和数据焊盘接触孔 144。而且，完全蚀刻被部分去除并位于栅焊盘电极 106 上方的第一绝缘层 124，以暴露出栅焊盘电极 106 并且形成栅焊盘接触孔 142。在第二实施例中，以与蚀刻位于存储电极 122 和数据焊盘电极 120 上方的第二绝缘层 124 相似的方法完全蚀刻位于漏极 116 上方的第二绝缘层 124。

在本发明的上述实施例中，在具有薄膜晶体管的基板上形成滤色片图案和黑矩阵。因此，不用考虑粘接液晶显示器件的上、下基板中的不对准问题。在本发明的实施例中，液晶显示器件的孔径比得到增加并且减少了漏光现象。在本发明上述实施例的制造方法中，部分去除第三绝缘层。因此，可以去除剩余在孔中的残留彩色树脂，并且能够提高像素电极、栅焊盘电极和数据焊盘电极以及各层的粘附性。另外，在上述的制造方法中，部分蚀刻第一和第二绝缘层。因此，可以防止例如位于第一和第二绝缘层下方的金属层的腐蚀等化学反应。

对于本领域的技术人员来说，很明显，在不脱离本发明的精神和范围内可以对上述的用于液晶显示器件的基板及其制造方法进行各种各样的修改和变化。因此，本发明覆盖所附权利要求书及其等同物范围内的修改和变化。

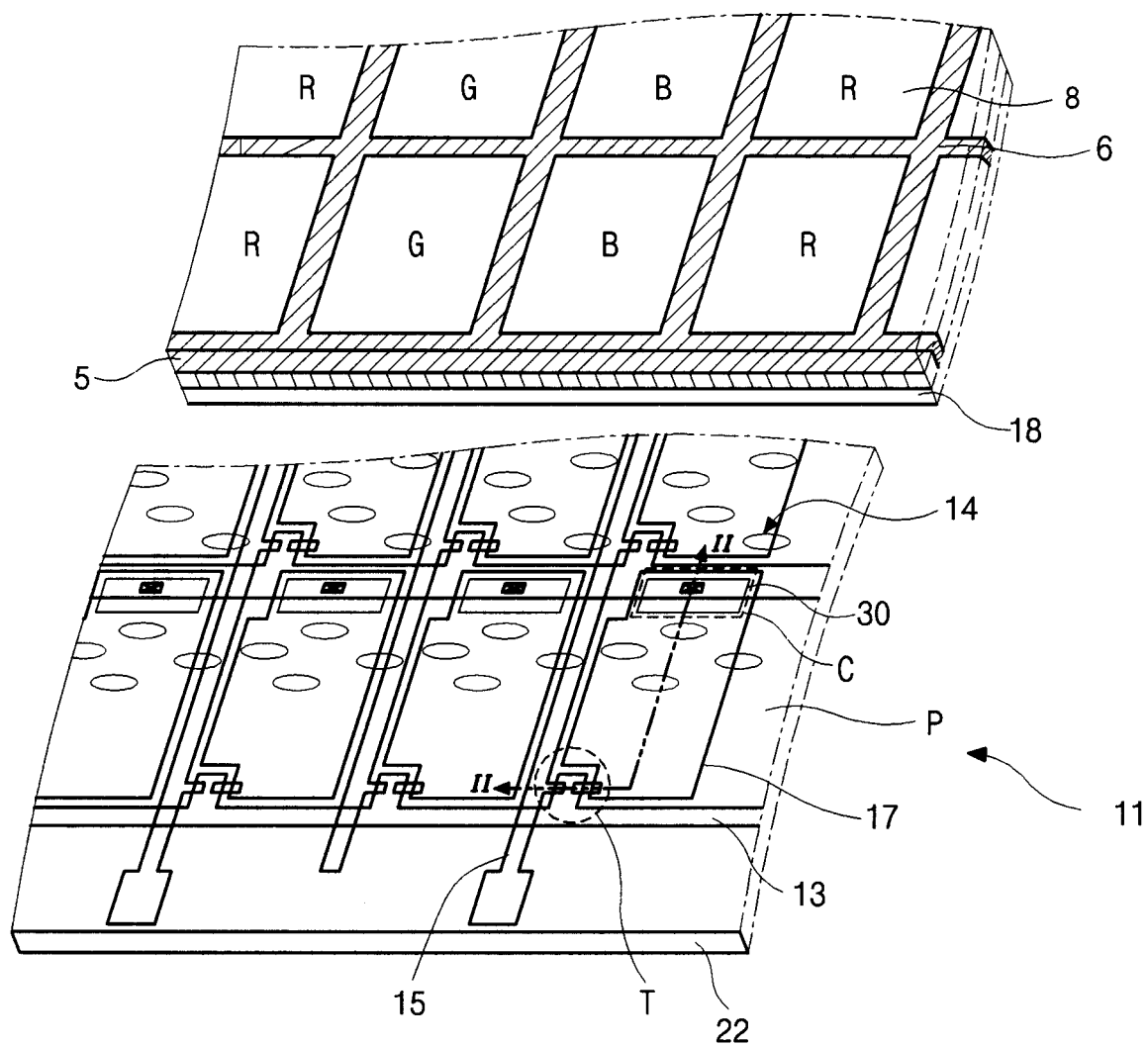


图 1

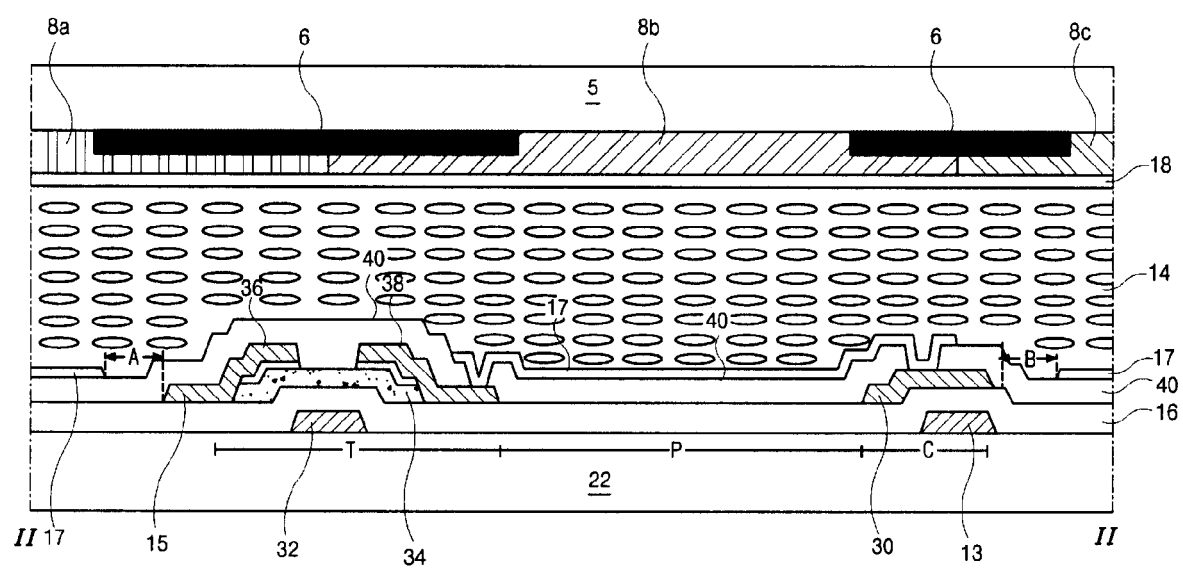


图 2

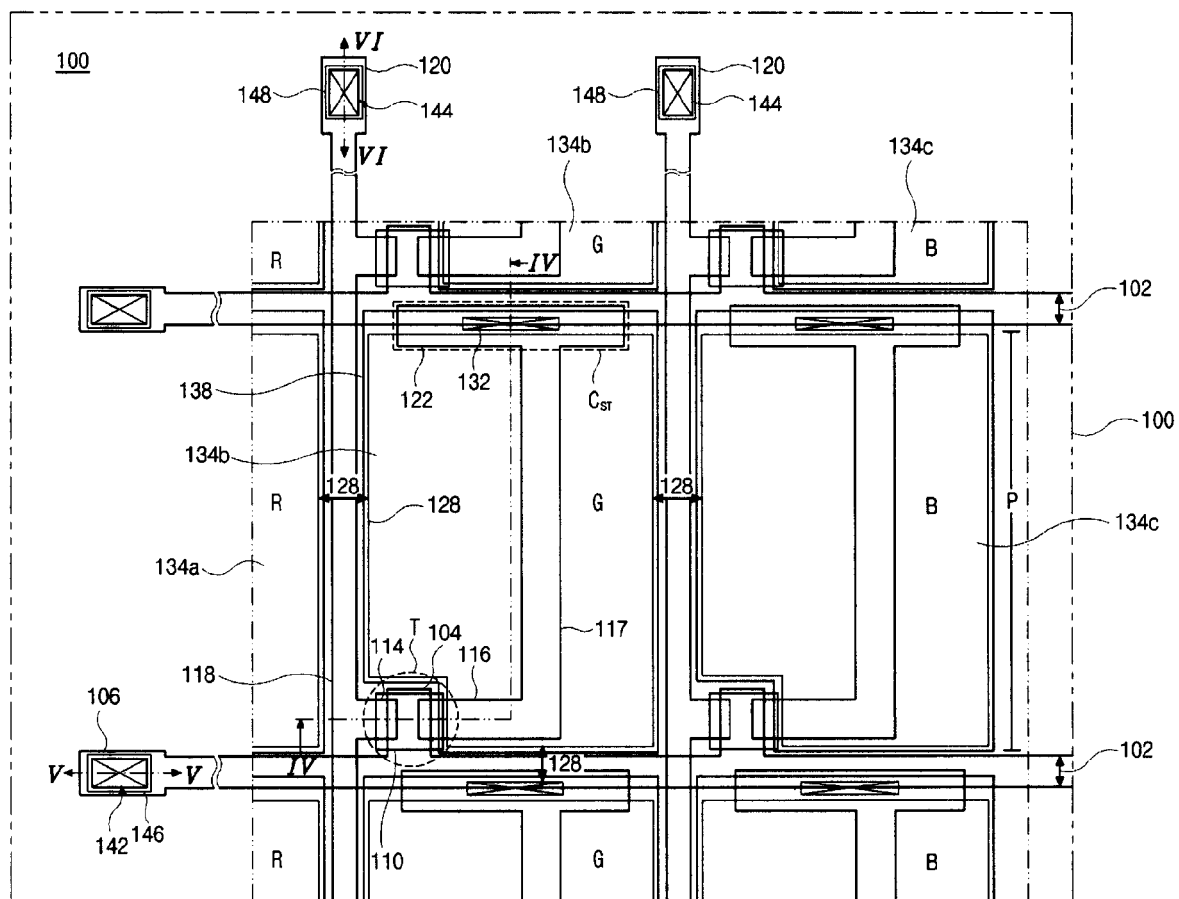


图 3A

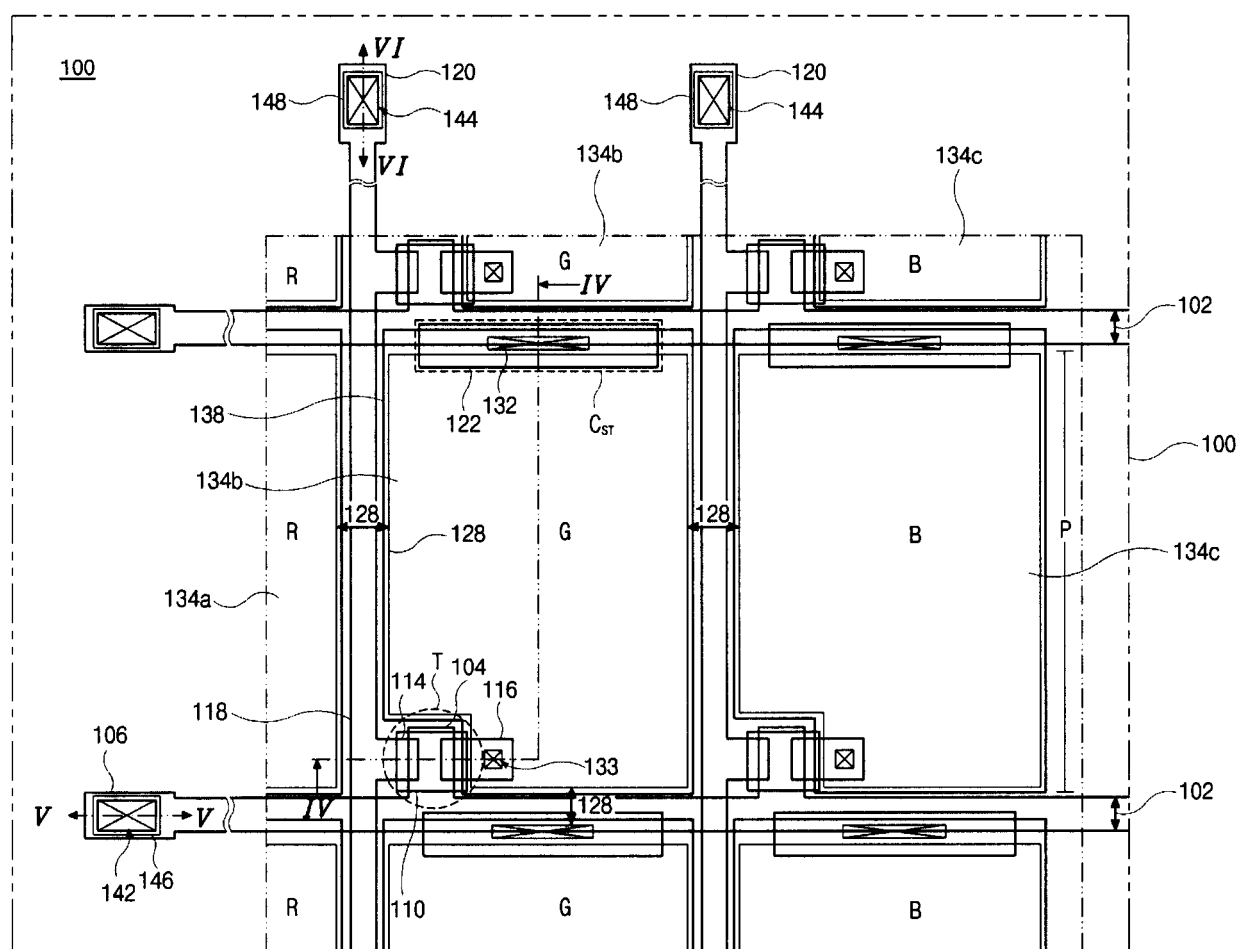


图 3B

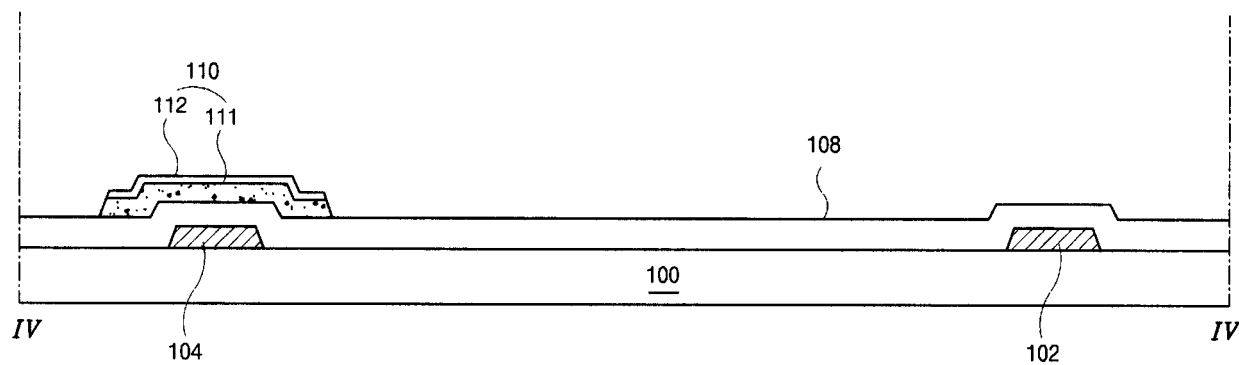


图 4A

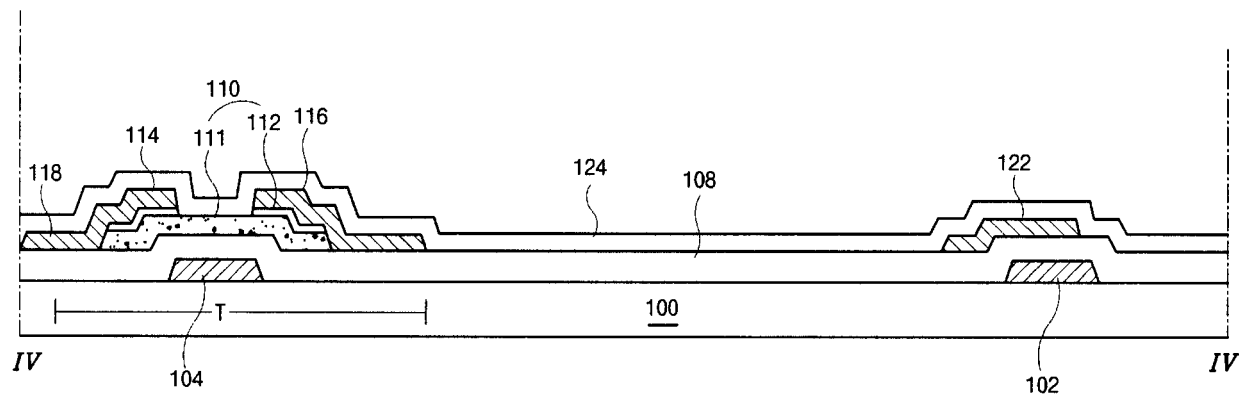


图 4B

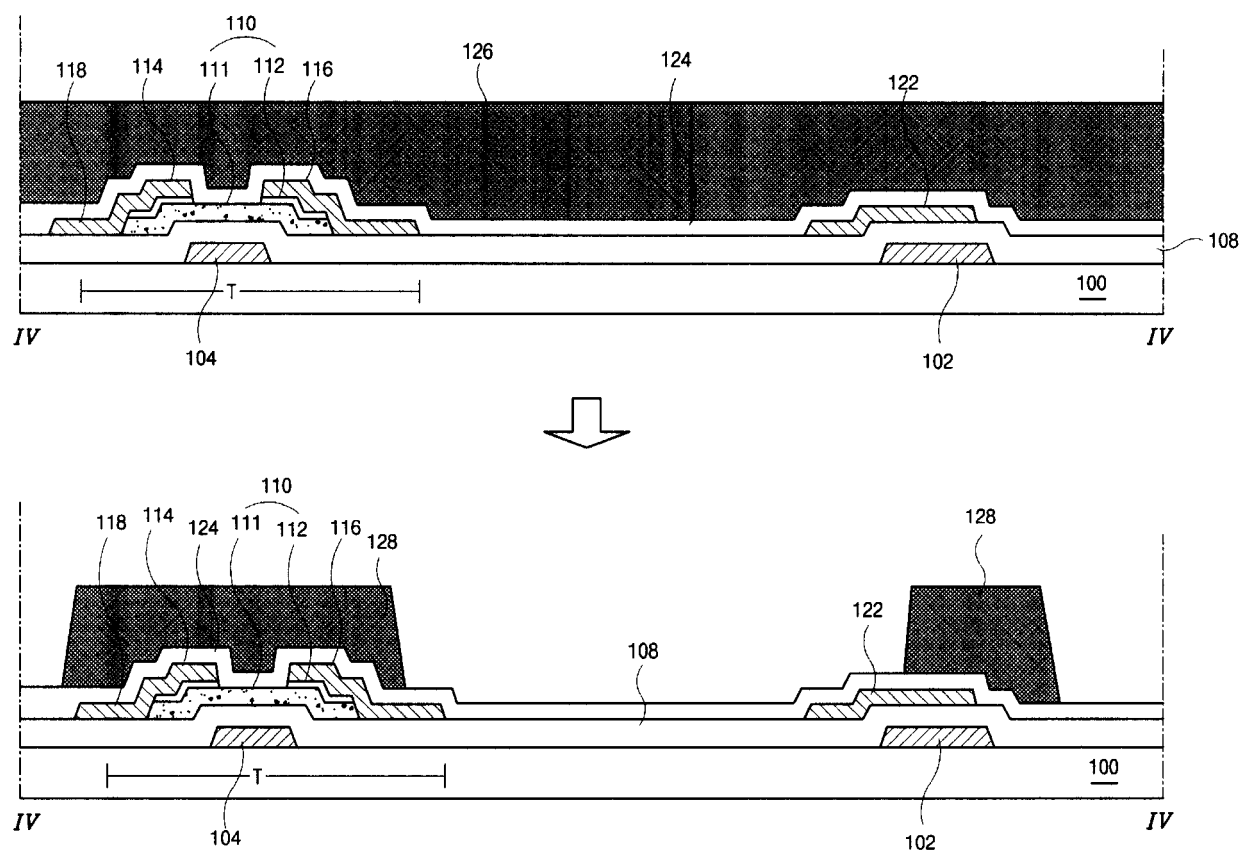


图 4C

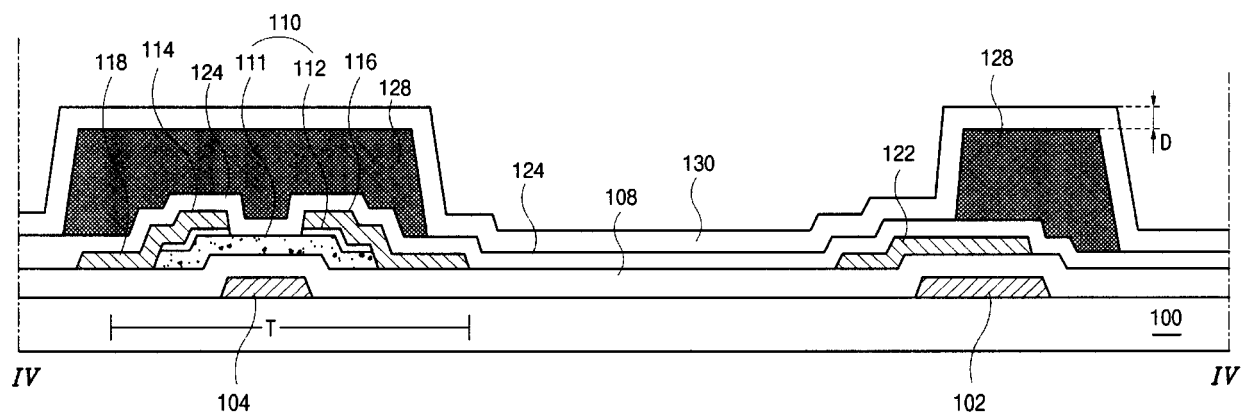


图 4D

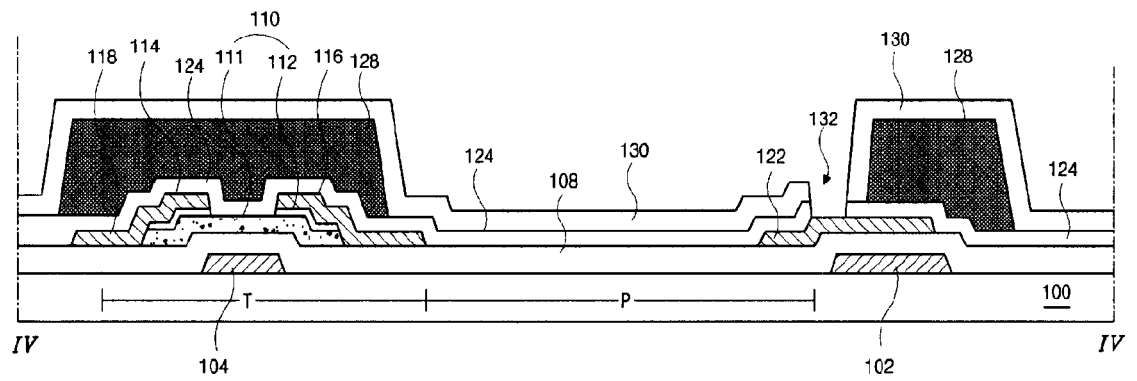


图 4E

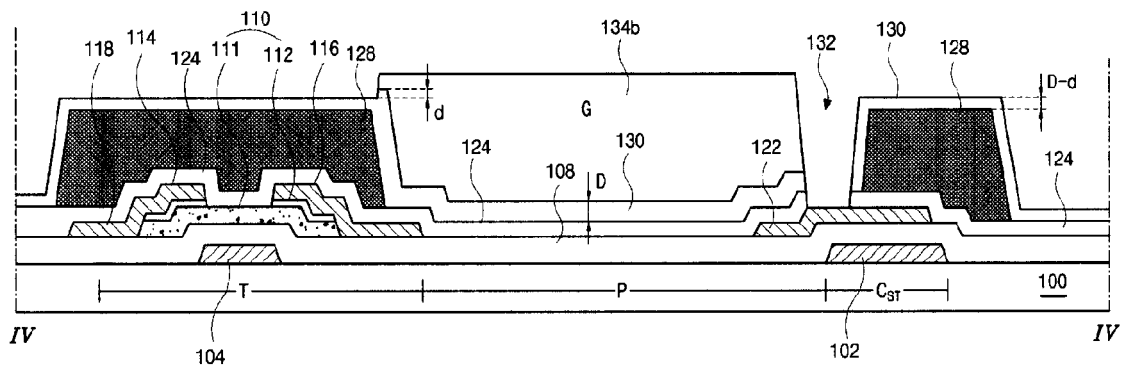


图 4F

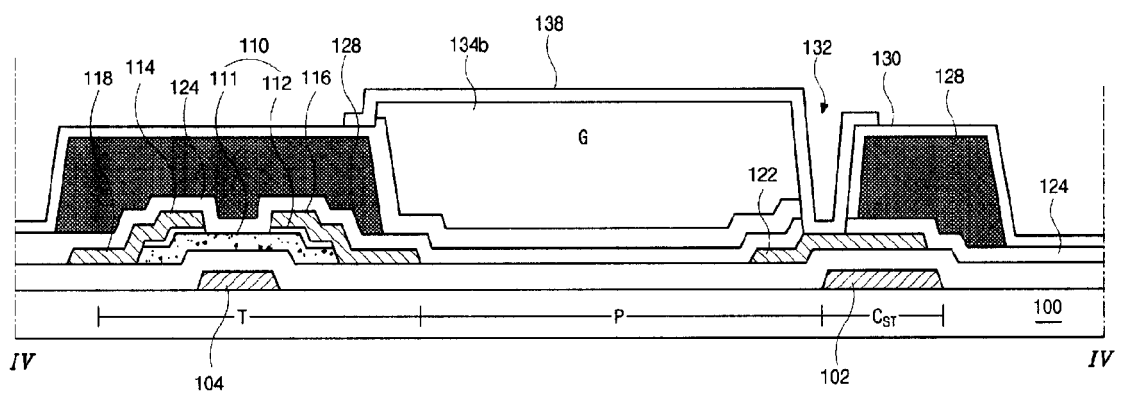


图 4G

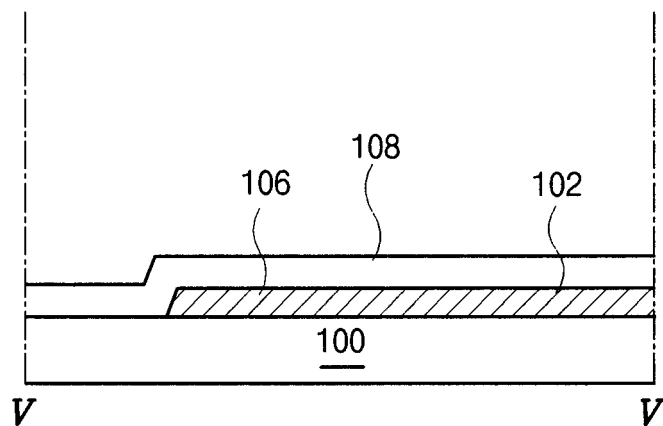


图 5A

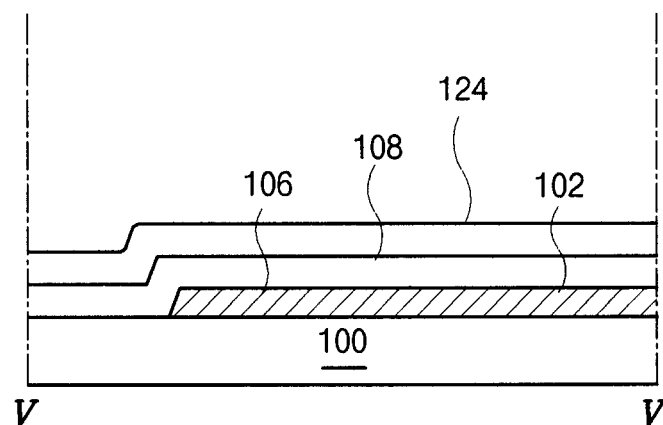


图 5B

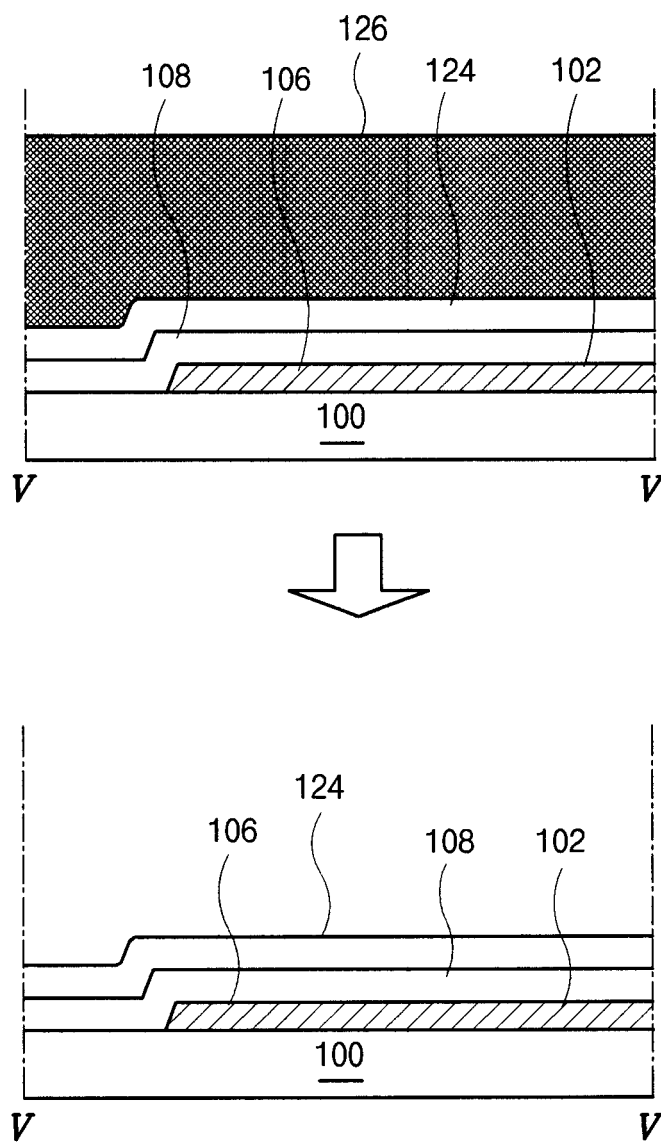


图 5C

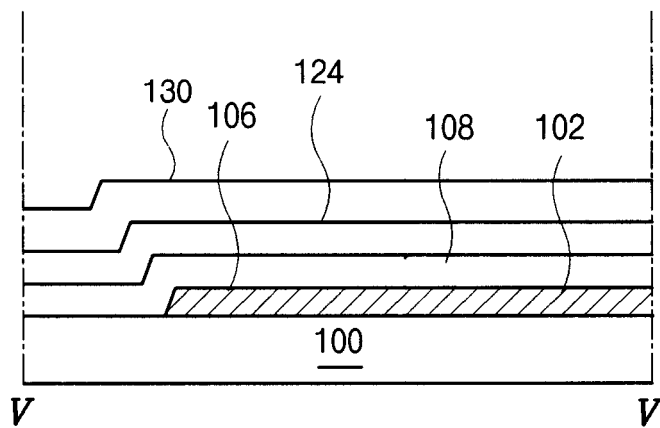


图 5D

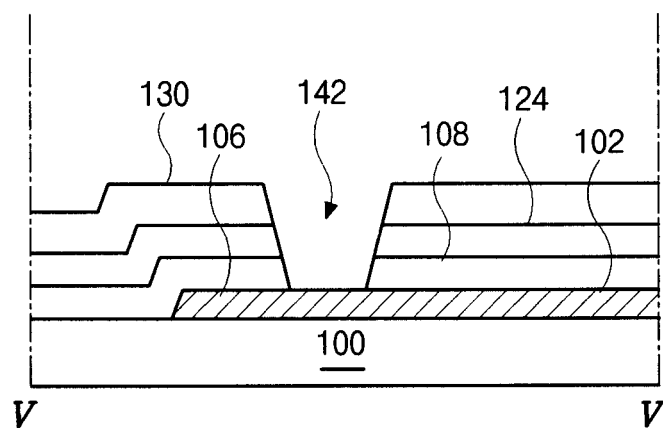


图 5E

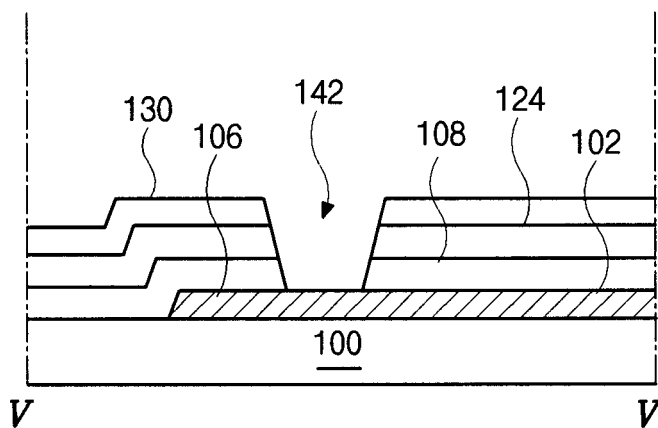


图 5F

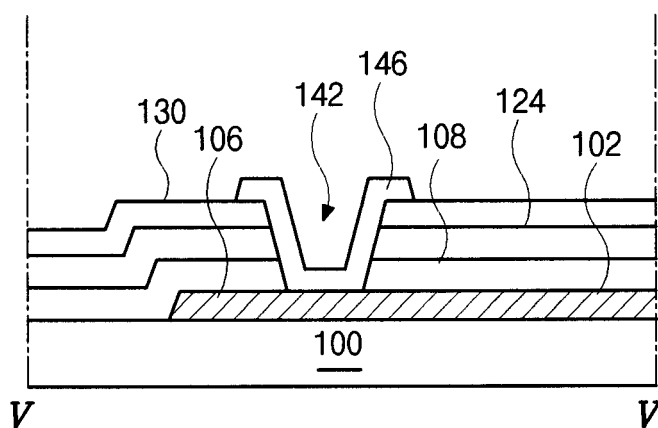


图 5G

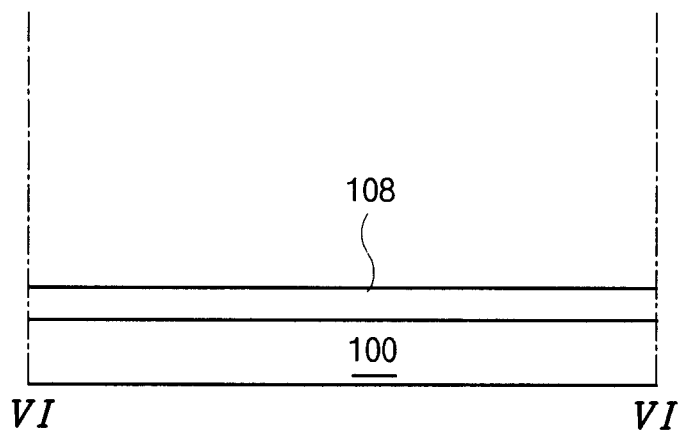


图 6A

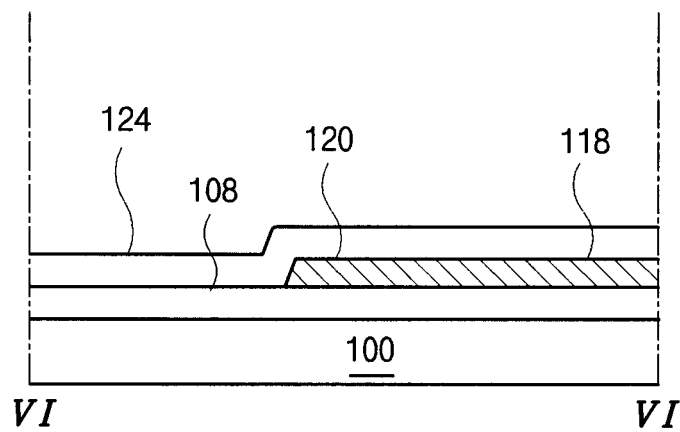


图 6B

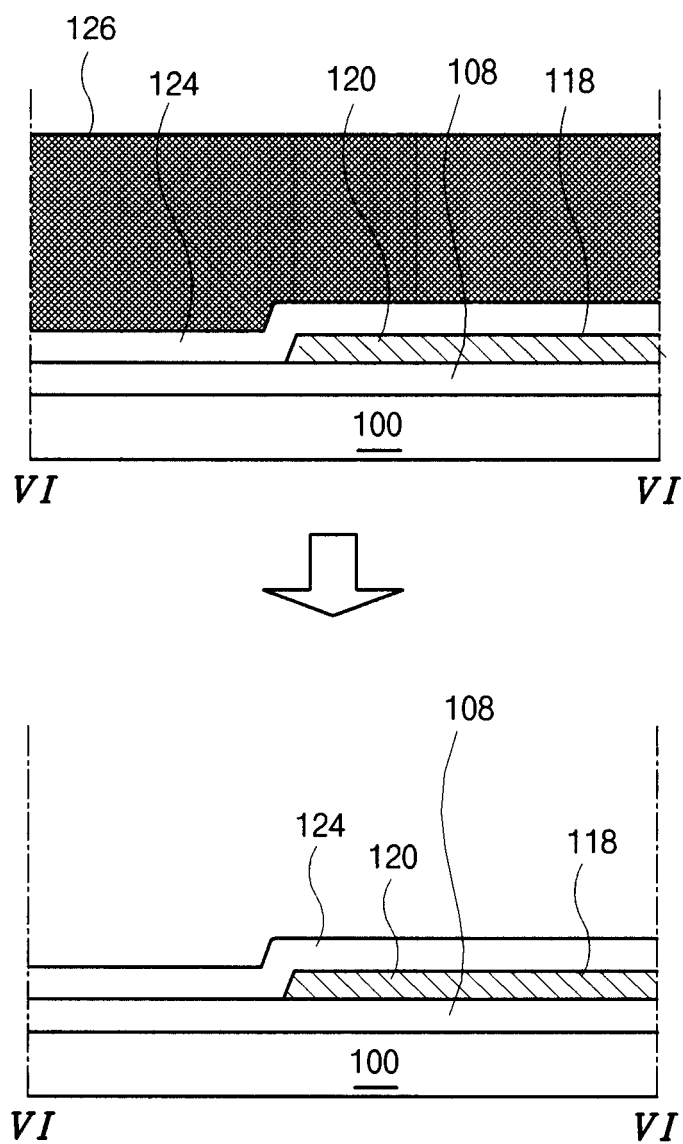


图 6C

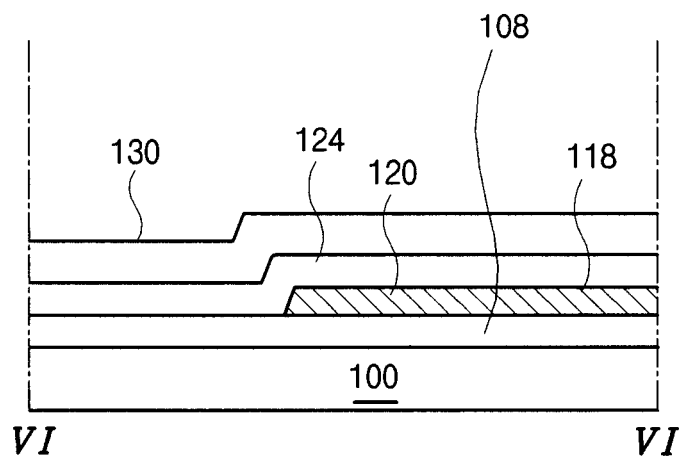


图 6D

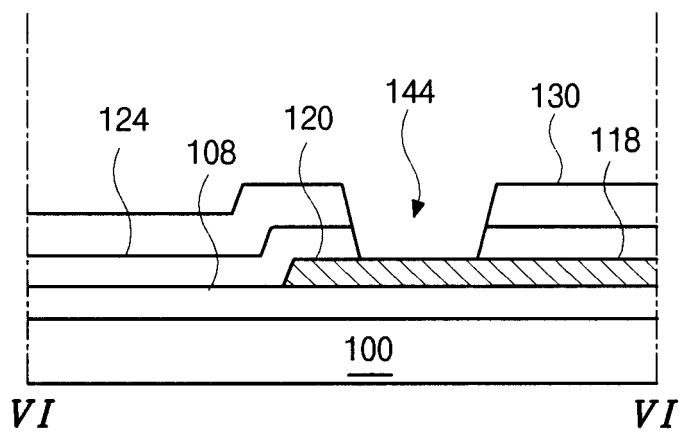


图 6E

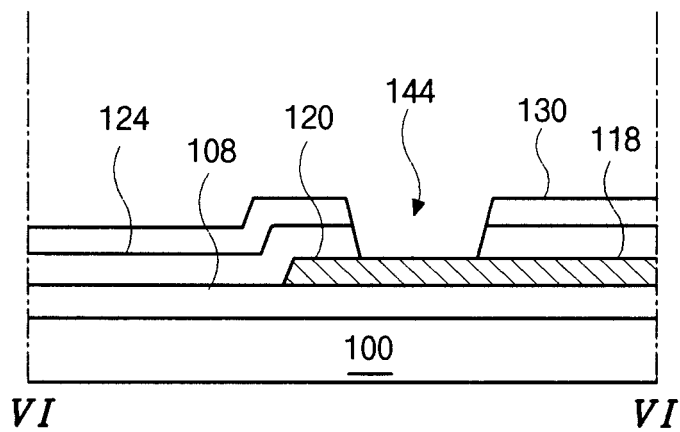


图 6F

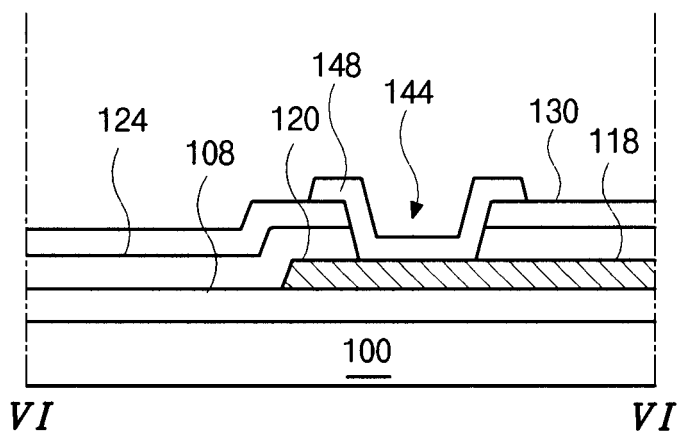


图 6G

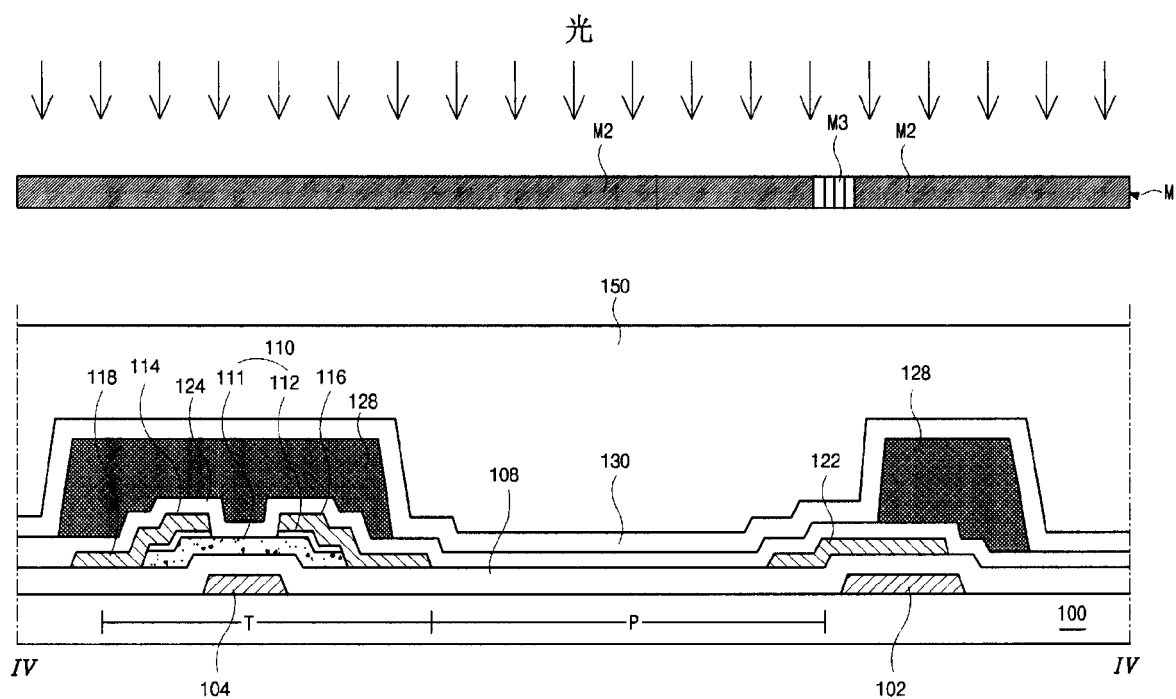


图 7A

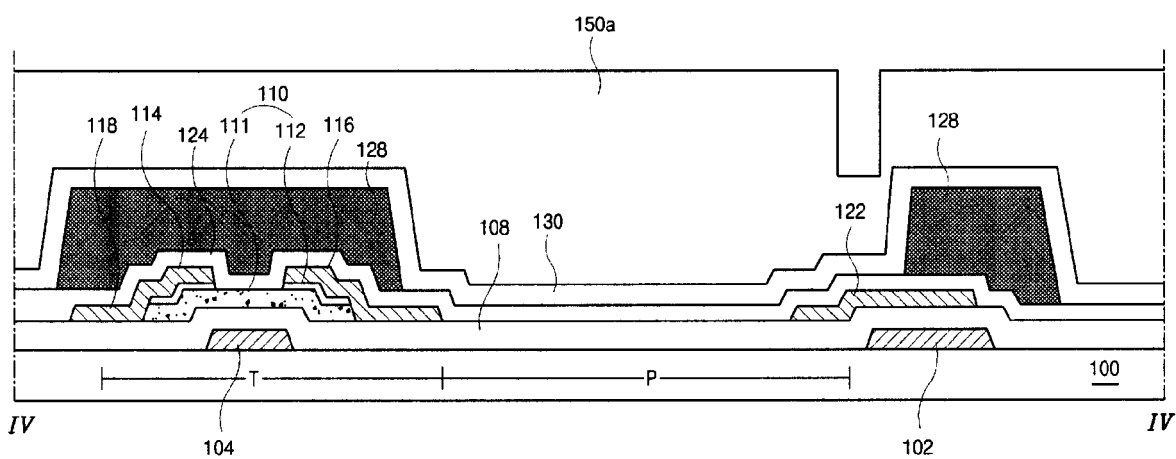


图 7B

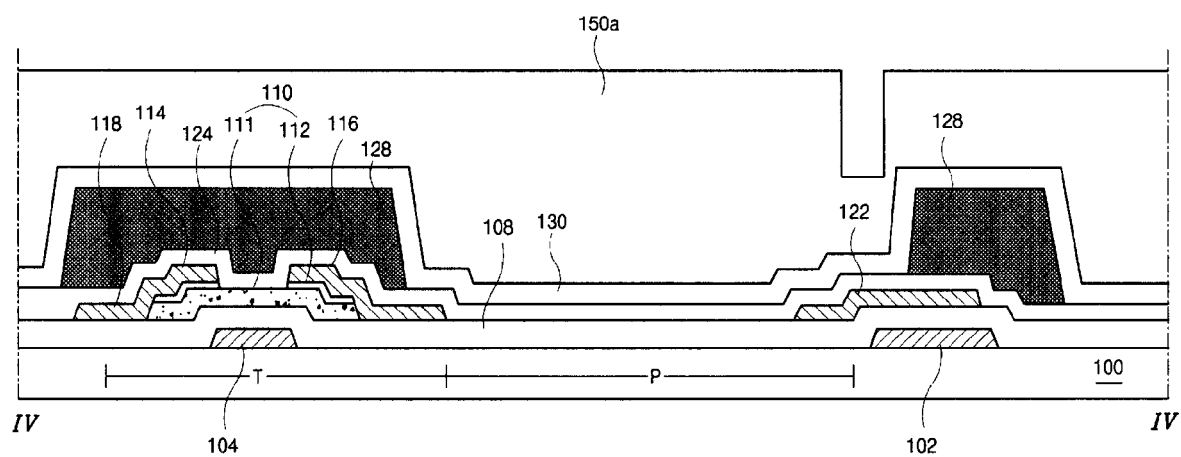


图 7C

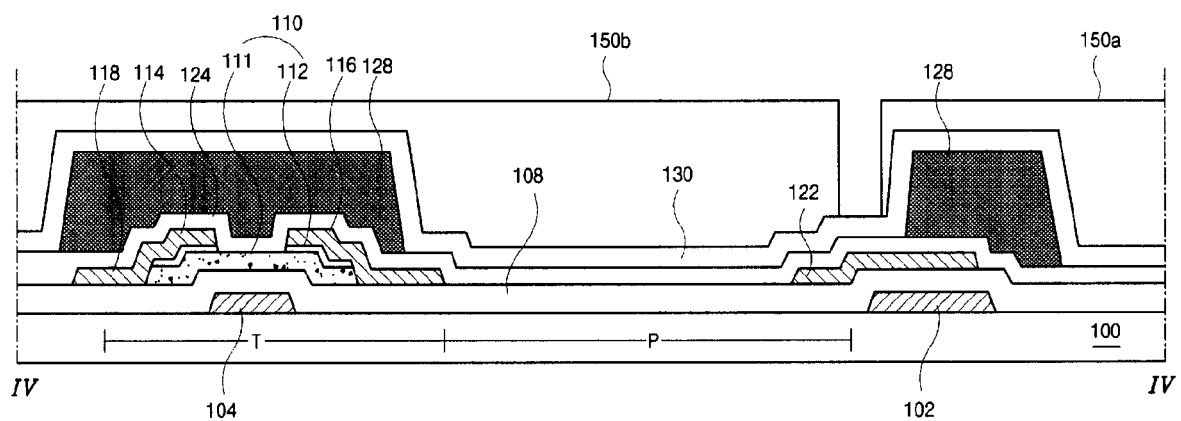


图 7D

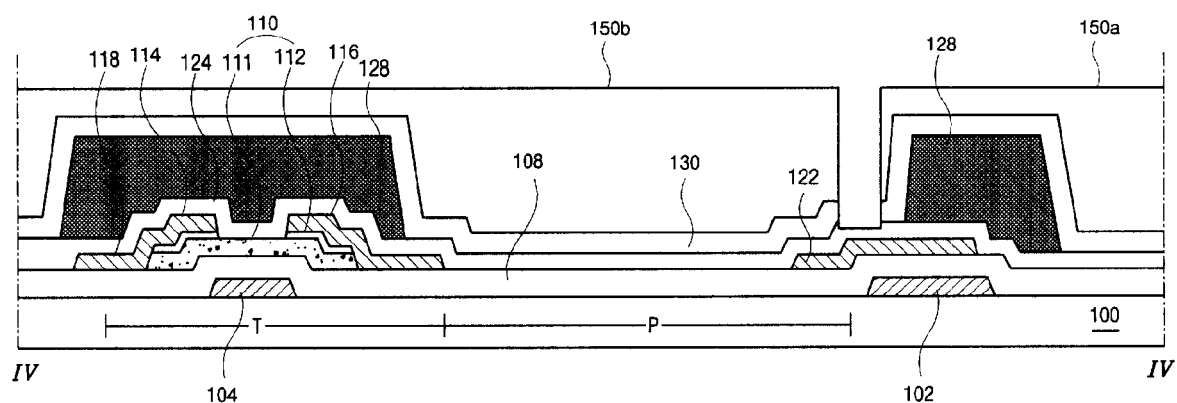


图 7E

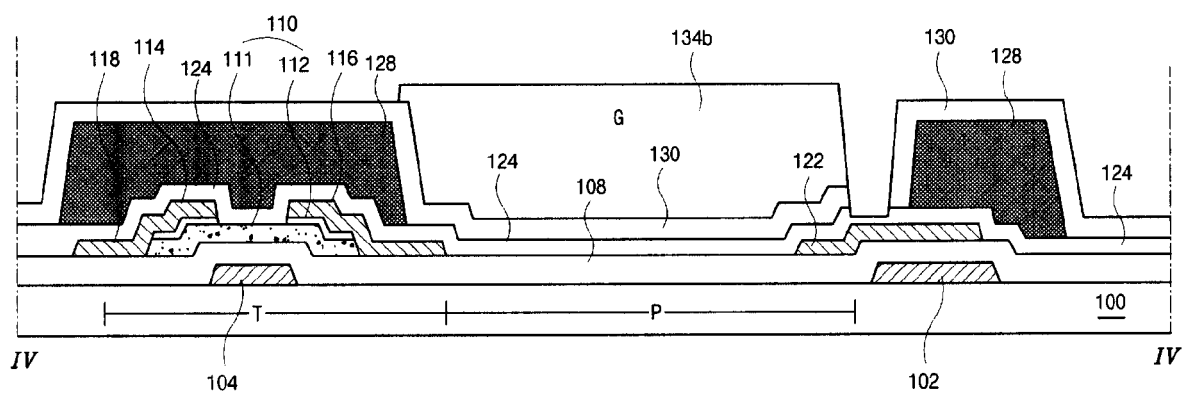


图 7F

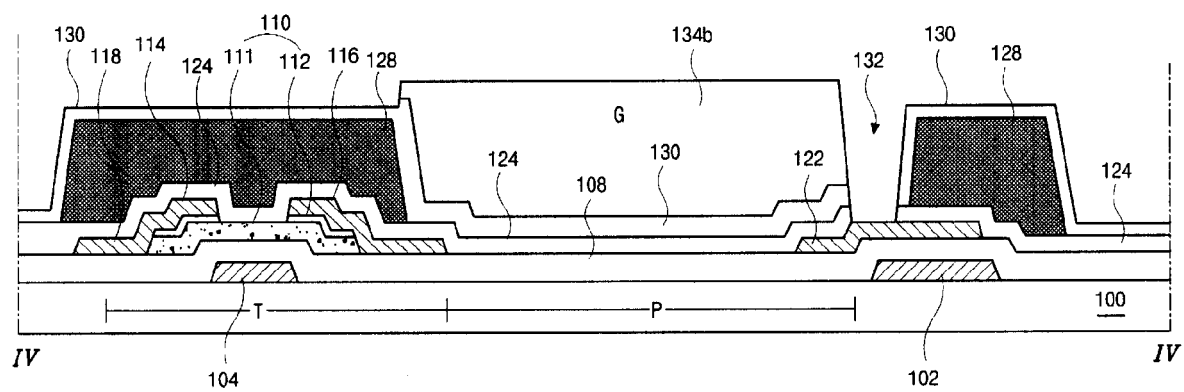


图 7G

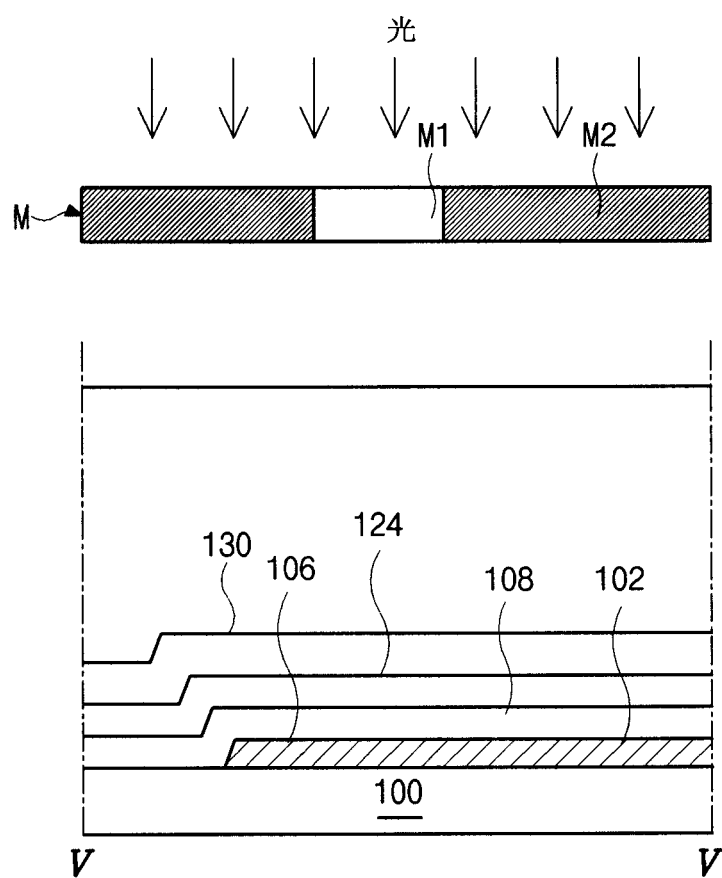
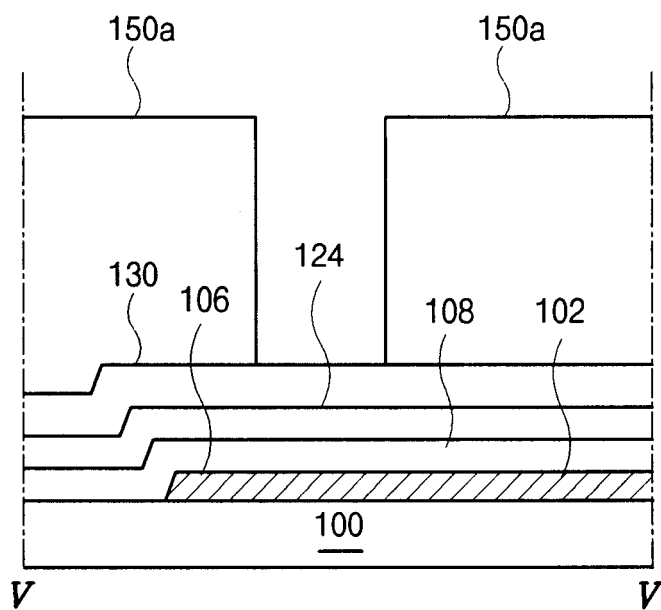
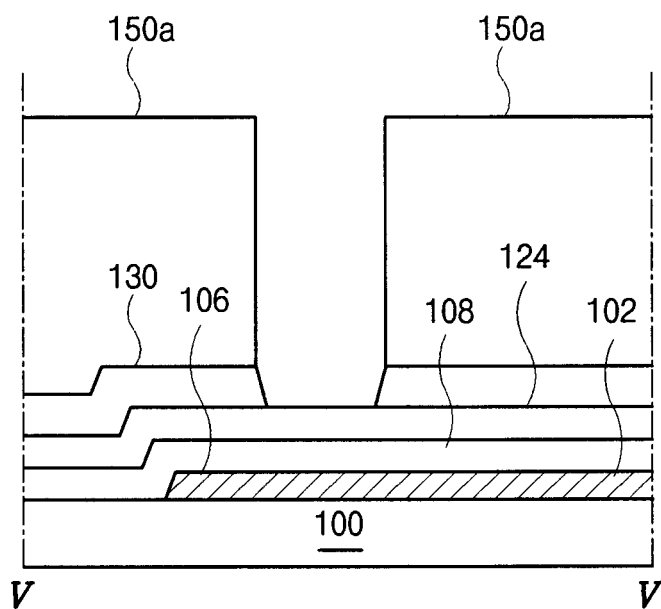
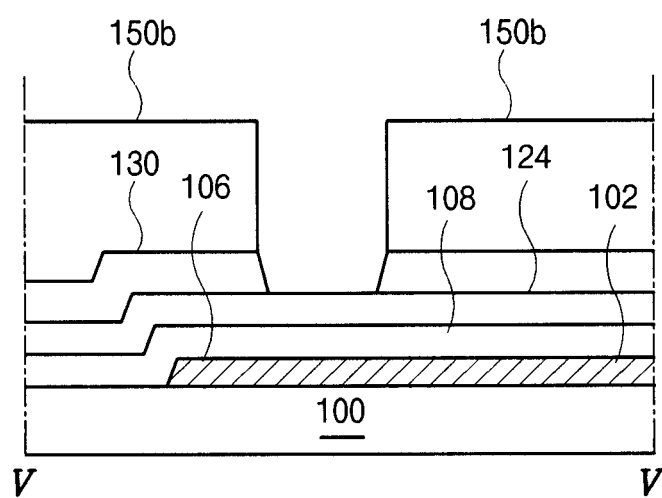
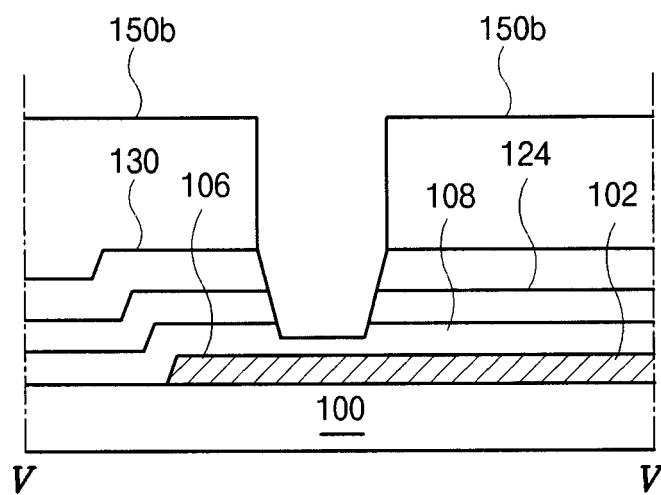


图 8A

**图 8B****图 8C**

**图 8D****图 8E**

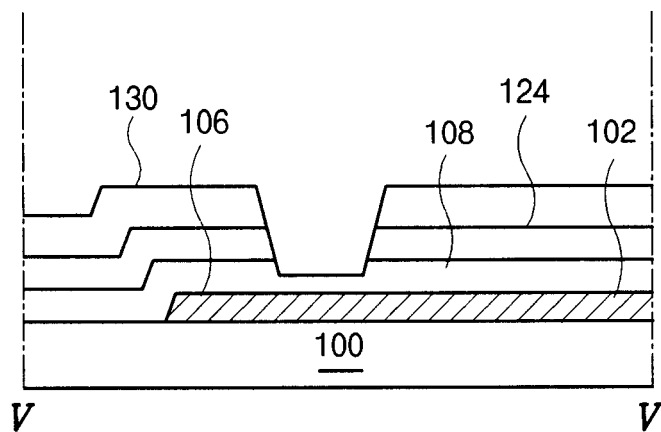


图 8F

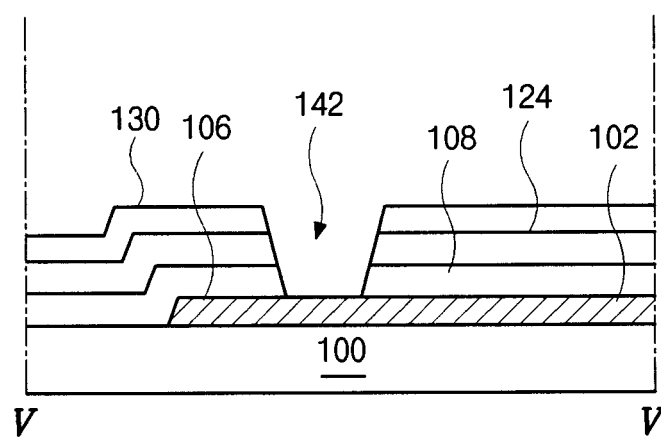


图 8G

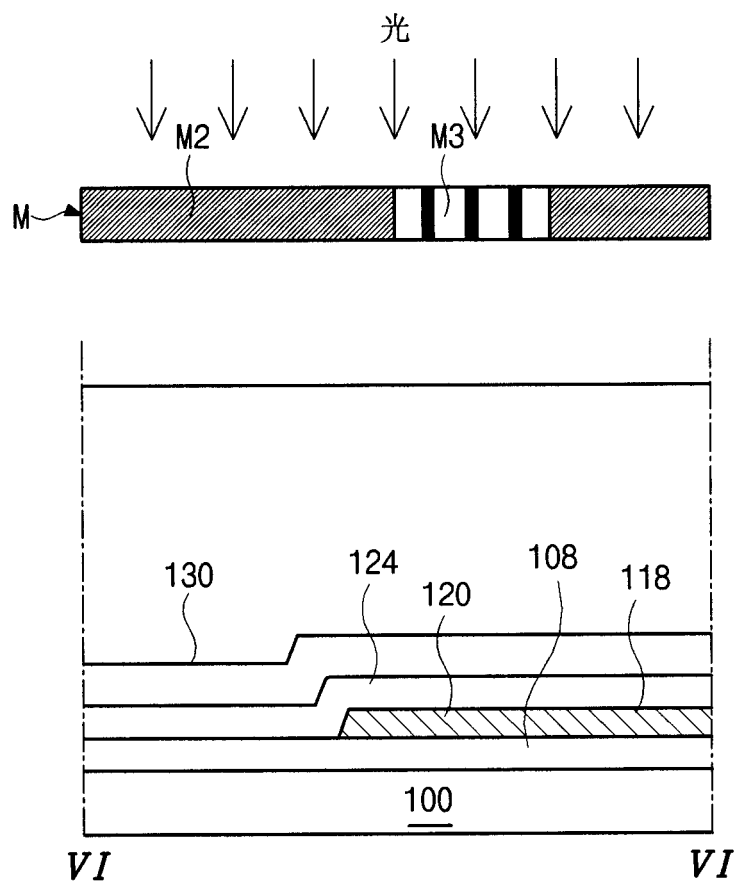
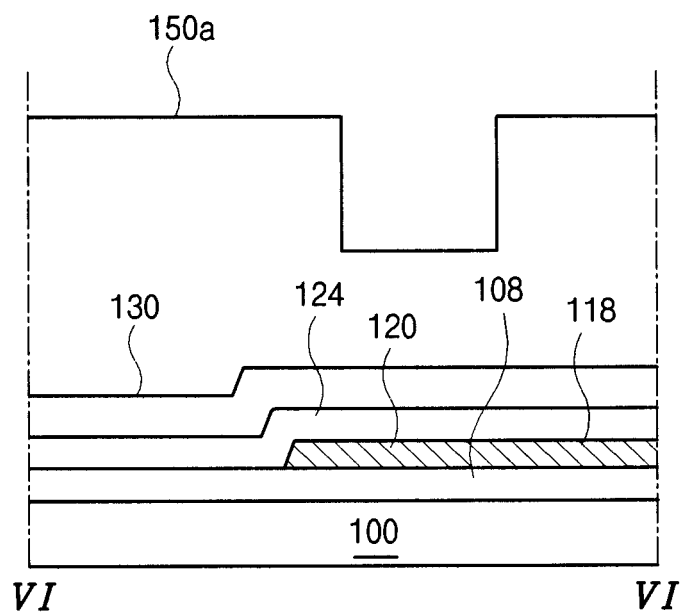
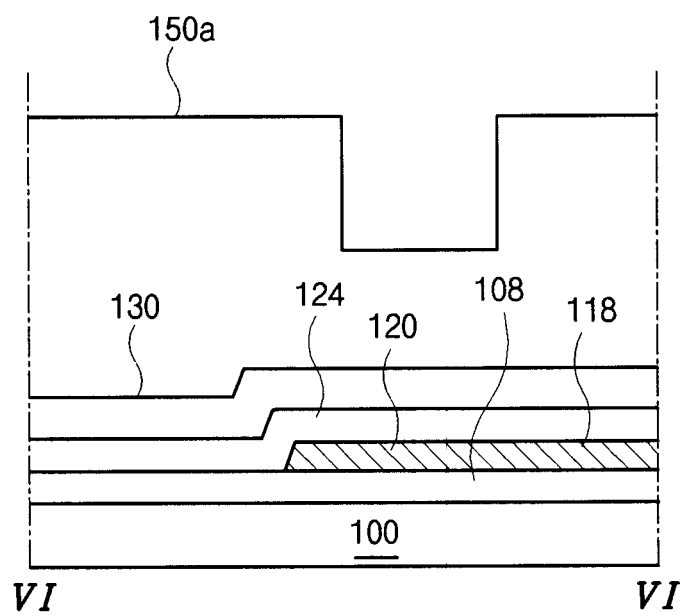


图 9A

**图 9B****图 9C**

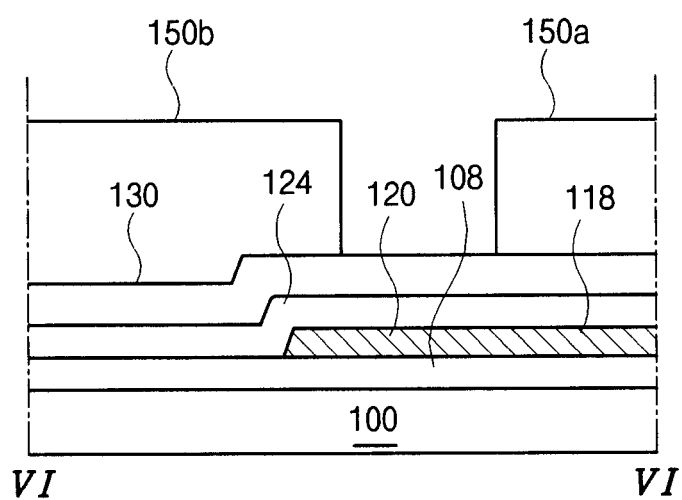


图 9D

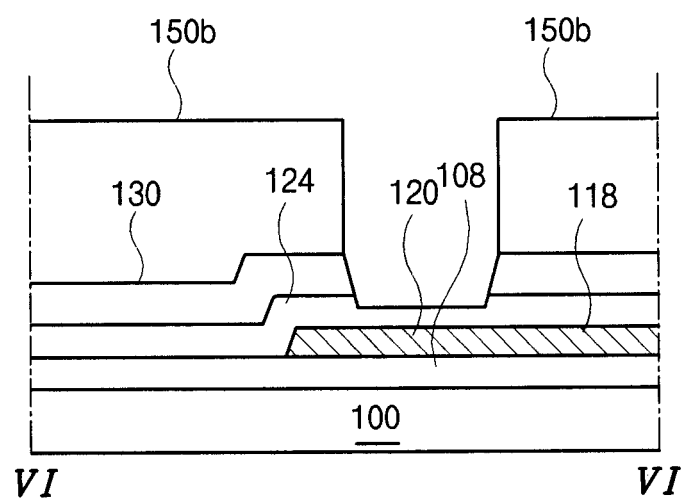


图 9E

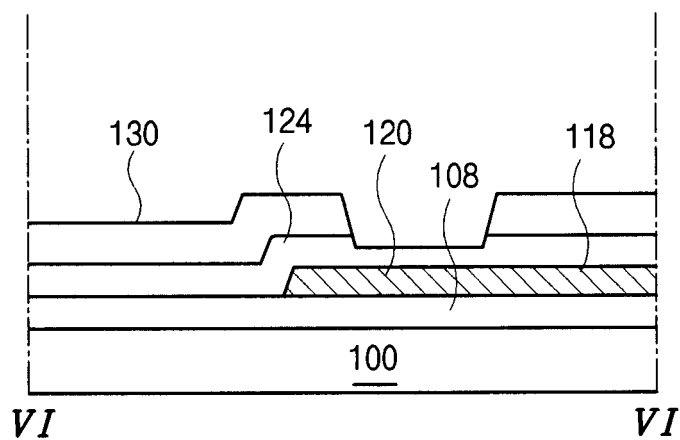


图 9F

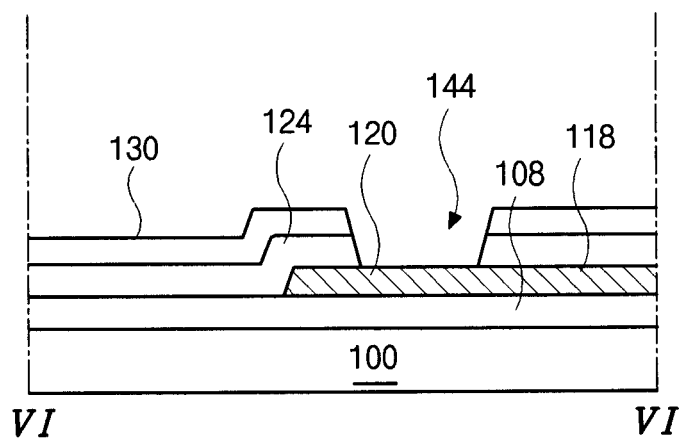


图 9G

专利名称(译)	用于液晶显示器件的基板及其制造方法		
公开(公告)号	CN1637555A	公开(公告)日	2005-07-13
申请号	CN200410102787.9	申请日	2004-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金雄权 金世竣		
发明人	金雄权 金世竣		
IPC分类号	G02F1/1333 G02F1/133 G02F1/1335 G02F1/136 G02F1/1362 G02F1/1368 G03F7/20 H01L21/00 H01L29/786		
CPC分类号	G02F1/136227 G02F1/136209 G02F2001/136231		
代理人(译)	徐金国		
优先权	1020030099918 2003-12-30 KR		
其他公开文献	CN100342279C		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种用于液晶显示器件的基板，该基板包括：在基板上彼此交叉以限定出像素区的栅线和数据线；位于所述栅线和数据线交叉点附近的薄膜晶体管，该薄膜晶体管包括栅极、半导体图案、源极和漏极；对应于所述栅线、数据线和薄膜晶体管的黑矩阵；设置在黑矩阵上并且具有第一和第二部分的第一绝缘层，第一部分对应于像素区并且具有第一厚度，第二部分具有小于第一厚度的第二厚度；设置在第一绝缘层上并对应于第一部分的滤色片图案；以及设置在所述滤色片图案上方并且与所述薄膜晶体管连接的像素电极。

