



[12] 发明专利申请公开说明书

[21] 申请号 200410101730.7

[43] 公开日 2005 年 7 月 13 日

[11] 公开号 CN 1637488A

[22] 申请日 2004. 12. 22

[21] 申请号 200410101730.7

[30] 优先权

[32] 2003. 12. 23 [33] KR [31] 10-2003-0095662

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 金京爽

[74] 专利代理机构 北京三友知识产权代理有限公司

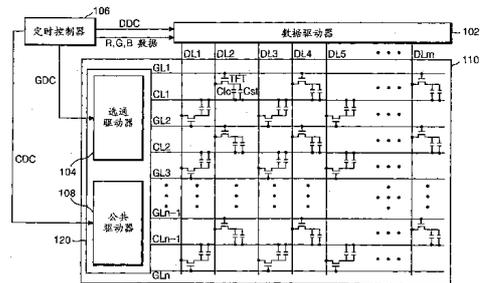
代理人 李 辉

权利要求书 3 页 说明书 14 页 附图 19 页

[54] 发明名称 液晶显示器件及其驱动方法

[57] 摘要

公开了一种用于降低功耗并在基板上集成驱动器的液晶显示器件及其制造方法。该液晶显示器件包括液晶显示板，该液晶显示板具有设置在基板上的多条选通线 and 多条数据线之间的交叉点处并基于该多条选通线以 z 形图案连接的多个 TFT、与该多个薄膜晶体管相连的多个像素电极、与该多个像素电极一起形成水平电场的多个公共电极、以及与该多个公共电极相连的多条公共线。选通驱动器将扫描脉冲信号施加给液晶显示板的该多条选通线。数据驱动器将像素电压信号施加给该多条数据线。公共驱动器将交流公共电压信号施加给该多条公共线。该选通驱动器和公共驱动器集成在该基板上。



1、一种液晶显示器件，其包括：

5 液晶显示板，该液晶显示板具有设置在基板上的多条选通线和多条
数据线之间的交叉点处并基于该多条选通线以 Z 形图案连接的多个薄膜
晶体管、与该多个薄膜晶体管相连的多个像素电极、与该多个像素电极
一起形成水平电场的多个公共电极、以及与该多个公共电极相连并与该
多条选通线平行设置的多条公共线；

10 选通驱动器，用于将扫描脉冲信号施加给所述液晶显示板的所述多
条选通线；

数据驱动器，用于将像素电压信号施加给所述液晶显示板的所述多
条数据线；以及

公共驱动器，用于将交流公共电压信号施加给所述液晶显示板的所
述多条公共线，

15 其中所述选通驱动器和所述公共驱动器集成在所述基板上。

2、根据权利要求 1 所述的液晶显示器件，其中所述公共电压信号对
于每一个垂直周期具有反相的极性。

3、根据权利要求 2 所述的液晶显示器件，其中所述像素电压信号对
于每一个垂直周期和每一个水平周期具有反相的极性。

20 4、根据权利要求 2 所述的液晶显示器件，其中所述公共电压信号具
有与所述像素电压信号相反的极性。

5、根据权利要求 1 所述的液晶显示器件，其中所述选通驱动器包括：
移位寄存器，用于依次产生所述扫描脉冲信号；

25 电平转换器，用于将所述扫描脉冲信号的摆幅宽度转换为预定电平；
以及

缓冲器，用于将从所述电平转换器输出的电压施加给所述多条选通
线。

6、根据权利要求 1 所述的液晶显示器件，其中所述公共驱动器包括：
第一移位寄存器，用于依次产生第一公共电压信号；

- 第二移位寄存器，用于依次产生第二公共电压信号；
电平转换器，用于将所述第一和第二公共电压信号的摆幅宽度转换为预定电平；以及
缓冲器，用于将从所述电平转换器输出的电压施加给所述多条选通
5 线。
- 7、根据权利要求1所述的液晶显示器件，其中所述选通驱动器和所述公共驱动器集成在所述基板的相同侧面上。
- 8、根据权利要求7所述的液晶显示器件，还包括：
集成在所述基板的另一侧面上的第二选通驱动器和第二公共驱动
10 器。
- 9、根据权利要求1所述的液晶显示器件，其中所述选通驱动器和所述公共驱动器集成在所述基板的不同侧面上。
- 10、根据权利要求1所述的液晶显示器件，其中所述数据驱动器集成在所述基板上。
- 15 11、根据权利要求6所述的液晶显示器件，其中所述第一和第二公共电压信号具有彼此相反的极性。
- 12、根据权利要求6所述的液晶显示器件，其中对于每两个水平周期对所述第一和第二公共电压信号中的每一个进行移位。
- 13、根据权利要求6所述的液晶显示器件，其中所述第一和第二公
20 共电压信号被交替地提供给所述公共线。
- 14、根据权利要求6所述的液晶显示器件，其中所述第一和第二公共电压信号与依次施加给所述选通线的所述扫描脉冲信号同步，以交替地提供给所述公共线。
- 15、根据权利要求14所述的液晶显示器件，其中比所述扫描脉冲信号早 i 个水平周期将所述第一和第二公共电压信号提供给所述公共线，
25 其中 i 是整数。
- 16、一种驱动液晶显示器件的方法，该液晶显示器件具有：液晶显示板，该液晶显示板包括设置在基板上的多条选通线和多条数据线之间的交叉点处并基于该多条选通线与 z 形图案连接的多个薄膜晶体管、与

该多个薄膜晶体管相连的多个像素电极、与该多个像素电极一起形成水平电场的多个公共电极、以及与该多个公共电极相连并与该多条选通线平行设置的多条公共线；以及集成在该液晶显示板的基板上，以分别驱动该多条公共线和该多条选通线的公共驱动器和选通驱动器，所述方法

5 包括：

将扫描脉冲信号施加给所述多条选通线；

将像素电压信号施加给所述多条数据线；以及

将交流公共电压信号施加给所述液晶显示板的所述多条公共线。

液晶显示器件及其驱动方法

5 技术领域

本发明涉及液晶显示器，更具体地，本发明涉及一种用于降低功耗并且在基板上集成驱动器的液晶显示器件及其制造方法。

背景技术

10 通常，液晶显示器（LCD）采用电场来控制液晶的透光率，以显示图像。根据液晶的电场驱动方向，可以将液晶显示器大致分类为垂直电场型和水平电场型。

垂直电场施加型液晶显示器采用在上基板和下基板上彼此相对设置的像素电极和公共电极之间形成的垂直电场以扭曲向列（TN）模式来驱动液晶。垂直电场施加型的液晶显示器具有大孔径比的优点，同时具有大约 90° 的窄视角的缺点。

水平电场施加型液晶显示器采用在下基板上彼此平行设置的像素电极和公共电极之间形成的水平电场以面内切换（IPS）模式来驱动液晶。水平电场施加型的液晶显示器具有大约 160° 的宽视角的优点。

20 下文中，将详细说明水平电场施加型液晶显示器。

图 1 是表示现有技术的水平电场施加型液晶显示器的结构的方框图。

在图 1 中，现有技术的水平电场施加型液晶显示器包括：液晶显示板 10；用于驱动液晶显示板 10 的数据线 DL 的数据驱动器 2；用于驱动液晶显示板 10 的选通线 GL 的选通驱动器 4；用于控制选通驱动器 4 和数据驱动器 2 的定时控制器 6；以及用于将基准电压信号施加给液晶显示板 10 的公共线 CL 的公共电压发生器 8。

定时控制器 6 将从其外部输入的像素数据信号 R、G 和 B 数据施加给数据驱动器 2。此外，定时控制器 6 响应于从其外部输入的控制信号 H、

V、DE 和 CLK，分别产生用于驱动选通驱动器 4 和数据驱动器 2 的选通控制信号 GDC 和数据控制信号 DDC。

选通控制信号 GDC 例如包括选通启动脉冲 GSP、选通移位时钟(shift clock) GSC 和选通输出使能信号 GOE 等。数据控制信号 DDC 例如包括源启动脉冲 SSP、源移位时钟信号 SSC、源输出使能信号 SOE 和极性控制信号 POL 等。

选通驱动器 4 响应于来自定时控制器 6 的选通控制信号 GDC，将扫描脉冲依次施加给选通线 GL1 到 GLn。因此，选通驱动器 4 使得对于每一条选通线 GL 能够将薄膜晶体管 TFT 连接到要进行驱动的选通线 GL1 到 GLn。

数据驱动器 2 响应于来自定时控制器 6 的数据控制信号 DDC 的每一个水平周期 H1、H2、...，将每一个水平行的像素电压信号施加给数据线 DL1 到 DLm。具体地，数据驱动器 2 采用来自伽马电压发生器（未示出）的伽马电压，将来自定时控制器 6 的数字像素数据 R、G 和 B 转换为模拟电压信号。

公共电压发生器 8 产生公共电压 Vcom 并通过公共线 CL 将公共电压 Vcom 施加给公共电极，以形成沿像素电极的水平电场。

液晶显示板 10 包括设置在 n 条选通线 GL1 到 GLn 和 m 条数据线 DL1 到 DLm 之间的各个交叉点处的薄膜晶体管 TFT，以及连接到薄膜晶体管 TFT 并以矩阵形式设置的液晶单元 Clc。

薄膜晶体管 TFT 根据来自选通线 GL1 到 GLn 的选通信号将来自数据线 DL1 到 DLm 的数据施加给液晶单元 Clc。如图 2 所示，由于液晶单元包括与薄膜晶体管 TFT 相连的像素电极 12，以及平行于像素电极 12 设置以形成水平电场并与公共线 CL 相连的公共电极 14，所以可以将其等效地表示为液晶电容器 Clc。这种液晶单元包括由彼此重叠并具有至少一层绝缘膜的公共线 CL 和像素电极 12 组成的存储电容器 Cst，以保持充入液晶电容器 Clc 中的像素电压信号，直到其中充入下一像素电压信号为止。

在这种 LCD 中，采用驱动系统（例如行倒相 (inversion)、列倒相和点倒相）来驱动液晶显示板上的液晶单元。

如图 3A 和图 3B 中所示，点倒相驱动系统使得能够将具有与在水平方向和垂直方向彼此相邻的其它液晶单元相反极性的像素电压信号施加给液晶单元，并且使得对于每一帧能够将像素电压信号的极性反转。点倒相驱动系统消除了水平方向和垂直方向上相对于彼此相邻的液晶单元之间产生的串扰，由此提供比其它倒相系统更好的图像质量。

在由这种点倒相驱动系统驱动的图 1 和图 2 中所示的液晶单元中，对于每一个垂直周期 $1V$ 以交流的形式交替地施加正 (+) 和负 (-) 像素电压信号 V_d ，同时如图 4 中所示，以直流的形式施加提供给公共线 CL 的公共电压信号 V_{com} 。因此，施加给像素电极 12 的像素电压信号 V_d 和施加给公共电极 14 的公共电压信号 V_{com} 具有彼此相对低电平的所需电压差 ΔV 。因此，为了将液晶的配向改变为所需的角度，需要具有基于公共电压信号 V_{com} 的相对高电平的像素电压信号 V_d 。这种要求产生了下述问题：用于产生像素电压信号 V_d 的数据驱动器具有相对高的成本。

此外，由像素电压信号 V_d 和公共电压信号 V_{com} 之间的电压差形成的水平电场在像素电极 12 和公共电极 14 之间的距离变得较近时比在这两个电极 12 和 14 之间的距离变得较远时更大。因此，即使在像素电极 12 和公共电极 14 彼此靠近时施加给像素电极 12 的像素电压信号 V_d 低于在它们彼此远离时施加给像素电极 12 的像素电压信号 V_d ，也可以获得所需的水平电场。然而，会产生下述问题：随着这两个电极 12 和 14 之间的距离变得较近，透光区域变窄，由此使孔径比降低。另一方面，会产生下述问题：如果将两个电极 12 和 14 之间的距离变得较远以提高孔径比，则施加给像素电极 12 的像素电压信号 V_d 的输出值变高，由此增加数据驱动器 2 的成本。

在现有技术的 LCD 中，将选通驱动器 4 和数据驱动器 2 分离为要制造成芯片形状的多个集成电路 (IC)。通过膜上芯片 (COF) 系统将各个驱动 IC 安装到在带载封装 (TCP) 上开出的 IC 区域上，或者安装在 TCP 的基底膜 (base film) 上，并通过带自动键合 (TAB) 系统将各个驱动 IC 电连接到液晶显示板 10。

通过柔性印刷电路 (FPC) 和子印刷电路板 (PCB)，将通过 TCP 安装

到液晶显示板 10 上的驱动 IC 连接到定时控制器和主 PCB 的电源。更具体地，数据驱动 IC 从通过 FPC 和数据 PCB 安装到主 PCB 上的定时控制器接收数据控制信号和像素数据，以及来自电源的功率信号 (power signal)。选通驱动 IC 从通过选通 FPC 和选通 PCB 安装到主 PCB 上的定时控制器接收选通控制信号，以及来自电源的功率信号。

如上所述，选通驱动器 4 和数据驱动器 2 中的每一个都需要单独的驱动 IC、TCP、PCB 和 FPC 等。现有技术的 LCD 具有下述问题：由于这些单独的元件所占用的重量，使得难以具有薄的设计。

10 发明内容

因此，本发明致力于一种液晶显示器件及其驱动方法。

本发明的优点是提供了一种用于降低功耗以及在基板上集成驱动器的液晶显示器件及其制造方法。

为了实现本发明的这些和其它优点，根据本发明一个方面的液晶显示器件包括：液晶显示板，该液晶显示板具有设置在基板上的多条选通线和多条数据线之间的交叉点处并基于该多条选通线以 z 形图案(zigzag pattern) 连接的多个薄膜晶体管、与该多个薄膜晶体管相连的多个像素电极、用于与该多个像素电极一起形成水平电场的多个公共电极、以及与该多个公共电极相连并与该多条选通线基本平行设置的多条公共线；
15 选通驱动器，用于将扫描脉冲信号施加给液晶显示板的该多条选通线；
20 数据驱动器，用于将像素电压信号施加给液晶显示板的该多条数据线；
以及公共驱动器，用于将交流公共电压信号施加给液晶显示板的该多条公共线，其中在基板上集成该选通驱动器和公共驱动器。

一种驱动液晶显示器件的方法，该液晶显示器件具有：液晶显示板，
25 该液晶显示板包括设置在基板上的多条选通线和多条数据线之间的交叉点处并基于该多条选通线以 z 形图案连接的多个薄膜晶体管、与该多个薄膜晶体管相连的多个像素电极、用于与该多个像素电极一起形成水平电场的多个公共电极、以及与该多个公共电极相连并与该多条选通线基本平行设置的多条公共线；以及集成在液晶显示板的基板上的公共驱动

器和选通驱动器，用于分别驱动该多条公共线和该多条选通线，该方法包括：将扫描脉冲信号施加给该多条选通线；将像素电压信号施加给该多条数据线；以及将交流公共电压信号施加给液晶显示板的该多条公共线。

5

附图说明

附图说明了本发明的实施例并与说明书一起用于说明本发明的原理，包含附图以提供对本发明的进一步理解，并且将其并入并构成说明书的一部分。

10 在附图中：

图 1 是表示现有技术的水平电场施加型液晶显示器的结构的示意性方框图；

图 2 是图 1 中所示的液晶显示板的详细平面图；

15 图 3A 和图 3B 是表示驱动图 1 中所示液晶显示器的方法中的点倒相系统的视图；

图 4 是施加给图 2 中所示的液晶单元的像素电压信号和公共电压信号的波形图；

图 5 是表示根据本发明第一实施例的液晶显示器的结构的示意性方框图；

20 图 6A 和图 6B 分别是图 5 中所示的液晶显示板的详细平面图和详细剖面图；

图 7A 和图 7B 表示由点倒相系统在奇数帧和偶数帧施加给图 5 中所示的液晶单元的像素电压信号的极性；

图 8 是图 5 中所示的选通驱动器的详细方框图；

25 图 9 是由图 8 中所示的选通驱动器产生的扫描脉冲的波形图；

图 10 是图 5 中所示的公共驱动器的详细方框图；

图 11 是由图 10 中所示的公共驱动器产生的公共电压信号的波形图；

图 12A 和图 12B 是表示图 11 中所示的各种形状的公共电压信号的波形图；

图 13 是施加给图 5 中所示的液晶单元的像素电压信号和公共电压信号的波形图；

图 14 是表示根据本发明第二实施例的液晶显示器的结构的示意性方框图；

5 图 15 是表示根据本发明第三实施例的液晶显示器的结构的示意性方框图。

具体实施方式

现将详细说明本发明的实施例，其示例在附图中示出。

10 下文中，将参照图 5 到 15 详细地说明本发明的实施例。

图 5 表示根据本发明第一实施例的水平电场施加型液晶显示器 (LCD)。

在图 5 中，该水平电场施加型 LCD 包括：液晶显示板 110；用于驱动液晶显示板 110 的多条数据线 DL 的数据驱动器 102；与用于驱动液晶
15 显示板 110 的多条选通线 GL 的选通驱动器 104 和用于驱动液晶显示板 110 的多条公共线 CL 的公共驱动器 108 集成设置的信号驱动器 120；以及用于控制信号驱动器 120 和数据驱动器 102 的定时控制器 106。

液晶显示板 110 包括：多条选通线 GL；在绝缘的基础上与该多条选通线 GL 交叉的数据线 DL。对由多条选通线 GL 和多条数据线 DL 之间的交叉点限定的各个区域设置液晶单元。如图 6A 和图 6B 中所示，每一个液晶单元包括：与多条选通线 GL 中的任何一条和多条数据线 DL 中的任何
20 一条相连的薄膜晶体管 TFT；以及由连接到薄膜晶体管 TFT 的像素电极 112 和与像素电极 112 基本平行设置以形成水平电场并连接到公共线 CL 的公共电极 114 组成的液晶电容器 C1c。每一个液晶单元还包括存储电容器 Cst，用于保持充入液晶电容器 C1c 中的数据电压，直到其中充入下一
25 数据电压为止。这里，可以由保护膜 118 上的透明导电材料形成像素电极 112 和公共电极 114。通过暴露薄膜晶体管 TFT 的漏极的接触孔，将像素电极 112 电连接到漏极，而通过穿过栅绝缘膜 116 和保护膜 118 的接触孔，将公共电极 114 电连接到以矩形脉冲形状形成的公共线 CL。

薄膜晶体管 TFT 响应于扫描信号（即，来自对应选通线 GL 的选通信号）将来自对应数据线 DL 的像素电压信号施加给液晶单元。

具体地，可以沿选通线 GL 以 z 形图案连接薄膜晶体管 TFT。因此，由选通线 GL 驱动的液晶单元基于对应选通线 GL 以 z 形图案进行设置。

5 换句话说，对于每一列由不同的选通线 GL 交替地驱动在相同水平行上构成的液晶单元。因此，无论何时驱动每一条选通线 GL，都可以驱动在两个相邻水平行处以 z 形图案设置的液晶单元，从而通过两条选通线 GL 来驱动每一个水平行。

更具体地，通过薄膜晶体管 TFT 连接到奇数数据线 DL1、DL3、...、
10 DL_{m-1} 的奇数列处的液晶单元由位于该液晶单元下端的彼此相邻的选通线 GL2 到 GL_n 来驱动。另一方面，通过薄膜晶体管 TFT 连接到偶数数据线 DL2、DL4、...、DL_m 的偶数列处的液晶单元由位于该液晶单元上端的彼此相邻的选通线 GL1 到 GL_{n-1} 来驱动。换句话说，由第 (i+1) 选通线 GL_{i+1} 来驱动第 i 水平行的液晶单元中位于奇数列处的液晶单元，而由第
15 i 选通线 GL_i 来驱动位于偶数列处的液晶单元。

例如，由第二选通线 GL2 来驱动第一水平行的液晶单元中位于奇数列处的液晶单元，而由第一选通线 GL1 来驱动位于偶数列处的液晶单元。类似地，通过第 n 选通线 GL_n 来驱动第 n 水平行的液晶单元中位于奇数列处的液晶单元，而通过第 (n-1) 选通线 GL (n-1) 来驱动位于偶数列
20 处的液晶单元。另一方面，由第一选通线 GL1 来驱动第一水平行的液晶单元中位于奇数列处的液晶单元，而通过第二选通线 GL2 来驱动位于偶数列处的液晶单元。类似地，通过第 (n-1) 选通线 GL (n-1) 来驱动第 n 条水平行的液晶单元中位于奇数列处的液晶单元，而通过第 n 选通线 GL_n 来驱动位于偶数列处的液晶单元。

25 如上所述，无论何时驱动各条选通线 GL1 到 GL_n，都可以驱动在两个相邻水平行处以 z 形图案设置的液晶单元，因此，当由点倒相系统在液晶单元中充入像素电压信号时，由水平行倒相系统来驱动液晶显示板 110。

例如，在图 7A 中所示的一个帧的时间间隔内，当驱动第一选通线

GL1 时，在第一水平行的偶数液晶单元中充入负 (-) 像素电压信号。接下来，当驱动第二选通线 GL2 时，在第一水平行的奇数液晶单元中充入负 (-) 像素电压信号，而在第二水平线的偶数液晶单元中充入正 (+) 像素电压信号。当驱动第三选通线 GL3 时，在第二水平行的奇数液晶单元中充入正 (+) 像素电压信号，而在第三水平行的偶数液晶单元中充入负 (-) 像素电压信号。因此，在第一水平行的液晶单元中充入负 (-) 像素电压信号，而在第二水平行的液晶单元中充入正 (+) 像素电压信号。结果，由水平行倒相系统驱动液晶显示板 110。

在图 7B 中所示的下一个帧时间间隔内，当驱动第一选通线 GL1 时，在第一水平行的偶数液晶单元中充入正 (+) 像素电压信号。接下来，当驱动第二选通线 GL2 时，在第一水平行的奇数液晶单元中充入正 (+) 的像素电压信号，而在第二水平行的偶数液晶单元中充入负 (-) 像素电压信号。当驱动第三选通线 GL3 时，在第二水平行的奇数液晶单元中充入负 (-) 像素电压信号，而在第三水平行的偶数液晶单元中充入正 (+) 像素电压信号。因此，在第一水平行的液晶单元中充入正 (+) 像素电压信号，而在第二水平行的液晶单元中充入负 (-) 像素电压信号。结果，由水平行倒相系统来驱动液晶显示板 110。

定时控制器 16 将从其外部输入的像素数据信号 R、G 和 B 数据提供给数据驱动器 102。此外，定时控制器 16 响应于从其外部输入的控制信号 H、V、DE 和 CLK，产生用于分别驱动数据驱动器 102、包含在信号线驱动器 120 中的选通驱动器 104 和公共驱动器 108 的数据控制信号 DDC、选通控制信号 GDC 和公共控制信号 CDC。

选通控制信号 GDC 例如包括选通启动脉冲 GSP、选通移位时钟 GSC 和选通输出使能信号 GOE 等。数据控制信号 DDC 例如包括源启动脉冲 SSP、源移位时钟信号 SSC、源输出使能信号 SOE 和极性控制信号 POL 等。公共控制信号 CDC 包括公共启动脉冲 CSP 和公共转换时钟信号 CSC 等。

数据驱动器 102 响应于来自定时控制器 106 的数据控制信号 DDC，在每一个水平周期 H1、H2、... 将各个水平行的像素信号施加给数据线 DL1 到 DLm。具体地，数据驱动器 102 使用来自伽马电压发生器（未示出）的

咖马电压将来自定时控制器 106 的数字像素数据 R、G 和 B 转换为模拟像素信号。数据驱动器 102 使用点倒相系统施加像素电压信号，以使得对于各个水平行时间间隔和各个垂直行时间间隔，像素电压信号的极性不同。

5 通过在液晶显示板 110 的基板 101 上集成用于驱动选通线 GL 的选通驱动器 104 和用于驱动公共线 CL 的公共驱动器 108 来设置信号驱动器 120。为此，通过与在液晶显示板 110 的显示区域形成的薄膜晶体管 TFT 相同的工艺，同时设置包括在信号驱动器 120 中的选通驱动器 104 和公共驱动器 108。设置在信号驱动器 120 中的薄膜晶体管 TFT 可以由具有高
10 电荷迁移率的多晶硅薄膜晶体管或非晶硅薄膜晶体管制成。例如，可以通过使用低温多晶硅薄膜晶体管的 CMOS 工艺，在基板 101 上集成选通驱动器 104 和公共驱动器 108。如图 5 中所示，将信号驱动器 120 的输出线设置为使得连接到选通线 GL 的选通输出线和连接到公共线 CL 的公共输出线交替设置。

15 嵌入在信号驱动器 120 中的选通驱动器 104 响应于来自定时控制器 106 的选通控制信号 GDC，将扫描信号依次施加给选通线 GL1 到 GLn。因此，选通驱动器 104 使得对于每一条选通线 GL 能够驱动连接到选通线 GL1 到 GLn 的薄膜晶体管 TFT。

为此，如图 8 中所示，选通驱动器 104 包括：移位寄存器 132，用于
20 依次产生扫描信号；电平转换器 (level shifter) 134，用于以适合于驱动液晶单元 Clc 的方式来转换扫描信号的电压的摆幅宽度；以及缓冲器 136，连接在电平转换器 134 和选通线 GL 之间，以用作为电压跟随器。

下文中，将结合图 9 来对选通驱动器 104 的各个元件进行说明。

25 移位寄存器 132 响应于图 9 中所示的选通移位时钟信号 GSC 对选通启动脉冲 GSP 进行移位，由此依次使选通线 GL 使能。当完成一个帧的选通线 GL 的使能操作时，移位寄存器 132 在发送进位值之后在下一帧重复选通线 GL 的使能操作。

电平转换器 134 将对要施加给选通线 GL 的扫描脉冲依次进行电平转

换，以将它们输出给缓冲器 136。换句话说，当选通移位时钟信号 GSC 具有高逻辑时，电平转换器 134 响应于选通使能信号 GOE 将高逻辑的扫描脉冲 VGH 施加给缓冲器 136，而当选通移位时钟信号 GSC 具有低逻辑时，响应于选通使能信号 GOE 将低逻辑的扫描脉冲 VGL 施加给缓冲器 136。

5 缓冲器 136 产生具有与从电平转换器 134 输入的扫描脉冲相同的电压电平和极性的输出电压，并抑制输出电压中的变化，以将其施加给选通线 GL。如图 9 中所示，将通过缓冲器 136 输出的扫描脉冲 SP 依次施加给选通线 GL。

公共驱动器 108 响应于来自定时控制器 106 的公共控制信号 CDC，
10 将依次倒相的公共电压信号 Vc 施加给公共线 CL。公共电压信号 Vc 具有对于交流形式的各个垂直周期反相的极性，并且公共电压信号 Vc 具有与像素电压信号 Vd 相反的极性。

为此，如图 10 中所示，公共驱动器 108 包括：用于依次产生公共电压信号的第一和第二移位寄存器 142 和 144；用于以适合于驱动液晶单元
15 Clc 的方式对公共电压信号的摆幅宽度进行转换的电平转换器 146；以及连接在电平转换器 146 和公共线 CL 之间以用作为电压跟随器的缓冲器 148。

下文中，将结合图 11 对公共驱动器 108 的各个元件进行说明。

第一移位寄存器 142 响应于具有两个水平周期 2H 的公共移位时钟信号 CSC 对具有一个垂直周期 1V 的公共启动脉冲 CSP 进行移位，以由此依次使公共线 GL 使能。换句话说，当公共移位时钟信号 CSC 具有高逻辑时，
20 第一移位寄存器 142 对于每两个水平周期对公共启动脉冲 CSP 进行移位。

第二移位寄存器 144 响应于由反相器 140 反相的公共移位时钟信号 CSC 对由反相器 140 反相的公共启动脉冲 CSP 进行移位，以由此依次使公
25 共线 GL 使能。换句话说，当由反相器 140 反相的公共移位时钟信号 CSC 具有高逻辑时，第二移位寄存器 144 对于每两个水平周期对具有反相极性的公共启动脉冲 CSP 进行位移。

电平转换器 146 通过高（或低）逻辑公共电压信号对经移位的高（或低）逻辑公共启动脉冲 CSP 依次进行电平转换，以将其输出给缓冲器 148。

换句话说，当公共启动脉冲 CSP 具有高逻辑时，电平转换器 146 将高逻辑公共电压信号 VCH 施加给缓冲器 148，而当公共启动脉冲 CSP 具有低逻辑时，电平转换器 146 将低逻辑公共电压信号 VCL 施加给缓冲器 148。

缓冲器 148 产生具有与从电平转换器 146 输入的电压相同的电压电
5 平和极性的输出电压，并抑制输出电压中的变化，以将其施加给选通线 GL。如图 11 中所示，将通过缓冲器 148 输出的公共电压信号依次施加给公共线 CL。

如图 11 中所示，公共驱动器 108 产生具有对于各个垂直周期反相的极性的公共电压信号 VCH 和 VCL。

同时，如图 12A 中所示，与扫描脉冲同时使公共电压信号反相，或
者如图 12B 中所示，在扫描脉冲之前 n 个水平周期 H（其中 n 是整数）使公共电压信号反相。当扫描脉冲改变为高电平状态（state）时，如图 12B 中所示，在扫描脉冲之前反相的公共电压信号保持比图 12A 中所示的公共电压信号更加稳定的状态，从而可以将稳定的像素电压信号施加给液
15 晶单元。

图 13 是施加给根据本发明第一实施例的电压的波形图。

参照图 13，如果将选通高压 VGH 施加给第 $(i-1)$ 选通线 GL_{i-1} ，则
在一个垂直周期 $1V$ 期间，与第 $(i-1)$ 选通线 GL_{i-1} 和第 i 数据线 DL_i
相连的液晶单元提供有正像素电压信号 V_d 和负公共电压信号 VCL。接下
20 来，如果将选通高压 VGH 施加给第 i 选通线 GL_i ，则在一个垂直周期 $1V$
期间，与选通线 GL_i 和数据线 DL_i 相连的液晶单元提供有负像素电压信
号 V_d 和正公共电压信号 VCH。随后，如果将选通高压 VGH 施加给第 $(i+1)$
选通线 GL_{i+1} ，则在一个垂直周期 $1V$ 期间，与第 $(i+1)$ 选通线 GL_{i+1} 和
第 i 数据线 DL_i 相连的液晶单元提供有正像素电压信号 V_d 和负公共电压
25 信号 VCH。

即使通过这种方式在一个垂直周期期间，通过反相公共电压信号将具有相对低电平的像素电压信号施加给像素电极，由液晶承受的液晶电压也与现有技术的相等。因此，可以降低用于产生像素电压信号的数据驱动器中的数据驱动 IC 的输出电压电平，由此减小功耗。此外，由点倒

相系统来驱动从数据驱动器输出的像素电压信号，以使得可以防止垂直和水平串扰。此外，在基板上集成选通驱动器 and 数据驱动器，使得可以减少由 TCP 和 PCB 等所占的重量，由此使 LCD 能够具有薄的厚度并降低其制造成本。

5 图 14 表示根据本发明第二实施例的液晶显示器 (LCD)。

参照图 14，该 LCD 包括：液晶显示板 110；数据驱动器 102，用于驱动液晶显示板 110 的数据线 DL；选通驱动器 104，用于驱动液晶显示板 110 的选通线 GL；公共驱动器 108，用于驱动液晶显示板 110 的公共线 CL；以及定时控制器 106，用于控制选通驱动器 104、公共驱动器 108
10 和数据驱动器 102。

在液晶显示板 110 的基板的一个侧面上集成选通驱动器 104。换句话说，与用于开关液晶单元 Clc 的薄膜晶体管 TFT 同时并通过与薄膜晶体管 TFT 相同的工艺来设置选通驱动器 104。在这种情况下，设置在选通驱动器 104 处的薄膜晶体管 TFT 由具有高电荷迁移率的多晶硅薄膜晶体
15 管或非晶硅薄膜晶体管制成。例如，通过 CMOS 工艺，在基板的一个侧面上集成选通驱动器 104。

选通驱动器 104 响应于来自定时控制器 106 的选通控制信号 GDC，将扫描脉冲依次施加给选通线 GL1 到 GLn。因此，选通驱动器 104 使得对于每一条选通线 GL 能够驱动与选通线 GL1 到 GLn 相连的薄膜晶体管 TFT。

20 在液晶显示板 110 的另一侧面上集成公共驱动器 108。换句话说，与用于开关液晶单元 Clc 的薄膜晶体管 TFT 一起并通过与薄膜晶体管 TFT 相同的工艺来同时设置公共驱动器 108。在此情况下，在公共驱动器 108 处设置的薄膜晶体管 TFT 由具有高电荷迁移率的多晶硅薄膜晶体管或非晶硅薄膜晶体管形成。例如，通过 CMOS 工艺，以与选通驱动器 104 相对
25 的方式在基板的另一侧面上集成公共驱动器 108。

公共驱动器 108 响应于来自定时控制器 106 的公共控制信号 CDC，将公共电压信号 Vc 依次施加给公共线 CL。该公共电压信号 Vc 具有对于每一个垂直周期 1V 反相的极性。

在根据本发明第二实施例的 LCD 中，即使通过这种方式在一个垂直

周期期间通过反相公共电压信号将具有相对低电平的像素电压信号施加给像素电极，由液晶承受的液晶电压也与现有技术的电压相等。因此，可以降低用于产生像素电压信号的数据驱动器中的数据驱动 IC 的输出电压电平，由此可以减小功耗。此外，通过点倒相系统来驱动从数据驱动器输出的像素电压信号，以使得可以防止垂直和水平串扰。此外，在基板上集成选通驱动器和数据驱动器，以使得可以减少由 TCP 和 PCB 等所占的重量，由此使 LCD 具有薄的厚度，并且降低其制造成本。

图 15 表示根据本发明第三实施例的液晶显示器 (LCD)。

参照图 15，该 LCD 包括：液晶显示板 110；数据驱动器 102，用于驱动液晶显示板 110 的数据线 DL；第一和第二选通驱动器 104 和 154，用于驱动液晶显示板 110 的选通线 GL；第一和第二公共驱动器 108 和 158，用于驱动液晶显示板 110 的公共线 CL；以及定时控制器 106，用于控制选通驱动器 104 和 154、公共驱动器 108 和 158 以及数据驱动器 102。

采用具有高电荷迁移率的多晶硅薄膜晶体管或非晶硅薄膜晶体管，通过 CMOS 工艺在液晶显示板 110 的基板上集成第一和第二选通驱动器 104 和 154。换句话说，与用于开关液晶单元 Clc 的薄膜晶体管 TFT 同时并通过与薄膜晶体管 TFT 相同的工艺来设置选通驱动器 104 和 154。

第一和第二选通驱动器 104 和 154 响应于来自定时控制器 106 的选通控制信号 GDC，将扫描脉冲依次施加给选通线 GL1 到 GLn。由此，第一和第二选通驱动器 104 和 154 使得对于每一个选通线 GL 能够驱动与选通线 GL1 到 GLn 相连的薄膜晶体管 TFT。

采用具有高电荷迁移率的多晶硅薄膜晶体管或非晶硅薄膜晶体管，通过 CMOS 工艺在液晶显示板 110 的基板上集成第一和第二公共驱动器 108 和 158。换句话说，与用于开关液晶单元 Clc 的薄膜晶体管 TFT 同时并通过与薄膜晶体管 TFT 相同的工艺来设置第一和第二公共驱动器 108 和 158。

第一和第二公共驱动器 108 和 158 响应于来自定时控制器 106 的公共控制信号 CDC，将公共电压依次施加给公共线 CL。该公共电压具有对于每一个垂直周期 1V 反相的极性。

另选地，在基板的一个侧面上设置具有与第一公共驱动器 108 集成的第一选通驱动器 104 的第一信号驱动器 120，而在基板的另一侧面上，与第一信号驱动器 120 基本平行地设置具有与第二公共驱动器 158 集成的第二选通驱动器 154 的第二信号驱动器 150。因此，从选通线 GL 和公共线 CL 施加驱动信号，以使得可以防止由信号线的线路电阻产生的信号延迟。同时，交替地设置选通驱动器 104 和 154 中的每一个的输出线以及公共驱动器 108 和 158 中的每一个的输出线，以将相邻的输出线形成在不同的平面上。

如上所述，根据本发明，采用一个垂直周期期间的反相公共电压信号，以使得可以降低用于产生像素电压信号的数据驱动器中的数据驱动 IC 的输出电压电平，由此减小功耗。

而且，通过点倒相系统来驱动从数据驱动器输出的像素电压信号，以使得可以防止垂直和水平串扰。

此外，在基板上集成选通驱动器和数据驱动器，使得可以减少由 TCP 和 PCB 等所占的重量，由此使 LCD 具有薄的厚度并降低其制造成本。

对于本领域的普通技术人员，显然可以在不脱离本发明的精神或范围的情况下对本发明进行各种修改和变化。因此，本发明旨在涵盖落入所附权利要求书及其等同物的范围内的本发明的修改和变化。

本申请要求于 2003 年 12 月 23 日在韩国提交的韩国专利申请 No. P2003-95662 的优先权，在此通过参考并入其全部内容。

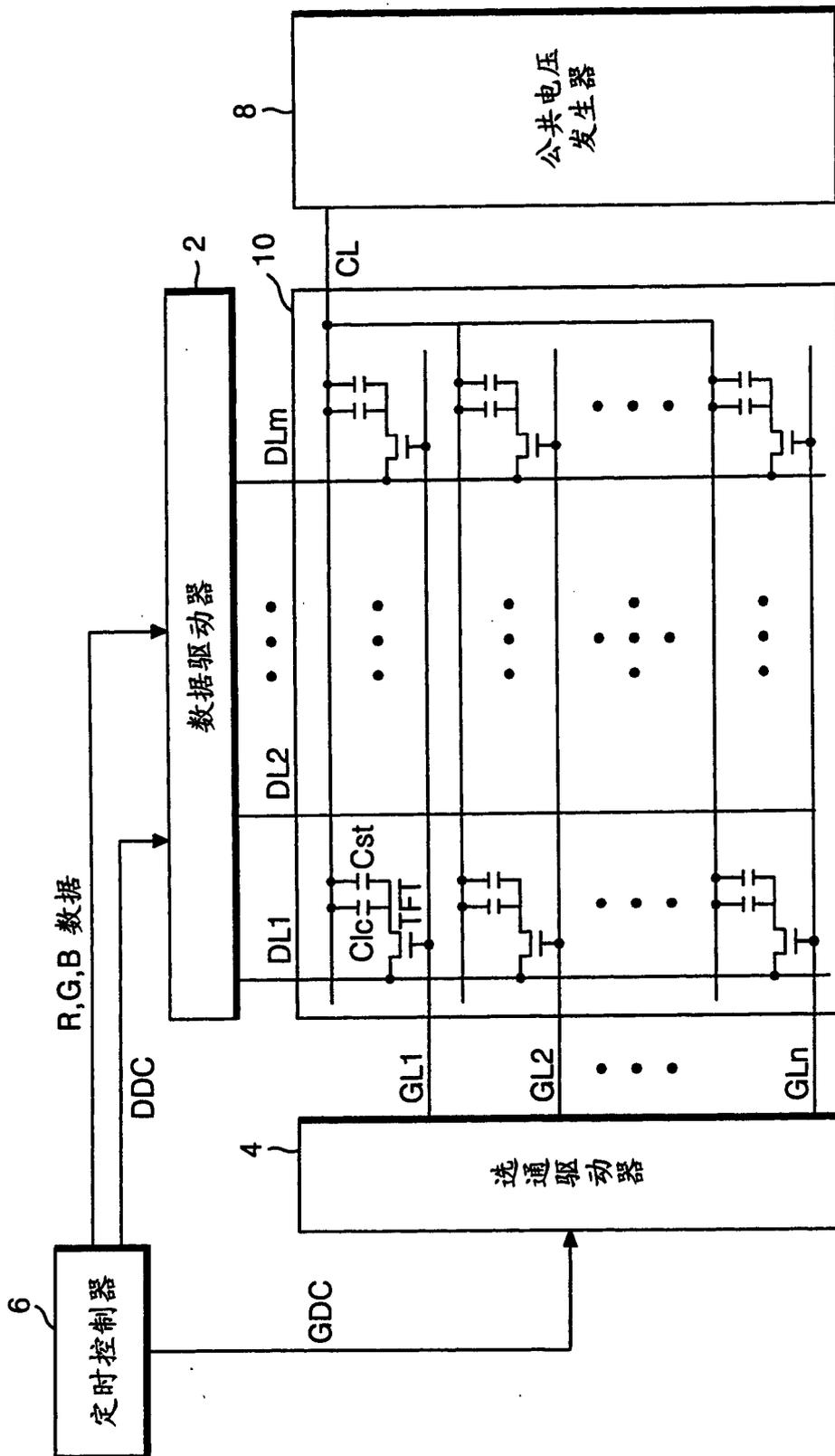


图1
现有技术

+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+

图 3A
现有技术

-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-

图 3B
现有技术

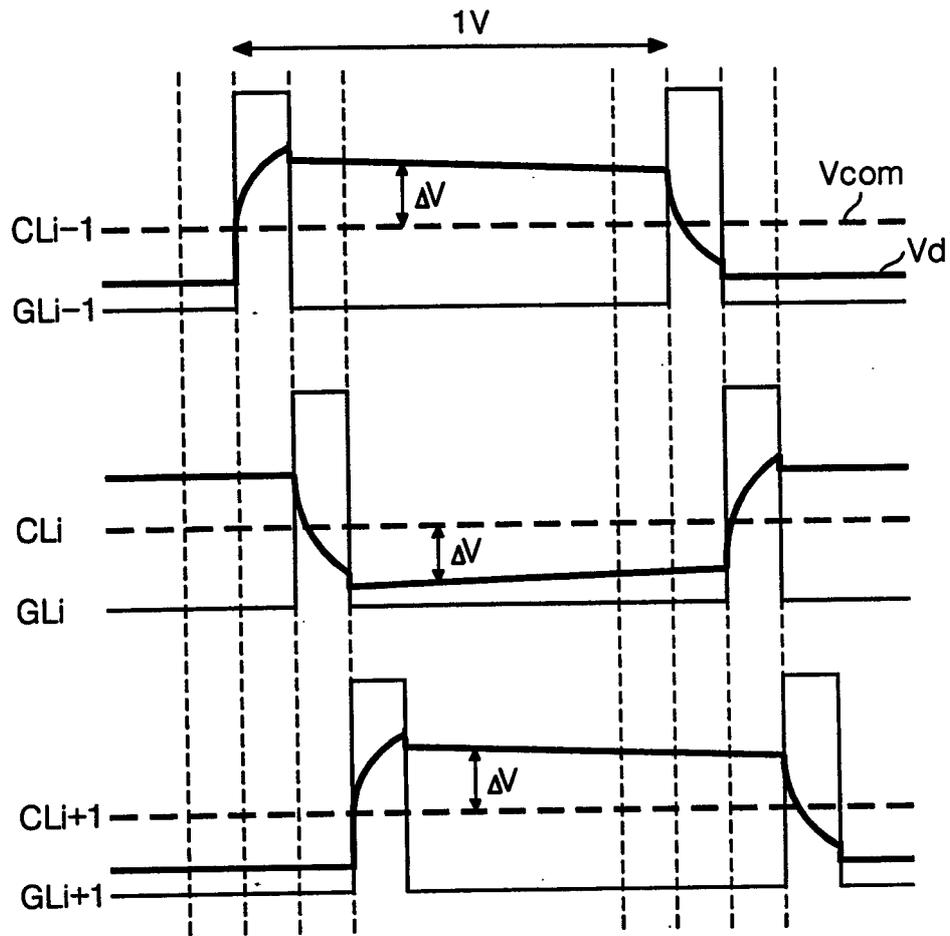


图 4
现有技术

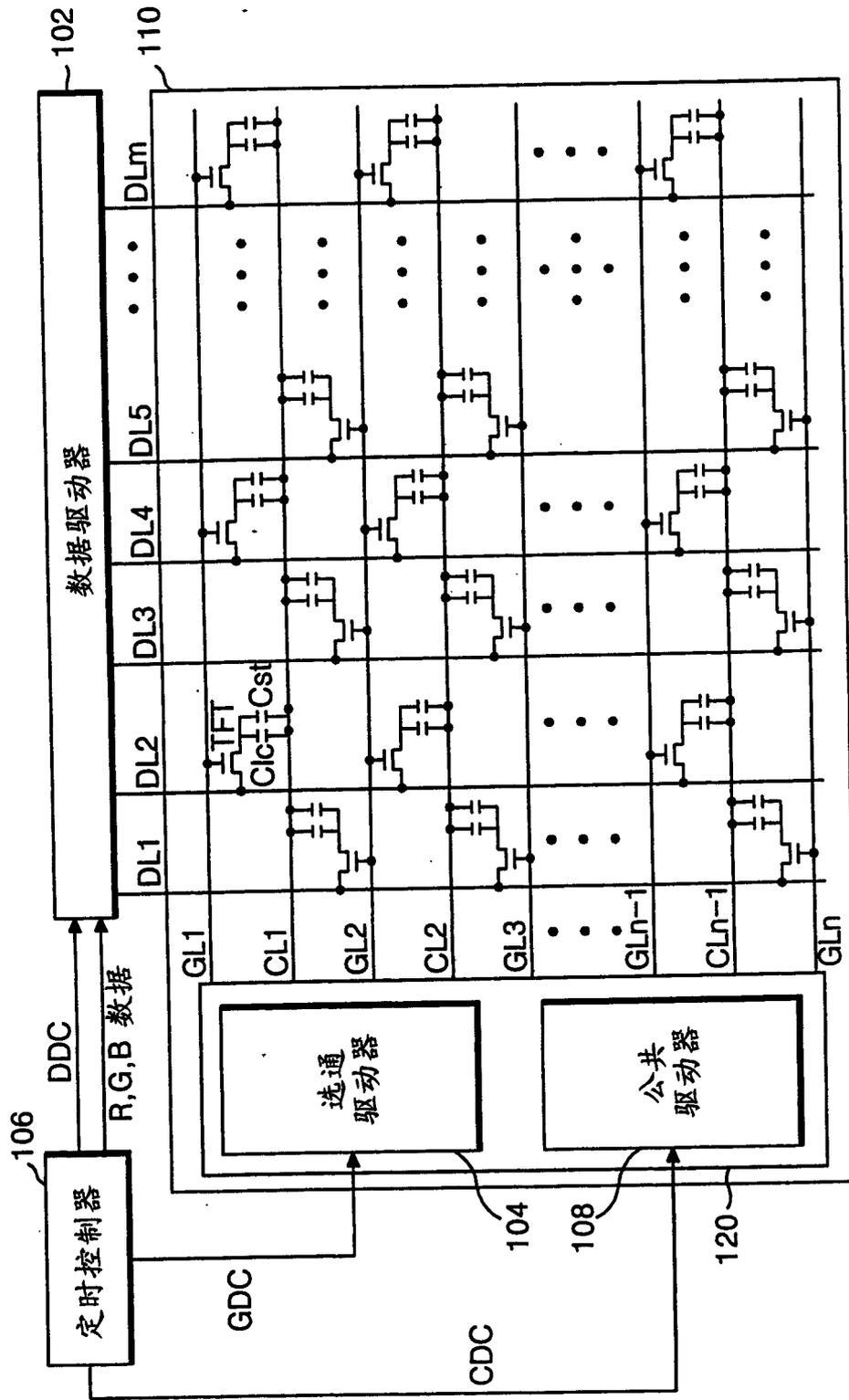


图 5

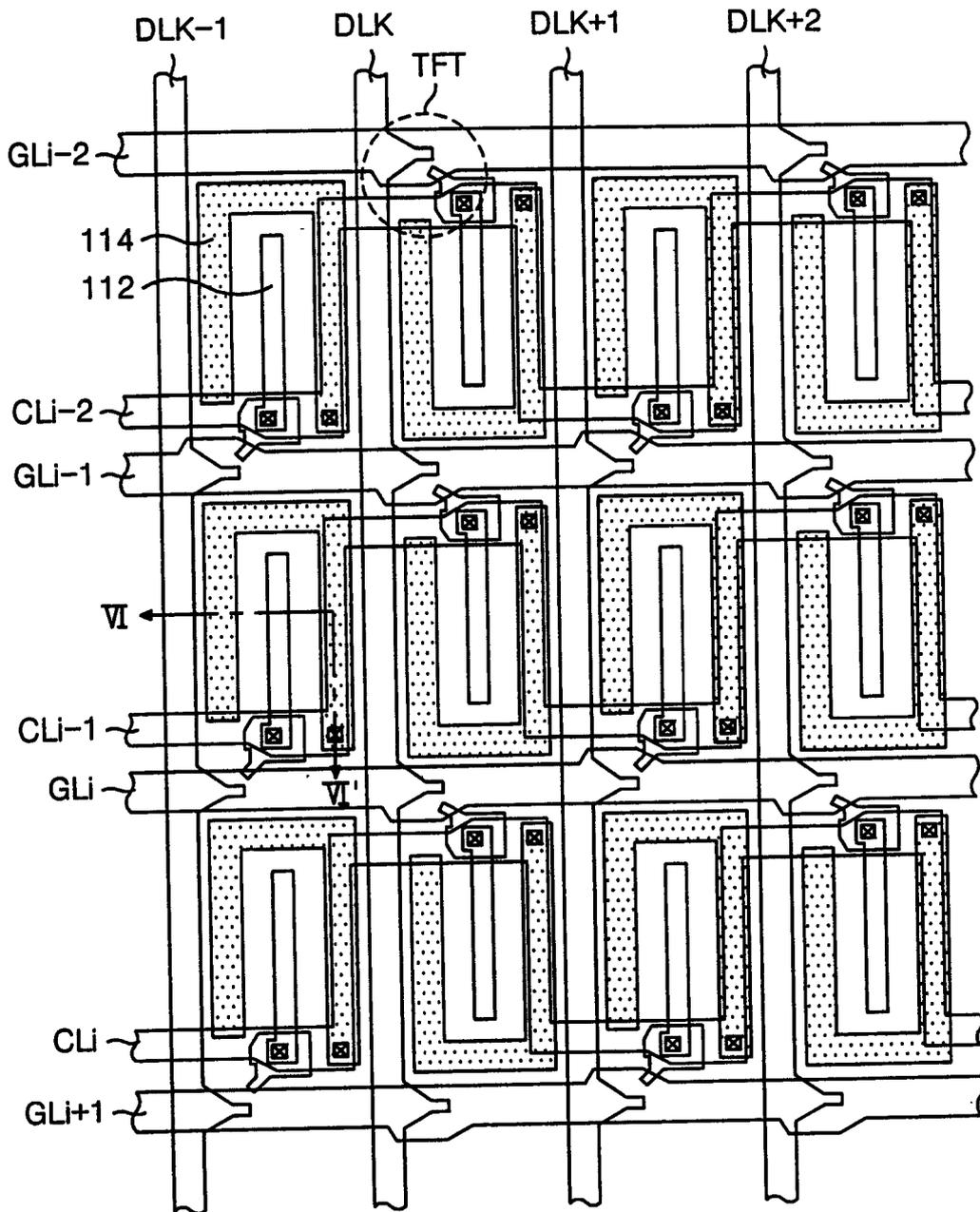


图 6A

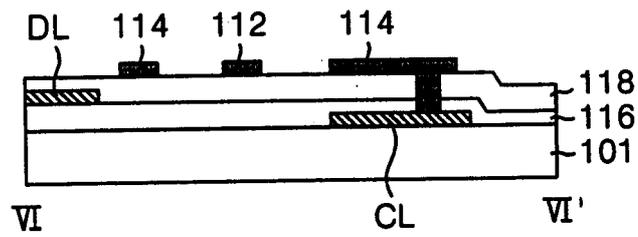


图 6B

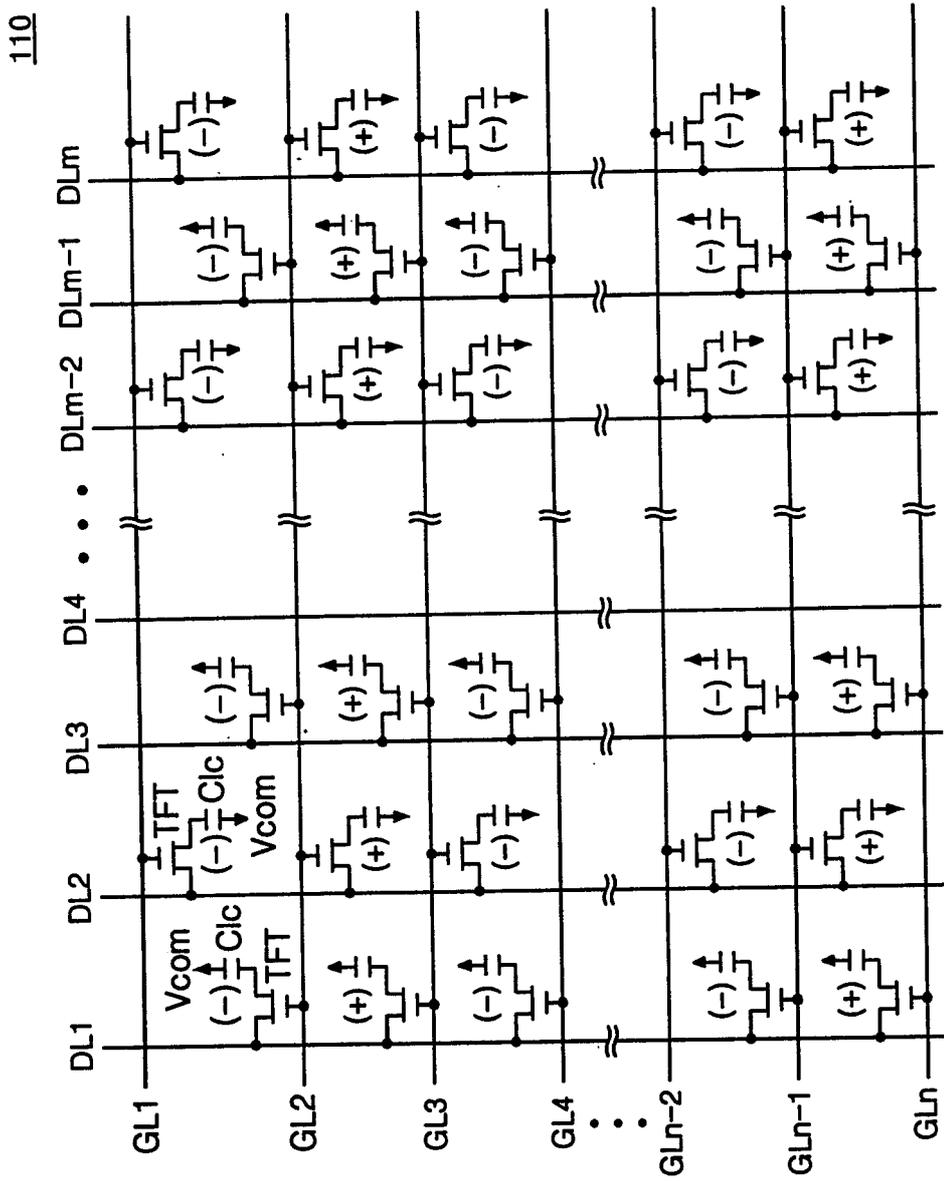


图 7A

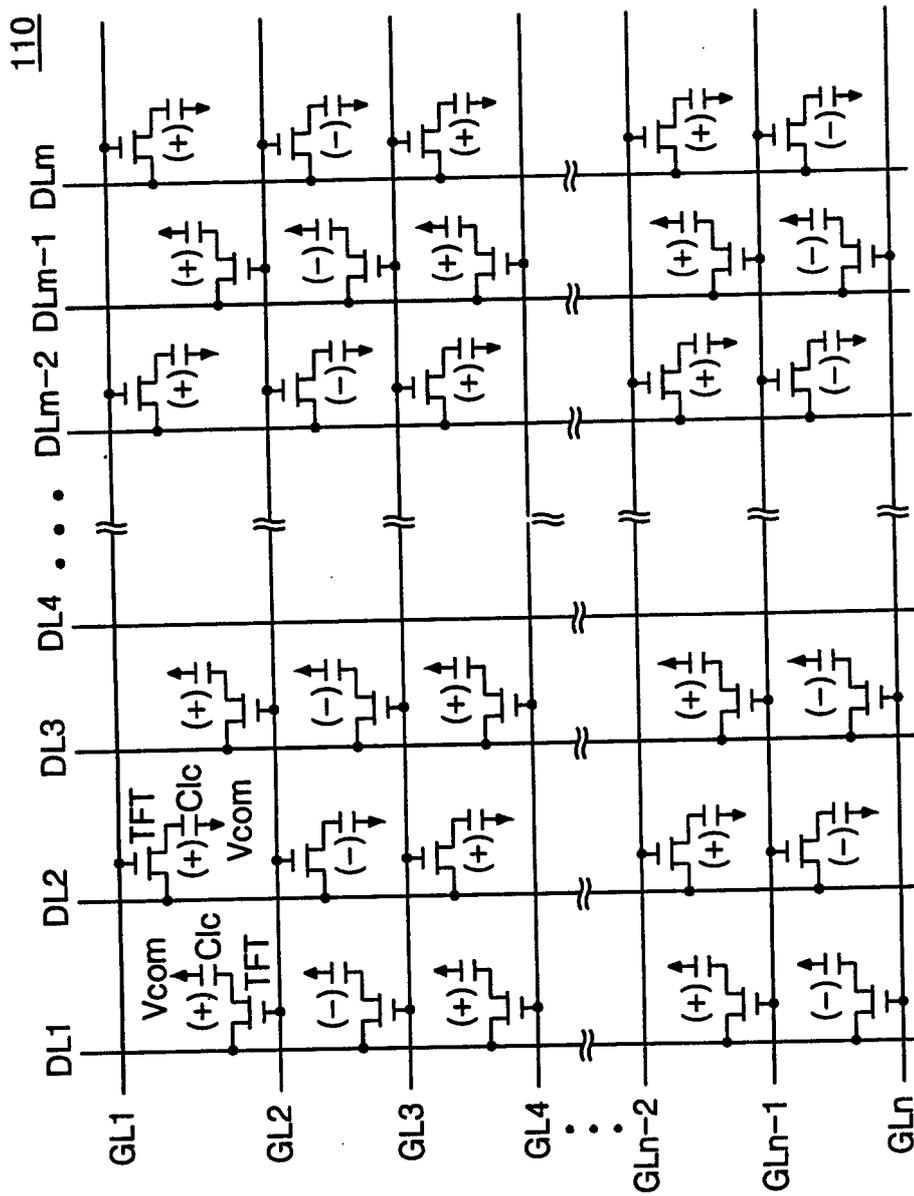


图 7B

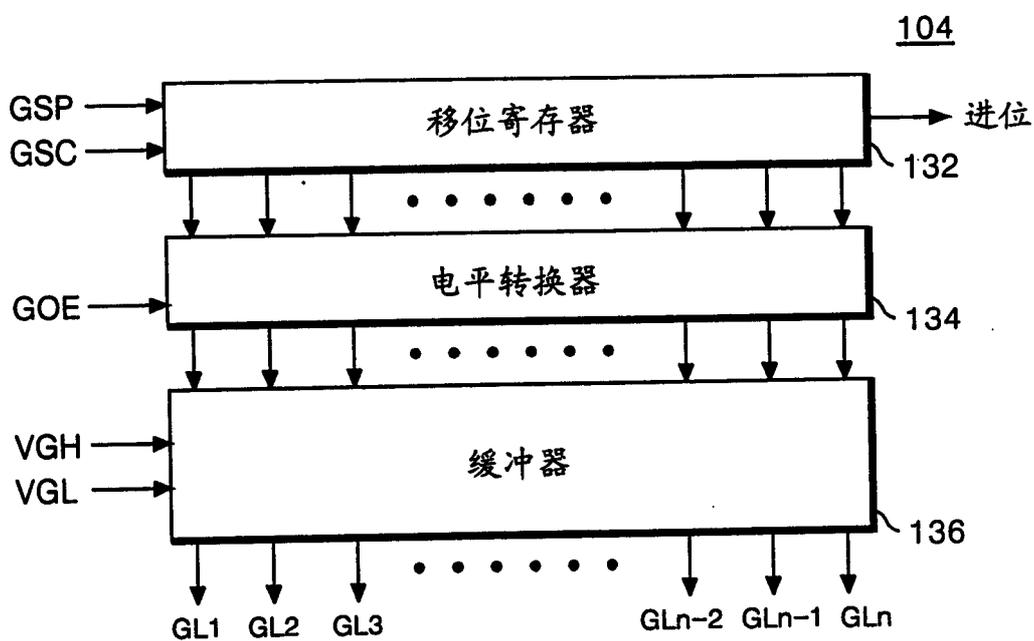


图 8

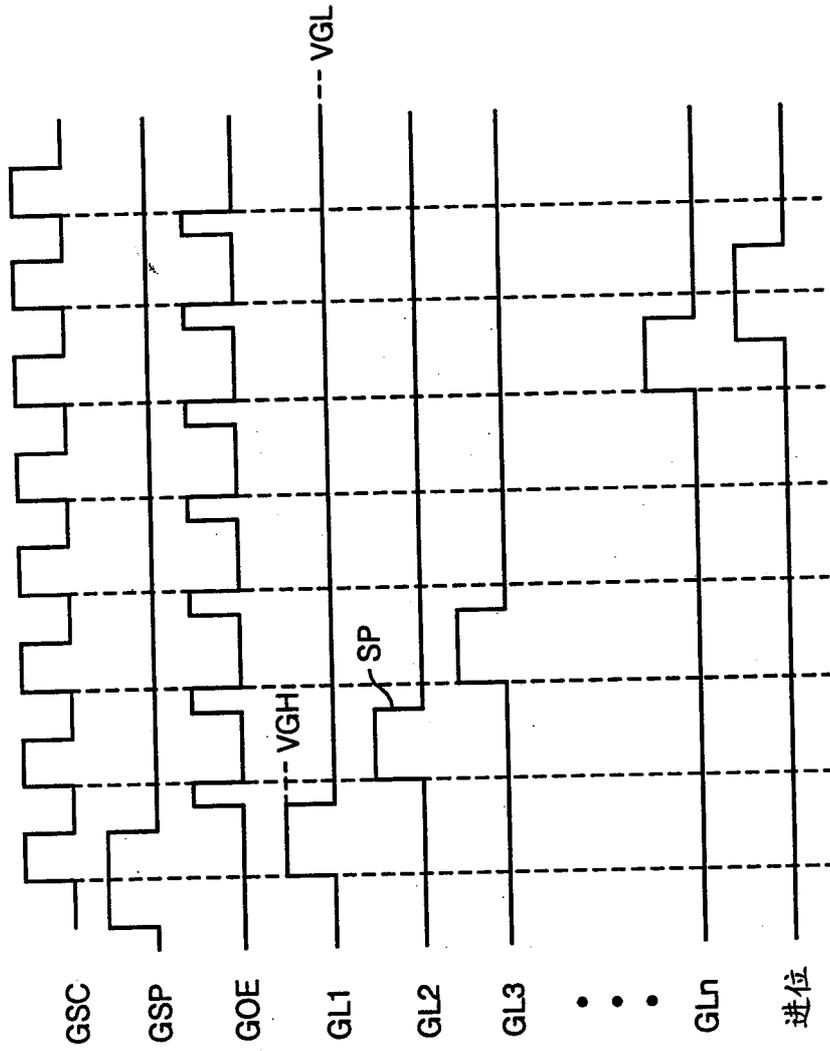


图 9

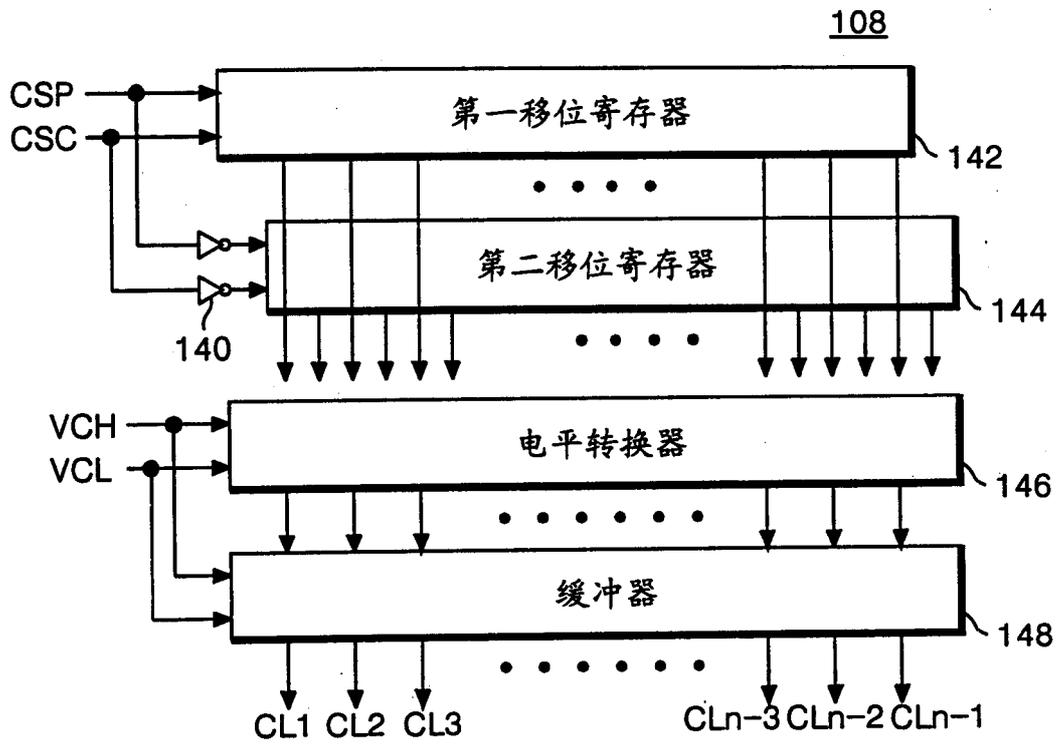


图 10

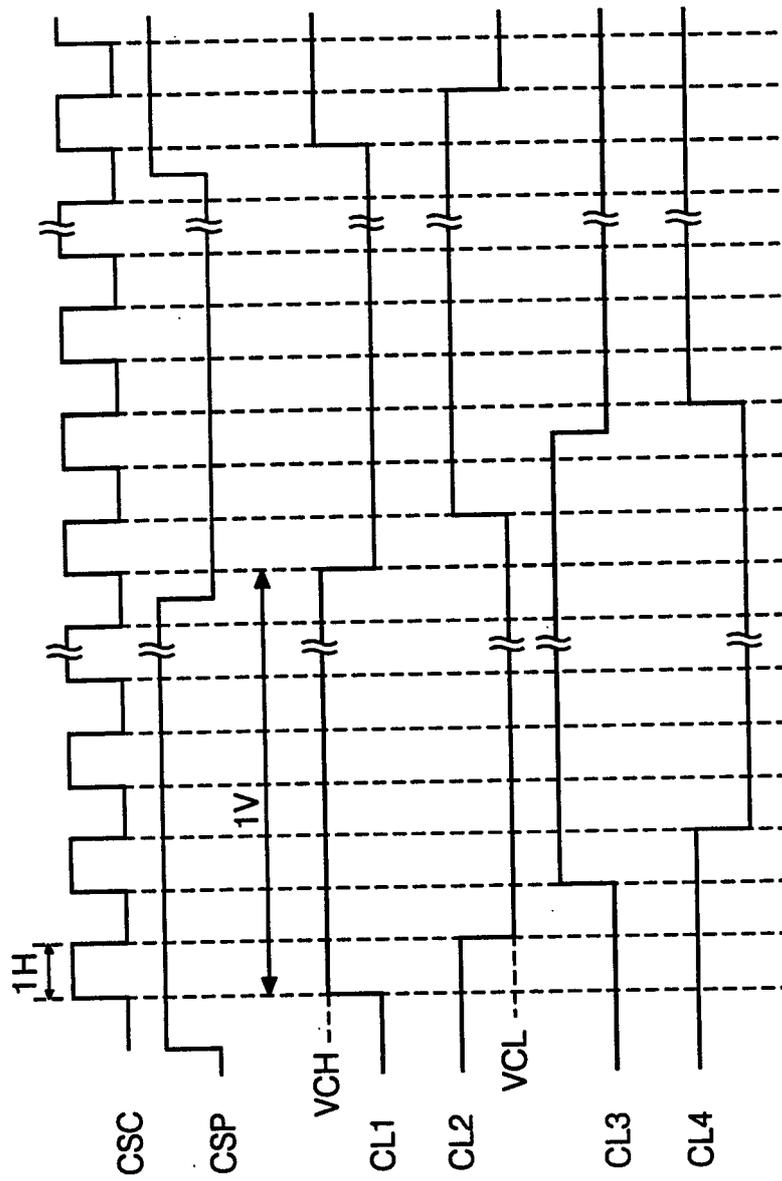


图 11

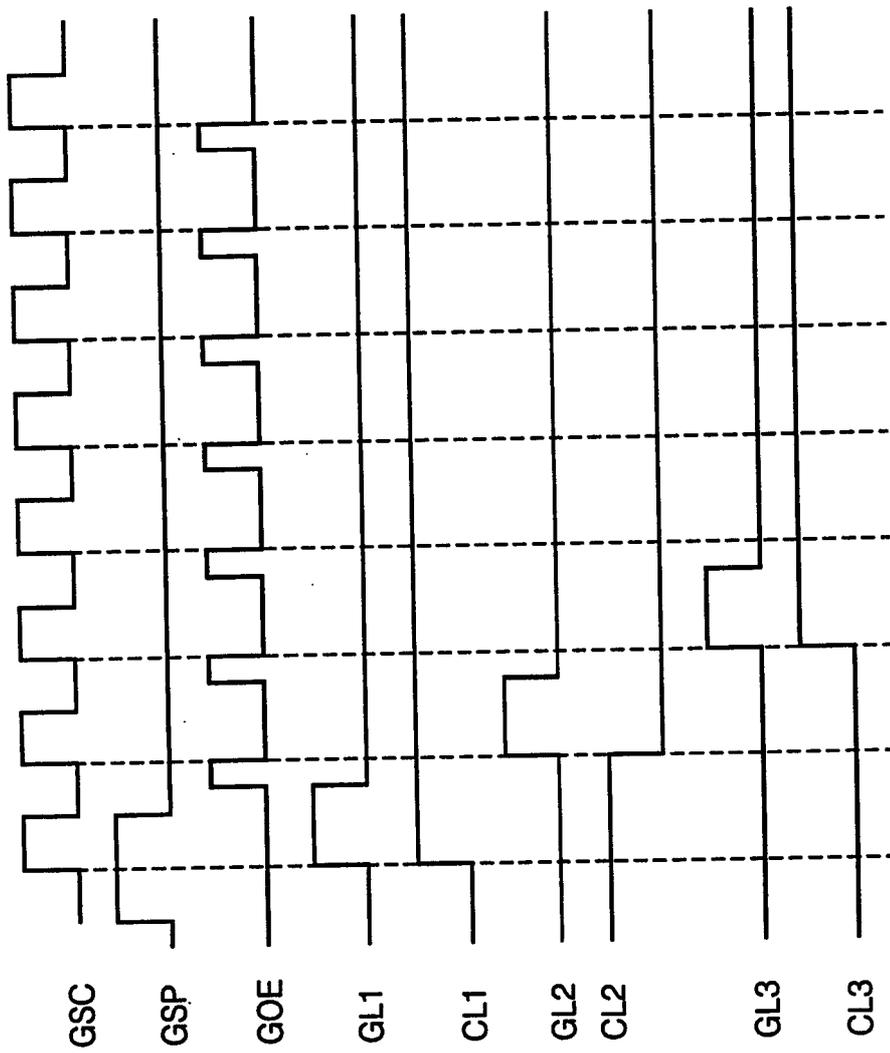


图 12A

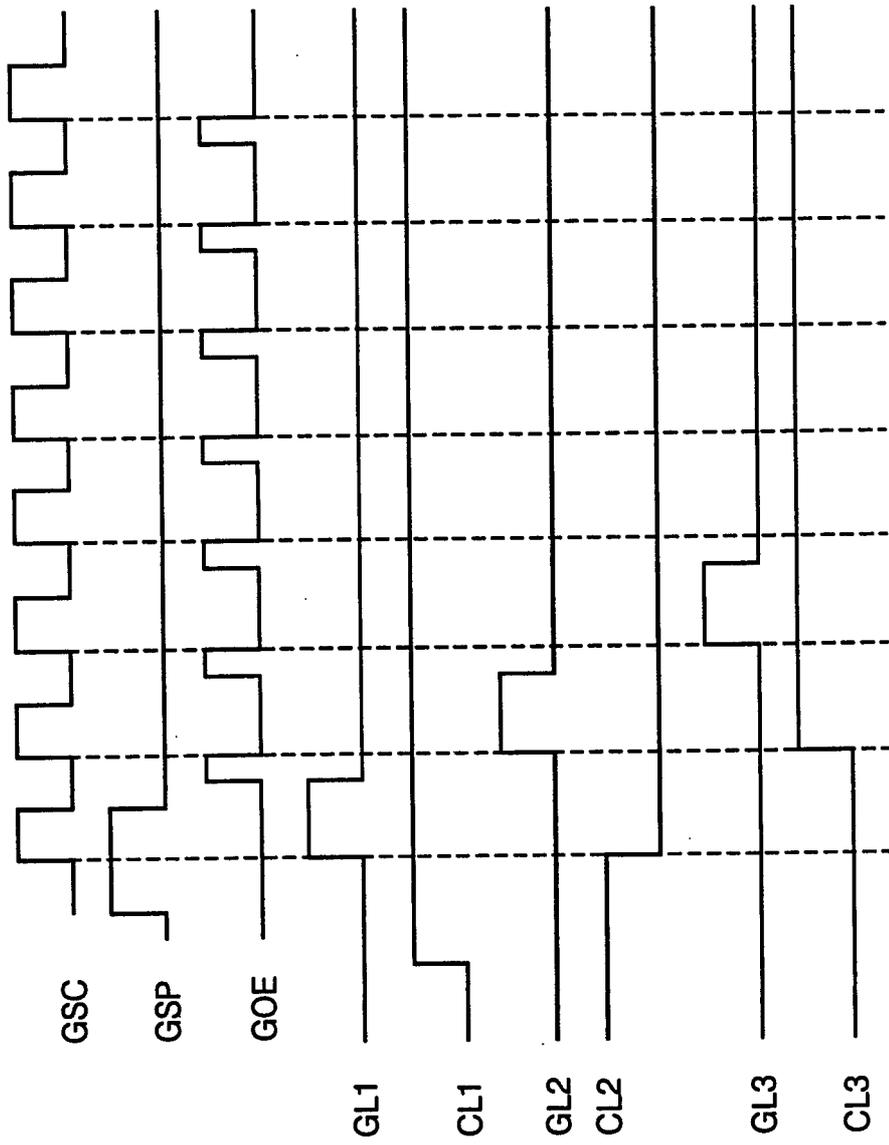


图 12B

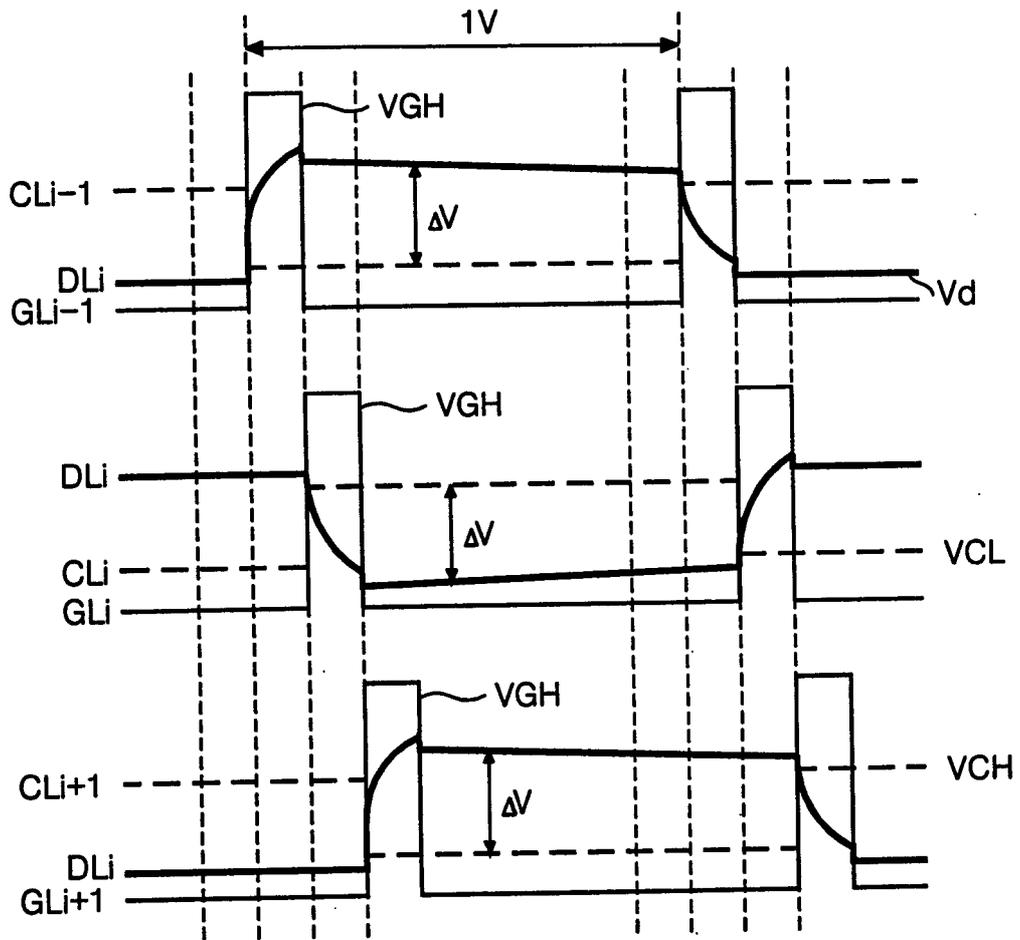


图 13

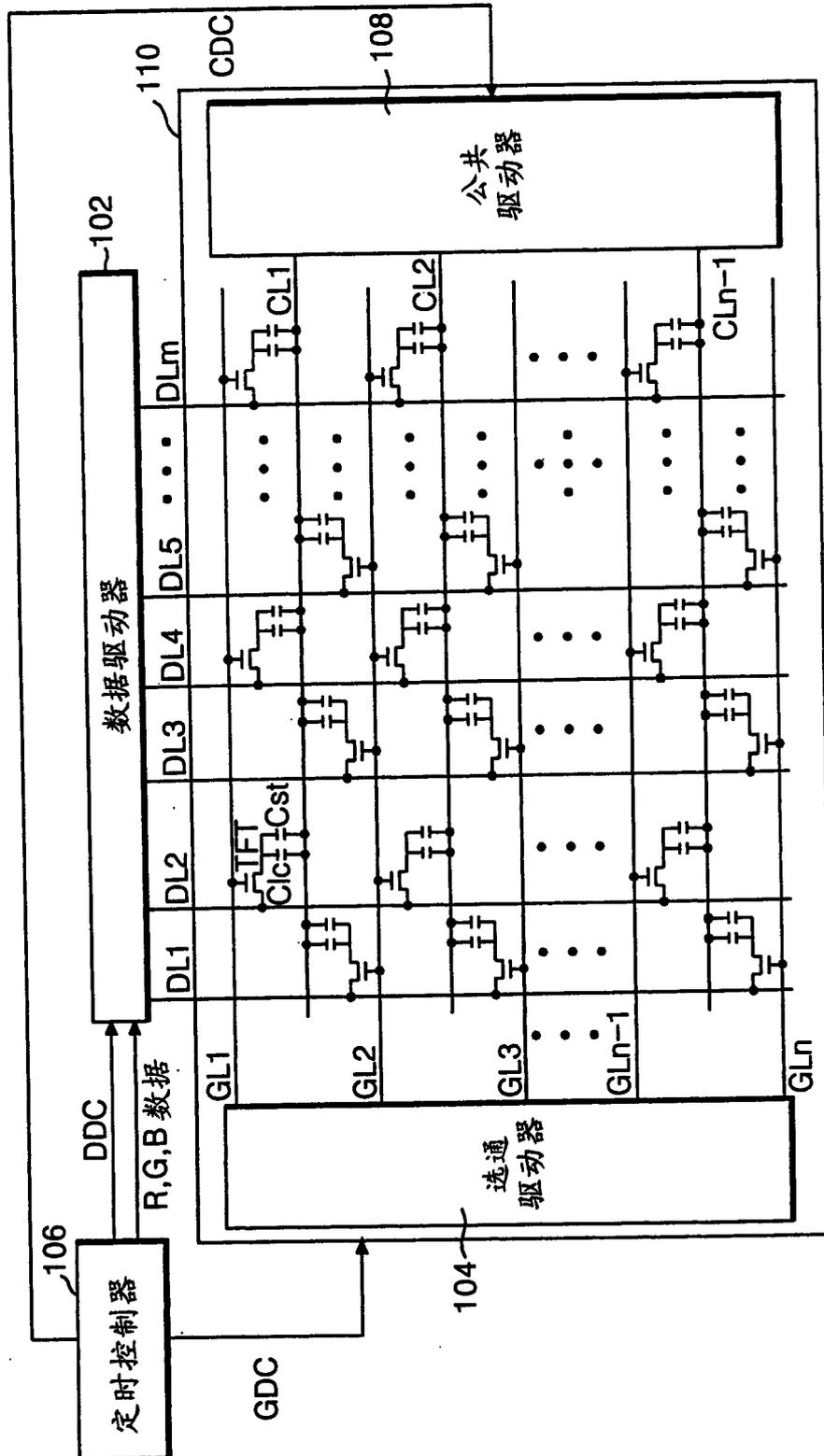


图 14

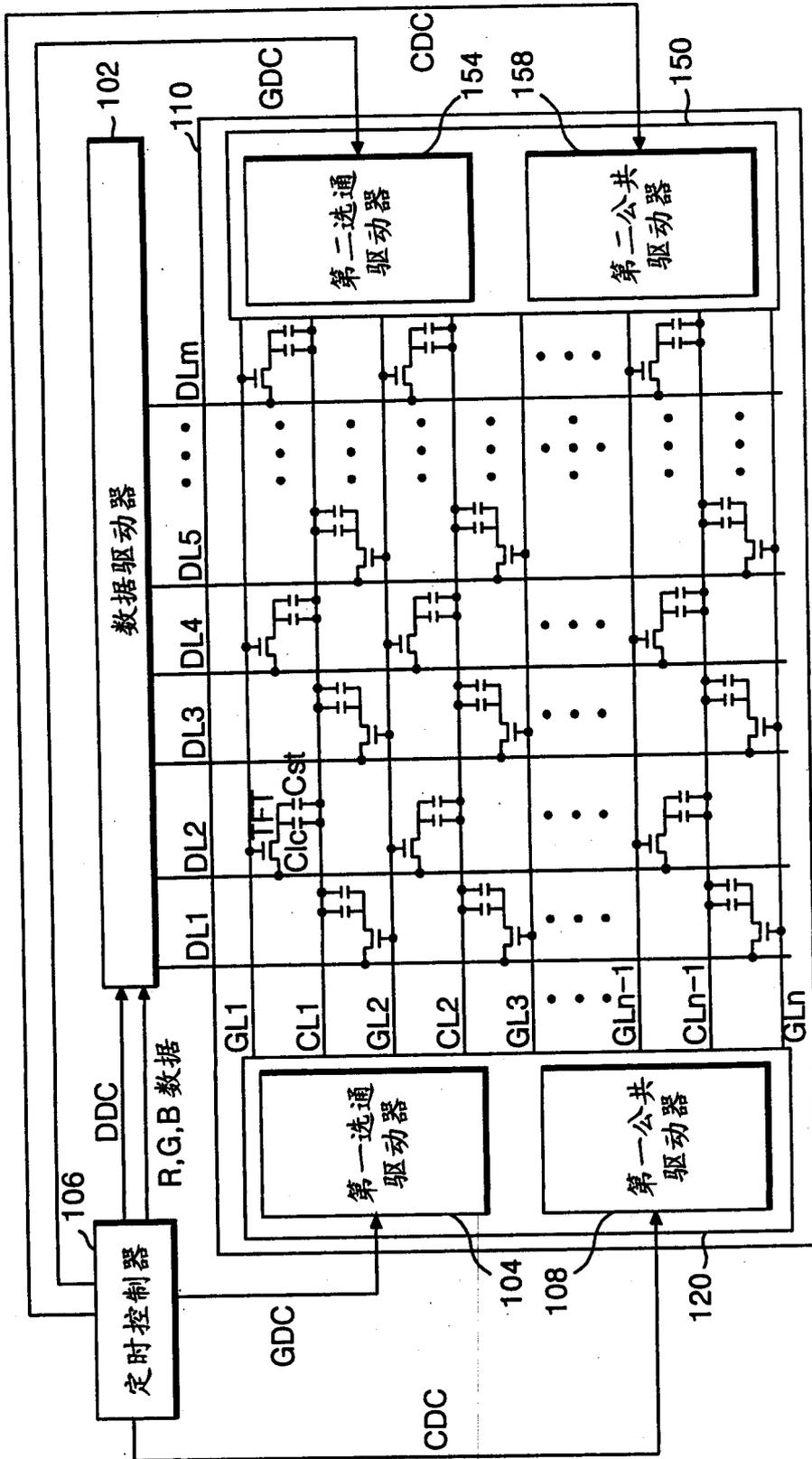


图 15

专利名称(译)	液晶显示器件及其驱动方法		
公开(公告)号	CN1637488A	公开(公告)日	2005-07-13
申请号	CN200410101730.7	申请日	2004-12-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	金京奭		
发明人	金京奭		
IPC分类号	G02F1/133 G09G3/36 H01L29/786		
CPC分类号	G09G3/3655 G09G3/3614 G09G3/3648 G09G3/3688 G09G2300/0434		
代理人(译)	李辉		
优先权	1020030095662 2003-12-23 KR		
其他公开文献	CN100367085C		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种用于降低功耗并在基板上集成驱动器的液晶显示器件及其制造方法。该液晶显示器件包括液晶显示板，该液晶显示板具有设置在基板上的多条选通线和多条数据线之间的交叉点处并基于该多条选通线以z形图案连接的多个TFT、与该多个薄膜晶体管相连的多个像素电极、与该多个像素电极一起形成水平电场的多个公共电极、以及与该多个公共电极相连的多条公共线。选通驱动器将扫描脉冲信号施加给液晶显示板的该多条选通线。数据驱动器将像素电压信号施加给该多条数据线。公共驱动器将交流公共电压信号施加给该多条公共线。该选通驱动器和公共驱动器集成在该基板上。

