



[12] 发明专利说明书

专利号 ZL 03109382.5

[45] 授权公告日 2007 年 1 月 10 日

[11] 授权公告号 CN 1294443C

[22] 申请日 2003.4.8 [21] 申请号 03109382.5
[30] 优先权

[32] 2002.4.8 [33] KR [31] 0018960/2002

[73] 专利权人 LG. 飞利浦 LCD 有限公司
地址 韩国首尔

[72] 发明人 金镇泰 朴宰爽

[56] 参考文献

- US2001/0022639A1 2001.9.20 G02F1/136
- US2001/0013918A1 2001.8.16 G02F1/1339
- US2001/0013919A1 2001.8.16 G02F1/136

审查员 殷 玲

[74] 专利代理机构 北京三友知识产权代理有限公司
代理人 李 辉

权利要求书 3 页 说明书 9 页 附图 9 页

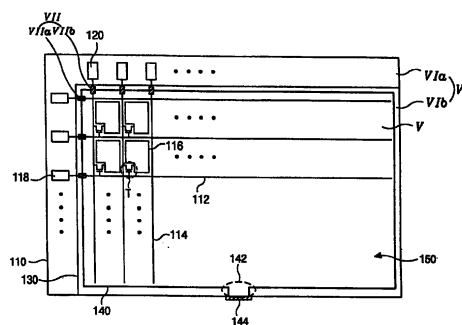
[54] 发明名称

具有阶梯补偿图形的液晶显示器件及其制造方法

[57] 摘要

一种液晶显示器件，包括：具有有源区和沿着有源区外围部分的非有源区的第一基板；面向第一基板并与其分隔开的第二基板，并且其具有有源区和沿着有源区外围部分的非有源区；在第一和第二基板之间沿有源和非有源区的边界设置的密封图形；在第一基板的内表面上并与密封图形交叉的选通线；与选通线和密封图形交叉的数据线；连接到选通线和数据线的薄膜晶体管；连接到薄膜晶体管的像素电极；在第二基板内表面上的公共电极；邻近密封图形和选通线的第一阶梯补偿图形；邻近密封图形和数据线的第二阶梯补偿图形；以及在像素电极和公共电极之间的液晶材料层，其中第一阶梯补偿图形的区域具有与第二阶梯补偿图形的区域的厚度相对应的厚度，或者选通线和第一阶梯补偿图

形的厚度总和对应于数据线和第二阶梯补偿图形的厚度总和。



1. 一种液晶显示器件，包括：
 - 具有有源区和沿着有源区外围部分的非有源区的第一基板；
 - 5 面向第一基板并与其分隔开的第二基板，并且其具有有源区和沿着有源区外围部分的非有源区；
 - 在第一和第二基板之间沿有源和非有源区的边界设置的密封图形；
 - 在第一基板的内表面上并与密封图形交叉的选通线；
 - 与选通线和密封图形交叉的数据线；
 - 10 连接到选通线和数据线的薄膜晶体管；
 - 连接到薄膜晶体管的像素电极；
 - 在第二基板内表面上的公共电极；
 - 邻近密封图形和选通线的第一阶梯补偿图形；
 - 邻近密封图形和数据线的第二阶梯补偿图形，以及
 - 15 在像素电极和公共电极之间的液晶材料层，
 - 其中第一阶梯补偿图形的区域具有与第二阶梯补偿图形的区域的厚度相对应的厚度，或者选通线和第一阶梯补偿图形的厚度总和对应于数据线和第二阶梯补偿图形的厚度总和。
2. 根据权利要求 1 的器件，进一步包括：
 - 20 连接到选通线的栅极焊盘以及连接到数据线的的数据焊盘，其中栅极焊盘和数据焊盘设置在非有源区。
3. 根据权利要求 2 的器件，其中，薄膜晶体管包括有源层以及源和漏电极。
4. 根据权利要求 3 的器件，其中，第一阶梯补偿图形形成在选通线和密封图形的第一交叉处的选通线上面，第二阶梯补偿图形形成在数据线和密封图形的第二交叉处的数据线下面。
- 25 5. 根据权利要求 4 的器件，其中，第一阶梯补偿图形是在数据线形成的同时形成的。
6. 根据权利要求 5 的器件，进一步包括：

在第一阶梯补偿图形和选通线之间的半导体图形。

7、根据权利要求6的器件，其中，半导体图形具有与第一阶梯补偿图形同样的平面形状。

8、根据权利要求4的器件，其中，第二阶梯补偿图形是在选通线形成的同时形成的。

9、根据权利要求3的器件，其中，第一阶梯补偿图形形成在邻近的选通线之间的密封图形下面，第二阶梯补偿图形形成在邻近的数据线之间的密封图形的下面。

10、根据权利要求9的器件，其中，第一阶梯补偿图形是在数据线形成的同时形成的。

11、根据权利要求10的器件，进一步包括：

在第一阶梯补偿图形下面的半导体图形。

12、根据权利要求11的器件，其中，半导体图形具有与第一阶梯补偿图形同样的平面形状。

13、根据权利要求9的器件，其中，第二阶梯补偿图形是在选通线形成的同时形成的。

14、一种液晶显示器件的制造方法，包括：

在具有有源区和沿着有源区外围区域的非有源区的第一基板上形成选通线和第一阶梯补偿图形，第一阶梯补偿图形沿着有源和非有源区的边界设置；

形成与选通线交叉的数据线和沿着有源区和非有源区的边界的第二阶梯补偿图形；

形成连接到选通线和数据线的薄膜晶体管；

形成连接到薄膜晶体管的像素电极；

在第二基板的内表面上形成公共电极；

沿有源区和非有源区的边界形成密封图形，密封图形与选通线和数据线交叉；

以像素电极面向公共电极的方式粘接第一和第二基板；以及

在像素电极和公共电极之间形成液晶材料层，

其中第一阶梯补偿图形的区域具有与第二阶梯补偿图形的区域的厚度相对应的厚度，或者选通线和第一阶梯补偿图形的厚度总和对应于数据线和第二阶梯补偿图形的厚度总和。

5 15、根据权利要求 14 的方法，其中，第一阶梯补偿图形形成在数据线和密封图形的第一交叉处的数据线下，第二阶梯补偿图形形成在选通线和密封图形的第二交叉处的选通线上面。

16、根据权利要求 15 的方法，进一步包括：

在第二阶梯补偿图形和选通线之间形成半导体图形。

10 17、根据权利要求 14 的方法，其中，在邻近的数据线之间的密封图形下面形成第一阶梯补偿图形，在邻近的选通线之间的密封图形的下面形成第二阶梯补偿图形。

18、根据权利要求 17 的方法，进一步包括：

在第二阶梯补偿图形下面形成半导体图形。

具有阶梯补偿图形的液晶显示器件及其制造方法

5 技术领域

本发明涉及一种液晶显示器件，更具体地，涉及一种具有阶梯补偿（step-compensating）图形的液晶板及其制造方法。

背景技术

10 一般来说，液晶显示（LCD）器件是利用液晶分子的光各向异性和偏振特性制作而成的。液晶分子由于其细、长的形状而具有明确的定向排列。通过对液晶分子施加电场可控制液晶分子的排列方向。因此，随着外加电场强度的改变，液晶分子的排列方向也在变。由于排列的液晶分子的光各向异性使液晶分子具有定向性，由此使通过液晶材料的入射光
15 被折射，所以可以控制入射光的强度并且能显示出图像来。

在常规应用的不同类型的 LCD 器件中，其中在矩阵上设置有薄膜晶体管（TFT）和连接到 TFT 上的像素电极的有源矩阵 LCD（AM-LCD）器件由于其具有很高的分辨率和运动图像的出众显示而被发展起来。

图 1 是根据现有技术用于液晶显示器件的液晶板的平面图。在图 1
20 中，液晶板包括有源区“I”和设置在有源区“I”的外围部分的非有源区“II”。第一和第二基板 10 和 30 彼此面对，并且用于黏附第一和第二基板 10 和 30 的密封图形 40 形成在第一和第二基板 10 和 30 之间。液晶材料层 50 设置在密封图形 40 的内部区域，并且是通过密封图形 40 的注入孔 42 注入液晶材料形成的。注入液晶材料后，使用粘接密封件 44 封
25 闭注入孔 42 以免注入的液晶材料的泄露。

多个选通线（gate line）12 和多个数据线 14 形成在有源区“I”，并彼此相交叉，薄膜晶体管（TFT）“T”设置在选通线 12 和数据线 14 的交叉处，并且像素电极 16 连接到 TFT “T”上。尽管图 1 没有显示，包括红色、绿色和蓝色子滤色器的滤色器层、在邻近的子滤色器和非像素区

域之间的边界线上形成的黑底以及公共电极都形成在第二基板 30 的内表面上。

非有源区“II”被划分为第一非有源区“IIa”和第二非有源区“IIb”，其中第一非有源区“IIa”设置在第一基板 10 上以及第二非有源区“IIb”
5 设置在第二基板 30 上并被第一非有源区“IIa”包围。连接选通线 12 和外部电路的栅极焊盘 18 以及连接数据线 14 和外部电路的数据焊盘 20 都形成在第一非有源区“IIa”内。

阵列图形，例如选通线 12 和数据线 14，是通过光刻工艺制作而成的，这种工艺中，同阵列图形一样的光刻胶（PR）图案是通过利用光掩
10 模有选择地对感光材料 PR 进行曝光得到的。在光刻工艺期间重复化学和物理工艺步骤。随着工艺步骤的数量的增加，制作成本和损坏阵列图形的可能性也在增加。因此，发展了应用减少数量掩模的制作工艺。从而，包含有形成选通线、半导体层、数据线、接触孔和像素电极的五个掩模工艺可以被将形成半导体层和数据线的步骤合并成一个步骤的四个掩模
15 工艺所替代。

图 2A 至 2C 示出了利用现有技术的四个掩模工艺分别地形成液晶板的薄膜晶体管部分、选通线部分和数据线部分的剖面图。在图 2A 中，栅
20 电极 60 形成在基板 1 上，栅绝缘层 62 形成在栅电极 60 上，以及半导体层 64 和源、漏电极 66 和 68 依次形成在栅绝缘层 62 上。栅电极 60、半导体层 64、以及源、漏电极 66 和 68 构成薄膜晶体管（TFT）“T”。含有漏接触孔 70 的钝化层 72 形成在晶体管（TFT）“T”上，以及在钝化层 72 上形成像素电极 74。漏接触孔 70 暴露出漏电极 68 并且像素电极 74 通过漏接触孔 70 连接到漏电极 68 上。半导体层 64 包括由纯净非晶硅（a-Si）形成的有源层 64a 和由杂质掺杂的非晶硅（n⁺a-Si）形成的欧姆接触层
25 64b。去除源和漏电极 66 和 68 之间的欧姆接触层 64b，并暴露出已去除的欧姆接触层 64b 下面的有源层 64a 以形成 TFT “T” 的沟道区 “ch”。在四个掩模工艺中，半导体层 64 和源、漏电极 66 和 68 同时被刻蚀，通过利用衍射掩模形成沟道区 “ch”，其中光透射通过衍射来调节。

在图 2B 中，在基板 1 上依次形成选通线 76、栅绝缘层 62 以及钝化

层 72，并且选通线 76 是在栅电极 60（在图 2A 中）形成的同时形成的。

在图 2C 中，栅绝缘层 62 形成在基板 1 上，而在栅绝缘层 62 上依次形成半导体层 64 和数据线 78。数据线 78 是在源、漏电极 66 和 68（在图 2A 中）形成的同时形成的，以及在数据线 78 上形成钝化层 72。

5 一般来说，由于在四掩模工艺中，采用单一的光掩模在一次执行形成半导体层和数据线的步骤，所以半导体层 64 具有和数据线 78 及源、漏电极 66 和 68 同样的图形。因此，选通线部分的第一累积厚度 D1（在图 2B 中）不同于数据线部分的第二累积厚度 D2（在图 2C 中）。第一和第二累积厚度“D1”和“D2”之间的不同是由于选通线 76（在图 2B 中）的厚度和半导体层和数据线 64 和 78（在图 2C 中）的厚度之间的不同而导致的。例如，当选通线具有 2700Å 的厚度时，栅绝缘层的厚度是 4000 Å，半导体层的厚度是 2000 Å，数据线的厚度是 1500 Å，以及钝化层的厚度是 2000 Å。于是，选通线部分的第一累积厚度 D1 是 8700 Å，数据线部分的第二累积厚度 D2 是 9500 Å。第一和第二累积厚度“D1”和“D2”之间的差是 800 Å。这个差值引起了密封图形的外围部分的单元间隙差异，而单元间隙的不一致在显示图像上产生斑点。

发明内容

因此，本发明是针对可以充分避免现有技术中的局限性和不利因素导致的一个或多个问题的液晶显示器件。

本发明的一个发明目的是通过在密封图形的外围部分产生一致的单元间隙而提供具有高显示质量的液晶显示器件。

在以下的说明中将阐明发明的附加特征和优点，且从说明中部分特征和优点将非常明显，或可以通过发明的实践得知。通过在所述说明书和权利要求书以及附图中特别指出的结构将实现和获得发明的目的和其它优点。

为了取得上述这些和其它有益效果和根据本发明的目的，如所实施和广泛描述的，一种液晶显示器件包括：具有有源区和沿着有源区外围部分的非有源区的第一基板；面向第一基板并与其分隔开的第二基板，

并且其具有有源区和沿着有源区外围部分的非有源区；在第一和第二基板之间沿着有源和非有源区的边界设置的密封图形；在第一基板的内表面上并与密封图形交叉的选通线；与选通线和密封图形交叉的数据线；连接到选通线和数据线的薄膜晶体管；连接到薄膜晶体管的像素电极；

5 在第二基板内表面上的公共电极；邻近密封图形和选通线的第一阶梯补偿图形；邻近密封图形和数据线的第二阶梯补偿图形；以及在像素电极和公共电极之间的液晶材料层，其中第一阶梯补偿图形的区域具有与第二阶梯补偿图形的区域的厚度相对应的厚度，或者选通线和第一阶梯补偿图形的厚度总和对应于数据线和第二阶梯补偿图形的厚度总和。

10 在另一个方面，一种液晶显示器件的制造方法，包括：在具有有源区和沿着有源区外围部分的非有源区的第一基板上形成选通线和第一阶梯补偿图形，第一阶梯补偿图形沿着有源和非有源区的边界设置；形成与选通线交叉的数据线和沿着有源区和非有源区的边界的第二阶梯补偿图形；形成连接到选通线和数据线的薄膜晶体管；形成连接薄膜晶体管的像素电极；

15 在第二基板的内表面上形成公共电极；沿着有源区和非有源区的边界形成密封图形，密封图形与选通线和数据线交叉；以像素电极面向公共电极的形式粘接第一和第二基板；以及在像素电极和公共电极之间形成液晶材料层，其中第一阶梯补偿图形的区域具有与第二阶梯补偿图形的区域的厚度相对应的厚度，或者选通线和第一阶梯补偿图形的厚度总和对应于数据线和第二阶梯补偿图形的厚度总和。

20

可以理解前述的一般性描述和接下来的详细描述都是典型的和说明性的并且是用于提供对权利要求的进一步解释。

附图说明

25 所包含的附图用来提供本发明的进一步理解，并合并组成说明书的一部分，用来举例说明本发明的实施例并和描述一起用于解释本发明的原理。在附图中：

图 1 是根据现有技术用于液晶显示器件的液晶板的平面图。

图 2A 是利用根据现有技术用于液晶显示器件的四个掩模工艺的液

晶板的薄膜晶体管部分的剖面图。

图 2B 是利用根据现有技术用于液晶显示器件的四个掩模工艺的液晶板的选通线部分的剖面图。

图 2C 是利用根据现有技术用于液晶显示器件的四个掩模工艺的液晶板的数据线部分的剖面图。

图 3 是根据本发明的示例性的液晶显示器件的平面图。

图 4A 是根据本发明的图 3 的示例性的第一阶梯补偿图形的剖面图。

图 4B 是根据本发明的图 3 的示例性的第二阶梯补偿图形的剖面图。

图 5 是根据本发明的另一示例性的液晶显示器件的平面图。

图 6A 是根据本发明的图 5 的另一示例性的第一阶梯补偿图形的剖面图。

图 6B 是根据本发明的图 5 的另一示例性的第二阶梯补偿图形的剖面图。

具体实施方式

现在将参考示例在附图中的例子详细描述本发明的优选实施例。

图 3 是根据本发明的示例性的液晶显示器件的平面图。在图 3 中，第一和第二基板 110 和 130 可彼此面对地粘接在一起。粘接好的基板可包括有源区“V”和沿着有源区“V”的外围部分设置的非有源区“VI”。沿有源区“V”和非有源区“VI”的边界区域形成用于黏附第一和第二基板 110 和 130 的密封图形 140。液晶材料层 150 可以沿着密封图形 140 的内部区域设置。密封图形 140 可以包括注入孔 142 和用于防止液晶材料层 150 泄露的粘接密封件 144。非有源区“VI”可划分为第一和第二非有源区“VIa”和“VIb”，其中第一基板 110 的第一非有源区“VIa”可延伸至第二基板 130 的第二非有源区“VIb”的外部。

选通线 112 和数据线 114 可彼此相交叉形成在第一基板 110 上的有源区“V”上，并与密封图形 140 交叉。薄膜晶体管（TFT）“T”可设置在选通线 112 和数据线 114 的交叉处，并且像素电极 116 可连接到 TFT “T”上。连接选通线 112 和外部电路（未示出）的栅极焊盘 118 形成在

第一基板 110 的第一非有源区“VIa”上。另外，连接数据线 114 和另一个外部电路（未示出）的数据焊盘 120 形成在第一基板 110 的第一非有源区“VIa”上。

第一阶梯补偿图形区域“VIIa”可设置在密封图形 140 和选通线 112 的第一交叉区域，以及第二阶梯补偿图形区域“VIIb”可设置在密封图形 140 和数据线 114 的第二交叉区域。此外，第一阶梯补偿图形区域“VIIa”可以和第二阶梯补偿图形区域“VIIb”具有同样的累积厚度。尽管在图 3 中没有显示，包括红色、绿色和蓝色子滤色器的滤色器层、沿着邻近的子滤色器和非像素区域之间的边界线区域形成的黑底以及公共电极都可以形成在第二基板 130 的内表面上。

图 4A 是根据本发明的图 3 的示例性的第一阶梯补偿图形的剖面图。在图 4A 中，选通线 162 可形成在基板 110 的第一阶梯补偿图形区域“VIIa”上，并且可以在选通线 162 上形成栅绝缘层 164。第一阶梯补偿图形 166 可形成在栅绝缘层 164 上，并且可以在第一阶梯补偿图形 166 上形成钝化层 168。第一阶梯补偿图形 166 可包括半导体图形 166a 和形成在半导体图形 166a 上的数据图形 166b。半导体图形 166a 可在薄膜晶体管（TFT）“T”（在图 3 中）的半导体层（未示出）形成的同时形成，并且可含有和半导体层（未示出）一样的材料。另外，数据图形 166b 可在数据线 114（在图 3 中）形成的同时形成，并且可含有和数据线 114（在图 3 中）一样的材料。从而，第一阶梯补偿图形区域“VIIa”具有第一累积厚度“DI”。

图 4B 是根据本发明的图 3 的示例性的第二阶梯补偿图形的剖面图。在图 4B 中，第二阶梯补偿图形 170 可形成在基板 110 的第二阶梯补偿图形区域“VIIb”上，并且可以在第二阶梯补偿图形 170 上形成栅绝缘层 164。半导体层 172 和对应于半导体层 172 的数据线 174 可依次形成在栅绝缘层 164 上，其中半导体层 172 可包括有源层 172a 和形成在有源层 172a 上的欧姆接触层 172b。另外，钝化层 168 可形成在数据线 174 上。第二阶梯补偿图形 170 可在选通线 162（在图 4A 中）形成的同时形成，并且可含有同选通线 162（在图 4A 中）一样的材料。由于第二阶梯补偿图形区域“VIIb”可具有同第一阶梯补偿图形区域“VIIa”相应的结构，那

么第二阶梯补偿图形区域“VIIb”的第二累积厚度“DII”可以是几乎和第一阶梯补偿图形区域“VIIa”的累积厚度“DI”一样的值。因此，由第一和第二阶梯补偿图形 166 和 170 可得到在密封图形邻近的部分的一致的单元间隙差。

5 图 5 是根据本发明的另一示例性的液晶显示器件的平面图。由于图 5 的示例性的液晶显示器件可具有同图 3 所示的液晶显示器件类似的结构，所以一些特征可不必说明，但尽管如此，是包括这些特征的。在图 5 中，选通线 212 和数据线 214 可彼此交叉设置，其中栅极焊盘 216 和数据焊盘 218 分别连接到选通线 212 和数据线 214 上。沿有源和非有源区
10 “VIII”和“IX”的边界区域形成密封图形 220，其中有源区“VIII”和非有源区“IX”的边界区域是栅极焊盘 216 和选通线 212 的连接部分，以及数据焊盘 218 和数据线 214 的连接部分。选通线 212 和数据线 214 与密封图形 220 交叉地形成。第一阶梯补偿图形 222 可形成在邻近的选通线 212 之间的第一间隔区域“Xa”的密封图形 220 的下面，并且第二
15 阶梯补偿图形 224 可形成在邻近的数据线 214 之间的第二间隔区域“Xb”的密封图形 220 的下面。

在图 3、4A 和 4B 中，阶梯补偿图形可形成在选通线上或数据线下，以便在密封图形下面的选通线和数据线的交叉处可获得一致的累积厚度。另选地，如图 5 所示，具有同数据线 214 一样的结构的第一阶梯补偿
20 图形 222 可设置在相邻的选通线 212 之间的第一间隔区域“Xa”，并且第二阶梯补偿图形 224 可设置在相邻的数据线 214 之间的第二间隔区域“Xb”。因此，在选通线和数据线 212 和 214 的交叉处的密封图形 220 的附近处可获得一致的累积厚度。

图 6A 是根据本发明的图 5 的另一示例性的第一阶梯补偿图形的剖面
25 图。在图 6A 中，选通线 212 可形成在基板 210 上，并且可以在选通线 212 上形成栅绝缘层 230。第一阶梯补偿图形 222 形成在选通线 212 邻近部分的栅绝缘层 230 上，并且可以在第一阶梯补偿图形 230 上形成钝化层 232。尽管在图 6A 中没有示出邻近的选通线，第一阶梯补偿图形 222 可设置在选通线 212 和邻近的选通线（未示出）之间的第一间隔区域“Xa”（在图

5 中)。第一阶梯补偿图形 222 可包括半导体图形 222a 和形成在半导体图形 222a 上的数据图形 222b。半导体图形 222a 可在薄膜晶体管 (TFT) “T” 的半导体层 (未示出) 形成的同时形成, 并且可含有同半导体层一样的材料。另外, 数据图形 222b 可在数据线 214 (在图 5 中) 形成的同时形成, 并且可含有同数据线 214 (在图 5 中) 一样的材料。从而, 就形成了选通线部分的第一累积厚度 “Da” 和第一阶梯补偿图形部分的第二累积厚度 “Db”。

图 6B 是根据本发明的图 5 的另一示例性的第二阶梯补偿图形的剖面图。在图 6B 中, 第二阶梯补偿图形 224 可形成在基板 210 上, 并且可以在第二阶梯补偿图形 224 上形成栅绝缘层 230。半导体层 234 和对应于半导体层 234 的数据线 214 可依次形成在第二阶梯补偿图形 224 相邻区域的栅绝缘层 230 上。尽管在图 6B 中没有示出邻近的数据线, 但第二阶梯补偿图形 224 可设置在数据线 214 和邻近的数据线 (未示出) 之间的第二间隔区域 “Xb” (在图 5 中)。此外, 半导体层 234 可包括有源层 234a 和形成在有源层 234a 上的欧姆接触层 234b, 并且钝化层 232 可形成在数据线 214 上。第二阶梯补偿图形 224 可在选通线 212 (在图 6A 中) 形成的同时形成, 并且可含有同选通线 212 (在图 6A 中) 一样的材料。这样, 第三累积厚度 “Dc” 可对应于数据线 214, 以及第四累积厚度 “Dd” 可对应于第二阶梯补偿图形 224。由于第一和第二累积厚度 “Da” 和 “Db” (在图 6A) 的总和可对应于第三和第四累积厚度 “Dc” 和 “Dd” 的总和, 所以可减少选通线部分和数据线部分之间的累积厚度的差值。

在图 6A 和 6B 中, 对应于数据线结构的第一阶梯补偿图形可设置在相邻的选通线之间的第一间隔区域, 并且对应于选通线结构的第二阶梯补偿图形可设置在相邻的数据线之间的第二间隔区域。因此, 在密封图形的邻近部分得到了一致的累积厚度和一致的单元间隙差。此外, 由于钝化层的顶部表面具有不平坦性, 所以密封图形和钝化层 (或钝化层的顶层) 的接触区域增加了, 并且提高了密封图形的粘附力。

对于本领域的技术人员来说在不偏离本发明的精神实质和范围的情况下, 可清楚地对本发明的液晶显示器件做各种修改和变化。因此, 希

望本发明覆盖包含在附加的权利要求及其等同物范围内的对本发明所提供的修改和各种变化。

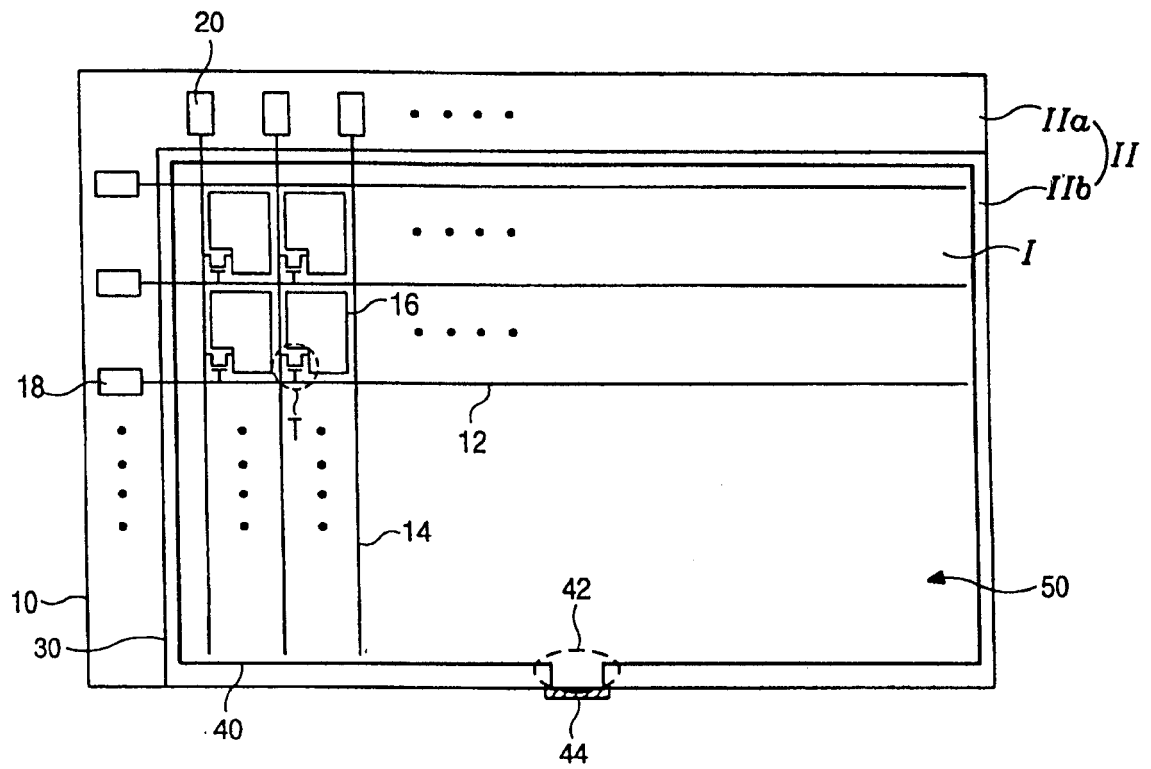


图 1
现有技术

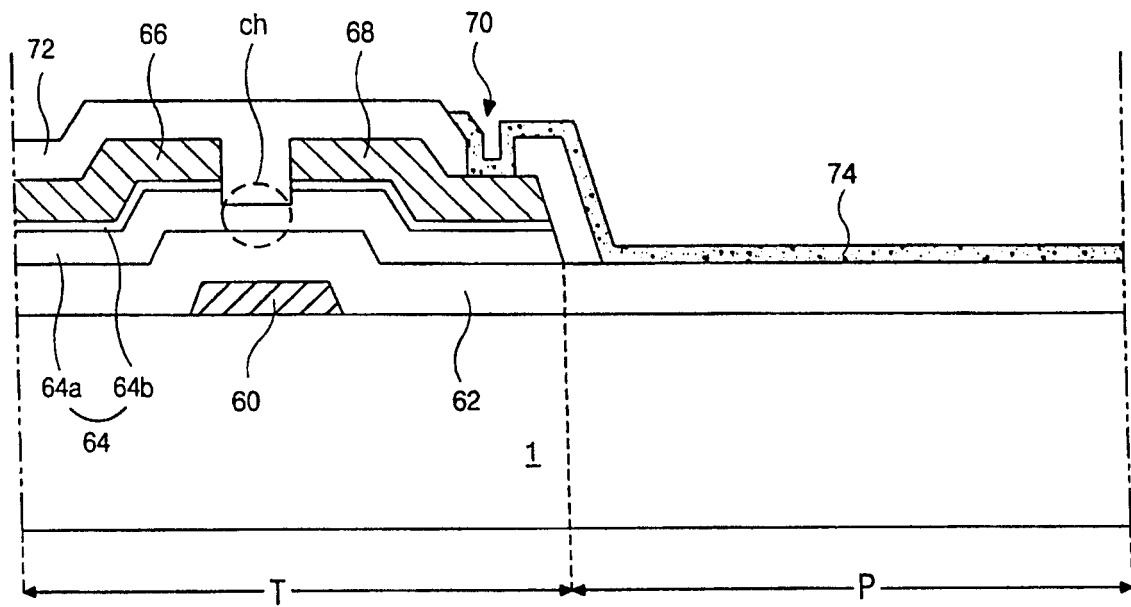


图 2A
现有技术

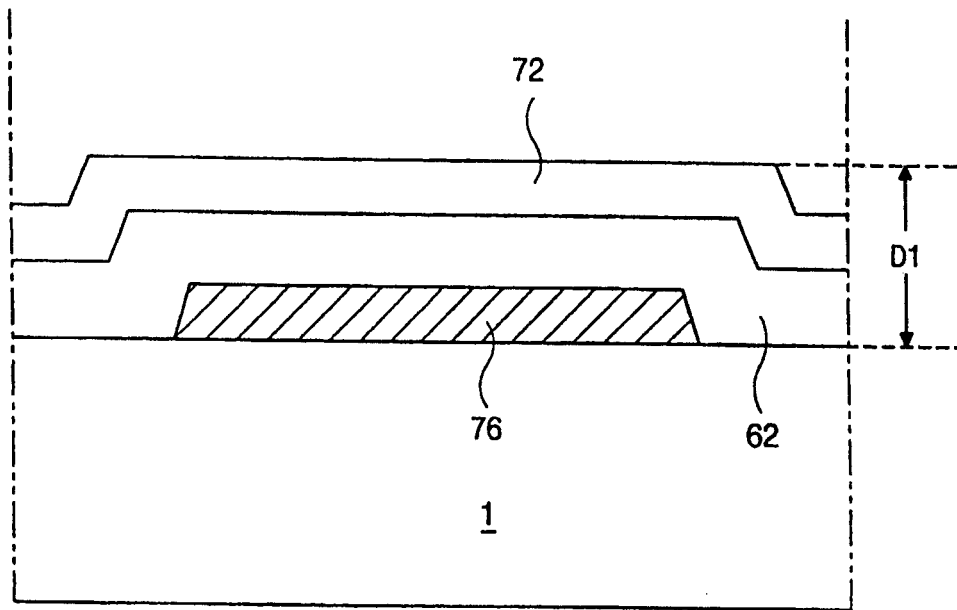


图 2B
现有技术

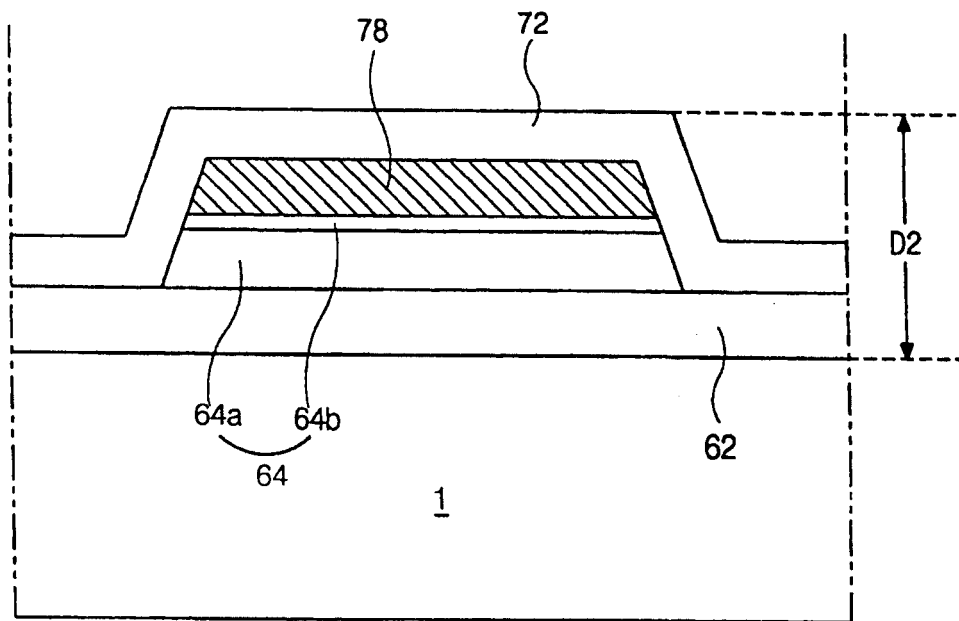


图 2C
现有技术

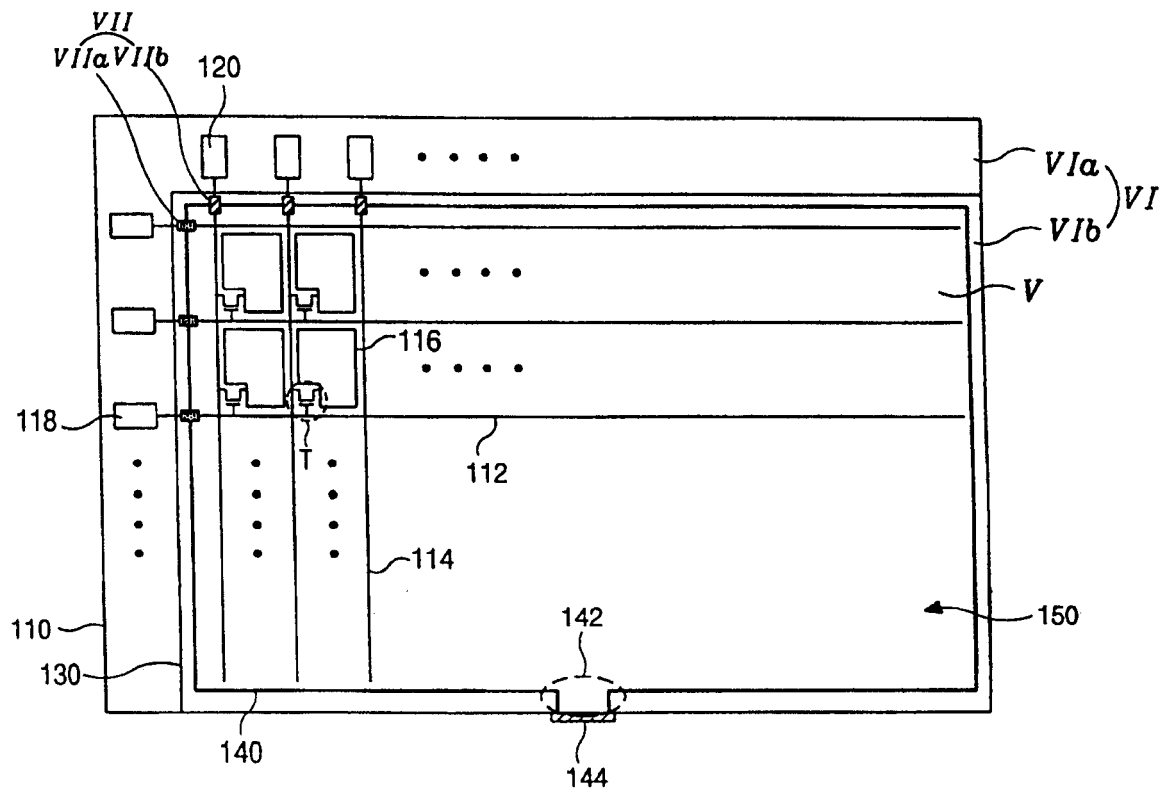


图 3

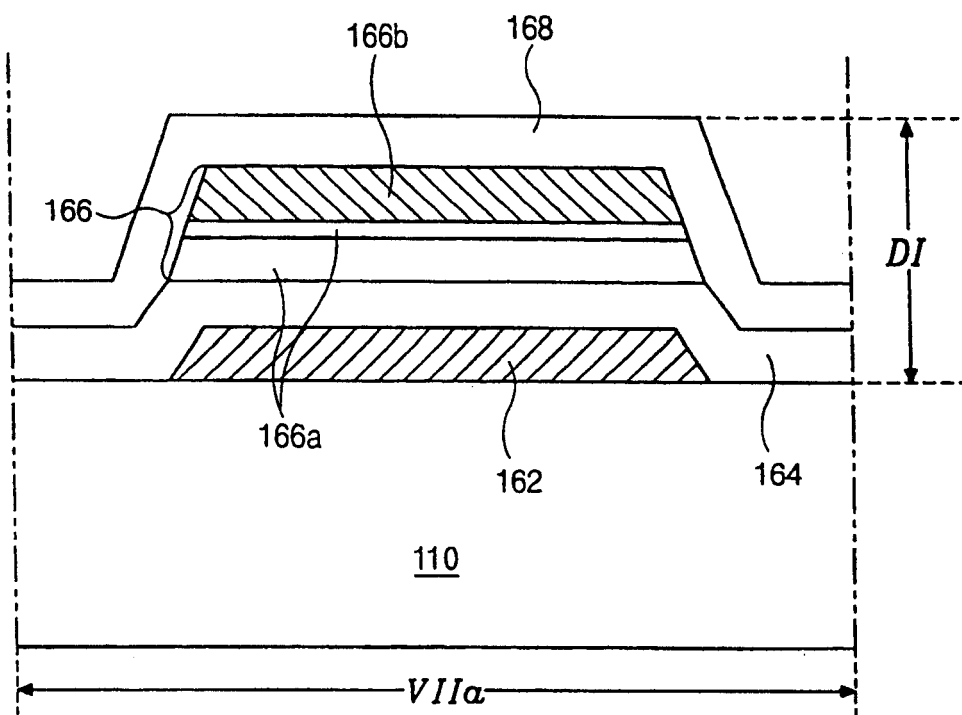


图 4A

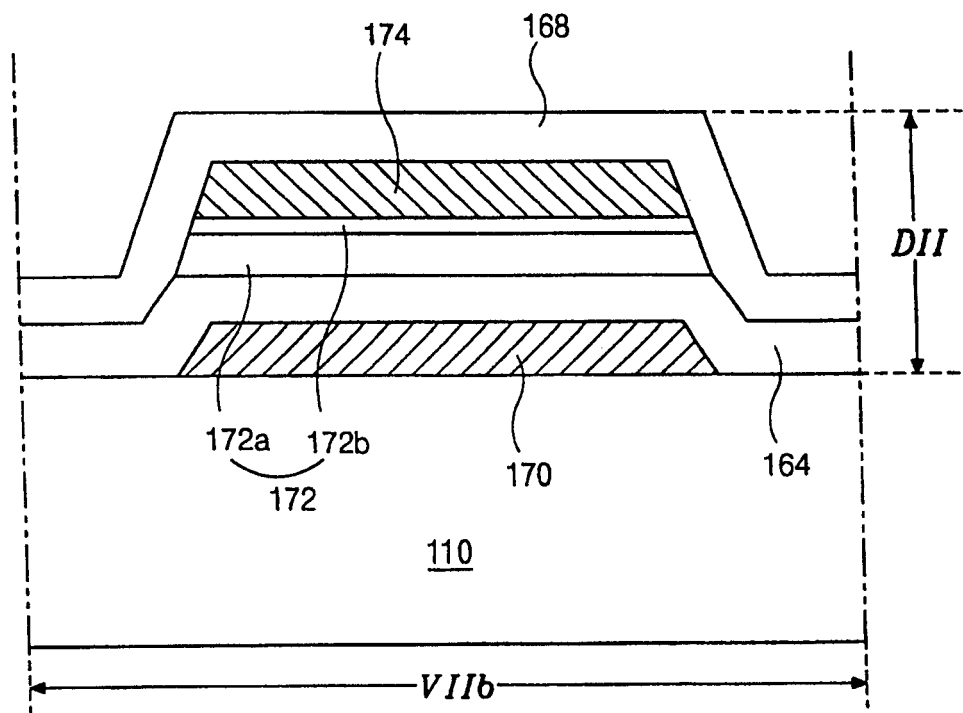


图 4B

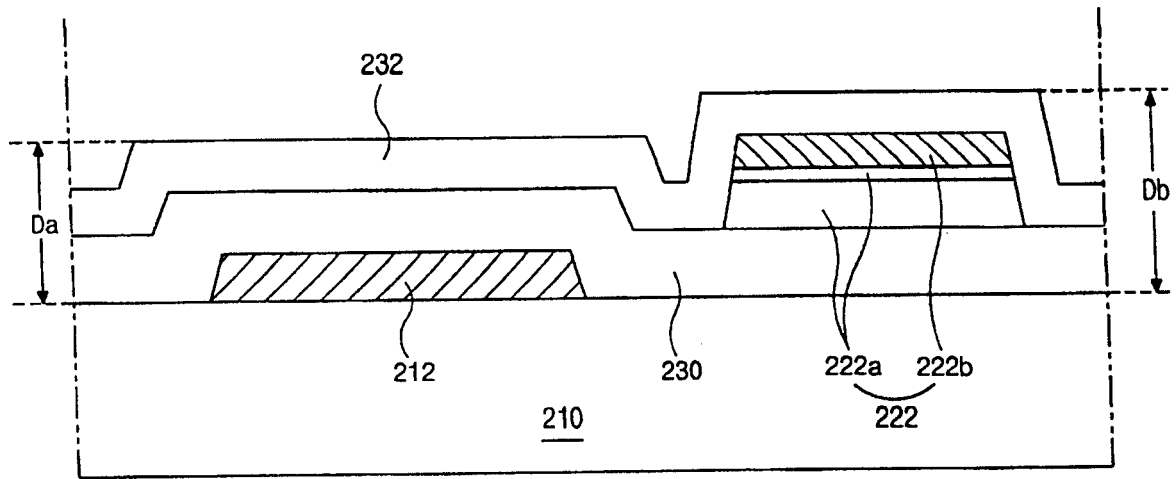


图 6A

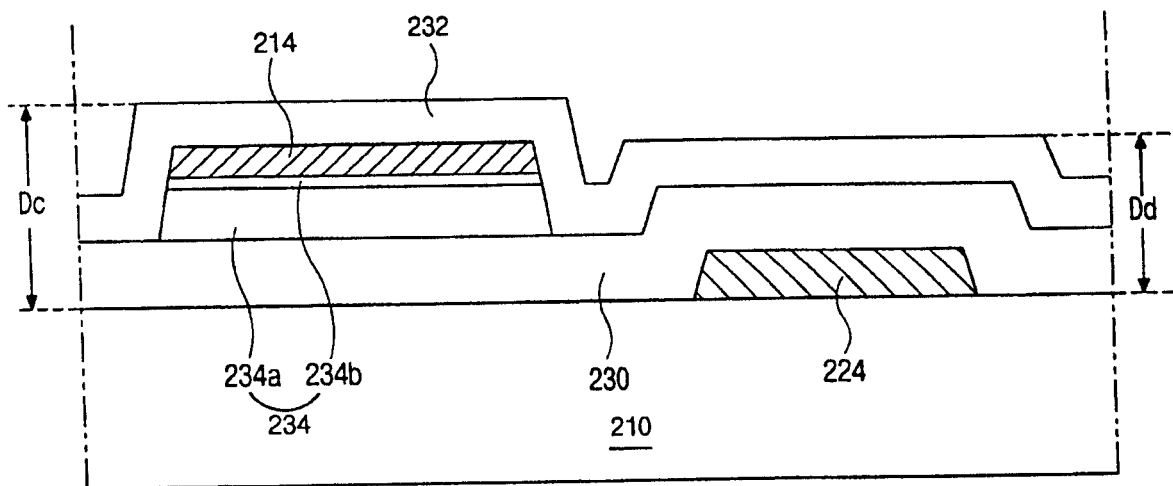


图 6B

专利名称(译)	具有阶梯补偿图形的液晶显示器件及其制造方法		
公开(公告)号	CN1294443C	公开(公告)日	2007-01-10
申请号	CN03109382.5	申请日	2003-04-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD有限公司		
当前申请(专利权)人(译)	LG.飞利浦LCD有限公司		
[标]发明人	金镇泰 朴宰奭		
发明人	金镇泰 朴宰奭		
IPC分类号	G02F1/133 G02F1/136 G02F1/1333 G02F1/1339 G02F1/1345		
CPC分类号	G02F2001/133388 G02F1/1339 G02F2001/133776 G02F1/1345		
代理人(译)	李辉		
优先权	1020020018960 2002-04-08 KR		
其他公开文献	CN1450386A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器件，包括：具有有源区和沿着有源区外围部分的非有源区的第一基板；面向第一基板并与其分隔开的第二基板，并且其具有有源区和沿着有源区外围部分的非有源区；在第一和第二基板之间沿有源区和非有源区的边界设置的密封图形；在第一基板的内表面上并与密封图形交叉的选通线；与选通线和密封图形交叉的数据线；连接到选通线和数据线的薄膜晶体管；连接到薄膜晶体管的像素电极；在第二基板内表面上的公共电极；邻近密封图形和选通线的第一阶梯补偿图形；邻近密封图形和数据线的第二阶梯补偿图形；以及在像素电极和公共电极之间的液晶材料层，其中第一阶梯补偿图形的区域具有与第二阶梯补偿图形的区域的厚度相对应的厚度，或者选通线和第一阶梯补偿图形的厚度总和对应于数据线和第二阶梯补偿图形的厚度总和。

