



(12) 发明专利

(10) 授权公告号 CN 102566185 B

(45) 授权公告日 2016. 03. 16

(21) 申请号 201110397236. X

(22) 申请日 2011. 11. 29

(30) 优先权数据

2010-266443 2010. 11. 30 JP

(73) 专利权人 松下液晶显示器株式会社

地址 日本兵库县

(72) 发明人 小野记久雄

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 陈伟 孟祥海

JP 特开 2008-235499 A, 2008. 10. 02,

JP 特开 2010-60967 A, 2010. 03. 18,

CN 1369730 A, 2002. 09. 18,

CN 101299122 A, 2008. 11. 05,

审查员 吴永丽

(51) Int. Cl.

G02F 1/1368(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1333(2006. 01)

H01L 21/77(2006. 01)

(56) 对比文件

CN 1892394 A, 2007. 01. 10,

CN 101075584 A, 2007. 11. 21,

CN 101078824 A, 2007. 11. 28,

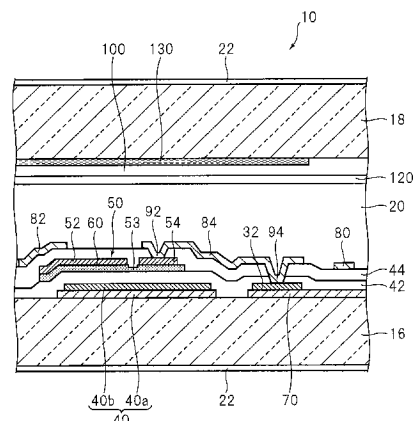
权利要求书3页 说明书13页 附图27页

(54) 发明名称

液晶面板、液晶显示装置及其制造方法

(57) 摘要

本发明提供一种液晶面板、液晶显示装置及其制造方法。栅极布线(40)具有包含下栅极布线(40a)和上栅极布线(40b)的两层结构,该下栅极布线(40a)由与像素电极(70)相同的材料形成,并且位于与像素电极(70)相同的层,该上栅极布线(40b)层叠在该下栅极布线(40a)上,由导电率高于透明导电材料的材料形成。根据该结构,在最上层形成有公共电极的横向电场方式的液晶面板的制造工序中,能够减少曝光的次数。



1. 一种液晶面板,其具有夹持液晶(20)的两个基板(16、18),

在一方的基板(16)上形成有薄膜晶体管(50)、由透明导电材料形成的像素电极(70)以及由透明导电材料形成的公共电极(80、180、380),

上述像素电极、上述薄膜晶体管、以及与上述薄膜晶体管相连接的布线(40、56)位于比上述公共电极低的层上,

该液晶面板的特征在于,

与上述薄膜晶体管相连接的栅极布线(40)具有包含下布线(40a)和上布线(40b)的两层结构,该下布线(40a)由与上述像素电极相同的材料形成,并且位于与上述像素电极相同的层;该上布线(40b)层叠在该下布线上,由导电率高于上述透明导电材料的材料形成,

在比上述公共电极(80、180、380)低的层上形成通过接触孔(195)与该公共电极相连接的辅助公共布线(183),

上述辅助公共布线具有包含下辅助布线(183a)和上辅助布线(183b)的两层结构,该下辅助布线(183a)位于与上述像素电极和上述栅极布线的上述下布线相同的层,并且由与上述像素电极相同的材料形成;该上辅助布线(183b)由与上述栅极布线的上述上布线相同的材料形成,层叠在上述下辅助布线上。

2. 一种液晶面板,其具有夹持液晶(20)的两个基板(16、18),

在一方的基板(16)上形成有薄膜晶体管(50)、由透明导电材料形成的像素电极(70)以及由透明导电材料形成的公共电极(80、180、380),

上述像素电极、上述薄膜晶体管、以及与上述薄膜晶体管相连接的布线(40、56)位于比上述公共电极低的层上,

该液晶面板的特征在于,

与上述薄膜晶体管相连接的栅极布线(40)具有包含下布线(40a)和上布线(40b)的两层结构,该下布线(40a)由与上述像素电极相同的材料形成,并且位于与上述像素电极相同的层;该上布线(40b)层叠在该下布线上,由导电率高于上述透明导电材料的材料形成,

在上述公共电极(80、180、380)上形成有由具有高于该公共电极的材料的导电率的材料形成的辅助公共布线(283)。

3. 一种液晶面板,其具有夹持液晶(20)的两个基板(16、18),

在一方的基板(16)上形成有薄膜晶体管(50)、由透明导电材料形成的像素电极(70)以及由透明导电材料形成的公共电极(80、180、380),

上述像素电极、上述薄膜晶体管、以及与上述薄膜晶体管相连接的布线(40、56)位于比上述公共电极低的层上,

该液晶面板的特征在于,

与上述薄膜晶体管相连接的栅极布线(40)具有包含下布线(40a)和上布线(40b)的两层结构,该下布线(40a)由与上述像素电极相同的材料形成,并且位于与上述像素电极相同的层;该上布线(40b)层叠在该下布线上,由导电率高于上述透明导电材料的材料形成,

在比上述公共电极(80、180、380)低的层上形成有与上述薄膜晶体管相连接且被施加

影像信号的漏极布线 (56),

在与上述漏极布线相同的层上形成有辅助公共布线 (383), 该辅助公共布线 (383) 由具有高于上述公共电极的导电率的材料形成, 且通过接触孔与上述公共电极相连接。

4. 根据权利要求 3 所述的液晶面板, 其特征在于,

上述薄膜晶体管包含由半导体层 (60) 形成的沟道部 (53),

上述漏极布线和上述辅助公共布线具有包含上述半导体层 (60) 和层叠在上述半导体层上的导体层 (383) 的两层结构。

5. 一种液晶面板, 其具有夹持液晶 (20) 的两个基板 (16、18),

在一方的基板 (16) 上形成有薄膜晶体管 (50)、由透明导电材料形成的像素电极 (70) 以及由透明导电材料形成的公共电极 (80、180、380),

上述像素电极、上述薄膜晶体管、以及与上述薄膜晶体管相连接的布线 (40、56) 位于比上述公共电极低的层上,

该液晶面板的特征在于,

与上述薄膜晶体管相连接的栅极布线 (40) 具有包含下布线 (40a) 和上布线 (40b) 的两层结构, 该下布线 (40a) 由与上述像素电极相同的材料形成, 并且位于与上述像素电极相同的层; 该上布线 (40b) 层叠在该下布线上, 由导电率高于上述透明导电材料的材料形成,

上述公共电极被形成为其一部分位于与上述薄膜晶体管相连接、并且被施加影像信号的漏极布线 (56) 的上方,

在上述公共电极的上述一部分与上述漏极布线之间形成第二绝缘膜 (44) 和由介电常数低于上述第二绝缘膜的材料形成的附加绝缘部 (445)。

6. 根据权利要求 5 所述的液晶面板, 其特征在于,

上述附加绝缘部由能够在对上述第二绝缘膜的蚀刻处理中起抗蚀膜功能的材料形成。

7. 一种液晶面板的制造方法, 该液晶面板具有夹持液晶的两个基板 (18、16), 在一方的基板 (16) 上形成有薄膜晶体管 (50)、由透明导电材料形成的像素电极 (70) 以及由透明导电材料形成的公共电极 (80), 上述像素电极、上述薄膜晶体管、以及与上述薄膜晶体管相连接的布线 (56、40) 位于比上述公共电极低的层上,

该液晶面板的制造方法的特征在于, 包括以下工序:

在用于形成上述像素电极的透明导电膜 (79) 上层叠导电率高于上述透明导电膜的导体膜 (49) 的工序;

在上述导体膜上形成抗蚀膜 (99) 的工序;

对上述抗蚀膜进行图案形成的工序, 该工序通过利用多灰阶掩模的曝光来形成第一抗蚀膜 (99B) 和比上述第一抗蚀膜厚的第二抗蚀膜 (99A), 其中该第一抗蚀膜 (99B) 与上述像素电极相对应地被形成图案, 该第二抗蚀膜 (99A) 与上述薄膜晶体管所连接的栅极布线相对应地被形成图案; 以及

利用上述第一抗蚀膜和上述第二抗蚀膜, 由上述透明导电膜形成上述像素电极, 并且由上述透明导电膜和上述导体膜形成上述栅极布线的工序。

8. 根据权利要求 7 所述的液晶面板的制造方法, 其特征在于, 还包括以下工序:

形成覆盖上述像素电极和上述栅极布线的第二绝缘膜 (42);

在上述第一绝缘膜的上侧形成构成上述薄膜晶体管的电极 (52、54) ；

在上述第一绝缘膜的上侧层叠第二绝缘膜 (44) 来覆盖上述薄膜晶体管的上述电极 ；

在上述第二绝缘膜上形成透明导电膜 (89) ；以及

由上述透明导电膜形成连结导体 (84) 和上述公共电极 (80)，其中该连结导体 (84) 通过接触孔 (92、94) 与上述像素电极 (70) 和上述薄膜晶体管的上述电极 (54) 相连接。

9. 根据权利要求 7 所述的液晶面板的制造方法，其特征在于，

上述第二抗蚀膜除了与上述栅极布线相对应地被形成图案以外，还与用于和上述公共电极相连接的辅助公共布线 (183) 相对应地被形成图案。

10. 根据权利要求 7 所述的液晶面板的制造方法，其特征在于，包含以下工序：

在用于形成上述公共电极的透明导电膜 (89) 上层叠导电率高于该透明导电膜的导体膜 (289) 的工序；

在上述导体膜上形成抗蚀膜 (97) 的工序；

对上述抗蚀膜进行图案形成的工序，该工序通过利用多灰阶掩模的曝光形成第三抗蚀膜 (97A)、以及比上述第三抗蚀膜厚的第四抗蚀膜 (97B)，其中该第三抗蚀膜 (97A) 与上述公共电极相对应地形成图案，该第四抗蚀膜 (97B) 与形成在上述公共电极上的辅助公共布线相对应地形成图案；以及

利用上述第三抗蚀膜和上述第四抗蚀膜，由上述透明导电膜形成上述公共电极，并且由上述导体膜形成上述辅助公共布线的工序。

11. 根据权利要求 7 所述的液晶面板的制造方法，其特征在于，还包括以下工序：

在用于形成上述薄膜晶体管的沟道部 (53) 的半导体层 (60) 上层叠导体膜的工序；

在上述导体膜上形成抗蚀膜的工序；

对上述抗蚀膜进行图案形成的工序，该工序通过利用多灰阶掩模的曝光形成第五抗蚀膜、以及比上述第五抗蚀膜厚的第六抗蚀膜，其中该第五抗蚀膜与上述沟道部相对应地形成图案，该第六抗蚀膜与连接在上述薄膜晶体管上的漏极布线 (56) 和沿上述漏极布线形成的辅助公共布线 (383) 相对应地形成图案；以及

利用上述第五抗蚀膜和上述第六抗蚀膜，由上述半导体层形成上述沟道部，并且由上述半导体层和上述导体膜形成上述漏极布线和上述辅助公共布线的工序。

12. 根据权利要求 11 所述的液晶面板的制造方法，其特征在于，还包括以下工序：

形成覆盖与上述薄膜晶体管相连接的上述栅极布线 (40) 和上述像素电极 (70) 的第一绝缘膜 (42) 的工序；

在上述第一绝缘膜的上侧形成第二绝缘膜 (44) 的工序；

在上述第二绝缘膜上形成具有低于上述第二绝缘膜的介电常数的抗蚀膜 (49) 的工序；

对上述抗蚀膜进行图案形成的工序，该工序通过利用多灰阶掩模的曝光来形成在上述漏极布线的上方具有比其它部分厚的部分 (449B) 的抗蚀膜；

除了上述抗蚀膜的上述厚的部分以外，去除该抗蚀膜的工序；以及

在上述抗蚀膜的上述厚的部分上和上述第二绝缘膜上形成上述公共电极 (80) 的工序。

液晶面板、液晶显示装置及其制造方法

技术领域

[0001] 本发明涉及一种液晶面板,尤其是涉及一种抑制在液晶面板的制造过程中的曝光次数的技术。

背景技术

[0002] 在横向电场方式的液晶面板中,在形成有薄膜晶体管的一方的基板上形成有像素电极和公共电极(对置电极)这两者。如国际公开第 W001/018597 号所公开的那样,在这种液晶面板中,存在如下类型:在除去取向膜以外的最上层形成有公共电极,在比公共电极靠下的层形成有像素电极、信号线等其它的导体层。根据该类型,能够由公共电极屏蔽由于施加到影像信号线(漏极布线)的电压产生的电场。其结果,能够得到如下优点:能够使掩盖电场影响的黑矩阵变小,能够提高像素的开口率等。

[0003] 液晶面板的基板一般通过光刻法进行制造。在光刻法中,在绝缘膜或导体膜上通过曝光工序而对抗蚀膜进行图案形成,将该抗蚀膜作为掩模对绝缘膜等进行蚀刻。

发明内容

[0004] 可是,曝光工序由于光掩模价格较高等,而需要昂贵的成本。因此,期望在液晶面板的制造过程中减少曝光次数。

[0005] 本发明是鉴于上述问题而完成的,其目的在于,在一方的基板上形成像素电极和公共电极且在比公共电极低的层上形成有像素电极、信号线等的液晶面板、液晶显示装置及其制造方法中,减少制造所需的曝光的次数。

[0006] 用于解决上述问题的本发明所涉及的液晶面板,其具有夹持液晶的两个基板。在一方的基板上形成有薄膜晶体管、由透明导电材料形成的像素电极以及由透明导电材料形成的公共电极。上述像素电极、上述薄膜晶体管、以及与上述薄膜晶体管相连接的布线位于比上述公共电极低的层。并且,与上述薄膜晶体管相连接的栅极布线具有包含下布线和上布线的两层结构,该下布线由与上述像素电极相同的材料形成,并且位于与上述像素电极相同的层,该上布线层叠在该下布线上,由导电率高于上述透明导电材料的材料形成。

[0007] 另外,为了解决上述问题,本发明所涉及的液晶显示装置具备上述液晶面板。

[0008] 根据本发明,在形成栅极布线和像素电极的工序中,能够利用多灰阶掩模对抗蚀膜进行曝光。其结果,能够通过一次曝光工序形成栅极布线和像素电极这双方,从而能够减少曝光工序的次数。

[0009] 另外,在本发明的一个方式中,也可以构成为上述薄膜晶体管包含形成在覆盖上述栅极布线和上述像素电极的第一绝缘膜的上侧的电极,上述公共电极形成在被形成于上述第一绝缘膜上的第二绝缘膜上。并且,也可以在与上述公共电极相同的层上形成连结导体,该连结导体由与该公共电极相同的材料形成,并且通过接触孔与上述薄膜晶体管的上述电极和上述像素电极相连接。根据该方式,无需增加曝光工序的次数,就能够形成连结导体。在该方式中,也可以构成为上述薄膜晶体管的上述电极的一部分位于上述像素电极的

上方,上述电极的上述一部分和上述像素电极的一部分位于上述接触孔的内侧,上述连结导体在上述接触孔中与上述电极的上述一部分和上述像素电极的上述一部分相连接。通过这样能够使连结导体变小,因此能够提高像素的开口率。

[0010] 另外,在本发明的一个方式中,也可以在比上述公共电极低的层上形成通过接触孔与该公共电极相连接的辅助公共布线。并且,上述辅助公共布线也可以具有包含下辅助布线和上辅助布线的两层结构,该下辅助布线位于与上述像素电极和上述下布线相同的层,并且由与上述像素电极相同的材料形成,该上辅助布线由与上述上布线相同的材料形成,层叠在上述下辅助布线上。根据该方式,通过辅助公共布线能够降低公共电极的电阻。另外,无需增加曝光工序的次数,就能够形成辅助公共布线。

[0011] 另外,在本发明的一个方式中,也可以在上述公共电极上形成由具有高于该公共电极的材料的导电率的材料形成的辅助公共布线。根据该方式,通过辅助公共布线能够降低公共电极的电阻。另外,无需增加曝光工序的次数,就能够形成辅助公共布线。

[0012] 另外,在本发明的一个方式中,也可以在比上述公共电极低的层上形成与上述薄膜晶体管相连接且被施加影像信号的漏极布线。并且,也可以在上述漏极布线相同的层上形成由具有高于上述公共电极的导电率的材料形成且通过接触孔与上述公共电极相连接的辅助公共布线。根据该方式,能够降低公共电极的电阻。

[0013] 另外,在该方式中,也可以构成为上述薄膜晶体管包含由半导体层形成的沟道部,上述漏极布线和上述辅助公共布线具有包含上述半导体层和层叠在上述半导体层上的导体层的两层结构。通过这样,能够在形成沟道部、漏极布线以及辅助公共布线的工序中,利用多灰阶掩模对抗蚀膜进行曝光。其结果,能够通过一次曝光工序形成沟道部、漏极布线以及辅助公共布线,从而能够减少曝光工序的次数。

[0014] 另外,在本发明的一个方式中,上述公共电极也可以形成为其一部分位于与上述薄膜晶体管相连接、并且被施加影像信号的漏极布线的上方。根据该方式,能够通过公共电极屏蔽由漏极布线产生的电场。

[0015] 另外,在该方式中,也可以在上述公共电极的上述一部分与上述漏极布线之间形成第二绝缘膜和由介电常数低于上述第二绝缘膜的材料形成的附加绝缘部。这样能够降低漏极布线与公共电极之间的电容。

[0016] 在该方式中,上述附加绝缘部还可以由通过对上述第二绝缘膜的蚀刻处理而能够作为抗蚀膜发挥功能的材料形成。通过这样,无需曝光工序的次数,就能够形成附加绝缘部。

[0017] 为了解决上述问题,本发明所涉及的液晶面板的制造方法包括以下工序:在用于形成上述像素电极的透明导电膜上层叠导电率高于上述透明导电膜的导体膜的工序;在上述导体膜上形成抗蚀膜的工序;对上述抗蚀膜进行图案形成的工序,该工序通过利用多灰阶掩模的曝光来形成与上述像素电极相对应地形成图案的第一抗蚀膜、以及与上述薄膜晶体管所连接的栅极布线相对应地形成图案且比上述第一抗蚀膜厚的第二抗蚀膜;以及利用上述第一抗蚀膜和上述第二抗蚀膜,由上述透明导电膜形成上述像素电极,并且由上述透明导电膜和上述导体膜形成上述栅极布线的工序。

[0018] 根据本发明,通过一次曝光工序能够形成栅极布线和像素电极这双方,能够减少曝光工序的次数。

[0019] 另外,在本发明的一个方式中,还可以包括以下工序:形成覆盖上述像素电极和上述栅极布线的第二绝缘膜的工序;在上述第二绝缘膜的上侧形成构成上述薄膜晶体管的电极的工序;在上述第二绝缘膜的上侧层叠第三绝缘膜来覆盖上述薄膜晶体管的上述电极的工序;在上述第三绝缘膜上形成透明导电膜的工序;以及由上述透明导电膜形成通过接触孔与上述像素电极和上述薄膜晶体管的上述电极相连接的连结导体及上述公共电极的工序。根据该方式,无需增加曝光工序的次数,就能够形成连结导体。

[0020] 另外,在本发明的一个方式中,上述第二抗蚀膜除了与上述栅极布线相对应地被图案形成以外,还可以与用于和上述公共电极连接的辅助公共布线相对应地被图案形成。根据该方式,无需增加曝光工序的次数,就能够形成辅助公共布线。

[0021] 另外,在本发明的一个方式中,还可以包括以下工序:在用于形成上述公共电极的透明导电膜上层叠导电率高于该透明导电膜的导体膜的工序;在上述导体膜上形成抗蚀膜的工序;对上述抗蚀膜进行图案形成的工序,该工序通过利用多灰阶掩模的曝光形成与上述公共电极相对应地形成图案的第三抗蚀膜、以及与形成在上述公共电极上的辅助公共布线相对应地形成图案且比上述第三抗蚀膜厚的第四抗蚀膜;以及利用上述第三抗蚀膜和上述第四抗蚀膜,由上述透明导电膜形成上述公共电极,并且由上述导体膜形成上述辅助公共布线的工序。根据该方式,无需增加曝光工序的次数,就能够形成辅助公共布线。

[0022] 另外,在本发明的一个方式中,还可以包括以下工序:在用于形成上述薄膜晶体管的沟道部的半导体层上层叠导体膜的工序;在上述导体膜上形成抗蚀膜的工序;对上述抗蚀膜进行图案形成的工序,该工序通过利用多灰阶掩模的曝光来形成与上述沟道部相对应地形成图案的第五抗蚀膜、以及与连接在上述薄膜晶体管上的漏极布线和沿上述漏极布线形成的辅助公共布线相对应地形成图案且比上述第五抗蚀膜厚的第六抗蚀膜;以及利用上述第五抗蚀膜和上述第六抗蚀膜,由上述半导体层形成上述沟道部,并且由上述半导体层和上述导体膜形成上述漏极布线和上述辅助公共布线的工序。根据该方式,无需增加曝光工序的次数,就能够形成辅助公共布线。

[0023] 在本发明的一个方式中,还可以包含以下工序:形成覆盖与上述薄膜晶体管相连接的上述栅极布线和上述像素电极的第一绝缘膜的工序;在上述第一绝缘膜的上侧形成第二绝缘膜的工序;在上述第二绝缘膜上形成具有低于上述第二绝缘膜的介电常数的抗蚀膜的工序;对上述抗蚀膜进行图案形成的工序,该工序通过利用多灰阶掩模的曝光形成在上述漏极布线的上方具有比其它部分厚的部分的抗蚀膜;除了上述抗蚀膜的上述较厚的部分以外,去除该抗蚀膜的工序;以及在上述抗蚀膜的上述较厚的部分上和上述第二绝缘膜上形成上述公共电极的工序。根据该方式,无需增加曝光工序的次数,就能够在公共电极与漏极布线之间形成介电常数较低的绝缘部。

附图说明

[0024] 图 1 是本发明的一个实施方式所涉及的液晶面板的分解立体图。

[0025] 图 2 是形成在构成上述液晶面板的一方的透明基板上的像素的俯视图。

[0026] 图 3 是将图 2 所示的 III-III 线设为切割面的上述液晶面板的截面图。

[0027] 图 4 是将图 2 所示的 IV-IV 线设为切割面的上述液晶面板的截面图。

[0028] 图 5 是用于说明第一基板的制造工序中的第一曝光工序的图。

- [0029] 图 6 是用于说明上述第一基板的制造工序中的第二曝光工序的图。
- [0030] 图 7 是用于说明上述第一基板的制造工序中的第三曝光工序的图。
- [0031] 图 8 是用于说明上述第三曝光工序的图。
- [0032] 图 9 是用于说明上述第三曝光工序的图。
- [0033] 图 10 是用于说明上述第一基板的制造工序中的第四曝光工序的图。
- [0034] 图 11 是图 3 所示的源电极与像素电极的连接结构的另一例。
- [0035] 图 12 是本发明的第二实施方式所涉及的液晶面板所具备的第一基板的俯视图。
- [0036] 图 13 是图 12 所示的第一基板的截面图。该图将用图 12 的 XIII-XIII 线表示的面设为切割面。
- [0037] 图 14 是图 12 所示的第一基板的截面图。该图将用图 12 的 XIV-XIV 线表示的面设为切割面。
- [0038] 图 15 是本发明的第三实施方式所涉及的液晶面板所具备的第一基板的俯视图。
- [0039] 图 16 是图 15 所示的第一基板的截面图。该图将用图 15 的 XVI-XVI 线表示的面设为切割面。
- [0040] 图 17 是图 15 所示的第一基板的截面图。该图将用图 15 的 XVII-XVII 线表示的面设为切割面。
- [0041] 图 18A 是表示第三实施方式所涉及的第一基板的制造工序的图。
- [0042] 图 18B 是表示第三实施方式所涉及的第一基板的制造工序的图。
- [0043] 图 18C 是表示第三实施方式所涉及的第一基板的制造工序的图。
- [0044] 图 18D 是表示第三实施方式所涉及的第一基板的制造工序的图。
- [0045] 图 19 是本发明的第四实施方式所涉及的液晶面板所具备的第一基板的俯视图。
- [0046] 图 20 是图 19 所示的第一基板的截面图,该图将用图 19 的 XX-XX 线表示的面设为切割面。
- [0047] 图 21 是图 19 所示的第一基板的截面图,该图将用图 19 的 XXI-XXI 线表示的面设为切割面。
- [0048] 图 22 是本发明的第五实施方式所涉及的液晶面板的截面图。该图将与用图 2 的 III-III 线表示的切割面相同的面设为切割面。
- [0049] 图 23 是上述第五实施方式所涉及的液晶面板的截面图。该图将与用图 2 的 IV-IV 线表示的切割面相同的面设为切割面。
- [0050] 图 24 是表示在上述第五实施方式中形成附加绝缘部的工序的图。

具体实施方式

[0051] 以下、参照附图详细说明本发明的一个实施方式。图 1 是本发明的实施方式所涉及的液晶显示装置的分解立体图。

[0052] 如图 1 所示,液晶显示装置具有液晶面板 10。另外,液晶显示装置具有夹持液晶面板 10 的外周边的上框架 12 和下框架 14。液晶面板 10 被这些框架 12、14 支承。另外,液晶显示装置具备背光单元(未图示)。背光单元配置在液晶面板 10 的背面侧,向该液晶面板 10 的背面照射光。

[0053] 图 2 是形成在构成液晶面板 10 的一方的透明基板 16 上的像素的俯视图。图 3 和

图 4 是液晶面板 10 的截面图。图 3 是将图 2 所示的 III-III 线设为切割面的截面图，图 4 是将图 2 所示的 IV-IV 线设为切割面的截面图。

[0054] 如图 3 和图 4 所示，液晶面板 10 具有彼此相向的第一基板 16 和第二基板 18。这两个基板是透明基板（例如玻璃基板）。第一基板 16 和第二基板 18 被配置成夹持液晶 20。在第一基板 16 的与液晶 20 相反侧的面和第二基板 18 的与液晶 20 相反侧的面上以正交尼科尔偏光 (crossed nicol) 状态粘贴偏振板 22。

[0055] 在第二基板 18 的液晶 20 侧的面上形成了黑色矩阵 130。黑色矩阵 130 例如由黑颜料、含碳的树脂、金属铬、镍等遮光性高的材料形成。黑色矩阵 130 具有防止向形成在第一基板 16 上的后述的薄膜晶体管 50 的沟道部 53 照射光的功能。另外，在此说明的例子中，如图 4 所示，黑色矩阵 130 位于形成在第一基板 16 上的后述漏极布线 52 的上方，沿着该漏极布线 52 形成。

[0056] 在第二基板 18 的液晶 20 侧的面上还形成了滤色片 100。滤色片 100 由多个颜色（例如红、绿、蓝三种颜色）的着色膜形成。

[0057] 另外，在第二基板 18 的液晶 20 侧形成有覆盖滤色片 100 的保护膜 120。第二基板 18 的液晶 20 侧的表面被保护膜 120 保护。

[0058] 对第一基板 16 进行说明。此外，在下面的说明中，将朝向液晶 20 的方向设为上方向。

[0059] 在第一基板 16 的液晶 20 侧的面（上侧的面）上如图 2 和图 3 所示那样形成有作为控制液晶 20 的驱动的开关而发挥功能的多个薄膜晶体管（下面为 TFT）50。TFT 50 具有由非晶硅、微晶硅等半导体层形成的沟道部 53，以及夹持沟道部 53 彼此相对的漏电极 52 和源电极 54。此外，在本实施方式中，将中间配置有沟道部 53 的两个电极 52、54 中的与后述的像素电极 70 连接的电极设为源电极 54，将另一个电极 52 设为漏电极。

[0060] 如图 2 所示那样，在第一基板 16 上形成有与 TFT 50 相连接的多个栅极布线 40。在本例中，漏电极 52、源电极 54、沟道部 53 位于栅极布线 40 的上方。因此，栅极布线 40 的一部分作为 TFT 50 的栅电极而发挥功能。对栅极布线 40 施加用于将 TFT 50 导通 / 截止的扫描信号（栅极电压）。

[0061] 如图 4 所示，在第一基板 16 上形成有与漏电极 52 相连接的多个漏极布线 56。对漏极布线 56 施加影像信号（表示各像素的灰阶值的电压信号）。多个栅极布线 40 和多个漏极布线 56 形成为格栅状。即，多个栅极布线 40 形成为与各漏极布线 56 大致正交。由相邻的两个栅极布线 40 和相邻的两个漏极布线 56 包围的区域构成一个像素，在各像素上设置有 TFT 50。

[0062] 液晶面板 10 是以横向电场方式（更具体地说是 IPS(In Plane Switching: 平板开关) 方式) 驱动液晶 20 的面板，在第一基板 16 上形成有像素电极 70 和与像素电极 70 对置的公共电极 80 这双方。这些像素电极 70 和公共电极 80 都由透明导电材料（例如氧化铟锡 (ITO(indium tin oxide))、氧化铟锌）形成。

[0063] 通过漏极布线 56 和 TFT 50 对像素电极 70 施加影像信号。像素电极 70 在俯视观察时大致为矩形，其大小对应一个像素的大小。

[0064] 如图 2 所示，公共电极 80 包含公共布线 82。在此说明的例子中，如图 4 所示那样公共布线 82 位于漏极布线 56 的上方，并且沿着漏极布线 56 形成。公共布线 82 连接公共

电极 80 的与像素电极 70 对置的部分。由此,公共电极 80 整体形成大致相同的电位。

[0065] 在公共电极 80 的与像素电极 70 对置的部分上形成有多个狭缝。在图 2 所示的例子中,各狭缝在沿着漏极布线 56 的方向上是细长的。另外,各狭缝在其中间部弯曲,相对于中间部的一方侧(在图 2 中是上侧)的部分和另一方侧(在图 2 中是下侧)的部分相对于摩擦(rubbing)方向的角度不同。

[0066] 像素电极 70、TFT 50 以及与 TFT 50 相连接的布线(具体来说是栅极布线 40 和漏极布线 56)相比公共电极 80 位于靠下的层(接近第一基板 16 的层)。在此说明的例子中,如图 3 所示,公共电极 80 形成在除取向膜(未图示)以外的最上层(最接近液晶 20 的层)。

[0067] 如图 3 所示,栅极布线 40 具有两层结构。即,栅极布线 40 具有下栅极布线 40a 和上栅极布线 40b。下栅极布线 40a 由与像素电极 70 相同的透明导电材料形成,并且位于与像素电极 70 相同的层。即,像素电极 70 和下栅极布线 40a 都位于第一基板 16 上。上栅极布线 40b 层叠在下栅极布线 40a 上。下栅极布线 40a 图案形成成为与上栅极布线 40b 相应的形状。并且,上栅极布线 40b 整体位于下栅极布线 40a 上,与下栅极布线 40a 相接触。根据这种栅极布线 40 的两层结构,能够实现后述的制造方法。

[0068] 上栅极布线 40b 由与下栅极布线 40a、像素电极 70 的材料不同的材料形成。具体来说,上栅极布线 40b 由具有比形成像素电极 70 等的透明导电材料高的导电率的金属形成。例如上栅极布线 40b 由铜、钼、铝等形成。因此,能够减小栅极布线 40 整体的电阻。

[0069] 如图 3 所示,在栅极布线 40 和像素电极 70 的上侧形成有覆盖它们的栅极绝缘膜 42。栅极绝缘膜 42 由半导体氧化物(氧化硅(SiO₂))、半导体氮化物(氮化硅(SiN_x))等无机材料形成。

[0070] 如图 3 所示,TFT 50 的沟道部 53、源电极 54 以及漏电极 52 形成在栅极绝缘膜 42 的上侧。在本例中,这些沟道部 53 等形成在栅极绝缘膜 42 上。

[0071] 如图 4 所示,与漏电极 52 相连接的漏极布线 56 也形成在栅极绝缘膜 42 的上侧。在此,漏极布线 56 位于与电极 52、54 相同的层,形成在栅极绝缘膜 42 上。

[0072] 如图 3 和图 4 所示,源电极 54、漏电极 52 以及漏极布线 56 具有由用于形成沟道部 53 的半导体层 60 和层叠在半导体层 60 上的导体层(例如铜、钼、铝等金属层)构成的两层结构。即,半导体层 60 图案形成成为与源电极 54、漏电极 52 以及漏极布线 56 相对应的形状。并且,形成源电极 54、漏电极 52 以及漏极布线 56 的整个导体层位于半导体层 60 上,与半导体层 60 相接触。

[0073] 如图 3 和图 4 所示,在沟道部 53、源电极 54、漏电极 52 以及漏极布线 56 的上侧形成有覆盖它们的保护绝缘膜 44。保护绝缘膜 44 由半导体氧化物(氧化硅(SiO₂))、半导体氮化物(氮化硅(SiN_x))等无机材料形成。该保护绝缘膜 44 防止半导体层 60 的湿度污染。

[0074] 如图 4 所示,在保护绝缘膜 44 上形成有公共电极 80。公共电极 80 形成为其一部分位于漏极布线 56 的上方(即,覆盖漏极布线 56)。在本例中,公共电极 80 包含公共布线 82。公共布线 82 位于漏极布线 56 的上方,俯视观察时与漏极布线 56 相重叠。尤其是在本例中,公共布线 82 的宽度大于漏极布线 56 的宽度。如上所述,对漏极布线 56 施加与各像素的灰阶值相应的影像信号。公共布线 82 具有屏蔽由于该影像信号的变化所引起的噪声电场的功能。其结果,能够减小用于防止因噪声电场导致光透射的黑色矩阵的宽度。

[0075] 如图 3 所示,在与公共电极 80 相同的层上形成有用于将源电极 54 与像素电极 70 连接的连结导体(连结线)84。在本例中,连结导体 84 形成在保护绝缘膜 44 上,通过接触孔 92、94 与像素电极 70 和源电极 54 相连接。详细来说,在源电极 54 的上侧形成有贯通保护绝缘膜 44 的接触孔 92。另外,在像素电极 70 的上侧形成有贯通栅极绝缘膜 42 和保护绝缘膜 44 的接触孔 94。两个接触孔 92、94 分离配置。连结导体 84 架设在该接触孔 92、94 上,通过接触孔 92、94 与像素电极 70 和源电极 54 相行连接。其结果,像素电极 70 与源电极 54 电连接。连结导体 84 由与公共电极 80 相同的透明导电材料形成。

[0076] 如图 2 或图 3 所示,在像素电极 70 上形成有连接焊盘 32。连接焊盘 32 位于接触孔 94 的下端,并且接触像素电极 70。因此,连结导体 84 通过接触孔 94 和连接焊盘 32 与像素电极 70 相连接。连接焊盘 32 由具有比形成像素电极 70、下栅极布线 40a 的透明导电材料高的导电率的材料形成。在本例中,连接焊盘 32 由与上栅极布线 40b 相同的材料(即,铜、钼等金属)形成。由此,接触孔 94 的下端与像素电极 70 的电连接的稳定性提高。另外,连接焊盘 32 位于与上栅极布线 40b 相同的层。因此,连接焊盘 32 如后述那样能够在与上栅极布线 40b 相同的工序中形成。此外,连接焊盘 32 的大小仅稍大于接触孔 94 的大小。

[0077] 在此,对第一基板 16 的制造方法进行说明。图 5 至图 10 是表示第一基板 16 的制造工序的图。此外,在本实施方式中,第一基板 16 经过四次曝光工序进行制造。图 5 是用于说明第一曝光工序的图,图 6 是用于说明第二曝光工序的图,图 7 至图 9 是用于说明第三曝光工序的图,图 10 是用于说明第四曝光工序的图。

[0078] 如图 5 的 5A 所示,首先,将用于形成像素电极 70 的透明导电膜(例如氧化铟锡、氧化铟锌等的膜)79 和用于形成上述上栅极布线 40b、连接焊盘 32 的导体膜 49 层叠在第一基板 16 上。例如,在第一基板 16 上通过溅射法、真空蒸镀法形成透明导电膜 79,在透明导电膜 79 上形成具有比透明导电膜 79 高的导电率的导体膜 49(例如铜、钼、铝等金属膜)。之后,在导体膜 49 上形成抗蚀膜 99。

[0079] 接着,如图 5B 所示,经过利用了光掩模的曝光工序和显影工序来图案形成抗蚀膜 99,在导体膜 49 上形成抗蚀剂 99A、99B。在此,作为光掩模,利用半色调掩模(half-tone mask)、灰阶掩模等具有三个等级的透光率的多灰阶掩模。并且,形成厚度不同的两个抗蚀膜。具体来说,形成与像素电极 70 的形状相对应的图案的薄抗蚀膜 99A 以及与栅极布线 40 和连接焊盘 32 的形状相对应的比薄抗蚀膜 99A 厚的厚抗蚀膜 99B。

[0080] 之后,利用薄抗蚀膜 99A 形成像素电极 70,利用厚抗蚀膜 99B 形成栅极布线 40 和连接焊盘 32。具体来说,首先将薄抗蚀膜 99A 和厚抗蚀膜 99B 这双方作为掩模,来蚀刻导体膜 49 和透明导电膜 79。其结果,如图 5 的 5C 所示那样在薄抗蚀膜 99A 和厚抗蚀膜 99B 都未存在的区域去除导体膜 49 和透明导电膜 79。之后,如 5D 所示那样剥离掉薄抗蚀膜 99A。此时,由于厚抗蚀膜 99B 比薄抗蚀膜 99A 厚,因此以变薄的状态残留。接着,将残留的厚抗蚀膜 99B 作为掩模来蚀刻导体膜 49,之后,将厚抗蚀膜 99B 完全剥离。其结果,如图 5 的 5E 所示,能够得到上述栅极布线 40、连接焊盘 32、以及像素电极 70。即,像素电极 70 和下栅极布线 40a 由透明导电膜 79 形成,上栅极布线 40b 和连接焊盘 32 由导体膜 49 形成。

[0081] 接着,如图 6 所示,在栅极布线 40、像素电极 70 以及连接焊盘 32 上形成覆盖它们的栅极绝缘膜 42。栅极绝缘膜 42 例如能够通过等离子体化学气相沉积法形成。

[0082] 之后,在栅极绝缘膜 42 上形成 TFT 50 的沟道部 53、源电极 54、漏电极 52 以及漏

极布线 56。在本实施方式中,为了通过一次曝光工序形成这些部件,在形成这些部件时也利用多灰阶掩模。

[0083] 具体来说,在栅极绝缘膜 42 上通过等离子体化学气相沉积法或者溅射法使半导体层 60、欧姆层(未图示)以及用于形成源电极 54 等的导体膜层叠。接着,在导体膜上形成抗蚀膜。然后,与图 5 的 5C 所示的方法同样地利用多灰阶掩模,图案形成抗蚀膜。即,在导体膜上形成与沟道部对应的薄抗蚀膜、以及与源电极 54、漏电极 52 及漏极布线 56 对应的厚抗蚀膜。然后,利用这些厚度不同的两个抗蚀图案来形成沟道部 53、源电极 54、漏电极 52 以及漏极布线 56。

[0084] 接着,如图 7 的 7A 所示,通过覆盖 TFT 50 来在栅极绝缘膜 42 上形成保护绝缘膜 44。之后,在保护绝缘膜 44 上层叠抗蚀膜 98。与栅极绝缘膜 42 的形成同样地,保护绝缘膜 44 的形成能够利用例如等离子体化学气相沉积法。

[0085] 接着,如 7B 和 7C 所示那样形成贯通于保护绝缘膜 44 的接触孔 92 和贯通于栅极绝缘膜 42 和保护绝缘膜 44 的接触孔 94。具体来说,经过曝光工序和显影工序来图案形成抗蚀膜 98。即,在抗蚀膜 98 上形成与接触孔 92 和接触孔 94 相对应的图案(孔 98a、98b)(参照 7B)。接着,将该图案形成的抗蚀膜 98 作为掩模,来蚀刻保护绝缘膜 44 和栅极绝缘膜 42,之后将抗蚀膜 98 剥离。由此能够得到接触孔 92、94(参照 7C)。

[0086] 上述栅极布线 40 的端子部和漏极布线 56 的端子部设置在第一基板 16 的外周部。在第一基板 16 的外周部中,在栅极绝缘膜 42 和保护绝缘膜 44 上形成开口,栅极布线 40 的端子部通过该开口与对该栅极布线 40 施加扫描信号的驱动电路相连接。另外,漏极布线 56 的端子部通过该开口与对该漏极布线 56 施加影像信号的驱动电路相连接。用于栅极布线 40 的端子部与驱动电路的连接开口和用于漏极布线 56 的端子部与驱动电路的连接开口与图 7 的接触孔 92、94 的形成同时地形成。

[0087] 图 8 是栅极布线 40 的端子部处的截面图。图 8 的 8A、8B、8C 所示的截面分别对应图 7 的 7A、7B、7C 的阶段。另外,图 9 是漏极布线 56 的端子部处的截面图。图 9 的 9A、9B、9C 所示的截面分别对应图 7 的 7A、7B、7C 的阶段。

[0088] 如图 8 的 8A 所示,在栅极布线 40 的端子部上层叠有栅极绝缘膜 42、保护绝缘膜 44 以及抗蚀膜 98。另外,如图 9 的 9A 所示,漏极布线 56 形成在栅极绝缘膜 42 上,漏极布线 56 的端子部也被保护绝缘膜 44 和抗蚀膜 98 覆盖。

[0089] 接着,如图 8 的 8B 和图 9 的 9B 所示,经过曝光工序和显影工序,图案形成抗蚀膜 98。即,在栅极布线 40 的端子部和漏极布线 56 的端子部的上方形成抗蚀膜 98 的开口 98c、98d。然后,将该图案形成的抗蚀膜 98 作为掩模蚀刻保护绝缘膜 44 和栅极绝缘膜 42。其结果,如 8C 和 9C 所示那样在栅极布线 40 的端子部和漏极布线 56 的端子部上形成开口 43a、43b。这些端子部通过像这样形成的开口 43a、43b 来与驱动电路进行连接。具体来说,在后述的工序中,用于形成公共电极 80 的透明导电膜也被提供给这些开口 43a、43b。其结果,各布线 40、56 的端子部通过被提供给这些开口 43a、43b 的透明导电膜来与驱动电路相连接。

[0090] 在蚀刻保护绝缘膜 44 和栅极绝缘膜 42 之后,在保护绝缘膜 44 上形成公共电极 80 和连结导体 84。具体来说,如图 10 的 10A 所示那样在保护绝缘膜 44 上形成透明导电膜 89。透明导电膜 89 的形成例如通过溅射法进行。然后,在透明导电膜 89 上涂覆抗蚀膜 97,

经过曝光工序和显影工序,图案形成抗蚀膜 97。即,将抗蚀膜 97 形成为与公共电极 80 和连结导体 84 相对应的图案。然后,将图案形成的抗蚀膜 97 作为掩模,来蚀刻透明导电膜 89。其结果,如 10B 所示那样在保护绝缘膜 44 上形成公共电极 80 和连结导体 84。此外,在该过程中,对上述的开口 43a、43b 也提供了透明导电膜,经过蚀刻处理等,仅在开口 43a、43b 的部分残留透明导电膜。以上就是第一基板 16 的制造方法的例子。

[0091] 在以上说明的液晶面板 10 中,栅极布线 40 具有包含下栅极布线 40a 和上栅极布线 40b 的两层结构,该下栅极布线 40a 由与像素电极 70 相同的材料形成且位于与像素电极 70 相同的层,该上栅极布线 40b 层叠在下栅极布线 40a 上,由导电率高于像素电极 70 的透明导电材料的材料形成。因此,通过一次曝光工序能够形成栅极布线 40 和像素电极 70 这双方。

[0092] 特别地,在液晶面板 10 中,在与公共电极 80 相同的层上形成连结导体 84,该连结导体 84 由与该公共电极 80 相同的材料形成且通过接触孔 92、94 与 TFT 50 的源电极 54 和像素电极 70 进行连接。由此,能够通过形成公共电极 80 相同的工序形成连结导体 84。其结果,能够抑制为了连结导体 84 而增加制造工序。

[0093] 此外,在以上的例子中,连结导体 84 形成在保护绝缘膜 44 上,通过分开设置的接触孔 92、94 将源电极 54 和像素电极 70 进行了连接。然而,连结导体 84 也可以在一个接触孔中将源电极 54 和像素电极 70 进行连接。图 11 是表示源电极 54 与像素电极 70 的连接结构的另一例的截面图,其切割面与图 3 相同。此外,在图 11 中,对与此前所说明的位置相同的部分附加相同的附图标记。

[0094] 在本例中,源电极 54 超过栅极布线 40 上的区域而朝向像素电极 70 延伸。源电极 54 的端部 54' 位于像素电极 70 的上方(在本例中,是连接焊盘 32 的上方),从俯视来看与连接焊盘 32 的一部分相重叠。在保护绝缘膜 44 和栅极绝缘膜 42 上形成有贯通于这些膜的接触孔 94'。一个接触孔 94' 形成为使源电极 54 的端部 54' 和连接焊盘 32 的一部分露出。即,源电极 54 的端部 54' 和连接焊盘 32 的一部分位于接触孔 94' 的内侧。连结导体(连结电极)84' 在接触孔 94' 中被连接在源电极 54 的端部 54' 和像素电极 70(在本例中,是连接焊盘 32)上。这样的连结导体 84' 与上述连结导体 84 相比长度较短,因此能够提高各像素的开口率。此外,连结导体 84' 也与连结导体 84 同样地由与公共电极 80 相同的材料形成。连结导体 84' 能够通过图 10 所示的工序与公共电极 80 同时形成。另外,源电极 54' 能够通过参照图 6 说明的工序与源电极 54 同样地形成。

[0095] [第二实施方式]

[0096] 图 12 是本发明的第二实施方式所涉及的液晶面板 110 所具备的第一基板的俯视图。图 13 和图 14 是本实施方式的液晶面板 110 的截面图,分别将用图 12 的 XIII-XIII 线和 XIV-XIV 线表示的面作为切割面。此外,在这些图中,对与以上说明的部分相同的部分附加相同的附图标记。

[0097] 在该方式中,由透明导电材料形成的公共电极 180 被形成在保护绝缘膜 44 上。在本例中,虽然也在公共电极 180 上形成了狭缝,但是其形状与上述的公共电极 80 不同。即,形成在公共电极 180 上的狭缝形成为从一方的公共布线 182 朝向另一方的公共布线 182 斜向延伸。多个狭缝被形成为夹持各像素的中心线 C 相对称。

[0098] 另外,本例的公共布线 182 如图 13 所示那样虽然沿着漏极布线 56 形成,但是没有

被形成覆盖漏极布线 56。通过这样能够降低由漏极布线 56 和公共电极 80 形成的电容。其结果,能够抑制由漏极布线 56 进行的影像信号的传送延迟。

[0099] 如图 14 所示,在比公共电极 180 低的层上形成有辅助公共布线 183。辅助公共布线 183 形成在与上述的栅极布线 40 和像素电极 70 相同的层上。即,辅助公共布线 183 形成在第一基板 16 上。另外,辅助公共布线 183 沿着栅极布线 40 形成。换言之,辅助公共布线 183 与栅极布线 40 平行地形成。另外,辅助公共布线 183 靠近相邻的两个栅极布线 40 中的一方的栅极布线 40。

[0100] 辅助公共布线 183 与上述的栅极布线 40 同样地具有两层结构。具体来说,辅助公共布线 183 包含下辅助布线 183a 和上辅助布线 183b,该下辅助布线 183a 由与像素电极 70、下栅极布线 40a 相同的透明导电材料形成,该上辅助布线 183b 层叠在下辅助布线 183a 上,由与上栅极布线 40b 相同的材料形成。即,上辅助布线 183b 由导电率高于透明导电材料的材料形成。

[0101] 辅助公共布线 183 与公共电极 180 电连接。由此,能够降低公共电极 180 的电阻。在本例中,如图 14 所示那样在栅极绝缘膜 42 和保护绝缘膜 44 上形成有接触孔 195。辅助公共布线 183 通过该接触孔 195 与公共电极 180 电连接。

[0102] 这样的辅助公共布线 183 能够在图 5 所示的与像素电极 70 和栅极布线 40 相同的工序中形成。即,在使透明导电膜 79、导体膜 49 以及抗蚀膜 99 层叠在第一基板 16 上之后(图 5 中的 5A),利用多灰阶掩模来形成薄抗蚀膜 99A 和厚抗蚀膜 99B,该薄抗蚀膜 99A 具有与栅极布线 40 和辅助公共布线 183 的形状相对应的图案,该厚抗蚀膜 99B 具有与像素电极 70 的形状相对应的图案。通过这样,无需增加曝光工序的次数,就能够形成辅助公共布线 183。

[0103] 另外,接触孔 195 在图 7 所示的形成接触孔 92、94 的工序中形成。即,在保护绝缘膜 44 上形成具有与接触孔 92、94、195 相对应的图案的抗蚀膜(参照图 7 中的 7B)。然后,在蚀刻保护绝缘膜 44 和栅极绝缘膜 42 之后,将该抗蚀膜剥离。由此,能够得到接触孔 92、94、195。其它的工序与第一实施方式相同。

[0104] [第三实施方式]

[0105] 图 15 是本发明的第三实施方式所涉及的液晶面板 210 所具备的第一基板的俯视图。图 16 和图 17 是本实施方式的液晶面板 210 的截面图,分别将用图 15 的 XVI-XVI 线和 XVII-XVII 线表示的面作为切割面。此外,在这些图中对与以上说明的部分相同的部分附加相同的附图标记。

[0106] 如图 15 和图 16 所示,在公共电极 180 上形成有辅助公共布线 283。辅助公共布线 283 由具有比形成公共电极 80 的透明导电材料高的导电率的材料形成。具体来说,辅助公共布线 283 由铜、钼、铝等金属形成。由此,能够降低公共电极 80 的电阻。

[0107] 另外,在本例中,辅助公共布线 283 沿着公共布线 82 形成,层叠在该公共布线 82 上。公共布线 82 如上所述那样被形成在由铜等金属形成的漏极布线 56 的上方。因此,通过形成辅助公共布线 283 能够抑制像素的开口率下降。

[0108] 如图 17 所示,在连结导体 84 上层叠有辅助连结导体 284。辅助连结导体 284 由具有比形成公共电极 80、连结导体 84 的透明导电材料高的导电率的材料形成。具体来说,辅助连结导体 284 与辅助公共布线 283 同样地由铜、钼、铝等金属形成。由此,能够降低连结

导体 84 的电阻。

[0109] 说明第三实施方式所涉及的第一基板的制造方法。本方式的第一基板 16 的制造方法与形成第一实施方式所涉及的液晶面板 10 的第一基板 16 的工序大致相同,不同点在于图 10 所示的第四曝光工序。图 18A 至图 18D 是表示第三实施方式所涉及的第一基板的制造中的第四曝光工序的图。在图 18A 至图 18D 中,(a) 是将用图 15 的 XVI-XVI 线表示的面作为切割面的截面图,(b) 是将用图 15 所示的 XVII-XVII 线表示的面作为切割面的截面图。

[0110] 在本方式中,在形成公共电极 80、连结导体 84 时,也利用多灰阶掩模。由此,无需增加曝光工序的次数,就能够形成辅助连结导体 284 和辅助公共布线 283。具体来说,如图 18A 所示,使透明导电膜 89 以及用于形成辅助公共布线 283 和辅助连结导体 284 的导体膜 289 层叠在保护绝缘膜 44 上,并且在导体膜 289 上形成抗蚀膜 97。

[0111] 接着,如图 18B 所示,经过利用多灰阶掩模的曝光工序和显影工序来图案形成抗蚀膜 97,在导体膜 289 上形成厚度不同的抗蚀膜 97A、97B。即,形成具有与公共电极 80 的形状相对应的图案的薄抗蚀膜 97A 以及具有与辅助公共布线 283 和辅助连结导体 284 的形状相对应的图案的厚抗蚀膜 97B。在此,厚抗蚀膜 97B 比薄抗蚀膜 97A 厚。

[0112] 接着,如图 18C 所示那样将薄抗蚀膜 97A 和厚抗蚀膜 97B 这双方作为掩模,来蚀刻导体膜 289 和透明导电膜 89。之后,如图 18D 所示那样将薄抗蚀膜 97A 剥离。此时,厚抗蚀膜 97B 以变薄的状态残留。接着,将残留的厚抗蚀膜 97B 作为掩模来蚀刻导体膜 289,之后将厚抗蚀膜 97B 完全剥离。由此,能够得到图 15 和图 16 所示的辅助公共布线 283 和辅助连结导体 284。其它的工序与第一实施方式相同。

[0113] [第四实施方式]

[0114] 图 19 是本发明的第四实施方式所涉及的液晶面板 310 所具备的第一基板的俯视图。图 20 和图 21 是本实施方式的液晶面板 310 的截面图,分别将用图 19 的 XX-XX 线盒 XXI-XXI 线表示的面作为切割面。

[0115] 如图 19 和图 20 所示,在本方式中,在与漏极布线 56 相同的层上形成有辅助公共布线 383。辅助公共布线 383 沿着漏极布线 56 形成。具体来说,辅助公共布线 383 与漏极布线 56 平行地形成,并且靠近相邻的两个漏极布线 56 中的一方的漏极布线 56。

[0116] 如图 20 所示,公共布线 382 位于辅助公共布线 383 和漏极布线 56 的上方,并覆盖辅助公共布线 383 和漏极布线 56。即,公共布线 382 沿着辅助公共布线 383 和漏极布线 56 形成,从俯视来看形成为与这些布线相重叠。

[0117] 如图 21 所示,辅助公共布线 383 通过形成于保护绝缘膜 44 的接触孔 395 与公共电极 380 相连接。在辅助公共布线 383 上设置有连接部 383a,接触孔 395 形成在连接部 383a 上。在本例中,连接部 383a 从辅助公共布线 383 向沿着栅极布线 40 的方向突出,位于栅极布线 40 的上方。由此,能够抑制由于连接部 383a 而像素的开口率下降。此外,也可以不设置从辅助公共布线 383 突出的这种连接部 383a。即,接触孔 395 也可以形成在辅助公共布线 383 上。

[0118] 辅助公共布线 383 与漏极布线 56 同样地也具有由半导体层 60 和层叠在半导体层 60 上的导体层构成的两层结构。即,在本方式中,半导体层 60 被图案形成为与源电极 54、漏电极 52、漏极布线 56 以及辅助公共布线 383 相对应的形状。

[0119] 这样的辅助公共布线 383 无需增加曝光工序的次数,就能够在形成漏极布线 56 的工序中形成。具体来说,首先,在参照图 6 说明的工序中,使半导体层 60 以及用于形成漏极布线 56、辅助公共布线 383 等的导体膜层叠在栅极绝缘膜 42 上。接着,在该导体膜上形成抗蚀膜。然后,经过利用多灰阶掩模的曝光工序和显影工序来图案形成抗蚀膜。即,在导体膜上形成与沟道部 53 对应的图案的薄抗蚀膜和厚抗蚀膜,该厚抗蚀膜具有与具有漏极布线 56、辅助公共布线 383 等两层结构的部分对应的图案。然后,利用这些薄抗蚀膜和厚抗蚀膜,形成沟道部 53、源电极 54、漏电极 52、漏极布线 56 以及辅助公共布线 383。

[0120] 另外,接触孔 395 在图 7 所示的形成接触孔 92、94 的工序中形成。即,在保护绝缘膜 44 上形成具有与接触孔 92、94、395 相对应的图案的抗蚀膜(参照图 7 的 7B)。然后,在蚀刻保护绝缘膜 44 和栅极绝缘膜 42 之后,将该图案形成的抗蚀膜剥离。由此,得到接触孔 92、94、395。其它的工序与第一实施方式相同。

[0121] [第五实施方式]

[0122] 图 22 和图 23 是本发明的第五实施方式所涉及的液晶面板 410 的截面图。图 22 将与用图 2 的 III-III 线表示的切割面相同的面作为切割面。图 23 将与用图 2 的 IV-IV 线表示的切割面相同的面作为切割面。

[0123] 在该方式中,也与第一实施方式同样地,公共电极 80 被形成为其一部分位于漏极布线 56 的上方。具体来说,与公共电极 80 一体形成的公共布线 82 位于漏极布线 56 的上方。在该方式中,在公共布线 82 与漏极布线 56 之间形成有附加绝缘部 445。附加绝缘部 445 沿着公共布线 82、漏极布线 56 形成在保护绝缘膜 44 上。即,附加绝缘部 445 仅形成在公共布线 82 与漏极布线 56 之间,不形成在除此以外的区域上。由此,能够抑制由于附加绝缘部 445 而透光率下降。

[0124] 附加绝缘部 445 由介电常数比保护绝缘膜 44 低的材料形成。例如,在作为保护绝缘膜 44 使用 SiO₂、SiN_x 的情况下,对附加绝缘部 445 使用相对介电常数为 4 以下的有机材料。

[0125] 尤其是在本实施方式中,附加绝缘部 445 由通过对保护绝缘膜 44 的蚀刻处理而能够作为抗蚀膜发挥功能的材料(感光性丙烯酸树脂)形成。由此,无需增加曝光工序的次数,就能够在保护绝缘膜 44 上形成附加绝缘部 445。

[0126] 图 24 是表示形成附加绝缘部 445 的工序的图。此外,该图中的用 24A、24B、24C 表示的工序分别对应图 7 的用 7A、7B、7C 表示的工序。在此,以与第一实施方式所涉及的制造工序不同的工序为中心进行说明。

[0127] 首先,在栅极绝缘膜 42 上层叠保护绝缘膜 44 和用于形成附加绝缘部 445 的抗蚀膜 449 来覆盖 TFT 50。接着,如图 24 的 24A 所示那经过曝光工序和显影工序来图案形成抗蚀膜 449。在该曝光工序中,将利用多灰阶掩模图案形成的厚度不同的两个抗蚀膜形成在保护绝缘膜 44 上。即,形成薄抗蚀膜 449A 和与附加绝缘部 445 对应的形状的厚抗蚀膜 449B,该薄抗蚀膜 449A 具有接触孔 92、94 以及形成在栅极布线 40、56 的端子部上的开口 43a、43b(参照图 8 至图 9)。该厚抗蚀膜 449B 位于已经形成的漏极布线 56 的上方,并且沿着漏极布线 56 形成。

[0128] 接着,如 24B 所示那样蚀刻保护绝缘膜 44 和栅极绝缘膜 42,来形成接触孔 92、94 以及端子部的开口 43a、43b。接着,如 24C 所示那样将薄抗蚀膜 449A 剥离。此时,厚抗蚀膜

449B 由于接触到剥离液等而变薄。然后,残留的厚抗蚀膜 449B 形成为附加绝缘部 445。之后,经过图 10 所示的工序,在附加绝缘部 445 上形成公共布线 82。

[0129] 尽管已说明了目前被看作为本发明的特定实施例的这些实施例,但应当理解可以对这些实施例进行各种修改,并且意图是所附权利要求书涵盖所有这些修改而落入本发明的真实构思和范围内。

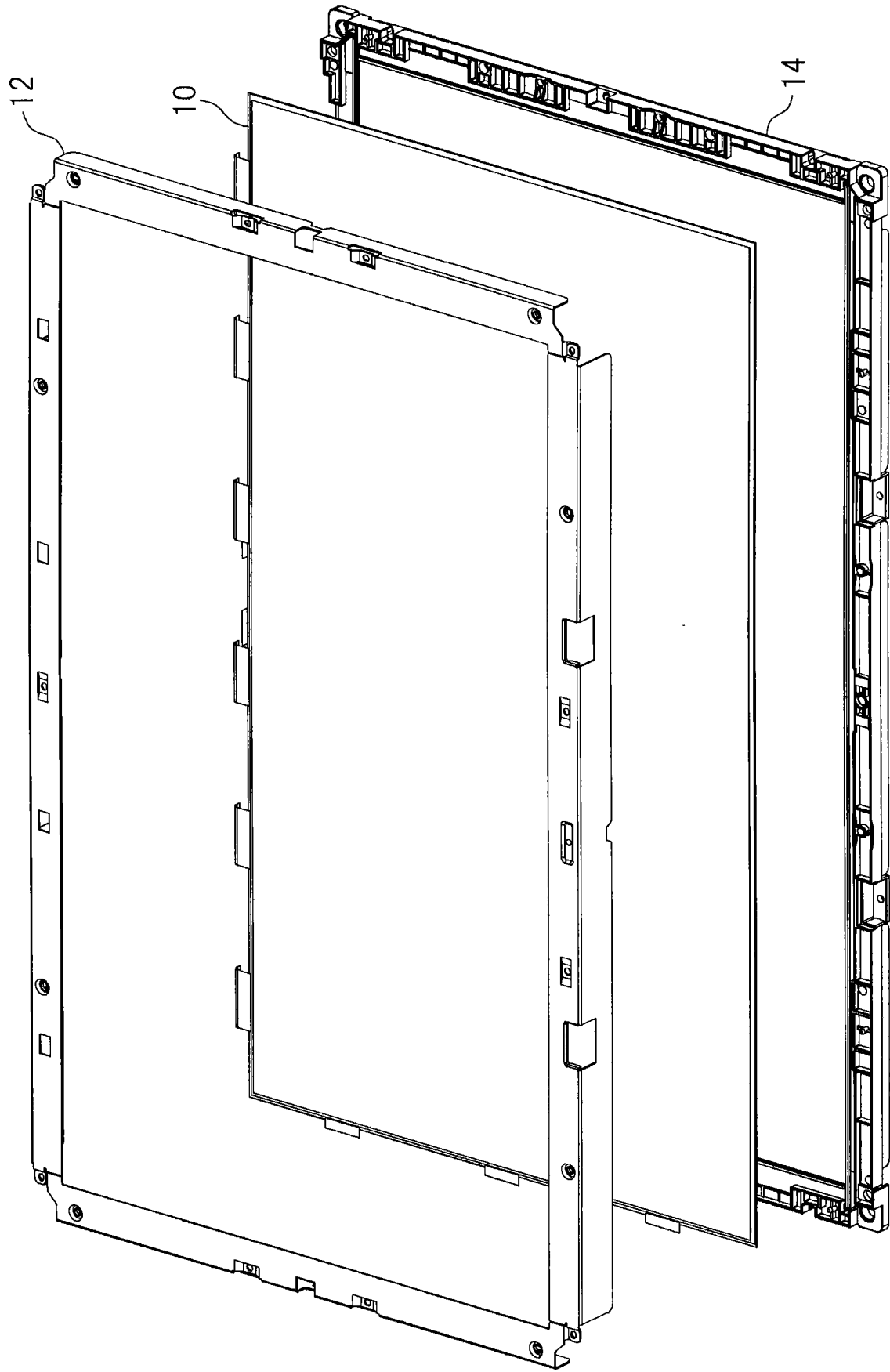


图 1

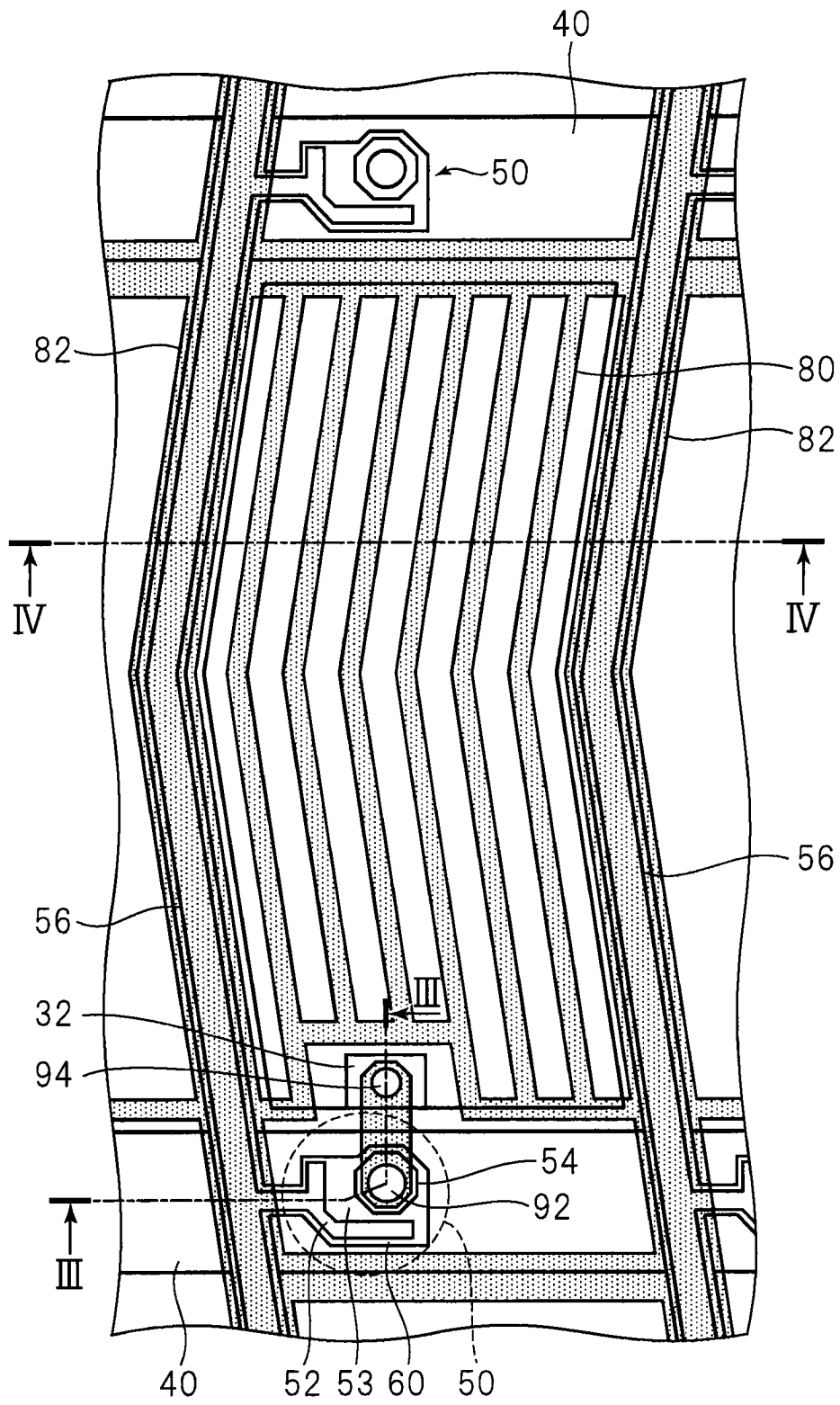


图 2

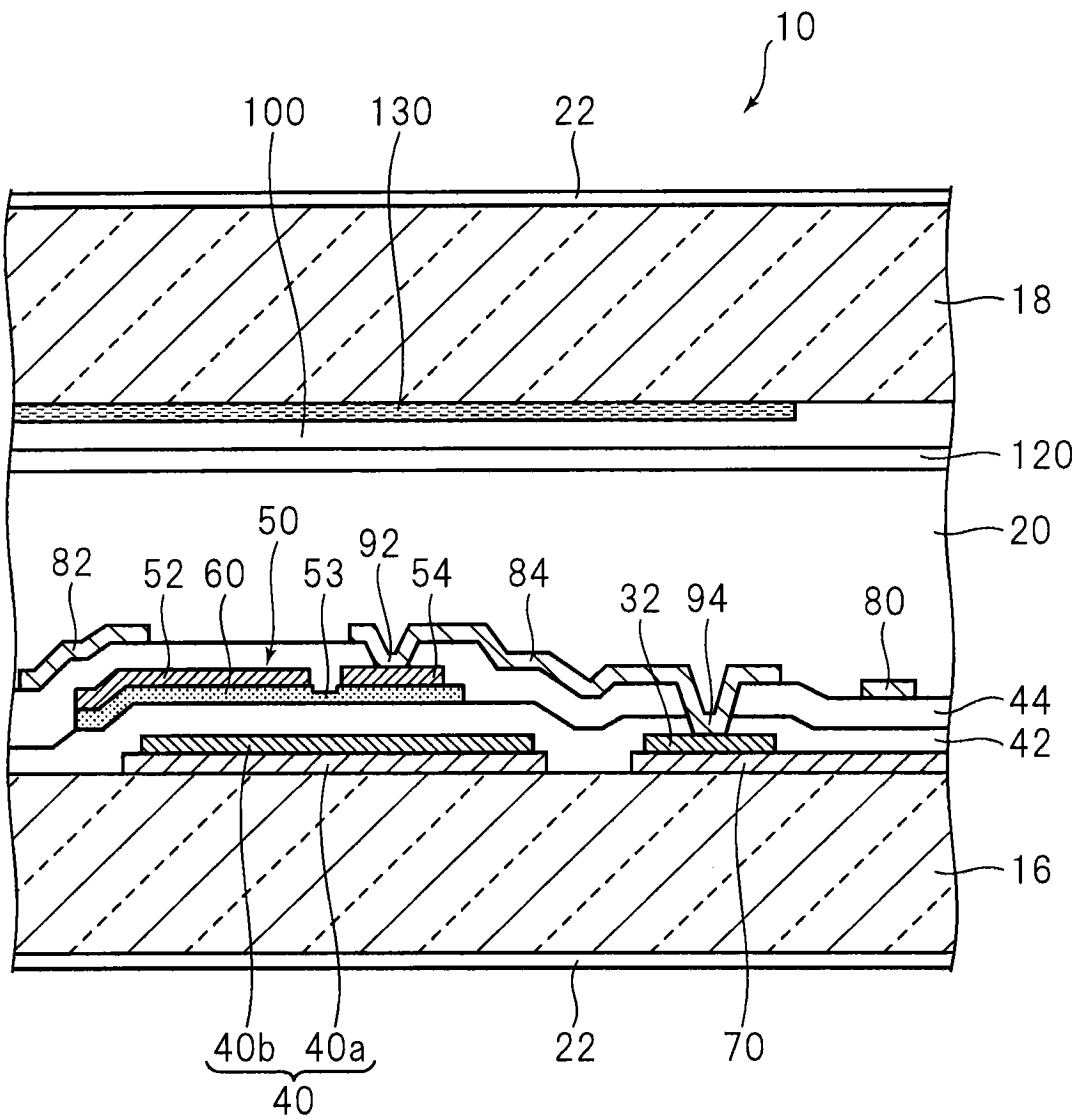


图 3

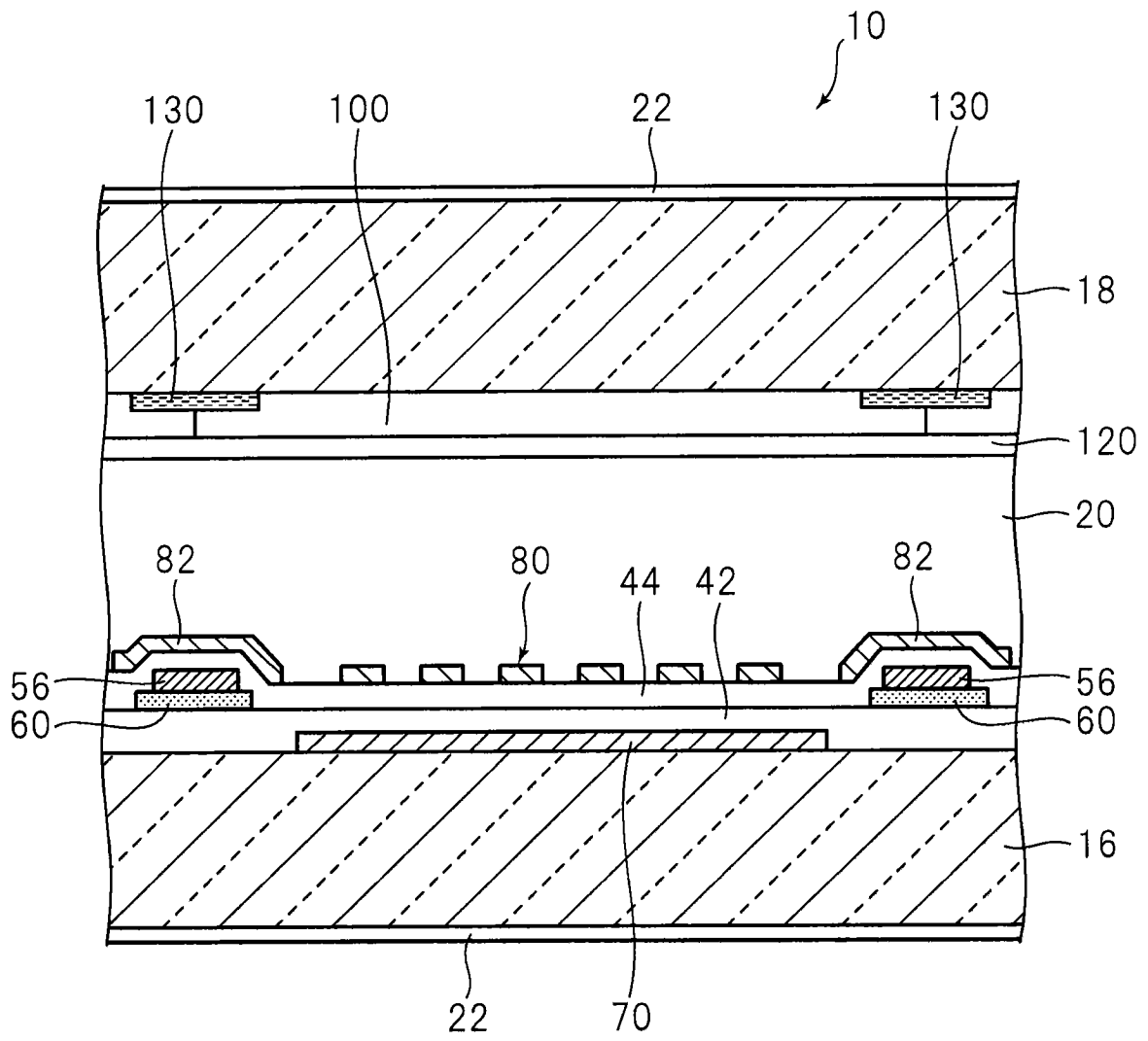


图 4

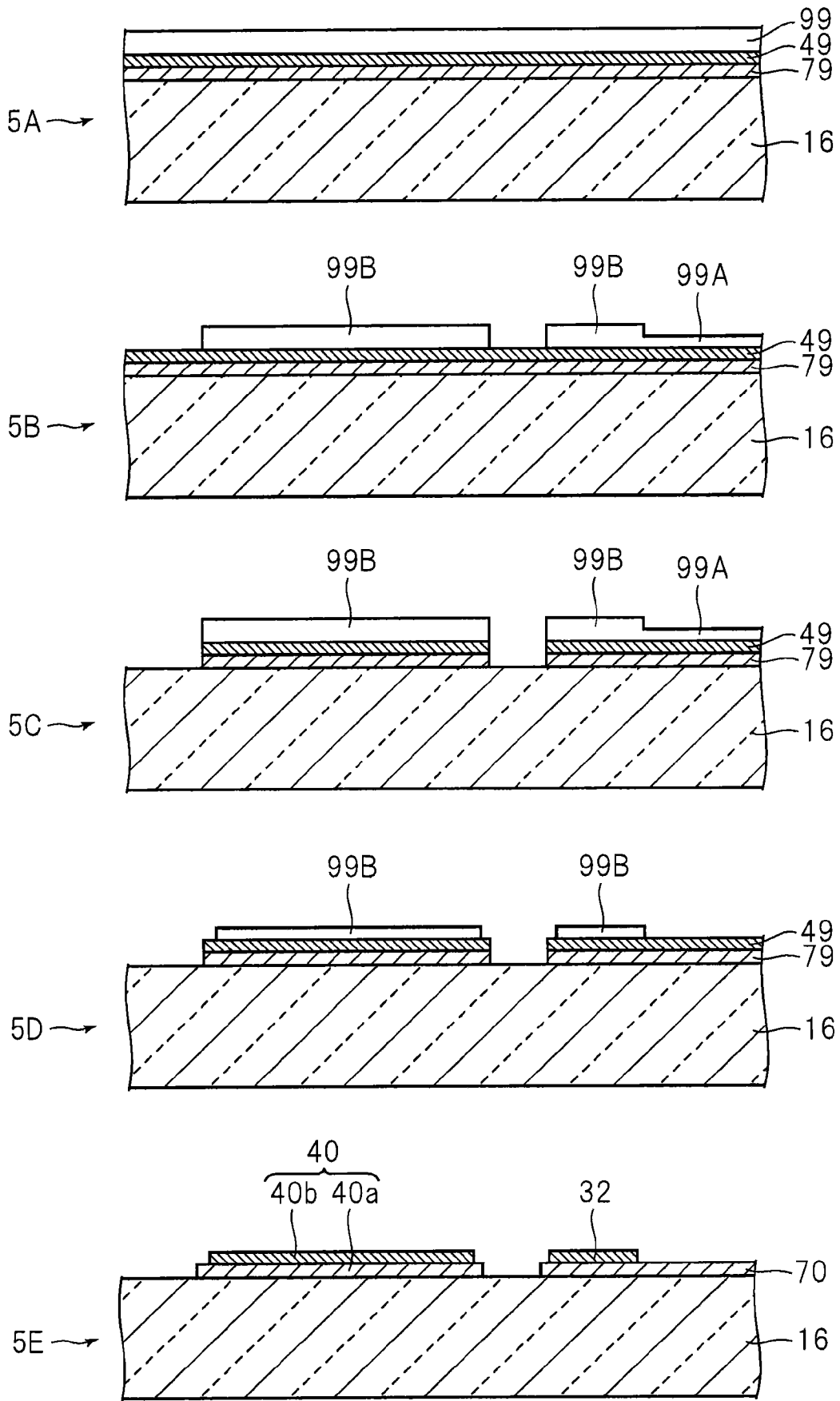


图 5

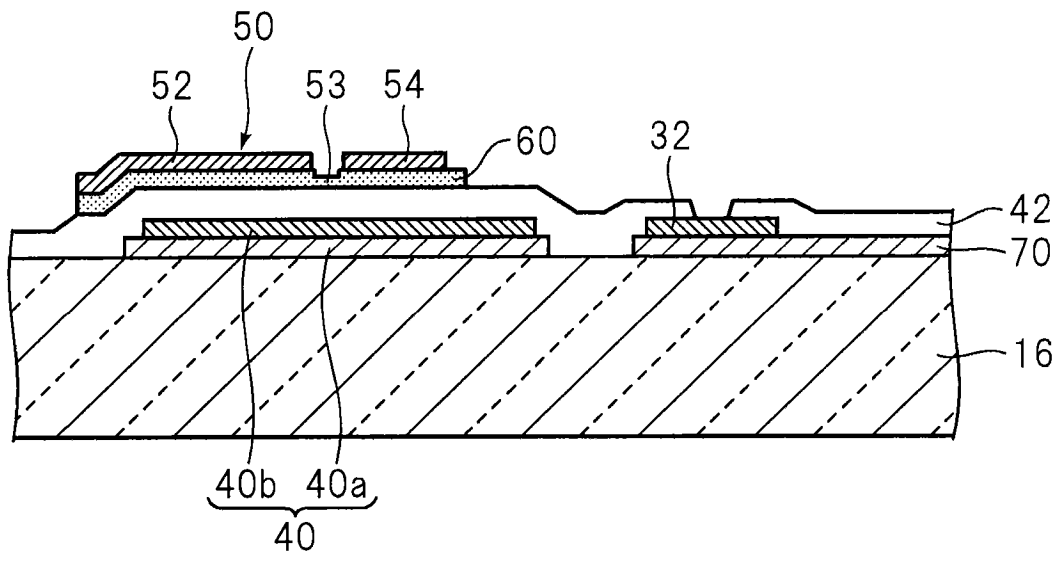


图 6

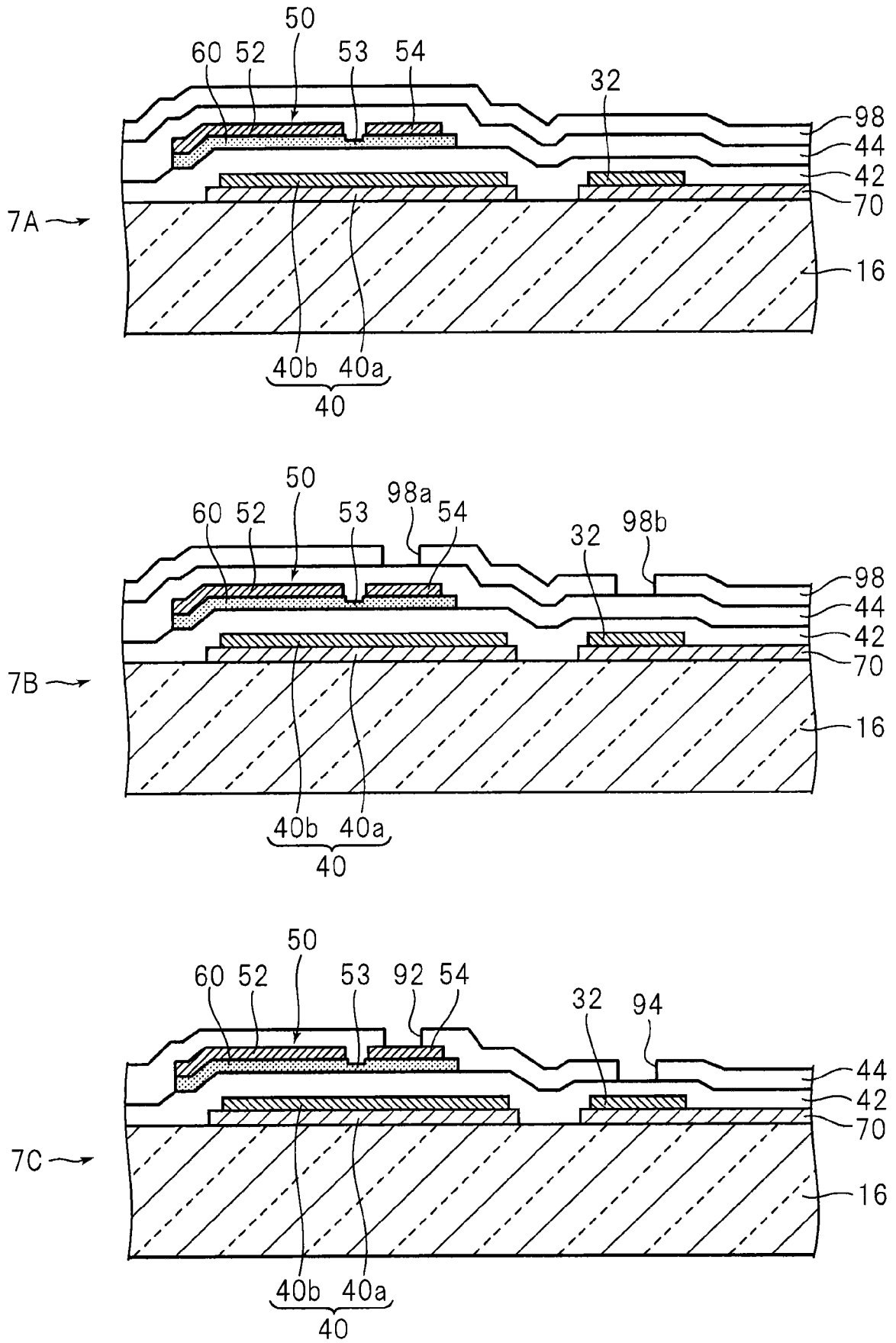


图 7

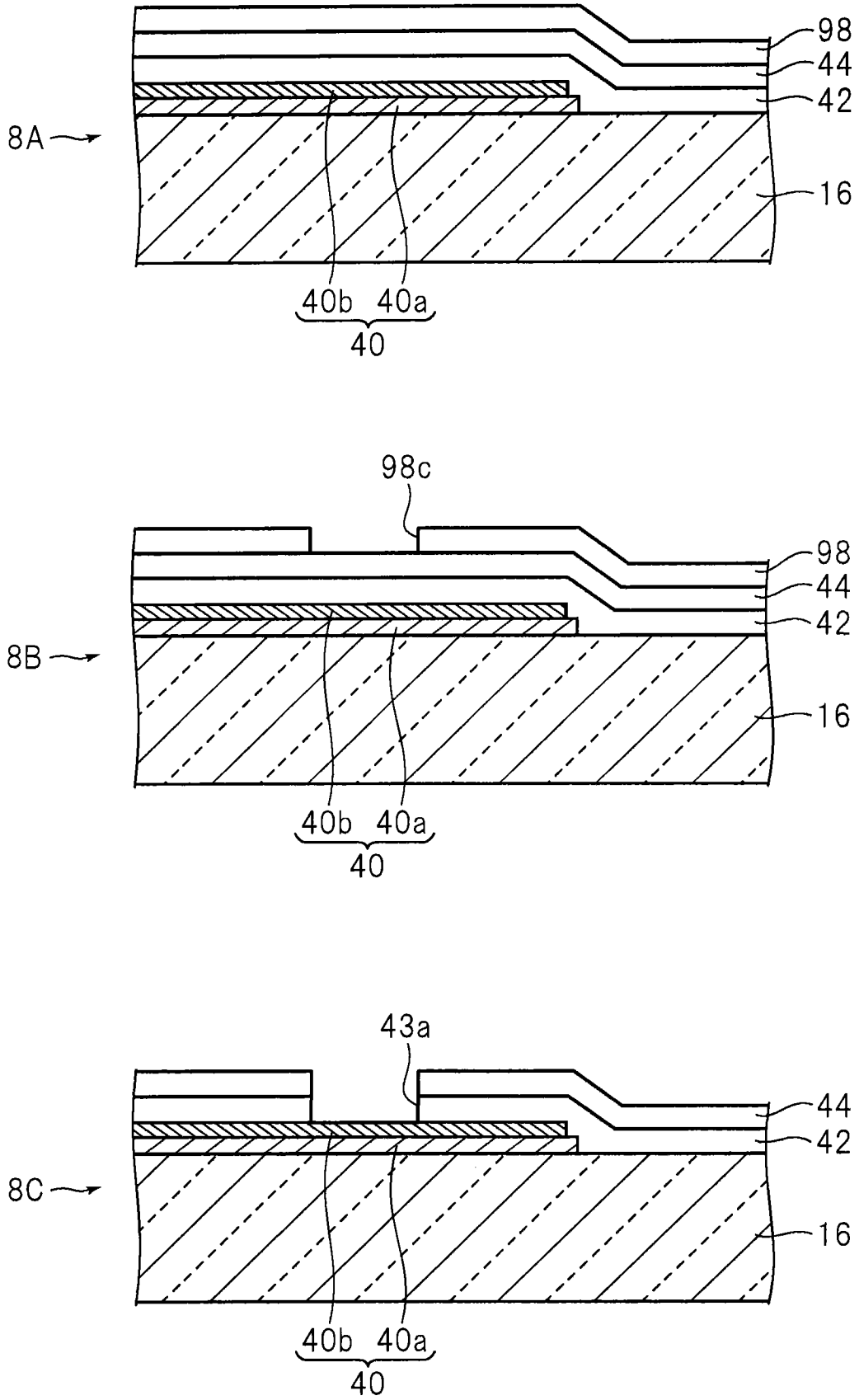


图 8

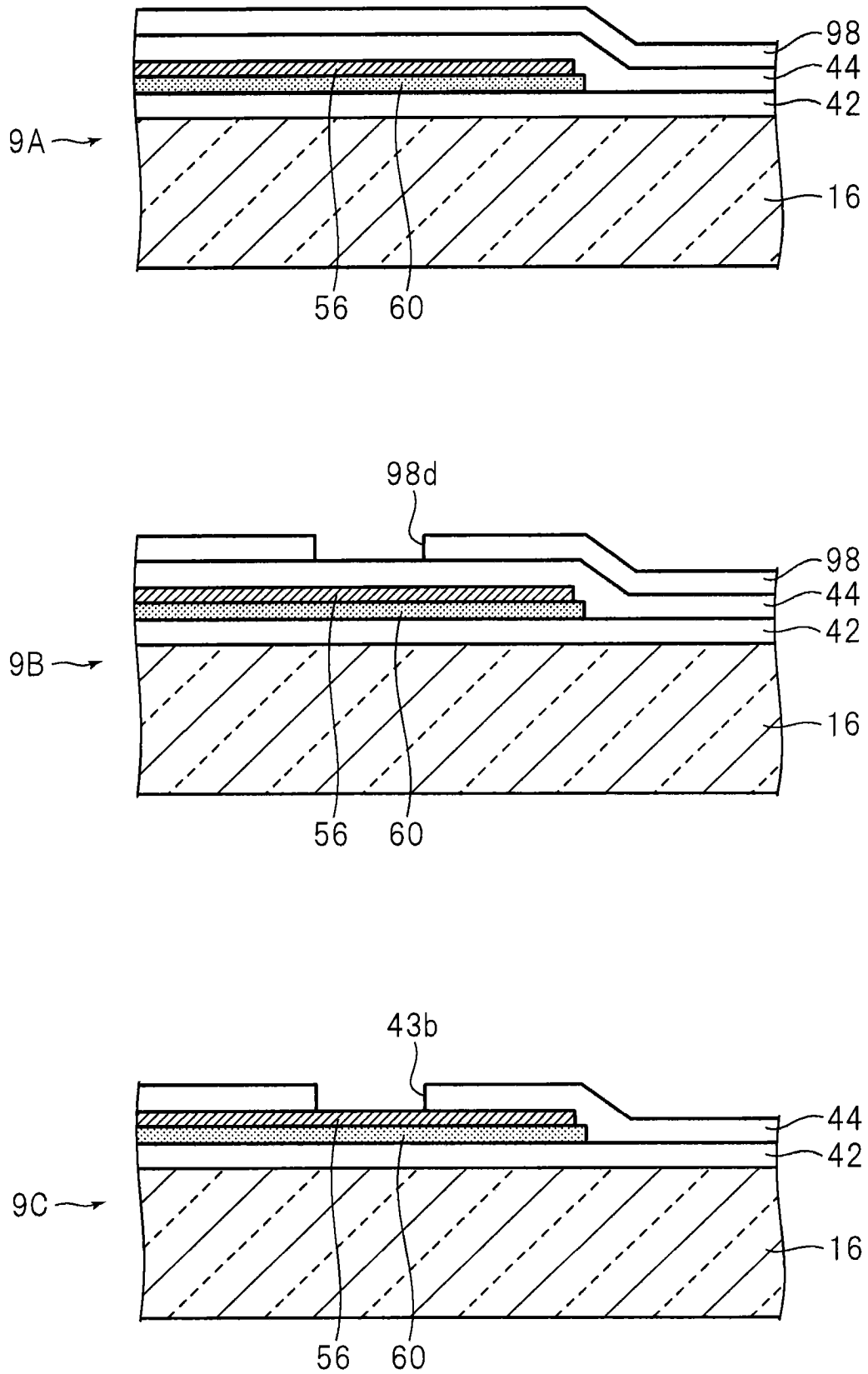


图 9

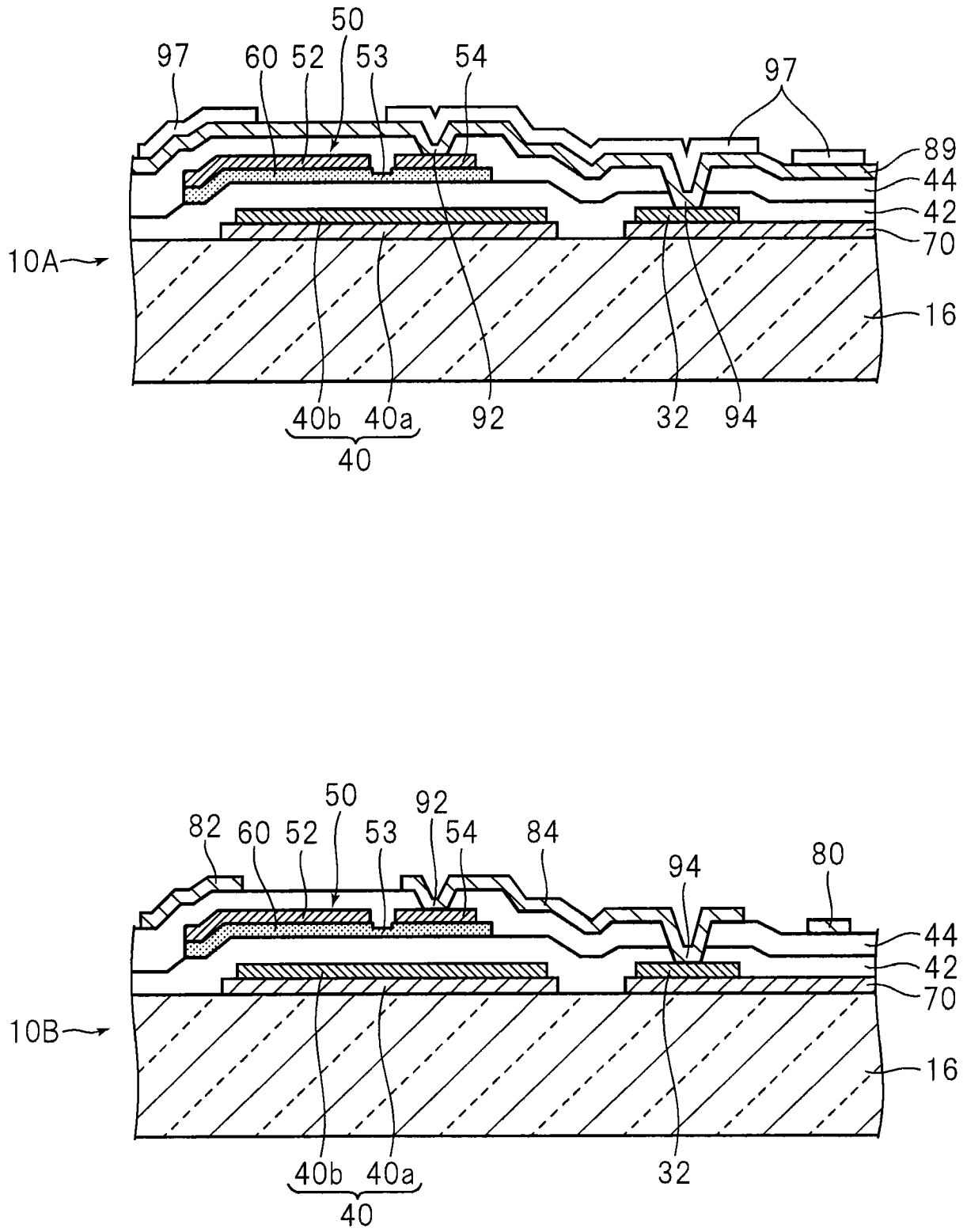


图 10

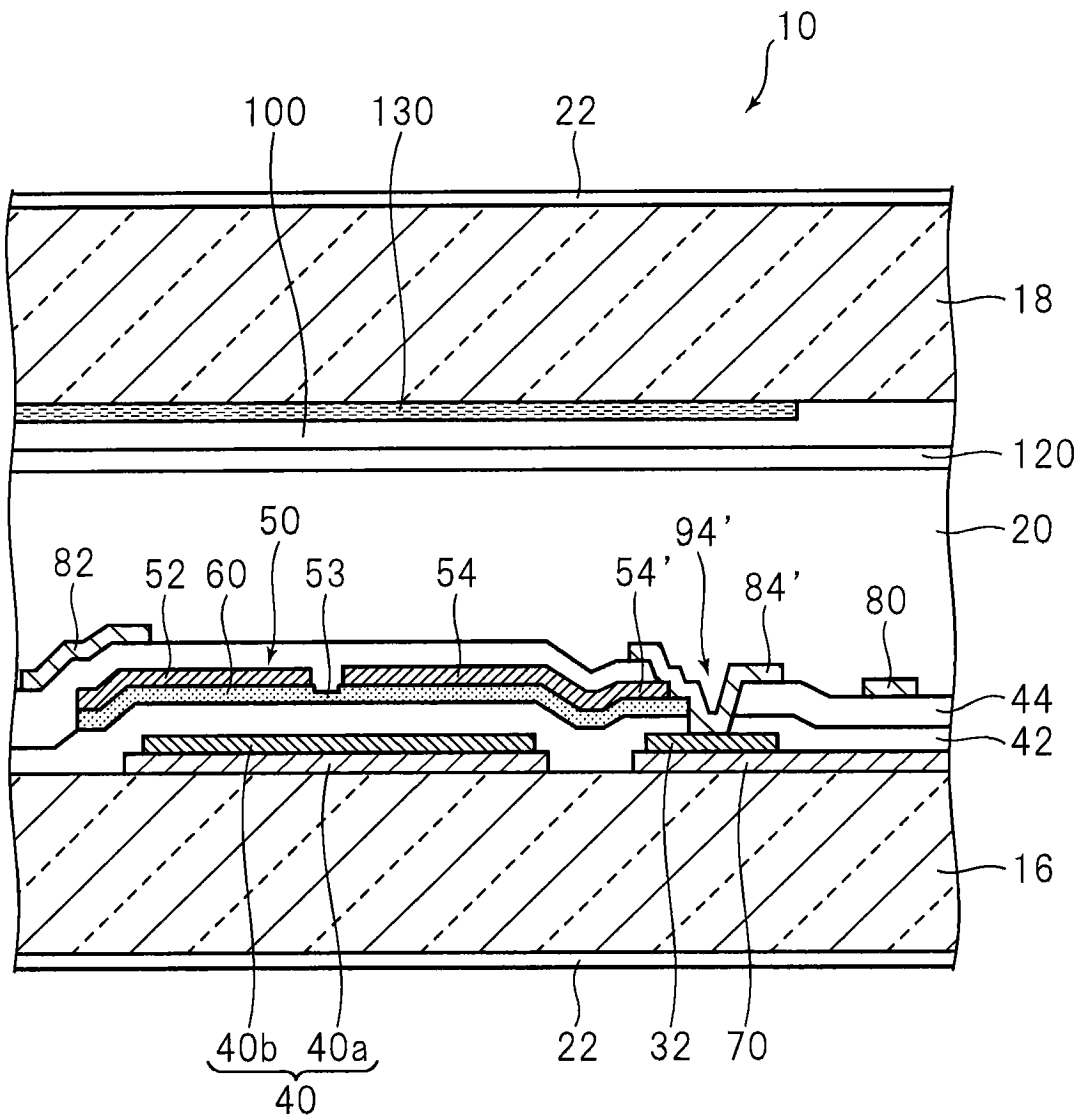


图 11

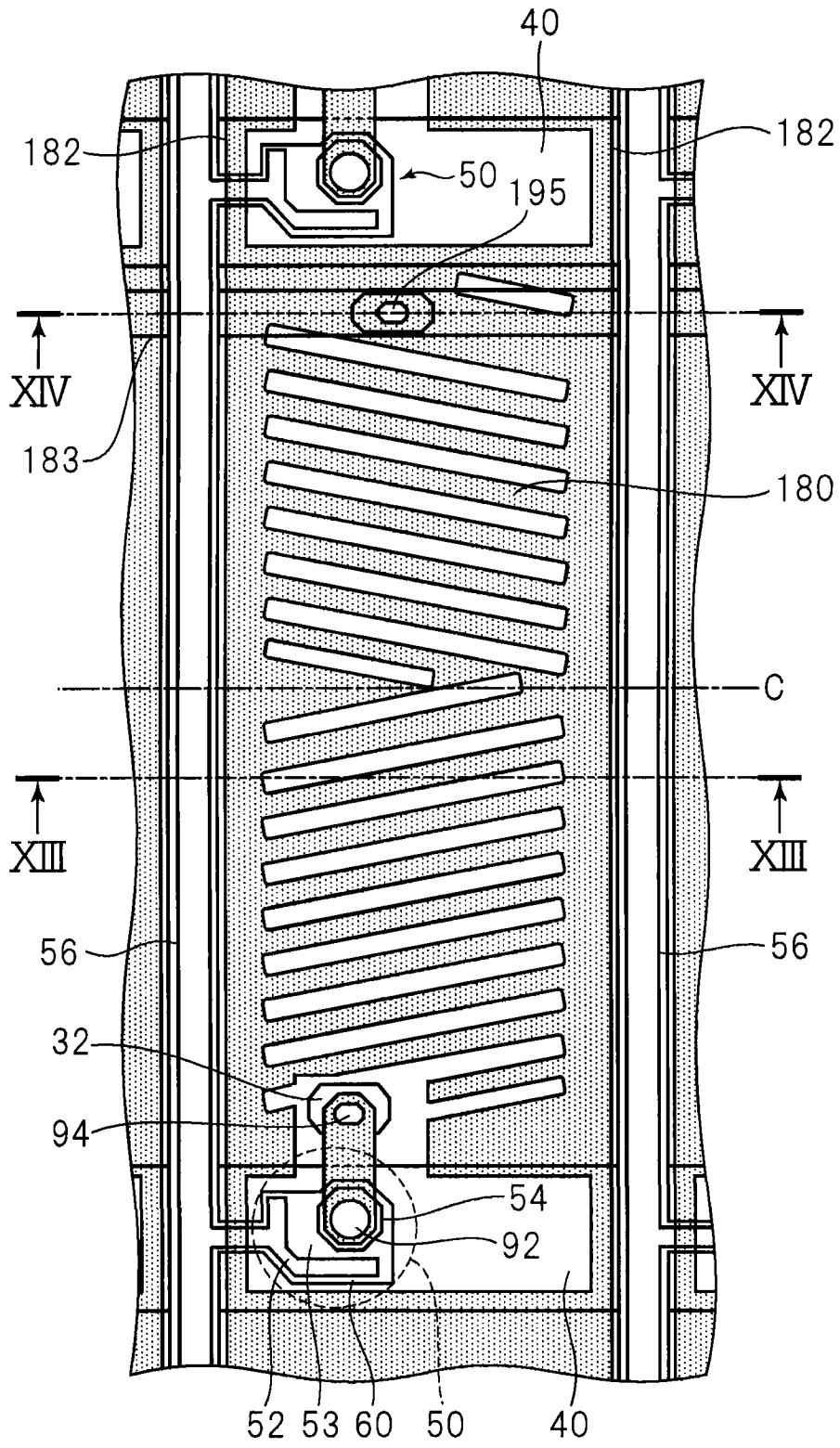


图 12

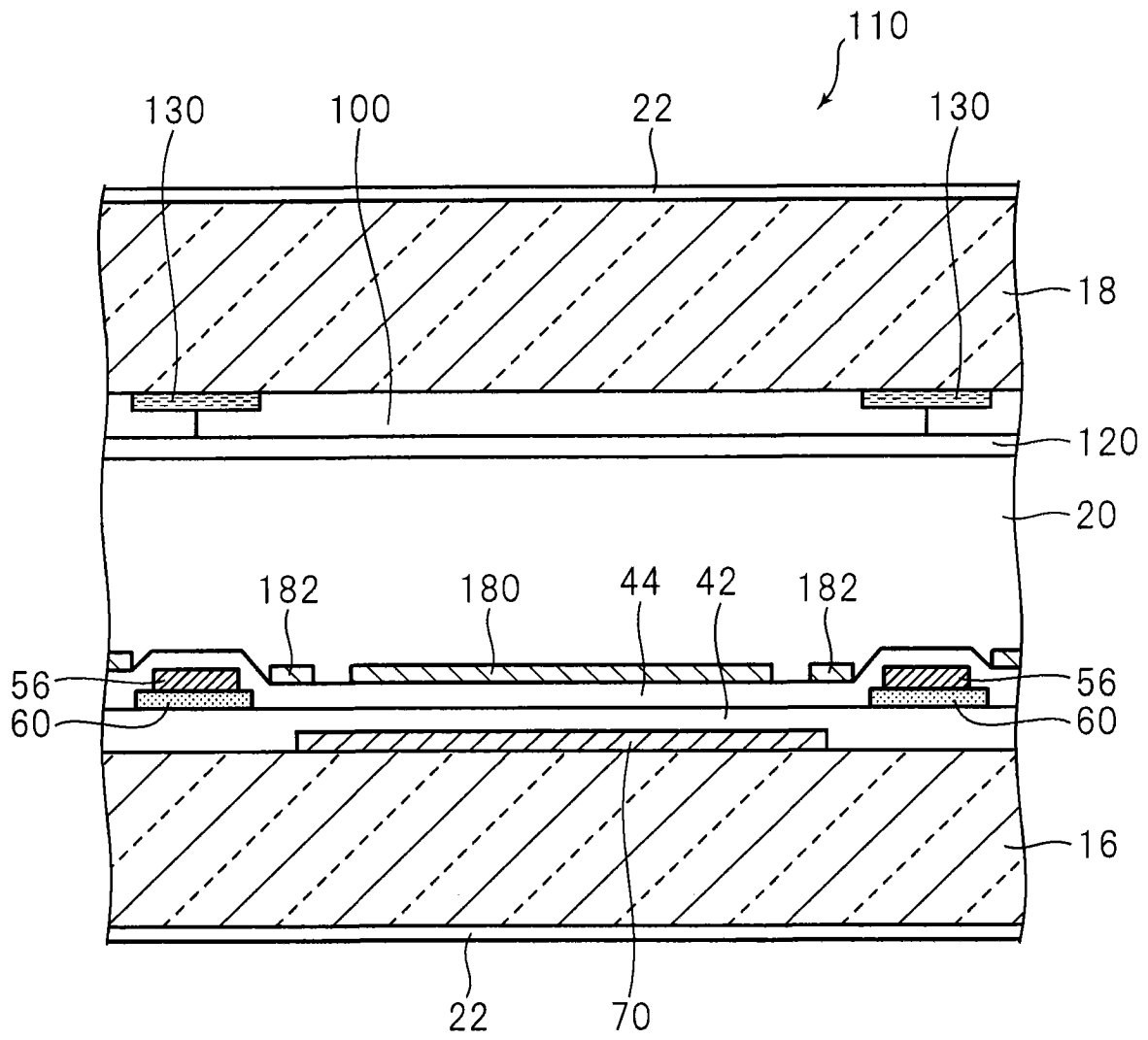


图 13

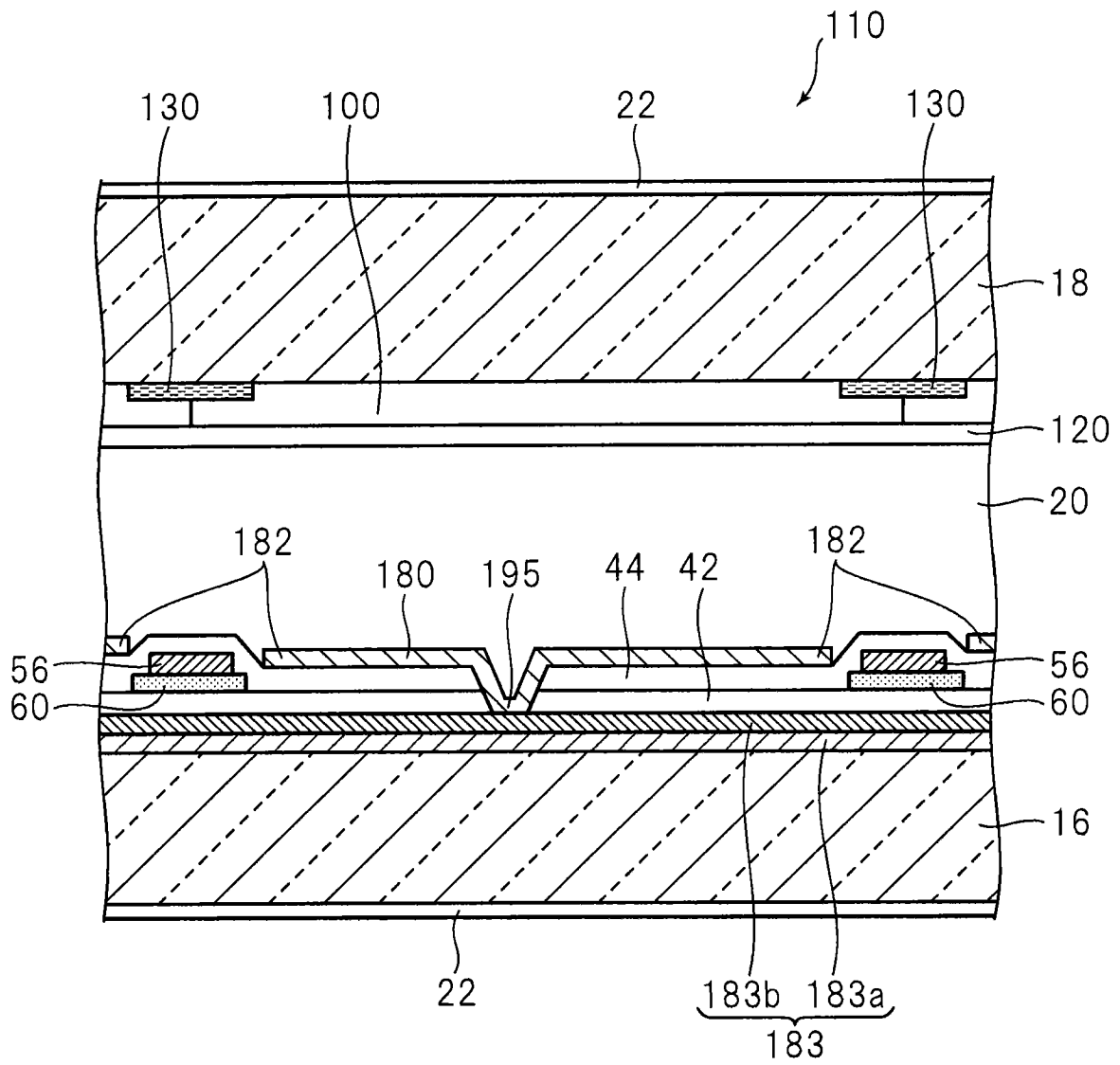


图 14

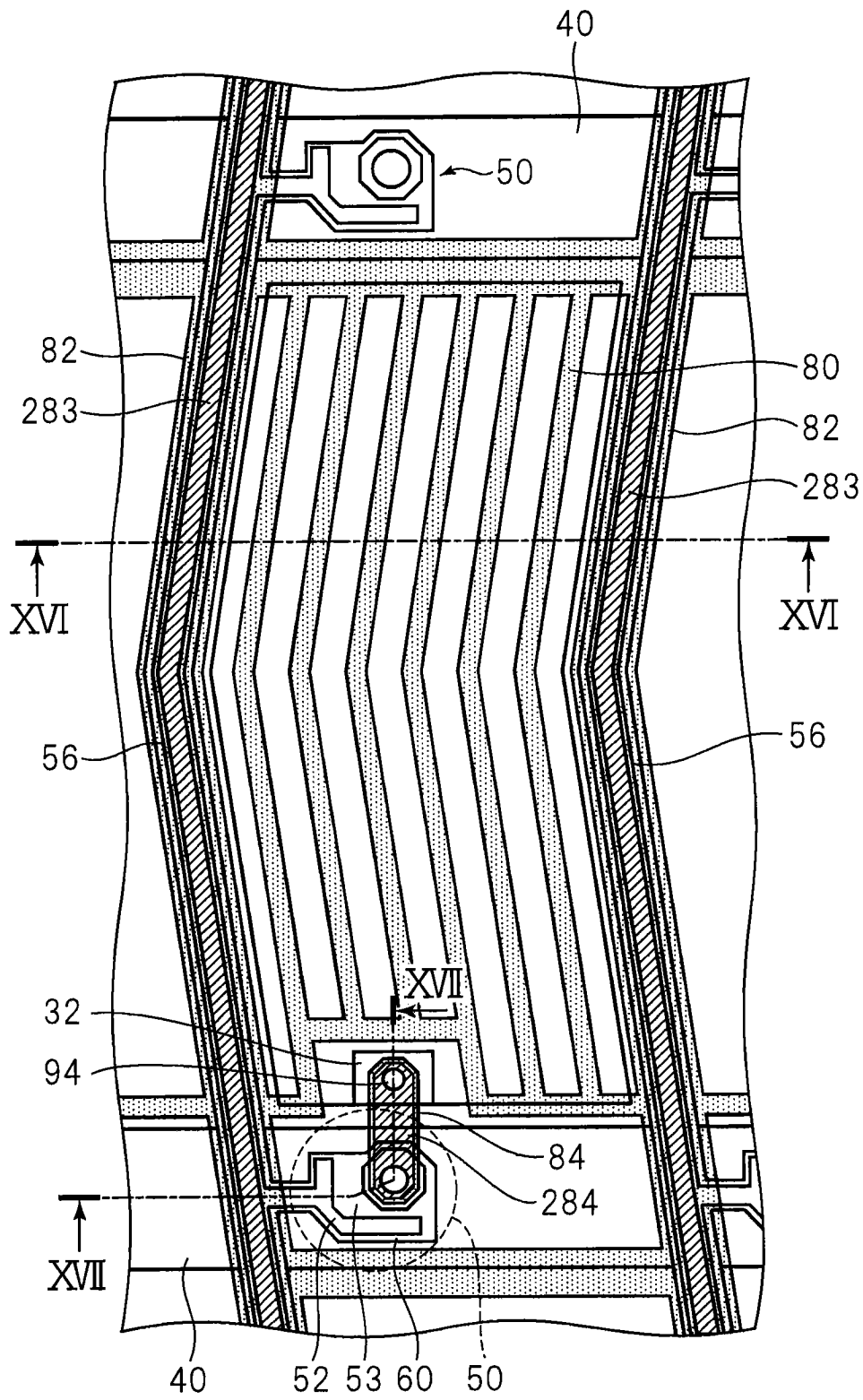


图 15

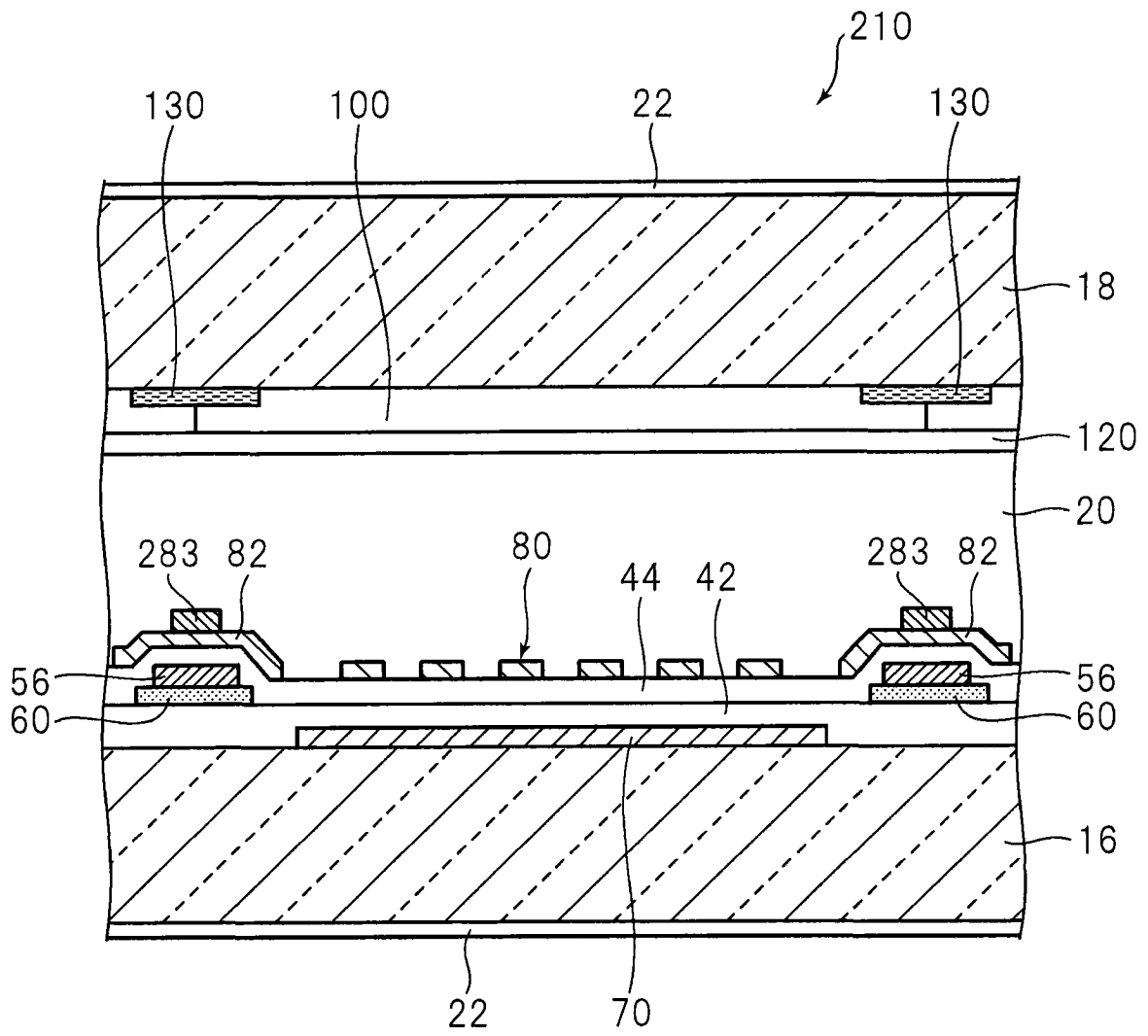


图 16

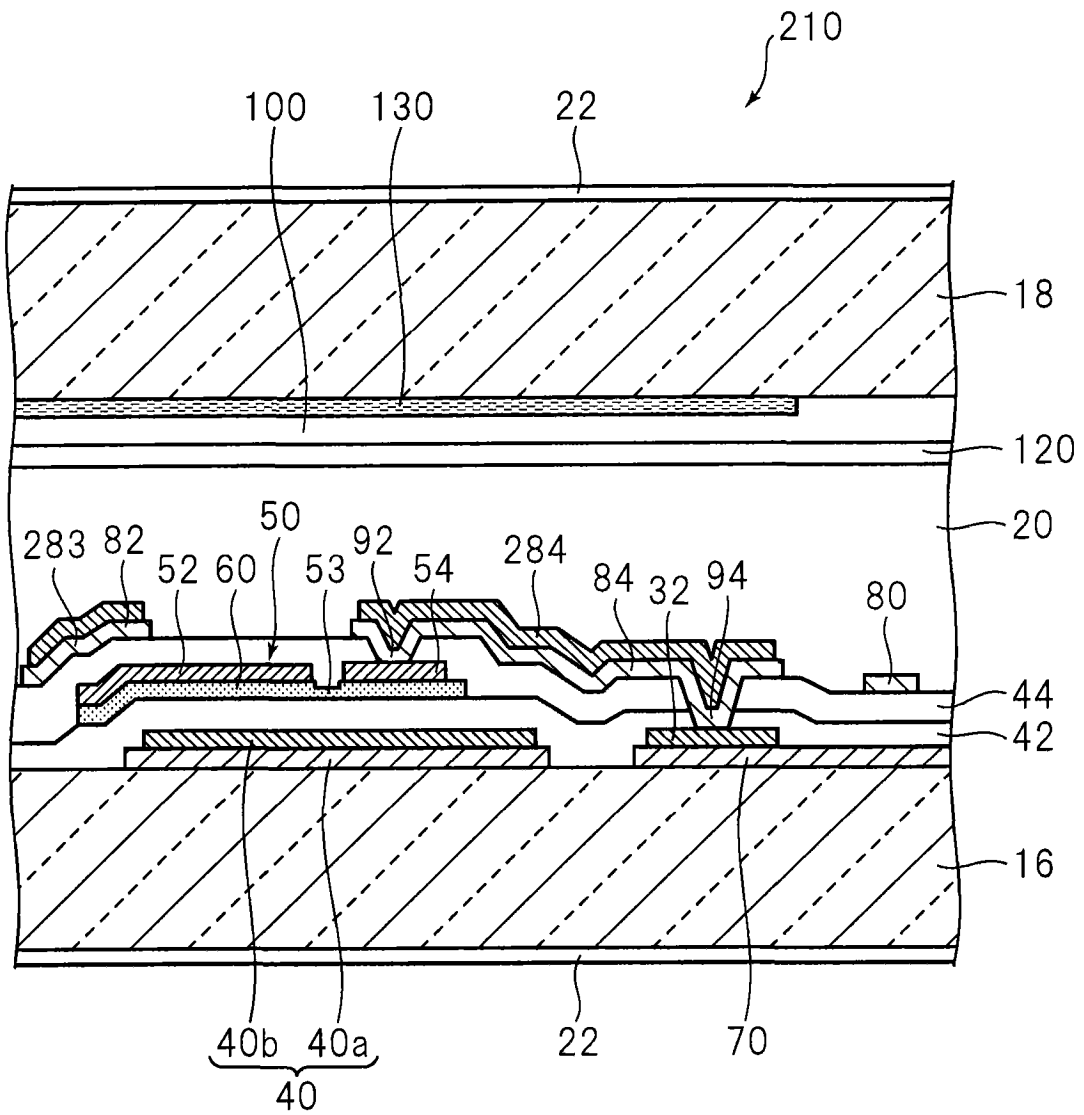
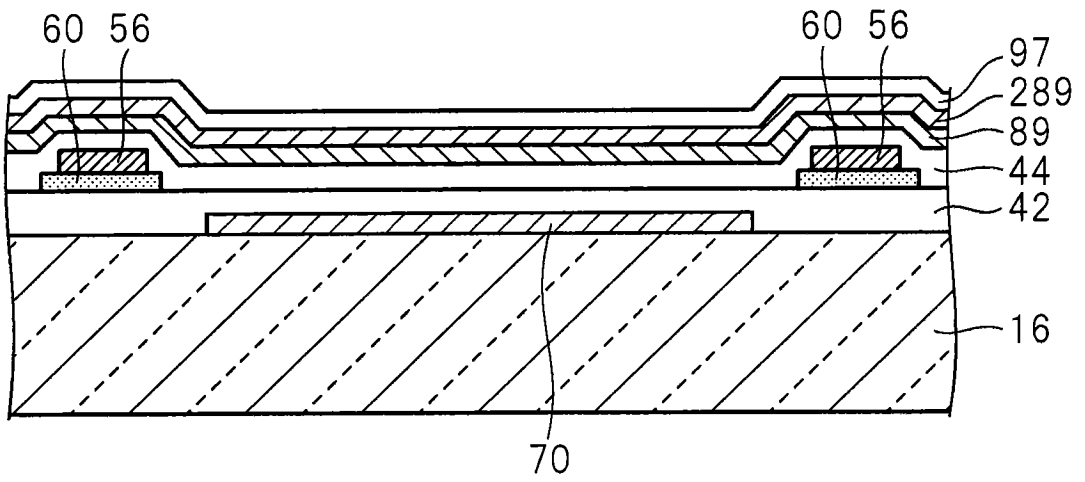


图 17

(a)



(b)

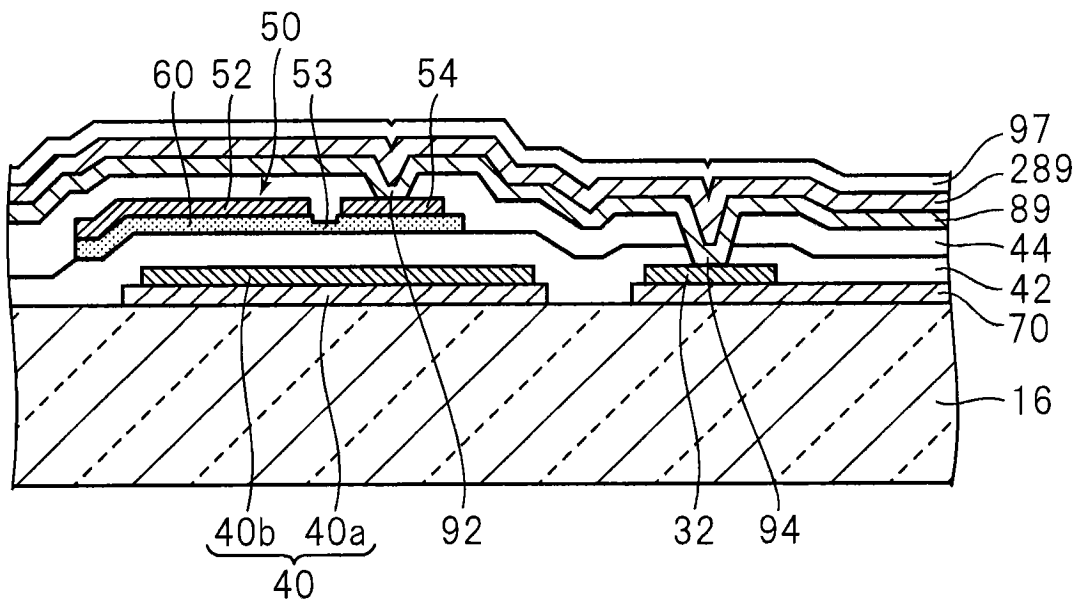


图 18A

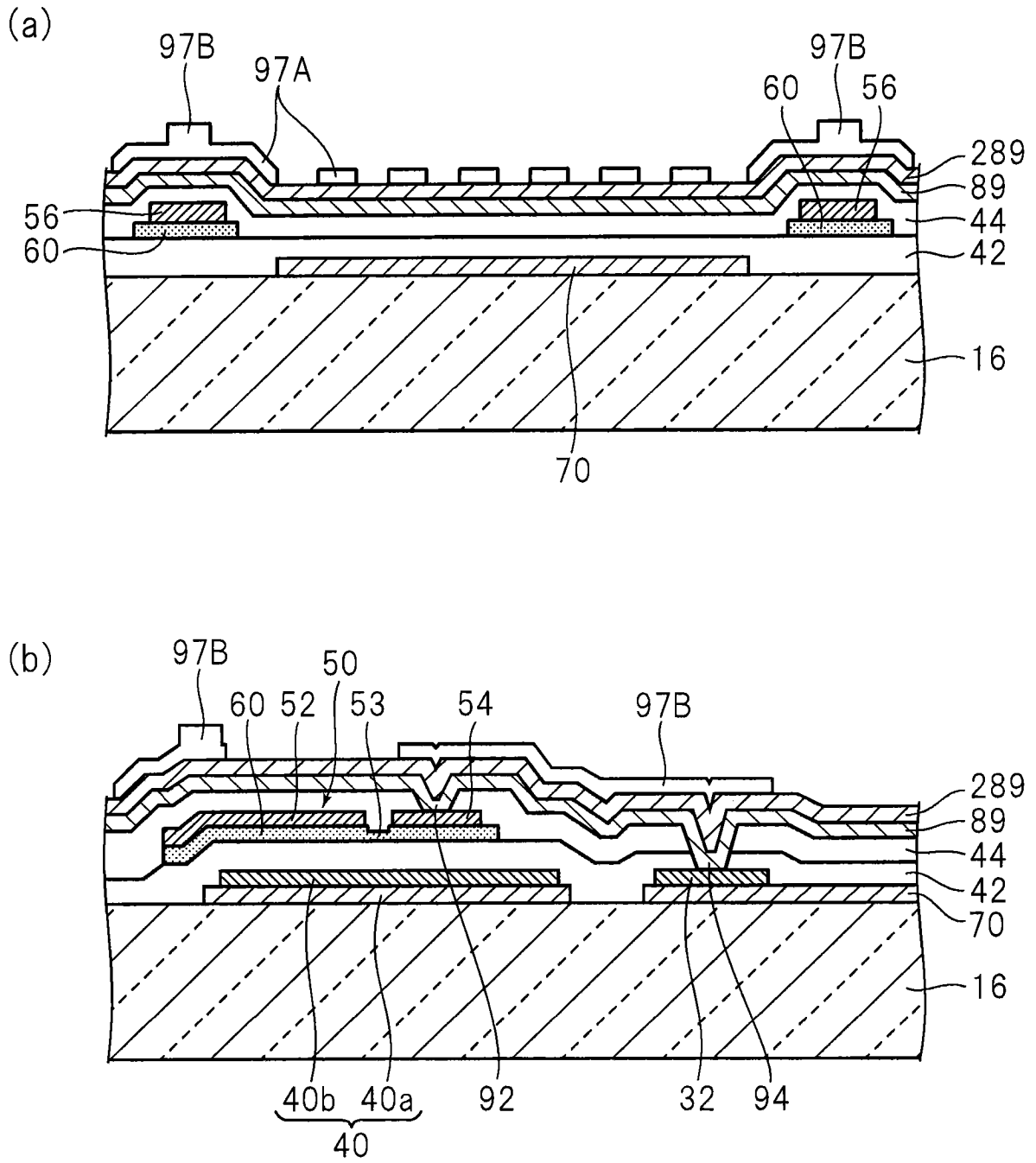


图 18B

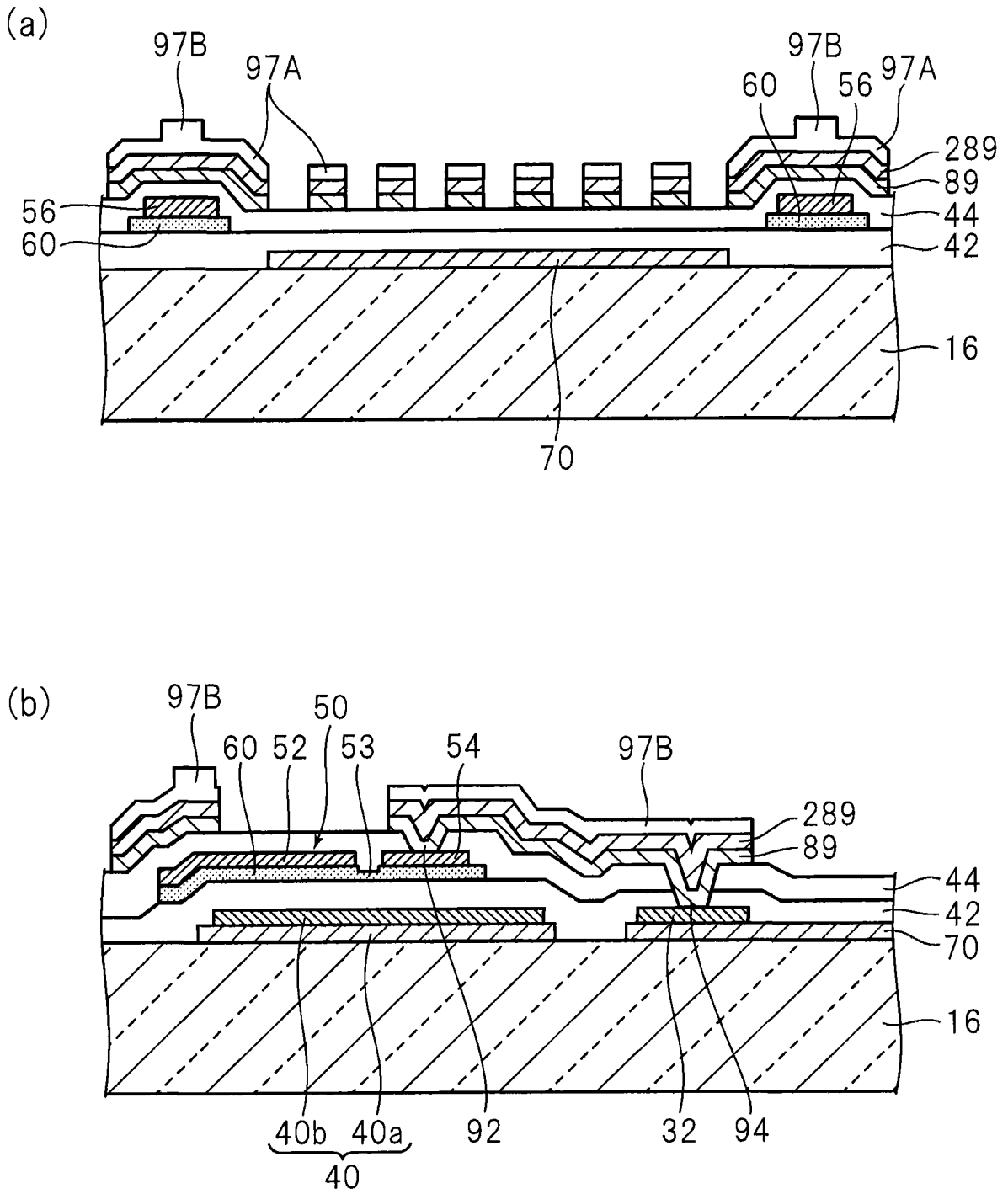


图 18C

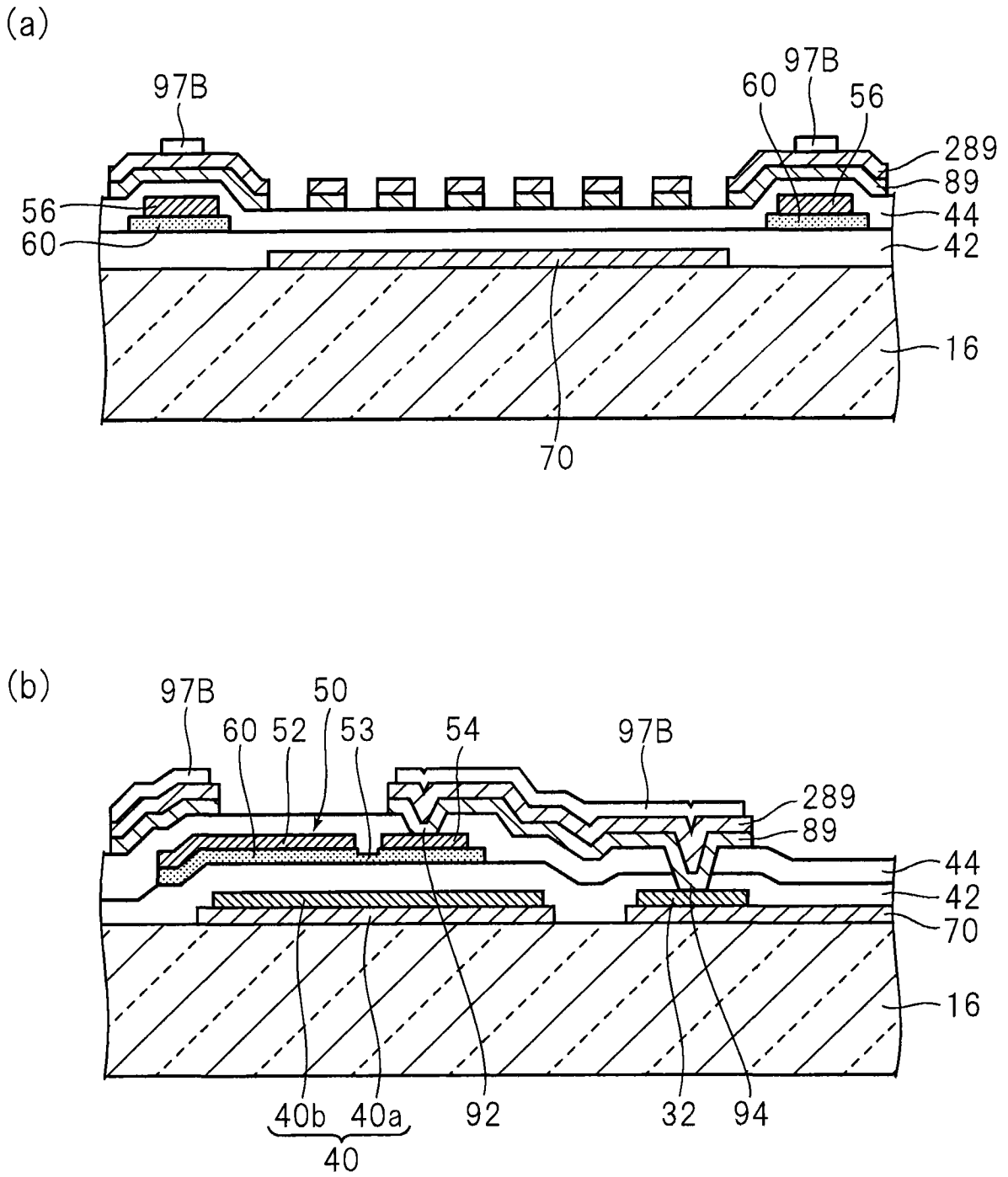


图 18D

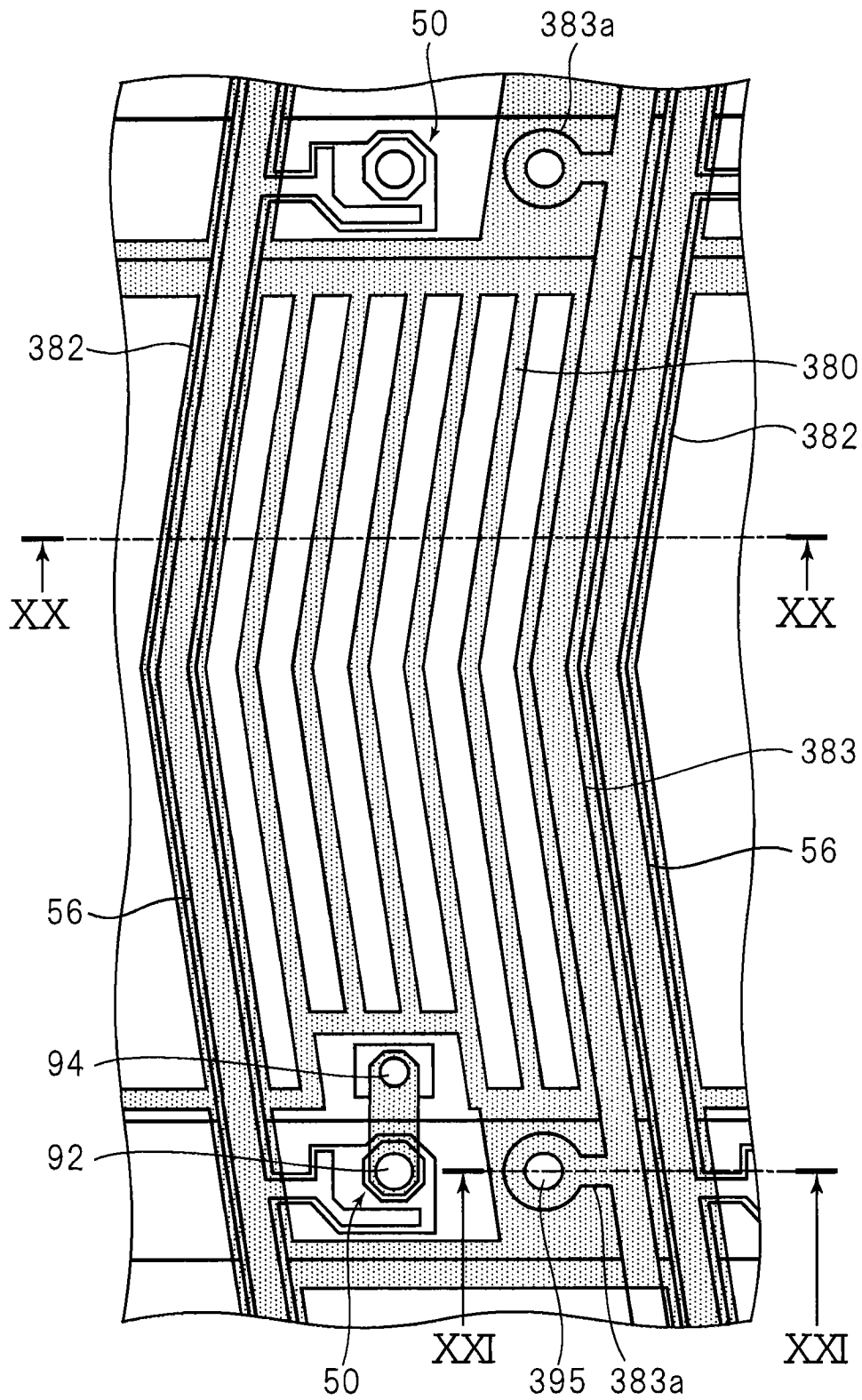


图 19

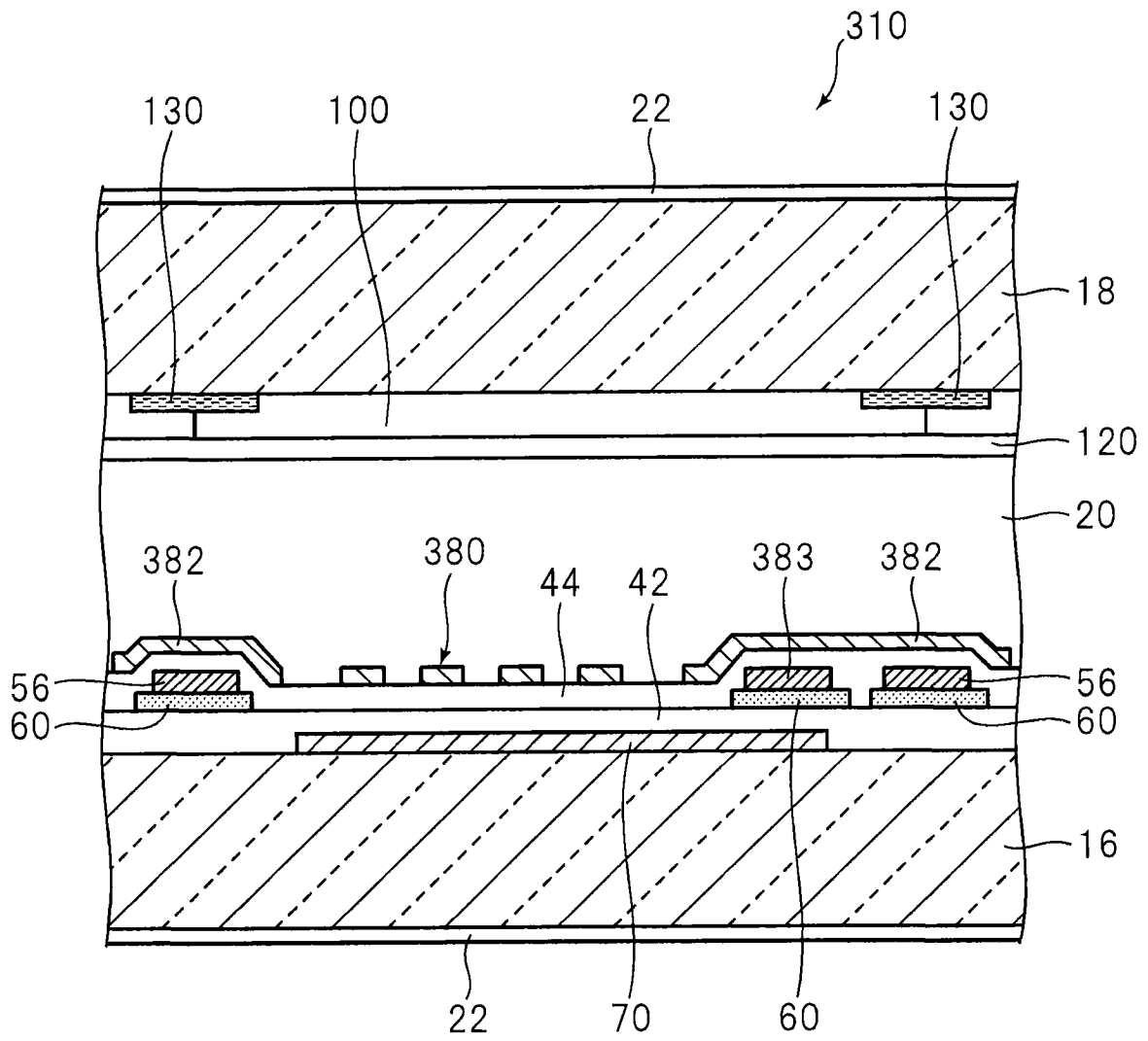


图 20

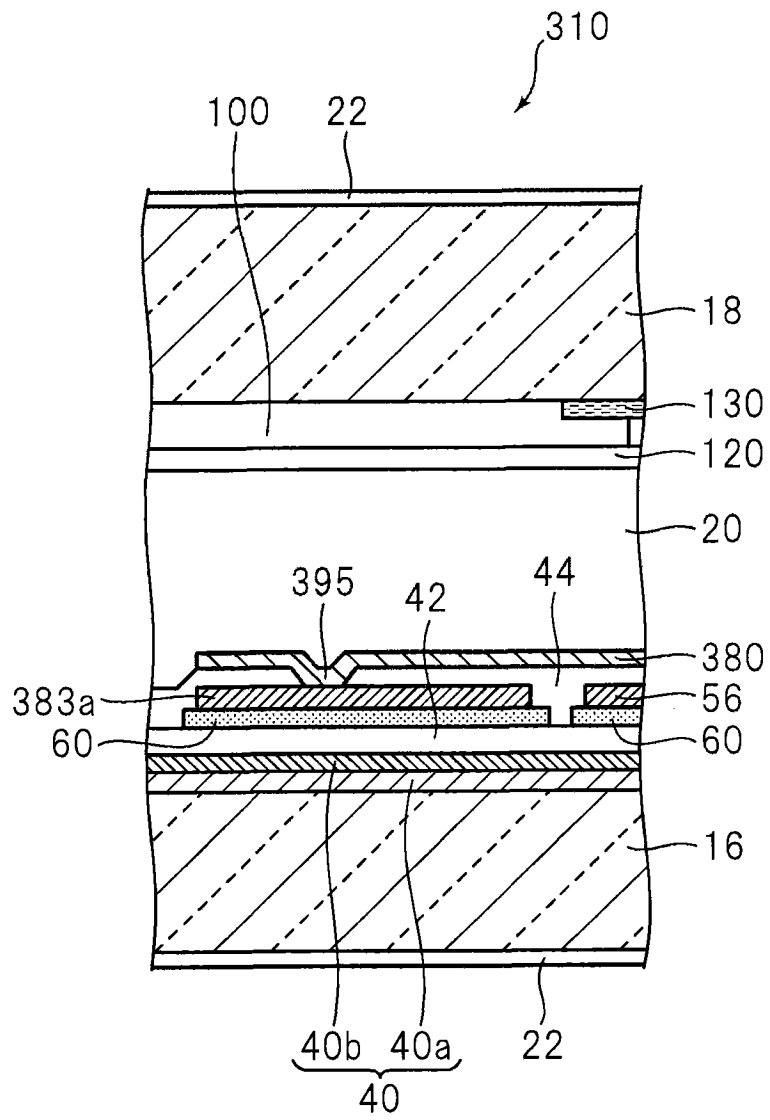


图 21

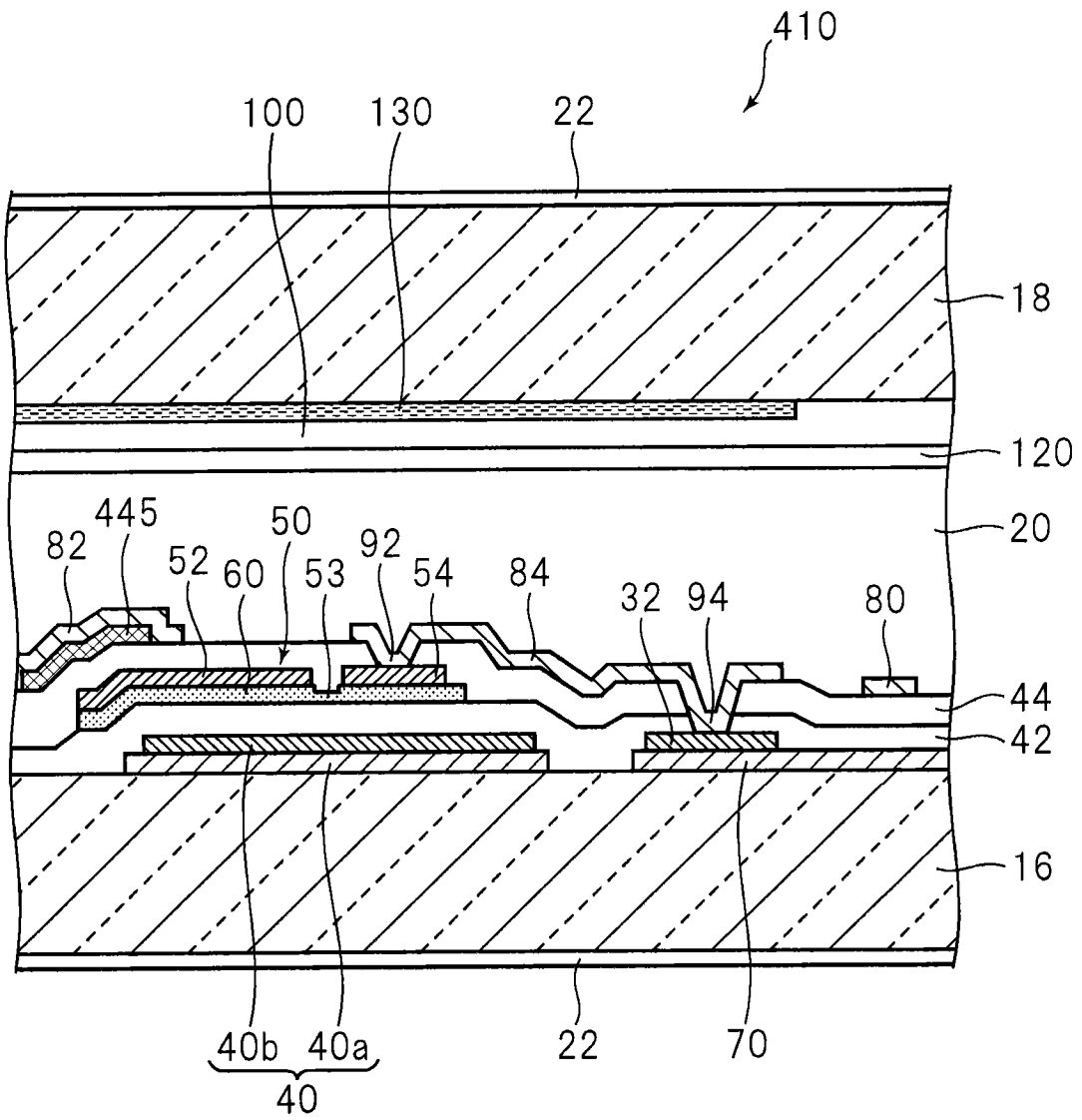


图 22

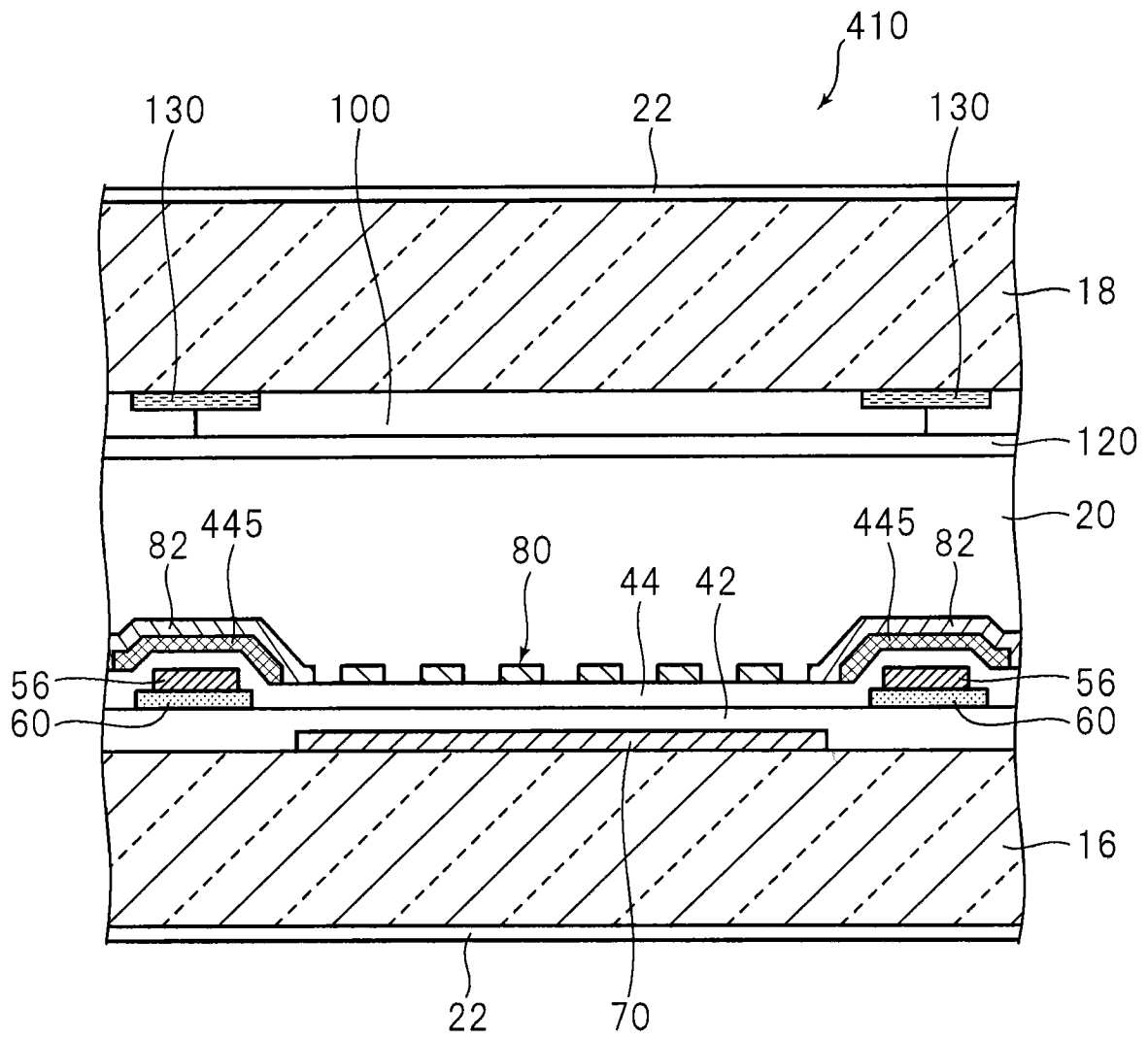


图 23

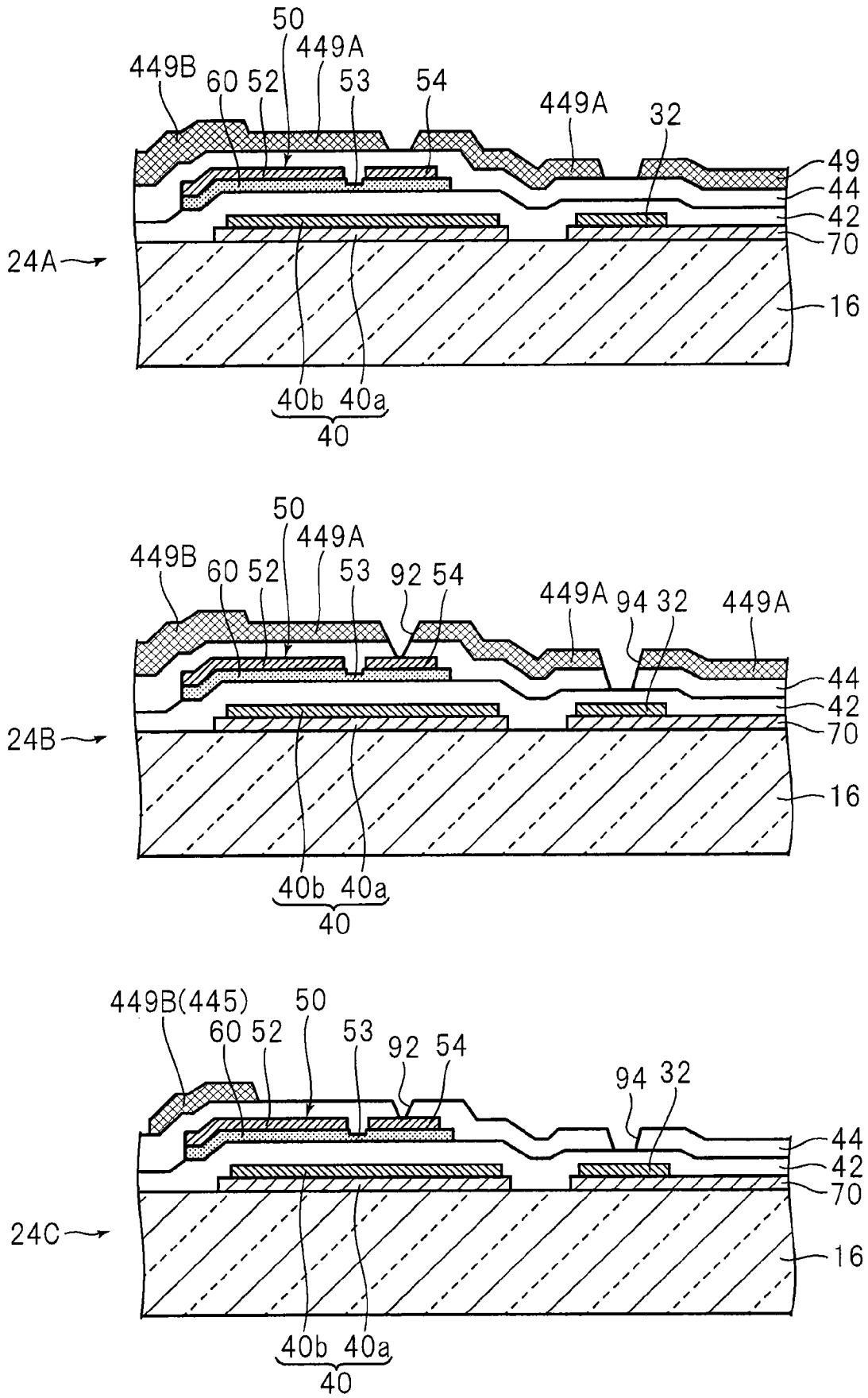


图 24

专利名称(译)	液晶面板、液晶显示装置及其制造方法		
公开(公告)号	CN102566185B	公开(公告)日	2016-03-16
申请号	CN201110397236.X	申请日	2011-11-29
申请(专利权)人(译)	松下液晶显示器株式会社		
当前申请(专利权)人(译)	松下液晶显示器株式会社		
[标]发明人	小野记久雄		
发明人	小野记久雄		
IPC分类号	G02F1/1368 G02F1/1362 G02F1/1333 H01L21/77		
CPC分类号	G02F1/136286 G02F1/133345 G02F1/134363 G02F1/13439 G02F1/13458 G02F1/1362 G02F1/136227 G02F1/1368 G02F2001/134372 G02F2001/136231 G02F2001/136236 G02F2001/13629 G02F2001/136295 G02F2201/121 G02F2201/123 G02F2202/10 H01L27/1288 H01L29/41733		
代理人(译)	陈伟 孟祥海		
优先权	2010266443 2010-11-30 JP		
其他公开文献	CN102566185A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶面板、液晶显示装置及其制造方法。栅极布线(40)具有包含下栅极布线(40a)和上栅极布线(40b)的两层结构，该下栅极布线(40a)由与像素电极(70)相同的材料形成，并且位于与像素电极(70)相同的层，该上栅极布线(40b)层叠在该下栅极布线(40a)上，由导电率高于透明导电材料的材料形成。根据该结构，在最上层形成有公共电极的横向电场方式的液晶面板的制造工序中，能够减少曝光的次数。

