



(12) 发明专利申请

(10) 申请公布号 CN 102455556 A

(43) 申请公布日 2012. 05. 16

(21) 申请号 201010622413. 5

(22) 申请日 2010. 12. 23

(30) 优先权数据

10-2010-0100526 2010. 10. 14 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 曹硕镐 俞帝贤 闵地淑 金伦吾

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

H01L 27/12(2006. 01)

H01L 21/77(2006. 01)

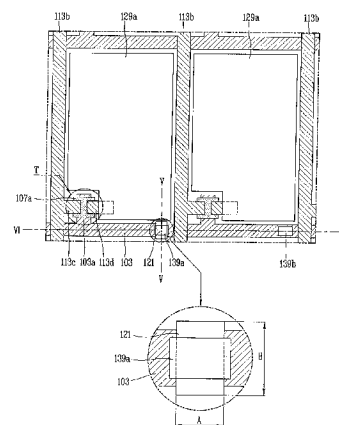
权利要求书 2 页 说明书 7 页 附图 8 页

(54) 发明名称

液晶显示器件及其制造方法

(57) 摘要

本发明公开了一种液晶显示器件及其制造方法。该器件包括：下基板；在下基板上彼此交叉并且限定像素区的栅线和数据线；在栅线和数据线之间的交叉点处形成的薄膜晶体管；在栅线上以交叉方式形成的突起；与下基板相对设置的上基板；在上基板上形成并且与在下基板上设置的突起对应的第一柱状衬垫料；在上基板上与下基板分隔开设置并且与下基板的非像素区对应的第二柱状衬垫料；以及在下基板与上基板之间的空间中填充的液晶层。



1. 一种液晶显示器件,包括:
下基板;
在下基板上彼此交叉并且限定像素区的栅线和数据线;
在栅线和数据线之间的交叉点处形成的薄膜晶体管;
在栅线上以交叉方式形成的突起;
与下基板相对设置的上基板;
在上基板上形成并且与在下基板上设置的突起对应的第一柱状衬垫料;
在上基板上与下基板分隔开设置并且与下基板的非像素区对应的第二柱状衬垫料;以及
在下基板与上基板之间的空间中填充的液晶层。
2. 权利要求1所述的液晶显示器件,其中所述薄膜晶体管包括从栅线延伸出的栅极、与栅极重叠并且从数据线延伸出的源极、与源极间隔开的漏极以及在源极和漏极下面设置的半导体层。
3. 权利要求2所述的液晶显示器件,还包括在下基板上与薄膜晶体管的漏极电连接的像素电极。
4. 权利要求1所述的液晶显示器件,其中所述突起被实施为与数据线相同的层的数据线金属层图案的单层,或者被实施为与数据线相同的层的数据线金属层图案和设置在数据线金属层图案下面的半导体层的双层。
5. 权利要求1所述的液晶显示器件,其中与栅线交叉的所述突起的长边形成为比栅线的宽度宽。
6. 权利要求1所述的液晶显示器件,还包括:
在上基板上与栅线、数据线和薄膜晶体管对应形成的黑矩阵层;
与像素区对应形成的滤色器层;以及
在包括黑矩阵层和滤色器层的上基板的整个表面上形成的公共电极。
7. 权利要求3所述的液晶显示器件,还包括按照与像素电极交替的方式在下基板上形成的公共电极。
8. 一种制造液晶显示器件的方法,该方法包括:
提供彼此相对的下基板和上基板;
在下基板上形成栅线和从栅线延伸出的栅极;
在包括栅极和栅线的基板的整个表面上形成栅绝缘层;
在栅绝缘层上形成覆盖栅极的半导体层;
在包括半导体层的栅绝缘层上形成数据线、从数据线延伸出的源极、与源极间隔开的漏极以及与栅线交叉的突起;
在包括数据线、源极和漏极的基板的整个表面上形成钝化层;
在钝化层中形成使漏极暴露到外部的接触孔;
在钝化层上形成通过接触孔与漏极电连接的像素电极;
在上基板与突起对应的位置处形成第一柱状衬垫料;
在上基板与下基板的非像素区对应的位置处形成具有预定高度的第二柱状衬垫料;
将液晶分配在下基板上;以及

将下基板与上基板彼此接合。

9. 权利要求 8 所述的方法,其中所述突起被实施为与数据线相同的层的数据线金属层图案的单层,或者被实施为与数据线相同的层的数据线金属层图案和设置在数据线金属层图案下面的半导体层的双层。

10. 权利要求 8 所述的方法,其中与栅线交叉的所述突起的长边形成为比栅线的宽度宽。

11. 权利要求 8 所述的方法,还包括:

在上基板上形成与栅线、数据线以及薄膜晶体管对应的黑矩阵层;

形成与像素区对应的滤色器层;以及

在包括黑矩阵层和滤色器层的上基板的整个表面上形成公共电极。

12. 权利要求 8 所述的方法,还包括按照与像素电极交替的方式在下基板上形成公共电极。

13. 权利要求 8 所述的方法,其中所述第一和第二柱状衬垫料具有相同的高度。

液晶显示器件及其制造方法

技术领域

[0001] 本发明涉及一种液晶显示 (LCD) 器件,更具体而言,涉及一种具有保持盒间隙的柱状衬垫料和防止挤压的柱状衬垫料的 LCD 器件及其制造方法。

背景技术

[0002] 随着信息社会的发展,目前已增大了对于各种显示器件的需求。相应地,人们已进行许多努力来研究和开发出各种平板显示器件,例如液晶显示 (LCD) 器件、等离子体面板 (PDP)、有机电子发光显示器 (OLED) 以及真空荧光显示器 (VFD)。目前已将这些平板显示器件中的一些应用于不同设备的显示器中。

[0003] 在上述各种平板显示器件中,LCD 器件由于诸如外形纤薄、重量轻以及功耗低等有利特性而得到广泛的使用,从而正在取代阴极射线管 (CRT)。除了诸如笔记本电脑所用 LCD 器件的轻便型 LCD 器件以外,目前已为电脑监视器和电视开发出用来接收显示播放信号的 LCD 器件。

[0004] 为了将 LCD 器件在各种领域中用作通用显示器,LCD 器件应当在仍然保持诸如重量轻、外形纤薄以及功耗低等特性的同时,用大尺寸屏幕来提供诸如高分辨率和高亮度的高图像质量。

[0005] 根据制造方法,可将 LCD 器件分成 LC 注入型和 LC 分配型。

[0006] 如果为 LC 分配型 LCD 器件,则将 LC 滴在一块基板上并且将该基板与另一块基板接合。当使用球状衬垫料时,球状衬垫料会与 LC 一起在基板上滚动。这会导致很难保持恰当的盒间隙。

[0007] 因此,目前已提出了固定到位于基板的预定部分上的柱状衬垫料。在 LC 分配型 LCD 器件中,在滤色器基板上形成柱状衬垫料,并且将 LC 滴在 TFT 基板上。然后,将两块基板彼此接合来形成面板。

[0008] 然而,LC 分配型 LCD 器件会具有以下问题。尽管未示出,柱状衬垫料以大的接触面积接触上下基板,并且大的摩擦力施加在柱状衬垫料和下基板之间。因此,一旦柱状衬垫料已移动至触摸方向,上基板不会恢复至原状态。在这种情形下,在不具有柱状衬垫料的上下基板之间的空间的盒间隙会比安装有柱状衬垫料的部分的盒间隙大。在使用者的手指或笔触摸的区域上,液晶会散开。并且,在触摸区域和边缘区域上由于 LC 处于不足或过剩状态而不会正常驱动液晶。这会导致触摸缺陷,即,在触摸区域和边缘区域之间的界面处会出现瑕疵。

[0009] 在具有柱状衬垫料的 LCD 器件上出现触摸缺陷的原因在于柱状衬垫料被固定在一块基板上并且与另一块基板的上表面接触。即,触摸缺陷由柱状衬垫料与基板之间宽的接触面积造成。

[0010] 为了解决该触摸缺陷,目前已经提出了具有保持间隙柱状衬垫料与防止挤压柱状衬垫料的 LCD 器件。

[0011] 以下会参照图 1 至 3 更详细地解释具有保持间隙柱状衬垫料和防止挤压柱状衬垫

料的现有的 LCD 器件。

[0012] 图 1 为现有技术的包括双柱状衬垫料的液晶显示 (LCD) 器件的平面图。图 2 为沿图 1 中的“II-II”线截取的放大截面图,示出了与设置在栅线上的圆形突起相接触的柱状衬垫料;图 3 为沿图 1 中的“III-III”线截取的放大截面图,示出了柱状衬垫料以及与设置在栅线上的圆形突起相接触的防止挤压柱状衬垫料。

[0013] 如图 1 至图 3 所述,现有的 LCD 器件包括彼此相对的下基板 11 和上基板 31,以及在下基板 11 和上基板 31 之间的空间中填充的 LC 层 41。

[0014] 在下基板 11 上,用于限定像素区的栅线 13 和数据线 19 形成彼此交叉。在栅线 13 和数据线 19 之间的交叉点处形成薄膜晶体管 (T)。并且,在各个像素区处形成像素电极 27。

[0015] 薄膜晶体管 (T) 包括从栅线 13 延伸出的栅极 13a、形成来覆盖栅极 13a 的半导体层 17a、从数据线 19 延伸出并且形成在半导体层 17a 一侧的源极 19a、以及与源极 19a 按照预定间隔分隔开并且形成在半导体层 17a 另一侧的漏极 19b。

[0016] 如图 2 和图 3 所示,在栅线 13 上形成圆形突起 21。圆形突起 21 是由数据线 19 的金属层图案 19c 以及设置在金属层图案 19c 下面的半导体层 17a 所构成。金属层图案 19c 由于半导体层 17a 的尾部而具有额外的接触面积。这会导致 PPM(接触面积相对于总面积的比率)的改变。

[0017] 在下基板 11 上形成栅线 13 来使得金属线彼此绝缘。在包括栅线 13 的基板的整个表面上形成栅绝缘层 15。并且,在栅绝缘层 15 上形成保护膜 23。在此,突起 21 利用下面的栅绝缘层 15 来使栅线 13 和数据线 19 彼此绝缘。

[0018] 在与下基板 11 相对的上基板 31 上,形成了用于遮蔽非像素区(例如,栅线、数据线以及 TFT)而不遮蔽像素区的黑矩阵层 33、在各个像素区处具有红色、绿色和蓝色的滤色器层 35 以及在包括滤色器层 35 的上基板 31 的整个表面上形成的公共电极 37。

[0019] 在公共电极 37 上面,形成了用于保持盒间隙的第一柱状衬垫料 39a 以及与下基板 11 按照预定间隔分隔开的第二柱状衬垫料 39b。

[0020] 第一和第二柱状衬垫料 39a 和 39b 具有相同的高度,并且形成在上基板 31 上。第一柱状衬垫料 39a 布置在与圆形突起 21 对应的位置处,而第二柱状衬垫料 39b 在不与圆形突起 21 对应的位置处布置在栅线 13 或数据线 19 的上方。

[0021] 当下基板 11 和上基板 31 彼此接合时,第一柱状衬垫料 39a 通过在接合工艺期间产生的压力而与圆形突起 21 接触。并且,第二柱状衬垫料 39b 与保护膜 23,即下基板 11 的最上层分隔开。

[0022] 如前所述,现有的 LCD 器件具有以下问题。

[0023] 在现有的 LCD 器件中,通过将圆形突起设置在栅线上来实施柱状衬垫料。在此,在圆形突起的每个方向上执行湿法蚀刻工艺和干法蚀刻工艺。这会使玻璃基板(母基板)内部的 CD 均匀性变差。更具体而言,玻璃基板内部的一些面板由于接触面积比率增大而不会具有间隙缺陷,而另一些面板会由于接触面积比率减小而具有间隙缺陷。

[0024] 此外,现有的圆形突起受到在各个方向上进行的曝光和蚀刻。根据玻璃基板(母基板)和加工尺寸,这会导致圆形突起的 CD(临界尺寸)的大的变化。圆形突起由于半导体层的尾部而在各个方向上与柱状衬垫料具有额外的接触面积,所以极大地改变了 PPM。

发明内容

[0025] 因此,本发明的目的在于提供一种液晶显示 (LCD) 器件及其制造方法,该器件可通过使在工艺期间改变的接触面积比率达到最小化而使间隙瑕疵的出现最小化。

[0026] 为了实现这些和其它优点并且根据本发明的目的,如在本文中所具体体现和广泛描述的,本发明提供了一种液晶显示 (LCD) 器件,包括:下基板;在下基板上彼此交叉并且限定像素区的栅线和数据线;在栅线和数据线之间的交叉点处形成的薄膜晶体管 (TFT);在栅线上以交叉方式形成的突起;与下基板相对设置的上基板;在上基板上形成并且与在下基板上设置的突起对应的第一柱状衬垫料;在上基板上与下基板相隔设置并且与下基板的非像素区对应的第二柱状衬垫料;以及在下基板与上基板之间的空间中填充的液晶层。

[0027] 为了实现这些和其它优点并且根据本发明的目的,如在本文中所具体体现和广泛描述的,本发明还提供了一种制造液晶显示 (LCD) 器件的方法,该方法包括:提供彼此相对的下基板和上基板;在下基板上形成栅线以及从栅线延伸出的栅极;在包括栅极和栅线的基板的整个表面上形成栅绝缘层;在栅绝缘层上形成覆盖栅极的半导体层;在包括半导体层的栅绝缘层上形成数据线、从数据线延伸出的源极、与源极间隔开的漏极以及与栅线交叉的突起;在包括数据线、源极和漏极的基板的整个表面上形成钝化层;在钝化层中形成使漏极暴露到外部的接触孔;在钝化层上形成通过接触孔与漏极电连接的像素电极;在上基板与突起对应的位置处形成第一柱状衬垫料;在上基板与下基板的非像素区对应的位置处按照预定高度来形成第二柱状衬垫料;将液晶分配在下基板上;以及将下基板与上基板彼此接合。

[0028] 本发明可具有以下优点。

[0029] 首先,由于突起形成为与栅线交叉,所以突起的两侧不会由于工艺的改变而具有 PPM 改变。原因在于利用在玻璃基板 (母基板) 中具有优良均匀性的栅线来限定突起。

[0030] 其次,如果为现有的圆形突起,则会由于有源尾部设置在形成金属层的源 / 漏极的下面而形成单一结构。这会引起 PPM (接触面积相对于总面积的比率) 的改变。然而,在本发明中,可形成与栅线交叉的突起来将现有的问题减少 50% 以上。更具体而言,当突起的数据线金属层图案按照交叉方式设置在栅线上时,第一区域 (A) 可具有与现有的 PPM 相同的 PPM。然而,第二区域 (B) 由于能够利用栅线精确限定而具有比现有的 PPM 低 50% 以上的 PPM。

[0031] 第三,由于突起形成为与栅线交叉,因此可使由于工艺改变而导致的 PPM 改变最小化。这会减少间隙缺陷的发生。

[0032] 从与附图结合的本发明的以下详细描述中,本发明的前述和其它目的、特征、方面以及优点会变得更加清楚可见。

附图说明

[0033] 所包括的附图提供了对本发明的进一步的理解,附图合并到本申请中并构成本申请的一部分,用于图解说本本发明的 (多个) 实施例,并且连同文字描述一起来解释本发明的原理。在附图中:

[0034] 图 1 为现有技术的包括双柱状衬垫料的液晶显示 (LCD) 器件的平面图;

[0035] 图 2 为沿图 1 中的“II-II”线截取的放大截面图,示出了与设置在栅线上的圆形突起相接触的柱状衬垫料;

[0036] 图 3 为沿图 1 中的“III-III”线截取的放大截面图,示出了柱状衬垫料以及与设置在栅线上的圆形突起相接触的防止挤压柱状衬垫料。

[0037] 图 4 为本发明的包括柱状衬垫料的 LCD 器件的平面图;

[0038] 图 5 为沿图 4 中的“V-V”线截取的放大截面图,示出了接触与栅线交叉的突起的柱状衬垫料;

[0039] 图 6 为沿图 4 中的“VI-VI”线截取的放大截面图,示出了柱状衬垫料以及接触与栅线交叉的突起的防止挤压柱状衬垫料;以及

[0040] 图 7A 至 7K 为示出了本发明的制造 LCD 器件的工艺截面图。

具体实施方式

[0041] 现在参照附图详细描述本发明。

[0042] 为了参照附图的说明简明起见,相同或相当的部件会具有相同的附图标记,并且不会再重复对其的说明。

[0043] 现在参照附图详细解释本发明的液晶显示 (LCD) 器件。

[0044] 图 4 为本发明的包括柱状衬垫料的 LCD 器件的平面图;图 5 为沿图 4 中的“V-V”线截取的放大截面图,示出了接触与栅线交叉的突起的柱状衬垫料;图 6 为沿图 4 中的“VI-VI”线截取的放大截面图,示出了柱状衬垫料以及接触与栅线交叉的突起的防止挤压柱状衬垫料。

[0045] 如图 4 至图 6 所示,本发明的包括突起的 LCD 器件包括下基板 101、上基板 131 以及在下基板 101 和上基板 131 之间填充的 LC 层 141。

[0046] 在下基板 101 上,用于限定像素区的栅线 103 和数据线 113b 形成彼此交叉。薄膜晶体管 (T) 形成在栅线 103 和数据线 113b 之间的交叉点处,并且像素电极 129a 形成在像素区处。在此,公共电极 (未示出) 可按照与像素电极 129a 交替的方式来形成。

[0047] 薄膜晶体管 (T) 包括从栅线 103 延伸出的栅极 103a、形成来覆盖栅极 103a 的半导体层 107a、从数据线 113b 延伸出并且在半导体层 107a 的一侧形成的源极 113c 以及与源极 113c 按照预定间隔分隔开并且在半导体层 107a 的另一侧形成的漏极 113d。

[0048] 如图 4 和图 5 所示,用与数据线 113b 相同的金属在栅线 103 上形成突起 121,突起 121 与数据线 113b 在相同的层中。突起 121 以交叉的方式在栅线 103 的上方形成。在此,所形成的突起 121 的长边比栅线 103 的宽度宽。突起 121 可实施为数据线 113b 的单层,即数据线金属层图案 119c。或者,突起 121 可实施为由数据线金属层图案 119c 以及设置在数据线金属层图案 119c 下面的半导体层 107a 所构成的双层。

[0049] 栅线 103 形成在下基板 101 上,从而使金属线彼此绝缘。栅绝缘层 105 形成在包括栅线 103 的基板的整个表面上。并且,保护膜 123 形成在栅绝缘层 105 上。在此,突起 121 利用下面的栅绝缘层 105 使得栅线 103 和数据线 113b 彼此绝缘。

[0050] 在与下基板 101 相对的上基板 131 上,形成了用于遮蔽非像素区 (即栅线、数据线以及 TFT) 而不遮蔽像素区的黑矩阵层 133、在各个像素区处具有红色、绿色、蓝色的滤色器层 135 以及在包括滤色器层 135 的上基板 131 的整个表面上形成的公共电极 137。

[0051] 在公共电极 137 上面,形成了用于保持盒间隙的第一柱状衬垫料 139a,以及与下基板 101 按照预定间隔分隔开的第二柱状衬垫料 139b。

[0052] 第一和第二柱状衬垫料 139a 和 139b 具有相同高度,并且形成在上基板 131 上。第一柱状衬垫料 139a 布置在与突起 121 对应的位置处,而第二柱状衬垫料 139b 在不与突起 121 对应的位置处布置在栅线 103 或数据线 113b 的上方。

[0053] 当将下基板 101 与上基板 131 彼此接合时,第一柱状衬垫料 139a 通过在接合工艺期间产生的压力而与突起 121 接触。并且,第二柱状衬垫料 139b 与保护膜 123,即下基板 101 的最上层分隔开。

[0054] 第二柱状衬垫料 139b 和下基板 101 之间的分隔距离对应于通过从突起 121 的高度减去突起 121 对第一柱状衬垫料 139a 的挤压程度而获得的值。

[0055] 因此,当在栅线 103 处以交叉的方式布置突起 121 的数据线金属层图案 119c 时,第一区域 (A) 具有与现有 PPM 相同的 PPM。然而,可利用栅线 103 来精确限定第二区域 (B),因此突起与柱状衬垫料之间相对于总面积的接触面积比率 PPM 比现有 PPM 减少了 50% 以上。

[0056] 以下参照图 7A 至 7K 来解释本发明的制造 LCD 器件的方法。

[0057] 图 7A 至 7K 为示出了本发明的制造 LCD 器件的工艺的截面图。

[0058] 尽管未示出,利用溅射法来将第一导电金属层(未示出)沉积在透明绝缘基板 101 上。在此,第一导电金属层(未示出)是由选自包括铝 (Al)、钨 (W)、铜 (Cu)、钼 (Mo)、铬 (Cr)、钛 (Ti)、钨钼 (MoW)、钼钛 (MoTi)、铜 / 钼钛 (Cu/MoTi) 的导电金属组中的至少一种来形成。

[0059] 然后,在第一导电层(未示出)上沉积第一光敏膜(未示出),接着利用采用掩模的光刻工艺来对第一光敏膜进行曝光和显影,由此形成了第一光敏膜图案(未示出)。

[0060] 如图 7A 所示,使用第一光敏膜图案(未示出)作为掩模来对第一导电金属层(未示出)有选择地进行构图,由此形成了栅线 103 以及从栅线 103 垂直延伸出的栅极 103a。

[0061] 如图 7B 所示,去除第一光敏膜图案(未示出),然后将栅绝缘层 105、无定形硅层 107 以及第二导电金属层 113 顺序地沉积在包括栅线 103 和栅极 103a 的基板的整个表面上。在此,第二导电金属层 113 是由选自包括铝 (Al)、钨 (W)、铜 (Cu)、钼 (Mo)、铬 (Cr)、钛 (Ti)、钨钼 (MoW)、钼钛 (MoTi)、铜 / 钼钛 (Cu/MoTi) 的导电金属组中的至少一种来形成。

[0062] 如图 7C 所示,在第二导电金属层 113 上沉积具有高透光性的光刻胶,由此形成了第二光敏膜 117。

[0063] 然后,使用由遮光部分 115a、半透光部分 115b 以及透光部分 115c 所构成的衍射掩模 115 来对第二光敏膜 117 进行曝光。衍射掩模 115 中的遮光部分 115a 对应于源 / 漏极的区域以及形成突起的数据线金属层图案(未示出,参照图 6 中的 119c)的区域而设置在第二光敏膜 117 上面。衍射掩模 115 中的半透光部分 115b 对应于形成 TFT 沟道的区域(沟道区)而设置在第二光敏膜 117 上面。在此,可使用采用光衍射效应的掩模,即半色调掩模或其它掩模来代替衍射掩模 115。

[0064] 如图 7D 所示,利用显影工艺来对经过曝光工艺后的第二光敏膜 117 有选择地进行构图,由此在突起形成区域(即源 / 漏极区、沟道区)以及数据线金属层图案区上方形成了第二光敏膜 117a、117b 以及 117c。在此,在源 / 漏极区以及数据线金属层图案区上方的第

二光敏膜图案 117a 和 117c 由于光未从中通过而保持了第二光敏膜 117 的厚度。另一方面，在沟道区上方的第二光敏膜图案 117b 由于光已部分从中通过而具有按照预定程度去除后的厚度。更具体而言，在沟道区上方的第二光敏膜图案 117b 的厚度比在源 / 漏极区和数据线金属层图案区上方的第二光敏膜图案 117a 和 117c 的厚度小。

[0065] 如图 7E 所示，使用第二光敏膜图案 117a、117b 和 117c 作为掩模来顺序对第二导电金属层 113 和无定形硅层 107 进行构图。结果，对应于栅极 103a 而在栅绝缘层 105 上形成了半导体层 107 和第二导电金属层图案 113，并且对应于栅线 103 而在栅绝缘层 105 上形成半导体层 107a 和数据线金属层图案 113a。在此，半导体层 107a 和数据线金属层图案 113a 构成了突起 121。按照交叉方式来在栅线 103 上方形成该突起 121。在此，所形成的突起 121 的长边比栅线 103 的宽度宽。更具体而言，如图 4 所示，突起 121 的垂直区域 (B) 比水平区域 (A) 宽。

[0066] 如图 7F 所示，利用灰化工艺，完全去除在沟道区上方形成的第二光敏膜图案 117b，并且部分去除了在源 / 漏极和金属层图案 113a 上方形成的第二光敏膜图案 117a 和 117c。在此，与沟道区的上部重叠的第二导电金属层图案 113 具有暴露到外部的上部。

[0067] 如图 7G 所示，使用厚度部分去除的第二光敏膜图案 117a 作为掩模来对第二导电金属层图案 113 有选择地进行构图。结果，形成了与栅线 103 交叉的数据线 113b、从数据线 113b 延伸出的源极 113c 以及与源极 113c 间隔开的漏极 113d。

[0068] 然后，去除第二光敏膜图案 117a 和 117c，并且将钝化层 123 沉积在包括数据线 113b、从数据线 113b 延伸出的源极 113c 以及与源极 113c 间隔开的漏极 113d 的基板的整个表面上。然后，将第三光敏膜 125 沉积在钝化层 123 上。

[0069] 如图 7H 所示，利用采用掩模的光刻胶工艺对第三光敏膜 125 进行曝光和显影，由此形成第三光敏膜图案 125a。

[0070] 然后，使用第三光敏膜图案 125a 作为掩模来有选择地对钝化层 123 进行构图，由此形成可使漏极 113d 暴露到外部的接触孔 127。

[0071] 如图 7I 所示，去除第三光敏膜图案 125a，然后利用溅射法将透明导电层 129 沉积在包括接触孔 127 的钝化层 123 上。

[0072] 尽管未示出，将第四光敏膜（未示出）沉积在透明导电层 129 上。然后，利用采用掩模的光刻胶工艺对第四光敏膜进行曝光和显影，由此形成了第四光敏膜图案（未示出）。

[0073] 如图 7J 所示，使用第四光敏膜图案（未示出）作为掩模来有选择地对透明导电层 129 进行构图，由此形成了与漏极 113d 电连接的像素电极 129a。结果，完成了制造下基板阵列的工艺。在此，可按照与像素电极 129a 交替的方式来形成公共电极（未示出）。

[0074] 如图 7K 所示，在与下基板 101 接合的上基板 131 上形成了黑矩阵层 133 来遮蔽入射到不是像素区的区域上的光。

[0075] 然后，按照各区域将红色、绿色和蓝色滤色器 135 形成在包括黑矩阵层 133 的上基板 131 上。在此，对应于栅线和数据线可在上基板上形成或者不形成滤色器 135。

[0076] 然后，在包括黑矩阵 133 和滤色器 135 的上基板 131 的整个表面上形成公共电极 137。

[0077] 然后，以很厚的厚度将光敏树脂层（未示出）沉积在公共电极 137 上。

[0078] 然后，使用掩模来对光敏树脂层进行曝光，由此形成了第一柱状衬垫料 139a 和第

二柱状衬垫料 139b, 第一柱状衬垫料 139a 和第二柱状衬垫料 139b 各自在上基板的上表面上具有预定高度的突起。结果, 完成了制造上基板的工艺。在此, 第一柱状衬垫料 139a 用于保持盒间隙, 而第二柱状衬垫料 139b 通过与下基板 101 以预定距离间隔开来防止突起被挤压的状态。第一和第二柱状衬垫料 139a 和 139b 具有相同的高度。第一柱状衬垫料 139a 布置在与突起 121 对应的位置处, 而第二柱状衬垫料在不与突起 121 对应的位置处布置在栅线 103 或数据线 113b 的上方。

[0079] 然后, 将液晶分配在下基板 101 上, 由此形成了液晶层 141。

[0080] 然后, 将下基板 101 和上基板 131 彼此接合。在此, 第一柱状衬垫料 139a 利用在接合工艺期间产生的压力来与突起 121 接触。并且, 第二柱状衬垫料 139b 与保护膜 123, 即下基板 101 的最上表面分间隔。

[0081] 在本发明中, 突起形成为与栅线交叉。这可使得突起的两侧不会具有由于工艺改变所导致的 PPM 改变。原因在于利用在玻璃基板 (母基板) 上具有优良均匀性的栅线 103 来限定突起 121。

[0082] 如果为现有的圆形突起, 则由于有源尾部设置在形成金属层的源 / 漏极下面而形成单一结构。这会导致 PPM (接触面积相对于总面积的比率) 的改变。然而, 在本发明中, 突起形成为与栅线交叉来将现有的问题减少 50% 以上。更具体而言, 由于突起的数据线层图案是以交叉的方式设置在栅线上, 因而第一区域 (A) 的 PPM 与现有的 PPM 相同。然而, 第二区域 (B) 的 PPM 由于是由栅线精确地限定而比现有的 PPM 低 50% 以上。

[0083] 在本发明的 LCD 器件中, 突起形成为与栅线交叉。这会使得由于工艺改变而导致的 PPM 改变达到最小化, 由此减少了间隙缺陷的出现。

[0084] 前述实施例和优点仅是示例性的而并不应当被认为是对本发明的限制。可很容易将目前的教导应用于其它类型的设备中。本说明书意欲进行解释而并非限制权利要求书的范围。对于本领域技术人员而言, 很多替换、修改以及变型都会是清楚可见的。在本发明中描述的示例性实施例的特征、结构、方法以及其它特点可按照各种方式来结合, 以获得另外的和 / 或替换的示例性实施例。

[0085] 由于目前的特征可在不背离其特性的情况下按照各种形式来体现, 因此还应当理解, 除非另有说明, 前述说明书的任何细节并不会限制上述实施例, 相反应当在所附权利要求书限定的范围内对上述实施例进行广泛地理解, 从而所附权利要求书意欲包括落入权利要求的范围或者此范围的等价物内的所有改变和修改。

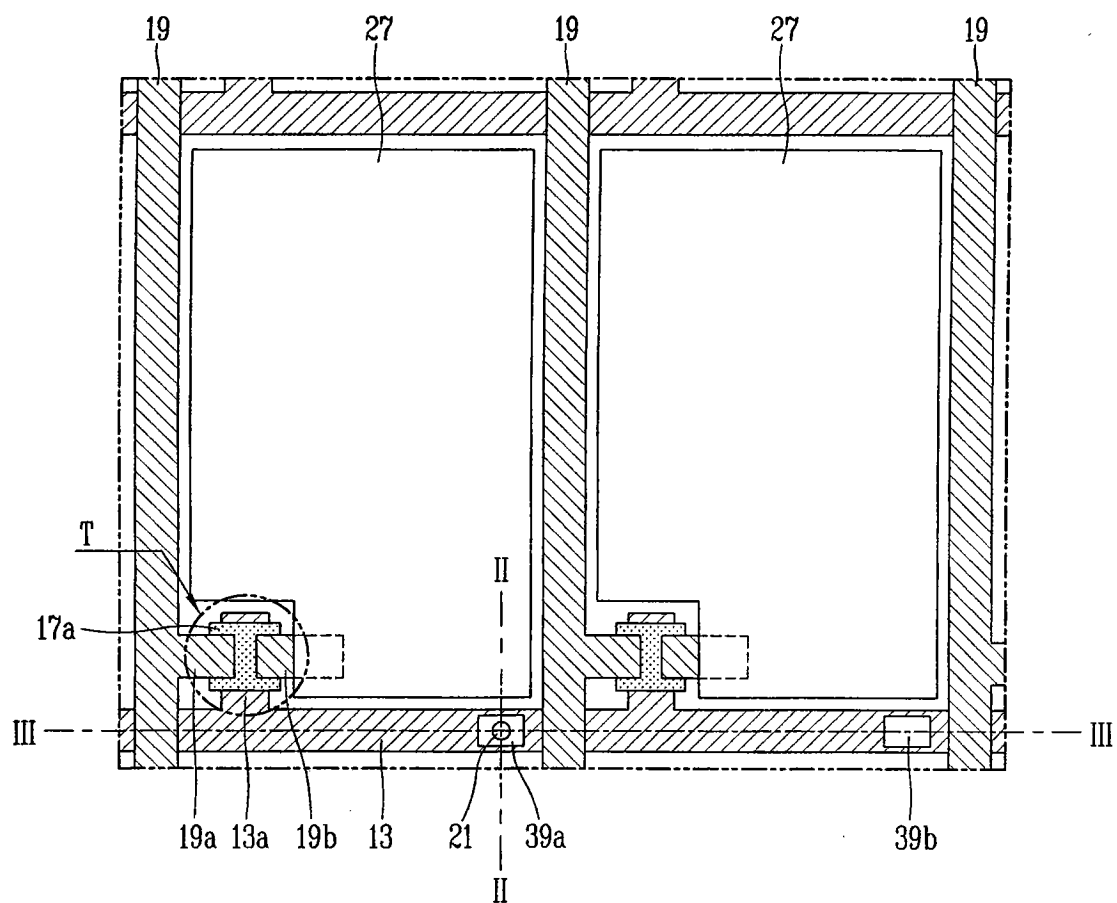


图 1

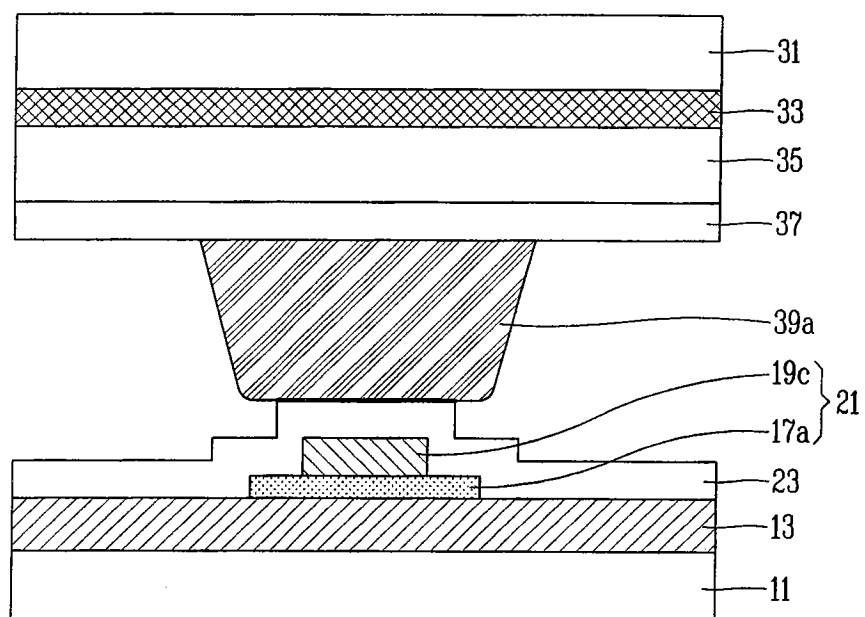


图 2

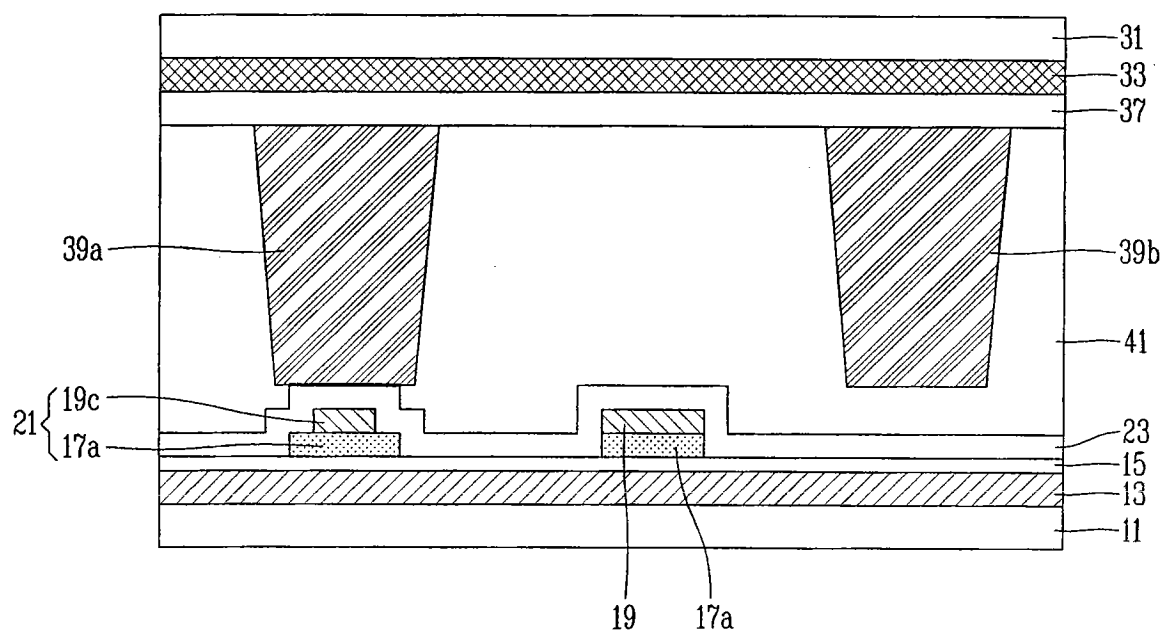


图 3

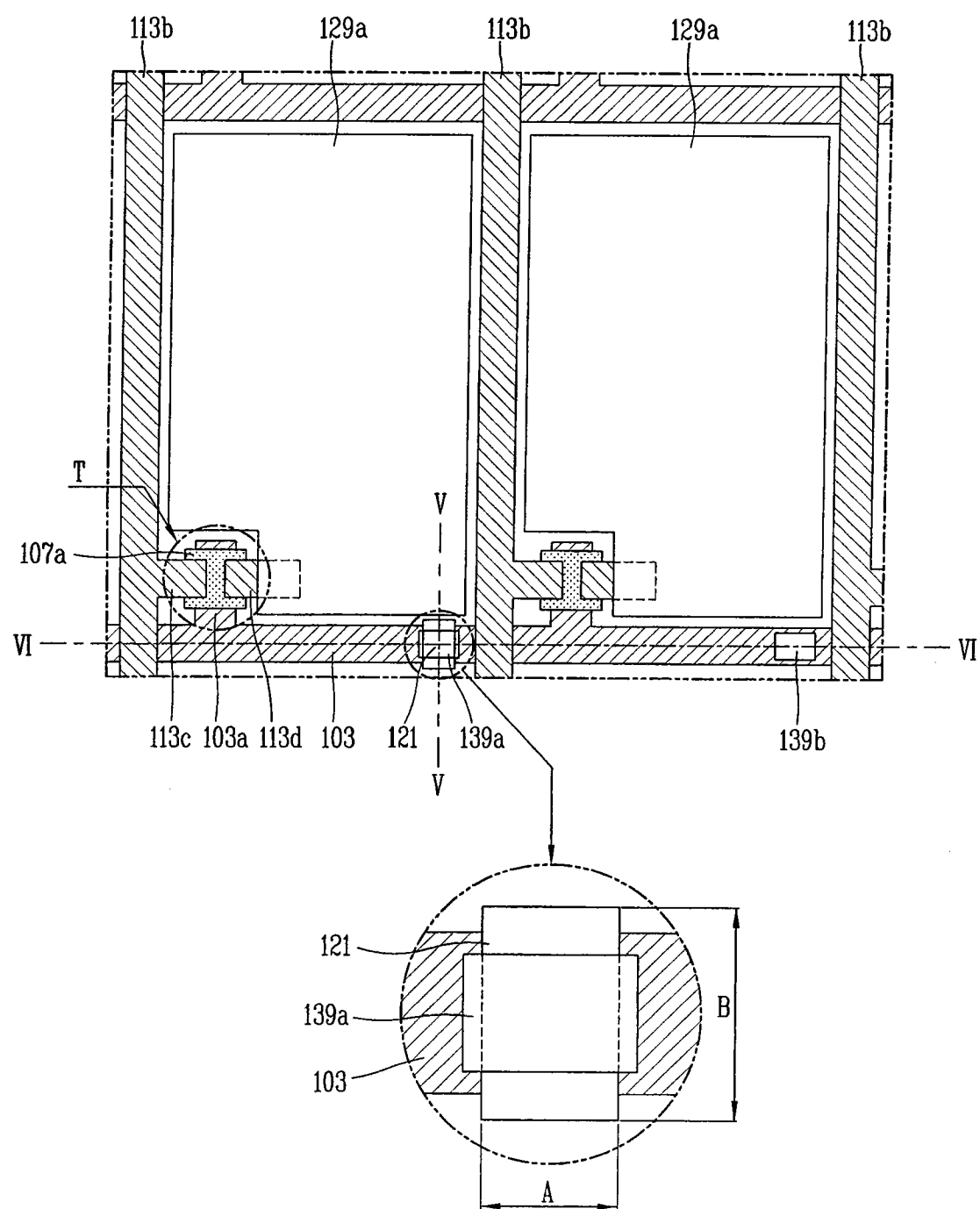


图 4

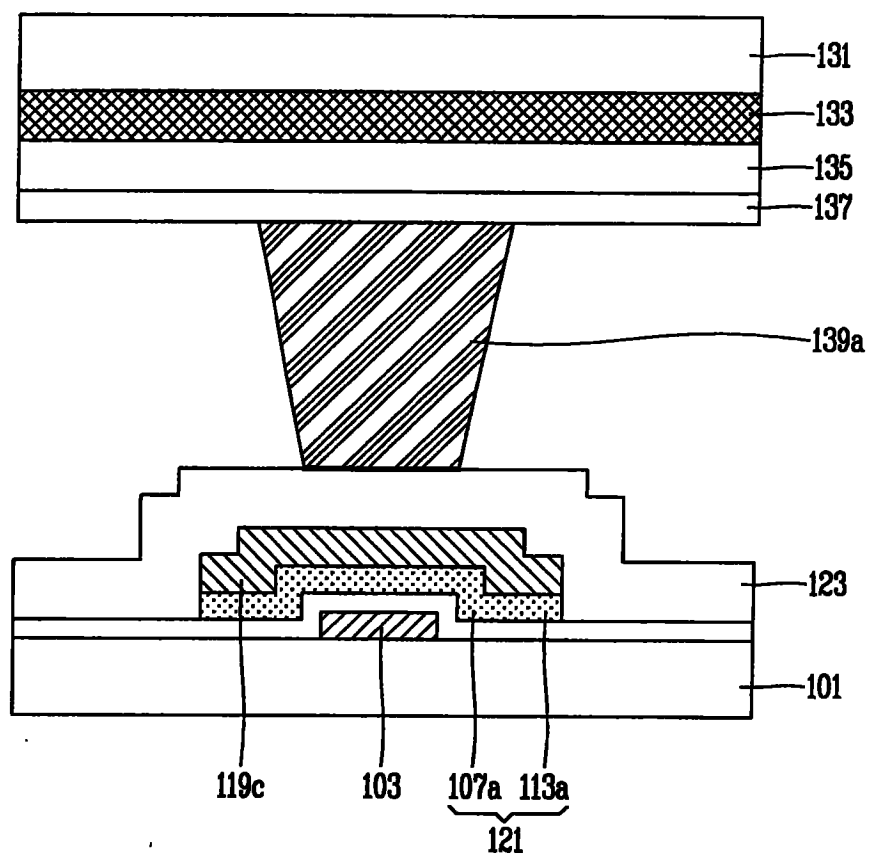


图 5

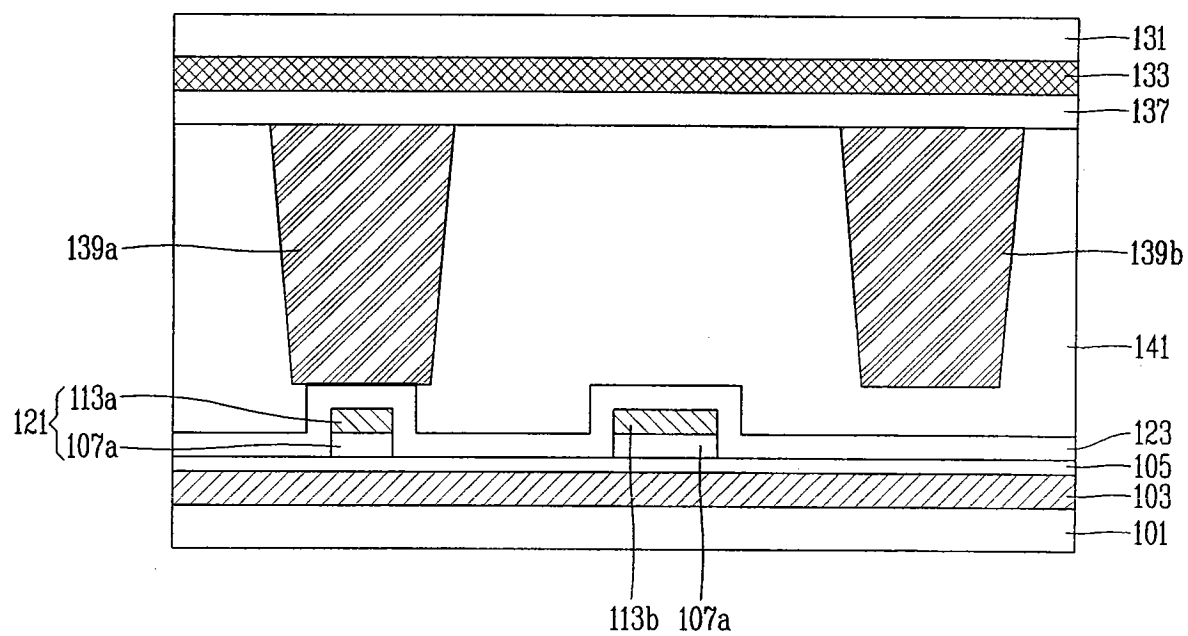


图 6

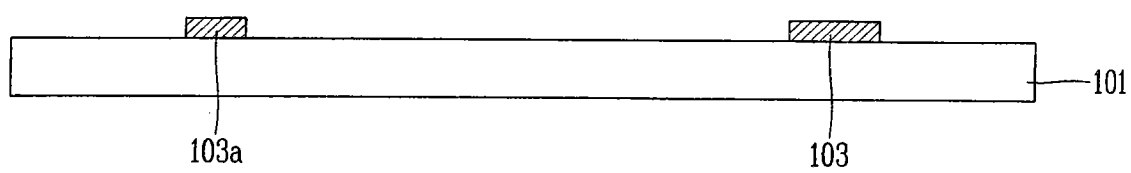


图 7A

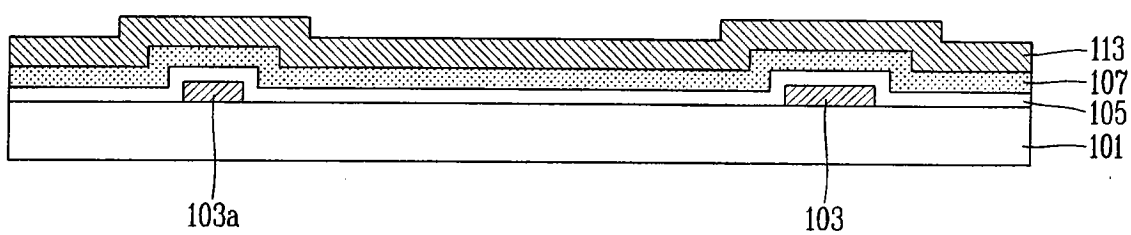


图 7B

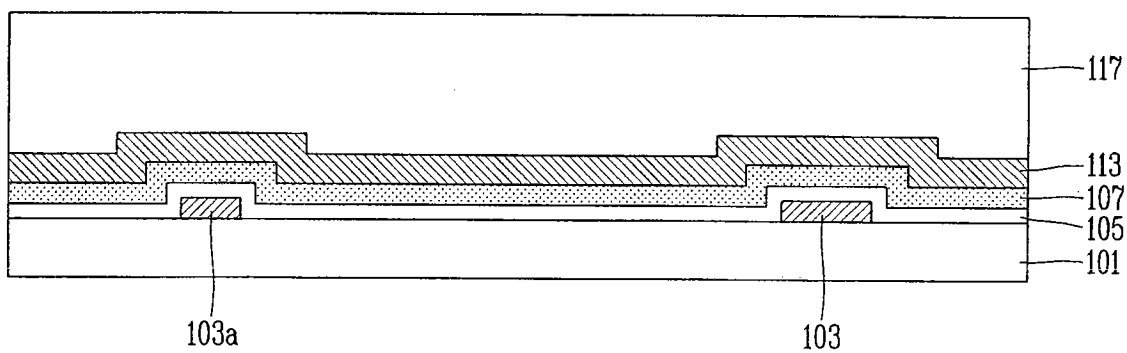
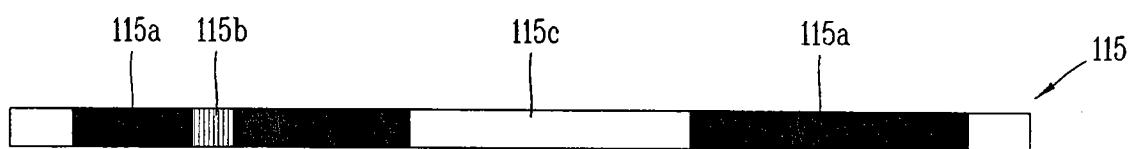


图 7C

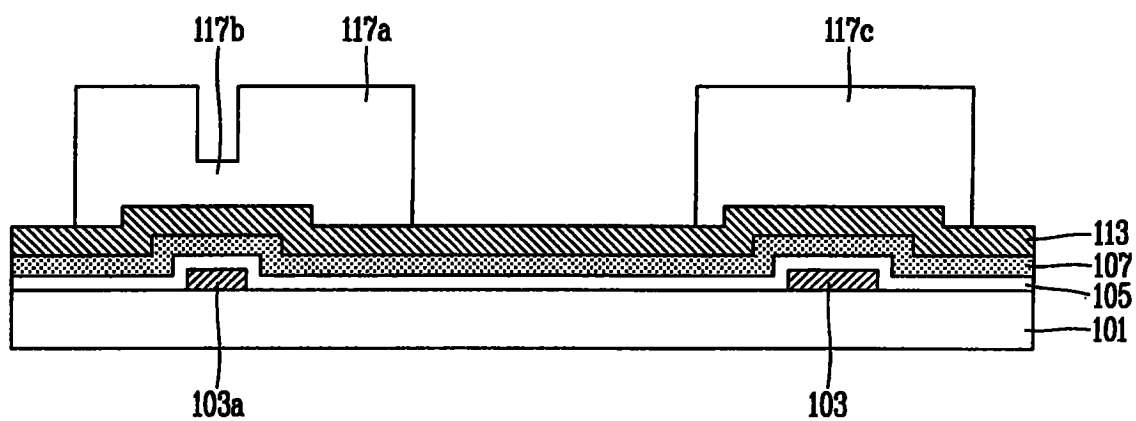


图 7D

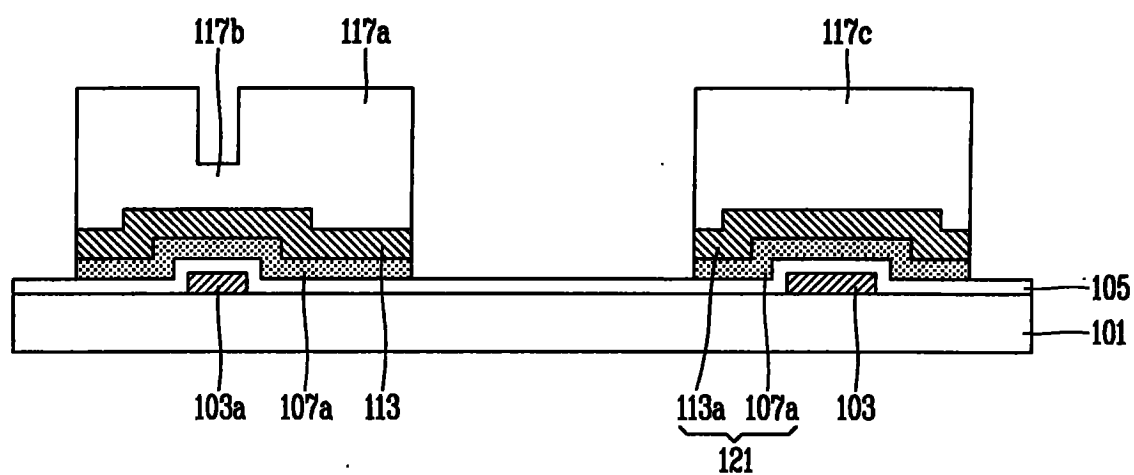


图 7E

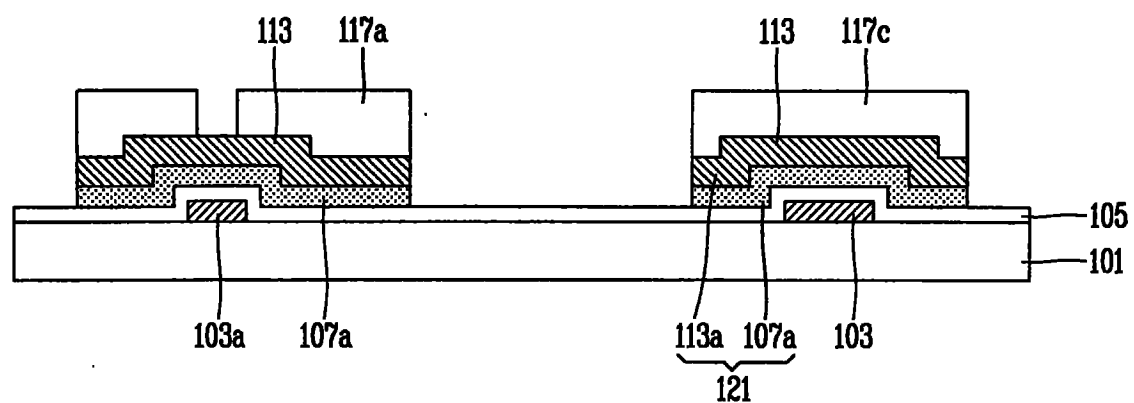


图 7F

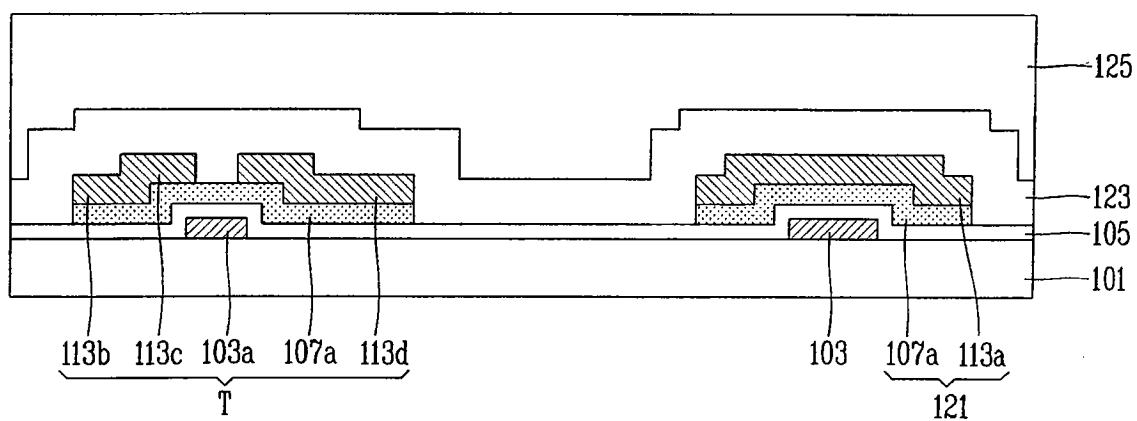


图 7G

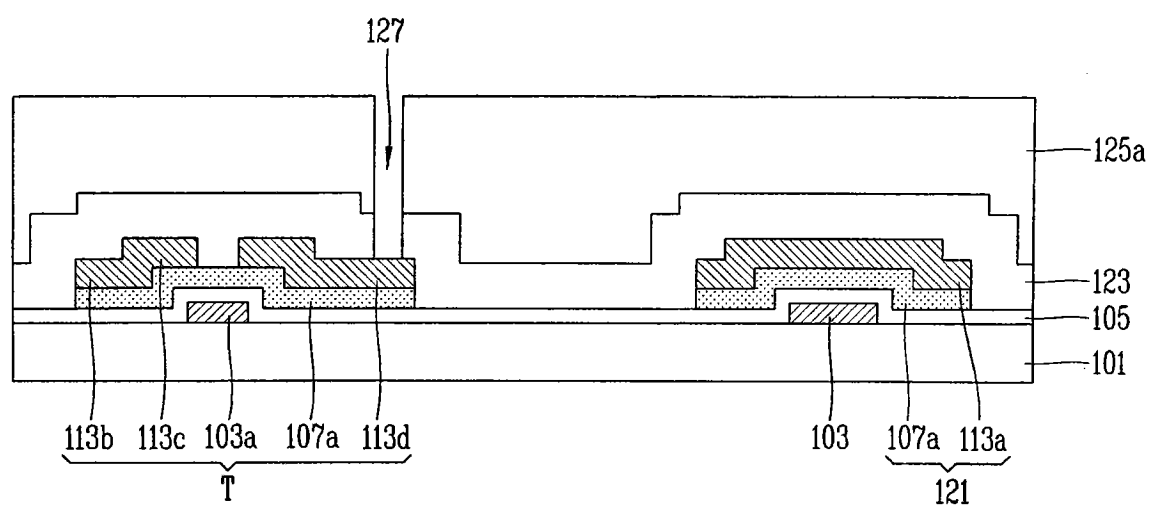


图 7H

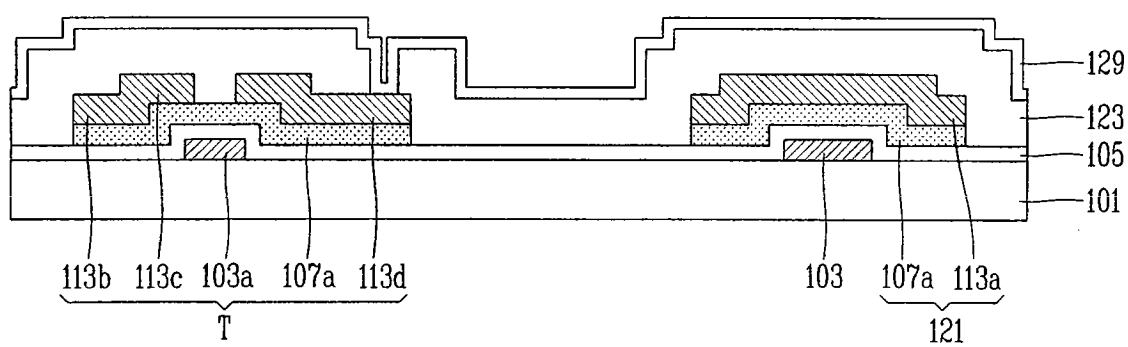


图 7I

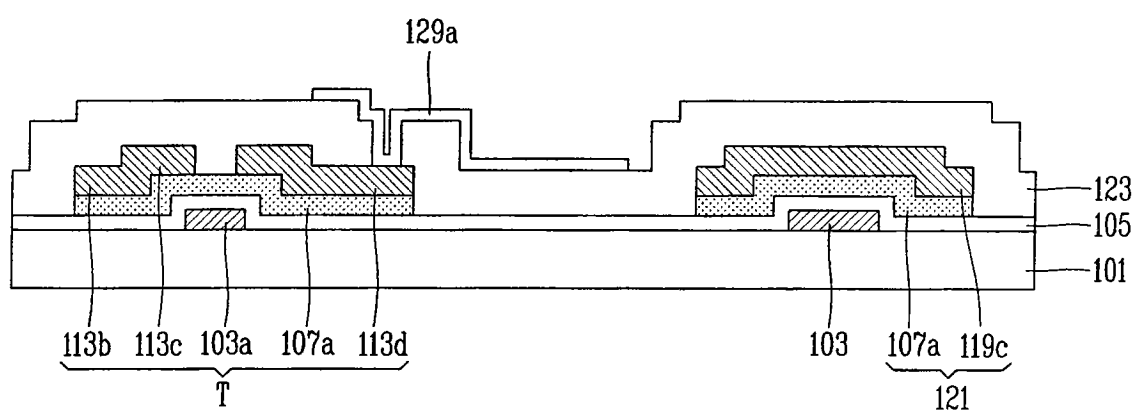


图 7J

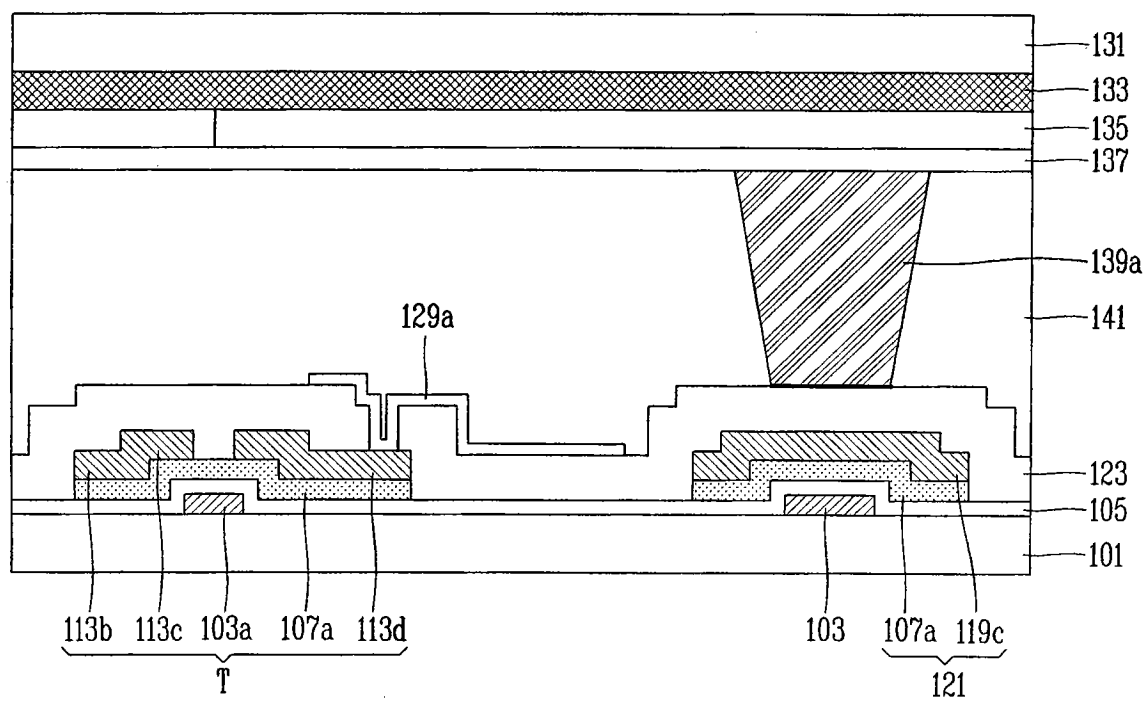


图 7K

专利名称(译)	液晶显示器件及其制造方法		
公开(公告)号	CN102455556A	公开(公告)日	2012-05-16
申请号	CN201010622413.5	申请日	2010-12-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	曹硕镐 俞帝贤 闵地淑 金伦吾		
发明人	曹硕镐 俞帝贤 闵地淑 金伦吾		
IPC分类号	G02F1/1362 G02F1/1368 H01L27/12 H01L21/77		
CPC分类号	H01L27/1214 G02F1/1362 H01L21/77 G02F1/13394 G02F2001/13396 H01L27/12 G02F1/1368 H01L27/1288		
代理人(译)	徐金国 钟强		
优先权	1020100100526 2010-10-14 KR		
其他公开文献	CN102455556B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示器件及其制造方法。该器件包括：下基板；在下基板上彼此交叉并且限定像素区的栅线 and 数据线；在栅线 and 数据线之间的交叉点处形成的薄膜晶体管；在栅线上以交叉方式形成的突起；与下基板相对设置的上基板；在上基板上形成并且与在下基板上设置的突起对应的第一柱状衬垫料；在上基板上与下基板分隔开设置并且与下基板的非像素区对应的第二柱状衬垫料；以及在下基板与上基板之间的空间中填充的液晶层。

