



(12) 发明专利申请

(10) 申请公布号 CN 102445796 A

(43) 申请公布日 2012. 05. 09

(21) 申请号 201110207351. 6

(22) 申请日 2011. 07. 22

(71) 申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道 9—2 号

(72) 发明人 侯鸿龙 贺成明 王晶

(74) 专利代理机构 深圳翼盛智成知识产权事务所 (普通合伙) 44300

代理人 欧阳启明

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

G02F 1/133 (2006. 01)

G09G 3/36 (2006. 01)

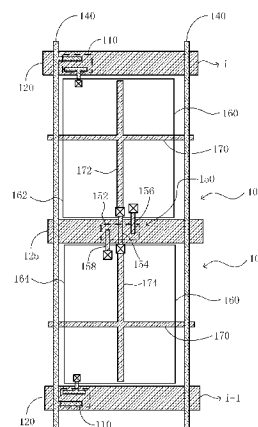
权利要求书 2 页 说明书 5 页 附图 5 页

(54) 发明名称

液晶显示装置及其插黑方法

(57) 摘要

本发明公开一种液晶显示装置,其包括 N 条扫描线、N 行交替排列的第一像素单元和第二像素单元、N/2 条辅助扫描线、及若干开关。所述 N/2 条辅助扫描线分别设置于第 i 行所述若干第一像素单元和第 i+1 行所述若干第二像素单元之间,其中 N 为大于 1 的正整数,i 为奇数且 $1 \leq i < N$ 。所述若干开关设置于所述若干辅助扫描线上,其用于控制位于第 i 行及第 i+1 行的所述第二及第二像素单元中,共通电极与像素电极的导通。此外,本发明还公开一种采用上述液晶显示装置的插黑方法,驱动所述辅助扫描线的时刻是在驱动扫描线之后。本发明的插黑方法不需提高画面的更新频率,使得液晶的转动更加稳定。



1. 一种液晶显示装置,其特征在于,包括:

N 条扫描线, N 为大于 1 的正整数;

N 行交替排列的第一像素单元和第二像素单元,每一行所述若干第一像素单元和每一行所述若干第二像素单元分别对应一条扫描线,每一所述第一像素单元和第二像素单元均包括一像素电极及一公共电极;

N/2 条辅助扫描线,分别设置于第 i 行所述若干第一像素单元和第 i+1 行所述若干第二像素单元之间,其中 i 为奇数且 $1 \leq i < N$;

以及

若干开关,设置于所述 N/2 条辅助扫描线上,用于控制位于第 i 行所述若干第一像素单元和第 i+1 行所述若干第二像素单元中,所述公共电极与所述像素电极的导通。

2. 根据权利要求 1 所述的液晶显示装置,其特征在于:所述若干开关是若干薄膜晶体管。

3. 根据权利要求 2 所述的液晶显示装置,其特征在于,每一所述薄膜晶体管具有一闸极、一源极、一第一漏极、及一第二漏极,其中所述闸极为所述辅助扫描线,所述源极、所述第一漏极、及所述第二漏极设置于所述辅助扫描线之上。

4. 根据权利要求 3 所述的液晶显示装置,其特征在于,所述源极电性连接于位于第 i 行的所述第一像素单元的第一公共电极以及位于第 i+1 行的所述第二像素单元的第二公共电极。

5. 根据权利要求 4 所述的液晶显示装置,其特征在于,所述第一漏极电性连接于位于第 i 行的所述第一像素单元的第一像素电极,所述第二漏极电性连接于位于第 i+1 行的所述第二像素单元的第二像素电极。

6. 根据权利要求 5 所述的液晶显示装置,其特征在于,所述闸极在高电平时,所述第一公共电极及所述第二公共电极的信号同时导入所述第一像素电极及所述第二像素电极。

7. 根据权利要求 6 所述的液晶显示装置,其特征在于,对应所述第一像素电极及所述第二像素电极的像素单元呈现黑色。

8. 一种液晶显示装置的插黑方法,所述液晶显示装置包括 N 条扫描线、N 行交替排列的第一像素单元和第二像素单元、分别设置于第 i 行的所述若干第一像素单元及第 i+1 行的所述若干第二像素单元之间的 N/2 条辅助扫描线、及设置于所述 N/2 条辅助扫描线上的若干开关,每一所述第一像素单元和第二像素单元均包括一像素电极及一公共电极, N 为大于 1 的正整数, i 为奇数且 $1 \leq i < N$, 其特征在于,所述插黑方法包括:

依序通过所述 N 条扫描线驱动所述 N 行交替排列的第一像素单元和第二像素单元,使得对应所述 N 条扫描线的所述 N 行交替排列的第一像素单元和第二像素单元显示其预定的画面;以及

依序通过所述 N/2 条辅助扫描线驱动所述若干开关,当驱动到位于第 i 行的所述若干个第一像素单元及第 i+1 行的所述若干个第二像素单元之间的辅助扫描线时,位于其上的所述若干开关导通位于第 i 行的所述若干个第一像素单元及第 i+1 行的所述若干个第二像素单元的所述公共电极与所述像素电极,其中驱动所述辅助扫描线的时刻是在驱动所述扫描线之后。

9. 根据权利要求 8 所述的液晶显示装置的插黑方法,其特征在于,驱动位于第 i 行的所

述若干个第一像素单元及第 $i+1$ 行的所述若干个第二像素单元之间的所述辅助扫描线的时刻是在驱动第 i 条所述扫描线经过半个帧周期之后。

10. 根据权利要求 8 所述的液晶显示装置的插黑方法,其特征在于,驱动位于第 i 行的所述若干个第一像素单元及第 $i+1$ 行的所述若干个第二像素单元之间的所述辅助扫描线的时刻是在驱动第 $i+1$ 条所述扫描线经过半个帧周期之后。

液晶显示装置及其插黑方法

技术领域

[0001] 本发明是有关于一种显示装置,且特别是有关于一种液晶显示装置及其插黑方法。

背景技术

[0002] 液晶显示器是利用液晶的旋转来控制光线的穿透量,以显示不同的亮度灰阶。相较于阴极射线管 (Cathode Ray Tube, CRT) 显示器使用脉冲式 (impulse-type) 的显示方式,液晶显示器则是使用电压连续保持 (hold-type) 的驱动方式,由于液晶旋转为连续变化,使得液晶显示器在动态画面表现的反应速度上较阴极射线管显示器慢,所以液晶显示器在显示移动之物体画面时会产生拖影现象。

[0003] 为了解决拖影的问题,在播放动态画面时,利用每一播放画面间加入全黑画面,使其产生如同阴极射线 (CRT) 显示器的脉冲式显示方式,通过这种方法消除使用者对动态影像所产生视觉暂留而产生的拖影,上述解决方法称为插黑 (Black Insertion) 技术。现有技术中利用插黑技术显示画面,一般而言需要两倍的画面传输率 (frame rate) 来改变画面速度,亦即将扫描频率从 60Hz 变为 120Hz。也就是说,在一帧画面的期间内,给予像素正确的显示电压,在另一帧画面的期间内,给予像素黑阶电压 (亦即黑画面)。由上可知,像素灰阶的转换皆从黑阶电压出发,可确保液晶的转动更加稳定。

[0004] 然而,在大尺寸的液晶显示器或是在 3D 显示时,需要再提高的画面更新频率,使得像素在灰阶转换的时间很短,此则造成由于液晶分子的反应时间不足,无法达到预定的状态,而造成影像品质劣化。

发明内容

[0005] 有鉴于此,本发明的目的在于提供一种液晶显示装置及其插黑方法,以解决上述的问题。

[0006] 为达上述的目的,本发明的液晶显示装置采取以下技术方案:一种液晶显示装置,其包括 N 条扫描线、N 行交替排列的第一像素单元和第二像素单元、N/2 条辅助扫描线、及若干开关。每一行的所述若干第一像素单元和每一行所述若干第二像素单元分别对应一条扫描线,每一所述第一像素单元和第二像素单元均包括一像素电极及一共通电极。所述 N/2 条辅助扫描线分别设置于第 i 行所述若干第一像素单元和第 i+1 行所述若干第二像素单元之间,其中 N 为大于 1 的正整数, i 为奇数且 $1 \leq i < N$ 。所述若干开关设置于所述 N/2 条辅助扫描线上,其用于控制位于第 i 行所述若干第一像素单元和第 i+1 行的所述若干第二像素单元中,所述共通电极与所述像素电极的导通。

[0007] 优选地,所述若干开关是若干薄膜晶体管。每一所述薄膜晶体管具有一闸极、一源极、一第一漏极、及一第二漏极,其中所述闸极为所述辅助扫描线,所述源极、所述第一漏极、及所述第二漏极设置于所述辅助扫描线之上。具体来说,所述源极电性连接于位于第 i 行的所述第一像素单元的第一共通电极以及位于第 i+1 行的所述第二像素单元的第二共

通电极。另外,所述第一漏极电性连接于位于第 i 行的所述第一像素单元的第一像素电极,所述第二漏极电性连接于位于第 $i+1$ 行的所述第二像素单元的第二像素电极。

[0008] 在一较佳实施例中,所述闸极在高电平时,所述第一共通电极及所述第二共通电极的信号同时导入所述第一像素电极及所述第二像素电极。对应所述第一像素电极及所述第二像素电极的像素单元呈现黑色。

[0009] 为达上述的目的,本发明的液晶显示装置的插黑方法采取以下技术方案:一种液晶显示装置的插黑方法,所述液晶显示装置包括 N 条扫描线、 N 行交替排列的第一像素单元和第二像素单元、分别设置于第 i 行的所述若干第一像素单元及第 $i+1$ 行的所述若干第二像素单元之间的 $N/2$ 条辅助扫描线、及设置于所述 $N/2$ 条辅助扫描线上的若干开关,每一所述第一像素单元和第二像素单元均包括一像素电极及一共通电极, N 为大于 1 的正整数, i 为奇数且 $1 \leq i < N$ 。

[0010] 所述插黑方法包括:依序通过所述 N 行交替排列的第一像素单元和第二像素单元,使得对应所述 N 条扫描线的所述 N 行交替排列的第一像素单元和第二像素单元显示其预定的画面;以及依序通过所述 $N/2$ 条辅助扫描线驱动所述若干开关,当驱动到位于第 i 行的所述若干个第一像素单元及第 $i+1$ 行的所述若干个第二像素单元之间的辅助扫描线时,位于其上的所述若干开关导通位于第 i 行的所述若干个第一像素单元及第 $i+1$ 行的所述若干个第二像素单元的所述共通电极与所述像素电极,其中驱动所述辅助扫描线的时刻是在驱动所述扫描线之后。

[0011] 优选地,驱动位于第 i 行的所述若干个第一像素单元及第 $i+1$ 行的所述若干个第二像素单元之间的所述辅助扫描线的时刻是在驱动第 i 条或者第 $i+1$ 条所述扫描线经过半个帧周期之后。

[0012] 相较于现有技术,本发明的液晶显示装置具有所述若干辅助扫描线,使得在共通电极的信号可导入像素电极,达到插黑的效果。另外,根据本发明的插黑方法,在第 i 行的若干第一像素单元显示其预定的画面之后,可延迟半个帧周期在驱动对应第 i 行的辅助扫描线,以同时对第 i 行的若干第一像素单元及第 $i+1$ 行的若干第二像素单元进行插黑。由上可知,本发明的插黑方法不需提高画面的更新频率,而且像素灰阶的转换皆从黑阶电压出发,可确保液晶的转动更加稳定。

[0013] 为了让本发明的上述内容能更明显易懂,下文特举优选实施例,并配合所附图式,作详细说明如下:

附图说明

[0014] 图 1 为本发明较佳实施例的液晶显示装置的像素结构示意图。

[0015] 图 2 为本发明较佳实施例的液晶显示装置的主动区域示意图。

[0016] 图 3 为本发明较佳实施例的插黑方法流程图。

[0017] 图 4 为本发明较佳实施例的主动区域插黑示意图。

[0018] 图 5 为本发明较佳实施例的主动区域插黑示意图。

[0019] 图 6 为本发明较佳实施例的主动区域插黑示意图。

[0020] 图 7 为本发明较佳实施例的主动区域插黑示意图。

具体实施方式

[0021] 请参照图 1 及图 2, 图 1 为本发明较佳实施例的液晶显示装置的像素结构示意图, 图 2 为本发明较佳实施例的液晶显示装置的主动区域示意图。所述液晶显示装置包括 N 条扫描线 120、N 行交替排列的第一像素单元 102 和第二像素单元 104、N/2 条辅助扫描线 125、及若干开关 150。如图 2 所示, 所述 N 行交替排列的第一像素单元 102 和第二像素单元 104 形成液晶显示装置的主动区域 10。每一行第一像素单元 102 包括若干个第一像素单元 102, 每一行第二像素单元 104 包括若干个第二像素单元 104。

[0022] 具体而言, 第 1 行的若干第一像素单元 102 对应第 1 条扫描线 120, 第 2 行的若干第二像素单元 104 对应第 2 条扫描线 120, 第 3 行的若干第一像素单元 102 对应第 3 条扫描线 120, 第 4 行的若干第二像素单元 104 对应第 4 条扫描线 120, 依此类推。需注意的是, 第一条扫描线 120 与第二条扫描线 120 之间有第一像素单元 102 及第二像素单元 104, 如图 1 中的第 i 条扫描线及第 i+1 条扫描线所示, 其中 i 为奇数。另外, 第二条扫描线 120 与第三条扫描线 120 之间则没有像素单元, 即第 i+1 条扫描线及第 i+2 条扫描线之间没有像素单元。其中, N 为大于 1 的正整数, i 为奇数且 $1 \leq i < N$ 。

[0023] 如图 1 所示, 第一像素单元 102 与第二像素单元 104 是类似互为镜射的结构。每一所述第一像素单元 102 与第二像素单元 104 均包括一像素电极 160 及一共通电极 170。所述像素电极 160 绝缘地设置于所述共通电极 170 之上, 其中共通电极 170 并不限于如图中所示的十字形状, 其他形状亦可实施之。所述像素电极 160 是通过本领域技术人员所熟知的薄膜晶体管 110 与资料线 140 电性连接, 其细节在此不再赘述。

[0024] 所述 N/2 条辅助扫描线 125 分别设置于第 i 行第一像素单元 102 及第 i+1 行第二像素单元 104 之间。如图 2 所示, 具体来说, 即第 1 行第一像素单元 102 及第 2 行第二像素单元 104 之间设置有一条辅助扫描线 125、第 3 行第一像素单元 102 及第 4 行第二像素单元 104 之间设置有一条辅助扫描线 125, 依此类推。值得一提的是, 辅助扫描线 125 与扫描线 120 位于同一层, 且绝缘地交错于所述若干资料线 140。

[0025] 所述若干开关 150 设置于所述 N/2 条辅助扫描线 125 上, 其用于控制位于第 i 行的若干第一像素单元 102 及第 i+1 行的若干第二像素单元 104 中, 所述共通电极 170 与所述像素电极 160 的导通。在此较佳实施例中, 所述若干开关 150 是若干薄膜晶体管。每一所述薄膜晶体管具有一闸极 152、一源极 154、一第一漏极 156、及一第二漏极 158。所述闸极 152 为由所述辅助扫描线 125 来实施。所述源极 154、所述第一漏极 156、及所述第二漏极 158 设置于所述辅助扫描线 125 之上。进一步来说, 所述源极 154 电性连接位于第 i 行的第一像素单元 102 的共通电极 170 (特以第一共通电极 172 来区分) 以及位于第 i+1 行的第二像素单元 104 的共通电极 170 (特以第二共通电极 174 来区分)。另外, 所述第一漏极 156 电性连接位于第 i 行的第一像素单元 102 的像素电极 160 (特以第一像素电极 162 来区分), 所述第二漏极 158 电性连接于位于第 i+1 行的第二像素单元 104 的像素电极 160 (特以第二像素电极 164 来区分)。

[0026] 以下说明本实施例的辅助扫描线 125 对第一像素单元 102 与第二像素单元 104 进行插黑: 所述闸极 152 在高电平时, 开关 150 导通。所述第一共通电极 172 及所述第二共通电极 174 的信号同时导入所述第一像素电极 162 及所述第二像素电极 164。因此, 对应所述第一像素电极 162 及所述第二像素电极 164 的第一像素单元 102 及第二像素单元 104 同时

呈现黑色,以达成插黑。

[0027] 以下将详细说明采用此较佳实施例的液晶显示装置的插黑方法:请再参照图 1 及图 2,所述液晶显示装置包括 N 条扫描线 120、N 行交替排列的第一像素单元 102 和第二像素单元 104、分别设置于第 i 行的第一像素单元 102 和第 i+1 行的第二像素单元 104 之间的 N/2 条辅助扫描线 125、及设置于所述 N/2 条辅助扫描线 125 上的若干开关 150,每一所述第一像素单元 102 与第二像素单元 104 均包括一像素电极 160 及一共通电极 170,其中, N 为大于 1 的正整数, i 为奇数且 $1 \leq i < N$ 。上述元件之说明请参考前述,其细节在此不在赘述。

[0028] 请参照图 3,图 3 为本发明较佳实施例的插黑方法流程图,其开始于步骤 S10。

[0029] 在步骤 S10 中,依序通过所述 N 条扫描线 120 驱动所述 N 行交替排列的第一像素单元 102 和第二像素单元 104,使得对应所述 N 条扫描线 120 的所述 N 行交替排列的第一像素单元 102 和第二像素单元 104 显示其预定的画面。请参照图 4 及图 5,图 4 及图 5 为本发明较佳实施例的主动区域插黑示意图。举例而言,如图 4 所示,所述扫描线 120 从第 1 行的第一像素单元 102 开始驱动,使得第 1 行的若干第一像素单元 102 显示其预定的画面,其中驱动位置以虚线箭头表示。接着,如图 5 所示,所述扫描线 120 驱动第 2 行的第二像素单元 104,使得第 2 行的若干第二像素单元 104 显示其预定的画面。依此类推,依序扫描驱动 N 行交替排列的第一像素单元 102 和第二像素单元 104。

[0030] 在步骤 S20 中,依序通过所述 N/2 条辅助扫描线 125 驱动所述若干开关 150,如图 1 所示,当驱动到位于第 i 行的所述若干个第一像素单元 102 及第 i+1 行的所述若干个第二像素单元 104 之间的辅助扫描线 125 时,位于其上的所述若干开关 150 导通位于第 i 行的所述若干个第一像素单元 102 及第 i+1 行的所述若干个第二像素单元 104 的所述共通电极 170 与所述像素电极 160,其中驱动所述辅助扫描线 125 的时刻是在驱动所述扫描线 120 之后。

[0031] 在此较佳实施例中,驱动位于第 i 行的所述若干个第一像素单元 102 及第 i+1 行的所述若干个第二像素单元 104 之间的所述辅助扫描线 125 的时刻是在驱动第 i 条所述扫描线 120 经过半个帧 (frame) 周期之后。

[0032] 请参照图 4 至图 7,其中图 4 及图 5 为本发明较佳实施例的主动区域插黑示意图。举第 i 行为第 1 行为例,在驱动第 1 行的所述若干个第一像素单元 102 后,即将经过半个帧周期之前的主动区域 10 如图 6 所示,即为第 (N/2)+1 行的若干像素单元被驱动完成之前。接下来,驱动位于第 1 行的所述若干个第一像素单元 102 及第 2 行的所述若干个第二像素单元 104 之间的所述辅助扫描线 125,使得第 1 行的所述若干个第一像素单元 102 及第 2 行的所述若干个第二像素单元 104 同时变成黑画面,如图 7 所示。以此类推,皆下来驱动位于第 3 行的所述若干个第一像素单元 102 及第 4 行的所述若干个第二像素单元 104 之间的所述辅助扫描线 125。由上可知,此较佳实施例的主动区域大致上皆有半个帧为黑画面,以达到插黑的效果。

[0033] 在另一较佳实施例中,驱动位于第 i 行的所述若干个第一像素单元 102 及第 i+1 行的所述若干个第二像素单元 104 之间的所述辅助扫描线 125 的时刻是在驱动第 i+1 条所述扫描线 120 经过半个帧周期之后。可参考前述类推,其细节不再赘述。

[0034] 综上所述,本发明的液晶显示装置具有所述 N/2 条辅助扫描线 125,使得在共通电

极 170 的信号可导入像素电极 160, 而达到插黑的效果。另外, 根据本发明的插黑方法, 在第 i 行的所述若干个第一像素单元 102 显示其预定的画面之后, 可延迟半个帧周期再驱动对应第 i 行的辅助扫描线 150, 以同时对第 i 行的所述若干个第一像素单元 102 及第 $i+1$ 行的所述若干个第二像素单元 104 进行插黑。由上可知, 本发明的插黑方法不需提高画面的更新频率, 而且像素灰阶的转换皆从黑阶电压出发, 可确保液晶的转动更加稳定, 解决了上述问题。

[0035] 虽然本发明已用优选实施例揭露如上, 然其并非用以限定本发明, 本发明所属技术领域的技术人员, 在不脱离本发明的精神和范围内, 当可作各种的更动与润饰, 因此本发明的保护范围当视后附的权利要求书所界定的为准。

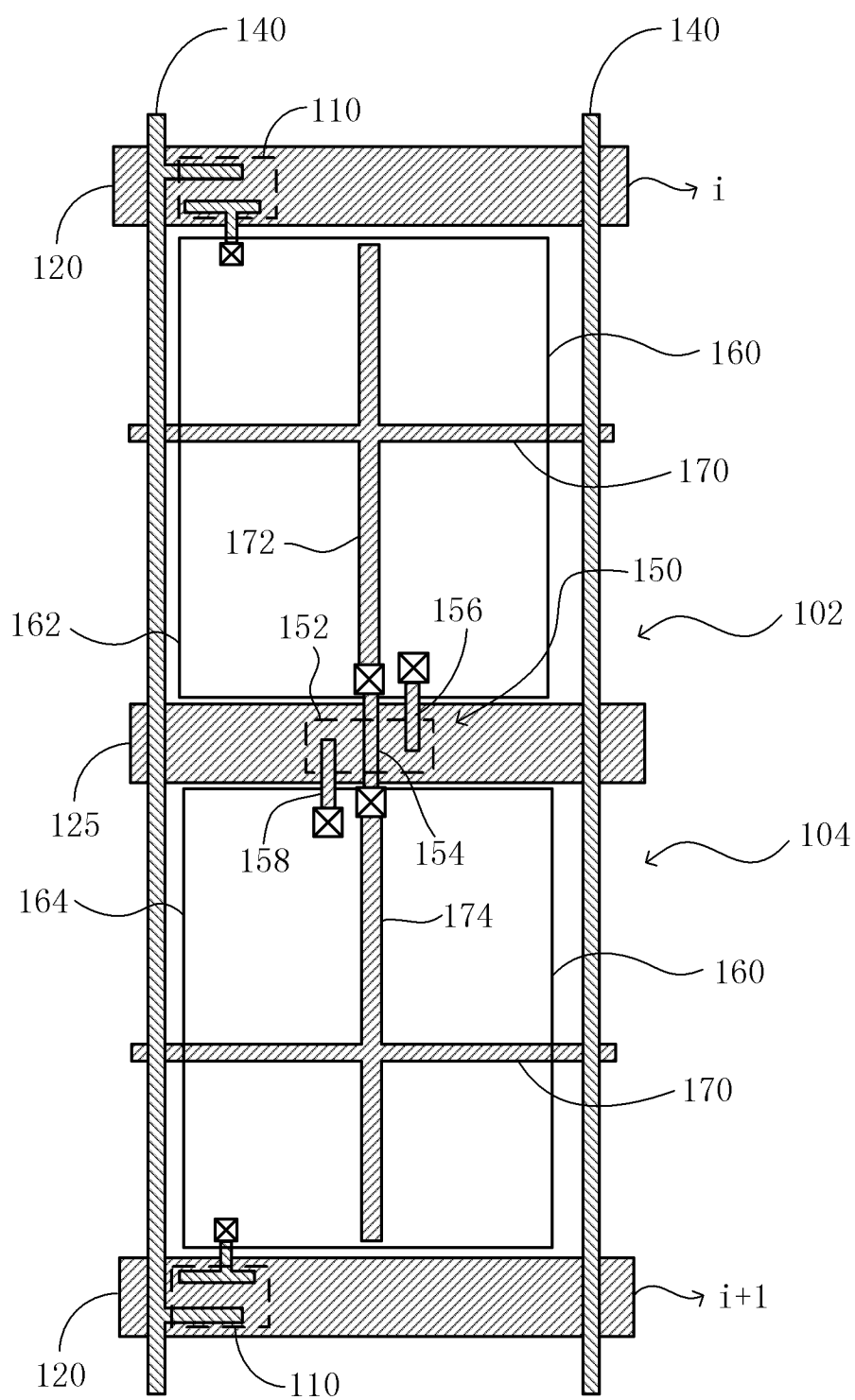


图 1

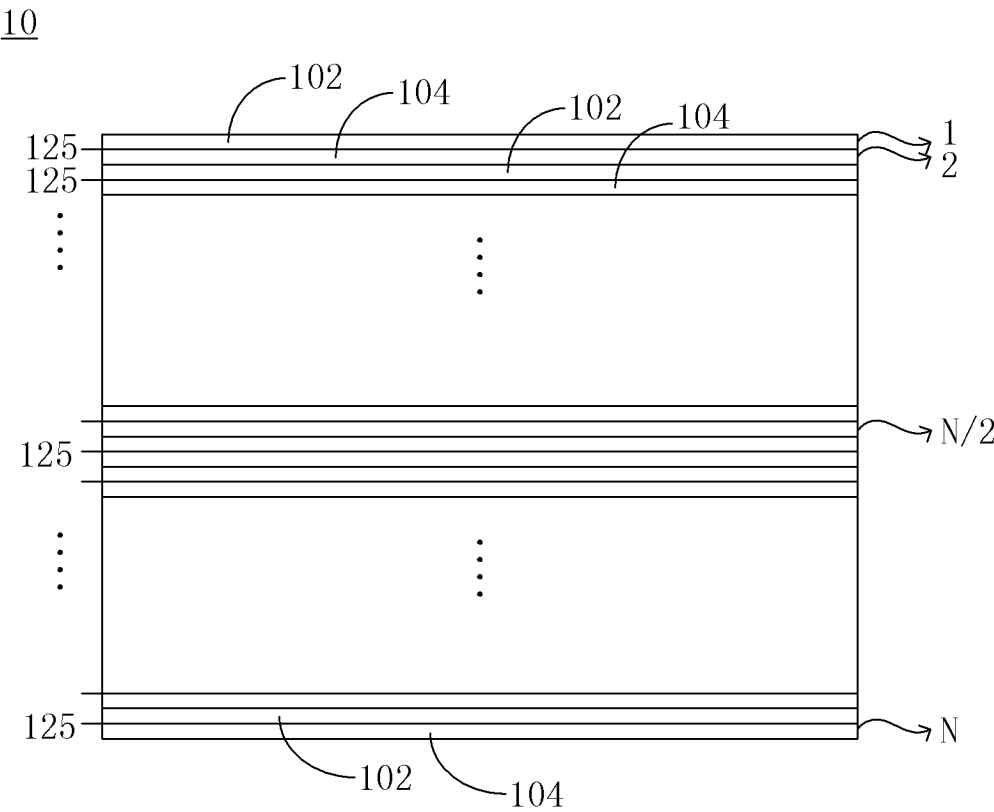


图 2

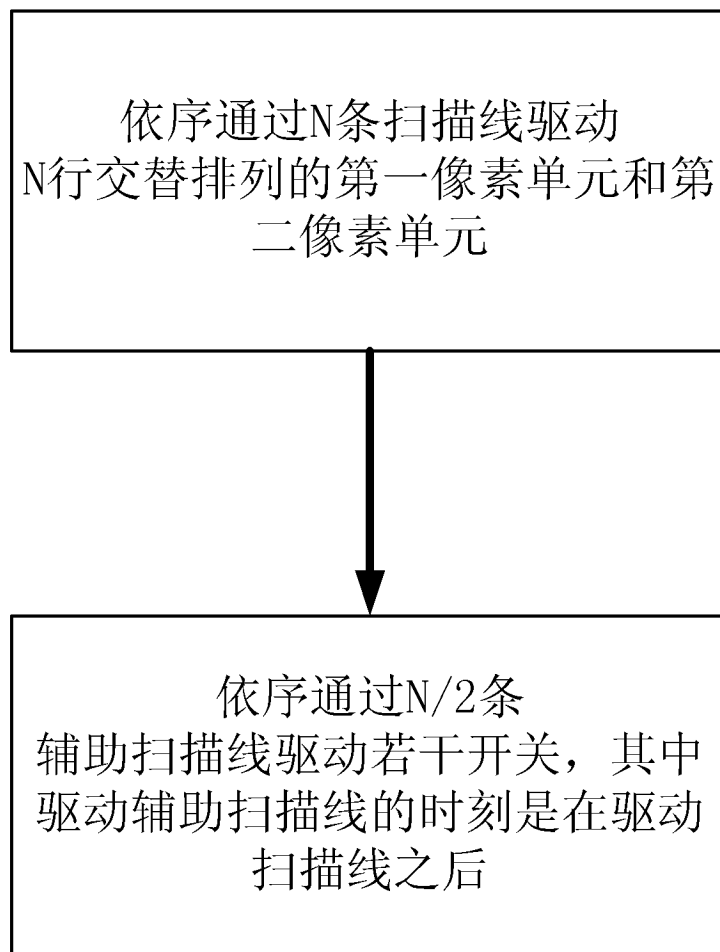


图 3

10

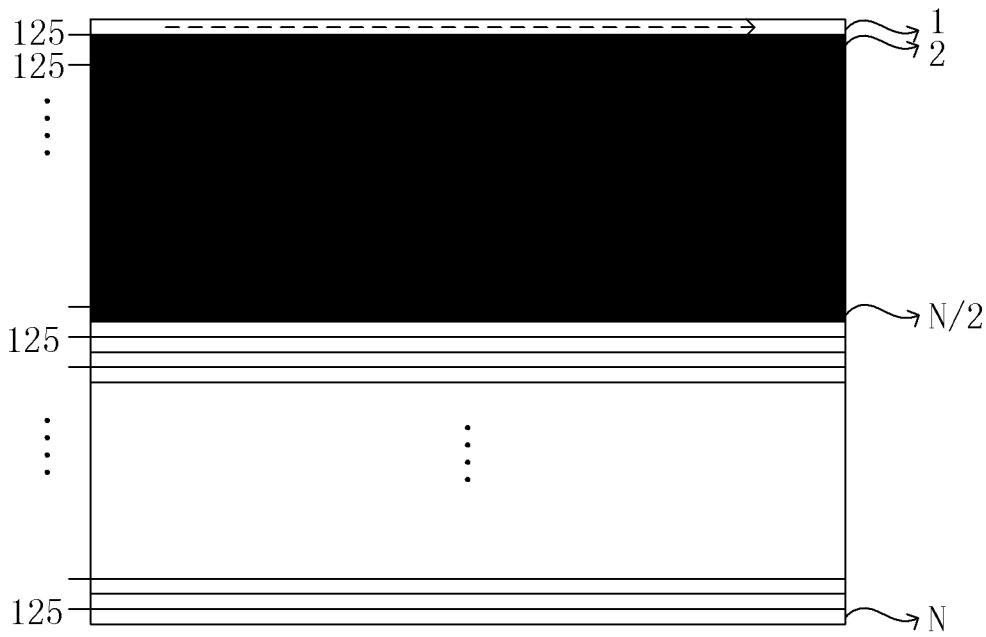


图 4

10

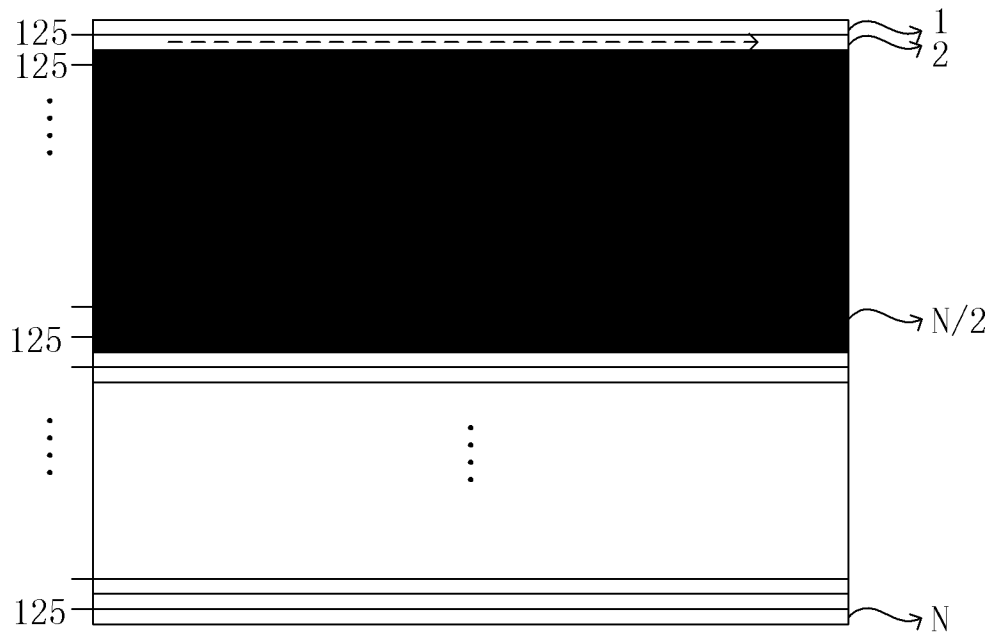


图 5

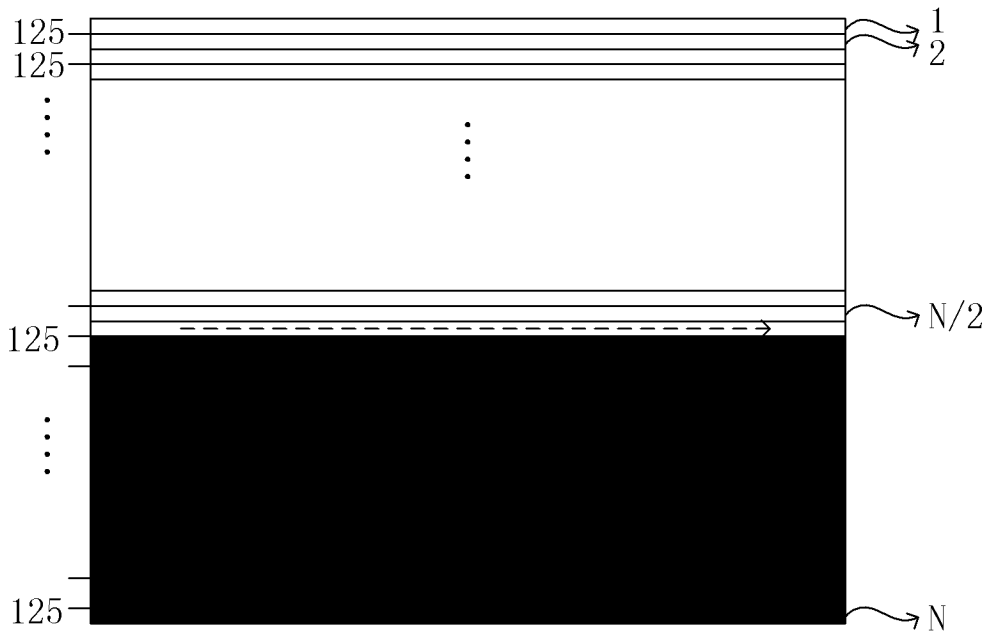


图 6

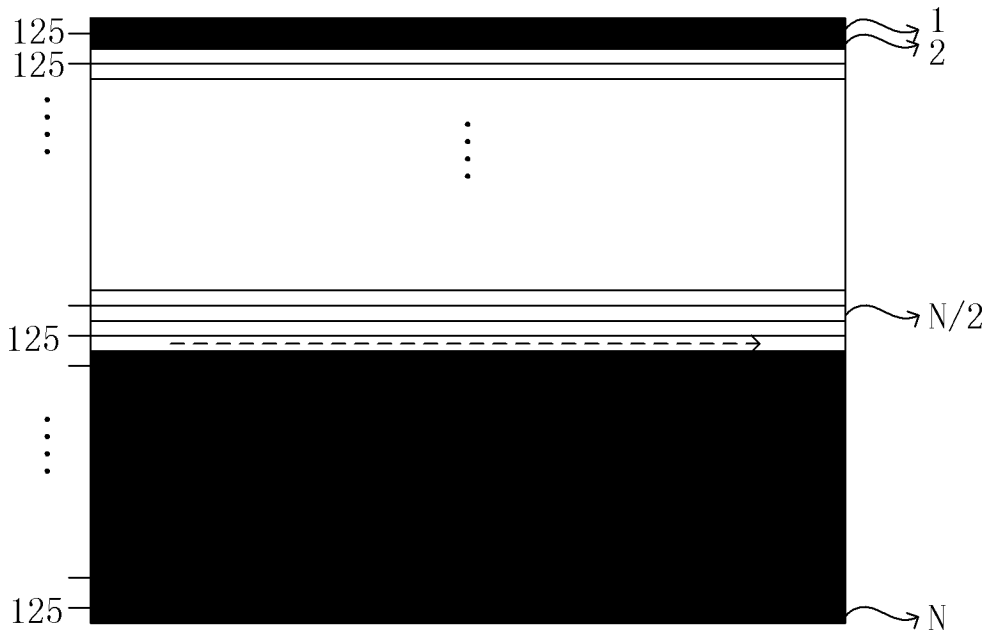


图 7

专利名称(译)	液晶显示装置及其插黑方法		
公开(公告)号	CN102445796A	公开(公告)日	2012-05-09
申请号	CN201110207351.6	申请日	2011-07-22
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	侯鸿龙 贺成明 王晶		
发明人	侯鸿龙 贺成明 王晶		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/133 G09G3/36		
CPC分类号	G09G2310/0251 G09G2310/062 G02F1/136286 G09G3/3648 G02F1/1362 G02F1/133 G09G2310/0202 G02F1/1368 G09G3/36		
其他公开文献	CN102445796B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种液晶显示装置，其包括N条扫描线、N行交替排列的第一像素单元和第二像素单元、N/2条辅助扫描线、及若干开关。所述N/2条辅助扫描线分别设置于第i行所述若干第一像素单元和第i+1行所述若干第二像素单元之间，其中N为大于1的正整数，i为奇数且 $1 \leq i < N$ 。所述若干开关设置于所述若干辅助扫描线上，其用于控制位于第i行及第i+1行的所述第二及第二像素单元中，共通电极与像素电极的导通。此外，本发明还公开一种采用上述液晶显示装置的插黑方法，驱动所述辅助扫描线的时刻是在驱动扫描线之后。本发明的插黑方法不需提高画面的更新频率，使得液晶的转动更加稳定。

