



(12) 发明专利申请

(10) 申请公布号 CN 101825821 A

(43) 申请公布日 2010.09.08

(21) 申请号 200910221101.0

(22) 申请日 2009.11.03

(30) 优先权数据

10-2008-0134710 2008.12.26 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 李政烨 石在明 郑在祐 崔荣锡
辛赫宰

(74) 专利代理机构 北京律诚同业知识产权代理
有限公司 11006

代理人 徐金国 王金宝

(51) Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1368 (2006.01)

G02F 1/133 (2006.01)

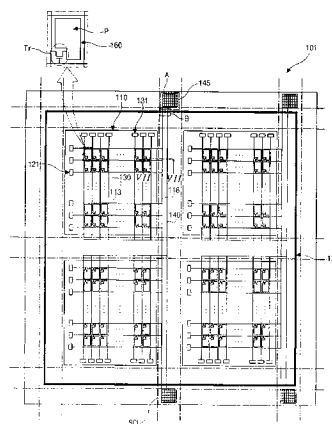
权利要求书 2 页 说明书 8 页 附图 6 页

(54) 发明名称

用于液晶显示设备的母基板及其制造方法

(57) 摘要

一种用于液晶显示设备的母基板,包括:基板;在所述基板上的多个单元阵列图案,所述多个单元阵列图案每个都包括栅线、与所述栅线交叉的数据线、与所述栅线和所述数据线连接的薄膜晶体管以及与所述薄膜晶体管连接的像素电极;包围所述多个单元阵列图案的第一静电释放图案;与所述栅线连接并与所述第一静电释放图案交叉的第二静电释放图案;和与所述数据线连接并与所述第一静电释放图案交叉的第三静电释放图案,所述第三静电释放图案与所述第二静电释放图案接触。



1. 一种用于液晶显示设备的母基板,包括:

基板;

在所述基板上的多个单元阵列图案,所述多个单元阵列图案每个都包括栅线、与所述栅线交叉的数据线、与所述栅线和所述数据线连接的薄膜晶体管以及与所述薄膜晶体管连接的像素电极;

包围所述多个单元阵列图案的第一静电释放图案;

与所述栅线连接并与所述第一静电释放图案交叉的第二静电释放图案;和

与所述数据线连接并与所述第一静电释放图案交叉的第三静电释放图案,所述第三静电释放图案与所述第二静电释放图案接触。

2. 根据权利要求1所述的母基板,其中所述第一静电释放图案具有矩形封闭环形状。

3. 根据权利要求1所述的母基板,其中所述第一和第二静电释放图案具有与所述栅线相同的层和相同的材料。

4. 根据权利要求1所述的母基板,其中所述第三静电释放图案具有与所述数据线相同的层和相同的材料。

5. 根据权利要求1所述的母基板,其中所述基板包括中央部分和包围所述中央部分的边缘部分,其中所述多个单元阵列图案设置在所述中央部分内,所述第一静电释放图案设置在所述中央部分与所述边缘部分之间的边界部分处,且其中所述第二和第三静电释放图案从所述中央部分延伸到所述边缘部分。

6. 根据权利要求5所述的母基板,进一步包括在所述边缘部分处连接所述第二和第三静电释放图案的短路图案,其中所述短路图案包括:

与所述第二静电释放图案连接并具有比所述第二静电释放图案大的宽度的第一狭缝图案;和

与所述第三静电释放图案连接并具有比所述第三静电释放图案大的宽度的第二狭缝图案,所述第二狭缝图案与所述第一狭缝图案接触。

7. 根据权利要求6所述的母基板,其中所述第一狭缝图案包括沿第一方向的开口和条形图案,所述第二狭缝图案包括沿与所述第一方向垂直的第二方向的开口和条形图案。

8. 根据权利要求6所述的母基板,进一步包括在所述栅线与所述数据线之间的栅绝缘层,其中所述第一狭缝图案具有与所述栅线相同的层和相同的材料,所述第二狭缝图案具有与所述数据线相同的层和相同的材料,且其中所述第一和第二狭缝图案彼此直接接触,它们之间没有插入所述栅绝缘层。

9. 根据权利要求1所述的母基板,其中所述第一静电释放图案在所述第一和第三静电释放图案的交叉部分处具有第一狭缝部,所述第三静电释放图案在所述第一和第三静电释放图案的交叉部分处具有第二狭缝部,其中所述第一狭缝部包括第一倾斜开口和第一倾斜条形图案,其中所述第二狭缝部包括第二倾斜开口和第二倾斜条形图案,且其中所述第一倾斜开口和第一倾斜条形图案的倾斜方向与所述第二倾斜开口和第二倾斜条形图案的倾斜方向相对。

10. 一种制造用于液晶显示设备的母基板的方法,包括:

在基板上形成多个单元阵列图案,所述多个单元阵列图案每个都包括栅线、与所述栅线交叉的数据线、与所述栅线和所述数据线连接的薄膜晶体管以及与所述薄膜晶体管连接

的像素电极；

形成包围所述多个单元阵列图案的第一静电释放图案；

形成与所述栅线连接并与所述第一静电释放图案交叉的第二静电释放图案；和

形成与所述数据线连接并与所述第一静电释放图案交叉的第三静电释放图案，所述第三静电释放图案与所述第二静电释放图案接触。

11. 根据权利要求 10 所述的方法，其中所述基板包括中央部分和包围所述中央部分的边缘部分，其中所述多个单元阵列图案设置在所述中央部分中，所述第一静电释放图案设置在所述中央部分与所述边缘部分之间的边界部分处，且其中所述第二和第三静电释放图案从所述中央部分延伸到所述边缘部分。

12. 根据权利要求 11 所述的方法，进一步包括：

形成与所述第二静电释放图案连接并具有比所述第二静电释放图案大的宽度的第一狭缝图案；和

形成与所述第三静电释放图案连接并具有比所述第三静电释放图案大的宽度的第二狭缝图案，所述第二狭缝图案与所述第一狭缝图案接触，其中所述第一和第二狭缝图案在所述边缘部分处组成短路图案。

13. 根据权利要求 12 所述的方法，进一步包括在遮蔽住所述第一狭缝图案的同时在所述栅线、所述第一静电释放图案和所述第二静电释放图案上形成栅绝缘层。

14. 一种制造液晶显示设备的方法，包括：

在第一母基板上形成多个单元阵列图案，所述多个单元阵列图案每个都包括栅线、与所述栅线交叉的数据线、与所述栅线和所述数据线连接的薄膜晶体管以及与所述薄膜晶体管连接的像素电极；

形成包围所述多个单元阵列图案的第一静电释放图案；

形成与所述栅线连接并与所述第一静电释放图案交叉的第二静电释放图案；

形成与所述数据线连接并与所述第一静电释放图案交叉的第三静电释放图案，所述第三静电释放图案与所述第二静电释放图案接触；

在第二母基板上形成多个单元滤色器图案，所述多个单元滤色器图案每个都包括黑矩阵、在所述黑矩阵上的滤色器层、以及在所述滤色器层上的公共电极；

粘结所述第一和第二母基板使得所述像素电极面对所述公共电极；

沿基板切割线切割所述第一和第二母基板，从而移除所述第一、第二和第三静电释放图案；和

在所述像素电极与所述公共电极之间形成液晶层。

用于液晶显示设备的母基板及其制造方法

[0001] 本申请要求 2008 年 12 月 26 日提交的韩国专利申请号 10-2008-0134710 的权益，在此援引该专利申请的全部内容作为参考。

技术领域

[0002] 本申请涉及一种用于液晶显示设备的母基板及制造该母基板的方法，尤其涉及一种包括静电释放图案的母基板及使用该母基板制造液晶显示设备的方法。

背景技术

[0003] 液晶显示 (LCD) 设备一般使用液晶层的液晶分子的光学各向异性及偏振特性产生图像。液晶分子具有细长形状。由于光学各向异性特性，光的偏振随液晶分子的取向方向而变化。通过改变施加给液晶层的电场强度可控制液晶分子的取向方向。因此，一般的 LCD 设备包括间隔开来且彼此面对的两个基板以及夹在两个基板之间的液晶层。两个基板中的每一个基板在面向两个基板中的另一个基板的表面上都包括电极。给每个电极施加电压，以在电极之间激发电场。通过改变电场强度来控制液晶分子的排列以及光透过液晶层的透射率。LCD 设备是非发光型显示设备，其使用光源，利用光透射率的变化来显示图像。

[0004] 在各种类型的 LCD 设备中，采用以矩阵结构布置的开关元件和像素电极的有源矩阵 LCD (AM-LCD) 设备由于具有较高的分辨率和显示运动图像的出色适宜性而成为重要研究和开发的主题。

[0005] 图 1 是现有技术的液晶显示设备的透视图。如图 1 中所示，现有技术的液晶显示 (LCD) 设备包括第一基板 10、第二基板 20 和液晶层 30。被称作阵列基板的第一基板 10 包括彼此交叉以确定像素区域 P 的栅线 14 和数据线 16。像素电极 18 和作为开关元件的薄膜晶体管 (TFT) Tr 位于每个像素区域 P 中。靠近栅极线 14 和数据线 16 的交叉点设置的 TFT Tr 以矩阵形式设置在第一基板 10 上。被称作滤色器基板的第二基板 20 包括：包含红色 (R)、绿色 (G) 和蓝色 (B) 滤色器 26a、26b 和 26c 的滤色器层 26，在红色、绿色和蓝色滤色器 26a、26b 和 26c 之间的黑矩阵 25，以及在滤色器层 26 和黑矩阵 25 上的公共电极 28。

[0006] 尽管图 1 中没有示出，但第一和第二基板 10 和 20 用密封图案粘结，以防止液晶层 30 泄漏。此外，在第一基板 10 与液晶层 30 之间形成有第一取向层，在第二基板 20 与液晶层 30 之间形成有第二取向层，以使液晶层 30 中的液晶分子沿初始取向方向排列。在第一和第二基板 10 和 20 的至少一个的外表面上形成有偏振片。

[0007] 此外，设置在第一基板 10 下面的背光单元（没有示出）提供光。用于使 TFT Tr 导通的栅信号按顺序供给到每条栅线 14，并给像素区域 P 中的像素电极 18 施加数据线 16 上的图像信号。通过像素电极 18 与公共电极 28 之间产生的垂直电场来驱动液晶层 30 中的液晶分子，以通过改变液晶分子的光透射率来显示图像。

[0008] 通过阵列基板工序、滤色器基板工序和盒工序完成 LCD 设备。在阵列基板工序中，在第一基板 10 的每个像素区域 P 上形成像素电极 11 和 TFT Tr；在滤色器基板工序中，在第二基板 20 上形成滤色器层 26、黑矩阵 25 和公共电极 28。此外，在盒工序中，粘结第一和

第二基板 10 和 20 并在第一和第二基板 10 和 20 之间注入液晶分子。

[0009] 为了提高生产率,通过在单个母基板上形成多个单元阵列图案并切割该单个母基板获得多个阵列基板。类似地,通过在单个母基板上形成多个单元滤色器图案并切割该单个母基板获得多个滤色器基板。因此,通过粘结多个阵列基板和多个滤色器基板,从两个母基板获得多个 LCD 设备。

[0010] 图 2 是显示现有技术的母基板的平面图,图 3 是沿图 2 的线 III-III 的剖面图。

[0011] 在图 2 中,在母基板 50 上形成多个单元阵列图案 55。尽管图 2 中没有示出,但在每个单元阵列图案 55 的内部形成有栅线、数据线、薄膜晶体管 (TFT) 和像素电极。栅线和数据线彼此交叉,以确定像素区域,且作为开关元件的 TFT 与栅线和数据线连接。像素电极与 TFT 连接。

[0012] 此外,在母基板 50 的边缘部分中形成具有封闭的矩形环形状并包围多个单元阵列图案 55 的金属图案 60。金属图案 60 具有与栅线相同的层以及相同的材料,从而金属图案 60 直接形成在母基板 50 上。随后,在真空装置 (没有示出) 中在金属图案 60 上形成多个层,如栅绝缘层 70、半导体层 (没有示出) 和钝化层 80。

[0013] 金属图案 60 用于防止在其外部处产生静电。当在母基板 50 处产生具有相对较高电压的静电时,静电沿导线传输并在电性薄弱部分处释放。例如,静电在电性薄弱部分处以火花释放,并且电性薄弱部分被损坏。在没有金属图案 60 时,静电会聚集在每个单元阵列图案 55 的元件上,例如 TFT 上,并且该元件会被损坏。然而,因为在金属图案 60 外部产生的静电沿金属图案 60 传输,且不会渗透到金属图案 60 内部,所以可保护每个单元阵列图案 55 的元件免于静电损坏。因此,当在真空装置中沉积所述多个层时,金属图案 60 防止在母基板 50 的角部中产生的静电渗透到多个单元阵列图案 55 内。

[0014] 然而,金属图案 60 不会移除在金属图案 60 内部产生的静电。在真空装置内的母基板 50 的工序过程中,尽管大部分静电产生在母基板 50 的角部处,但仍有一些静电产生在母基板 50 的中央部分。此外,当从与真空装置不同的装置,如测量装置、检测装置或曝光装置,的工作台装载或卸载母基板 50 时,在母基板 50 的随机的部分处产生静电。因此,即使在母基板 50 上形成金属图案 60 时,多个单元阵列图案 55 仍可能被在金属图案 60 内部产生的静电损坏。

[0015] 母基板 50 被切割为每个都包括单元阵列图案 55 的多个阵列基板。类似地,另一母基板 (没有示出) 被切割为多个滤色器基板。将每个阵列基板和每个滤色器基板粘结,从而形成 LCD 设备,并对 LCD 设备进行检测。当判断 LCD 设备被损坏时,就放弃该 LCD 设备。因此,粘结到坏阵列基板的好滤色器基板被放弃,从而生产成本增加。

[0016] 为了降低生产成本,在切割母基板之前进行检测。在切割母基板之后,放弃判断为被损坏的阵列基板,将滤色器基板和判断为没有被损坏的阵列基板粘结,从而形成 LCD 设备。因此,这样部分降低了生产成本。然而,因为用于注入液晶材料以及粘结阵列基板和滤色器基板的步骤数增加,所以降低了生产率,且增加了制造时间。

发明内容

[0017] 因此,本发明的实施方式涉及基本上克服了由于现有技术的限制和缺点而导致的一个或多个问题的一种用于液晶显示设备的母基板及制造该母基板的方法。

[0018] 本发明的一个优点是提供一种其中释放在母基板每个部分处产生的静电的母基板及制造该母基板的方法。

[0019] 本发明的另一个优点是提供一种具有能防止静电损坏多个单元阵列图案的静电释放图案的母基板及制造该母基板的方法。

[0020] 在下面的描述中将列出本发明的其它的特征和优点,这些特征和优点的一部分从所述描述中将是显而易见的,或者可从本发明的实施中领会到。通过书写的说明书、权利要求以及附图中特别指出的结构可实现和获得本发明的这些目的和其他优点。

[0021] 为了获得这些和其它的优点并根据本发明的目的,如这里具体表示和广义描述的,根据本发明的一个方面,一种用于液晶显示设备的母基板包括:基板;在所述基板上的多个单元阵列图案,所述多个单元阵列图案每个都包括栅线、与所述栅线交叉的数据线、与所述栅线和所述数据线连接的薄膜晶体管以及与所述薄膜晶体管连接的像素电极;包围所述多个单元阵列图案的第一静电释放图案;与所述栅线连接并与所述第一静电释放图案交叉的第二静电释放图案;和与所述数据线连接并与所述第一静电释放图案交叉的第三静电释放图案,所述第三静电释放图案与所述第二静电释放图案接触。

[0022] 在另一个方面中,一种制造用于液晶显示设备的母基板的方法,包括:在基板上形成多个单元阵列图案,所述多个单元阵列图案每个都包括栅线、与所述栅线交叉的数据线、与所述栅线和所述数据线连接的薄膜晶体管以及与所述薄膜晶体管连接的像素电极;形成包围所述多个单元阵列图案的第一静电释放图案;形成与所述栅线连接并与所述第一静电释放图案交叉的第二静电释放图案;和形成与所述数据线连接并与所述第一静电释放图案交叉的第三静电释放图案,所述第三静电释放图案与所述第二静电释放图案接触。

[0023] 在另一个方面中,一种制造液晶显示设备的方法,包括:在第一母基板上形成多个单元阵列图案,所述多个单元阵列图案每个都包括栅线、与所述栅线交叉的数据线、与所述栅线和所述数据线连接的薄膜晶体管以及与所述薄膜晶体管连接的像素电极;形成包围所述多个单元阵列图案的第一静电释放图案;形成与所述栅线连接并与所述第一静电释放图案交叉的第二静电释放图案;形成与所述数据线连接并与所述第一静电释放图案交叉的第三静电释放图案,所述第三静电释放图案与所述第二静电释放图案接触;在第二母基板上形成多个单元滤色器图案,所述多个单元滤色器图案每个都包括黑矩阵、在所述黑矩阵上的滤色器层、以及在所述滤色器层上的公共电极;粘结所述第一和第二母基板使得所述像素电极面对所述公共电极;沿基板切割线切割所述第一和第二母基板,从而移除所述第一、第二和第三静电释放图案;和在所述像素电极与所述公共电极之间形成液晶层。

[0024] 应当理解,本发明前面的一般性描述和下面的详细描述都是示例性的和解释性的,意在対要求保护的内容提供进一步的解释。

附图说明

[0025] 给本发明提供进一步理解并合并并在说明书中且组成说明书一部分的附图图解了本发明的实施方式并与说明书一起用于解释本发明的原理。在附图中:

[0026] 图 1 是现有技术的液晶显示设备的透视图;

[0027] 图 2 是显示现有技术的母基板的平面图;

[0028] 图 3 是沿图 2 的线 III-III 的剖面图;

- [0029] 图 4 是本发明一个实施方式的用于液晶显示设备的母基板的平面图；
- [0030] 图 5 和 6 是分别显示图 4 的部分 A 和 B 的放大平面图；
- [0031] 图 7 是沿图 4 的线 VII-VII 取的、显示本发明一个实施方式的母基板的剖面图；和
- [0032] 图 8 是沿图 5 的线 VIII-VIII 取的、显示本发明一个实施方式的母基板的剖面图。

具体实施方式

[0033] 现在将详细描述本发明的实施方式，附图中图解了这些实施方式。

[0034] 图 4 是本发明一个实施方式的用于液晶显示设备的母基板的平面图。此外，图 5 和 6 是分别显示图 4 的部分 A 和 B 的放大平面图。

[0035] 在图 4, 5 和 6 中，在用于液晶显示 (LCD) 设备的母基板 101 上形成有多个单元阵列图案 110、第一静电释放 (ESD) 图案 120、第二静电释放图案 118、第三静电释放图案 140 和短路图案 145。在母基板 101 中央部分内的多个单元阵列图案 110 彼此间隔开，且在母基板 101 边界部分中的具有封闭环形状的第一静电释放图案 120 包围多个单元阵列图案 110。第二和第三静电释放图案 118 和 140 从多个单元阵列图案 110 的每一个延伸到母基板的边缘部分，并且短路图案 145 在母基板 101 的边缘部分处与第二和第三静电释放图案 118 和 140 的端部连接。因此，在母基板 101 的中央部分内设置多个单元阵列图案 110，在母基板 101 的边缘部分处设置短路图案 145。此外，第一静电释放图案 120 设置在母基板 101 的中央部分与边缘部分之间的边界部分处，且第二和第三静电释放图案 118 和 140 从中央部分经过边界部分延伸到边缘部分。

[0036] 短路图案 145 包括与第二静电释放图案 118 连接的第一狭缝图案 119 和与第三静电释放图案 140 连接的第二狭缝图案 142，且第一和第二狭缝图案 119 和 140 彼此接触，它们之间没有插入栅绝缘层。因此，第二和第三静电释放图案 118 和 140 与第一静电释放图案 120 交叉并通过短路图案 145 彼此连接。尽管在图 4 中相邻单元阵列图案 110 的第二静电释放图案 118 彼此连接，且相邻单元阵列图案 110 的第三静电释放图案 140 彼此不连接，但在其他实施方式中，相邻单元阵列图案的第二静电释放图案可彼此不连接，相邻单元阵列图案的第三静电释放图案可彼此连接。

[0037] 多个单元阵列图案 110 每一个都包括栅线 113、数据线 130、薄膜晶体管 (TFT) Tr、像素电极 160、栅焊盘 121 和数据焊盘 131。栅线 113 和数据线 130 彼此交叉，以确定像素区域 P，且 TFT Tr 与栅线 113 和数据线 130 连接。像素电极 160 与 TFT Tr 连接并设置在像素区域 P 中。栅线 113 的一端与栅焊盘 121 连接，栅线 113 的另一端与第二静电释放图案 118 连接。此外，数据线 130 的一端与数据焊盘 131 连接，数据线 130 的另一端与第三静电释放图案 140 连接。

[0038] 尽管图 4, 5 和 6 中没有示出，但 TFT Tr 可包括与栅线 113 连接的栅极、在栅极上的栅绝缘层、在栅极之上的栅绝缘层上的有源层、在有源层上的欧姆接触层、与数据线 130 连接的源极以及与源极间隔开的漏极。源极和漏极与欧姆接触层接触。此外，可在 TFT Tr 上形成钝化层，像素电极可形成在钝化层上。多个单元阵列图案的每一个都可进一步包括存储电容器。存储电容器可包括作为第一电容器电极的栅线 113 部分、与第一电容器电极重叠的作为第二电容器电极的像素电极部分、以及在第一和第二电容器电极之间作为电介质层的钝化层和栅绝缘层部分。

[0039] 第一静电释放图案 120、第二静电释放图案 118 和短路图案 145 的第一狭缝图案 119 具有与栅线 113 和栅极相同的层和相同的材料。因此,第二静电释放图案 118 和短路图案 145 的第一狭缝图案 119 直接形成在母基板 101 上,且第一和第二静电释放图案 120 和 118 彼此连接。第三静电释放图案 140 和短路图案 145 的第二狭缝图案 142 具有与数据线 130、源极和漏极相同的层和相同的材料。因此,第三静电释放图案 140 直接形成在栅绝缘层上。然而,因为第一狭缝图案 119 上没有形成栅极绝缘层,所以短路图案 145 的第二狭缝图案 142 直接形成在第一狭缝图案 119 上。例如,在母基板 101 上形成栅线 113 和第一狭缝图案 119 之后,使用遮蔽第一狭缝图案 119 的遮蔽掩模在母基板 101 上沉积绝缘材料,从而在第一狭缝图案 119 上没有形成栅绝缘层。

[0040] 第二静电释放图案 118 具有第一宽度 w_1 ,第一狭缝图案 119 具有比第一宽度 w_1 大的第二宽度 w_2 。第三静电释放图案 140 具有第三宽度 w_3 ,第二狭缝图案 142 具有比第三宽度 w_3 大的第四宽度。此外,第一狭缝图案 119 包括与栅线 113 平行的水平开口和水平条形图案,第二狭缝图案 142 包括与数据线 130 平行的垂直开口和垂直条形图案。第一狭缝图案 119 的开口和条形图案的方向垂直于第二狭缝图案 142 的开口和条形图案的方向。

[0041] 第一和第二狭缝图案 119 和 142 彼此接触和重叠,从而短路图案 145 具有包含多个接触部分 CP 的格子形状。因为多个接触部分 CP 是通过不同两层的第一和第二狭缝图案 119 和 142 的接触而形成,所以多个接触部分 CP 比单层的每个第二和第三静电释放图案 118 和 140 的任何其他部分在电性上更薄弱。此外,由于狭缝形状的缘故,通过接触面积的减小,多个接触部分 CP 变得电性较弱。因此,当在母基板 101 处产生具有相对高电压的静电时,静电沿第二和第三静电释放图案 118 和 140 传输并在短路图案 145 的多个接触部分 CP 处释放。例如,静电在短路图案 145 的多个接触部分 CP 处以火花释放,短路图案 145 的多个接触部分 CP 被损坏。在粘结两个母基板之后,沿基板切割线 SCL 切割粘结的两个母基板,切掉并移除短路图案 145。设置切割线是用来切掉并移除第一、第二和第三静电释放图案 120、118 和 140 以及短路图案 145。因此,即使当短路图案 145 由于静电而损坏时,母基板 101 的多个单元阵列图案 110 也可用作 LCD 设备的阵列基板。

[0042] 第一静电释放图案 120 具有比第一宽度 w_1 和第三宽度 w_3 每个都大的第五宽度 w_5 。此外,第一静电释放图案 120 和第三静电释放图案 140 彼此交叉。在交叉部分处,第一静电释放图案 120 具有包括第一倾斜开口和第一倾斜条形图案的第一狭缝部 SL1,第三静电释放图案 140 具有包括第二倾斜开口和第二倾斜条形图案的第二狭缝部 SL2。第一倾斜开口和第一倾斜条形图案的倾斜方向与第二倾斜开口和第二倾斜条形图案的倾斜方向相对。因此,第一静电释放图案 120 的第一狭缝部 SL1 和第三静电释放图案 140 的第二狭缝部 SL2 组成了具有多个重叠部分 OP 的倾斜格子形状。

[0043] 在母基板 101 上形成栅线 113 和第一静电释放图案 120 之后,在栅线 113 和第一静电释放图案 120 上沉积绝缘材料以形成栅绝缘层。然而,因为第一静电释放图案 120 设置在母基板 101 的边缘部分处,所以可在第一静电释放图案 120 上形成具有相对薄厚度的栅绝缘层,或者可在第一静电释放图案 120 上不形成栅绝缘层。因此,多个重叠部分 OP 比每个第一静电释放图案 120 和第三静电释放图案 140 的任何其他部分在电性上都弱。此外,由于狭缝形状的缘故,通过重叠面积的减小,多个重叠部分 OP 变得电性较弱。

[0044] 因此,当在母基板 101 处产生具有相对高电压的静电时,静电沿第一静电释放图

案 120 和第三静电释放图案 140 传输并在多个重叠部分 OP 处释放。例如,静电在多个重叠部分 OP 处以火花释放,多个重叠部分 OP 可能被损坏。当在第一静电释放图案 120 和第三静电释放图案 140 之间形成薄的栅绝缘层时,栅绝缘层可由多个重叠部分 OP 损坏。因为在粘结两个母基板之后沿基板切割线 SCL 切割粘结的两个母基板,所以包括多个重叠部分 OP 的第一静电释放图案 120 被切掉并移除。因此,即使当多个重叠部分 OP 由于静电的缘故而损坏时,母基板 101 的多个单元阵列图案 110 也可用作 LCD 设备的阵列基板。

[0045] 在本发明一个实施方式的母基板 101 中,因为多个单元阵列图案 110 的元件,如栅线 113、数据线 130 和 TFT Tr,通过第一、第二和第三静电释放图案 120、118 和 140 彼此电连接,所以多个单元阵列图案 110 的元件具有相等的电压(等势态)。因此,防止了因为静电的缘故而导致的电压差对多个单元阵列图案 110 的元件的损坏。此外,因为在第一静电释放图案 120 内部产生的静电通过第二和第三静电释放图案 118 和 140 传输到第一静电释放图案 120 的外部并在多个接触部分 CP 和多个重叠部分 OP 处以火花释放,所以防止了由于静电而导致的多个单元阵列图案 110 的元件的损坏。

[0046] 图 7 是沿图 4 的线 VII-VII 取的、显示本发明一个实施方式的母基板的剖面图;图 8 是沿图 5 的线 VIII-VIII 取的、显示本发明一个实施方式的母基板的剖面图。

[0047] 在图 7 和 8 中,在母基板 101 上形成栅线 113(图 4 的)、栅极 151、栅焊盘 121(图 4 的)、第一静电释放图案 120、第二静电释放图案 118 和第一狭缝图案 119。栅极 115 与栅线 131 连接,栅焊盘 121 形成在栅线 113 的一端。在母基板 101 边缘部分处的第一静电释放图案 120 具有包围包括栅线 113、栅极 115 和栅焊盘 121 的母基板 101 中央部分的矩形封闭形状。第二静电释放图案 118 与栅线 113 的另一端连接。第二静电释放图案 118 具有第一宽度 w_1 (图 5 的)并延伸到第一静电释放图案 120 的外部。第一狭缝图案 119 与第二静电释放图案 118 连接。第一狭缝图案 119 具有比第一宽度 w_1 大的第二宽度 w_2 (图 5 的)并包括与栅线 113 平行的水平开口和水平条形图案。此外,第一静电释放图案 120 具有比第一宽度 w_1 大的第五宽度 w_5 (图 6 的)并与第二静电释放图案 118 连接。

[0048] 在栅线 113、栅极 115、栅焊盘 121、第一静电释放图案 120 和第二静电释放图案 118 上形成栅绝缘层 123。栅绝缘层 123 没有形成在第一狭缝图案 119 上,第一静电释放图案 120 上的栅绝缘层 123 可比栅线 113、栅极 115 和栅焊盘 121 上的栅绝缘层 124 薄。可选择地,在第一静电释放图案 120 上可不形成栅绝缘层 123。可通过在真空装置中在母基板 101 上沉积无机和有机绝缘材料之一形成栅绝缘层 123。当沉积绝缘材料时,可通过遮蔽部件,如遮蔽掩模或遮蔽框架,遮蔽住母基板 101 的与第一狭缝图案 119 对应的边缘部分。因此,在第一狭缝图案 119 上可不形成绝缘层 123。此外,因为第一静电释放图案 120 与遮蔽部件靠近,所以栅绝缘层 123 可以以相对薄的厚度形成在第一静电释放图案 120 上或者不形成在第一静电释放图案 120 上。

[0049] 在栅极 115 之上的栅绝缘层 123 上形成包括本征非晶硅的有源层 125a 和掺杂非晶硅的欧姆接触层 125b。

[0050] 在欧姆接触层 125b 上形成源极和漏极 133 和 136,在栅绝缘层 123 上形成数据线 130、数据焊盘 131(图 4 的)和第三静电释放图案 140。源极 133 与数据线 130 连接,漏极 136 与源极 133 间隔开。数据焊盘 131 形成在数据线 130 的一端,数据线 130 与栅线 113 交叉以确定像素区域 P。第三静电释放图案 140 与数据线 130 的另一端连接。第三静电释放

图案 140 具有第三宽度 w_3 (图 3 的) 并延伸到第一静电释放图案 120 的外部。此外,因为在第一狭缝图案 119 上没有形成栅绝缘层 123,所以在第一狭缝图案 119 上形成与第三静电释放图案 140 连接的第二狭缝图案 142,且第一和第二狭缝图案 119 和 142 组成短路图案 145。第二狭缝图案 142 具有比第三宽度 w_3 大的第四宽度 w_4 (图 5 的) 并包括与数据线 130 平行的垂直开口和垂直条形图案。因此,短路图案 145 包括第一和第二狭缝图案 119 和 142 接触而成的多个接触部分 CP。

[0051] 此外,第三静电释放图案 140 与第一静电释放图案 120 交叉。在交叉部分处,第一静电释放图案 120 具有包括第一倾斜开口和第一倾斜条形图案的第一狭缝部 SL1,第三静电释放图案 140 具有包括第二倾斜开口和第二倾斜条形图案的第二倾斜部 SL2。因此,第一静电释放图案 120 的第一狭缝部 SL1 和第三静电释放图案 140 的第二倾斜部 SL2 组成具有多个重叠部分 OP 的倾斜格子形状。

[0052] 在另一个实施方式中,可在数据线 130 与栅绝缘层 123 之间形成包括本征非晶硅的第一层和掺杂非晶硅的第二层的额外半导体图案。该额外半导体图案可具有与数据线 130 相同的形状。

[0053] 在数据线 130、数据焊盘 131、源极 133、漏极 136、第三静电释放图案 140 和第二狭缝图案上形成钝化层 150。钝化层 150 包括暴露漏极 136 的漏极接触孔 153 和暴露数据焊盘 131 的数据焊盘接触孔 (没有示出)。此外,通过栅绝缘层 123 和钝化层 150 形成暴露栅焊盘 121 的栅焊盘接触孔 (没有示出)。

[0054] 在钝化层 150 上形成透明导电材料的像素电极 160、栅焊盘端子 (没有示出) 和数据焊盘端子 (没有示出)。像素区域 P 中的像素电极 160 通过漏极接触孔 153 与漏极 136 连接。尽管图 7 和 8 中没有示出,但像素电极 160 延伸到前一栅线 113 并与该前一栅线 113 重叠,从而组成存储电容器。该存储电容器可包括作为第一电容器电极的栅线 113 部分、与第一电容器电极重叠作为第二电容器电极的像素电极 160 部分、以及在第一和第二电容器电极之间作为电介质层的钝化层 160 和栅极绝缘层 123 部分。此外,栅焊盘端子通过栅焊盘接触孔与栅焊盘 121 连接,数据焊盘端子通过数据焊盘接触孔与数据焊盘 131 连接。

[0055] 在完成了包括多个单元阵列图案 110 的母基板 101 之后,将该母基板 101 粘结到包括多个单元滤色器图案 (没有示出) 的另一母基板 (没有示出)。多个单元滤色器图案的每个都包括:在另一母基板上的黑矩阵,包括红色、绿色和蓝色滤色器的滤色器层,以及在滤色层和黑矩阵上的公共电极;两个母基板如此粘结使得像素电极面对公共电极。接着,沿基板切割线 SCL 切割粘结的母基板,将其分割为多个粘结的单元基板 (没有示出),然后将液晶材料注入到多个粘结的单元基板中从而形成液晶层。可选择地,在粘结母基板和另一母基板之前,可通过分配方法形成液晶层,然后沿基板切割线 SCL 切割包括液晶层的粘结的母基板,将其分割为多个粘结的单元基板 (没有示出)。

[0056] 因为多个单元阵列图案 110 的元件,如栅线 113、数据线 130 和 TFT Tr,通过第一、第二和第三静电释放图案 120、118 和 140 彼此电连接,所以多个单元阵列图案 110 的元件具有相等的电压 (等势态)。因此,即使当在母基板 101 的制造工序过程中产生静电时,也可防止因为静电而导致的电压差对多个单元阵列图案 110 的元件的损坏。此外,因为在第一静电释放图案 120 内部产生的静电通过第二和第三静电释放图案 118 和 140 传输到第一静电释放图案 120 的外部并在多个接触部分 CP 和多个重叠部分 OP 处以火花释放,所以防

止了由于静电而导致的多个单元阵列图案 110 的元件的损坏。

[0057] 因而,本发明一个实施方式的用于液晶显示设备的母基板包括:包围母基板的中央部分的第一静电释放图案,与每个单元阵列图案的多条栅线连接的第二静电释放图案,与每个单元阵列图案的多条数据线连接的第三静电释放图案,以及在第二和第三静电释放图案末端处的短路图案。此外,第一静电释放图案与第三静电释放图案交叉以组成多个重叠部分。因此,即使当在母基板的任意部分处产生静电时,静电也可通过第一、第二和第三静电释放图案传输并在短路图案和多个重叠部分处以火花释放。此外,因为防止了母基板的多个单元阵列图案的损坏,所以在粘结母基板的步骤和注入液晶材料的步骤之后进行切割粘结的母基板的步骤。因此,用于粘结母基板和注入液晶分子的步骤数被最小化。从而,提高了生产率并降低了制造成本。

[0058] 在不脱离本发明的精神或范围的情况下,在本发明实施方式的用于液晶显示设备的母基板及制造该母基板的方法中可进行各种修改和变化,这对于本领域普通技术人员来说是显而易见的。因而,如果这些修改和变化落入所附权利要求书及其等价物范围内,则本发明的实施方式意在覆盖本发明的修改和变化。

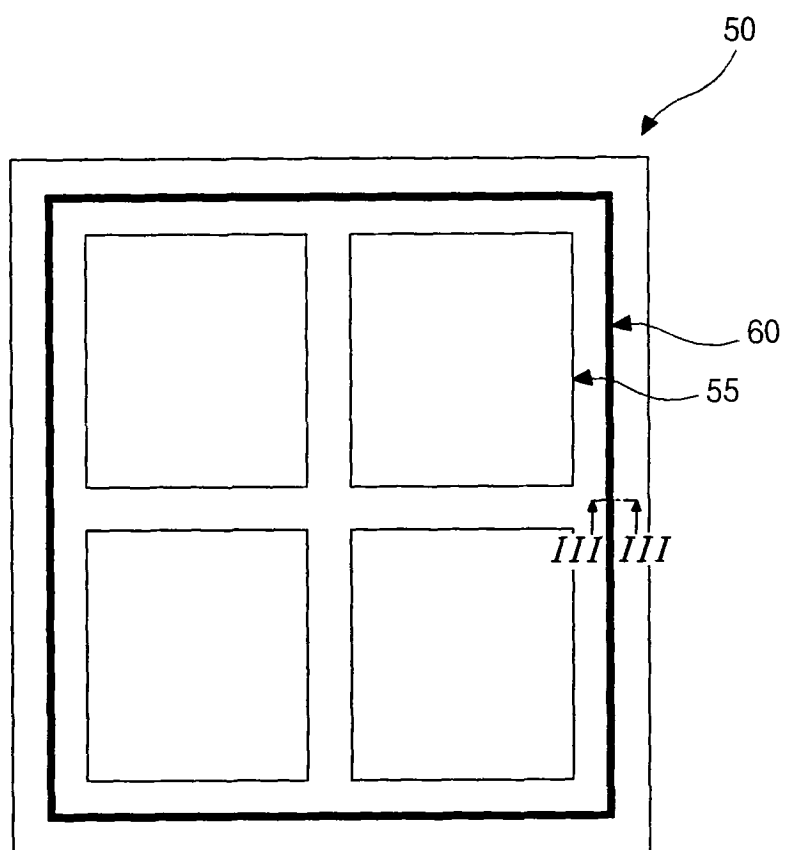


图2 现有技术

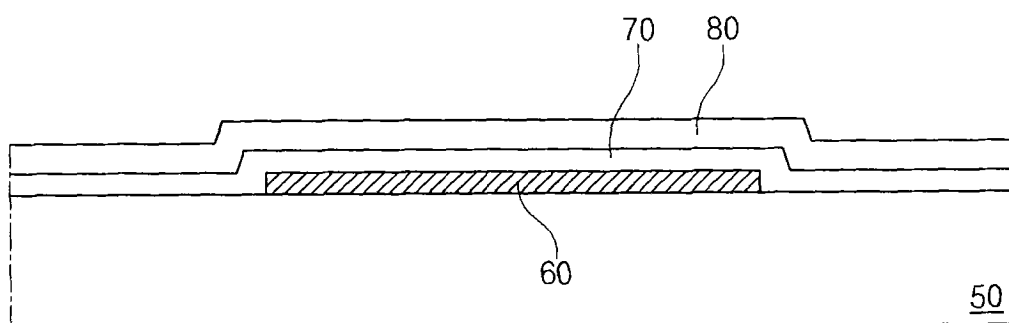


图3 现有技术

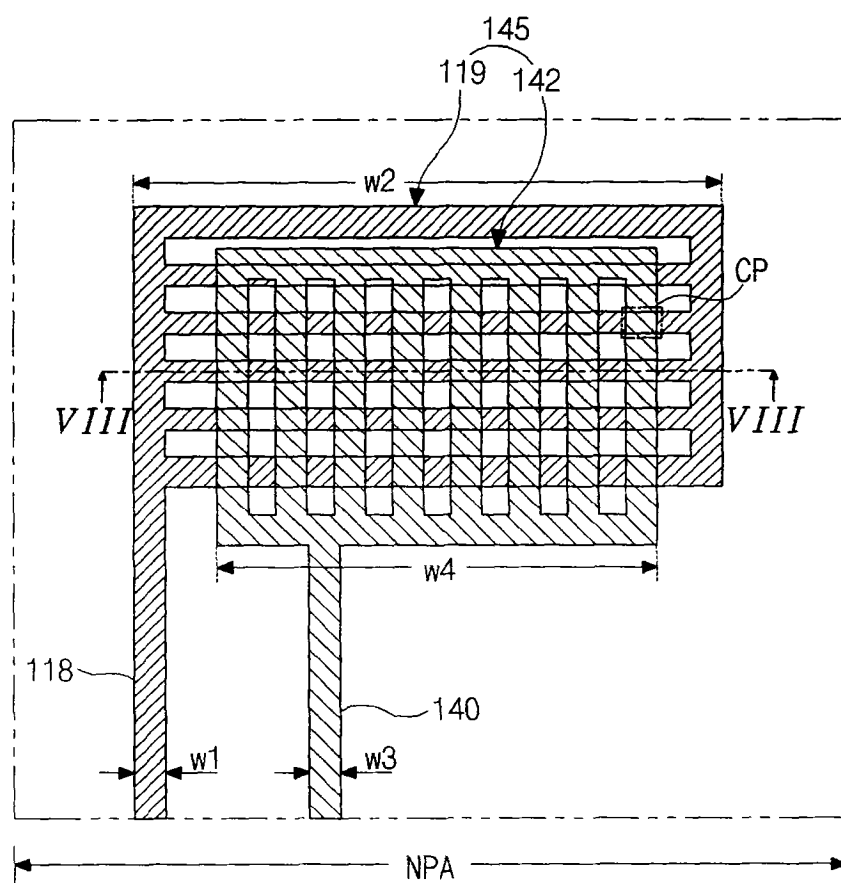


图 5

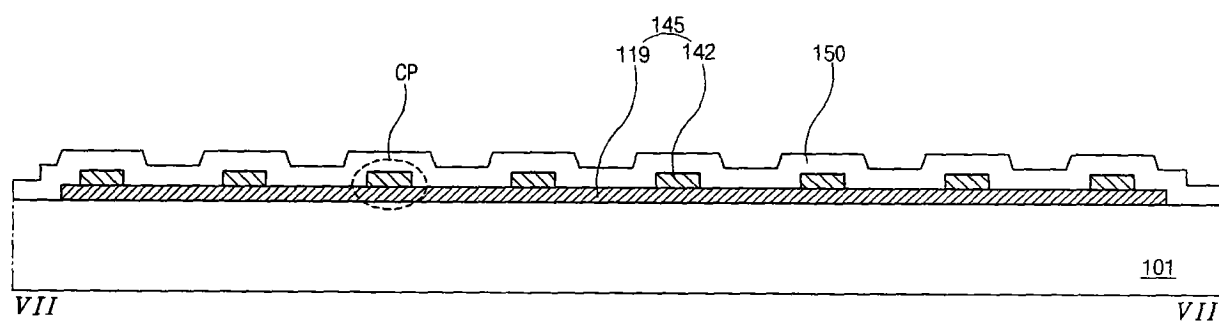


图 8

专利名称(译)	用于液晶显示设备的母基板及其制造方法		
公开(公告)号	CN101825821A	公开(公告)日	2010-09-08
申请号	CN200910221101.0	申请日	2009-11-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李政焯 石在明 郑在祐 崔荣锡 辛赫宰		
发明人	李政焯 石在明 郑在祐 崔荣锡 辛赫宰		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/133		
CPC分类号	G02F1/136204 G02F1/133351		
代理人(译)	徐金国 王金宝		
优先权	1020080134710 2008-12-26 KR		
其他公开文献	CN101825821B		
外部链接	Espacenet SIPO		

摘要(译)

一种用于液晶显示设备的母基板，包括：基板；在所述基板上的多个单元阵列图案，所述多个单元阵列图案每个都包括栅线、与所述栅线交叉的数据线、与所述栅线和所述数据线连接的薄膜晶体管以及与所述薄膜晶体管连接的像素电极；包围所述多个单元阵列图案的第一静电释放图案；与所述栅线连接并与所述第一静电释放图案交叉的第二静电释放图案；和与所述数据线连接并与所述第一静电释放图案交叉的第三静电释放图案，所述第三静电释放图案与所述第二静电释放图案接触。

