



(12) 发明专利申请

(10) 申请公布号 CN 101750800 A

(43) 申请公布日 2010.06.23

(21) 申请号 200910253143.2

(22) 申请日 2009.12.04

(30) 优先权数据

311607/2008 2008.12.05 JP

(71) 申请人 卡西欧计算机株式会社

地址 日本东京都

(72) 发明人 石井裕满

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 陈萍

(51) Int. Cl.

G02F 1/1337(2006.01)

G02F 1/1343(2006.01)

G02F 1/1368(2006.01)

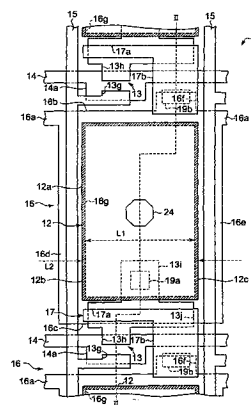
权利要求书 4 页 说明书 9 页 附图 9 页

(54) 发明名称

液晶显示元件

(57) 摘要

本发明提供一种液晶显示元件,具备:栅极线,以沿预定的方向延伸的方式,作为第1导电层配置;薄膜晶体管,栅极电极与上述栅极线连接;第1像素电极,在比上述第1导电层更靠液晶层侧,作为第2导电层配置;屏蔽电极,在上述栅极线的配置区域和上述第1像素电极的配置区域之间的区域,作为比上述第1导电层更靠液晶层侧的导电层配置;连接部,以相对于上述屏蔽电极至少一部分重叠的方式而且在比上述屏蔽电极更靠上述第1导电层侧配置,对上述薄膜晶体管的源极电极和上述第1像素电极进行连接;以及共用电极,隔着上述液晶层相对于上述第1像素电极对置,设定为与上述屏蔽电极相等的电位。



1. 一种液晶显示元件,具备:

栅极线,作为第 1 导电层配置为沿预定的方向延伸;

薄膜晶体管,其栅极电极与上述栅极线连接;

第 1 像素电极,作为第 2 导电层配置在比上述第 1 导电层更靠液晶层侧;

屏蔽电极,在上述栅极线的配置区域和上述第 1 像素电极的配置区域之间的区域,作为比上述第 1 导电层更靠液晶层侧的导电层配置;

连接部,配置为至少一部分相对于上述屏蔽电极重叠而且比上述屏蔽电极更靠上述第 1 导电层侧,对上述薄膜晶体管的源极电极和上述第 1 像素电极进行连接;以及

共用电极,隔着上述液晶层相对于上述第 1 像素电极对置,设定为与上述屏蔽电极相等的电位。

2. 根据权利要求 1 记载的液晶显示元件,其中,

具备:第 1 辅助电容电极,作为上述第 1 导电层配置,设定为与上述屏蔽电极相等的电位;

上述第 1 辅助电容电极配置为包围上述像素电极的周围。

3. 根据权利要求 2 记载的液晶显示元件,其中,

上述屏蔽电极和上述第 1 辅助电容电极配置为上述液晶层的与上述第 1 像素电极对应的区域由施加在上述屏蔽电极或上述第 1 辅助电容电极上的电位包围。

4. 根据权利要求 2 记载的液晶显示元件,其中,

上述第 1 辅助电容电极配置为至少一部分与上述第 1 像素电极重叠。

5. 根据权利要求 2 记载的液晶显示元件,其中,

上述屏蔽电极具有相对于上述第 1 辅助电容电极重叠的区域。

6. 根据权利要求 5 记载的液晶显示元件,其中,

上述连接部经由上述第 1 辅助电容电极与上述屏蔽电极重叠的区域,对上述薄膜晶体管的源极电极和上述第 1 像素电极进行连接。

7. 根据权利要求 2 记载的液晶显示元件,其中,具备:

第 2 像素电极,作为上述第 2 导电层配置为上述栅极线介于该第 2 像素电极与上述第 1 像素电极之间;以及

第 2 辅助电容电极,作为上述第 1 导电层配置,设定为与上述屏蔽电极相等的电位;

上述第 2 辅助电容电极配置为包围上述第 2 像素电极的周围。

8. 根据权利要求 7 记载的液晶显示元件,其中,

上述屏蔽电极经由配置在上述第 1 导电层和上述第 2 导电层之间的绝缘层中所设置的接触孔,与上述第 2 辅助电容电极连接。

9. 根据权利要求 2 记载的液晶显示元件,其中,

上述连接部作为上述第 1 导电层和上述第 2 导电层之间的层来形成。

10. 根据权利要求 1 记载的液晶显示元件,其中,

上述液晶层包含介电常数各向异性为负的液晶分子。

11. 根据权利要求 10 记载的液晶显示元件,其中,

在上述共用电极的液晶层侧,形成有预定的形状的突起。

12. 根据权利要求 1 记载的液晶显示元件,其中,

上述栅极线具有伸出部,该伸出部从上述栅极线向与上述第 1 像素电极的配置方向不同侧伸出;

上述薄膜晶体管为:上述伸出部成为上述栅极电极。

13. 根据权利要求 1 记载的液晶显示元件,其中,

上述第 1 像素电极的与上述屏蔽电极对置的一边形成与上述扫描线平行。

14. 根据权利要求 1 记载的液晶显示元件,其中,包括:

信号线,配置为与上述栅极线交叉,并与上述薄膜晶体管的漏极电极连接;以及

第 2 像素电极,作为上述第 2 导电层配置为上述信号线介于该第 2 像素电极与上述第 1 像素电极之间;

上述屏蔽电极跨过上述信号线,至少延伸到上述第 2 像素电极的配置区域和上述栅极线的配置区域之间的区域。

15. 根据权利要求 1 记载的液晶显示元件,其中,包括:

信号线,配置为与上述栅极线交叉,并与上述薄膜晶体管的漏极电极连接;以及

第 2 像素电极,作为上述第 2 导电层配置为上述信号线介于该第 2 像素电极与上述第 1 像素电极之间;

上述屏蔽电极沿着上述栅极线,至少延伸到上述第 2 像素电极的配置区域和上述栅极线的配置区域之间的区域。

16. 根据权利要求 1 记载的液晶显示元件,其中,

上述第 1 像素电极形成有多个缝。

17. 根据权利要求 1 记载的液晶显示元件,其中,

具有上述第 1 像素电极的显示像素按矩阵状排列。

18. 一种液晶显示元件,具备:

栅极线,配置为沿预定的方向延伸;

第 1 像素电极以及第 2 像素电极,配置在比上述栅极线更靠液晶层侧,并且隔着上述栅极线配置在相互不同的方向;

屏蔽电极,在上述第 1 像素电极的配置区域和上述栅极线的配置区域之间的区域,作为与上述第 1 像素电极相同的层配置;

辅助电容电极,在上述第 2 像素电极的配置区域和上述栅极线的配置区域之间的区域,作为与上述栅极线相同的层配置,并经由设在绝缘层中的接触孔与上述屏蔽电极连接;

薄膜晶体管,配置在上述屏蔽电极的配置区域和上述第 2 像素电极的配置区域之间的区域,其栅极电极与上述栅极线连接;以及

连接部,作为上述栅极线和上述屏蔽电极之间的层形成,对上述薄膜晶体管的源极电极和上述第 1 像素电极进行连接。

19. 根据权利要求 18 记载的液晶显示元件,其中,

具备:共用电极,配置为隔着上述液晶层与上述第 1 像素电极以及上述第 2 像素电极对置;

上述屏蔽电极以及上述辅助电容电极设定为与上述共用电极相等的电位。

20. 一种液晶显示元件,具有:

多个薄膜晶体管,配置为矩阵状,各自具有源极电极、漏极电极以及栅极电极;
绝缘层,覆盖上述各薄膜晶体管;

多个像素电极,形成在上述绝缘层上,并且各自与上述各薄膜晶体管连接;
共用电极,配置为与上述各像素电极之间隔着液晶层;以及

多个屏蔽电极,在形成了上述各像素电极的上述绝缘层上,形成在上述各像素电极和上述各薄膜晶体管的栅极电极之间,被施加与上述共用电极相同的电位。

21. 根据权利要求 20 记载的液晶显示元件,其中,

还具有:多个辅助电容电极,设置为隔着至少上述绝缘层与上述各像素电极的周缘部重合;

上述各屏蔽电极隔着形成在上述绝缘层中的至少一个接触孔,与上述各辅助电容电极连接。

22. 根据权利要求 21 记载的液晶显示元件,其中,

上述各屏蔽电极形成为以下长度,该长度为跨过与上述各像素电极的相对置的周缘部重合的各辅助电容电极间的长度。

23. 根据权利要求 22 记载的液晶显示元件,其中,

上述共用电极具有对应于上述各像素电极的中央部分的区域而形成的突起。

24. 根据权利要求 23 记载的液晶显示元件,其特征在于,

上述各屏蔽电极由与上述各像素电极相同的材料形成。

25. 根据权利要求 20 记载的液晶显示元件,其中,

上述各屏蔽电极具有与上述各像素电极的横向的长度相同的长度。

26. 根据权利要求 20 记载的液晶显示元件,其特征在于,

具有:多个屏蔽电极布线,将上述各屏蔽电极之中的按行方向或列方向排列的屏蔽电极彼此连接;

上述各屏蔽电极布线延伸到液晶显示区域外,并在液晶显示区域外与上述共用电极连接。

27. 根据权利要求 26 记载的液晶显示元件,其中,

还具有:多个辅助电容电极,设置为隔着至少上述绝缘层与上述各像素电极的周缘部重合;

上述各屏蔽电极隔着形成在上述绝缘层中的至少一个接触孔与上述各辅助电容电极连接。

28. 根据权利要求 26 记载的液晶显示元件,其中,

上述各屏蔽电极由与上述各像素电极相同的材料形成。

29. 根据权利要求 20 记载的液晶显示元件,其中,

上述各屏蔽电极在对应的上述薄膜晶体管的源极电极、漏极电极的某一个电极之上隔着上述绝缘层设置,来形成辅助电容。

30. 一种液晶显示元件,具有:

薄膜晶体管;

绝缘层,覆盖上述薄膜晶体管;

像素电极,形成在上述绝缘层上,并且与上述薄膜晶体管连接;

对置电极,配置为与上述像素电极对置;

垂直取向膜,形成为覆盖上述像素电极面以及上述对置电极面;

介电常数各向异性为负的液晶,介于形成在上述像素电极和上述对置电极上的上述垂直取向膜间;以及

屏蔽电极,在形成了上述像素电极的上述绝缘层上,形成在上述像素电极和上述薄膜晶体管的栅极电极之间,被施加与上述共用电极相同的电位。

液晶显示元件

[0001] 本申请主张 2008 年 12 月 5 日提交的日本专利申请编号 2008-311607 号的优先权，其整个内容以引用的方式包含于此。

技术领域

[0002] 本发明涉及液晶显示元件。

背景技术

[0003] 在液晶显示元件中，在隔开间隔而对置的一对基板之中的一个基板上，形成：矩阵状排列的多个像素电极；与这些多个像素电极分别对应设置且连接的多个薄膜晶体管；以及向各自对应的薄膜晶体管供给栅极信号、数据信号的多个栅极线以及多个信号线。另外，在另一个基板上，形成相对于多个像素电极共用地对置的共用电极（对置电极）。而后，在这样一对基板间封入液晶。而且，在一对基板各自的对置面上，设置规定液晶分子的初始取向状态的取向膜。而后，在液晶显示元件中，对每个像素通过像素电极对液晶层施加电压，由此液晶的取向状态变化。

[0004] 特别地，在（日本）特开 2008-83389 号公报中公开的垂直取向型的液晶显示元件中，在一个基板上设置突起，使得不对液晶层施加电压时相对于基板垂直地取向的液晶分子，在对液晶层施加电压时稳定地进行取向变化。这样，在一个基板上设置了突起的垂直取向型的液晶显示元件中，对液晶层施加电压时，液晶分子以突起为中心放射状地取向。

[0005] 但是，例如，由于在像素电极附近配置了薄膜晶体管，因此薄膜晶体管的栅极电极或与该栅极电极连接的栅极线所产生的电场，也对像素电极区域上产生的电场带来影响。即，如果在像素电极的周围部分地存在不同电位的部位，那么该部位上的电场产生状况不同于其他部位，在这种情况下，应该放射状取向的液晶分子的取向状态发生歪斜。

[0006] 例如图 9 所示，在与薄膜晶体管 100 连接的像素电极 101 上的液晶分子 102，受到栅极电极 100a 产生的电场的牵引，而被沿着图中箭头所示方向牵引，液晶取向的中心不是突起 103，而变得靠近栅极电极 100a。这样，如果在放射状取向上发生歪斜，那么每个方位上视角范围不同，产生视场角性能降低的问题。

[0007] 另外，在由于从液晶显示元件的表面等施加外压而单位（cell）间隙暂时发生变化，随之放射状取向的中心位置从突起的配置位置偏离的情况下，存在如下问题：如果在像素电极的周围存在电场产生状况不同的部位，那么若干个像素上放射状取向的中心位置不回到突起的配置位置，而陷于电场产生状况不同的部位，例如接近薄膜晶体管的栅极电极的位置，已经偏移为与放射状取向不同的取向状态。即，存在这样的问题，即使用比较弱的力量按压表面，像素间在取向状态上也会发生不均匀，使显示品质降低。

发明内容

[0008] 因此，本发明的目的在于提供一种液晶显示元件，通过使像素电极周围的电位比较相等，能够使显示品质不容易下降。

- [0009] 本发明的一个观点,提供一种液晶显示元件,具备:
- [0010] 栅极线,以沿预定的方向延伸的方式,作为第1导电层配置;
- [0011] 薄膜晶体管,栅极电极与上述栅极线连接;
- [0012] 第1像素电极,在比上述第1导电层更靠液晶层侧,作为第2导电层配置;
- [0013] 屏蔽电极,在上述栅极线的配置区域和上述第1像素电极的配置区域之间的区域,作为比上述第1导电层更靠液晶层侧的导电层配置;
- [0014] 连接部,以相对于上述屏蔽电极至少一部分重叠的方式而且在比上述屏蔽电极更靠上述第1导电层侧配置,对上述薄膜晶体管的源极电极和上述第1像素电极进行连接;以及
- [0015] 共用电极,隔着上述液晶层相对于上述第1像素电极对置,设定为与上述屏蔽电极相等的电位。
- [0016] 本发明的另一个观点,提供一种液晶显示元件,具备:
- [0017] 栅极线,配置为沿预定的方向延伸;
- [0018] 第1像素电极以及第2像素电极,配置在比上述栅极线更靠液晶层侧,并且隔着上述栅极线配置在相互不同的方向;
- [0019] 屏蔽电极,在上述第1像素电极的配置区域和上述栅极线的配置区域之间的区域,作为与上述第1像素电极相同的层配置;
- [0020] 辅助电容电极,在上述第2像素电极的配置区域和上述栅极线的配置区域之间的区域,作为与上述栅极布线相同的层配置,并通过设置在绝缘层中的接触孔与上述屏蔽电极连接;
- [0021] 薄膜晶体管,配置在上述屏蔽电极的配置区域和上述第2像素电极的配置区域之间的区域,栅极电极与上述栅极线连接;以及
- [0022] 连接部,作为上述栅极线和上述屏蔽电极之间的层形成,对上述薄膜晶体管的源极电极和上述第1像素电极进行连接。
- [0023] 本发明的另一个观点,提供一种液晶显示元件,具有:
- [0024] 多个薄膜晶体管,配置为矩阵状,各自具有源极电极、漏极电极以及栅极电极;
- [0025] 绝缘层,覆盖上述各薄膜晶体管;
- [0026] 多个像素电极,形成在上述绝缘层上,并且各自与上述各薄膜晶体管连接;
- [0027] 共用电极,配置为与上述各像素电极隔着液晶层;以及
- [0028] 多个屏蔽电极,在形成了上述各像素电极的上述绝缘层上,形成在上述各像素电极和上述各薄膜晶体管的栅极电极之间,被施加与上述共用电极相同的电位。
- [0029] 本发明的另一个观点,提供一种液晶显示元件,具有:
- [0030] 薄膜晶体管;
- [0031] 绝缘层,覆盖上述薄膜晶体管;
- [0032] 像素电极,形成在上述绝缘层上,并且与上述薄膜晶体管连接;
- [0033] 对置电极,与上述像素电极对置地配置;
- [0034] 垂直取向膜,覆盖上述像素电极面以及上述对置电极面而形成;
- [0035] 介电常数各向异性为负的液晶,介于形成在上述像素电极和上述对置电极的上述垂直取向膜间;以及

[0036] 屏蔽电极,在形成了上述像素电极的上述绝缘层上,形成在上述像素电极和上述薄膜晶体管的栅极电极之间,被施加与上述共用电极相同的电位。

[0037] 若采用该发明的显示装置,通过使像素电极周围的电位比较相等,能够使显示品质不容易下降。

[0038] 本发明其他的目的以及优点如下所述,由说明可以了解其中一部分,另外通过发明的实施了解一部分。本发明的目的以及优点能够通过下述明示的器具以及组合实现并获得。

附图说明

[0039] 与本说明书结合并作为其中一部分而形成的附图示出本发明的几个式样,上述的一般说明以及下述的实施方式的详细说明与图面一起示出本发明的原理。

[0040] 图 1 是涉及本发明的第 1 实施方式的液晶显示元件的平面图。

[0041] 图 2 是沿着图 1 的 II-II 线的剖面图。

[0042] 图 3 是示意地示出图 1 所示的液晶显示元件中像素电极和共用电极之间没有电位差的情况的液晶分子的动作的图。

[0043] 图 4 是示意地示出图 1 所示的液晶显示元件中像素电极和共用电极之间有电位差的情况的液晶分子的动作的图。

[0044] 图 5 是示意地示出图 1 所示的液晶显示元件中像素电极和共用电极之间产生电位差的情况的液晶分子的动作的平面图。

[0045] 图 6 是涉及本发明的第 2 实施方式的液晶显示元件的平面图。

[0046] 图 7 是涉及本发明的第 3 实施方式的液晶显示元件的平面图。

[0047] 图 8 是示出像素电极的变形例的平面图。

[0048] 图 9 是为了说明本发明要解决的课题的示意图。

具体实施方式

[0049] [第 1 实施方式]

[0050] 图 1 是涉及本发明的第 1 实施方式的液晶显示元件 1 的平面图,图 2 是图 1 中沿着 II-II 线的剖面图。第 1 实施方式的液晶显示元件 1 是有源矩阵液晶显示元件。TFT 基板 10 和对置基板 20 隔开预先规定的间隔对置地设置。通过在 TFT 基板 10 和对置基板 20 之间封入液晶形成液晶层 30。

[0051] TFT 基板 10 包括:透明基板 11;多个像素电极 12 设为在透明基板面内按矩阵状地配置;多个薄膜晶体管(TFT:Thin Film Transistor)13,设置为对应于多个像素电极 12 的各个,且与各自对应的像素电极 12 连接;多个栅极线 14 以及多个信号线 15,分别设置在行方向、列方向上,以便向这些多个薄膜晶体管 13 各个供给栅极信号或数据信号;多个辅助电容电极 16,对于多个像素电极 12 的各个而设置;多个屏蔽电极 17,对应于多个像素电极 12 的各个而设置,且设置在与该像素电极 12 连接的薄膜晶体管 13 的栅极电极 13a 和该像素电极 12 之间;以及取向膜(未图示),设置在 TFT 基板 10 的表面。

[0052] 另一方面,对置基板 20 包括:透明基板 21;彩色滤光器 22,设置在透明基板 21 面;共用电极(对置电极)23,设置在该彩色滤光器 22 上;多个突起 24,在共用电极 23 上至少

与每个像素电极 12 对应设置 ; 以及取向膜 (未图示), 设置在对置电极 20 的表面即共用电极 23 以及多个突起 24 上 ;

[0053] 而且, 液晶显示元件 1 利用多个显示像素来显示图像, 对一个该显示像素分配一个上述像素电极。即, 显示像素矩阵状地排列。

[0054] 对 TFT 基板 10 的结构进行详细说明。

[0055] 在玻璃基板等透明基板 11 上在列方向隔开间隔并列地配置多条栅极线 14, 各自的栅极线 14 在行方向延伸地配设。在各栅极线 14 上设置伸出部 14a 以使每个像素区域中线宽变宽, 构成栅极电极 13a。在图 1 所示的方式中, 伸出部 14a 在列方向上向相邻的辅助电容电极 16 侧伸出。

[0056] 在透明基板 11 的面上相邻的栅极线 14、14 彼此之间, 设置了成框状的辅助电容电极 16, 在行方向排列的辅助电容电极 16、16 彼此由辅助电容线 16a 连接, 且设置得延伸到液晶显示区域外。详细地, 辅助电容电极 16 由上边部 16b、下边部 16c、左边部 16d 以及右边部 16e 形成框状, 辅助电容线 16a 将行方向的每个像素区域的辅助电容电极 16 之中的上边部 16b 彼此连接并延伸到液晶显示区域外。在辅助电容线 16a 上液晶显示区域外设置连接部 (未图示), 被施加与共用电极 23 相同电压。如图 1 所示, 辅助电容电极 16 之中的上边部 16b 具有在列方向伸出到相邻的栅极线侧的伸出部 16f。在此, 如图 1 所示, 伸出部 14a 设置在靠左, 伸出部 16f 设置在靠右, 使得栅极线 14 上的伸出部 14a 和辅助电容电极 16 上的伸出部 16f 在行方向的左右任一方相互不干扰。在图 1 所示的情况下, 因为辅助电容电极 16 以及辅助电容线 16a 和栅极线 14 设置在透明基板 11 的上表面, 所以能够由相同金属、例如 Cr 等形成。即, 辅助电容电极 16 以及辅助电容线 16a 和栅极线 14 作为最下层的导电层一起形成。

[0057] 覆盖透明基板 11、栅极线 14、辅助电容线 16a 以及辅助电容电极 16 而形成第 1 绝缘层 18。

[0058] 在第 1 绝缘层 18 上, 在行方向上隔开间隔并列设置多个信号线 15, 各自的信号线 15 在列方向上延伸地配置。

[0059] 由相邻的栅极线 14、14 以及信号线 15、15 包围的各区域构成一个像素区域, 在每个像素区域上设置薄膜晶体管 13。即, 各像素区域的规定位置, 在图 1 所示的例子中, 下侧的栅极线 14 的一部分成为栅极电极 13a, 第 1 绝缘层 18 中覆盖栅极电极 13a 的部分成为栅极绝缘膜 13b, 设置半导体层 13c 使得覆盖该栅极绝缘膜 13b, 在栅极电极 13a 的区域在半导体层 13c 面上设置蚀刻阻止层 13d, 设置列方向上对置并延伸的一对欧姆接触层 13e、13f, 使得部分覆盖该蚀刻阻止层 13d 面, 以及设置漏极电极 13g 以及源极电极 13h, 使得部分地分别覆盖这样一对欧姆接触层 13e、13f。

[0060] 在此, 因为半导体层 13c、一对欧姆接触层 13e、13f、源极电极 13h, 如下述那样通过接触孔 19a 连接像素电极 12, 所以如图 2 所示, 作为台座部 13i, 部分地延伸到像素电极 12 的下部, 连接部 13j 将部分地覆盖一方的欧姆接触层 13f 的部位和台座部 13i 连接。该连接部 13j 在像素区域内左右延伸到左右的信号线 15、15 附近。

[0061] 因为薄膜晶体管 13 的半导体层 13c、蚀刻阻止层 13d、一对欧姆接触层 13e、13f、漏极电极 13g 以及源极电极 13h 的层叠结构形成在第 1 绝缘层 18 面上, 上述信号线 15 也形成在第 1 绝缘层 18 面上, 所以信号线 15 也具有半导体层 13c、一对欧姆接触层 13e、13f、漏

极电极 13g 以及源极电极 13h 的各层的层叠结构,与薄膜晶体管 13 的工艺同时形成。

[0062] 在信号线 15、第 1 绝缘层 18 以及各像素区域的薄膜晶体管 13 上形成有第 2 绝缘层 19。

[0063] 在第 2 绝缘层 19 上各自的像素区域内,在源极电极 13h 上形成接触孔 19a。在第 2 绝缘层 19 的上表面,在各自的每个像素区域上设有像素电极 12。多个像素电极 12 在各自的像素区域内,通过接触孔 19a 与源极电极 13h 连接。像素电极 12 的外周缘 12a 比辅助电容电极 16 的内周缘 16g 靠外侧,在像素区域内像素电极 12 和辅助电容电极 16 重叠。图 1 中用阴影示出的部分是示意地示出像素电极 12 的外周缘 12a 和辅助电容电极 16 的内周缘 16g 之间即重合的部分。利用这样的重合形成辅助电容 Cs。

[0064] 在第 1 实施方式中,进一步,在每个像素区域,在第 2 绝缘层 19 的上表面设置屏蔽电极 17,该屏蔽电极 17 对栅极线 14 和像素电极 12 之间进行电屏蔽,该栅极线 14 构成通过薄膜晶体管 13 的源极电极 13h 以及半导体层 13c 连接到像素电极 12 的栅极电极 13a 的一部分。即,像素电极 12 和屏蔽电极 17 作为最上层的导电层一起形成。

[0065] 屏蔽电极 17 由平行地沿着该栅极线 14 而形成的直线部 17a、以及从该直线部 17a 伸出到相邻的像素区域的伸出部 17b 构成为大致 L 字状。直线部 17a 的行方向的长度比每个像素区域的源极电极 13h 的行方向宽度还长。换种表达方式,屏蔽电极 17 的直线部 17a 也可以具有与各像素电极 12 的栅极电极 13a 的长度方向、即与栅极线的延伸方向平行的边的长度 L2。该长度 L2 是各像素电极 12 的横方向(图的左右方向)的边的长度。另外,各屏蔽电极 17 具有跨过与各像素电极 12 的左边部 12b 和与该左边部 12b 相对置的右边部 12c 分别重合的各辅助电容电极 16 的左边部 16d 以及右边部 16e 之间的长度。即,各屏蔽电极 17 比图 1 所示的距离 L1 还长。屏蔽电极 17 的伸出部 17b 越过同一像素区域内的栅极线 14 而伸出,到达列方向上相邻的像素区域的辅助电容电极 16 的伸出部 16f 上。在第 1 绝缘层 18 以及第 2 绝缘层 19 中的辅助电容电极 16 的伸出部 16f 的区域上形成接触孔 9b,屏蔽电极 17 的伸出部 17b 通过接触孔 9b 与列方向上相邻的像素区域内的辅助电容电极 16 的伸出部 16f 连接。这样,屏蔽电极 17 越过栅极线 14 的上方沿列方向延伸设置,在列方向上邻接的像素区域,通过接触孔 19b 连接到列方向上邻接的像素区域内的辅助电容电极 16。

[0066] 因为像素电极 12 和屏蔽电极 17 都形成在第 2 绝缘层 19 上,所以从工艺上优选使用 ITO 等透明电极金属同时形成,另外,像素电极 12 和屏蔽电极 17 不必是同一层的,在剖面结构上,也可以比屏蔽电极 17 靠上层设置像素电极 12,在屏蔽电极 17 的下方设置薄膜晶体管 13 的层叠结构体。

[0067] 无论怎样,只要形成屏蔽电极 17,在作为对像素电极 12 和源极电极 13h 进行连接的传导层的连接部 13j 更靠液晶层 30 侧即可。只要这样构成,就能够由辅助电容电极 16 和屏蔽电极 17 完全地包围像素电极 12 的周围,进一步,能够在这样包围的各区域,使配置在最靠液晶层 30 侧的导电层作为辅助电容电极 16 或屏蔽电极 17。即,能够用赋予辅助电容电极 16 或屏蔽电极 17 的电位,包围液晶层 30 的对应于像素电极 12 的区域。

[0068] 在多个像素电极 12、多个屏蔽电极 17 以及第 2 绝缘层 19 上设有垂直取向膜(未图示)。

[0069] 对对置基板 20 尤其是 CF 基板的结构进行说明。

[0070] 在透明基板 21 面上形成 RGB 的各彩色滤光器 22, 在彩色滤光器 22 上形成有共用电极 23。在共用电极 23 上, 对每个像素区域, 在与共用电极 23 相对的像素电极 12 的中央部、即对角线的交点附近, 形成由树脂构成的突起 24。在多个突起 24 以及共用电极 23 上形成垂直取向膜 (未图示)。

[0071] 在这样的液晶显示元件 1 中, 虽然省略图示, 但在 TFT 基板 10 的下侧设有偏光板, 在对置基板 20 的上侧设有偏光板, 两偏光板相互垂直。延伸至 TFT 基板 10 的液晶显示区域外的辅助电容线 16a 的连接部和对置基板 20 中的共用电极 23 连接, 对辅助电容线 16a 和共用电极 23 施加 COM (共用) 电位。而且, 并不限定辅助电容线 16a 和共用电极 23 直接地连接, 辅助电容线 16a 和共用电极 23 也可以分别通过不同的导体路径连接到输出 COM (共用) 电位的电源供给电路上。

[0072] 即, 液晶显示元件 1 至少包括以下部分。

[0073] 栅极线 14, 作为第 1 导电层配置, 沿预先规定的方向延伸;

[0074] 薄膜晶体管 13, 栅极电极 13a 与上述栅极线 14 连接;

[0075] 像素电极 12, 作为第 2 导电层配置, 比上述第 1 导电层更接近液晶层 30 侧;

[0076] 屏蔽电极 17, 在上述栅极线 14 的配置区域和上述像素电极 12 的配置区域之间的区域上, 作为比上述第 1 导电层更接近液晶层侧的导电层配置;

[0077] 连接部 13j, 使得与上述屏蔽电极 17 至少一部分重叠、且配置在比上述屏蔽电极 17 更接近上述第 1 导电层侧, 并且连接上述薄膜晶体管 13 的源极电极 13h 和上述像素电极 12;

[0078] 共用电极 23, 间隔着上述液晶层 30 与上述像素电极 12 对置, 并且设置为与上述屏蔽电极 17 相等的电位; 以及

[0079] 辅助电容电极, 作为上述第 1 导电层配置, 且设置为与上述屏蔽电极相等的电位;

[0080] 对液晶显示元件 1 的屏蔽电极 17 的作用进行说明。

[0081] 图 3 是示意地示出在图 2 所示的剖面结构中共用电极 23 和像素电极 12 之间未产生电位差的情况的液晶分子 31 的运动的图, 图 4 是示意地示出在图 2 所示的剖面结构中共用电极 23 和像素电极 12 之间产生电位差的情况的液晶分子 31 的运动的图。图 5 是示意地示出共用电极 23 和像素电极 12 之间产生电位差的情况的液晶分子 31 的运动的平面图。

[0082] 在液晶显示元件 1 中, 共用电极 23 和像素电极 12 之间未产生电位差的情况, 即黑显示的情况, 如图 3 所示, 在一个像素区域内间隔着第 1 绝缘层 18 以及第 2 绝缘层 19, 辅助电容电极 16 部分地伸出到像素电极 12 的上边缘部和左右各边缘部的外侧, 该辅助电容电极 16 在外部与共用电极 23 连接, 所以该屏蔽电极 17 与共用电极 23 相同电位。而且, 像素电极 12 的上侧 (在图 3 右侧) 的屏蔽电极 17, 通过接触孔 19b 与辅助电容电极 16 连接, 而且, 因为辅助电容电极 16 在外部与共用电极 23 连接, 所以该屏蔽电极 17 与共用电极 23 的电位相同。

[0083] 另一方面, 在像素电极 12 的下侧 (在图 3 左侧) 设置屏蔽电极 17, 该屏蔽电极 17 伸出到相邻的像素区域并通过接触孔 19b 与辅助电容电极 16 连接, 因此, 该屏蔽电极 17 是与共用电极 23 相同电位, 而且, 像素电极 12 的下边缘部与通过第 2 绝缘层 19 连接的源极电极 13h 相同, 与共用电极 23 是同电位。

[0084] 因此, 位于像素电极 12 的整个周缘部和共用电极 23 之间的液晶分子 31 取向为相

对于取向膜垂直立起。在共用电极 23 侧的突起 24 周边,液晶分子 31 取向为与突起 24 上的取向膜的面垂直。因此,一个像素区域内的液晶分子 31 成为以突起 24 为中心轴对称,取向中心位置稳定。

[0085] 而且,如果在栅极电极 13a 上施加电压,那么栅极电极 13a 和屏蔽电极 17 之间产生电位差,如用虚线图示那样产生电场(电力线)。因此,位于栅极电极 13a 的区域中的液晶分子 31 按垂直于电力线方式倒下,液晶分子 31 混乱。但是,因为在该区域中的液晶分子 31 保持薄膜晶体管的元件特性,因此由于在对置基板侧设置未图示的遮光膜,由液晶分子 31 产生的取向影响不影响显示品质。

[0086] 另一方面,在液晶显示元件 1 中,共用电极 23 和像素电极 12 之间产生电位差的情况,即白显示的情况,在一个像素区域内,若像素电极 12 对于共用电极 23 有电位差,则在像素电极 12 的上侧(在图 4 右侧)的屏蔽电极 17、像素电极 12 的下侧(在图 4 左侧)的屏蔽电极 17 以及共用电极 23 之间分别有电位差,产生如图 4 中虚线所示的电场(电力线)。由此,液晶分子 31 按与该产生的电场相交的方向取向。但是,因为像素电极 12 的上侧(在图 4 右侧)的屏蔽电极 17 和共用电极 23 是同电位,像素电极 12 的下侧(在图 4 左侧)的屏蔽电极 17 和共用电极 23 是同电位,而且,辅助电容电极 16 间隔着第 1 绝缘层 18 以及第 2 绝缘层 19 部分地伸出到像素电极 12 的左右各边缘部的外侧,该辅助电容电极 16 在外部与共用电极 23 连接,所以该屏蔽电极 17 与共用电极 23 相同电位。因为在像素电极 12 的区域产生的电力线不受外部、例如来自被施加了较大电压的栅极电极 13a 的影响,在像素电极 12 的周边与共用电极 23 之间不产生电场,所以在像素电极 12 区域的液晶分子 31,不受来自外部的电场影响,像素电极 12 和共用电极 23 之间的液晶分子 31 倒向突起 24 的中心轴侧。

[0087] 即,液晶层 30 的液晶分子以突起 24 为中心放射状地取向。而且,这时,像素电极 12 的周围利用屏蔽电极 17 和辅助电容电极 16,以与共用电极 23 相同的电位变得均等。因此,能够得到不歪斜的放射状取向。

[0088] 如以上说明那样,即使像素电极 12 和共用电极 23 之间产生电位差,在共用电极 23 和像素电极 12 之间像素电极的周围也会无缺口地产生无电场状态。由此,无论像素电极 12 和共用电极 23 之间有无电位差,取向中心位置稳定,如图 5 所示,液晶分子 31 向着突起 24 倒下,在突起 24 周围的液晶分子 31 的对称性未破坏。因此,能够进行漂亮的显示。

[0089] 另外,即使在由于从液晶显示元件的表面等施加外压而单位间隙暂时发生变化,随之放射状取向的中心位置从突起的配置位置偏离的情况下,因为像素电极 12 的周围以与共用电极 23 相同的电位变得均等,所以放射状取向的中心位置快速地返回到突起的配置位置。

[0090] 在涉及第 1 实施方式的液晶显示元件 1 中,如图 3 以及图 4 所示,在每个像素区域,在像素电极 12 的上边缘部、左右边缘部和辅助电容电极 16 之间分别形成辅助电容 C_s ,而且,不仅在像素电极 12 的下边缘部和源极电极 13h 之间形成辅助电容 C_s ,而且在屏蔽电极 17 和源极电极 13h 之间也形成辅助电容 C_s 。总之,从剖面结构看,在源极电极 13h 的上下,各自与屏蔽电极 17、辅助电容电极 16 之间形成辅助电容 C_s 。因此,通过设置屏蔽电极 17,能够增加辅助电容 C_s 而相应减小辅助电容电极 16 的面积。

[0091] 在图示的例中,每个像素区域的屏蔽电极 17 与相对于对应的像素区域在列方向

上邻接的后段的像素区域的辅助电容电极 16 通过接触孔 19b 连接。每个像素区域的屏蔽电极 17, 也可以与该像素区域内的辅助电容电极通过接触孔连接, 这一点不需要图示。

[0092] [第 2 实施方式]

[0093] 图 6 是涉及本发明的第 2 实施方式的液晶显示元件 2 的平面图。涉及第 2 实施方式的液晶显示元件 2 与第 1 实施方式在以下点上不同。而且, 因为其他与第 1 实施方式相同, 所以对相同或对应的部分赋予相同的符号。

[0094] 在第 2 绝缘层 19 上对每个像素区域设置屏蔽电极 47b, 在设置在该像素区域上的像素电极 12 的下边缘部和构成薄膜晶体管 13 的栅极电极 13a 的栅极线 14 之间设有该屏蔽电极 47b。每个像素区域的屏蔽电极 47b, 与在相邻的行方向上并列而邻接的其他像素区域内的屏蔽电极 47b 连接, 作为整体, 设置屏蔽配线 47 延伸到液晶显示区域的外部。屏蔽配线 47 之中的延伸到液晶显示区域外部的连接部, 与对置基板 20 的共用电极 23 连接。因此, 每个像素区域的屏蔽电极 47b 与共用电极 23 成为同电位。

[0095] 在该第 2 实施方式中, 不需要如图 1 所示的第 1 实施方式那样在每个像素区域中通过接触孔 19b 连接屏蔽电极 17 和辅助电容电极 16, 所以在像素区域内不能形成该接触孔的情况下是有效的。当然, 不必如第 1 实施方式那样为了通过接触孔与屏蔽电极连接而在栅极线上设置为的伸出部。

[0096] 在第 2 实施方式中, 也与第 1 实施方式相同, 无论在共用电极 23 和像素电极 12 之间产生不产生电位差, 在共用电极 23 和像素电极 12 之间的液晶分子 31 都不受外部电场的影响, 以突起为中心轴而取向中心的位置不偏离。

[0097] [第 3 实施方式]

[0098] 在上述的第 2 实施方式中, 在行方向上连接每个像素区域的屏蔽电极并延伸到显示区域外来设有屏蔽电极配线, 也可以在列方向上连接每个像素区域的屏蔽电极并延伸到显示区域外来设有屏蔽电极配线。图 7 是涉及本发明的第 3 实施方式的液晶显示元件 3 的平面图。而且, 因为其他点与第 1 实施方式相同, 所以对相同或对应的部分赋予相同的符号。

[0099] 在第 2 绝缘层 19 上对每个像素区域设置屏蔽电极 57b, 在设置在该像素区域上的像素电极 12 的下边缘部和构成薄膜晶体管 13 的栅极电极 13a 的栅极线 14 之间设置该屏蔽电极 57b。每个像素区域的屏蔽电极 57b, 与在相邻的列方向上并列而邻接的其他像素区域内的屏蔽电极 57b 连接, 作为整体, 设置屏蔽配线 57 延伸到液晶显示区域的外部。屏蔽配线 57 之中的延伸到液晶显示区域外部的连接部, 与对置基板 20 的共用电极 23 连接。因此, 每个像素区域的屏蔽电极 57b 与共用电极 23 成为同电位。

[0100] 在该第 3 实施方式中, 不需要如图 1 所示的第 1 实施方式那样在每个像素区域中通过接触孔 19b 连接屏蔽电极 17 和辅助电容电极 16, 所以在像素区域内不能形成该接触孔的情况下是有效的。当然, 不必如第 1 实施方式那样为了通过接触孔与屏蔽电极连接而在栅极线上设置为的伸出部。

[0101] 在该第 3 实施方式中, 也与第 1 实施方式以及第 2 实施方式相同, 无论在共用电极 23 和像素电极 12 之间产生不产生电位差, 在共用电极 23 和像素电极 12 之间的液晶分子 31 都不受外部电场, 特别是来自栅极电极 13a 的强电场的影响, 液晶分子 31 的取向以突起 24 为中心对称, 取向中心不偏离。

[0102] 而且,无论在第2实施方式还是在第3实施方式的任意情况下,也可以不仅用屏蔽配线 47、57 的一部分对在列方向或行方向并列的各个屏蔽电极 47b、57b 进行连接,而且部分地,如第1实施方式中所示那样,设置贯通第1绝缘层 18 以及第2绝缘层 19 的接触孔,与在透明基板 11 面上配设的辅助电容电极 16 或辅助电容线连接。采用这样的结构,能够提高加工成品率。

[0103] 本发明的实施方式并不限于上述内容,能够在记载了权利要求的范围的发明范围内如说明那样进行各种变更。

[0104] 例如,在上述任一实施方式中,对一个像素电极 12 设置一个对应的突起 24,但也可以在像素区域如图所示那样在列方向上较长的情况下,例如图 8 所示,在行方向上设置缝 62a 使像素电极 63 分为例如 3 个,且将像素电极 12 分为 3 个区域,在这样细分了的每个区域上在对置基板 20 侧设置突起 24。

[0105] 例如,在第1至第3实施方式中,在 TFT 基板 10、对置基板 20 的任一基板上形成的取向膜都是垂直取向膜,液晶层中的液晶分子具有负的介电常数各向异性,但本发明的实施方式并不限于此,也可以在 TFT 基板 10、对置基板 20 的任一基板上形成水平取向膜,液晶具有正的介电常数各向异性。在这种情况下,虽然未图示,但共用电极 23 不形成在对置基板上,而与像素电极并列地形成在 TFT 基板 10 侧,即,可以应用于液晶介于像素电极和共用电极之间来驱动显示的液晶显示元件中。

[0106] 另外,例如在第1至第3实施方式中,将薄膜晶体管 13 的漏极电极 13g 连接到信号线 15 上,将薄膜晶体管 13 的源极电极 13j 通过接触孔 19a 连接到像素电极 12 上,但相反,也可以将薄膜晶体管 13 的源极电极连接到信号线 15 上,将薄膜晶体管 13 的漏极电极通过接触孔 19a 连接到像素电极 17 上。

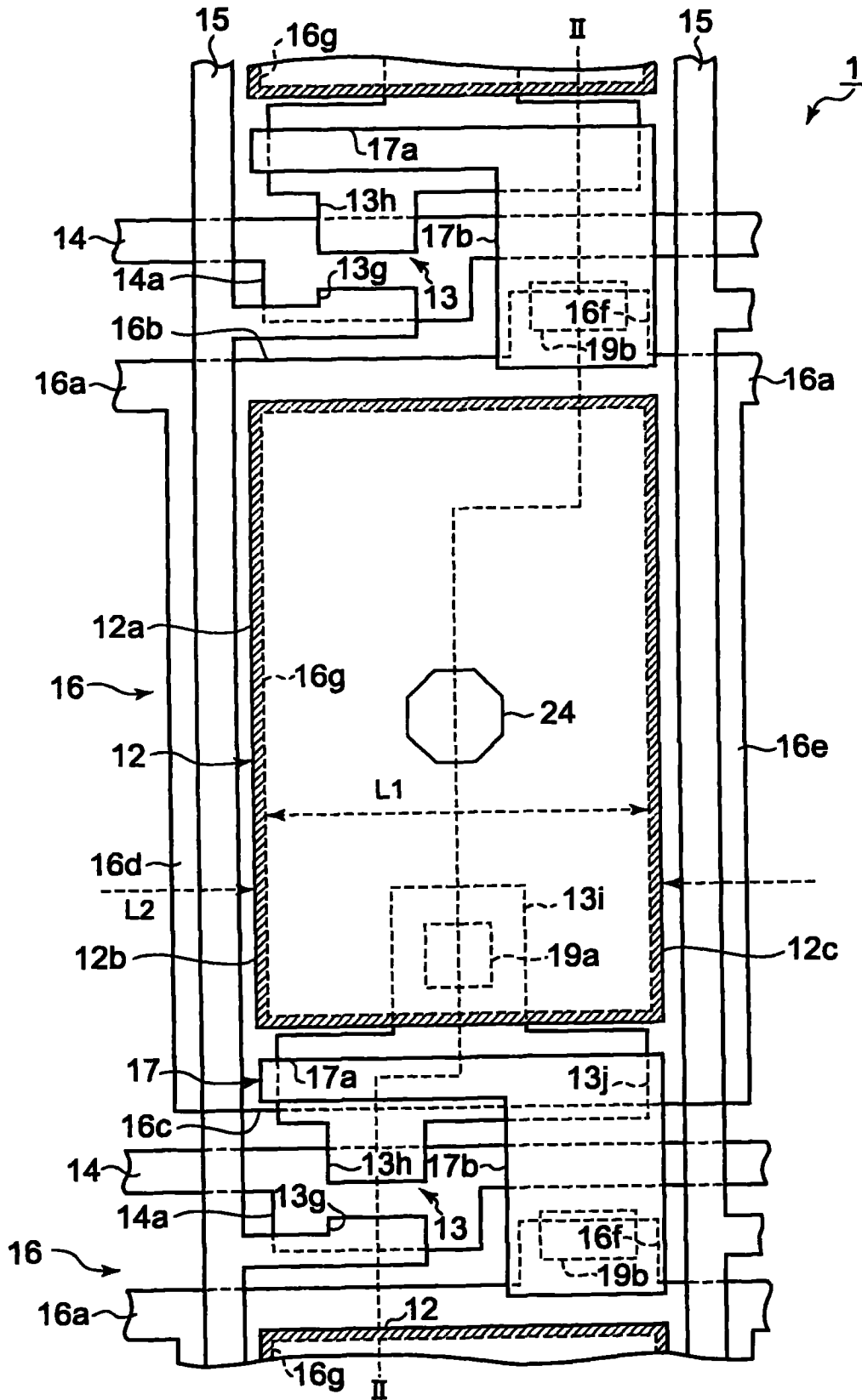


图 1

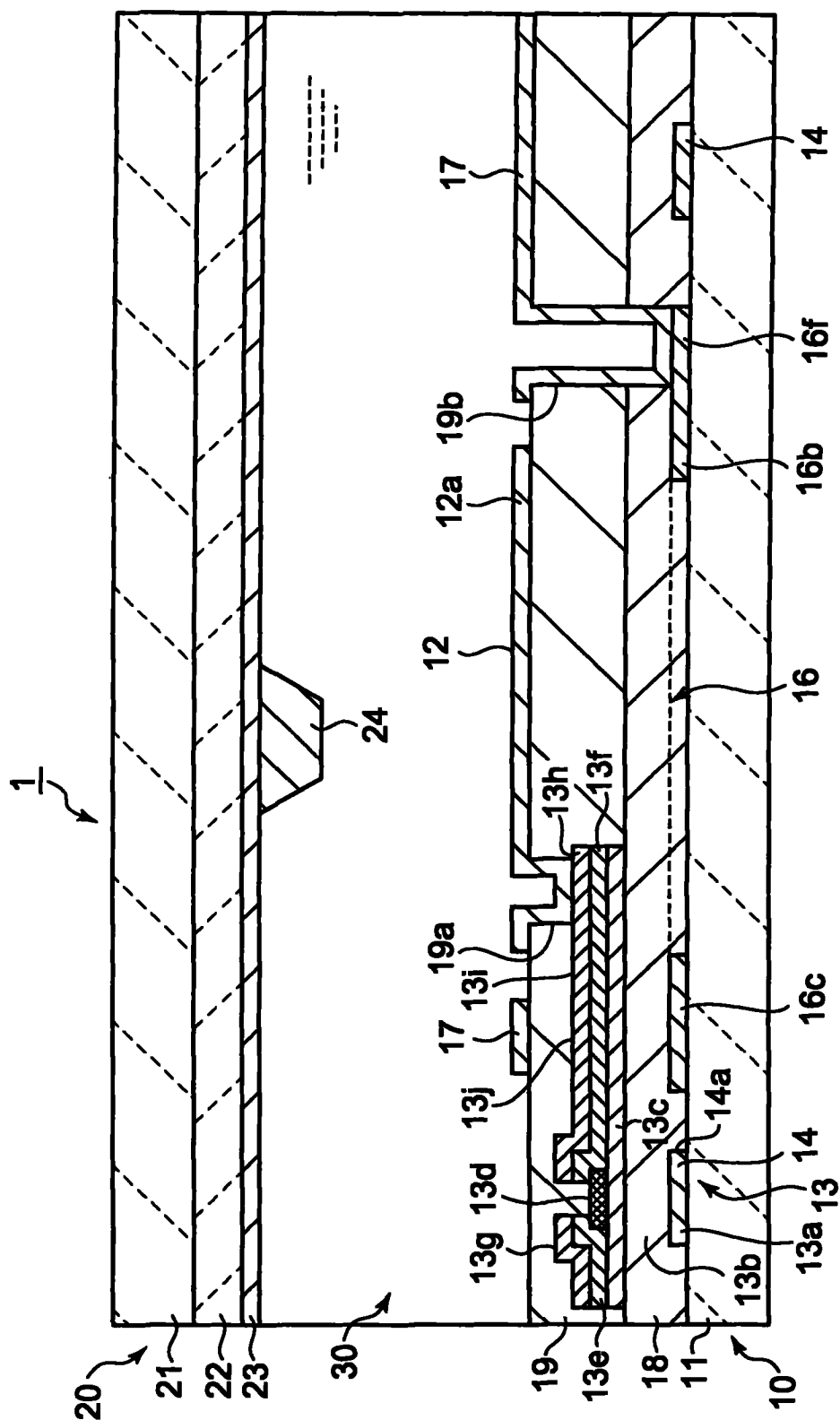


图 2

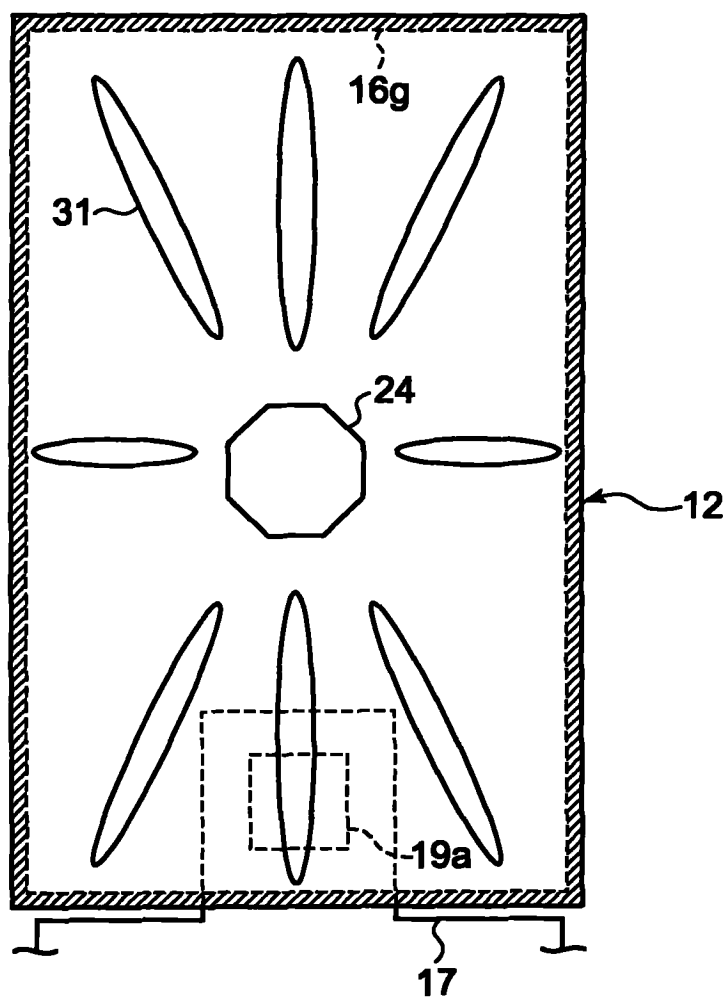


图 5

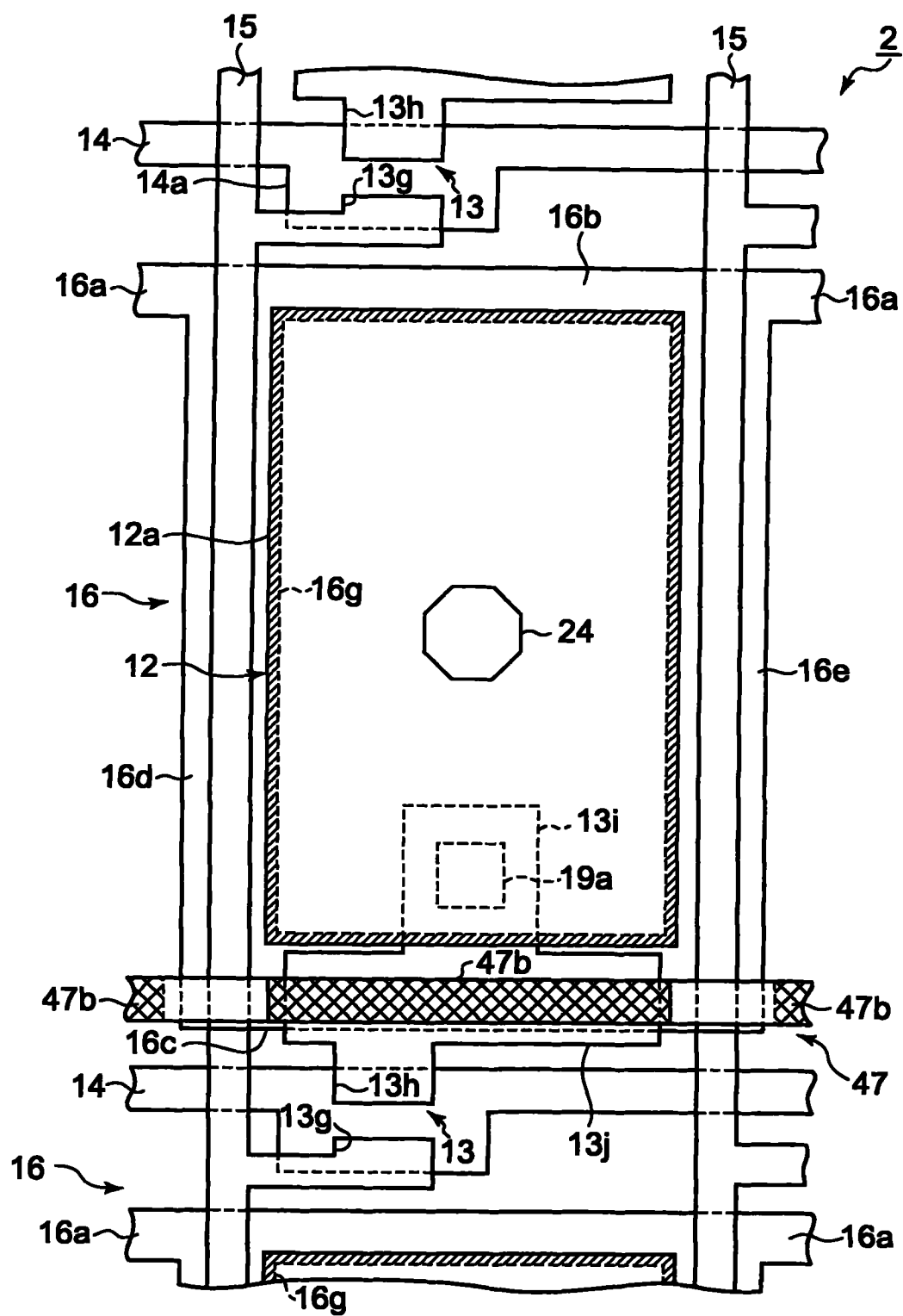


图 6

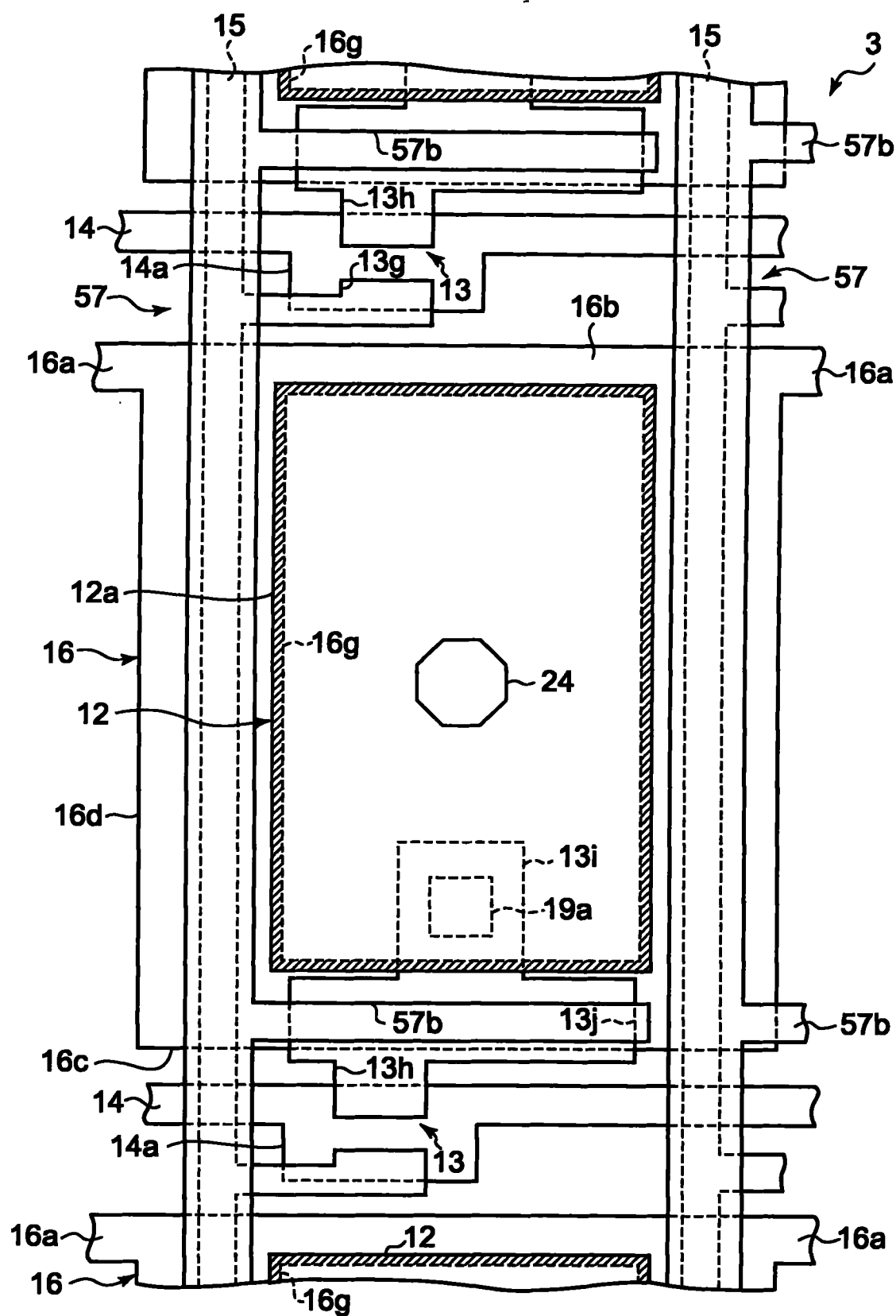


图 7

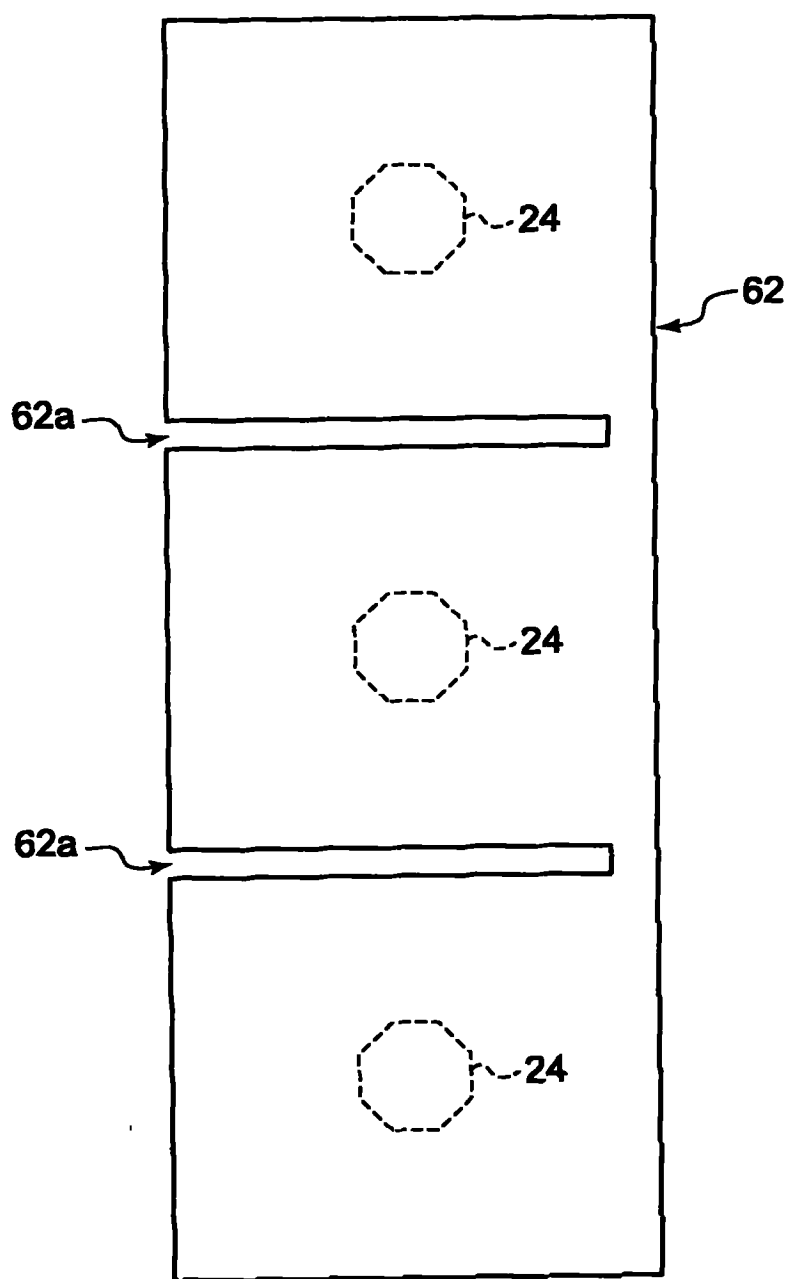


图 8

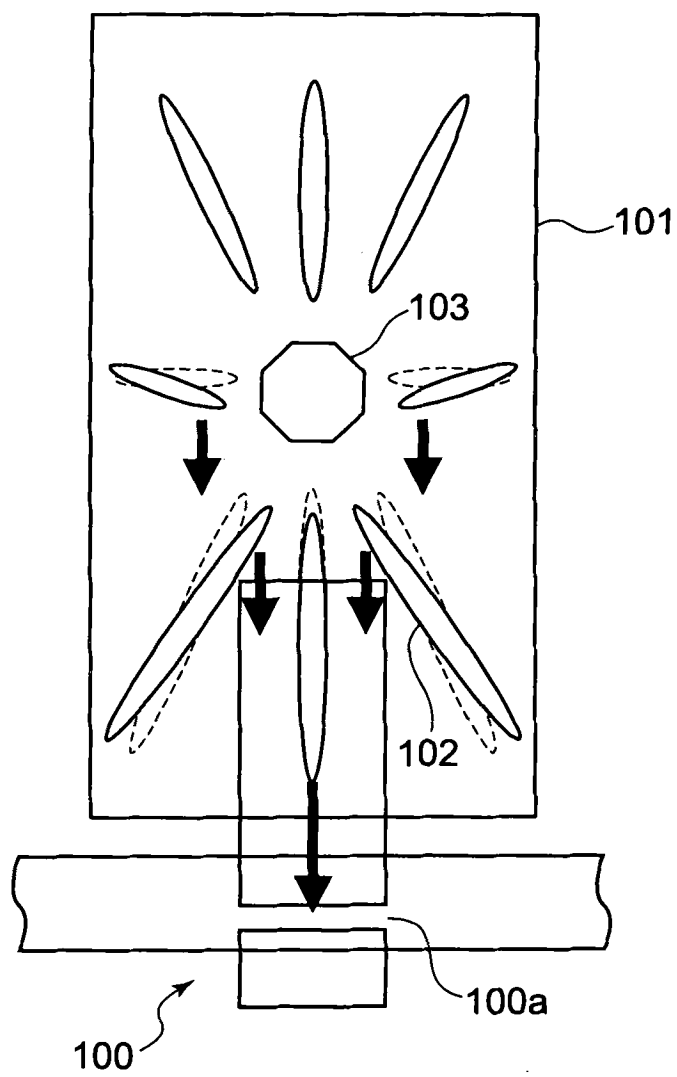


图 9

专利名称(译)	液晶显示元件		
公开(公告)号	CN101750800A	公开(公告)日	2010-06-23
申请号	CN200910253143.2	申请日	2009-12-04
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机株式会社		
当前申请(专利权)人(译)	卡西欧计算机株式会社		
[标]发明人	石井裕满		
发明人	石井裕满		
IPC分类号	G02F1/1337 G02F1/1343 G02F1/1368		
CPC分类号	G02F1/133707 G02F1/1368 H01L27/1214 H01L27/124		
代理人(译)	陈萍		
优先权	2008311607 2008-12-05 JP		
其他公开文献	CN101750800B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示元件，具备：栅极线，以沿预定的方向延伸的方式，作为第1导电层配置；薄膜晶体管，栅极电极与上述栅极线连接；第1像素电极，在比上述第1导电层更靠液晶层侧，作为第2导电层配置；屏蔽电极，在上述栅极线的配置区域和上述第1像素电极的配置区域之间的区域，作为比上述第1导电层更靠液晶层侧的导电层配置；连接部，以相对于上述屏蔽电极至少一部分重叠的方式而且在比上述屏蔽电极更靠上述第1导电层侧配置，对上述薄膜晶体管的源极电极和上述第1像素电极进行连接；以及共用电极，隔着上述液晶层相对于上述第1像素电极对置，设定为与上述屏蔽电极相等的电位。

