



(12) 发明专利

(10) 授权公告号 CN 101546079 B

(45) 授权公告日 2013.04.03

(21) 申请号 200810213559.7

G09G 3/36 (2006.01)

(22) 申请日 2008.09.11

审查员 崔双魁

(30) 优先权数据

10-2008-0027419 2008.03.25 KR

(73) 专利权人 三星显示有限公司

地址 韩国京畿道龙仁市

(72) 发明人 金障镒 朴铉 郑有玄 梁胜硕
朴贞恩

(74) 专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 杨静 郭鸿禧

(51) Int. Cl.

G02F 1/1362 (2006.01)

H01L 27/12 (2006.01)

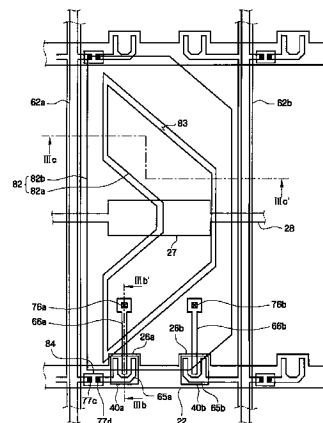
权利要求书 2 页 说明书 10 页 附图 8 页

(54) 发明名称

液晶显示器、薄膜晶体管基底及改进显示品质的方法

(57) 摘要

本发明公开了一种液晶显示器、薄膜晶体管基底及改进显示品质的方法。所述液晶显示器 (LCD) 能够改进显示品质, 该 LCD 包括: 第一绝缘基底; 栅极布线, 形成在第一绝缘基底上, 并且沿着第一方向延伸; 像素电极, 每个像素电极包括第一子像素电极和第二子像素电极, 第一子像素电极和第二子像素电极被分别施加来自于第一数据布线和第二数据布线的不同的数据电压, 第一数据布线和第二数据布线与栅极布线绝缘且与栅极布线交叉并且沿着第二方向延伸; 绝缘层, 置于第一数据布线和与第一数据布线叠置的第二数据布线之间。因此, 因为与第二数据布线叠置的第一数据布线在像素电极之间具有较小的面积, 所以 LCD 的开口率增大。LCD 的显示品质改进。



1. 一种液晶显示器,包括:
第一绝缘基底;
栅极布线,形成在第一绝缘基底上,并且沿着第一方向延伸;
第一数据布线和第二数据布线,与栅极布线绝缘并且与栅极布线交叉,并且数据布线沿着第二方向延伸;
像素电极,每个像素电极包括第一子像素电极和第二子像素电极,第一子像素电极和第二子像素电极被分别施加来自于第一数据布线和第二数据布线的不同的数据电压,
其中,第一数据布线的至少一部分与第二数据布线叠置,
其中,第一数据布线和第二数据布线彼此绝缘。
2. 如权利要求 1 所述的液晶显示器,其中,在第一数据布线和第二数据布线之间设置有绝缘层。
3. 如权利要求 2 所述的液晶显示器,其中,绝缘层包含氮化硅 SiN_x 或有机材料。
4. 如权利要求 3 所述的液晶显示器,其中,所述液晶显示器还包括:
第二绝缘基底,面对第一绝缘基底;
共电极,形成在第二绝缘基底上;
液晶层,设置在第一绝缘基底和第二绝缘基底之间,所述液晶层包含液晶分子。
5. 如权利要求 4 所述的液晶显示器,还包括:
存储线和存储电极,形成在第一绝缘基底上方,并且平行于栅极布线延伸。
6. 如权利要求 5 所述的液晶显示器,其中,第一数据布线和第二数据布线的宽度不同。
7. 如权利要求 6 所述的液晶显示器,其中,像素电极不与数据布线叠置。
8. 如权利要求 1 所述的液晶显示器,其中,对于每个像素电极,施加到第一子像素电极的数据电压高于施加到第二子像素电极的数据电压。
9. 如权利要求 1 所述的液晶显示器,其中,对于每个像素电极,第二子像素电极被形成围绕第一子像素电极。
10. 如权利要求 1 所述的液晶显示器,其中,第一类型的像素和第二类型的像素沿着第一方向和第二方向交替排列,其中,每个第一类型的像素具有从第一数据线施加有数据电压的第一子像素电极,每个第二类型的像素具有从第二数据线施加有数据电压的第一子像素电极。
11. 一种薄膜晶体管基底,包括:
栅极布线以及第一数据布线和第二数据布线,在绝缘基底上,第一和第二数据布线与栅极布线绝缘并与栅极布线交叉;
一对第一薄膜晶体管和第二薄膜晶体管,连接到栅极布线和数据布线;
第一子像素电极,连接到第一薄膜晶体管;
第二子像素电极,与第一子像素电极分开一定间隙,第二子像素电极连接到第二薄膜晶体管;
存储线,与第一子像素电极和第二子像素电极中的至少一个叠置,并且接收第一存储电压,
其中,第一数据布线的至少一部分与第二数据布线叠置,
其中,第一数据布线和第二数据布线彼此绝缘。

12. 如权利要求 11 所述的薄膜晶体管基底, 其中, 在第一数据布线和第二数据布线之间设置有绝缘层。

13. 如权利要求 12 所述的薄膜晶体管基底, 其中, 绝缘层包含氮化硅 SiN_x 或有机材料。

14. 如权利要求 13 所述的薄膜晶体管基底, 还包括:

存储线和存储电极, 形成在第一绝缘基底上方, 并且平行于栅极布线延伸。

15. 如权利要求 14 所述的薄膜晶体管基底, 其中, 第一数据布线和第二数据布线的宽度不同。

16. 如权利要求 15 所述的薄膜晶体管基底, 其中, 像素电极不与数据布线叠置;

第二子像素电极围绕第一子像素电极。

17. 一种改进液晶显示器的显示品质的方法, 包括:

在绝缘基底上形成栅极布线, 栅极布线沿着第一方向延伸;

形成与栅极布线绝缘的第一数据布线和第二数据布线, 所述数据布线沿着第二方向延伸, 第二方向垂直于第一方向, 并且第一数据布线的至少一部分与第二数据布线叠置, 其中, 第一数据布线和第二数据布线彼此绝缘;

在每个像素区域内形成第一子像素电极和第二子像素电极, 第一子像素电极连接到第一数据布线, 第二子像素电极与第一子像素电极分开一定间隙, 并且第二子像素电极连接到第二数据布线;

形成与第一子像素电极和第二子像素电极中的至少一个叠置的存储线, 并且所述存储线接收第一存储电压。

18. 如权利要求 17 所述的改进液晶显示器的显示品质的方法, 还包括:

形成置于第一数据布线和第二数据布线之间的绝缘层。

19. 如权利要求 18 所述的改进液晶显示器的显示品质的方法, 其中, 绝缘层包含氮化硅 SiN_x 或有机材料。

20. 如权利要求 19 所述的改进液晶显示器的显示品质的方法, 其中, 第二子像素电极至少部分地围绕第一子像素电极, 并且第二子像素电极的面积大于第一子像素电极的面积。

21. 如权利要求 20 所述的改进液晶显示器的显示品质的方法, 还包括:

形成连接到存储线的存储电极, 所述存储电极形成在第一绝缘层上方, 并且平行于栅极布线延伸。

液晶显示器、薄膜晶体管基底及改进显示品质的方法

[0001] 本申请要求于 2008 年 3 月 25 日提交的第 10-2008-0027419 号韩国专利申请的优先权,通过引用将该申请的内容全部包含于此。

技术领域

[0002] 本发明涉及一种薄膜晶体管 (TFT) 基底、一种液晶显示器 (LCD) 及其方法,更具体地说,涉及一种具有改进的显示品质的 LCD 和一种改进 LCD 的显示品质的方法。

背景技术

[0003] 现在,液晶显示器 (LCD) 作为一种平板显示器被广泛地使用。LCD 包括两个显示面板,例如像素电极和共电极的场产生电极形成在所述两个显示面板上,并且液晶层置于这两个面板之间。在 LCD 中,电压被施加到场产生电极,从而在液晶层中产生电场,液晶层的液晶分子的取向通过电场来确定。然后,控制入射光的偏振,从而执行图像显示。

[0004] 在 LCD 中,垂直取向 (VA) 模式的 LCD 因为具有大对比度和宽参考视角而被采用,在 VA 模式的 LCD 中,在没有施加电场的情况下,液晶分子的主指向矢垂直于上下显示面板。然而,VA 模式的 LCD 的问题在于:侧面可见度比正面可见度低。为了解决这个问题,提出了将一个像素划分为一对子像素的方法,从而在独立的子像素中形成开关元件,并且将不同的电压施加到所述子像素。

[0005] 然而,在根据现有技术的这种 LCD 中,因为位于数据线上方的液晶的运动由于像素电极之间的电场而不能被精确地控制,所以,发生漏光,这导致 LCD 显示特性劣化。

[0006] 此外,在具有上述结构的 LCD 中,当被施加相对较高的数据电压的子像素电极和位于所述子像素的两侧上的一对数据线之间的耦合电容不一致时,显示特性劣化。

发明内容

[0007] 本发明提供一种能够改进显示品质的液晶显示器 (LCD)。由于第一数据布线与第二数据布线叠置,使得在像素电极之间的面积减小,因此可增大 LCD 的开口率,通过增大开口率可改进显示品质。

[0008] 本发明还提供一种改进 LCD 的显示品质的方法。

[0009] 根据本发明的示例性实施例,一种 LCD 包括:第一绝缘基底;栅极布线,形成在第一绝缘基底上,并且沿着第一方向延伸;数据布线,与栅极布线绝缘并且与栅极布线交叉,并且数据布线沿着第二方向延伸;像素电极,每个像素电极包括第一子像素电极和第二子像素电极,第一子像素电极和第二子像素电极被分别施加有来自于数据布线供应不同数据电压,其中,第一数据布线的至少一部分与第二数据布线叠置。

[0010] 根据本发明的另一示例性实施例,一种薄膜晶体管 (TFT) 包括:栅极布线和数据布线,其中,数据布线与栅极布线绝缘并在绝缘基底上与栅极布线交叉;一对第一和第二薄膜晶体管 (TFT),连接到栅极布线和数据布线;第一子像素电极,连接到第一 TFT;第二子像素电极,围绕第一子像素电极,第二子像素电极与第一子像素电极分开一定间隙,第二子像

素电极连接到第二 TFT；第一存储线，与第一子像素电极叠置，并且接收第一存储电压；第二存储线，与第二子像素电极叠置，并且接收与第一存储电压不同的第二存储电压。其中，第一数据布线的至少一部分与第二数据布线叠置。

[0011] 根据本发明的另一示例性实施例，一种改进具有像素区域矩阵的 LCD 的显示品质的方法包括：在绝缘基底上形成栅极布线，栅极布线基本上沿着第一方向延伸；形成与栅极布线绝缘的第一数据布线和第二数据布线，所述数据布线基本上沿着第二方向延伸，第二方向基本上垂直于第一方向，并且第一数据布线的至少一部分与第二数据布线叠置；在每个像素区域内形成第一和第二子像素电极，第一子像素电极连接到第一数据布线，第二子像素电极与第一子像素电极分开一定间隙，并且第二子像素电极连接到第二数据布线；形成与第一子像素电极和第二子像素电极中的至少一个叠置的存储线，并且所述存储线接收第一存储电压。

附图说明

[0012] 通过参照附图对本发明的示例性实施例进行的详细描述，本发明的上述和其它特点和优点将会变得更加清楚，其中：

[0013] 图 1 是显示根据本发明的示例性实施例的示例性液晶显示器 (LCD) 的示例性像素阵列的示意图；

[0014] 图 2 是图 1 的示例性 LCD 中的一个示例性像素的等效电路图；

[0015] 图 3A 是根据本发明的示例性实施例的包括图 1 的示例性 A 型像素的示例性下显示面板的布局图；

[0016] 图 3B 是沿图 3A 中的 IIIb-IIIb' 线截取的示例性下显示面板的剖视图；

[0017] 图 3C 是沿图 3A 中的 IIIc-IIIc' 线截取的示例性下显示面板的剖视图；

[0018] 图 4 是结合到图 3A 的示例性下显示面板的示例性上显示面板的布局图；

[0019] 图 5 是包括图 3A 的示例性下显示面板和图 4 的示例性上显示面板的示例性 LCD 的布局图；

[0020] 图 6 是显示应用图 1 中示出的示例性下显示面板的示例性 LCD 的方框图；

[0021] 图 7 是施加到每个示例性像素电极以实现包括白色图案和灰度图案的图像图案的数据电压的波形图。

具体实施方式

[0022] 通过以下对优选实施例和附图进行的详细描述，本发明的优点和特征以及实现所述优点和特征的方法将会变得更加容易理解。然而，本发明可按照许多不同的形式实现，并且不应该被理解为限于这里阐述的实施例。此外，提供这些实施例使得本公开将会彻底和完全，并且将把本发明的构思完全传达给本领域技术人员，本发明将仅由权利要求限定。为了清楚的描述的目的，在附图中的每个层或每个区域的尺寸可被夸大。

[0023] 应该理解，当一个元件或层被称作“在”另一个元件或层“上”时，该元件或层可直接位于所述另一个元件或层上，或者也可存在中间元件或中间层。相反，当一个元件被称作“直接在”另一个元件“上”时，不存在中间元件。在说明书中，相同的标号始终指代相同的元件。在这里使用的术语“和 / 或”包括相关列出项的一个或多个的任意组合和所有组合。

[0024] 应该理解,虽然在这里可使用术语第一、第二、第三等来描述不同的元件、组件、区域、层和 / 或部分,但是这些元件、组件、区域、层和 / 或部分不应该限于这些术语。这些术语仅用于将一个元件、组件、区域、层或部分与另一个元件、组件、区域、层或部分区分开。因此,以下描述的第一元件、组件、区域、层或部分可被称为第二元件、组件、区域、层或部分,而不会脱离本发明的教导。

[0025] 这里使用的术语只是为了描述特定实施例的目的,并且不应该限制本发明。除非上下文清楚地指出,否则在这里使用的单数形式也意图包括复数形式。还应该理解的是,术语“包括”和 / 或“包含”当在说明书中被使用时,其表明存在所列出的特征、区域、整体、步骤、操作、元件和 / 或组件,但并不排除存在或增加一个或多个其它特征、区域、整体、步骤、操作、元件、组件和 / 或它们的组。

[0026] 术语,例如“在... 下面”、“在... 以下”、“下面的”、“在... 以上”、“上面的”等可用来容易地描述一个元件、组件、其它元件或在附图中示出的组件之间的位置关系。应该理解的是,术语不但指附图中描述的方向,还指元件在使用和操作过程中的其它方向。

[0027] 以下,将参照本发明的示例性示图的俯视图和剖视图描述本发明的优选实施例。所述示例性示图可通过制造技术和 / 或公差进行修改。因此,本发明的优选实施例不限于图中显示的特定构造,并且包括基于制造工艺的修改。因此,在附图中显示的区域具有示意性的特征。此外,在附图中显示的区域形状示出了在元件中的区域的特定形状,而不限制本发明。

[0028] 以下,将参照附图详细描述根据本发明的示例性实施例的液晶显示器 (LCD)。

[0029] 图 1 是显示根据本发明的示例性实施例的示例性液晶显示器 (LCD) 的示例性像素阵列的示意图。图 2 是图 1 的示例性 LCD 中的一个示例性像素的等效电路图。

[0030] 图 1 和图 2 的 LCD 包括液晶面板组件 (未示出)、连接到液晶面板组件的栅极驱动器 (未示出) 和数据驱动器 (未示出)、连接到数据驱动器的灰度电压发生器 (gray voltage generator, 未示出) 和控制上述元件的信号控制器 (未示出)。

[0031] 液晶面板组件包括多条显示信号线和连接到所述显示信号线并且基本按照矩阵形状排列的多个像素 PX。这里,液晶面板组件包括互相面对的下显示面板 (未示出) 和上显示面板 (未示出) 以及置于下显示面板和上显示面板之间的液晶层 (未示出)。

[0032] 参照图 1、图 2 和图 3A,显示信号线设置在下显示面板上,并且包括用于传输栅极信号的多条栅极线 GL 和用于传输数据信号的数据线 Da 和 Db。栅极线 GL 基本沿着第一方向延伸,并且互相平行。数据线 Da 和 Db 基本沿着纵向的第二方向延伸。在本发明的一些实施例中,第一方向基本垂直于第二方向。

[0033] 每个像素 PX 包括一对子像素 PXa 和 PXb。子像素 PXa 和 PXb 分别包括:连接到对应的数据线 Da 和 Db 和一条栅极线 GL 的开关元件 Qa 和 Qb;分别连接到开关元件 Qa 和 Qb 的液晶电容器 Clca 和 Clcb;分别连接到液晶电容器 Clca 和 Clcb 的一对存储电容器 Csta 和 Cstb。也就是说,将两条数据线 Da 和 Db 和一条栅极线 GL 分配给一对子像素 PXa 和 PXb。在可替换的实施例中,可省略存储电容器 Csta 和 Cstb。

[0034] 各个子像素 PXa 和 PXb 的开关元件 Qa 和 Qb 具有设置在下显示面板上的薄膜晶体管 (TFT)。开关元件 Qa 和 Qb 中的每个是三端子元件,包括:控制端 (以下,称其为“栅电极”),连接到被施加栅极信号的栅极线 GL;输入端 (以下,称其为“源电极”),连接到各数据

线 Da 和 Db 中的每条 ; 输出端 (以下, 称其为“漏电极”), 连接到各液晶电容器 Clca 和 Clcb 中的每个和各存储电容器 Csta 和 Cstb 中的每个。

[0035] 液晶电容器 Clca 和 Clcb 的每个具有两个端子, 包括下显示面板的子像素电极 PXa 和 PXb 以及上显示面板的共电极, 介于子像素电极 PXa 和 PXb 与共电极 (未示出) 之间液晶层用作电介质。子像素电极 PXa 和 PXb 分别连接到开关元件 Qa 和 Qb。共电极形成在上显示面板的整个表面上或基本整个表面上, 并且被施加共电压 Vcom。另一种方案是, 共电极可设置在下显示面板上。在这种情况下, 至少像素电极或共电极可按照直线状或条状形成。

[0036] 同时, 为了进行彩色显示, 每个像素 PX 唯一地显示一组主颜色中的一种 (空分, spatial division), 或者每个像素 PX 暂时地并交替地显示这组主颜色 (时分, temporal division)。然后, 按空间时间合成原色, 因此, 识别期望的颜色。主颜色的示例包括红、绿和蓝三种颜色。作为空分的一个示例, 每个像素 PX 可具有在上显示面板的一个区域中呈现一种颜色的滤色器。此外, 滤色器可形成在下显示面板的子像素电极 PXa 和 PXb 上方或下方。

[0037] 栅极驱动器 (将在以下参照图 6 进一步详细地描述) 连接到栅极线 GL, 并且将通过来自外部的栅极导通电压 Von 和栅极截止电压 Voff 组合而获得的栅极信号施加到栅极线 GL。

[0038] 灰度电压发生器可产生与像素的透光率相关的两组灰度电压 (或一组参考灰度电压), 并且将产生的灰度电压组提供到数据驱动器。也就是说, 两组灰度电压可被独立地提供到形成像素 PX 的一对子像素 PXa 和 PXb。但是, 本发明不限于此。例如, 可产生一组灰度电压而不是两组灰度电压。

[0039] 数据驱动器连接到数据线对 Da 和 Db。数据驱动器通过数据线 Da 将数据电压传输到形成像素的所述一对子像素中的一个, 并且通过数据线 Db 将不同的数据电压传输到形成像素的所述一对子像素中的另一个。

[0040] 栅极驱动器或数据驱动器可以作为多个驱动集成电路 (IC) 芯片被直接安装在液晶面板组件上, 或者可以在通过带载封装 (TCP) 被安装在柔性印刷电路膜 (未示出) 上的同时附于液晶面板组件。另一种方案是, 栅极驱动器或数据驱动器可与显示信号线 GL、Da 和 Db、TFT 开关元件 Qa 和 Qb 等一起集成到液晶面板组件中。

[0041] 时序控制器控制栅极驱动器、数据驱动器等的操作。

[0042] 返回到图 1, 一个像素包括两个开关元件 Qa 和 Qb 以及分别连接到开关元件 Qa 和 Qb 的子像素电极 Pa 和 Pb。这里, 假设将相对较高的数据电压施加到第一子像素电极 Pa, 并且将相对较低的数据电压施加到第二子像素电极 Pb。以下, 低数据电压和高数据电压指共电压和数据电压之差的高低。此外, 具有通过第一数据线 Da 被施加有数据电压的第一子像素电极 Pa 的像素被称为 A 型像素。具有通过第二数据线 Db 被施加有数据电压的第一子像素电极 Pa 的像素被称为 B 型像素。

[0043] 如图 1 所示, A 型像素和 B 型像素沿着水平方向和竖直方向交替地布置, 即, 沿着第一方向和第二方向交替地布置, 因此, 可防止在 LCD 上观察到竖直条纹或水平条纹。

[0044] 如果数据电压通过第一数据线 Da 被施加到所有像素的第一子像素电极 Pa, 即, 如果像素阵列仅包括 A 型像素, 并且如果 LCD 按照列反转方式 (column inversion mode) 被驱动, 则可观察到竖直条纹相对于检测图案 (inspection pattern) 沿着水平方向运动, 其

中,该检测图案沿着水平方向每帧运动一个像素。

[0045] 此外,如果通过第一数据线 Da 将数据电压施加到一个像素行的第一子像素电极 Pa,并且通过第二数据线 Db 将数据电压施加到下一像素行的第一子像素电极 Pa,即,当 A 型像素行和 B 型像素行交替布置时,可防止发生上述竖直条纹沿着水平方向运动的情况。但是,发生每个第一子像素电极 Pa 与位于每个第一子像素电极 Pa 的两侧上的第一数据线 Da 和第二数据线 Db 之间的耦合。由于每个第一子像素电极 Pa 与第一数据线 Da 和第二数据线 Db 之间的耦合电容根据 A 型像素和 B 型像素而变化,所以可观察到水平条纹。

[0046] 因此,像根据本发明第一示例性实施例的 LCD(如图 1 所示)一样,A 型像素和 B 型像素沿着水平方向和竖直方向交替布置,可防止发生上述沿着水平方向运动的竖直条纹或水平条纹。但是,当具有这种结构的 LCD 以低灰阶级(gray scale level)操作时,液晶基本上受到被施加相对较高的电压的第一子像素电极 Pa 的影响。因此,第一子像素电极 Pa 和第一数据线 Da 之间的耦合电容与第一子像素电极 Pa 和第二数据线 Db 之间的耦合电容的差减小,从而防止由于串扰而导致显示品质的劣化。

[0047] 此外,像本发明的第一示例性实施例一样,第一数据线 Da 和第二数据线 Db 的设置方式是,第二子像素电极 Pb 与第一数据线 Da 和第二数据线 Db 叠置,并且第二子像素电极 Pb 围绕第一子像素电极 Pa,即使在 A 型像素和 B 型像素不是沿着水平方向和竖直方向交替布置时,也可以防止发生竖直条纹或水平条纹。也就是说,通过减小第一数据线 Da 和第二数据线 Db 与第一子像素电极 Pa 之间的耦合电容的差,可防止显示品质的劣化。这将在随后进一步地描述。

[0048] 以下,参照图 3A 至图 5,将进一步描述根据第一示例性实施例的示例性 LCD。根据该示例性实施例的 LCD 包括:下显示面板,TFT 阵列形成在该下显示面板上;上显示面板,面对下显示面板;液晶层,介于下显示面板和上显示面板之间。

[0049] 首先,参照图 3A 至图 3C,将描述根据第一示例性实施例的 LCD 的下显示面板。这里,图 3A 是根据本发明的示例性实施例的包括图 1 的示例性 A 型像素的示例性下显示面板的布局图。图 3B 是沿图 3A 中的 IIIb-IIIb' 线截取的示例性下显示面板的剖视图。图 3C 是沿图 3A 中的 IIIc-IIIc' 线截取的示例性下显示面板的剖视图。

[0050] 基本沿着水平方向或第一方向延伸并传输栅极信号的栅极线 22 形成在绝缘基底 10 上,绝缘基底 10 可由透明玻璃等形成。每条栅极线 22 被分配给一行像素。此外,对于每个像素,在栅极线 22 上形成有一对第一突出栅电极 26a 和第二突出栅电极 26b。栅极线 22 以及第一突出栅电极 26a 和第二突出栅电极 26b 被称作栅极布线。

[0051] 此外,存储线 28 形成在绝缘基底 10 上。存储线 28 与像素区域交叉,并且基本沿着水平方向延伸,因此,存储线 28 至少基本平行于栅极线 22。存储电极 27 连接到存储线 28,并且其宽度大于存储线 28 的宽度。存储电极 27 和像素电极 82 互相叠置,从而形成提高像素的充电容量的存储电容器。存储电极 27 和存储线 28 被称作存储布线。在该实施例中,存储布线 27 和 28 与像素区域的中间叠置,但是本发明不限于此。在其它方案的实施例中,存储布线 27 和 28 的布置和形状可按照各种方式改变。此外,当通过叠置像素电极 82 和栅极线 22 而产生足够存储电容时,不需要包括存储布线 27 和 28。

[0052] 栅极布线 22、26a 和 26b 以及存储布线 27 和 28 可由铝基金属(例如铝(Al)或铝合金)、银基金属(例如银(Ag)或银合金)、铜基金属(例如铜(Cu)或铜合金)、钼基金属

(例如钼 (Mo) 或钼合金)、铬 (Cr)、钛 (Ti) 或钽 (Ta) 形成。此外,栅极布线 22、26a 和 26b 中的每一个以及存储布线 27 和 28 中的每一个可具有包括具有不同物理属性的两个导电膜 (未示出) 的多层结构。在这种多层结构中,两个导电膜中的一个导电膜可由具有低电阻率的金属形成,例如,铝基金属、银基金属或铜基金属,从而减小栅极布线 22、26a 和 26b 中的每一个以及存储布线 27 和 28 中的每一个中的信号延迟或电压降。多层结构中的另一导电膜 (具体地说) 由具有优良的接触性能的材料形成,例如,由氧化铟锡 (ITO)、氧化铟锌 (IZO) 或其它像素电极材料形成,所述另一导电膜可以是 (例如) 钼基金属、铬、钛或钽。这种多层结构的例子包括具有下铬膜和上铝膜的结构及具有下铝膜和上钼膜的结构。但是,本发明不限于此,栅极布线 22、26a 和 26b 中的每一个以及存储布线 27 和 28 中的每一个可由除上述材料之外的各种金属材料或导体形成。

[0053] 由氮化硅 (SiN_x) 等形成的栅极绝缘层 30 形成在栅极线 22 与存储布线 27 和 28 上,以及形成在绝缘基底 10 的暴露的表面上。

[0054] 由氢化非晶硅 (a-Si) 或多晶硅形成的半导体层 40a 和 40b 形成在栅极绝缘层 30 上。半导体层 40a 和 40b 可具有各种形状,例如,岛状或条纹状。例如,如图 3A 所示,半导体层 40a 和 40b 可形成为岛状。半导体层 40a 和 40b 形成为与栅电极 26a 和 26b 叠置。

[0055] 欧姆接触层 55a 和 56a 形成在半导体层 40a 和 40b 上,并且可由硅化物或以高度掺杂了 n 型杂质的 n+ 氢化 a-Si。一对欧姆接触层 55a 和 56a 位于每个半导体层 40a 和 40b 上。

[0056] 一对第一数据线 62a 和第二数据线 62b 以及分别与第一数据线 62a 和第二数据线 62b 对应的一对第一漏电极 66a 和第二漏电极 66b 形成在欧姆接触层 55a 和 56a 以及栅极绝缘层 30 上。

[0057] 第一数据线 62a 和第二数据线 62b 基本沿着竖直方向延伸,与栅极线 22 和存储线 28 交叉,并且传输数据电压。分别朝着第一漏电极 66a 和第二漏电极 66b 延伸的第一源电极 65a 和第二源电极 65b 分别从第一数据线 62a 和第二数据线 62b 突出。如图 3A 所示,一个像素被划分为一对子像素,第一数据线 62a 将数据信号传输到一个子像素,第二数据线 62b 将不同的数据信号传输到另一个子像素,这将在以下进一步地描述。

[0058] 第一数据线 62a 和第二数据线 62b、第一源电极 65a 和第二源电极 65b 以及第一漏电极 66a 和第二漏电极 66b 被称作数据布线。第一数据线 62a 与第二数据线 62b 叠置,并且位于第二数据线 62b 上方。第一数据线 62a 和第二数据线 62b 通过介于第一数据线 62a 和第二数据线 62b 之间的与第二数据线 62b 叠置的绝缘层而绝缘。因此,因为当第一数据布线与第二数据布线叠置时在像素电极之间的区域较小,所以 LCD 的开口率增大。数据布线 62a、62b、65a、65b、66a 和 66b 中的每一个最好可由难熔金属形成,例如由铬、钼基金属、钽或钛形成。此外,数据布线 62a、62b、65a、65b、66a 和 66b 中的每一个可具有多层结构,在该多层结构中,由低电阻率材料形成的上层 (未示出) 形成在由难熔金属等形成的下层 (未示出) 上。除以上描述的具有下铬层和上铝层的双层结构或者具有下铝层和上钼层的双层结构之外,多层结构的示例可包括具有下钼层、中间铝层和上钼层的三层结构。但是,本发明不限于此,数据布线 62a、62b、65a、65b、66a 和 66b 中的每一个可由除上述材料之外的各种金属材料或导体形成。

[0059] 半导体层 40a 和 40b 分别与第一源电极 65a 和第二源电极 65b 至少部分地叠置。

作为一个示例,第一源电极 65a 可与数据布线 62a 或数据布线 62b 形成在同一层上。第一源电极 65a 分别通过第三接触孔 77c 和第四接触孔 77d 电连接到数据布线 62a,并且第一源电极 65a 可与数据布线 62b 形成在同一层上。

[0060] 第一漏电极 66a 和第二漏电极 66b 相对于栅电极 26a 和 26b 分别面对第一源电极 65a 和第二源电极 65b。半导体层 40a 和 40b 分别与第一漏电极 66a 和第二漏电极 66b 至少部分地叠置。这里,上述的欧姆接触层 55a 和 56a 可存在于半导体层 40a 和 40b 与第一源电极 65a 和第二源电极 65b 之间,并且存在于半导体层 40a 和 40b 与第一漏电极 66a 和第二漏电极 66b 之间,以减小它们之间的接触电阻 (contact resistance)。

[0061] 钝化层 70a 形成在数据布线 62b、65a、65b、66a 和 66b 以及暴露的半导体层 40a 和 40b 上,以及形成在栅极绝缘层 30 的暴露部分上。钝化层 70b 形成在数据布线 62a 上。

[0062] 钝化层 70a 和 70b 由无机材料 (例如,氮化硅或氧化硅)、具有良好的平面特性和光敏性 (photosensitivity) 的有机材料或通过等离子体增强化学气相沉积 (PECVD) 形成的具有低介电常数的绝缘材料 (例如 a-Si:C:O 或 a-Si:O:F) 形成。另外,钝化层 70a 和 70b 可具有包括下无机层和上有机层的双层结构,以提高有机膜的特性并保护暴露的半导体层 40a 和 40b。此外,可采用红色、绿色或蓝色滤色器层作为钝化层 70a 和 70b。

[0063] 形成在钝化层 70a 和 70b 上的像素电极 82 包括互相分离的第一子像素电极 82a 和第二子像素电极 82b。这里,第一子像素电极 82a 和第二子像素电极 82b 中的每个可由透明的导电体 (例如,ITO 或 IZO) 或反射导电体 (例如,铝) 形成。

[0064] 第一子像素电极 82a 和第二子像素电极 82b 分别通过第一接触孔 76a 和第二接触孔 76b 电连接到第一漏电极 66a 和第二漏电极 66b,并且第一子像素电极 82a 和第二子像素电极 82b 被施加来自第一漏电极 66a 和第二漏电极 66b 的不同的数据电压。

[0065] 被施加数据电压的第一子像素电极 82a 和第二子像素电极 82b 与在上显示面板上的共电极一起产生电场,从而确定在第一子像素电极 82a 和第二子像素电极 82b 与共电极之间的液晶层中的液晶分子的排列。

[0066] 此外,如上所述,参照图 2 和图 3A,子像素电极 82a 和 82b 与共电极分别形成液晶电容器 Clca 和 Clcb,从而即使在 TFT Qa 和 Qb 截止之后也保持施加的电压。为了增大电压保持电容,与液晶电容器 Clca 和 Clcb 并联连接的存储电容器 Csta 和 Cstb 可被形成使得第一子像素电极 82a 和第二子像素电极 82b 或连接到第一子像素电极 82a 和第二子像素电极 82b 的第一漏电极 66a 和第二漏电极 66b 与存储布线 27 和 28 叠置。

[0067] 返回图 3A 至图 3C,一个像素电极 82 包括彼此通过间隙 83 电分离的第一子像素电极 82a 和第二子像素电极 82b。第一子像素电极 82a 呈基本水平的 V 形,例如旋转的并被截去顶端的 V 形。第二子像素电极 82b 形成在像素的除去第一子像素电极 82a 和间隙 83 的区域中。具体地说,第二子像素电极 82b 被形成为围绕第一子像素电极 82a 的外围。

[0068] 间隙 83 包括:倾斜部分,相对于栅极线 22 倾斜大约 45° 或 -45° ; 竖直部分,连接在倾斜部分之间,并且沿着第一数据线 62a 和 62b 排列。

[0069] 虽然在附图中没有示出,但是,可形成例如切口或突起 (未示出) 的畴划分装置 (domain dividing means),使得它们相对于栅极线 22 倾斜大约 45° 或 -45° 。像素电极 82 的显示区域沿着当施加电场时在液晶层中包括的液晶分子的主指向矢 (main directors) 排列的方向被划分为多个畴。间隙 83 和畴划分装置用于将像素电极 82 划分为多个畴。这

里,畴指形成有液晶分子同时液晶分子通过形成在像素电极 82 和共电极 90 之间的电场而全体沿着预定方向倾斜的区域,如图 4 所示。

[0070] 如上所述,整个第一子像素电极 82a 呈 V 形,第二子像素电极 82b 形成为围绕第一子像素电极 82a。具体地说,第二子像素电极 82b 包括主区域和桥区域。主区域与间隙 83 的相对于栅极线 22 倾斜大约 45° 或 -45° 的倾斜部分相邻,并且控制液晶分子的运动。桥区域与间隙 83 的沿着第一数据线 62a 和第二数据线 62b 排列的竖直部分相邻,并且将主区域彼此连接。

[0071] 取向层(未示出)可被涂覆在第一子像素电极 82a 和第二子像素电极 82b 以及钝化层 70 上。

[0072] 接着,参照图 4 和图 5,将描述示例性上显示面板和示例性 LCD。这里,图 4 是结合到图 3A 的示例性下显示面板的示例性上显示面板的布局图。图 5 是包括图 3A 的示例性下显示面板和图 4 的示例性上显示面板的示例性 LCD 的布局图。

[0073] 防止漏光并限定像素区域的黑矩阵 94 形成在由透明玻璃等形成的绝缘基底(未示出)上。黑矩阵 94 可形成在对应于栅极线 22 以及第一数据线 62a 和第二数据线 62b 的部分以及对应于 TFT 的部分上。此外,黑矩阵 94 可具有各种形状,以阻挡第一子像素电极 82a 和第二子像素电极 82b 以及 TFT 周围的光泄漏。黑矩阵 94 可由(例如)铬或氧化铬的金属(金属氧化物),或者有机黑抗蚀剂(black resist)形成。

[0074] 红色、绿色和蓝色滤色器(未示出)可依次布置在黑矩阵 94 中的像素区域中。

[0075] 保护层(overcoat layer,未示出)可形成在滤色器上,从而去除滤色器之间的台阶(step)。

[0076] 由透明导电材料(例如,ITO 或 IZO)形成的共电极 90 形成在保护层上。共电极 90 可包括面对第一子像素电极 82a 和第二子像素电极 82b 并且相对于栅极线 22 倾斜大约 45° 或 -45° 的畴划分装置 92,并且可包括切口或突起。

[0077] 对液晶分子取向的取向层(未示出)可形成在共电极 90 上。

[0078] 具有上述结构的下显示面板和上显示面板彼此对齐并结合,液晶分子被注入到它们之间并且垂直取向。按照这种方式,形成根据第一示例性实施例的 LCD 的基本结构。

[0079] 在电场没有被施加到像素电极 82 和共电极 90 的情况下,液晶层中包括的液晶分子被取向为使得它们的指向矢垂直于下显示面板和上显示面板。此外,液晶分子具有负介电各向异性。

[0080] 除了上述基本结构之外,LCD 还可包括例如偏振器和背光的组件。这里,可在基本结构的两侧分别设置偏振器,使得偏振器的一个透射轴(transmission axes)与栅极线 22 平行,并且另一透射轴与栅极线 22 正交。

[0081] 当在下显示面板和上显示面板之间施加电场时,在几乎所有区域中产生垂直于上下显示面板的电场。但是,在像素电极 82 的间隙 83 周围和共电极 90 的畴划分装置 92 周围产生水平电场。水平电场帮助每个畴中的液晶分子取向。

[0082] 由于该实施例的液晶分子具有负介电各向异性,所以当电场被施加到液晶分子时,每个畴中的液晶分子倾斜,以与划分畴的畴划分装置 92 或间隙 83 正交。因此,液晶分子在间隙 83 或畴划分装置 92 的两侧沿不同方向倾斜,间隙 83 的倾斜部分或畴划分装置 92 的倾斜部分相对于每个像素的中心对称。结果,液晶分子相对于栅极线 22 沿四个方向倾斜

大约 45° 或 -45° 。由于液晶分子沿四个方向倾斜而使得光学特性互相补偿,所以增大了视角。

[0083] 以下,参照图 3A 至图 5,将描述根据本发明第一示例性实施例的示例性 LCD 的操作。

[0084] 在 A 型像素中,相对较高的数据电压被施加到连接到第一数据线 62a 的第一子像素电极 82a,相对较低的数据电压被施加到连接到第二数据线 62b 的第二子像素电极 82b。因此,可提高 LCD 的侧面可见度。

[0085] 具体地说,当 LCD 以低灰阶级操作时,多数液晶受到被施加相对较高的数据电压的第一子像素电极 82a 的影响,电压没有被施加到第二子像素电极 82b。在这种情况下,由于第二子像素电极 82b 与上显示面板上的共电极 90 基本被施加相同的电压,所以设置在第二子像素电极 82b 上的液晶分子被取向为使得它们的指向矢垂直于下显示面板。因此,从背光发射的光不能通过第二子像素电极 82b,而是被阻挡。

[0086] 图 6 是显示应用图 1 的示例性下显示面板的示例性 LCD 的方框图。为了简化起见,用直线显示连接到每个像素电极 PX 的数据线对。但是,如图 1 和图 3A 中所示,每一对数据线可按照 Z 字形布线,并且每个像素电极 PX 与所述数据线对叠置。

[0087] 图 6 所示的 LCD300 包括液晶面板 310、时序控制器 320、灰度电压发生器 330、数据驱动器 340 和栅极驱动器 350。在将液晶面板 310 应用到图 6 中示出的 LCD300 中的同时, LCD300 的其它元件可适于与包括任何前述实施例的下显示面板的液晶面板一起使用。

[0088] 液晶面板 310 可包括图 1 的下显示面板 210 和面对下显示面板 210 的上显示面板 (未示出)。

[0089] 时序控制器 320 根据数据驱动器 340 和栅极驱动器 350 所需的时序来控制图像数据信号 R、G 和 B,并输出控制的图像数据信号 R、G 和 B。此外,时序控制器 320 输出控制数据驱动器 340 和栅极驱动器 350 的第一控制信号 CNTL1 和第二控制信号 CNTL2。第一控制信号 CNTL1 的示例可包括水平同步开始信号 STH、数据输出信号 TP 等。第二控制信号 CNTL2 的示例可包括扫描开始信号 STV、栅极时钟信号 CPV、输出使能信号 OE 等。

[0090] 灰度电压发生器 330 产生与像素电极 PX 的透射率相关的多个灰度电压,并且将产生的灰度电压供应到数据驱动器 340 (如下所述)。

[0091] 数据驱动器 340 响应于从时序控制器 320 施加的第一控制信号 CNTL1 和从灰度电压发生器 330 施加的灰度电压来驱动液晶面板 310 的数据线对 Da1/Db1、Da2/Db2 至 Dam/Dbm。

[0092] 数据驱动器 340 从时序控制器 320 接收相对于一个像素行的第一控制信号 CNTL1 和图像信号 DAT,并且从由灰度电压发生器 330 产生的灰度电压中选择对应于每个图像信号 DAT 的灰度电压。然后,在数据驱动器 340 将选择的灰度电压转换为相应的数据电压后,数据驱动器 340 将数据电压施加到对应的数据线对 Da1/Db1、Da2/Db2 至 Dam/Dbm。如上所述,具有互相相反的相位差和不同电平的电压的数据电压被施加到数据线对。

[0093] 栅极驱动器 350 响应于从时序控制器 320 输入的第二控制信号 CNTL2 和从驱动电压产生器 (未示出) 输出的栅极导通电压 Von 和栅极截止电压 Voff 来驱动液晶面板 310 的栅极线 GL1 至 GLn。栅极驱动器 350 分别通过栅极线 GL1 至 GLn 将栅极电压施加到像素电极 PX,并且导通或截止连接到每个像素电极 PX 的第一 TFT 和第二 TFT (图 2 中的 Qa 和

Qb)。

[0094] 图 7 是施加到每个示例性像素电极以实现包括白色图案和灰度图案的图像图案的数据电压的波形图。

[0095] 参照图 7, 数据线 Da2 的电压波形是从数据驱动器 340 施加到第一子像素电极 (图 2 中的 PXa) 的电压的波形, 而数据线 Db2 的电压波形是从数据驱动器 340 施加到第二子像素电极 (图 2 中的 PXb) 的电压的波形。

[0096] 如图 1 和图 2 所示, 数据线 Da2 和 Db2 的波形最好具有彼此相反的相位, 并且振荡, 以允许相邻的数据线对 Da2/Db2 抵消对像素电极 PX 的耦合效应。

[0097] 如上所述, 根据本发明示例性实施例的 LCD, 可增大开口率。

[0098] 此外, 可增大 LCD 的可见度, 并且实现高开口率。

[0099] 虽然已经结合本发明的示例性实施例描述了本发明, 但是本领域技术人员应该理解, 在不脱离本发明的范围和精神的情况下, 可作出各种修改和改变。因此, 应该理解上述示例性实施例在所有方面都是非限制性的, 而是阐述性的。

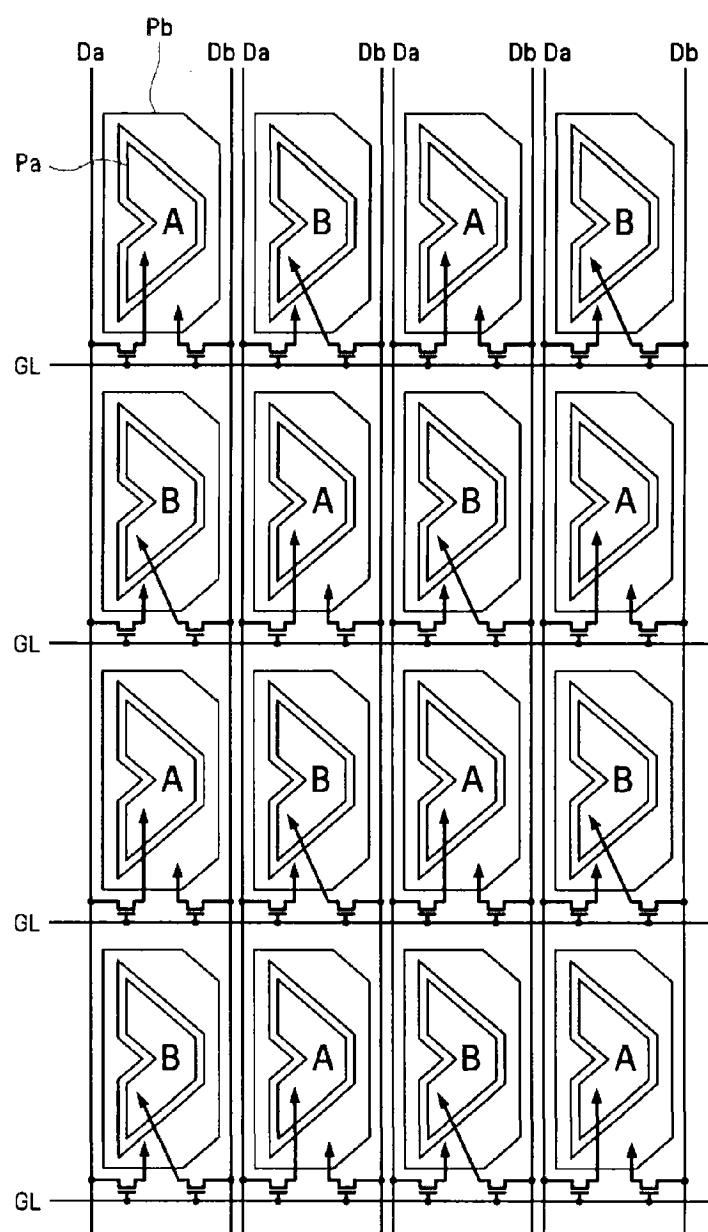


图 1

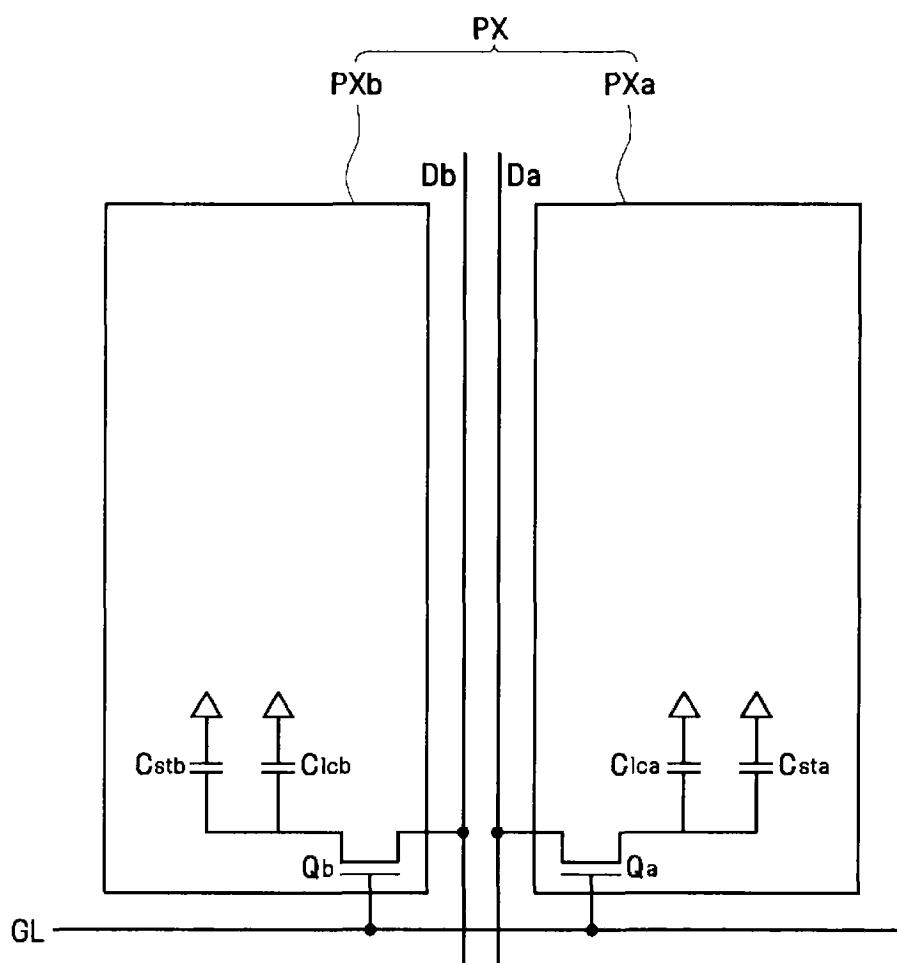


图 2

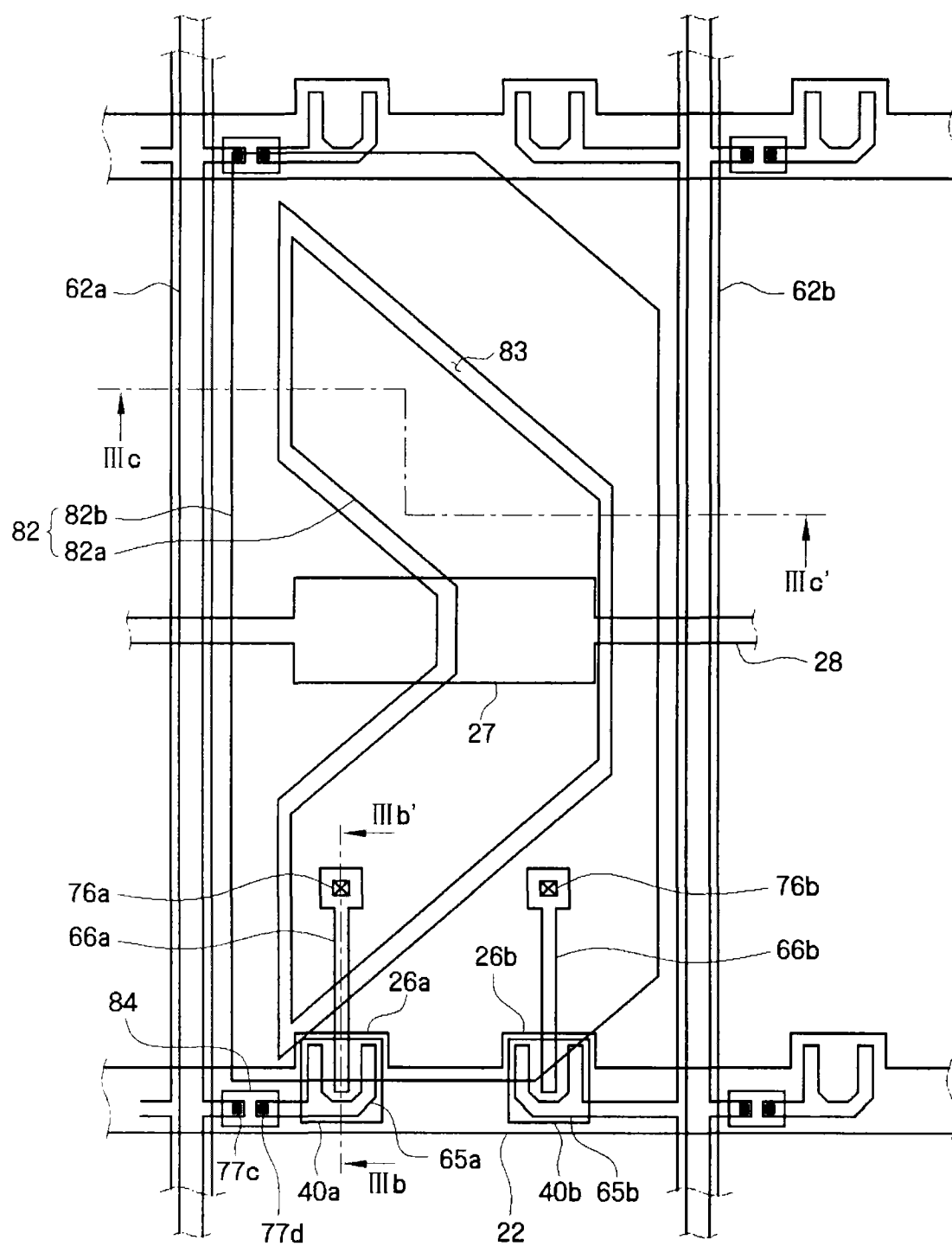


图 3A

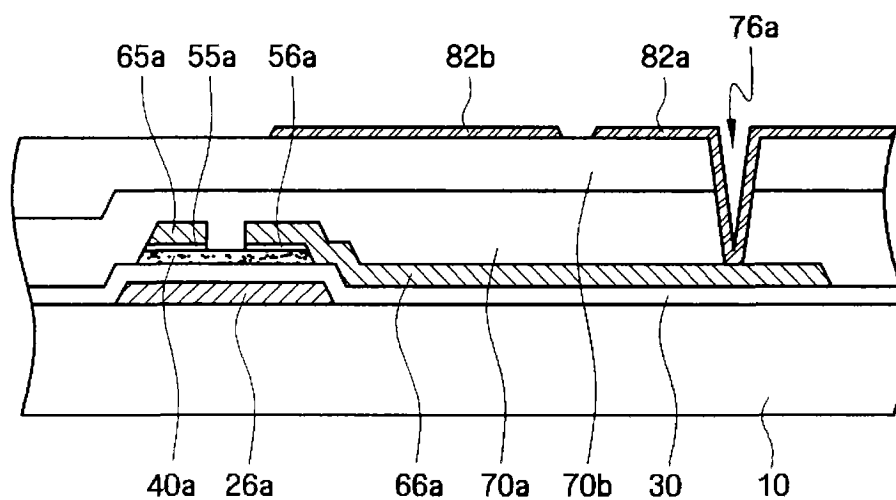


图 3B

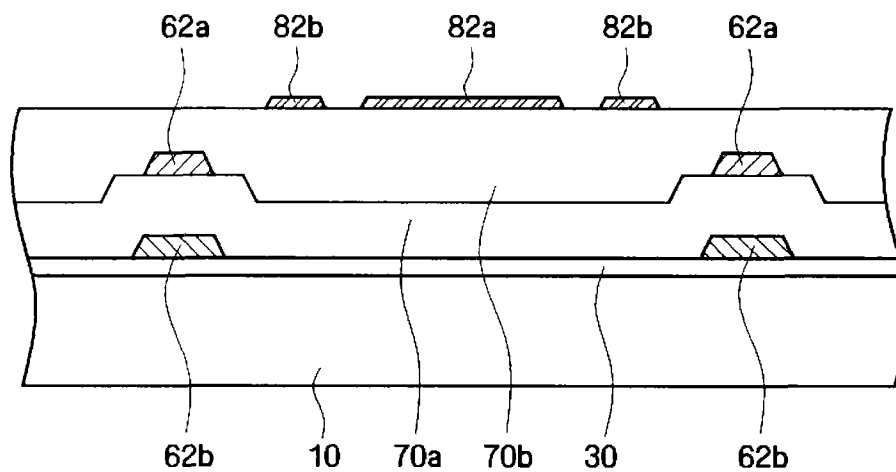


图 3C

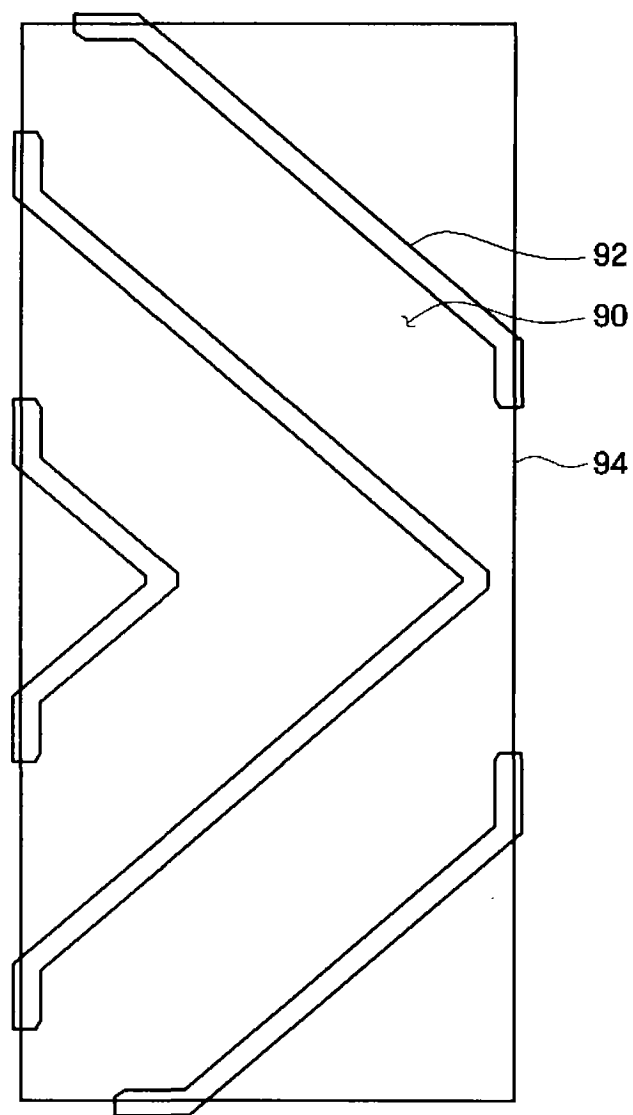


图 4

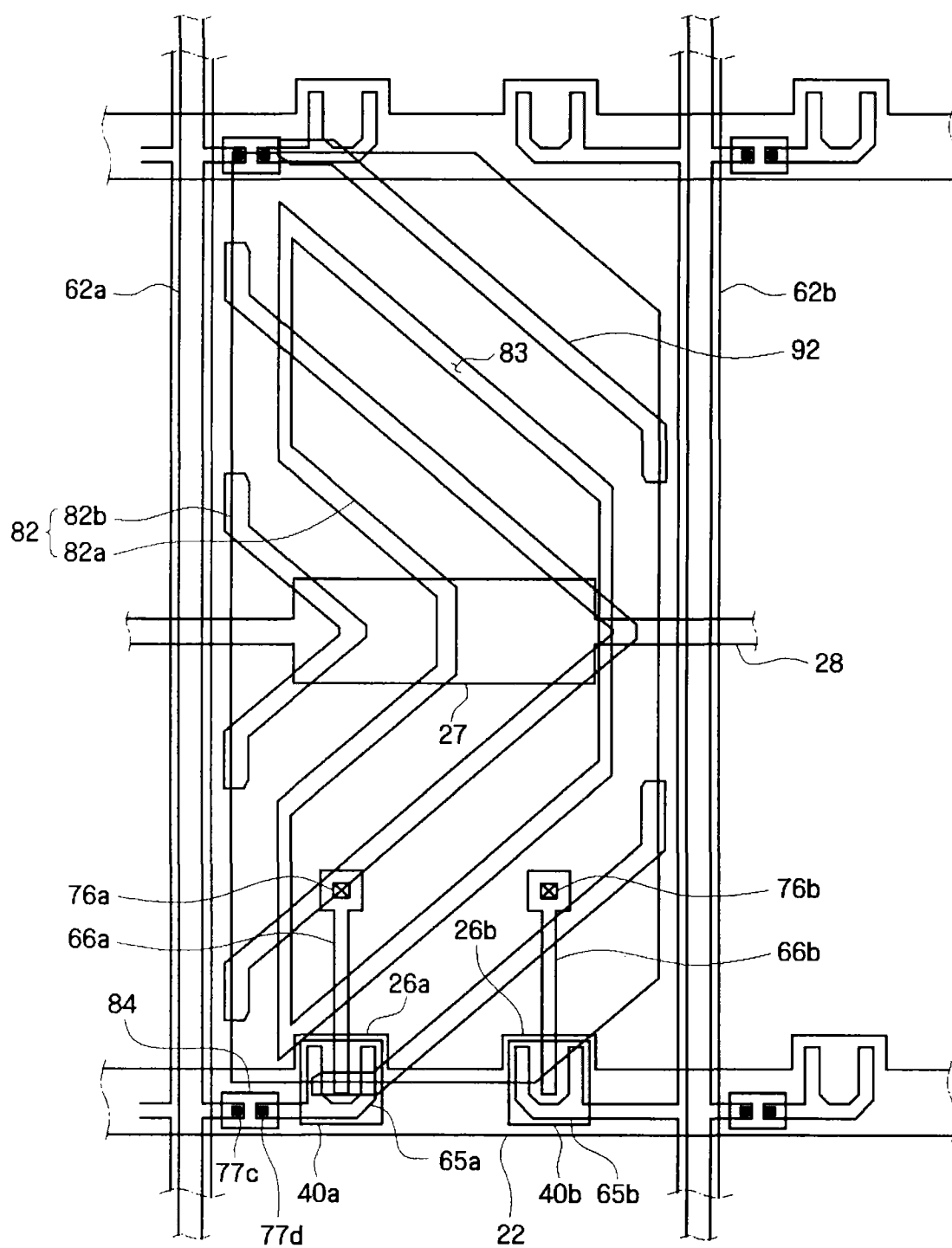


图 5

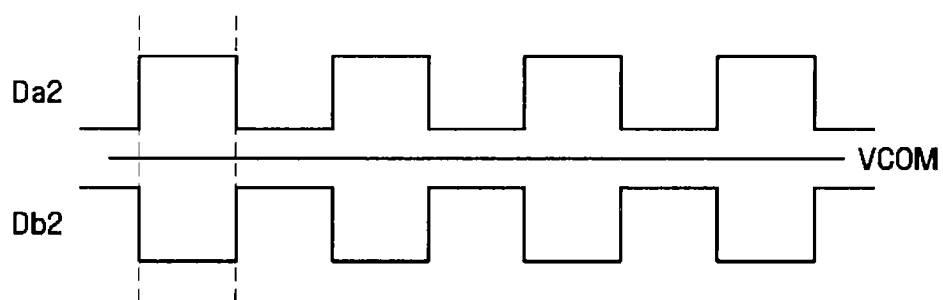


图 7

专利名称(译)	液晶显示器、薄膜晶体管基底及改进显示品质的方法		
公开(公告)号	CN101546079B	公开(公告)日	2013-04-03
申请号	CN200810213559.7	申请日	2008-09-11
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	金障镒 朴铉 郑有玄 梁胜硕 朴贞恩		
发明人	金障镒 朴铉 郑有玄 梁胜硕 朴贞恩		
IPC分类号	G02F1/1362 H01L27/12 G09G3/36		
CPC分类号	G02F1/133707 G02F2001/134345 G09G2300/0443 G09G2300/0465 G02F2001/13712 G02F1/13624 G09G3/3648 G02F2001/13629		
代理人(译)	杨静		
审查员(译)	崔双魁		
优先权	1020080027419 2008-03-25 KR		
其他公开文献	CN101546079A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶显示器、薄膜晶体管基底及改进显示品质的方法。所述液晶显示器(LCD)能够改进显示品质，该LCD包括：第一绝缘基底；栅极布线，形成在第一绝缘基底上，并且沿着第一方向延伸；像素电极，每个像素电极包括第一子像素电极和第二子像素电极，第一子像素电极和第二子像素电极被分别施加来自于第一数据布线和第二数据布线的不同的数据电压，第一数据布线和第二数据布线与栅极布线绝缘且与栅极布线交叉并且沿着第二方向延伸；绝缘层，置于第一数据布线和与第一数据布线叠置的第二数据布线之间。因此，因为与第二数据布线叠置的第一数据布线在像素电极之间具有较小的面积，所以LCD的开口率增大。LCD的显示品质改进。

