

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1368 (2006.01)

H01L 27/12 (2006.01)

H01L 21/84 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200810169980.2

[43] 公开日 2009年4月22日

[11] 公开号 CN 101414086A

[22] 申请日 2008.10.16

[21] 申请号 200810169980.2

[30] 优先权

[32] 2007.10.16 [33] KR [31] 10-2007-0104092

[71] 申请人 乐金显示有限公司

地址 韩国首尔

[72] 发明人 权章云 李树雄

[74] 专利代理机构 北京三友知识产权代理有限公司
代理人 黄纶伟

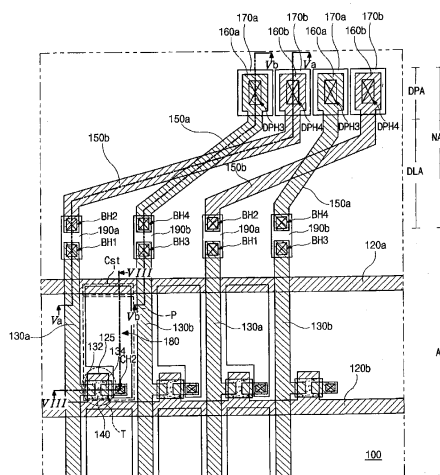
权利要求书2页 说明书13页 附图10页

[54] 发明名称

液晶显示设备及其制造方法

[57] 摘要

液晶显示设备及其制造方法。一种液晶显示设备包括：基板上的选通线，该基板包括显示区域和非显示区域；与所述选通线交叉以在所述显示区域中限定像素区域的奇数数据线和偶数数据线；连接到所述选通线并连接到所述奇数数据线和所述偶数数据线中的一方的薄膜晶体管；位于所述像素区域中并连接到所述薄膜晶体管的像素电极；分别电连接到所述奇数数据线和所述偶数数据线的第二数据连接线和第一数据连接线，并且在所述第一数据连接线和所述第二数据连接线之间形成有栅绝缘层；和分别位于所述第一数据连接线和所述第二数据连接线的一端的第一数据焊盘电极和第二数据焊盘电极。



1. 一种液晶显示设备，该液晶显示设备包括：
基板上的选通线，该基板包括显示区域和非显示区域；
与所述选通线交叉以在所述显示区域中限定像素区域的奇数数据线和偶数数据线；
连接到所述选通线并连接到所述奇数数据线和所述偶数数据线中的一方的薄膜晶体管；
位于所述像素区域中并连接到所述薄膜晶体管的像素电极；
分别电连接到所述奇数数据线和所述偶数数据线的第一数据连接线和第二数据连接线，并且在所述第一数据连接线和所述第二数据连接线之间形成有栅绝缘层；和
分别位于所述第一数据连接线和所述第二数据连接线的一端的所述第一数据焊盘电极和第二数据焊盘电极。
2. 根据权利要求1所述的设备，其中所述第一数据连接线和所述第二数据连接线相互交叉。
3. 根据权利要求1所述的设备，该设备还包括将所述第一数据连接线和所述第二数据连接线与所述奇数数据线和所述偶数数据线分别连接的第一桥状图案和第二桥状图案。
4. 根据权利要求3所述的设备，其中所述第一数据连接线和所述第二数据连接线中的一方位于与所述选通线相同的层，并且所述第一数据连接线和所述第二数据连接线中的另一方位于与所述奇数数据线和所述偶数数据线相同的层，并且其中所述栅绝缘层位于所述选通线上。
5. 根据权利要求4所述的设备，该设备还包括位于所述奇数数据线、所述偶数数据线、以及所述第一数据连接线和所述第二数据连接线中的另一方之上的钝化层。
6. 根据权利要求5所述的设备，其中所述第一桥状图案、所述第二桥状图案、以及所述像素电极位于所述钝化层上。
7. 根据权利要求6所述的设备，其中所述钝化层包括接触所述奇数

数据线和所述第一桥状图案的第一接触孔、接触所述第一数据连接线和所述第一桥状图案的第二接触孔、接触所述偶数数据线和所述第二桥状图案的第三接触孔、以及接触所述第二数据连接线和所述第二桥状图案的第四接触孔，并且其中所述栅绝缘层包括与所述第一数据连接线和所述第二数据连接线中的一方相对应的所述第三接触孔和所述第四接触孔中的一方。

8. 一种液晶显示设备的制造方法，该方法包括：

在基板上形成选通线、第一数据连接线、以及所述第一数据连接线的端部处的第一数据焊盘电极；

在所述选通线、所述第一数据连接线和所述第一数据焊盘电极上形成栅绝缘层；

形成奇数数据线和偶数数据线、第二数据连接线和所述第二数据连接线的端部处的第二数据焊盘电极，其中所述第一数据连接线和所述第二数据连接线中的一方电连接到所述奇数数据线，并且所述第一数据连接线和所述第二数据连接线中的另一方电连接到所述偶数数据线；

形成连接到所述选通线并连接到所述奇数数据线和所述偶数数据线中的一方的薄膜晶体管；

在所述奇数数据线、所述偶数数据线、所述第二数据连接线、所述第二数据焊盘电极上形成钝化层；和

形成位于所述钝化层上并连接到所述薄膜晶体管的像素电极。

9. 根据权利要求8所述的方法，其中所述第一数据连接线和所述第二数据连接线相互交叉。

10. 根据权利要求8所述的方法，该方法还包括在形成所述像素电极的相同工序中形成第一桥状图案和第二桥状图案，其中所述第一桥状图案将所述第一数据连接线和所述第二数据连接线中的一方与所述奇数数据线连接，并且所述第二桥状图案将所述第一数据连接线和所述第二数据连接线中的另一方与所述偶数数据线连接。

11. 根据权利要求10所述的方法，该方法还包括形成位于所述钝化层中并分别露出所述奇数数据线、所述偶数数据线和所述第二数据连接线的第二接触孔、第三接触孔和第四接触孔，并且形成位于所述钝化层和所述栅绝缘层中并露出所述第一数据连接线的第二接触孔。

液晶显示设备及其制造方法

技术领域

本发明涉及液晶显示设备，并且更具体地，涉及液晶显示（LCD）设备及其制造方法。

背景技术

本申请要求 2007 年 10 月 16 日提交的韩国专利申请 No. 2007-0104092 的优先权，此处以引证的方式并入其全部内容，就像在此进行了完整阐述一样。

直到最近，显示设备通常使用阴极射线管（CRT）。目前，正进行许多努力和研究来开发各种类型的平板显示器，例如液晶显示（LCD）设备、等离子显示板（PDP）、场发射显示器和电致发光显示器（ELD），作为 CRT 的替代品。在这些平板显示器中，LCD 设备具有许多优点，例如高分辨率、轻重量、薄外形、紧凑尺寸和低压电源要求。

通常，LCD 设备包括彼此隔开并相对的两个基板，在该两个基板之间夹有液晶材料。两个基板包括彼此相对的电极，使得电极之间施加的电压感应穿过液晶材料的电场。液晶材料中的液晶分子的排列根据所感应电场的强度而改变为所感应电场的方向，从而改变 LCD 设备的光透射率。因此，LCD 设备通过改变所感应电场的强度来显示图像。

图 1 是示出根据相关技术的 LCD 设备的阵列基板的示意图。

参考图 1，阵列基板包括显示图像的显示区域 AA 和非显示区域 NAA。阵列基板 10 包括在基板 10 上相互交叉的第一到第 m 条选通线 GL1 到 GLm 和第一到第 n 条数据线 DL1 到 DLn，以在显示区域 AA 中限定多个像素区域 P。薄膜晶体管 T 位于每个像素区域 P 中并且连接到相应的选通线和数据线，并且像素电极 80 位于每个像素区域 P 中并且连接到薄膜晶体管 T。

在非显示区域 NAA 中，阵列基板包括第一到第 m 条选通连接线 GLL1 到 GLL m 和第一到第 n 条数据连接线 DLL1 到 DLL n ，第一到第 m 个栅焊盘 GP1 到 GP m 分别连接到所述第一到第 m 条选通连接线 GLL1 到 GLL m ，第一到第 n 个数据焊盘 DP1 到 DP n 分别连接到第一到第 n 条数据连接线 DLL1 到 DLL n 。第一到第 m 条选通线 GL1 到 GL m 分别连接到第一到第 m 条选通连接线 GLL1 到 GLL m ，并且第一到第 n 条数据线 DL1 到 DL n 分别连接到第一到第 n 条数据连接线 DLL1 到 DLL n 。

栅焊盘 GP1 到 GP m 和数据焊盘 DP1 到 DP n 例如通过 TAB（带式自动焊接）工序来连接到选通驱动部分和数据驱动部分。因此，选通信号和数据信号从驱动部分提供到选通线 GL1 到 GL m 和数据线 DL1 到 DL n 。

在相关技术中，选通线、选通连接线和栅焊盘形成在同一层，并且数据线、数据连接线和数据焊盘形成在同一层。因此，对于减小非显示区域的面积存在限制。该问题按如下说明。

图 2 是图 1 的部分 A 的放大图。

参考图 2，在显示区域 AA 中，选通线包括在基板 10 上交替布置的奇数和偶数选通线 20a 和 20b，并且数据线包括交替布置的奇数和偶数数据线 30a 和 30b。

薄膜晶体管 T 包括栅极 25、栅极 25 上的半导体层 40、以及半导体层 40 上的源极 32 和漏极 34。半导体层 40 包括由本征非晶硅制成的有源层和由非本征非晶硅制成的欧姆接触层。像素区域 P 中的像素电极 80 连接到漏极 34。

非显示区域 NAA 包括数据连接区域 DLA 和数据焊盘区域 DPA。在数据连接区域 DLA 中，数据连接线包括交替布置的奇数和偶数数据连接线 50a 和 50b。在数据焊盘区域 DPA 中，数据焊盘包括奇数和偶数数据焊盘。奇数数据焊盘包括奇数数据焊盘电极 60a 和通过奇数数据焊盘接触孔 DPH1 连接到奇数数据焊盘电极 60a 的奇数数据焊盘端子电极 70a。偶数数据焊盘包括偶数数据焊盘电极 60b 和连接到偶数数据焊盘接触孔 DPH2 的偶数数据焊盘端子电极 70b。

奇数和偶数数据线 30a 和 30b、奇数和偶数数据连接线 50a 和 50b、

以及奇数和偶数数据焊盘电极 60a 和 60b 形成在同一层上。

为了减小非显示区域 NAA 的面积, 建议减小数据焊盘的面积。然而, 这导致增加了数据焊盘的电阻和数据信号的延迟, 并且因而发生例如残留影像的显示劣化。

可选地, 当减小数据连接线的宽度 CD 时, 这导致增加了数据连接线的电阻和数据信号的延迟。因此, 减小数据连接线的宽度受到限制。

可选地, 建议减小数据连接区域 DLA 的面积并且将数据焊盘区域 DPA 形成为更接近于显示区域 AA。这涉及减小数据连接线之间的距离 P1、P2 和 P3。因为减小了该距离, 由于在处理室中粘接到数据连接线的导电颗粒, 数据连接线可能遭受短路。

前述问题使得难以减小非显示区域的面积。

发明内容

因此, 本发明涉及一种液晶显示设备及其制造方法, 其能够基本上克服因相关技术的局限和缺点带来的一个或多个问题。

本发明的优点在于提供了一种能够减小非显示区域的面积并改善显示质量的液晶显示设备及其制造方法。

本发明的附加特征和优点将在下面的描述中描述且将从描述中部分地显现, 或者可以通过本发明的实践来了解。通过书面的说明书及其权利要求以及附图中特别指出的结构可以实现和获得本发明的目的和其他优点。

为了实现这些和其它优点, 按照本发明的目的, 作为具体和广义的描述, 一种液晶显示设备包括: 基板上的选通线, 该基板包括显示区域和非显示区域; 与所述选通线交叉以在所述显示区域中限定像素区域的奇数数据线和偶数数据线; 连接到所述选通线并连接到所述奇数数据线和所述偶数数据线中的一方的薄膜晶体管; 位于所述像素区域中并连接到所述薄膜晶体管的像素电极; 分别电连接到所述奇数数据线和所述偶数数据线的第二数据连接线和第一数据连接线, 并且在所述第二数据连接线和所述第一数据连接线之间形成有栅绝缘层; 和分别位于所述第一

数据连接线和所述第二数据连接线的一端的第一数据焊盘电极和第二数据焊盘电极。

在另一方面，一种液晶显示设备的制造方法包括：在基板上形成选通线、第一数据连接线、以及所述第一数据连接线的端部处的第一数据焊盘电极；在所述选通线、所述第一数据连接线和所述第一数据焊盘电极上形成栅绝缘层；形成奇数数据线和偶数数据线、第二数据连接线和所述第二数据连接线的端部处的第二数据焊盘电极，其中所述第一数据连接线和所述第二数据连接线中的一方电连接到所述奇数数据线，并且所述第一数据连接线和所述第二数据连接线中的另一方电连接到所述偶数数据线；形成连接到所述选通线并连接到所述奇数数据线和所述偶数数据线中的一方的薄膜晶体管；在所述奇数数据线、所述偶数数据线、所述第二数据连接线、所述第二数据焊盘电极上形成钝化层；和形成位于所述钝化层上并连接到所述薄膜晶体管的像素电极。

应当理解上述一般描述和下面的详细描述是示例性和说明性的，且旨在提供如权利要求限定的本发明实施方式的进一步解释。

附图说明

附图被包括在本说明书中以提供对本发明的进一步理解，并结合到本说明书中且构成本说明书的一部分，附图示出了本发明的实施方式，且与说明书一起用于解释本发明的原理。

附图中：

图 1 是示出根据相关技术的 LCD 设备的阵列基板的示意图；

图 2 是图 1 的部分 A 的放大图；

图 3 是示出根据本发明的第一实施方式的 LCD 设备的阵列基板的平面图；

图 4 是图 3 的部分 B 的平面放大图；

图 5A 和 5B 是分别沿线 Va-Va 和 Vb-Vb 提取的截面图；

图 6A 到 6D 是示出根据本发明的第一实施方式的 LCD 设备的阵列基板的制造工艺的、沿图 4 的线 Va-Va 提取的截面图；

图 7A 到 7D 是示出根据本发明的第一实施方式的 LCD 设备的阵列基板的制造工艺的、沿图 4 的线 Vb-Vb 提取的截面图；

图 8A 到 8D 是示出根据本发明的第一实施方式的 LCD 设备的阵列基板的制造工艺的、沿图 4 的线 VIII-VIII 提取的截面图；

图 9 是示出根据本发明的第二实施方式的 LCD 设备的阵列基板的平面图；以及

图 10 是示出根据本发明的第三实施方式的 LCD 设备的阵列基板的平面图。

具体实施方式

下面将详细描述本发明的示例性实施方式，在附图中示例出了该实施方式。

图 3 是示出根据本发明的第一实施方式的 LCD 设备的阵列基板的平面图。

参考图 3，阵列基板包括显示图像的显示区域 AA 和非显示区域 NAA。

在显示区域 AA 中，阵列基板包括均沿第一方向延伸的第一到第 m 条选通线 GL1 到 GLm，和均沿第二方向延伸并且与第一到第 m 条选通线 GL1 到 GLm 交叉的第一到第 n 条数据线 DL1 到 DLn，从而以矩阵形式限定多个像素区域 P。

薄膜晶体管 T 位于每个像素区域 P 中并且连接到相应的选通线和数据线。像素电极 180 位于每个像素区域 P 中并且连接到薄膜晶体管 T。像素电极 180 可由包括氧化铟锡 (ITO)、氧化铟锌 (IZO) 和氧化铟锡锌 (ITZO) 的透明导电材料形成。当 LCD 设备是共面切换模式 LCD 设备时，感应共面电场的像素电极和公共电极可共同位于阵列基板中，并且第一到第 m 条公共线可形成为分别与第一到第 m 条选通线平行。

在非显示区域 NAA 中，形成第一到第 m 条选通连接线 GLL1 到 GLLm、第一到第 m 个栅焊盘 GP1 到 GPm、第一到第 n 条数据连接线 DLL1 到 DLLn、和第一到第 n 个数据焊盘 DP1 到 DPn。选通连接线连接

到选通连接线的一端处的相应选通线并且连接到选通连接线的另一端处的相应栅焊盘。数据连接线连接到数据连接线的一端处的相应数据线并且连接到数据连接线的另一端处的相应数据焊盘。栅焊盘可包括栅焊盘电极和在栅焊盘电极上并与其相连的栅焊盘端子电极，而数据焊盘可包括数据焊盘电极和在数据焊盘电极上并与其相连的数据焊盘端子电极。

可在例如从左到右的第一方向上，对第一到第 n 条数据线 DL1 到 DL n 、第一到第 n 个数据焊盘 DP1 到 DP n 、和第一到第 n 条数据连接线 DLL1 到 DLL n 进行编号，并且可在数据线的编号方向上对第一到第 n 个数据焊盘 DP1 到 DP n 进行编号。数据连接线可连接到相同编号的数据焊盘。奇数数据连接线可与下一编号的偶数数据连接线配对并且与其交叉，并且奇数数据连接线可连接到下一编号的偶数数据线，并且下一编号的偶数数据连接线可连接到与奇数数据连接线相同编号的奇数数据线。例如，连接到第一数据焊盘 DP1 的第一数据连接线 DLL1 与连接到第二数据焊盘 DP2 的第二数据连接线 DLL2 交叉，第一数据连接线 DLL1 连接到第二数据线 DL2，并且第二数据连接线 DLL2 连接到第一数据线 DL1。

图 4 是图 3 的部分 B 的平面放大图,并且图 5A 和 5B 是分别沿线 Va-Va 和 Vb-Vb 提取的截面图。

参考图 4，在显示区域 AA 中，在第一方向上延伸的选通线包括在基板 100 上在第二方向上交替布置的奇数和偶数选通线 120a 和 120b，并且在第二方向上延伸的数据线包括在第一方向上交替布置的奇数和偶数数据线 130a 和 130b。

薄膜晶体管 T 包括栅极 125、栅极 125 上的半导体层 140、以及半导体层 140 上的源极 132 和漏极 134。半导体层 140 包括由本征非晶硅制成的有源层和由非本征非晶硅制成的欧姆接触层。像素区域 P 中的像素电极 180 连接到漏极 134。像素电极 180 可由包括氧化铟锡 (ITO)、氧化铟锌 (IZO) 和氧化铟锡锌 (ITZO) 的透明导电材料形成。像素电极 180 可与选通线 120a 和 120b 交叠，其间夹有栅绝缘层，以形成存储电容器 Cst。像素电极 180 与选通线 120a 和 120b 交叠的部分可以是第一存储电极，并且选通线 120a 或 120b 的一部分可以是第二存储电极。

非显示区域 NAA 包括数据连接区域 DLA 和数据焊盘区域 DPA。在数据连接区域 DLA 中，数据连接线包括交替布置的奇数和偶数数据连接线 150a 和 150b。在数据焊盘区域 DPA 中，数据焊盘包括交替布置的奇数和偶数数据焊盘。奇数数据焊盘包括奇数数据焊盘电极 160a 和通过奇数数据焊盘接触孔 DPH3 连接到奇数数据焊盘电极 160a 的奇数数据焊盘端子电极 170a。偶数数据焊盘包括偶数数据焊盘电极 160b 和连接到偶数数据焊盘接触孔 DPH4 的偶数数据焊盘端子电极 170b。

数据焊盘电极 160a 和 160b 连接到数据连接线 150a 和 150b 的一端。奇数数据连接线 150a 和奇数数据焊盘电极 160a 可在同一工序中形成为一体，并且偶数数据连接线 150b 和偶数数据焊盘电极 160b 可在同一工序中形成为一体。奇数数据连接线 150a 和奇数数据焊盘电极 160a 可在与偶数数据连接线 150b 和偶数数据焊盘电极 160b 不同的工序和不同的层中形成。

数据连接线 150a 和 150b 的另一端通过桥状图案连接到数据线 130a 和 130b。桥状图案包括奇数和偶数桥状图案 190a 和 190b。奇数桥状图案 190a 连接奇数数据线 130a 和偶数数据连接线 150b，而偶数桥状图案 190b 连接偶数数据线 130b 和奇数数据连接线 150a。

奇数和偶数数据连接线 150a 和 150b 中的一方可在与形成数据线 130a 和 130b 相同的工序中形成，并且奇数和偶数数据连接线 150a 和 150b 中的另一方可在与形成选通线 120a 和 120b 相同的工序中形成。例如，奇数数据连接线 150a 在形成数据线 130a 和 130b 时形成，并且偶数数据连接线 150b 在形成选通线 120a 和 120b 时形成。因此，奇数数据连接线 150a 可在与偶数数据连接线 150b 不同的层形成并且与其交叉。

参考图 4、5A 和 5B，在基板 100 上形成选通线 120a 和 120b、偶数数据连接线 150b 和偶数数据焊盘电极 160b。栅绝缘层 145 形成在选通线 120a 和 120b、偶数数据连接线 150b 和偶数数据焊盘电极 160b 上。栅绝缘层 145 可由包括二氧化硅 (SiO_2) 和氮化硅 (SiN_x) 的无机绝缘材料形成。数据线 130a 和 130b、奇数数据连接线 150a 和奇数数据焊盘电极 160a 形成在栅绝缘层 145 上。

在数据线 130a 和 130b、奇数数据连接线 150a 和奇数数据焊盘电极 160a 上形成钝化层 155。钝化层 155 可由包括苯并环丁烯 (BCB) 和光敏丙烯酸树脂的有机绝缘材料, 或者包括二氧化硅 (SiO_2) 和氮化硅 (SiN_x) 的无机绝缘材料形成。像素电极 180、桥状图案 190a 和 190b、以及数据焊盘端子电极 170a 和 170b 形成在钝化层 155 上。

奇数桥状图案 190a 的一端通过第一接触孔 BH1 连接到奇数数据线 130a, 而奇数桥状图案 190a 的另一端通过第二接触孔 BH2 连接到偶数数据连接线 150b。偶数桥状图案 190b 的一端通过第三接触孔 BH3 连接到偶数数据线 130b, 而偶数桥状图案 190b 的另一端通过第四接触孔 BH4 连接到奇数数据连接线 150a。第一接触孔 BH1、第三接触孔 BH3 和第四接触孔 BH4 形成在钝化层 155 中。第二接触孔 BH2 形成在钝化层 155 和栅绝缘层 145 中。

奇数数据焊盘端子电极 170a 通过第一数据焊盘接触孔 DPH3 连接到奇数数据焊盘电极 160a, 而偶数数据焊盘端子电极 170b 通过第二数据焊盘接触孔 DPH4 连接到偶数数据焊盘电极 160b。第一数据焊盘接触孔 DPH3 形成在钝化层 155 中, 而第二数据焊盘接触孔 DPH4 形成在钝化层 155 和栅绝缘层 145 中。

因为奇数数据连接线 150a 和偶数数据连接线 150b 形成为其间具有栅绝缘层 145, 可防止奇数和偶数数据连接线 150a 和 150b 之间的短路。因此, 不需要考虑奇数和偶数数据连接线 150a 和 150b 之间的距离并可使其降至最小, 并且可因而最小化数据连接区域 DLA 和非显示区域 NAA。此外, 当奇数和偶数数据连接线 150a 和 150b 相互交叉时, 可进一步最小化数据连接区域 DLA 和非显示区域 NAA。

奇数数据连接线 150a 和奇数数据焊盘电极 160a 与数据线 130a 和 130b 形成在同一层并与其材料相同, 而偶数数据连接线 150b 和偶数数据焊盘电极 160b 在与数据线 130a 和 130b 不同的层形成, 并且在奇数数据连接线 150a、奇数数据焊盘电极 160a 和偶数数据线 130b 的电阻与偶数数据连接线 150b、偶数数据焊盘电极 160b 和奇数数据线 130a 的电阻之间可能存在差异。为了将电阻差降至最小, 使用使偶数数据线 130b 与奇

数数据连接线 150a、奇数数据焊盘电极 160a 相连的偶数桥状图案 190b。因为使用桥状图案 190a 和 190b 将传送数据信号的线之间的电阻差降至最小，可改善显示质量。

为了进一步减小奇数和偶数数据连接线 150a 和 150b 之间的距离，可提出如下方法，即，奇数和偶数数据连接线 150a 和 150b 形成为平面内相同的线，以将奇数和偶数数据连接线 150a 和 150b 的交叠区域增至最大。然而，该方法将增加奇数和偶数数据连接线 150a 和 150b 的寄生电容。因此，为了将奇数和偶数数据连接线 150a 和 150b 的寄生电容降至最小，可将奇数和偶数数据连接线 150a 和 150b 的交叠区域降至最小。

图 6A 到 6D 是示出根据本发明的第一实施方式的 LCD 设备的阵列基板的制造工艺的、沿图 4 的线 Va-Va 提取的截面图，图 7A 到 7D 是示出根据本发明的第一实施方式的 LCD 设备的阵列基板的制造工艺的、沿图 4 的线 Vb-Vb 提取的截面图，并且图 8A 到 8D 是示出根据本发明的第一实施方式的 LCD 设备的阵列基板的制造工艺的、沿图 4 的线 VIII-VIII 提取的截面图。

参考图 6A、7A 和 8A，在基板 100 上形成第一金属层并对其构图以形成选通线 120a（和图 4 的 120b）、显示区域 AA 的开关区域 S 中的栅极 125、非显示区域（NAA）的数据连接区域（DLA）中的偶数数据连接线 150b 和数据焊盘区域（DPA）中的偶数数据焊盘电极 160b。第一金属层可由铜（Cu）、钼（Mo）、钼合金（MoTi）、铝合金（AlNd）和铬（Cr）中的至少一种形成。在具有栅极 125 的基板 100 上形成栅绝缘层 145。

参考图 6B、7B 和 8B，在栅绝缘层 145 上顺序形成本征非晶硅层和非本征非晶硅层并且对其构图以形成半导体层 140。半导体层 140 包括本征非晶硅的有源层 141 和非本征非晶硅的欧姆接触层 142。

在具有半导体层 140 的基板 100 上形成第二金属层并对其构图以形成源极 132 和漏极 134、数据线 130a 和 130b、奇数数据连接线 150a 和奇数数据焊盘电极 160a。第二金属层可由铜（Cu）、钼（Mo）、钼合金（MoTi）、铝合金（AlNd）和铬（Cr）中的至少一种形成。可利用相互隔开的源极 132 和漏极 134 来蚀刻欧姆接触层 142，并且可移除欧姆接触

层 142 的中部。此外，可对位于欧姆接触层 142 的移除部分之下的有源层 141 的部分进行部分蚀刻，并且穿过欧姆接触层 142 的移除部分的有源层 141 的露出部分用作沟道 CH。栅极 125、半导体层 140、以及源极 132 和漏极 134 形成薄膜晶体管 T。奇数连接线 150a 与偶数连接线 150b 交叉，在其间具有栅绝缘层，并且可防止短路。

在具有源极 132 和漏极 134 的基板 100 上形成钝化层 155。蚀刻（例如，干刻）钝化层 155，以形成露出漏极 134 的漏接触孔 CH2、露出奇数数据线 130a 的端部的第一接触孔 BH1、露出偶数数据线 130b 的端部的第三接触孔 BH3、露出奇数数据连接线 150a 的端部的第四接触孔 BH4、和露出奇数数据焊盘电极 160a 的第一数据焊盘接触孔 DPH3。此外，蚀刻（例如，干刻）钝化层 155 和栅绝缘层 145，以形成露出偶数数据连接线 150b 的端部的第二接触孔 BH2、和露出偶数数据焊盘电极 160b 的第二数据焊盘接触孔 DPH4。

参考图 6D、7D 和 8D，在钝化层 155 上沉积透明导电性材料并对其构图以形成像素电极 180、奇数和偶数数据焊盘端子电极 170a 和 170b、以及奇数和偶数桥状图案 190a 和 190b。像素电极 180 通过漏接触孔 CH2 连接到漏极 134。奇数数据焊盘端子电极 170a 通过第一数据焊盘接触孔 DPH3 连接到奇数数据焊盘电极 160a，并且偶数数据焊盘端子电极 170b 通过第二数据焊盘接触孔 DPH4 连接到偶数数据焊盘电极 160b。奇数桥状图案 190a 通过第一接触孔 BH1 连接到奇数数据线 130a，并且通过第二接触孔 BH2 连接到偶数数据连接线 150b，而偶数桥状图案 190b 通过第三接触孔 BH3 连接到偶数数据线 130b 并且通过第四接触孔 BH4 连接到奇数数据连接线 150a。

像素电极 180 可延伸至选通线 120a（和图 4 的 120b）之上，其间具有栅绝缘层 145，以形成存储电容器 Cst。

通过上述工序，制造根据第一实施方式的阵列基板。此外，将相对的基板粘接到阵列基板，从而制造 LCD 设备。

在制造根据第一实施方式的阵列基板的过程中，第一到第四接触孔在与形成漏接触孔和栅焊盘接触孔相同的工序中形成，并且桥状图案在

与形成像素电极和数据焊盘端子电极相同的工序中形成。因此，可不需额外的工序而形成第一到第四接触孔和桥状图案。

在根据第一实施方式的阵列基板的制造方法中，说明了用五道掩模工序来制造阵列基板。可选地，可用四道或更少的掩模工序来制造阵列基板。

图9是示出根据本发明的第二实施方式的LCD设备的阵列基板的平面图。根据第二实施方式的阵列基板类似于根据第一实施方式的阵列基板。因此，可省略对与第一实施方式的部件类似的部件的说明。

图9的奇数和偶数数据连接线250a和250b与图4的奇数和偶数数据连接线150a和150b相比改变了位置。换言之，奇数数据连接线250a形成在与选通线220a和220b相同的层，并且偶数数据连接线250b形成在与数据线230a和230b相同的层。此外，奇数数据焊盘电极260a形成在与选通线220a和220b相同的层，并且偶数数据焊盘电极260b形成在与数据线230a和230b相同的层。

此外，由于偶数数据连接线250b和偶数数据焊盘电极260b形成在与数据线230a和230b相同的层，第二接触孔BH2和第二数据焊盘接触孔DPH4形成在钝化层中。由于奇数数据连接线250a和奇数数据焊盘电极260a形成在与选通线220a和220b相同的层，第四接触孔BH4和第一数据焊盘接触孔DPH3形成在钝化层和栅绝缘层中。

在第二实施方式中，即使奇数和偶数数据连接线与第一实施方式的那些相比改变了层中的位置，奇数和偶数数据连接线相互交叉，其间具有栅绝缘层。

根据第二实施方式的阵列基板的制造方法类似于根据第一实施方式的阵列基板的制造方法，并且有如上所述的很少变化，例如在形成奇数和偶数数据连接线、奇数和偶数数据焊盘电极、第一到第四接触孔以及栅焊盘接触孔过程中的变化。因此，省略对根据第二实施方式的阵列基板的制造方法的说明。

图10是示出根据本发明的第三实施方式的LCD设备的阵列基板的平面图。根据第三实施方式的阵列基板类似于根据第一和第二实施方式

的阵列基板。因此，可省略对与第一和第二实施方式的部件类似的部件的说明。

图 10 的奇数和偶数数据连接线 350a 和 350b 形成在不同层并且不相互交叉。例如，奇数数据连接线 350a 形成在与选通线 320a 和 320b 相同的层，并且偶数数据连接线 350b 形成在与数据线 330a 和 330b 相同的层。奇数数据连接线 350a 接近偶数数据连接线 350b 以致力于达到奇数和偶数数据连接线 350a 和 350b 不交叠，并且奇数和偶数数据连接线 350a 和 350b 的寄生电容被降至最小的程度。因此，奇数数据连接线 350a 通过奇数桥状图案 390a 连接到奇数数据线 330a，而偶数数据连接线 350b 通过偶数桥状图案 390b 连接到偶数数据线 330b。

此外，奇数数据焊盘电极 360a 形成在与选通线 320a 和 320b 相同的层，并且偶数数据焊盘电极 360b 形成在与数据线 330a 和 330b 相同的层。奇数数据焊盘电极 360a 接近于偶数数据焊盘电极 360b，如同奇数数据连接线 350a 接近于偶数数据连接线 350b 一样。

第一、第三和第四接触孔 BH1、BH3 和 BH4 以及第二数据焊盘接触孔 DPH4 形成在钝化层中，而第二接触孔 BH2 和第一数据焊盘接触孔 DPH3 形成在钝化层和栅绝缘层中。

根据第三实施方式的阵列基板的制造方法类似于根据第一和第二实施方式的阵列基板的制造方法，并且有如上所述的很少变化，例如在形成奇数和偶数数据连接线、奇数和偶数数据焊盘电极、第一到第四接触孔以及栅焊盘接触孔过程中的变化。因此，省略对根据第三实施方式的阵列基板的制造方法的说明。

在根据第三实施方式的阵列基板中，说明了奇数数据连接线 350a 和奇数数据焊盘电极 360a 形成在与选通线 320a 和 320b 相同的层，并且偶数数据连接线 350b 和偶数数据焊盘电极 360b 形成在与数据线 330a 和 330b 相同的层。可选地，奇数数据连接线 350a 和奇数数据焊盘电极 360a 可形成在与数据线 330a 和 330b 相同的层，并且偶数数据连接线 350b 和偶数数据焊盘电极 360b 可形成在与选通线 320a 和 320b 相同的层。

如本发明的实施方式中所述，由于奇数和偶数数据连接线形成在不

同的层且其间具有栅绝缘层，可防止奇数和偶数数据连接线之间的短路，并且可最小化数据连接区域和非显示区域。此外，由于使用了桥状图案，可将传送数据信号的金属线之间的电阻差降至最小，并因而可改善显示质量。

在本发明的实施方式中，说明了在不同层形成的数据连接线和数据焊盘电极。按照与第一到第三实施方式相似的方式，可形成选通连接线和栅焊盘电极。例如，奇数和偶数选通连接线可形成在不同层，其间具有栅绝缘层。此外，奇数和偶数选通连接线相互交叉。另外，奇数和偶数栅焊盘电极形成在不同层，其间具有栅绝缘层。此外，桥状图案、接触孔和栅焊盘接触孔根据选通连接线和栅焊盘电极的层叠结构而形成。

对于本领域技术人员而言很明显，在不偏离本发明的精神或范围的条件下，可以在本发明的实施方式中做出各种修改和变型。因而，本发明的实施方式在落入所附权利要求及其等同物的范围内的条件下旨在涵盖本发明的修改和变型。

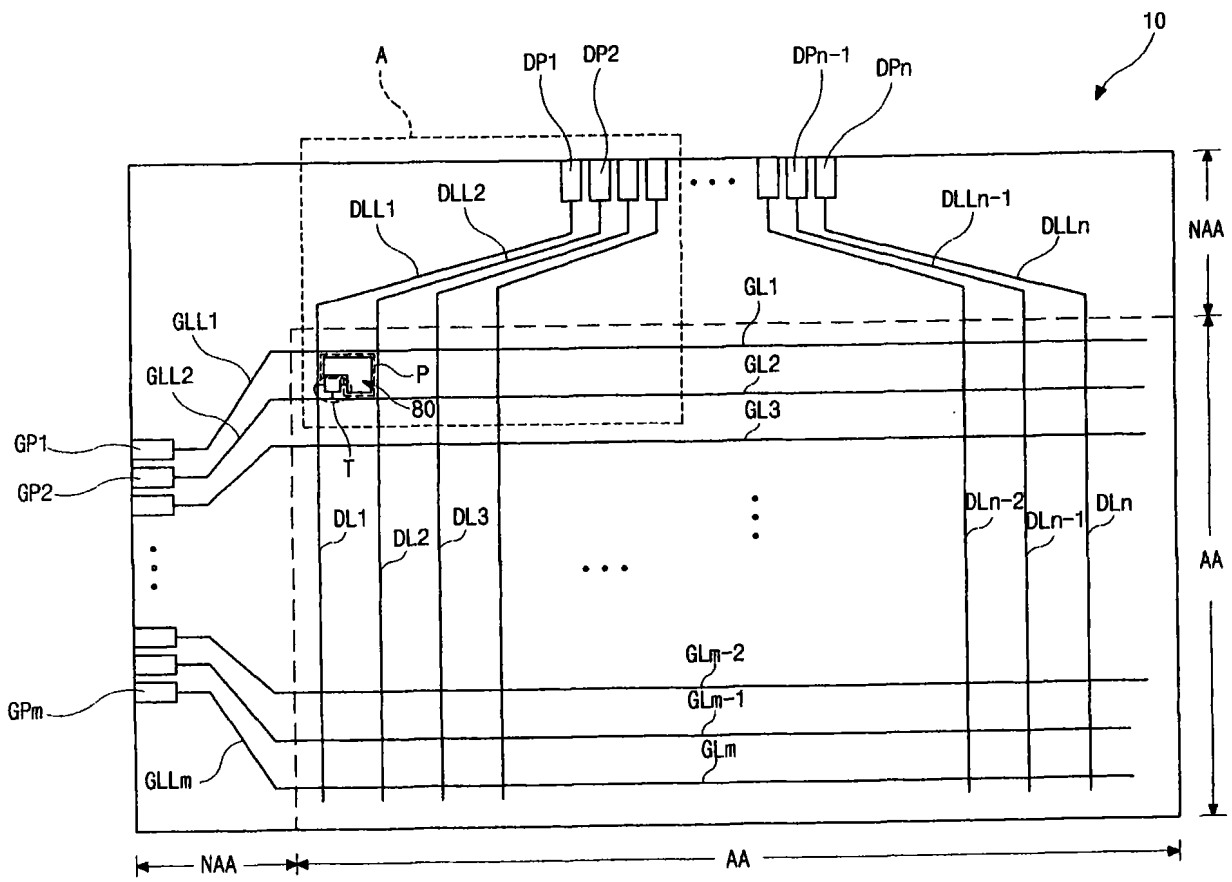


图 1

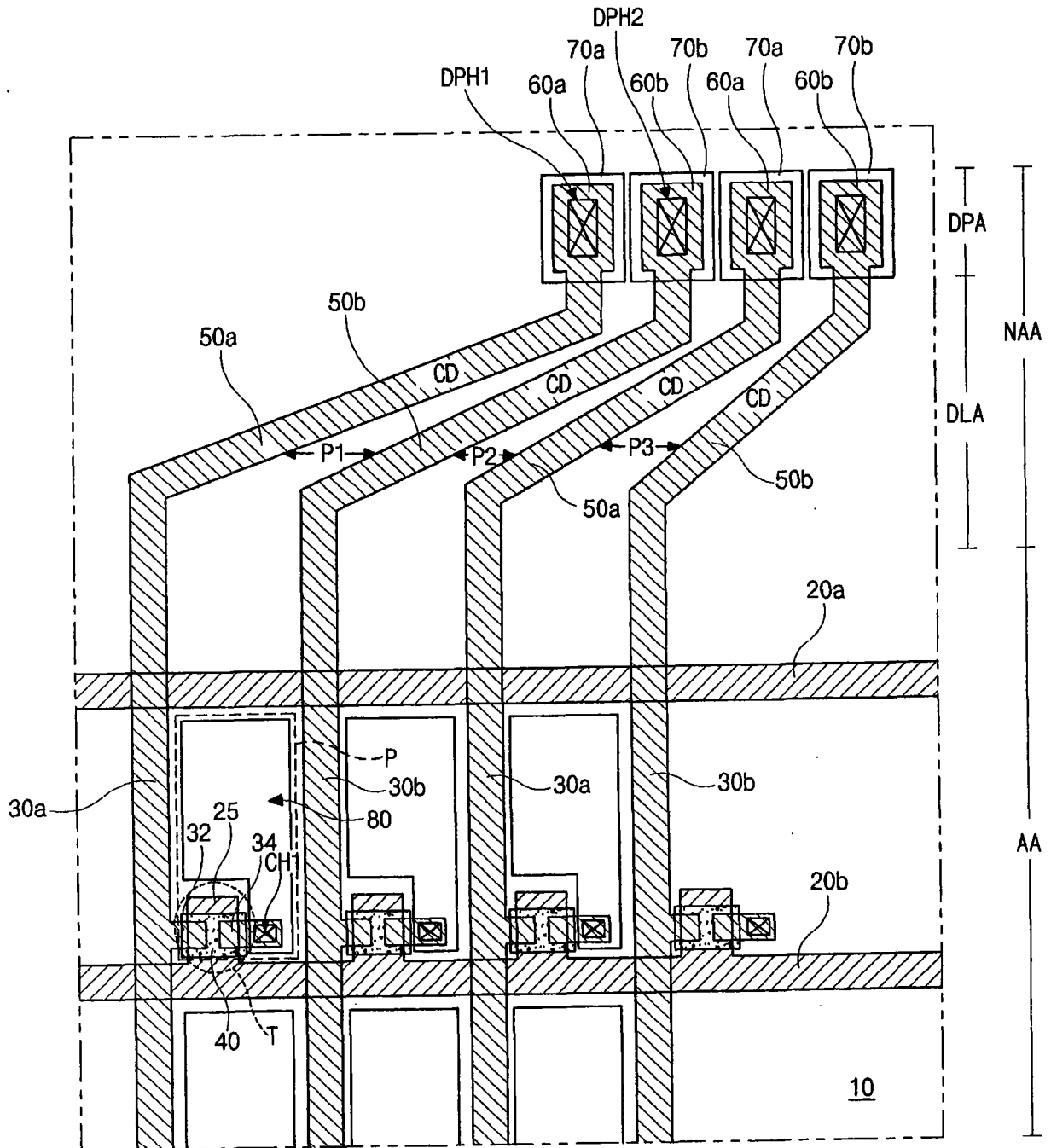


图 2

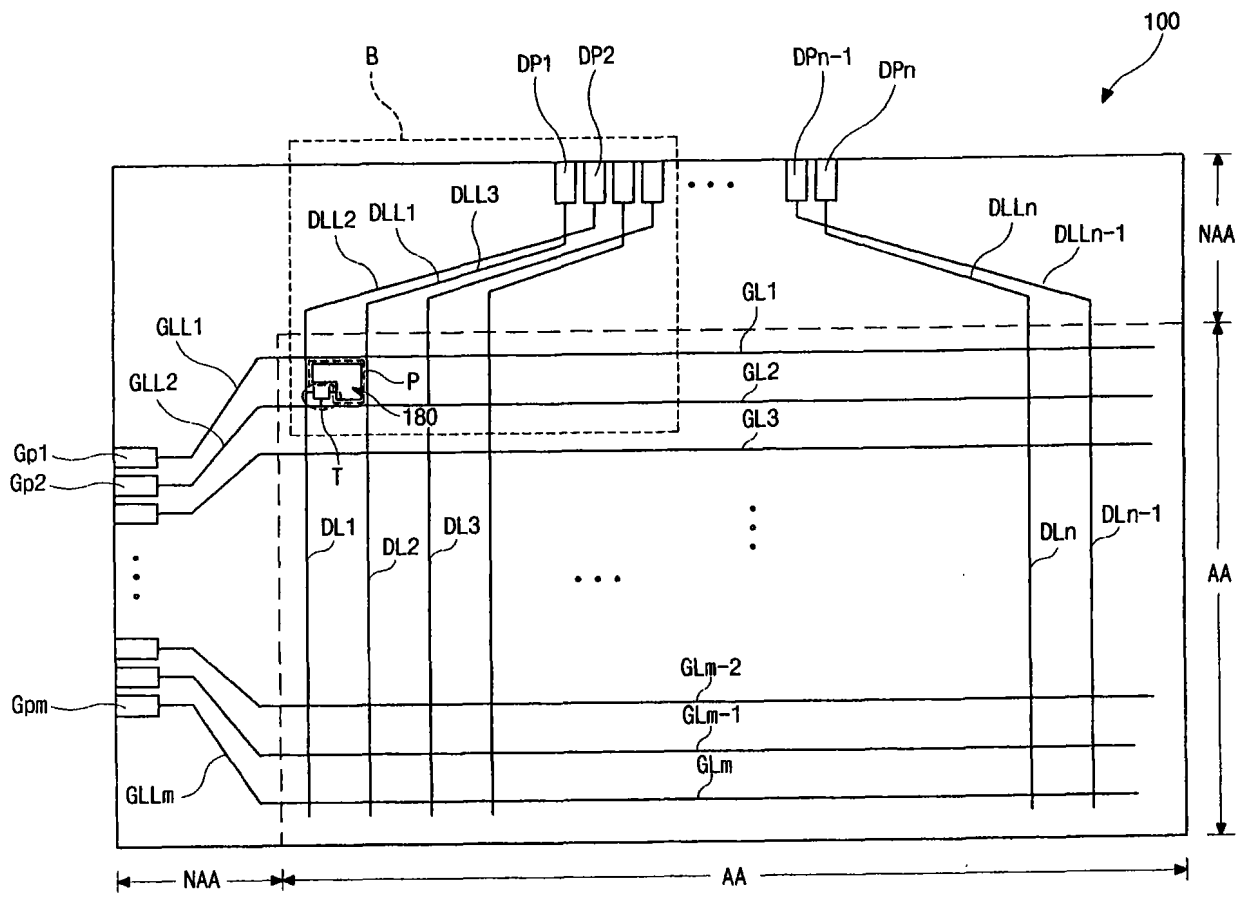


图 3

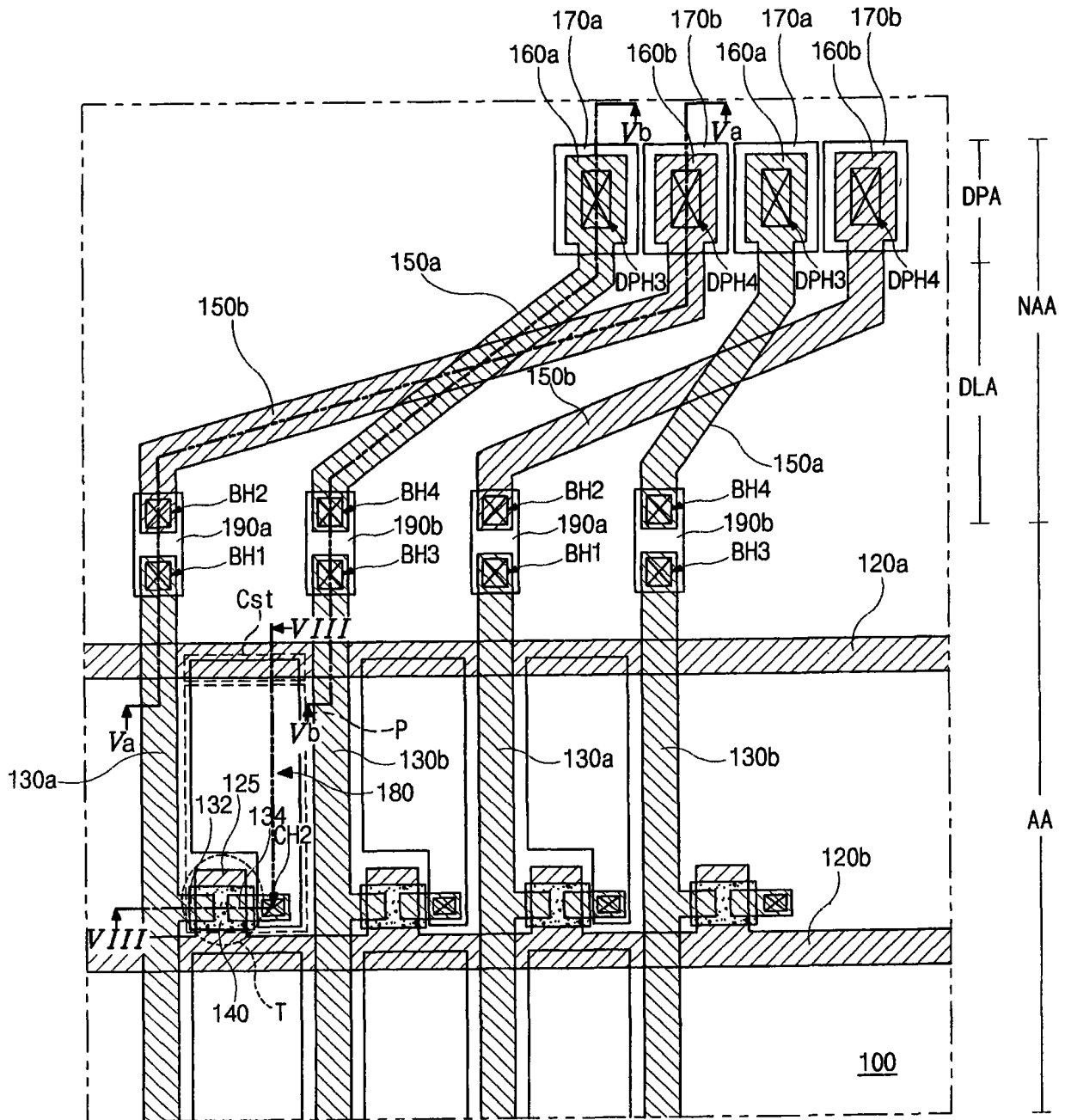


图 4

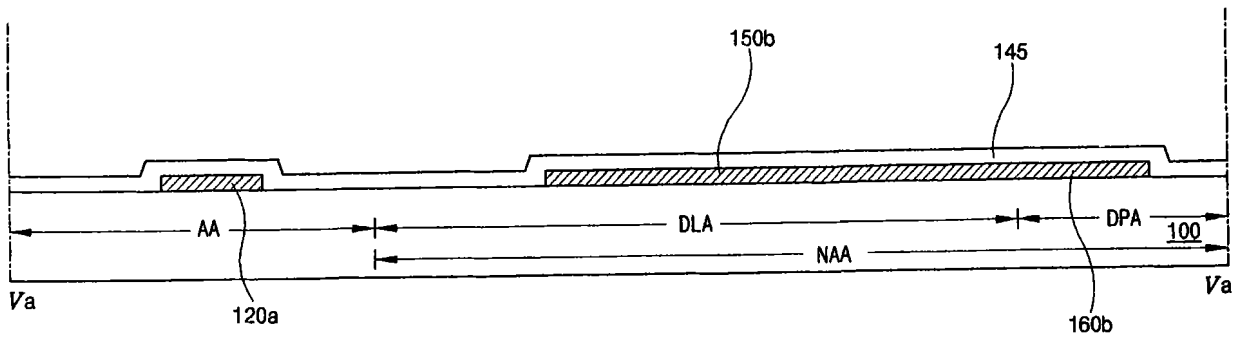


图 6A

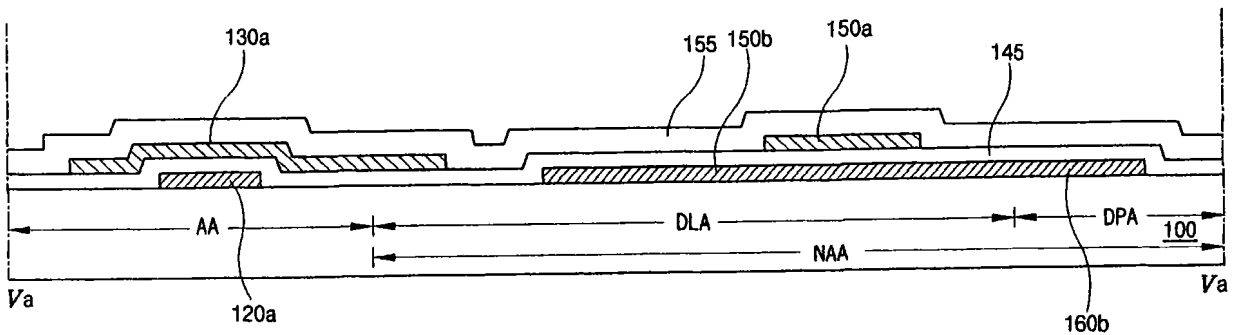


图 6B

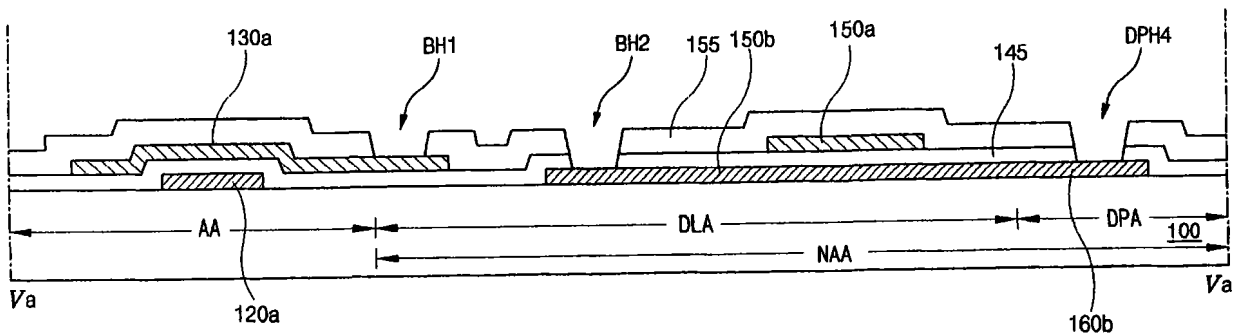


图 6C

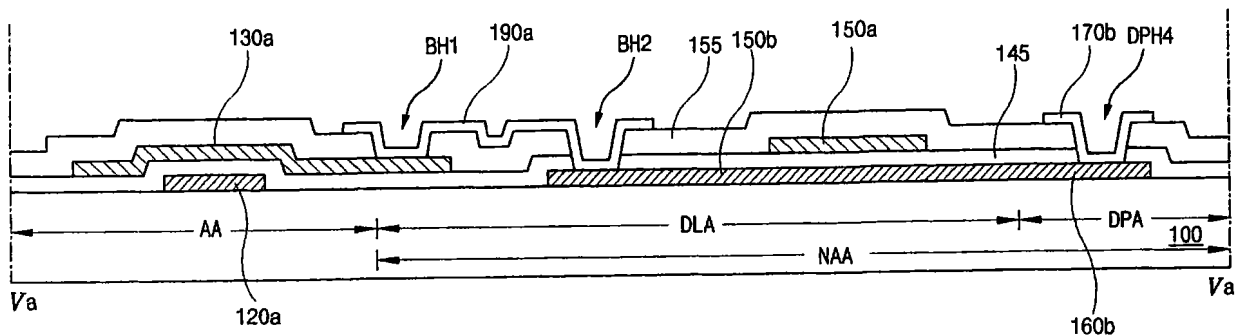


图 6D

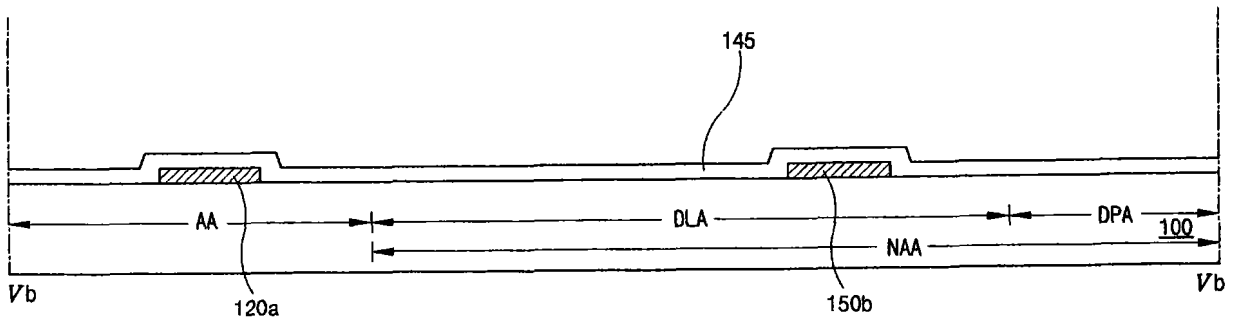


图 7A

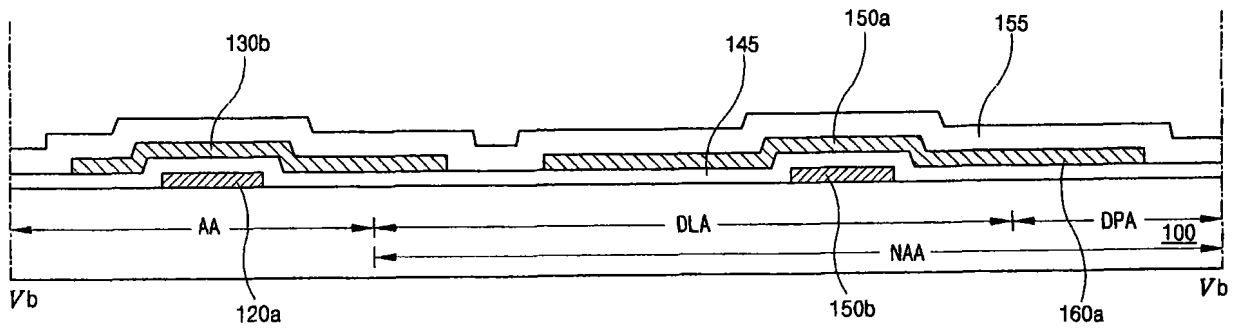


图 7B

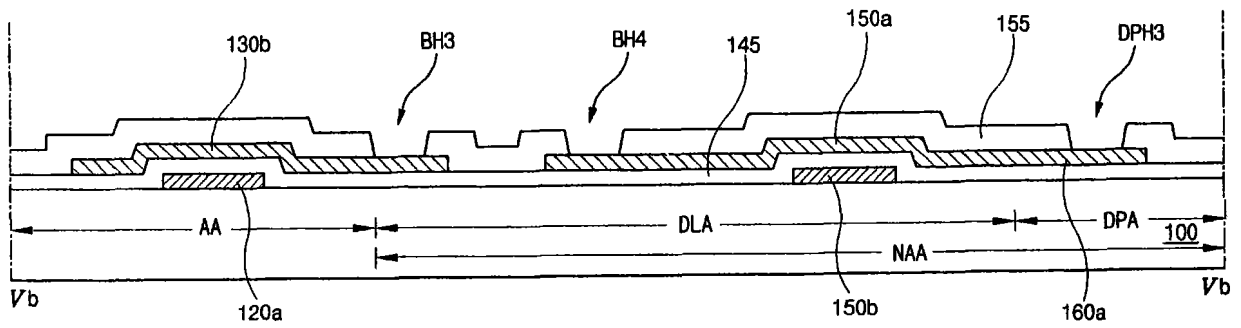


图 7C

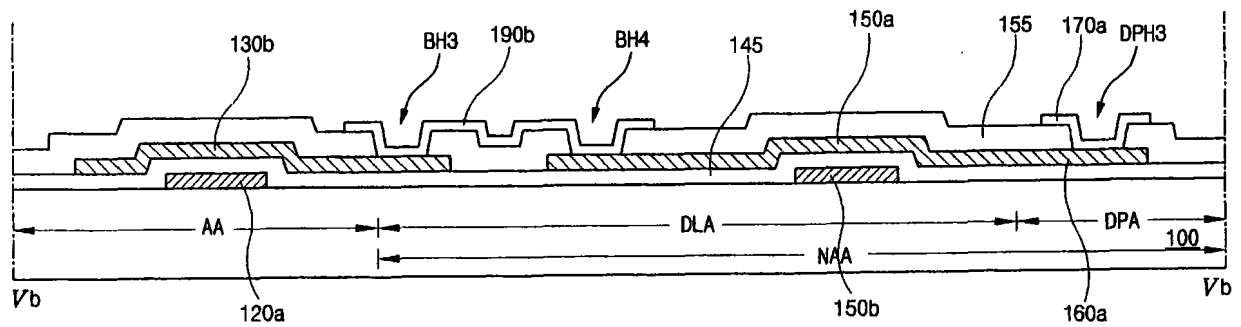


图 7D

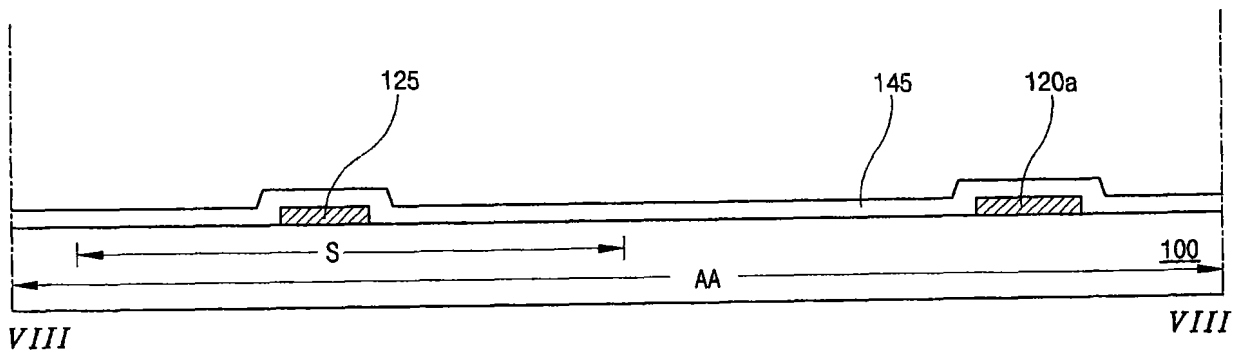


图 8A

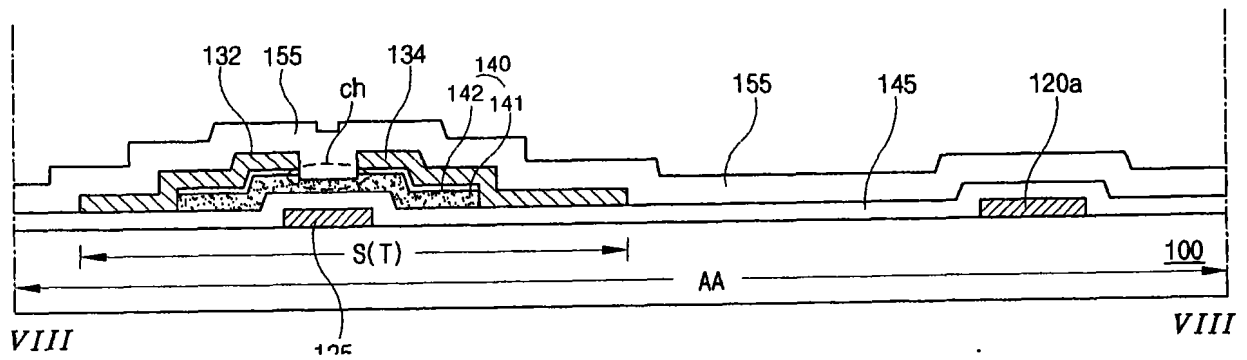


图 8B

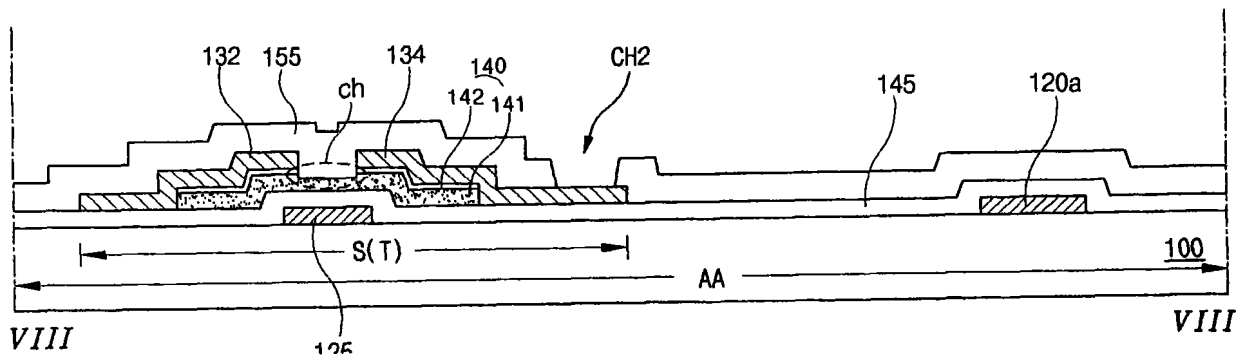


图 8C

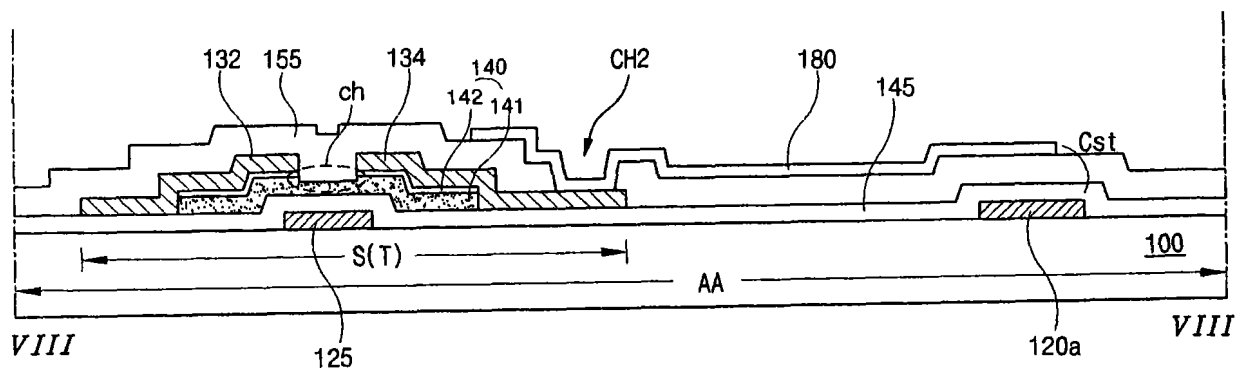


图 8D

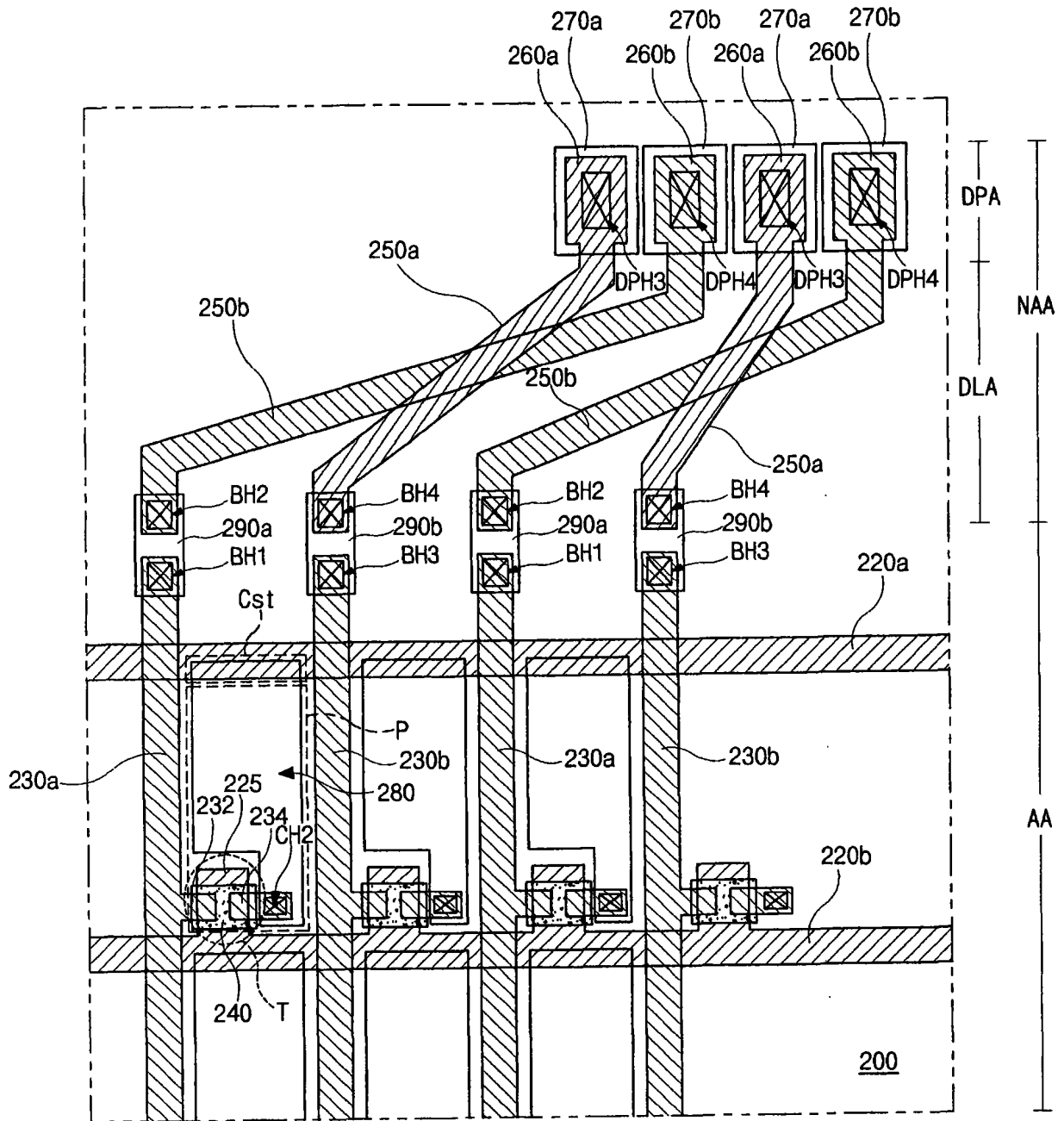


图 9

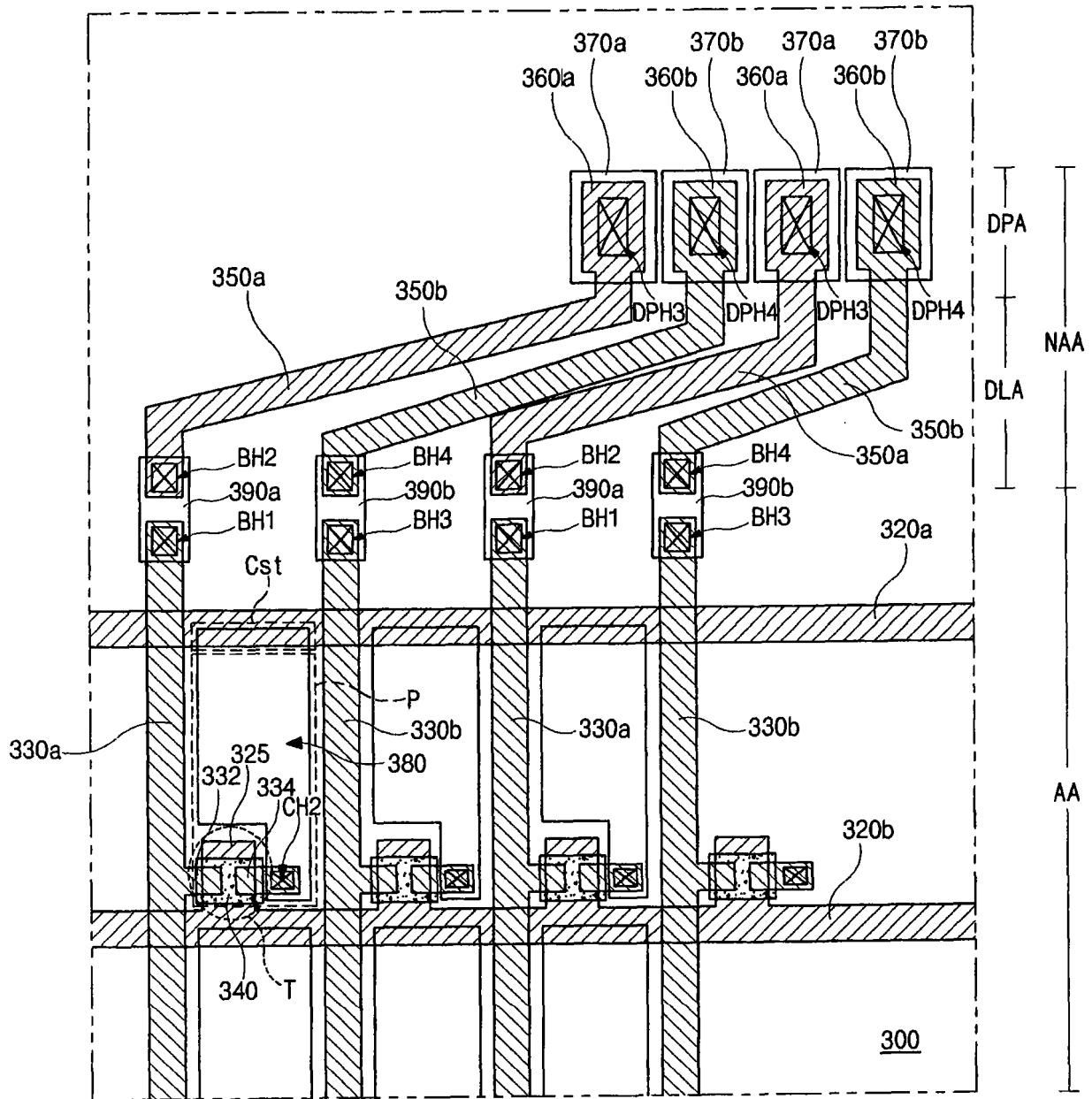


图 10

专利名称(译)	液晶显示设备及其制造方法		
公开(公告)号	CN101414086A	公开(公告)日	2009-04-22
申请号	CN200810169980.2	申请日	2008-10-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	权章云 李树雄		
发明人	权章云 李树雄		
IPC分类号	G02F1/1362 G02F1/1368 H01L27/12 H01L21/84		
CPC分类号	H01L27/1259 G02F1/1345		
优先权	1020070104092 2007-10-16 KR		
其他公开文献	CN101414086B		
外部链接	Espacenet	SIPO	

摘要(译)

液晶显示设备及其制造方法。一种液晶显示设备包括：基板上的选通线，该基板包括显示区域和非显示区域；与所述选通线交叉以在所述显示区域中限定像素区域的奇数数据线和偶数数据线；连接到所述选通线并连接到所述奇数数据线和所述偶数数据线中的一方的薄膜晶体管；位于所述像素区域中并连接到所述薄膜晶体管的像素电极；分别电连接到所述奇数数据线和所述偶数数据线的第二数据连接线和第一数据连接线，并且在所述第一数据连接线和所述第二数据连接线之间形成有栅绝缘层；和分别位于所述第一数据连接线和所述第二数据连接线的一端的第一数据焊盘电极和第二数据焊盘电极。

