

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200710182154.7

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

[43] 公开日 2008 年 3 月 5 日

[11] 公开号 CN 101135825A

[22] 申请日 2007.7.25

[21] 申请号 200710182154.7

[30] 优先权

[32] 2006.7.25 [33] KR [31] 69669/06

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金东奎

[74] 专利代理机构 北京市柳沈律师事务所

代理人 邵亚丽

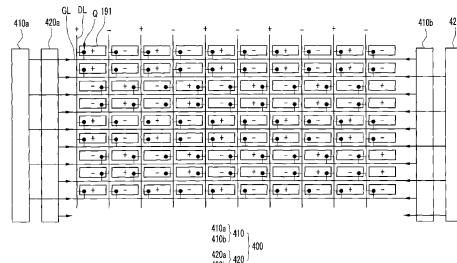
权利要求书 3 页 说明书 18 页 附图 9 页

[54] 发明名称

具有减少的宽带宽切换需求的线驱动器的液  
晶显示器

[57] 摘要

液晶显示器包括基板、形成在基板上的多条栅极线、与栅极线交叉的多条数据线、连接到栅极线和数据线的多个薄膜晶体管、连接到薄膜晶体管且包括平行于栅极线的第一边和邻近于第一边且比第一边短的第二边的多个像素电极，以及至少两个连接到栅极线的互斥、交错子集的栅极驱动器。栅极驱动器可以包括关于基板彼此相对放置的第一栅极驱动电路和第二栅极驱动电路。



1、一种液晶显示装置，包括：

基板；

形成在基板上的多条栅极线；

与栅极线交叉的多条数据线；

连接到栅极线和数据线的多个薄膜晶体管；

连接到薄膜晶体管的多个像素电极，包括平行于栅极线的第一边，以及比第一边短且紧邻第一边的第二边；以及

连接到栅极线的互斥子集的至少两个栅极驱动器；

其中该至少两个栅极驱动器之一包括第一栅极线驱动电路部分以及分开的第二栅极线驱动电路部分，将其耦合来驱动同一栅极线，但将其放置在邻近该同一栅极线的相对端。

2、如权利要求1的液晶显示器，其中该至少两个栅极驱动器向它们的栅极线的各自的互斥子集输出不同相的开启脉冲。

3、如权利要求2的液晶显示器，其中将第一栅极驱动器连接到奇数号栅极线，将第二栅极驱动器连接到偶数号栅极线。

4、如权利要求1的液晶显示器，其中栅极驱动器包括连接到栅极线的一部分的第一栅极驱动器、连接到栅极线的一部分的第二栅极驱动器、以及连接到栅极线的一部分的第三栅极驱动器。

5、如权利要求4的液晶显示器，其中第一到第三栅极驱动器顺序地连接到彼此不同的栅极线。

6、如权利要求1的液晶显示器，其中栅极驱动器与栅极线、数据线和薄膜晶体管位于同一层。

7、如权利要求1的液晶显示器，其中第一边的长度是第二边的长度的三倍。

8、如权利要求1的液晶显示器，其中将在列方向彼此邻接的薄膜晶体管每隔两行地连接到彼此不同数据线。

9、如权利要求2的液晶显示器，其中向栅极线提供包括栅极开启电压和栅极关闭电压的栅极信号，并且栅极开启电压保持1个水平周期或更多。

10、如权利要求9的液晶显示器，其中栅极开启电压保持2个水平周期。

11、如权利要求 10 的液晶显示器，其中施加到彼此邻近的两个栅极线的两个栅极电压的栅极开启电压持续时间彼此重叠。

12、如权利要求 11 的液晶显示器，其中施加到彼此邻近的两个栅极线的两个栅极电压的栅极开启电压持续时间彼此重叠 1 个水平周期。

13、如权利要求 4 的液晶显示器，其中向栅极线提供包括栅极开启电压和栅极关闭电压的栅极信号，栅极开启电压保持 1 个水平周期或更多。

14、如权利要求 13 的液晶显示器，其中栅极开启电压保持 3 个水平周期。

15、如权利要求 14 的液晶显示器，其中施加到彼此邻近的两个栅极线的两个栅极电压的栅极开启电压持续时间彼此重叠 1 个水平周期。

16、如权利要求 15 的液晶显示器，其中施加到彼此邻近的两个栅极线的两个栅极电压的栅极开启电压持续时间彼此重叠 2 个水平周期。

17、如权利要求 1 的液晶显示器，其中施加到数据线之一的数据电压具有固定极性。

18、一种通过相应第一栅极线及时地向液晶显示器 (LCD) 的薄膜晶体管的第一行的各自栅极提供栅极开启电平的方法，该相应第一栅极对于注入到第一栅极线的一端并且朝向其第二端的栅极开启脉冲表现出信号传播延迟，其中随着距离信号注入点的距离增加，信号传播延迟也增加，并且其中所提供的栅极开启电平，在预定数据电压供应第一时隙期间沿第一栅极线以满强度出现，并且在其后立即转变为栅极关闭电平，该方法包括：

(a) 在紧接着预定数据电压供应第一时隙之前的第一预充电时间跨度期间，向第一栅极线的至少一个第一端供应栅极开启电平，并且继续提供栅极开启电平延伸至预定数据电压供应第一时隙内那么长的时间；

(b) 在所述预定数据电压供应第一时隙期间，在与第一栅极线交叉的第一数据线上，提供给定第一极性的对应第一像素驱动数据电压；以及

(c) 在预充电时间跨度期间，在所述第一数据线上提供同一给定第一极性的像素预充电电压。

19、如权利要求 18 的方法，其中所述第一行薄膜晶体管邻近第二行薄膜晶体管，且第二行具有对应的第二栅极线，其对于注入到第二栅极线的一端并且朝向其第二端的栅极开启脉冲表现出信号传播延迟，其中随着距离信号注入点的距离增加，第二栅极线信号传播延迟也增加，该方法包括：

(d) 在所述预定数据电压供应第一时隙期间，向第二栅极线的至少一个第一端提供栅极开电平作为预充电延伸至预定数据电压供应第二时隙那么长

---

的时间，在预定数据电压供应第二时隙之后的时隙期间栅极开启电平将沿第二栅极线出现。

20、如权利要求 19 的方法，其中也将栅极开启电平注入到第二栅极线的相对第二端，充当预充电延伸至预定数据电压供应第二时隙那么长的时间。

21、如权利要求 18 的方法，其中也将栅极开启电平注入到第一栅极线的相对第二端，充当预充电延伸至预定数据电压供应第一时隙那么长的时间。

22、如权利要求 18 的方法，其中预定电压供应第一时隙具有对应于 LCD 一个水平线扫描周期 (1H) 的持续时间。

23、如权利要求 22 的方法，其中第一预充电时间跨度具有至少大约一个水平线扫描周期 (1H) 的持续时间。

24、如权利要求 22 的方法，其中第一预充电时间跨度具有大于一个水平线扫描周期 (1H) 的持续时间。

## 具有减少的宽带宽切换需求的线驱动器的液晶显示器

### 相关申请的交叉引用

本申请要求并受益于在韩国知识产权局 2006 年 7 月 25 日提交的、韩国专利申请号为 10-2006-0069669 的申请的优先权, 将其全部公开内容通过引用的方式合并在此。

### 技术领域

本发明的公开涉及液晶显示器 (LCD), 并且更特别地涉及宽屏 LCD, 其中长的栅极线显示为慢的 RC 延迟线。

### 背景技术

液晶显示器 (LCD) 是使用最广泛的平板显示器之一。在很多应用中可以发现它们, 包括高分辨率计算机监视器以及宽屏高清晰度电视显示器。LCD 一般包括被提供了相对场发生电极的两个间隔面板, 在电极之间产生电场, 用于改变插入在面板之间的液晶材料的取向。相对电极通常指在一个面板上的像素电极以及另一个面板上的公共电极, 其中液晶材料层插入在其之间。LCD 一般通过向像素电极施加不同的电压, 使得由此产生通过液晶层的不同电场, 并由此确定液晶层的液晶分子的取向和调整透过光的偏振来显示图像。

在其面板之一上, LCD 也一般包括连接到相应的像素电极的大量开关元件, 以及诸如栅极线和数据线之类的操作性地耦合到开关元件 (例如, TFT 或薄膜晶体管) 的大量信号线, 用于分别选通开关元件和通过用于向对应像素电极充电的数据电压。

栅极线和数据线由栅极驱动电路和数据驱动电路驱动的结构, 其中后者可以用大量单片集成电路 (IC) 芯片实现, 这些芯片直接安装在包括开关元件 (例如 TFT) 的面板上, 或安装在附着于面板的软性印刷电路薄膜上。通常, 这些栅极和数据线信号驱动 IC 芯片占据了 LCD 制造成本的一大部分。特别地, 由于模拟数据驱动 IC 芯片与数字栅极驱动电路芯片相比成本很高, 因此如果模拟数据驱动 IC 芯片的数目和/或所需的开关速度可以减少, 特别

是在具有高分辨率的大型 LCD (例如, 宽屏 LCD) 的情况下, 将是有益的。通过将栅极驱动电路的电路与栅极线、数据线和面板开关元件 (TFT) 一起集成到 TFT 面板基板内, 可以降低数字栅极驱动电路的成本。然而, 对于模拟数据驱动电路, 因为其一般具有不同的 IC 制造技术, 所以由于模拟电路更复杂的结构, 将模拟数据驱动电路集成到 TFT 面板基板是困难的, 这样更期望由于成本考虑而减少用于实现模拟数据驱动电路的 IC 芯片的数目和/或所需要的开关速度。

在宽域的情况下, 高分辨率的 LCD 存在另一个伴随的问题。通过宽域 LCD 耦合到分布式开关元件的栅极线和数据线相对地窄, 并且因此具有 RC 延迟线的功能, 该 RC 延迟线进一步向位于远离信号驱动电路的线的下游的开关元件传送更小尺寸和更大延迟的信号。由于通过显示区域的信号强度和信号到达时间不均匀的分布, 恶化了 LCD 的图像显示质量。当沿每一个 RC 型延迟线上的所有点所需要的信号开关带宽增加时, 这个问题变得更加严重。

在背景部分公开的以上信息仅用于促进对推动本发明的公开的动机的理解, 因此, 以上信息 (单独的或联合的) 可以包括在本发明发表之前、没有构成本领域技术人员公知的现有技术的信息。

## 发明内容

根据本公开一个示例性实施例的液晶显示器, 包括容纳 TFT 的基板、多个完整地形成在基板上的栅极线、多个与栅极线交叉的数据线、多个连接到栅极线和数据线的薄膜晶体管 (TFT)、多个连接到薄膜晶体管的像素电极, 其中每一个像素电极具有平行四边形的形状 (例如矩形), 带有平行面或边的对应对, 包括平行于对应栅极线的相对长的第一边, 以及平行于对应数据线的相对短的第二边, 其中第二边基本上短于第一边 (例如, 66%或更多倍的短), 并且其中至少两个栅极驱动器连接到栅极线的相对端, 使得由此减少对于位于沿每一个栅极线长度的分布点的像素的延迟时间。栅极驱动器可以包括第一栅极驱动电路部分以及第二驱动电路部分, 将其放置在包含 TFT 的基板的相对边上或附近, 但同时向对应栅极线的相对端部分施加本质上相同的电压波形。

在一个实施例中, 栅极驱动器包括连接到栅极线的第一子集的第一栅极驱动器, 以及连接到互斥的栅极线的另一子集的第二栅极驱动器。可以将第一栅极驱动器连接到奇数号栅极线, 并且可以将第二栅极驱动器连接到偶数

号栅极线。第一和第二栅极驱动器向它们各自的子集中所选择的栅极线施加开启栅极电压脉冲，其中第一和第二栅极驱动器的开启栅极电压脉冲可以在时间线上互相重叠。

在一个实施例中，栅极驱动器可以包括连接到栅极线第一子集的第一栅极驱动器、连接到栅极线第二子集的第二栅极驱动器、以及连接到栅极线第三子集的第三栅极驱动器。可以将第一至第三栅极驱动器顺序地连接到不同的连续栅极线。第一到第三栅极驱动器向它们各自的子集中所选择的栅极线施加开启栅极电压脉冲，其中第一到第三栅极驱动器的开启栅极电压脉冲可以在时间线上互相与下一个重叠。

在一个实施例中，栅极驱动器与栅极线、数据线和薄膜晶体管位于同一层中。

在一个实施例中，第一边的长度至少约是第二边长度的三倍。

在一个实施例中，在列方向上彼此邻近的薄膜晶体管，其中，例如，将奇数号数据线布置在列的左侧，并且将偶数号数据线布置在列的右侧，可以用例如每隔两行发生一次连接交替，来交替地连接到左右侧数据线。

在一个实施例中，向栅极线提供包括栅极开启电压和栅极关闭电压之间转换的栅极线驱动信号，其中栅极开启电压的电平保持多于1个水平扫描周期。在一个实施例中，栅极开启电压电平保持约2个水平周期。

分别施加到两个彼此邻近的栅极线的两个各自的栅极驱动信号的栅极开启电压的连续持续时间可以在时间线上彼此重叠。施加到两个彼此邻近的栅极线的两个重叠栅极驱动信号的栅极开启电压的持续时间可以彼此重叠约1个水平扫描周期的线预充电周期，或更少。

在另一个实施例中，向栅极线提供包括栅极开启电压和栅极关闭电压之间转换的栅极线驱动信号，其中栅极开启电压电平保持多于2个水平扫描周期。在一个实施例中，栅极开启电压电平保持约3个水平周期。

分别施加到两个彼此邻近的栅极线的两个各自的栅极驱动信号的栅极开启电压的连续持续时间可以在时间线上彼此重叠。施加到两个彼此邻近的栅极线的两个重叠栅极驱动信号的栅极开启电压的持续时间，可以彼此重叠约2个水平扫描周期的线预充电周期，或更少。

在给定的显示帧，每一个数据线可以分别具有施加给它的数据电压信号，其中帧内数据电压信号具有单一极性（或正极性，或负极性，包括在两个极性范围的每一个内的零电平的可能性）。

### 附图描述

图 1 是根据本发明第一实施例的 LCD 的方框图；

图 2 是根据示例性实施例的 LCD 像素的等效电路图；

图 3 是表示根据示例性实施例的 LCD 的像素和栅极驱动器排列的布局图；

图 4 是示出在时间上施加到图 3 的液晶显示器中顺序的栅极线上的多条栅极线驱动信号的波形图，其中在时间线上栅极线驱动信号的连续开启电平与下一个彼此重叠；

图 5 是表示根据另一个实施例的 LCD 的像素和栅极驱动器排列的布局图；

图 6 是示出在时间上施加到图 5 的液晶显示器中顺序的栅极线上的多条栅极线驱动信号的波形图，其中在时间线上栅极线驱动信号的连续开启电平与下一个彼此重叠；

图 7 是根据示例性实施例的液晶面板组件的布局图；以及

图 8 和图 9 是分别沿线 VIII-VIII 和 IX-IX 的图 7 中所示的液晶面板的横截面图。

### 具体实施方式

在下文中将参考附图更充分地描述依照本发明的实施例。

在阅读完本公开之后，本领域技术人员可以认识到在不脱离本公开精神和范围的情况下，所描述的实施例可以以很多不同的方式修改。因此可以理解，这里给出的实例不应当作限制性的实例。

在图中，为了清晰，可能将层、薄膜、面板、区域等的厚度夸大。在整个说明书中，相同的附图标记一般表示相同的元件。可以理解，当诸如层、薄膜、区域或基板之类的元件被表示为在另一个元件“上面”，其可以直接在另一个元件的上面，也可以出现中间元件。相反，当一个元件被表示为“直接在”另一个元件“上面”，此处就没有中间元件出现。

现在，将参考图 1 和图 2 详细描述依照本公开的第一 LCD 实施例。

图 1 是第一 LCD 的方框电路图，而图 2 正确地表示第一 LCD 单个像素区域的等效电路图。参考图 1，第一 LCD 包括多面板组件 300、耦合到组件 300 的栅极线的栅极驱动器 400、以及耦合到组件 300 的数据线的数据驱动器

500。第一 LCD 进一步包括连接到数据驱动器 500 的灰度电压发生器 800、用于控制和协调栅极驱动器 400 和数据驱动器 500 操作的信号控制器 600。

液晶面板组件 300 包括多个显示信号线和连接到该显示信号线并且基本上排列成具有多行和多列的矩阵的多个像素 PX1、PX2 和 PX3，例如如图 1 所示。更具体地，液晶显示面板组件 300 包括下部面板 100 和分开的上部面板 200，二者彼此面对，在其间插入液晶材料层 3，见如图 2 所示的结构图。

仍旧参考图 2，信号线包括用于传送栅极电压信号  $V_g$ （也表示为“扫描信号”）的多条栅极线 GL 和用于传送数据电压信号  $V_d$  的多条数据线 DL。栅极线 GL 大体上以行方向延伸（图 2 的水平方向），并且彼此平行。数据线 DL 大体上在列方向上延伸（图 2 的垂直方向），并且彼此平行。

每一个像素 PX1、PX2 和 PX3 具有瘦长的平行四边形形状，较长面（边）沿行方向延伸。将每一个像素 PX1、PX2 等连接到对应栅极线 GL（图 2）和对应数据线 DL，并包括连接到信号线 GL 和 DL 的开关元件 Q（例如薄膜 MOSFET）。每一个像素具有定义在它的像素电极 191 和公共电极 200 之间的液晶电容器 Clc，其中 LC 电容器 Clc 耦合到开关元件 Q。每一个像素可以可选择地具有定义在那里的存储电容 Cst，也耦合到开关元件 Q（例如经由像素电极 191）。如果期望的话，可以省略存储电容 Cst。

在一个实施例中，每一个开关元件 Q 包括在下部面板 100 上提供的具有三个电终端（源电极、漏极、栅极）的薄膜晶体管，其中将其控制端（栅极）连接到栅极线 GL，将其输入端（源电极）连接到数据线 DL，并将其输出端（漏极）连接到液晶电容器 Clc 和任意存储电容器 Cst。

在图 2 中可以看出，液晶电容器 Clc 由在下部面板 100 上提供的像素电极 191 以及在上部面板 200 上提供的公共电极 270 上的重叠部分(230)定义，其中放置在两个电极 191 和 270 之间的液晶层 3，作为液晶电容器 Clc 的电介质材料。将像素电极 191 连接到开关元件 Q 的漏极。公共电极 270 形成在上部面板 200 的整个表面上，由公共电压  $V_{com}$  供电。与图 2 不同，在可选择的实施例中，可以在下部面板 100 上提供公共电极 270，并且在这种情况下，两个电极 191 和 270 的至少一个电极可以具有条状或棒状。

存储电容器 Cst 通过存储像素电极和存储线 SL 之间的电荷起液晶电容器 Clc 的附属电容器的作用。在一个实施例中，存储电容器 Cst 通过重叠存储电极线 SL 与像素电极 191 来形成，其中在二者之间放置绝缘体。存储电极线 SL 由诸如公共电压  $V_{com}$  之类的预定电压供电。可选择地，存储电容器 Cst

可以通过重叠像素电极和先前的栅极线形成，在它的上面具有插入在电极之间的绝缘体，该绝缘体定义了电容器极板。

同时，为了实现彩色显示，每一个像素 PX1-PX3 唯一地显示其中一个原色（空间划分），或每一个像素 PX1-PX3 顺序地依次显示原色（时间划分），使得原色的空间或时间总和被识别为所要求的颜色。一组原色的例子是三原色，包括红、绿和蓝。

图 2 示出空间划分实施例的实例，其中每一个像素 PX1-PX3 包括各自的单色滤色器 230，例如在面对像素电极 191 的上部面板 200 区域中代表原色之一的一个。不同于图 2，在一个可选择的实施例中，可以将滤色器 230 提供在下部面板 100 上像素电极 191 的上面或下面。在一个实施例中，在行方向上彼此邻近的像素 PX1、PX1b、PX1c 等（不是所有的都如此标记，但是理解为在行 1 中）的滤色器 230，具有相同颜色，并沿行方向连续地彼此连接延伸，而将代表彼此不同颜色的滤色器 230 在列方向上交替排列。

在下文中，假定每一个滤色器 230 代表红、绿、蓝色中的任何一个，并且将包括红滤色器 230 的像素表示为红像素，将包括绿滤色器 230 的像素表示为绿像素，将包括蓝滤色器 230 的像素表示为蓝像素。将红像素、蓝像素和绿像素顺序交替地放置在列方向上。

这样，表示三原色的像素 PX1-PX3 形成着色点 DT，该着色点 DT 是显示彩色图像的基本单元。在每一个像素电极的长宽比约是 3:1 的情况下，通常着色点 DT 可以具有正方形形状。

再次参考图 1，在一个实施例中，栅极驱动器电路 400 连同信号线 GL、DL、SL 以及薄膜开关晶体管元件 Q 一起集成到液晶面板组件 300 中，其中栅极驱动器电路 400 位于液晶多面板组件 300 的一个面板（例如 100）的一侧上。然而在一个可选择的实施例中，栅极驱动器 400 可以包括多个栅极驱动器（未示出），并且它们可以位于关于液晶面板组件 300 的面板的两侧。栅极驱动器 400 向栅极线 GL 提供包括栅极开启激活电压 Von 和栅极关闭释放电压 Voff 的栅极信号 Vg。栅极驱动器电路 400 可以以多个 IC 芯片的形式直接安装在组件 300 上，和/或它们可以以薄膜封装（Tape Carrier Package, TCP）的形式安装在附着于液晶面板组件 300 的软性印刷电路薄膜上（未示出），或者它们可以安装在独立印刷电路板（PCB）上（未示出）。

至少一个用于偏振光的偏振器（未示出）一般附着于液晶面板组件 300 的外部表面上。

灰度电压发生器 800 一般产生两组涉及每一个像素 PX1-PX3 的光传输量的灰度电压谱 (或参考灰度电压)。一组的每一个灰度电压具有关于公共电压 Vcom 的正值, 而另一组的每一个灰度电压具有关于公共电压 Vcom 的负值。通过周期性地在正和负驱动组之间转换, 可以避免单向的有害影响。

将数据驱动器 500 连接到液晶面板组件 300 的数据线 DL, 并在从灰度电压发生器 800 提供灰度电压的时间, 向数据线 DL 施加从灰度电压的电流谱中选择的数据电压信号 Vd。在一个可选择的实施例中, 灰度电压发生器 800 没有为可用灰度的全部谱提供电压, 而是仅提供参考灰度电压的一小部分, 其中这一小部分是预定的。在这种情况下, 数据驱动器 500 在提供的灰度电压之间外推, 来由此为所有的可用灰度产生灰度电压, 并从外推法产生的灰度电压中选择所期望的数据信号。数据驱动器 500 可以以多个 IC 芯片的形式直接安装在组件 300 上, 和/或它们可以以薄膜封装 (TCP) 的形式安装在附着于液晶面板组件 300 的软性印刷电路薄膜上 (未示出), 或它们可以安装在独立印刷电路板 (PCB) 上 (未示出)。可选择地, 它可以连同信号线 GL、DL、SL 以及薄膜晶体管开关元件 Q 一起集成到液晶面板组件 300 内。

信号控制器 600 控制栅极驱动器 400 和数据驱动器 500。

现在, 将更详细地描述第一 LCD 的操作。向信号控制器 600 提供输入图像信号 R、G、B 和用于控制来自外部图形控制器 (未示出) 的输入图像信号 R、G、B 的显示的输入控制信号。输入图像信号 R、G、B 包括各自着色的像素 PX1、PX2 等的亮度信息。在一个实施例中, 亮度信息具有预定数目的离散值, 例如  $1024 (=2^{10})$ 、 $256 (=2^8)$ 、 $64 (=2^6)$  灰度水平。输入控制信号包括, 例如垂直同步信号 Vsync、水平同步信号 Hsync、主时钟信号 MCLK 和数据使能信号 DE。

基于输入控制信号和输入图像信号 R、G、B, 信号控制器 600 合适地处理用于液晶面板组件 300 的操作条件的输入图像信号 R、G、B, 并产生栅极控制信号 CONT1 和数据控制信号 CONT2。然后, 信号控制器 600 向栅极驱动器 400 传送栅极控制信号 CONT1, 并向数据驱动器 500 传送处理后的图像信号 DAT (R,G,B) 和数据控制信号 CONT2。由信号控制器 600 进行的图像信号处理可以包括根据在组件 300 上的对应着色像素 PX 的布置, 重新排列输入图像信号 R、G、B 的操作。

栅极控制信号 CONT1 包括用于指示开始扫描的扫描开始信号 STV 和用于控制栅极开启电压 Von 的输出时间的至少一个时钟信号。栅极控制信号

---

CONT1 可以进一步包括用于定义栅极开启电压 Von 持续时间的输出使能信号 OE。

数据控制信号 CONT2 包括：水平同步开始信号 STH，用于通知关于一行像素的数字图像信号 DAT 传输的开始；负载信号 LOAD，用于指示向数据线 D1-Dm 施加模拟数据信号；以及数据时钟信号 HCLK。数据控制信号 CONT2 可以进一步包括反转信号 RVS，用于选择性地反转关于公共电压 Vcom 的模拟数据信号的电压极性（在下文中，将“关于公共电压 Vcom 的数据信号的电压极性”表示为“数据信号的极性”）。

响应于来自信号控制器 600 的数据控制信号 CONT2，数据驱动器 500 顺序地为像素 PX 的给定行接收数字图像信号 DAT，并选择对应于各自数字图像信号 DAT 的灰度电压，由此将数字图像信号 DAT 转换为对应的模拟数据信号，然后将其施加到对应数据线 DL。

栅极驱动器 400 向所选择的一个或更多栅极线 G1-Gn 施加栅极开启电压 Von，响应于从信号控制器 600 接收的栅极控制信号 CONT1，该栅极线的一行/多行当前是激活的，由此打开（表现为导电）连接到栅极线 GL 的开关元件 Q 接收 Von 电压。然后，施加到数据线 DL 的数据信号通过打开的开关元件 Q 施加到对应像素 PX。

施加到像素 PX 的数据信号的电压和公共电压 Vcom 之间的差值产生液晶电容器 Clc 的对应充电电压，其在此也表示为像素电压。液晶分子的排列依赖于它们各自的像素电压强度而变化，因此，通过液晶层 3 的光的偏振是变化的。由附着于液晶面板 300 的偏振器的光偏振的变化引起光传输的变化，这样，像素 PX 显示具有由图像信号 DAT 的灰度表示的亮度的图像。

通过以水平驱动周期（也表示为“1H”，并且等于水平同步信号 Hsync 和数据使能信号 DE 的周期）为单位重复这一过程，可以将栅极开电压 Von 顺序地提供给所有的栅极线 GL，由此向所有的像素 PX 施加所期望的数据信号来为对应帧显示图像。

当一帧完成，下一帧开始时，可以将反转信号 RVS 施加到数据驱动器 500，使得将施加到各自像素 PX 的数据信号的极性反转到与前一帧的极性相反（将其表示为“帧反转”）。在一个实施例中，即使在一帧内，依照反转信号 RVS 的特性，在数据线内流动的数据信号的极性可以改变（例如，每行反转和/或每点反转）或可能引起施加到一行内像素的数据信号的极性彼此不同（例如，列反转和点反转）。

现在，将参照图 3 和图 4 进一步详细地描述根据一个实施例的液晶面板组件 300 和栅极驱动器 400。

图 3 是表示根据示例性实施例的 LCD 的像素和栅极驱动器的排列的布局图。在图 3 的实施例中，施加到在列方向上彼此相邻的两个数据线 DL 上的数据电压具有彼此相反的极性（正（+）对负（-））。例如，在穿过表示为 191 的像素电极分别施加到两个数据线 DL 的数据电压中，施加到左侧数据线的数据电压具有正（+）极性，施加到右侧数据线的数据电压具有负（-）极性。

在像素 PX 中开关元件 Q 和数据线 DL 之间的连接在行方向上每隔两个像素改变一次。当在行方向检查时，开关元件 Q 可选择地每隔两个像素连接到相反侧数据线。

如图 3 所示，当每一列中两个相邻像素连接到相反极性数据线时，这在行方向每隔两个像素发生一次，如果数据驱动器 500 以列反转的形式向相邻数据线施加具有相反极性的数据电压，同时在给定帧期间极性保持不变，则在行方向检查的相邻像素（即 PX1、PX2 和 PX3）的像素电压的极性彼此相反。也就是说，在给定帧期间在屏幕上显示的明显反转对应于点区域（DT）棋盘反转方案。更具体地，第一点区域（DT）是第一列，可以具有三极性顺序：+，+，-，而第一点区域（DT）是相邻的第二列，可以具有三极性顺序：-，-，+。此外，第一列的第二点区域（DT），可以具有三极性顺序：-，-，+，而第二列的第二点区域（DT），可以具有三极性顺序：+，+，-。

除了每帧反转，在每一个给定帧期间内，数据驱动器 500 为相邻数据线的剩余数据线保持相同的电压极性的棋盘反转。

由于像素和数据线 DL 之间的连接每隔两行切换一次，如图 3 所示，所以由在每一数据线（DL）上的数据驱动器 500 产生的极性反转模式与在面板组件 300 上俯视的对应像素列的电压极性的顺序不同。在下文中，将由数据驱动器 500 提供的极性反转表示为“驱动器反转”，并且将在面板组件 300 上显示的极性反转表示为“表面反转”。在一个实施例中，驱动器反转类似于列反转，而表面反转类似于 2+1 像素反转，如图 3 所示。

在液晶显示器（LCD）领域中，存在一个公知的问题，即返程（kickback）电压差。返程电压差能产生视觉假象，其中可以看到由于返程电压差通过显示器发展的垂直闪烁。然而，当表面反转是点反转类型时，由于点的像素电压具有相反极性的像素电压，可以分散点之间返回电压差的亮度差别，由此

减少一般归因于返程电压效应的垂直闪烁假象。

当驱动器反转是列反转类型时，则在一帧期间沿每一数据线 DL 施加的数据电压极性是相同的；换言之，在帧周期期间不变化，且这种每帧不变性使得设计者提高显示分辨率或提高帧频率，而不必显著地提高速度，在此模拟数据驱动器（500）向屏幕传送相反极性的数据电压。此外，由于在每一数据线上的极性反转频率保持很低，可以显著地减少信号调制延迟，并且这可以有助于提高每一个像素的充电到达所期望的像素电压。

将每一个栅极线 GL 连接到栅极驱动器 400。栅极驱动器 400 包括连接到奇数号栅极线的第一栅极驱动器 410（具有分开的部分 410a 和 410b），以及连接到偶数号栅极线的第二栅极驱动器 420（具有分开的部分 420a 和 420b）。因此奇数号栅极线和偶数号栅极线顺序地且可选择地连接到第一栅极驱动器 410 和第二栅极驱动器 420。

如图 3 所示，第一栅极驱动器 410 包括第一栅极驱动电路部分 410a 和第二栅极驱动电路部分 410b，彼此分离地分别放置在液晶面板组件 300 的左侧附近和右侧附近。第一栅极驱动电路部分 410a 具有它的连接到奇数号栅极线 GL 的左端部分的线驱动器，而第二栅极驱动电路部分 410b 具有它的连接到奇数号栅极线 GL 的右端部分的线驱动器。

类似地，第二栅极驱动器 420 包括第三栅极驱动电路部分 420a 和第四栅极驱动电路部分 420b，彼此分离地分别放置在液晶面板组件 300 的左侧附近和右侧。第三栅极驱动电路部分 420a 具有它的连接到偶数号栅极线 GL 的左端部分的线驱动器，而第四栅极驱动电路部分 420b 具有它的连接到偶数号栅极线 GL 的右端部分的线驱动器。

相应地，将第一栅极驱动电路部分 410a 和第三栅极驱动电路部分 420a 放置在面板的相同的第一侧，而将第二栅极驱动电路部分 410b 和第四栅极驱动电路部分 420b 放置在关于液晶面板组件 300 的相同的第二侧。

现在将参考图 4 详细描述根据图 3 所示的液晶显示器的栅极信号。图 4 是施加到图 3 所示的液晶显示器的栅极信号的波形图。栅极驱动器 400 向每一个连续栅极线 GL1、GL2、GL3 施加包括栅极开启电压 Von 和栅极关闭电压 Voff 的栅极信号，如图 4 所示。

在更详细的方面，第一栅极驱动器 410 向奇数号栅极线 GL1、GL3 等施加栅极信号，第二栅极驱动器 420 向偶数号栅极线 GL2、GL4 等施加栅极信号。在此，第一栅极驱动器 410 的第一栅极驱动电路部分 410a 和第二栅极驱

动电路部分 410b 同时分别在奇数号栅极线 GL 的左侧和右侧施加相同的栅极信号，而第二栅极驱动器 420 的第三栅极驱动电路部分 420a 和第四栅极驱动电路部分 420b 同时分别在偶数号栅极线 GL 的左侧和右侧施加相同的栅极信号。

栅极线 GL 的左侧部分和右侧部分分别接近栅极驱动器 400 的左和右电路部分，因此从左右电路部分到位于栅极线 GL 左端部分和右端部分附近的晶体管的 RC 信号延迟相对的小或无足轻重。另除此之外，可以使在栅极线 GL 中间部分的信号延迟相对的小。因此，即使例如在宽屏显示器的情况下栅极线 GL 可以相对的长，也可以阻止或最小化对于栅极信号脉冲 Vg 的信号延迟的有害影响。

同时，栅极开启信号脉冲 Von 的持续时间长于 1H，在一个实施例中它可以约是 2H。原因在于即使左侧电路部分 420a 开始驱动偶数号栅极线 GL2，左侧电路部分 410a 也可以继续驱动奇数号栅极线 GL1。由于 GL1 栅极驱动信号转变为 Voff，所以由沿奇数号栅极线 GL1 打开的晶体管的像素电极俘获的像素电压将会是出现在各自数据线 (DL) 上的最后电压，并且这些俘获值将一般保持一个完整帧周期。由于 GL2 栅极驱动信号转变为 Voff，所以由沿偶数号栅极线 GL2 打开的晶体管的像素电极俘获的像素电压将会是出现在各自数据线 (DL) 上的最后电压，并且这些俘获值将一般保持一个完整帧周期。在栅极信号  $g_n$  和  $g_{n+1}$ 、 $g_{n+1}$  和  $g_{n+2}$ 、 $g_{n+2}$  和  $g_{n+3}$  的 Von 电平施加到相邻栅极线 ( 分别是 GL1、GL2、GL3、GL4 ) 的栅极开启持续时间彼此覆盖下一个，并且更具体地在约为 1H 的时间跨度内彼此覆盖。图示的从相同栅极驱动器 410a、410b、420a 和 420b 输出的栅极信号  $g_n$  和  $g_{n+2}$ 、 $g_{n+1}$  和  $g_{n+3}$  是具有一个显示帧周期的各自连续重复栅极线驱动信号的部分。

如上所述，在一个实施例中，栅极开启信号 Von 保持高电平 1H 或更长，例如大约 2H，使得在第一大约 1H 长的时间跨度期间执行栅极线和/或像素电极预充电，并且使得在 1H 的时间周期末端执行对应像素电极的主充电，其中在 1H 的时间周期末端发送新数据线电压 Vd。因此，即使在相同帧周期充电的栅极线 GL 的数目增加，在给定帧周期期间，也可以使对每一行可用的充电时间对液晶电容器是足够的。

参考图 5 和 6，现在将详细描述依照本公开的、根据一个实施例 ( 具有更长的预充电时间 ) 的液晶面板组件 300 和栅极驱动器 400。图 5 是表示根据这一其它示例性实施例的 LCD 的像素和栅极驱动器排列的布局图。

如图 5 所示，液晶显示器的像素、栅极线 GL、数据线 DL 和薄膜晶体管 Q 的位置大体上与图 3 所示的相同且这些元件的相互连接大体上相同。因此在此省略重复的描述。

然而，如图 5 所示的栅极驱动器 400 的不同栅极线驱动部分的细分，以及它们各自到液晶显示器的栅极线的互连，与如图 3 中所示的液晶显示器不同。更具体地，图 5 的栅极驱动器 400 包括第三栅极驱动器 430，其线驱动器与每隔三个的栅极线相连接，由连接到第一或顶部栅极线开始（换言之，连接到  $3p+1$  栅极线，其中  $p=0, 1, 2$  等）。图 5 中的栅极驱动器 400 包括第四栅极驱动器 440，其栅极线驱动器与每隔三个的栅极线相连接，由连接到第二或从顶部开始的下一个栅极线开始（换言之，连接到  $3p+2$  栅极线，其中  $p=0, 1, 2$  等）。图 5 中的栅极驱动器 400 包括第五栅极驱动器 450，其栅极线驱动器与每隔三个的栅极线相连接，由连接到第三或从顶部开始的第二个栅极线开始（换言之，连接到  $3p+3$  栅极线，其中  $p=0, 1, 2$  等）。

在所示的实施例中，第三栅极驱动器 430 包括第五栅极驱动电路部分 430a 和分开的第六栅极驱动电路部分 430b，将它们分别布置在液晶面板组件 300 的左侧和右侧附近。连接第五栅极驱动电路 430a 向第  $3p+1$  栅极线 GL 的左端部分输出其驱动信号，而连接第六栅极驱动电路 430b 向第  $3p+1$  栅极线 GL 的右端部分输出其驱动信号。

第四栅极驱动器 440 包括第七栅极驱动电路部分 440a 和分开的第八栅极驱动电路部分 440b，将它们分别放置在液晶面板组件 300 的左侧和右侧附近，分别如图所示。连接第七栅极驱动电路 440a 向第  $3p+2$  栅极线 GL 的左端部分输出其驱动信号，而连接第八栅极驱动电路 440b 向第  $3p+2$  栅极线 GL 的右端部分输出其驱动信号。

第五栅极驱动器 450 包括第九栅极驱动电路部分 450a 和分开的第十栅极驱动电路部分 450b，将它们分别放置在液晶面板组件 300 的左侧和右侧附近。连接第九栅极驱动电路 450a 向第  $3p+3$  栅极线 GL 的左端部分输出其驱动信号，而连接第十栅极驱动电路 450b 向第  $3p+3$  栅极线 GL 的右端部分输出其驱动信号。

相应地，将第五、第七和第九栅极驱动电路部分 430a、440a 和 450a 放置在面板相同的第一侧或附近，将第六、第八和第十栅极驱动电路部分 430b、440b 和 450b 放置在关于液晶面板组件 300 相反的第二侧或附近。

现在将参考图 6 详细描述根据图 5 所示的液晶显示器的栅极信号。图 6

是示出施加到图 5 所示的液晶显示器中的连续栅极线的驱动信号对时间的波形图。

参考图 6, 栅极驱动器 400 向各自的连续栅极线, 即 GL1、GL2、GL3、GL4、GL5、GL6, 施加包括所示的栅极开启电压电平 Von 和栅极关闭电压电平 Voff 之间转换的栅极线驱动信号。

更详细地, 第三栅极驱动器 430 向第 3p+1 栅极线 GL 施加栅极信号, 第四栅极驱动器 440 向第 3p+2 栅极线 GL 施加栅极信号, 第五栅极驱动器 450 向第 3p+3 栅极线 GL 施加栅极信号。在此, 第三栅极驱动器 430 的第五栅极驱动电路部分 430a 和第六栅极驱动电路部分 430b 分别在第 3p+1 栅极线 GL 的左侧和右侧施加栅极信号, 第四栅极驱动器 440 的第七栅极驱动电路部分 440a 和第八栅极驱动电路部分 440b 分别在第 3p+2 栅极线 GL 的左侧和右侧施加栅极信号, 第五栅极驱动器 450 的第九栅极驱动电路部分 450a 和第十栅极驱动电路部分 450b 分别在第 3p+3 栅极线 GL 的左侧和右侧施加栅极信号。

允许在连续栅极线组 (如图 5 的 GL1-GL6) 上的驱动信号在 Von 电平重叠的原因在于, 左侧电路部分 430a 可以在 Von 电平在 3H 宽度的信号 gk 的最后 1H 水平扫描期间继续驱动奇数号栅极线 GL1; 当对应于 GL1 的正极性 (+) 或负极性 (-) 数据电压在每一列的各自数据线输出时, 这是 1H 的时间跨度, 即使当左侧电路部分 440a (gk+1) 在 Von 电平驱动偶数号栅极线 GL2 的中间, 且即使左侧电路部分 450a (gk+2) 在到 Von 电平驱动奇数号栅极线 GL3 的开始。由于 GL1 栅极驱动信号转变为 Voff, 所以由沿顶部奇数号栅极线 GL1 打开的晶体管的像素电极俘获的像素电压, 将会是出现在各自单极性每帧数据线 (DL) 上的最后电压, 且这些俘获值将一般保持一个完整帧周期, 直到下次 gk 波形重复。GL1 俘获的像素电压作为用于 GL2 像素电极的像素电极预充电电压, 其俘获时间在下一 1H 时间周期内发生。由于在 gk+1 波形中 GL2 栅极驱动信号转变为 Voff, 所以由沿偶数号栅极线 GL2 打开的晶体管的像素电极俘获的像素电压将会是出现在各自数据线 (DL) 上的最后电压, 且这些俘获值将一般保持一个完整帧周期。由于在 gk+2 波形中 GL3 栅极驱动信号转变为 Voff, 所以由沿奇数号栅极线 GL3 打开的晶体管的像素电极俘获的像素电压将会是出现在各自数据线 (DL) 上的最后电压, 且这些俘获值将一般保持一个完整帧周期。由于每一栅极线在其 1H 的最终数据俘获间隙之前具有 2H 的栅极和线预充电周期, 即使各自的栅极线很长并具有在它们的中点测量的相对大的 RC 时间常数, 约 2H 的栅极和线预充电周期对于

保证每一行像素的非延迟、在 1H 的最终数据俘获间隙内好的 Von 脉冲也是足够的，并且因此，即使栅极线 GL 很长，作为宽屏显示情形下可能的情况，栅极信号 Vg 的信号延迟一般地将不是问题。

如图 6 所示，连续栅极开启信号电平 Von 的持续时间基本上大于 1H，且在所示的实例中约为 3H。将栅极信号  $g_k$  和  $g_{k+1}$ 、 $g_{k+1}$  和  $g_{k+2}$ 、 $g_{k+2}$  和  $g_{k+3}$ 、 $g_{k+3}$  和  $g_{k+4}$  以及  $g_{k+4}$  和  $g_{k+5}$  的栅极开启信号电平 Von 分别施加到相邻栅极线 GL1-GL6，使得按时间先后与下一个彼此重叠，并且更特别地，与下一个彼此重叠约 2H 的预充电持续时间。

如上所述，栅极开启信号电平 Von 保持比每一行激活脉冲的最后 1H 俘获间隙更长，例如大约 3H，使得执行先前的 2H 持续时间的预充电，以及在每一行激活脉冲的最后 1H 间隙执行目标像素电极的主充电。因此，通常为液晶电容器保存充足的充电时间（最后 1H），即使每帧寻址的栅极线 GL 的数目可能增加（由于垂直显示分辨率的提高），因此基于每一帧减少了指定给每一栅极线的初始 3H 时间。

在上面描述的实施例中，将两个或三个不同相位的栅极驱动器部分放置在关于被一个相对于下一个异相驱动的栅极线端的相同面板侧。可以理解，本公开不作为对所描述的显示面板的每侧只有两个或三个异相栅极线驱动器实例的限制。在液晶面板上放置更多异相栅极线驱动器也在本公开的预期之中。

现在将参考图 7 到图 9 更详细地描述上面提到的液晶面板组件 300 的实施例。

图 7 是根据一个示例性实施例的液晶面板组件的顶部布局图，而图 8 和图 9 是图 7 中所示的沿对应部分的线 VIII-VIII 和 IX-IX 的液晶面板组件的横截面图。

参考图 7 到图 9，根据本公开的示例性实施例的液晶面板组件包括薄膜晶体管阵列面板 100、公共电极面板 200 和插入在两个显示面板 100 和 200 之间的液晶层 3。

首先，将详述薄膜晶体管阵列面板 100。多个导电栅极线 121 形成在绝缘基板 110 上，其中后者最好由透明玻璃或塑料制成。

用于传输栅极信号的栅极线 121 在横向充分地延伸。每一个栅极线 121 可以包括多个完整的栅极电极 124，其从栅极线向上或向下突出，和末端部分 129，具有用于经由另一层或外部驱动电路互相连接的连接的大区域。

栅极线 121 可以由含铝 (Al) 金属例如 Al 和 Al 合金、含银 (Ag) 金属例如 Ag 和 Ag 合金、含铜 (Cu) 金属例如 Cu 和 Cu 合金、含钼 (Mo) 金属例如 Mo 和 Mo 合金、铬 (Cr)、钽 (Ta) 和钛 (Ti) 制成。可选择地，栅极线 121 具有包括两个具有不同物理性质的传导层 (未示出) 的多层结构。两个传导层的其中一个最好由诸如含 Al 金属、含 Ag 金属或含 Cu 金属之类的低阻金属制成，用于减少信号延迟或电压下降。

在一个实施例中，栅极线 121 的横向侧壁相对于基板 110 的主表面倾斜，其最佳倾斜角在从大约 30 度到大约 80 度的范围内。

栅极绝缘层 140，例如由氮化硅 (SiNx) 或氧化硅 (SiOx) 制成，形成在栅极线 121 上。

多个半导体岛 154，例如由氢化非晶硅 (缩写为“a-Si”) 或多晶硅制成，形成在栅绝缘层 140 上。将每一个半导体 154 放置在栅极电极 124 上。

多个欧姆接触岛 163 和 165 形成在半导体 154 上。欧姆接触 163 和 165 可以由重掺杂 n 型杂质如磷 (P) 或硅化物的 n+ 氢化 a-Si 制成。将欧姆接触 163 和 165 成对放置在半导体 154 上。

在一个实施例中，半导体 154 的横向侧壁和欧姆接触 163 和 165 也相对于基板 110 的表面倾斜，其倾斜角度在从大约 30 度到大约 80 度的范围内。

多条数据线 171、多个漏极电极 175 和多个存储电极线 131 形成在欧姆接触 163 和 165 和栅极绝缘层 140 上。

用于传输数据信号的数据线 171 在纵向充分地延伸，因此与栅极线 121 垂直相交。每一个数据线 171 包括多个向栅极电极 124 分支出来的源电极 173，以及具有用于与另一层或外部驱动电路连接的大区域的末端部分 179。用于产生模拟数据信号的数据驱动电路 (未示出) 可以安装在附着于基板 110 的柔性印刷电路薄膜 (未示出) 上，它也可以直接安装在基板 110 上，或者它可以与基板 110 集成。当数据驱动电路集成在基板 110 上时，数据线 171 可以直接延伸连接到这样一个数据驱动电路。

每一个漏极电极 175 与数据线 171 分离，并且关于栅极电极 124 与源电极 173 相对。每一个漏极电极 175 具有具有大区域的末端部分，以及另一个棒状末端部分，这个棒状末端部分部分地被源电极 173 围绕，如图所示，以字母 U 的形状弯曲。源电极 173 和漏极电极 175 基本上具有左右对称性。

栅极电极 124、源电极 173 和漏极电极 175 与半导体 154 一起，形成具有通道薄膜晶体管 (TFT)，该通道形成在位于源电极 173 和漏极电极 175 之

间的半导体 154 内。

向存储电极线 131 提供诸如公共电压之类的预定电压，每一个存储电极线 131 包括充分与数据线 171 平行延伸的茎，以及多个从茎分支出来的存储电极 133a、133b、133c 和 133d。存储电极 133a-133d 从茎向两侧与栅极线 121 平行延伸，并且在栅极线 121 的旁边。然而，如果期望的话，则存储电极线 131 的形状和布置可以以不同的形式修改。

数据线 171、漏极电极 175 和存储电极线 131 可以由耐火金属，例如 Mo、Cr、Ta 和 Ti 或其合金制成，它们可以具有包括耐火金属层（未示出）和具有低电阻的传导层（未示出）的多层结构。多层结构的一个实例包括：双层结构，其包括下部的 Cr 或 Mo（合金）层和上部的 Al（合金）层；以及三层结构，其包括下部的 Mo（合金）层、中间的 Al（合金）层和上部的 Mo（合金）层。然而，除了上面所述之外，数据线 171、漏极电极 175 和存储电极线 131 可以由很多不同的金属或传导材料制成。

在一个实施例中，数据线 171、漏极电极 175 和存储电极线 131 的横向侧壁也相对于基板 110 的表面倾斜，其倾斜角最好在大约 30 度到 80 度的范围内。

欧姆接触 163 和 165 仅插入在下面的半导体 154 和上覆的数据线 171 和其上的漏极电极 175 之间，并减少了其之间的接触电阻。半导体 154 包括没有被数据线 171 和漏极电极 175 覆盖的暴露部分，例如位于源电极 173 和漏极电极 175 之间的部分。

钝化层 180 形成在数据线 171、漏极 175 和半导体 154 的暴露部分上。钝化层 180 由诸如氮化硅或氧化硅之类的无机绝缘体制成。可选择地，钝化层 180 可以由有机绝缘体制成，其表面可以是平的。有机绝缘体可以具有光敏性，其相对介电常数可以保持在低于大约 4.0。此外，为不损害半导体 154 的暴露部分，并使有机层的绝缘性质最好，钝化层 180 可以具有双层结构，包括下部无机层和上部有机层。

钝化层 180 具有多个接触孔 182 和 185，分别暴露在数据线 171 和漏极 175 的末端部分 179，并且钝化层 180 和栅极绝缘层 140 具有多个接触孔 181，暴露在栅极线 121 的末端部分 129。

多个像素电极 191、多个连接元件 81 和多个接触助理 82 形成在钝化层 180 上。这些元件可以由透明传导材料（例如 ITO 和 IZO）或反射金属（例如 Al、Ag、Cr 或其合金）制成。

每一个像素电极 191 具有四个主边，它们基本上平行于栅极线 121 或数据线 171。在这些边中，平行于栅极线 121 的两个横向边 1911，基本上比平行于数据线 171 的两个纵向边 191s 长例如 3 倍的长度。从而，与横向边比纵向边短的情况相比，位于每一行的像素电极 191 的数目变小，位于每一列的像素电极 191 的数目变大。因此，由于所有数据线 171 的数目相对于像素高度减少，所以通过减少用于数据驱动器 500 的 IC 芯片的数目可以减少材料成本。尽管栅极线 121 的数目增加，但由于栅极驱动器 400 与栅极线 121、数据线 171 和 TFTs 一起可以集成到组件 300 内，所以栅极线 121 的数目的增加不是实质的成本问题。而且，即使栅极驱动器 400 以 IC 芯片的形式安装，减少用于数据驱动器 500 的 IC 芯片的数目也是更有利的，因为用于栅极驱动器 400 的 IC 芯片的成本相对低。

像素电极 191 通过接触孔 185 与漏电极 175 物理连接和电连接，并从漏极电极 175 接收数据电压。由数据电压供应的像素电极 191，与在公共电极面板上由公共电压供应的公共电极 270 合作产生电场，使得确定了插入在两个电极 191 和 270 之间的液晶层 3 内的液晶分子的取向。依照所确定的液晶分子的取向，通过液晶层 3 的光的偏振是变化的。像素电极 191 和公共电极 270 形成液晶电容器来存储和保存施加的电压，即使在 TFT 关闭之后。

像素电极 191 与存储电极线 131（包括存储电极 133a-133d）重叠来形成存储电容器，这提高了液晶电容器的电压存储容量。详细地，存储电极线 131 的茎在纵向横向穿过像素电极 191 的中间，且像素电极 191 的顶部和底部边界位于从茎向左右延伸的存储电极 133a-133d 上。如果存储电极线 131 这样放置，由于插入的存储电极 133a-133d 的出现，栅极线 121 和像素电极 191 之间的电磁串绕干涉被阻挡或屏蔽，由此稳定地在像素电极 191 上保持俘获的电压。此外，在这种结构中，与其中将存储电极 133a-133d 放置在像素电极 191 的左右边界的结构相比，传导线的长度在纵向上较小，因此减少了像素的横向宽度，使得可以保证用于集成栅极驱动器 400 的足够的空间。此外，存储电极 133a-133d 帮助来阻挡像素电极 191 之间的光泄漏。由在像素电极 191 中间放置存储电极线 131 的茎所引起的阶段差别，可以通过使存储电极线 131 的横向侧壁缓缓倾斜来补偿。

将每一个接触助理 82 通过接触孔 182 连接到数据线 171 的末端部分 179。接触助理 82 补充数据线 171 的末端部分 179 对外部装置的粘性性能，并且保护它们。

将每一个连接元件 81 通过接触孔 181 连接到栅极线 121 的末端部分 129。连接元件 81 将接栅极线 121 的末端部分 129 连接到栅极驱动器 400。如果栅极驱动器 400 是以 IC 芯片的形式，则连接元件 81 可以与接触助理 82 具有相似的形状和功能。

下面，将详细描述上部面板 200。

挡光元件 220 形成在绝缘基板 210 上，其中后者最好由透明玻璃或塑料制成。挡光元件 220 也称为黑矩阵，其阻挡光在像素之间的区域泄漏。

多个滤光器 230 也形成在基板 210 和挡光元件 220 上。将滤光器 230 基本上放置在由挡光元件 220 封闭的区域，并且可以沿像素电极 191 的行基本上沿横向延伸。每一个滤色器 230 可以代表其中一个原色，例如三原色，红、绿和蓝。

覆盖层 250 形成在滤色器 230 和挡光元件 200 上。覆盖层 250 可以由有机绝缘体制成，其防止滤色器 230 暴露并提供平的表面。可以省略覆盖层 250。

对齐的层 11 和 21 覆盖在面板 100 和 200 的内表面上，并且它们可以是垂直对齐的层。将偏振器 12 和 22 提供在面板 100 和 200 的外部表面上，并且它们的偏振轴可以彼此平行或垂直。当 LCD 是反射 LCD 时，可以省略两个偏振器中之一。

根据本示例性实施例的 LCD 可以进一步包括延迟薄膜（未示出），用于补偿液晶层 3 的延迟。LCD 进一步包括背光单元（未示出），用于向偏振器 12 和 22、延迟薄膜、面板 100 和 200 以及液晶层 3 提供光。

液晶层 3 可以在正或负电介质各向异性的状态中，并且排列液晶层 3 内的液晶分子，使得在没有电场的情况下，它们的长轴基本上平行或垂直于面板 100 和 200 的表面。

按照本发明的公开的实施例，可以减少安装在 LCD 内的数据驱动电路芯片的数目，并可以阻止显示设备驱动信号的过度延迟。由此，可以提高大尺寸 LCD 的图像质量。

虽然本公开提供了目前认为实用的示例性实施例，但是可以理解，本发明不应作为所公开的实施例的限制，而是相反，其想要覆盖在提供的教导的精神和范围内不同的修改和等效装置。

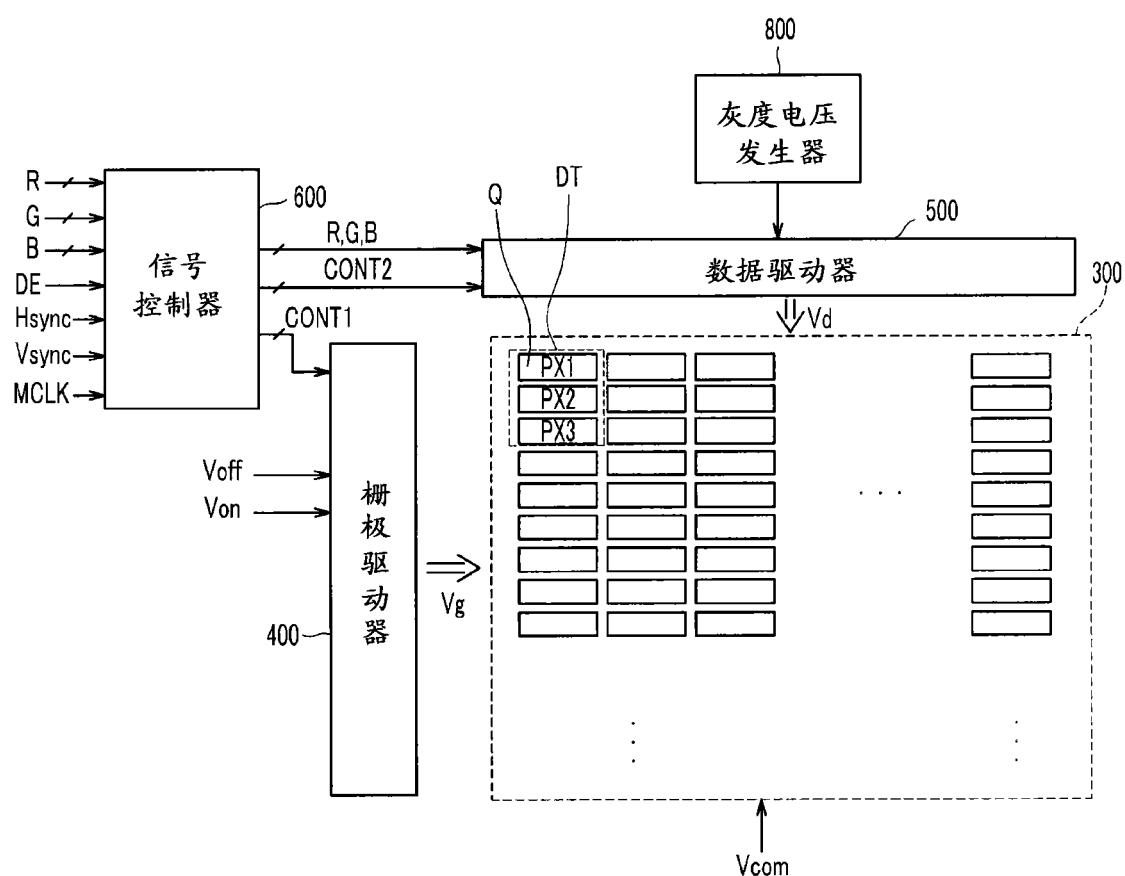


图 1

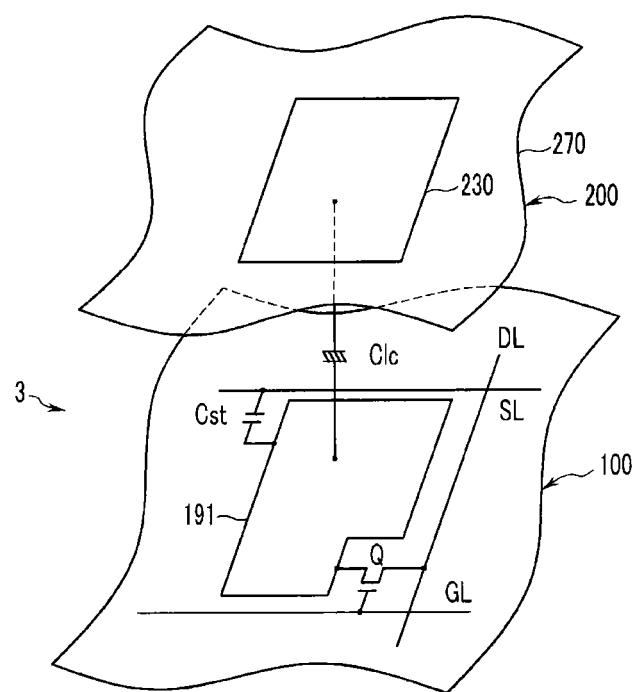


图 2

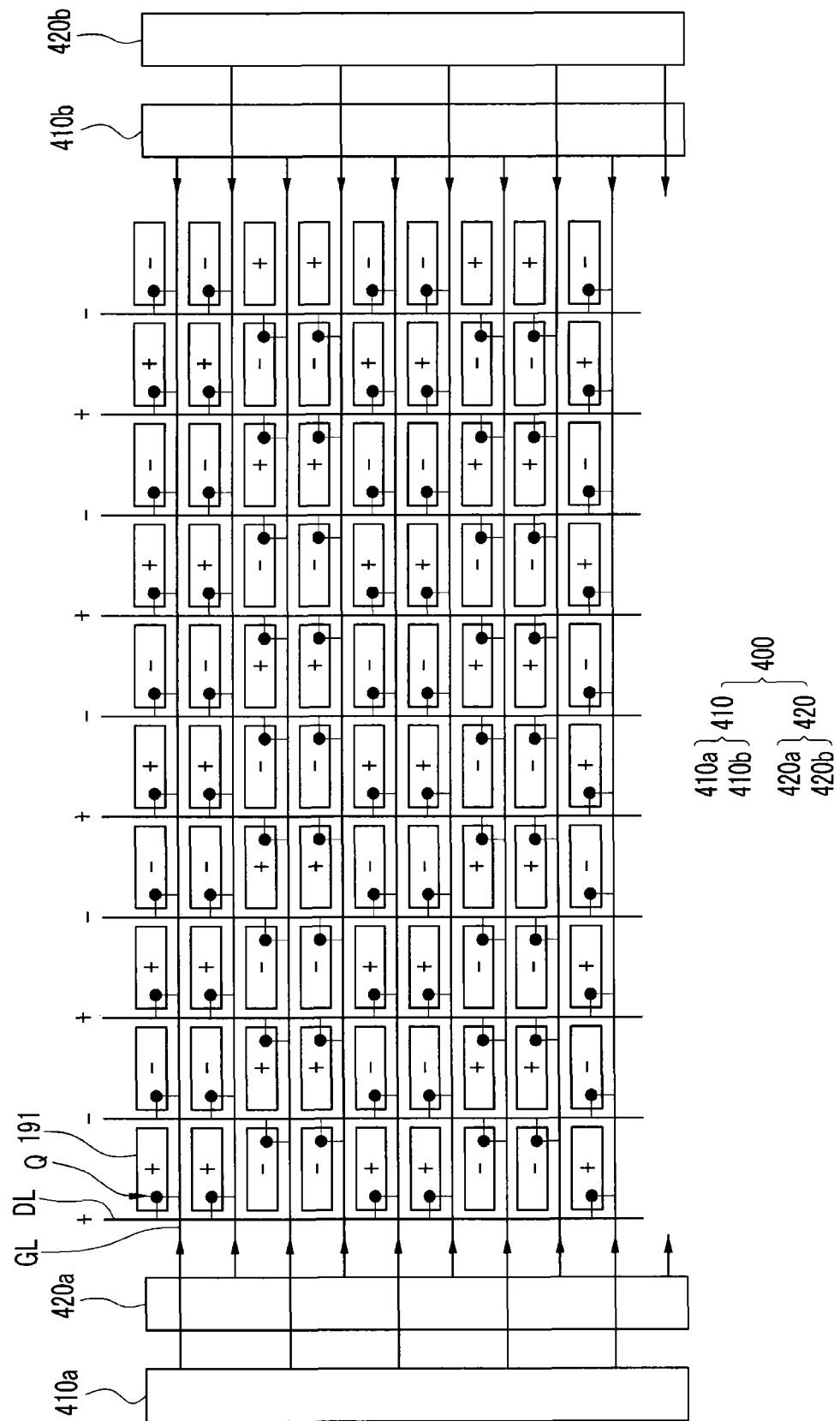


图 3

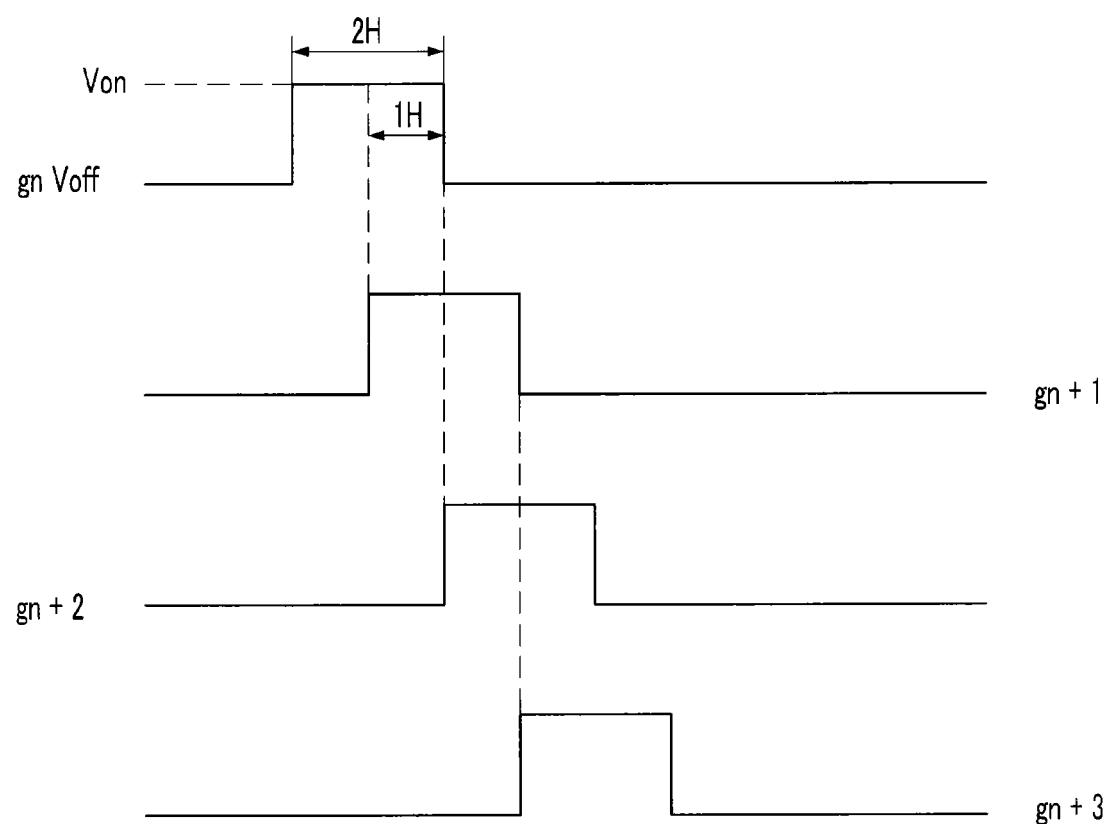


图 4

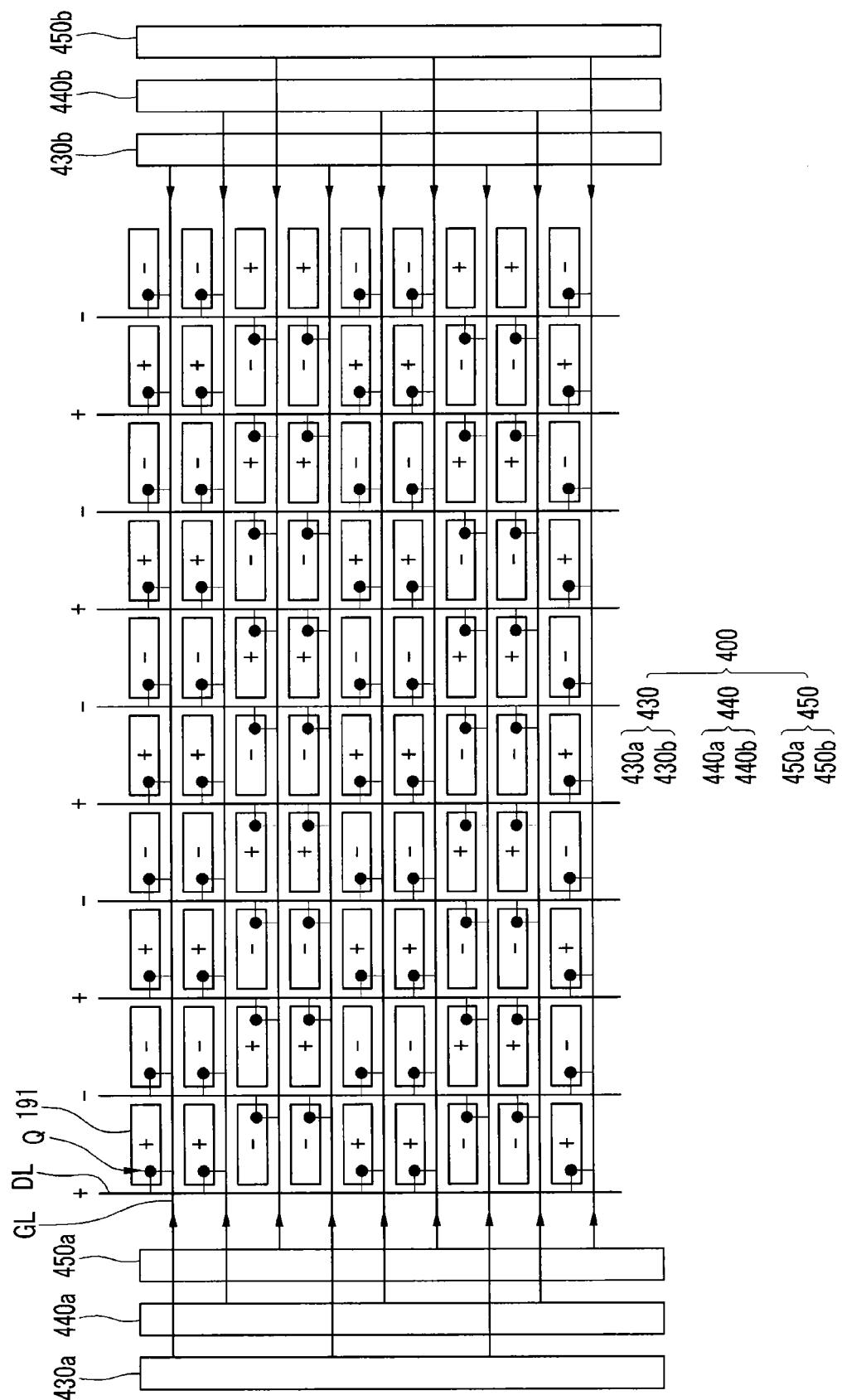


图 5

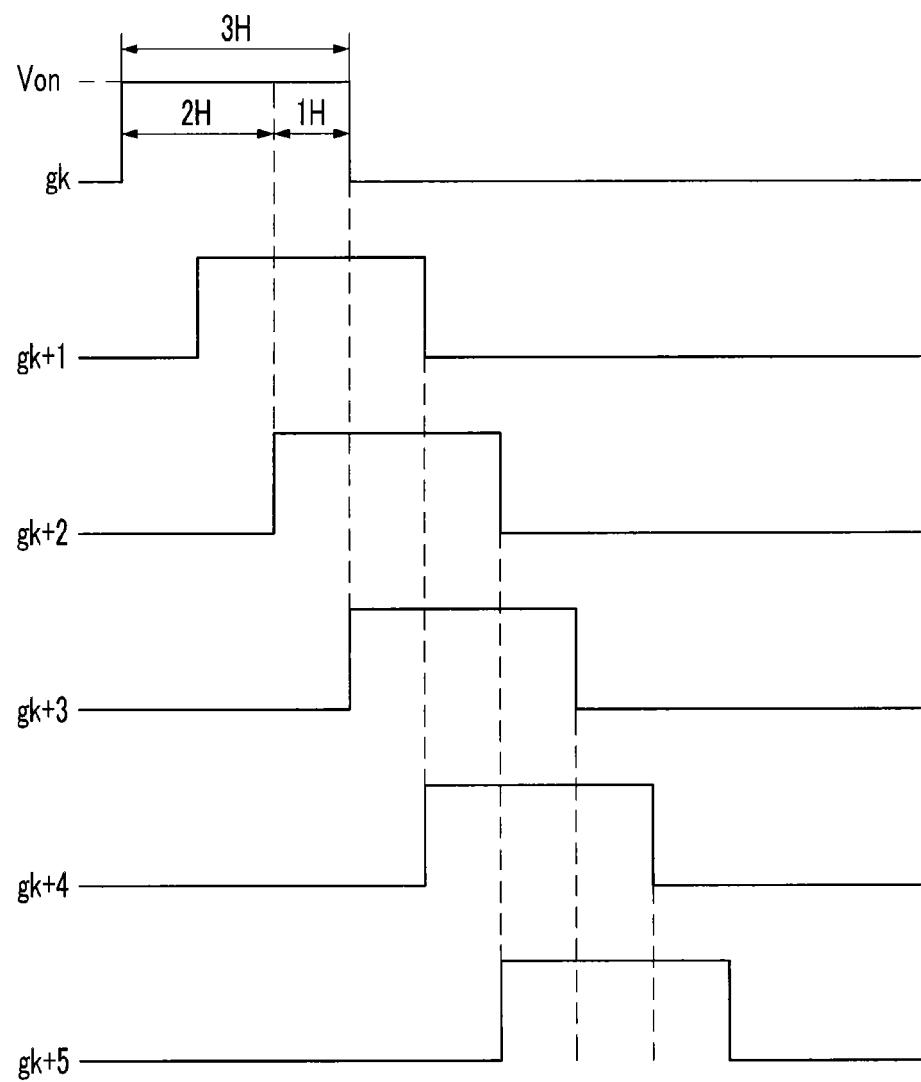


图 6

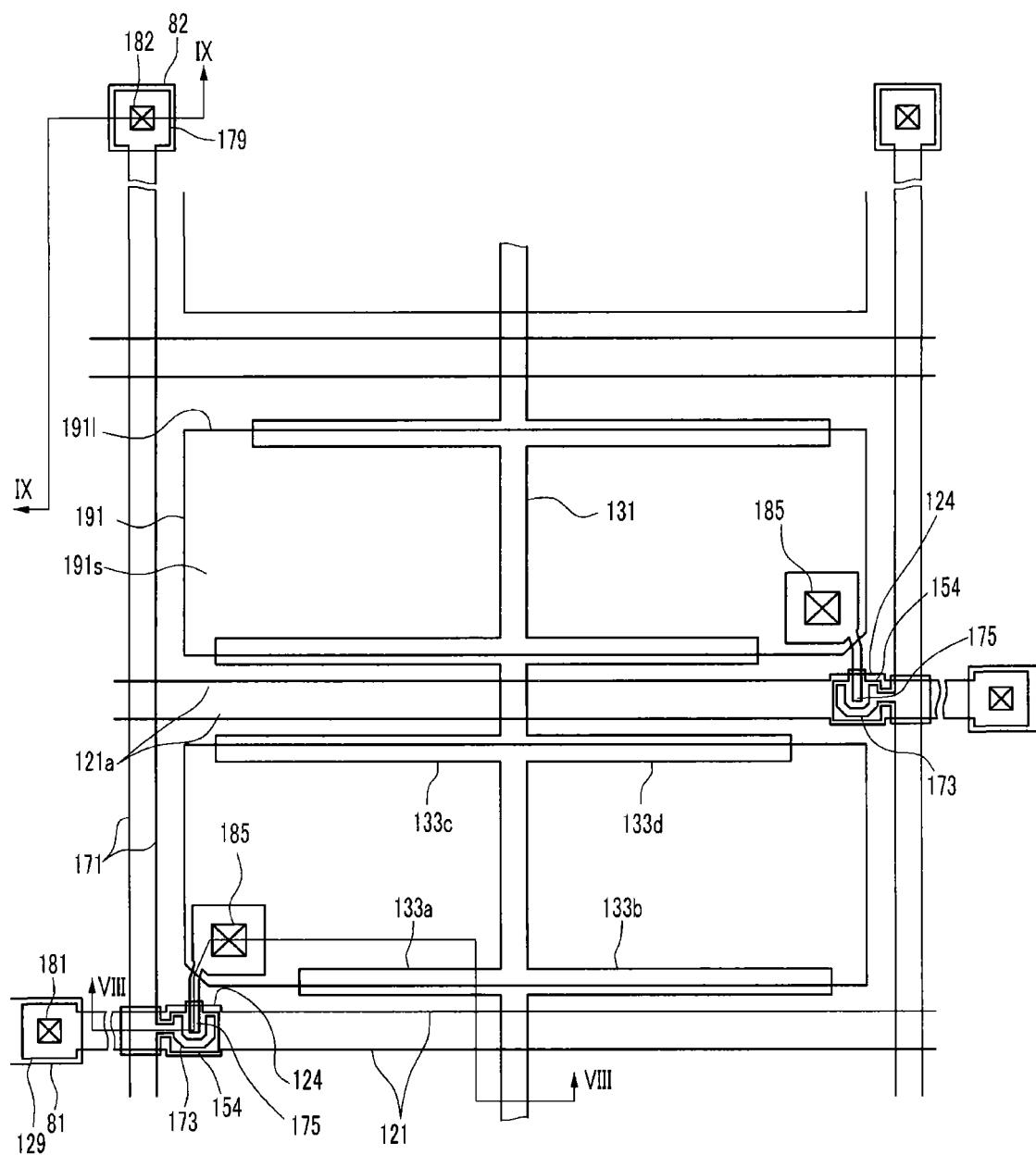


图 7

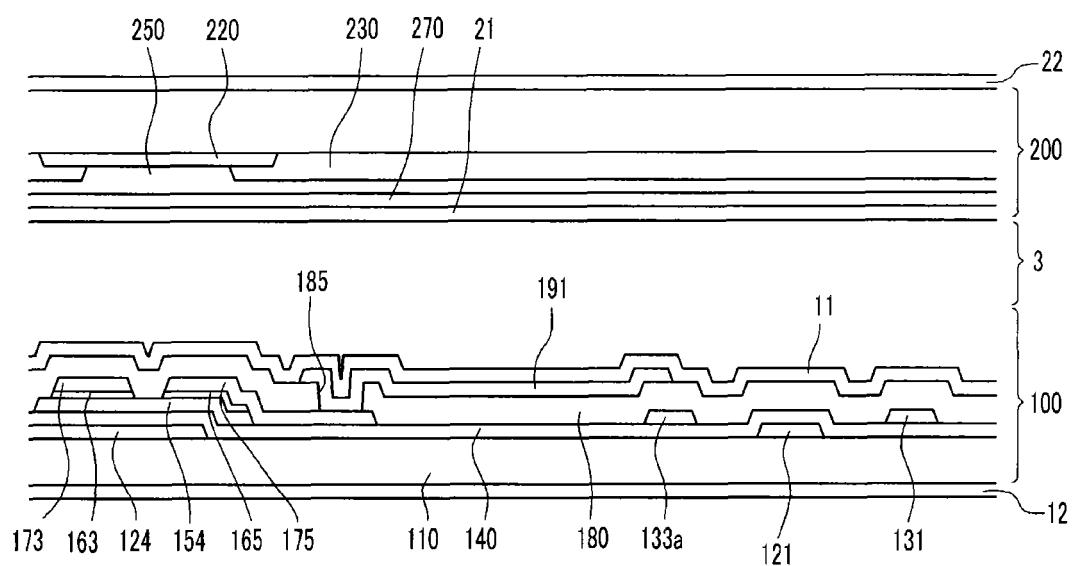


图 8

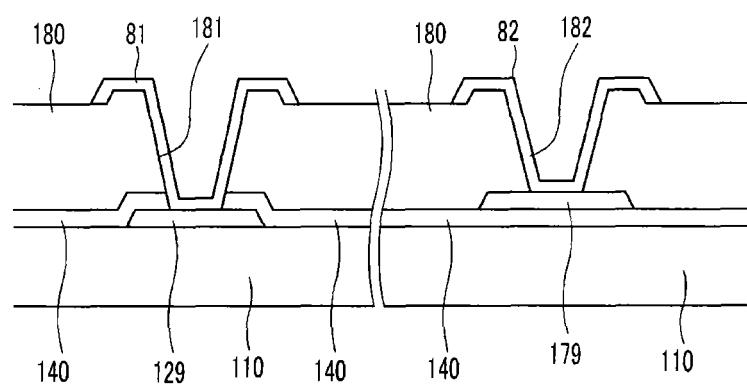


图 9

专利名称(译)	具有减少的宽带宽切换需求的线驱动器的液晶显示器		
公开(公告)号	<a href="#">CN101135825A</a>	公开(公告)日	2008-03-05
申请号	CN200710182154.7	申请日	2007-07-25
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金东奎		
发明人	金东奎		
IPC分类号	G02F1/1362 G02F1/133 G09G3/36		
CPC分类号	G09G3/3648 G09G2310/0205 G09G3/3614 G09G2320/0223		
代理人(译)	邵亚丽		
优先权	1020060069669 2006-07-25 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">Sipo</a>		

### 摘要(译)

液晶显示器包括基板、形成在基板上的多条栅极线、与栅极线交叉的多条数据线、连接到栅极线和数据线的多个薄膜晶体管、连接到薄膜晶体管且包括平行于栅极线的第一边和邻近于第一边且比第一边短的第二边的多个像素电极，以及至少两个连接到栅极线的互斥、交错子集的栅极驱动器。栅极驱动器可以包括关于基板彼此相对放置的第一栅极驱动电路和第二栅极驱动电路。

