

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.  
G02F 1/133 (2006.01)  
G09G 3/20 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200610061512.4

[43] 公开日 2008 年 1 月 9 日

[11] 公开号 CN 101101385A

[22] 申请日 2006.7.5

[21] 申请号 200610061512.4

[71] 申请人 群康科技(深圳)有限公司

地址 518109 广东省深圳市宝安区龙华镇富  
士康科技工业园 E 区 4 栋 1 层

共同申请人 群创光电股份有限公司

[72] 发明人 吴绍强

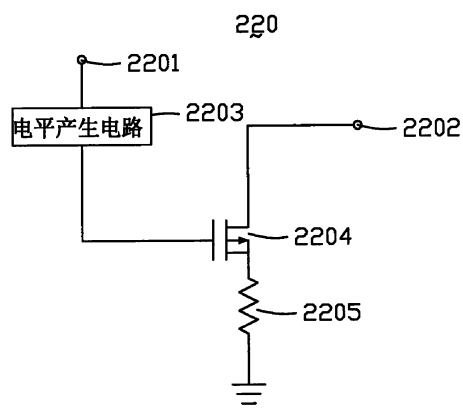
权利要求书 2 页 说明书 4 页 附图 2 页

## [54] 发明名称

放电电路及采用该放电电路的液晶显示装置

## [57] 摘要

本发明是关于一种放电电路,其包括一第一输入端、一第二输入端、一电平产生电路、一晶体管及一电阻。该第一输入端与该晶体管源极连接,该第二输入端通过该电平产生电路与该晶体管栅极连接,该晶体管漏极通过该电阻接地。该电平产生电路在该第二输入端接收一工作电压后产生一高电平使该晶体管导通,外界电荷通过该第一输入端及该晶体管构成的放电通路放电。本发明还提供一种采用该放电电路的液晶显示装置。



1.一种放电电路，其包括一第一输入端及一电阻，其特征在于：该放电电路还包括一第二输入端、一电平产生电路及一晶体管，该第一输入端与该晶体管源极连接，该第二输入端通过该电平产生电路与该晶体管栅极连接，该晶体管漏极通过该电阻接地，该电平产生电路在该第二输入端接收一工作电压后产生一高电平使该晶体管导通，外界电荷通过该第一输入端及该晶体管构成的放电通路放电。

2.如权利要求1所述的放电电路，其特征在于：该电平产生电路包括二反相器及一D触发器，其中一反相器串接在该第二输入端与该D触发器的触发输入端之间，另一反相器串接在该第二输入端与该D触发器的时钟控制端之间，该D触发器的输出端即该电平产生电路的输出端。

3.一种液晶显示装置，其包括一放电电路、一驱动集成电路、若干数据线、若干扫描线、若干薄膜晶体管及若干像素单元，该驱动集成电路包括一扫描驱动器及一数据驱动器，该扫描驱动器与该若干扫描线电连接，该数据驱动器与该若干资料线电连接，该若干薄膜晶体管位于该若干数据线与该若干扫描线的交叉处，该若干像素单元与该若干薄膜晶体管电连接，该放电电路包括一第一输入端及一电阻，其特征在于：该放电电路还包括一第二输入端、一电平产生电路及一晶体管，该第一输入端与该晶体管源极连接，该第二输入端通过该电平产生电路与该晶体管栅极连接，该晶体管漏极通过该电阻接地，该电平产生电路在该第二输入端接收一工作电压后产生一高电平使该晶体管导通，该若干薄膜晶体管通过该第一输入端及该晶体管构成的放电通路放电，从而加快该若干像素单元的放电速度。

4.如权利要求3所述的液晶显示装置，其特征在于：该电平产生电路包括二反相器及一D触发器，其中一反相器串接在该第二输入端与该D触发器的触发输入端之间，另一反相器串接在该第二输入端与该D触发器的时钟控制端之间，该D触发器的输出端即该电平产生电路的输出端。

5.如权利要求3所述的液晶显示装置，其特征在于：该放电电路设置于该驱动集成电路中。

6.如权利要求3所述的液晶显示装置，其特征在于：该放电电路设置于该扫描驱动器中。

## 放电电路及采用该放电电路的液晶显示装置

### 技术领域

本发明是关于一种放电电路及采用该放电电路的液晶显示装置。

### 背景技术

液晶显示装置在关机或突然断电时，控制液晶像素的薄膜晶体管处于关闭状态，但是加载于该薄膜晶体管栅极的关闭电压不能迅速变为0伏，因此加载于液晶像素两端的电压也不能迅速放电，从而导致出现关机残影现象。为此，业界发展多种技术以改善关机残影现象。

一种现有技术的改善关机残影现象的液晶显示装置是在该关闭电压输入端(Vgl)与地之间串接一电阻，加快该薄膜晶体管栅极的关闭电压放电速度，从而加快液晶像素电压的放电速度。

但是，该液晶显示装置在正常工作时也会通过该电阻持续放电，从而会增加系统额外功耗。

### 发明内容

为了解决现有技术中液晶显示装置在正常工作时增加系统额外功耗的问题，本发明提供一种在正常工作时不增加系统额外功耗的放电电路。

同时有必要提供一种采用该放电电路的液晶显示装置。

一种放电电路，其包括一第一输入端、一第二输入端、一电平产生电路、一晶体管及一电阻，该第一输入端与该晶体管源极连接，该第二输入端通过该电平产生电路与该晶体管栅极连接，该晶体管漏极通过该电阻接地。该电平产生电路在该第二输入端接收一工作电压后产生一高电平使该晶体管导通，外

界电荷通过该第一输入端及该晶体管构成的放电通路放电。

一种液晶显示装置，其包括一放电电路、一驱动集成电路、若干数据线、若干扫描线、若干薄膜晶体管及若干像素单元，该驱动集成电路包括一扫描驱动器及一数据驱动器，该放电电路包括一第一输入端、一第二输入端、一电平产生电路、一晶体管及一电阻，该第一输入端与该晶体管源极连接，该第二输入端通过该电平产生电路与该晶体管栅极连接，该晶体管漏极通过该电阻接地，该扫描驱动器与该若干扫描线电连接，该数据驱动器与该若干资料线电连接，该若干薄膜晶体管位于该若干数据线与该若干扫描线的交叉处，该若干像素单元与该若干薄膜晶体管电连接，该电平产生电路在该第二输入端接收一工作电压后产生一高电平使该晶体管导通，该若干薄膜晶体管通过该第一输入端及该晶体管构成的放电通路放电，从而加快该若干像素单元的放电速度。

与现有技术相比，本发明放电电路的电平产生电路在该液晶显示装置正常工作时持续输出低电平以关闭该晶体管，从而不增加系统额外的功耗。该电平产生电路在该液晶显示装置关闭或突然断电时输出一高电平以开启该晶体管，该液晶显示装置的关闭电压输入端通过该晶体管及电阻放电，从而能有效改善关机残影现象。

## 附图说明

图1是本发明液晶显示装置的示意图。

图2是本发明放电电路的电路模块图。

图3是本发明电平产生电路的一种具体电路结构图。

## 具体实施方式

请参阅图1，其是本发明液晶显示装置的示意图。该液晶显示装置2包括一资料驱动器21、一扫描驱动器22、若干数据线211、若干扫描线221、若干薄膜晶体管201、若干像素单元202

及若干存储电容203。该扫描驱动器22包括一放电电路220。

该若干数据线211与该数据驱动器21电连接，该若干扫描线221与该扫描驱动器22电连接。该若干薄膜晶体管201位于该若干数据线211与该若干扫描线221的交叉处，其栅极与该若干扫描线221电连接，其源极与该若干资料线211电连接，其漏极分别连接该若干像素单元202及该若干存储电容203。

请参阅图2，其是本发明放电电路的电路结构图。该放电电路220包括一第一输入端2201、一第二输入端2202、一电平产生电路2203、一晶体管2204及一电阻2205，该晶体管2204的栅极通过该电平产生电路2203与该第一输入端2201连接，该晶体管2204的源极与该第二输入端2202连接，该晶体管2204的漏极通过该电阻2205接地。该第一输入端2201用于接收工作电压，该第二输入端2202与该扫描驱动器22的关闭电压输入端(Vgl)(图未示)电连接，该电平产生电路2203在该第一输入端2201有工作电压输入时产生低电平，在该第一输入端2201无工作电压输入时产生高电平。该电平产生电路2203的一种具体电路结构如图3所示，该电平产生电路2203包括一第一反相器2206、一第二反相器2207及一D触发器2208，该第一反相器2206串接在该第一输入端2201与该D触发器2208的触发输入端之间，该第二反相器2207串接在该第一输入端2201与该D触发器2208的时钟控制端之间，该D触发器2208的输出端即该电平产生电路2203的输出端。

该液晶显示装置2正常工作时，该电平产生电路2203向该晶体管2204栅极输出低电平，该晶体管2204关闭，即该第二输入端2202与地断开。

当该液晶显示装置2关闭或突然断电时，该电平产生电路2203向该晶体管2204栅极输出高电平，该晶体管2204开启，即该第二输入端2202与地导通。该第二输入端2202、该晶体管2204的源极与漏极、该电阻2205及地之间构成了一放电通路，该关闭电压输入端的电压迅速变为0伏，该像素单元202与存储电容

203放电速度加快，从而达到改善关机残影的目的。

在本发明液晶显示装置2中，该扫描驱动器22与该数据驱动器21可由一驱动集成电路代替，故该放电电路220也可设置于该驱动集成电路中。

相较于现有技术，本发明放电电路220的电平产生电路2203在该液晶显示装置2正常工作时持续输出低电平以关闭该晶体管2204，从而不增加系统额外的功耗。该电平产生电路2203在该液晶显示装置2关闭或突然断电时输出一高电平以开启该晶体管2204，该液晶显示装置2的关闭电压输入端通过该晶体管2204及电阻2205放电，从而能有效改善关机残影现象。

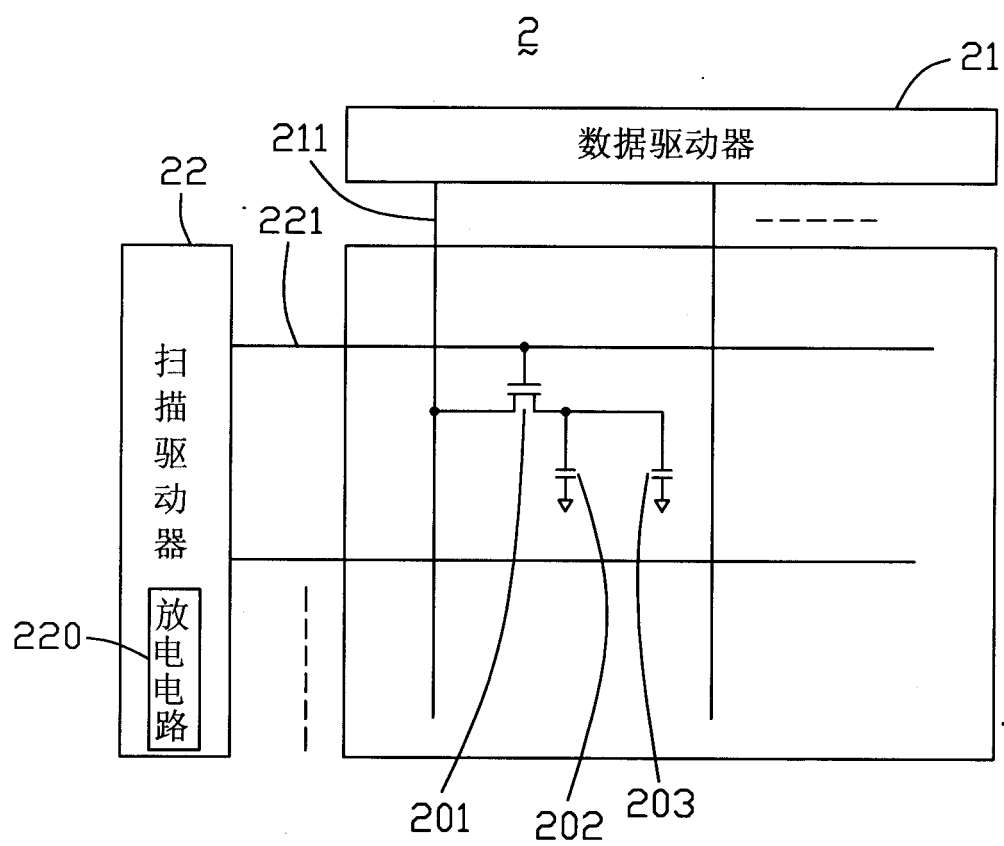


Figure 1 shows a schematic diagram of a rectangular domain with a central square hole. The domain is divided into four quadrants by a horizontal and vertical line. The top-left quadrant is labeled 'A', the top-right 'B', the bottom-left 'C', and the bottom-right 'D'. The central square hole is labeled 'E'. The domain is bounded by a thick black line. The central square hole is bounded by a thick black line.

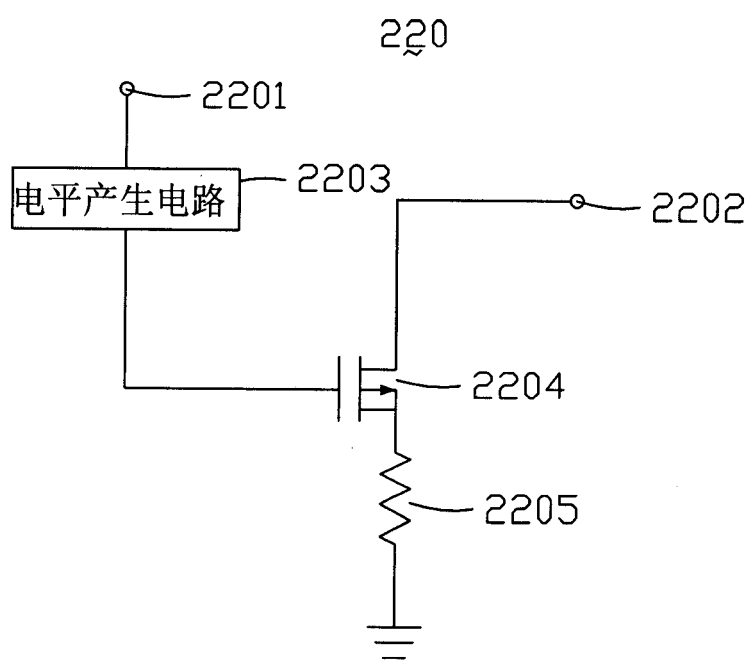


图 2

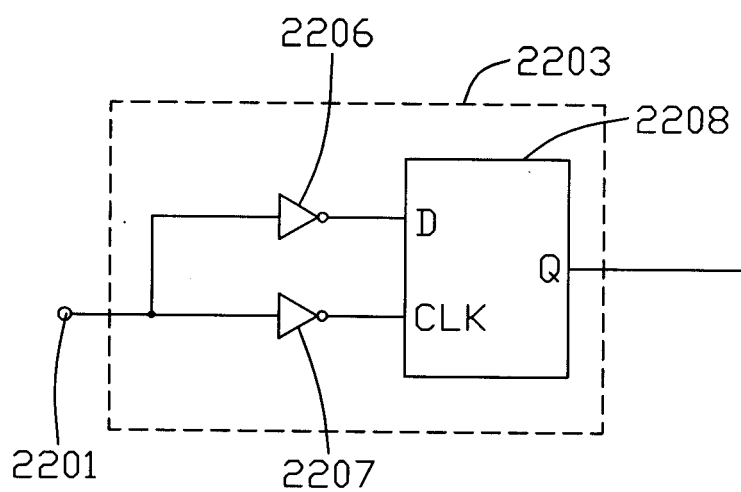


图 3

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 放电电路及采用该放电电路的液晶显示装置                            |         |            |
| 公开(公告)号        | <a href="#">CN101101385A</a>                   | 公开(公告)日 | 2008-01-09 |
| 申请号            | CN200610061512.4                               | 申请日     | 2006-07-05 |
| [标]申请(专利权)人(译) | 群康科技(深圳)有限公司<br>群创光电股份有限公司                     |         |            |
| 申请(专利权)人(译)    | 群康科技(深圳)有限公司<br>群创光电股份有限公司                     |         |            |
| 当前申请(专利权)人(译)  | 群康科技(深圳)有限公司<br>群创光电股份有限公司                     |         |            |
| [标]发明人         | 吴绍强                                            |         |            |
| 发明人            | 吴绍强                                            |         |            |
| IPC分类号         | G02F1/133 G09G3/20                             |         |            |
| 其他公开文献         | CN100492111C                                   |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明是关于一种放电电路，其包括一第一输入端、一第二输入端、一电平产生电路、一晶体管及一电阻。该第一输入端与该晶体管源极连接，该第二输入端通过该电平产生电路与该晶体管栅极连接，该晶体管漏极通过该电阻接地。该电平产生电路在该第二输入端接收一工作电压后产生一高电平使该晶体管导通，外界电荷通过该第一输入端及该晶体管构成的放电通路放电。本发明还提供一种采用该放电电路的液晶显示装置。

