

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200610168209.4

[51] Int. Cl.

G02F 1/133 (2006.01)

G02F 1/1362 (2006.01)

G02F 1/1333 (2006.01)

H05F 1/00 (2006.01)

[43] 公开日 2007 年 12 月 19 日

[11] 公开号 CN 101089685A

[22] 申请日 2006.12.15

[21] 申请号 200610168209.4

[30] 优先权

[32] 2006.6.15 [33] KR [31] 10-2006-0053873

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 崔熙东 崔元喜 许廷守

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

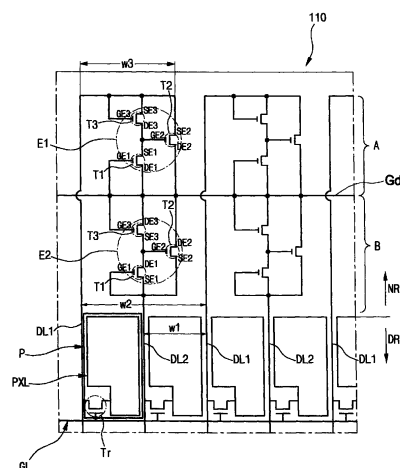
权利要求书 2 页 说明书 5 页 附图 3 页

[54] 发明名称

用于液晶显示器件的阵列基板

[57] 摘要

本发明公开一种用于液晶显示器件的阵列基板，其包括具有显示区域和位于显示区域外围的非显示区域的基板；在该基板上沿第一方向的栅线；在该基板上沿第二方向的第一数据线和第二数据线；在非显示区域中沿第一方向并将非显示区域划分为第一区域和第二区域的接地线；位于该第一区域中并与第一数据线相连接的第一静电放电保护电路；以及位于该第二区域中并与第二数据线相连接的第二静电放电保护电路。



1. 一种用于液晶显示器件的阵列基板，包括：
具有显示区域和位于所述显示区域外围的非显示区域的基板；
在所述基板上沿第一方向的栅线；
在所述基板上沿第二方向的第一数据线和第二数据线；
在非显示区域中沿第一方向，并且将所述非显示区域划分为第一区域和第二区域的接地线；
位于所述第一区域中，并且与所述第一数据线相连接的第一静电放电保护电路；以及
位于所述第二区域中，并且与所述第二数据线相连接的第二静电放电保护电路。
2. 根据权利要求1所述的基板，其特征在于，还包括沿第二方向的第三数据线，从而由第一数据线、第二数据线和第三数据线与所述栅线交叉以限定出第一像素区域和第二像素区域，其中各个所述第一静电放电保护电路和第二静电放电保护电路的宽度大于每个像素区域的宽度。
3. 根据权利要求2所述的基板，其特征在于，各个所述第一静电放电保护电路和第二静电放电保护电路具有基本上等于两个像素区域的宽度。
4. 根据权利要求2所述的基板，其特征在于，还包括位于所述第一区域和第二区域的其中之一中并与所述第三数据线相连接的第三静电放电保护电路。
5. 根据权利要求1所述的基板，其特征在于，各个所述第一静电放电保护电路和第二静电放电保护电路包括第一、第二和第三晶体管。
6. 根据权利要求5所述的基板，其特征在于，各个第一数据线和第二数据线与所述第一晶体管的栅极和源极以及所述第二晶体管的源极相连接，所述第一晶体管的漏极与所述第二晶体管的栅极以及所述第三晶体管的源极相连接，以及所述第二晶体管的漏极、所述第三晶体管的栅极及漏极与接地线相连接。
7. 根据权利要求1所述的基板，其特征在于，还包括与所述栅线以及第一数据线、第二数据线相连接的薄膜晶体管。

8. 根据权利要求 7 所述的基板, 其特征在于, 还包括位于显示区域中并与所述薄膜晶体管相连接的像素电极。

用于液晶显示器件的阵列基板

本申请要求享有 2006 年 6 月 15 日在韩国提交的韩国专利申请 No.2006-0053873 的优先权，在此引用其全部内容作为参考。

技术领域

本发明涉及一种液晶显示（LCD）器件，更具体地涉及一种用于包括静电放电（ESD）保护电路的高分辨率 LCD 器件的阵列基板。

背景技术

液晶显示器件（LCD）包括第一基板、第二基板和液晶层。第一基板和第二基板彼此面对并通过插入在第一基板和第二基板之间的液晶层彼此分开。LCD 器件利用液晶分子的光学各向异性和极化的特性而显示图像。

液晶分子具有细和长的取向。而且，通过对液晶分子施加电场可控制液晶分子的排列方向。这里，该 LCD 器件包括作为开关元件的薄膜晶体管（TFT）。该 LCD 器件称为有源矩阵 LCD（AM-LCD）器件，其具有优异的高分辨率和突出的动态图像显示的特性。

图 1 为根据现有技术的 LCD 器件的分解透视图。

如图 1 所示，第一基板 12 和第二基板 22 彼此面对，并且液晶层 30 插入在第一基板 12 和第二基板 22 之间。第一基板 12 包括栅线 GL、数据线 DL、薄膜晶体管（TFT）Tr 和像素电极 18。栅线 GL 和数据线 DL 彼此交叉从而由栅线 GL 和数据线 DL 限定出像素区域 P。TFT Tr 形成于栅线 GL 和数据线 DL 的各交叉部分，并且像素电极形成在各像素区域 P 中并与对应的 TFT Tr 相连。

第二基板 22 包括黑矩阵 25、滤色片层 26 和公共电极 28。黑矩阵 25 为格子形状以覆盖包括栅线、数据线 GL 和 TFT Tr 的第一基板 12 的非显示区域。滤色片层 26 分别包括第一、第二和第三子滤色片 26a、26b、26c。各个子滤色片 26a、26b 和 26c 具有红“R”、绿“G”和蓝“B”色其中之一，并且对应于像素区域 P。公共电极 28 形成在黑矩阵 25 和滤色片 26 上，并且形成在第

二基板 22 的整个表面上。利用像素电极 18 和公共电极 28 之间的垂直电场控制液晶分子的排列，从而引起透光量的改变。因此，LCD 器件显示图像。相应地，利用垂直电场的 LCD 器件具有高透光率和大孔径比。

然而，该 LCD 器件的制造工序非常复杂。而且，在制造工序期间和制造工序完成后会产生静电。为了防止静电损坏 TFT，可在数据线的端部设置 ESD 保护电路。

图 2 为根据现有技术的用于包括 ESD 保护电路的 LCD 器件的阵列基板的电路示意图。

如图 2 所示，栅线 GL 和数据线 DL 彼此交叉从而在基板 52 上限定出像素区域 P。TFT Tr 形成在各像素区域 P 中。像素电极 PXL 形成在各像素区域 P 中并且与各 TFT Tr 相连接。另外，ESD 保护电路 E 形成在数据线 DL 的端部。ESD 保护电路 E 延伸自接地线 Gdl。接地线 Gdl 与数据线 DL 交叉。换言之，接地线 GD1 可平行于栅线 GL。

ESD 保护电路 E 防止静电损坏 TFT Tr，该静电可能在制造阵列基板的工序期间产生。而且，当不存在静电时，ESD 保护电路 E 不会影响数据线。为了实现这些功能，ESD 保护电路 E 包括多个驱动元件。该多个驱动元件可为多个 TFT T1、T2 和 T3。另一方面，驱动元件可包括多个二极管。

ESD 保护电路 E 具有和像素区域 P 相同的宽度。并且沿接地线 Gdl 的方向设置与各数据线 DL 相连接的 ESD 保护电路 E。

近来，为了获得高分辨率，像素区域 P 变得越来越窄。具体地说，像素区域 P 的宽度 w_1 ，即数据线 DL 之间的距离，已变得很小。因此，很难沿接地线 Gdl 设置多个 ESD 保护电路 E。

发明内容

因此，本发明提出了一种液晶显示器件，其基本上消除了由于现有技术的局限和不足导致的一个或多个问题。

本发明的一个目的在于提供一种用于包括静电放电保护电路的液晶显示器件的阵列基板。

在以下的说明中将部分地述及本发明的其它优点和特征，而这些特征和优点能够从这些说明中部分地明显得到，或是通过本发明的实践而获得。通过文

字说明和权利要求以及附图中特别指出的结构可以实现和获得本发明的这些和其他优点。

为了实现这些和其它优点并根据如本文具体地和概括地描述的本发明的目的，一种用于 LCD 器件的阵列基板包括，具有显示区域和位于显示区域外围的非显示区域的基板；在基板上沿第一方向的栅线；在基板上沿第二方向的第一数据线和第二数据线；在非显示区域中沿第一方向，并且将非显示区域划分为第一区域和第二区域的接地线；位于第一区域中并与第一数据线相连接的第一静电放电保护电路；以及位于第二区域中并与第二数据线相连接的第二静电放电保护电路。

应当理解以上一般的描述和以下详细的描述都是示例性和解释性的，并意在提供对要求保护的本发明的进一步解释。

附图说明

附图提供对本发明的进一步理解，其包含在说明书中并构成说明书的一部分，说明本发明的实施方式并且与说明书一起用于解释本发明的原理。在附图中：

图 1 为根据现有技术的 LCD 器件的分解透视图；

图 2 为根据现有技术的用于包括 ESD 保护电路的 LCD 器件的阵列基板的电路示意图；

图 3 为根据现有技术的用于包括 ESD 保护电路的 LCD 器件的阵列基板的电路示意图。

具体实施方式

以下，将参照附图中描述的示例对优选的示例性实施方式进行详细描述。

图 3 为根据现有技术的用于包括 ESD 保护电路的 LCD 器件的阵列基板的电路示意图。

如图 3 所示，在基板 110 上限定有显示区域 DR 和非显示区域 NR。栅线 GL 和数据线 DL 分别沿第一方向和第二方向形成在基板 110 上。栅线 GL 和数据线 DL 彼此交叉从而在显示区域 DR 中限定出像素区域 P。TFT Tr 形成在各像素区域 P 中的栅线 GL 和数据线 DL 的交叉部分。像素电极 PXL 形成在各

像素区域 P 中并与 TFT Tr 连接。数据线 DL 包括第一线 DL1 和第二线 DL2。第一线 DL1 和第二线 DL2 彼此平行并交替排列。即，第 (2N-1) 条数据线 DL 定义为第一线 DL1，而第 (2N) 条数据线 DL 定义为第二线 DL2。

第一线 DL1 和第二线 DL2 延伸至非显示区域 NR，并且在非显示区域 NR 中形成有第一 ESD 保护电路 E1 和第二 ESD 保护电路 E2。第一 ESD 保护电路 E1 与第一线 DL1 的端部相连接，以及第二 ESD 保护电路 E2 与第一线 DL2 的端部相连接。另外，接地线 Gd1 沿第一方向形成在非显示区域 NR 的中心部分。换言之，接地线 Gd1 与栅线 GL 平行，并且非显示区域由接地线 Gd1 划分为第一区域 A 和第二区域 B。第一区域 A 可与显示区域 DR 远离，以及第二区域 B 可与显示区域 DR 邻近。

第一 ESD 保护电路 E1 和第二 ESD 保护电路 E2 分别设置在第一区域 A 和第二区域 B 中。换言之，第一线 DL1 与位于第一区域 A 中的第一 ESD 保护电路 E1 相连接，以及第二线 DL2 与位于第二区域 B 中的第二 ESD 保护电路 E2 相连接。然而，在另一示例性实施方式中，第一线与位于第二区域中的第二 ESD 保护电路连接，以及第二线与位于第一区域的第一 ESD 保护电路连接。

本发明的阵列基板中，ESD 保护电路可具有相等于两个像素区域 P 的宽度，而非现有技术中所述的仅具有相等于一个像素区域的宽度。更具体地说，当一个像素区域具有第一宽度 w1 时，其中形成有 ESD 保护电路的区域具有为第一宽度 w1 两倍的宽度 w2。图 3 中，ESD 保护电路 E 的第三宽度 w3 小于第二宽度 w2。然而，第三宽度 W3 可等于第二宽度 W2。因此，当阵列基板具有较少的像素区域以获得高分辨率时，ESD 保护电路 E 具有充分的空间。

接下来描述 ESD 保护电路 E。第一 ESD 保护电路 E1 和第二 ESD 保护电路 E2 各包括第一、第二和第三 TFT T1、T2、T3。

位于第一区域 A 中的第一 ESD 保护电路 E1 与第一线 DL1 和接地线 Gd1 相连接。第一线 DL1 与接地线 Gd1 交叉。第一线 DL1 与第三 TFT T3 的第三栅极 GE3、第三源极 SE3，以及第二 TFT T2 的第二源极 SE2 相连接。第三 TFT T3 的第三漏极 DE3 与第二 TFT T2 的第二栅极 GE2 和第一 TFT T1 的第一源极 SE1 相连接。另外，第一 TFT T1 的第一栅极 GE1 和第一漏极 DE1，以及第二漏极 DE2 与接地线 Gd1 相连接。

同样地，位于第二区域 B 中的第二 ESD 保护电路 E2 与第二线 DL2 和接

地线 Gd1 相连接。第二线 DL2 与第一 TFT T1 的第一栅极 GE1、第一源极 SE1，以及第二 TFT T2 的第二源极 SE2 相连接。第一 TFT T1 的第一漏极 DE1 与第二 TFT T2 的第二栅极 GE2 以及第三 TFT T3 的第三漏极 DE3 相连接。另外，第三 TFT T3 的第三栅极 GE3 和第三漏极 DE3，以及第二漏极 DE2 与接地线 Gd1 相连接。

当产生静电时，高于正常电压的较高电压将施加在第一线 DL1 和第二线 DL2 上。由于位于第一 ESD 保护电路 E1 中的第三 TFT T3 的第三栅极 GE3 与第一线 DL1 连接，所以由静电导致的过载电压将使第一 ESD 保护电路 E1 的第三 TFT T3 为导通状态。并且，由于位于第一 ESD 保护电路中的第二 TFT T2 的第二栅极 GE2 与第三漏极 DE 3 连接，使第一 ESD 保护电路 E1 的第二 TFT T2 为导通状态。过载电压通过第一 ESD 保护电路 E1 的第二 TFT T2 施加在接地线 Gd1 上。由于第一 TFT T1 的原因，接地线 Gd1 中的过载电压不会回流至第一 ESD 保护电路 E1 中。

第二 ESD 保护电路 E2 与第一 ESD 保护电路 E1 功能类似。第二 ESD 保护电路 E2 的第一 TFT T1 对应于第一 ESD 保护电路 E1 的第三 TFT T3，并且第二 ESD 保护电路 E2 的第三 TFT T3 对应于第一 ESD 保护电路 E1 的第一 TFT T1。

当在像素区域 P 中没有静电时，ESD 保护电路 E 不会影响像素区域 P 中的 TFT Tr。由于第一线 DL1 和第二线 DL2 上没有施加足够的电压，第一 ESD 保护电路 E1 的第三 TFT T3 和第二 ESD 保护电路 E2 的第一 TFT T1 为关闭状态。因此，像素区域 P 的 TFT Tr 的工作将不受第一 ESD 保护电路 E1 和第二 ESD 保护电路 E2 的影响。

另一方面，对于各 ESD 保护电路可使用多于三个的多个 TFT。如在上述的位置设置 ESD 保护电路，可进行各种改进和变化。

在不脱离本发明的精神或范围内，显然地，对本领域的技术人员来说可以对本发明的液晶显示器件进行各种改进和变形。因此，本发明意欲覆盖所有落入所附的权利要求书及其等同物范围内的各种改进和变形。

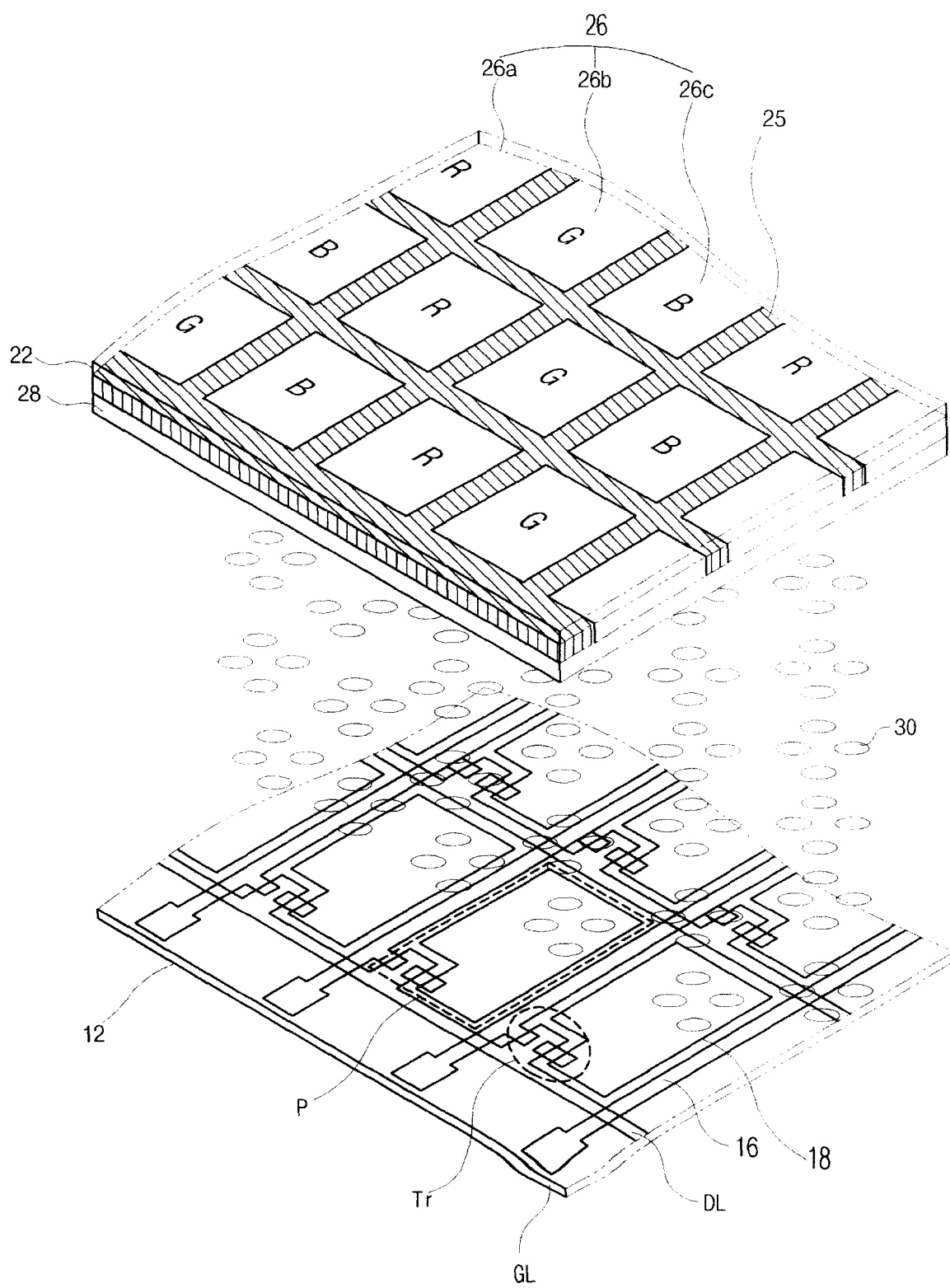


图 1

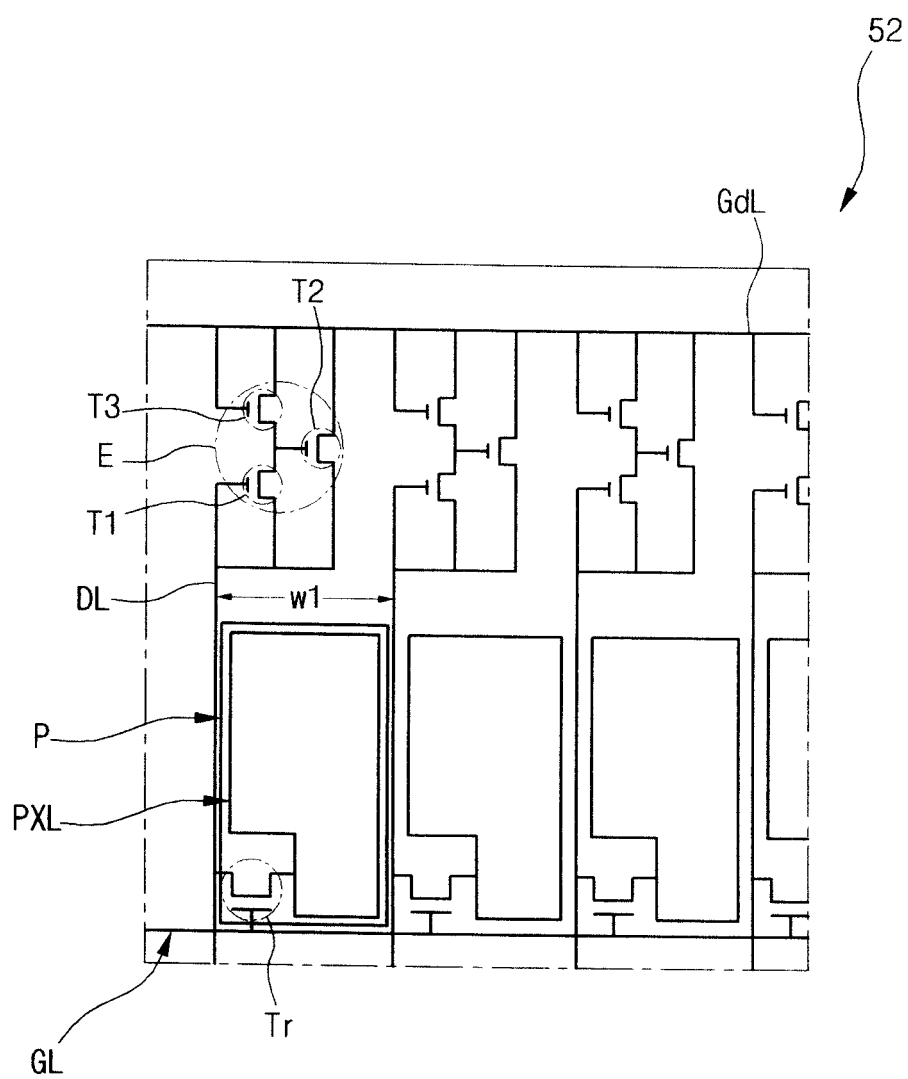


图 2

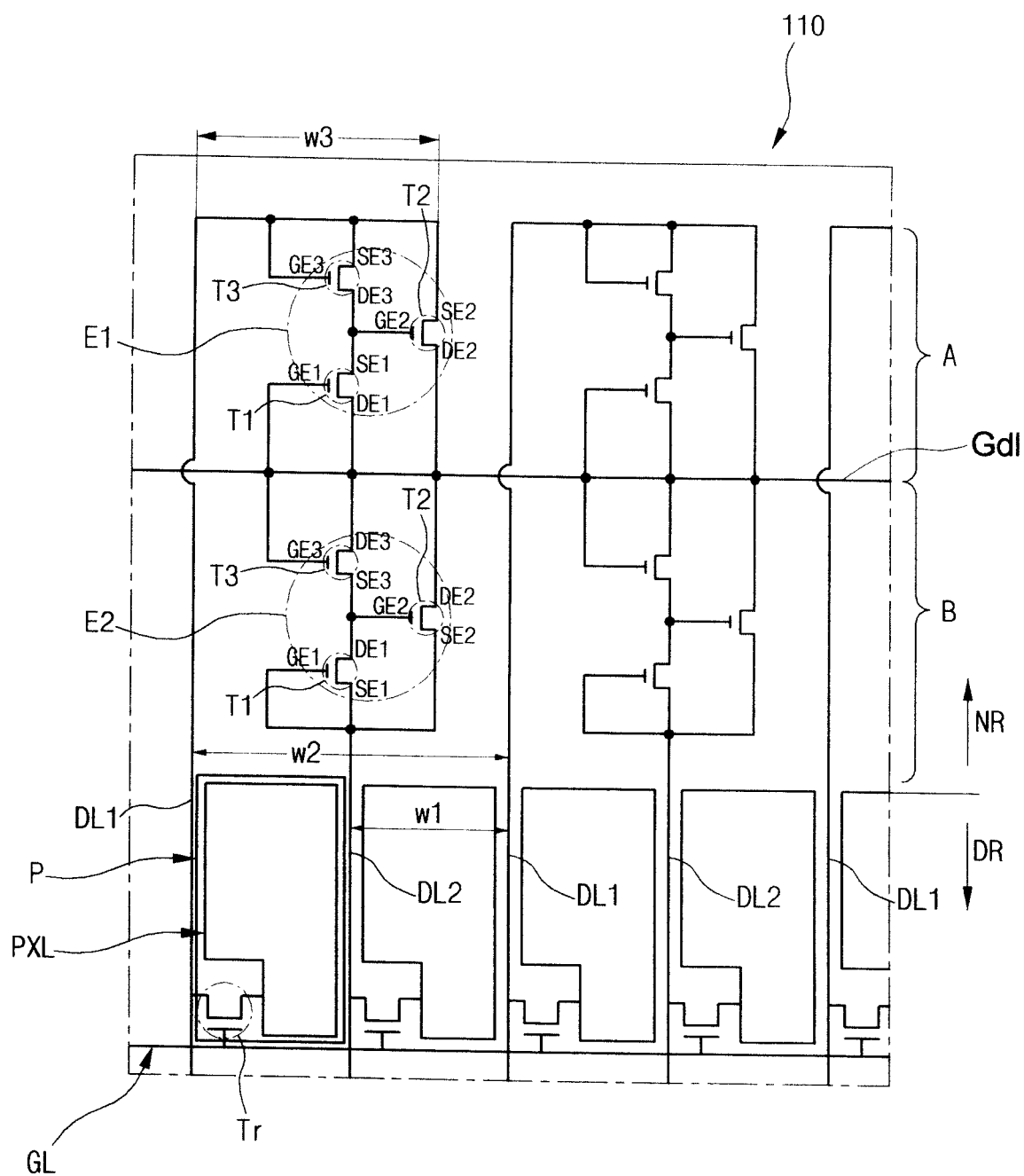


图 3

专利名称(译)	用于液晶显示器件的阵列基板		
公开(公告)号	CN101089685A	公开(公告)日	2007-12-19
申请号	CN200610168209.4	申请日	2006-12-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	崔熙东 崔元喜 许廷守		
发明人	崔熙东 崔元喜 许廷守		
IPC分类号	G02F1/133 G02F1/1362 G02F1/1333 H05F1/00		
CPC分类号	G02F1/136204 G09G3/3648 G09G2300/0426 G09G2330/08		
代理人(译)	徐金国		
优先权	1020060053873 2006-06-15 KR		
其他公开文献	CN101089685B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种用于液晶显示器件的阵列基板，其包括具有显示区域和位于显示区域外围的非显示区域的基板；在该基板上沿第一方向的栅线；在该基板上沿第二方向的第一数据线和第二数据线；在非显示区域中沿第一方向并将非显示区域划分为第一区域和第二区域的接地线；位于该第一区域中并与第一数据线相连接的第一静电放电保护电路；以及位于该第二区域中并与第二数据线相连接的第二静电放电保护电路。

