

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200710006762.2

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/1333 (2006.01)

G02F 1/133 (2006.01)

G03F 7/20 (2006.01)

H01L 21/00 (2006.01)

[43] 公开日 2007年8月15日

[11] 公开号 CN 101017297A

[22] 申请日 2007.2.6

[21] 申请号 200710006762.2

[30] 优先权

[32] 2006. 2. 6 [33] KR [31] 11112/06

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 姜信宅 金晶一 李钟赫 金有珍  
孔香植 许命九 金圣万

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波

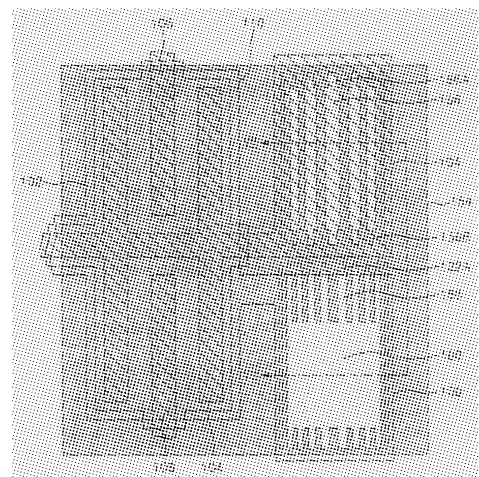
权利要求书4页 说明书13页 附图11页

[54] 发明名称

液晶显示器装置及其制造方法

[57] 摘要

本发明涉及一种液晶显示器装置及其制造方法，该液晶显示器装置包括：形成在第一导电层上的至少两个绝缘层；第二导电层，形成在该至少两个绝缘层之间；第一接触孔，穿透该至少两个绝缘层中的上绝缘层并暴露一部分第二导电层；第二接触孔，穿透该至少两个绝缘层并暴露一部分第一导电层；和接触部件，包括由第三导电层形成的桥电极，用于通过第一和第二接触孔连接第一和第二导电层。第二接触孔包括穿透该至少两个绝缘层的内孔和围绕内孔并形成在上绝缘层中的外孔。



- 1、一种液晶显示器装置，包括：  
至少两个绝缘层，形成在第一导电层上；  
第二导电层，形成在所述至少两个绝缘层之间；  
第一接触孔，穿透所述至少两个绝缘层中的上绝缘层并暴露一部分所述第二导电层；  
第二接触孔，穿透所述至少两个绝缘层并暴露一部分所述第一导电层；  
和  
接触部件，包括由第三导电层形成的桥电极，用于通过所述第一和第二接触孔连接所述第一和第二导电层，  
其中所述第二接触孔包括穿透所述至少两个绝缘层的内孔和围绕所述内孔并形成在所述上绝缘层中的外孔。
- 2、根据权利要求 1 所述的液晶显示器装置，其中所述第二接触孔的内孔和所述第二接触孔的外孔彼此分开给定距离。
- 3、根据权利要求 2 所述的液晶显示器装置，其中所述第一接触孔以及所述第二接触孔的外孔具有与所述第二接触孔的内孔的倾斜表面相比缓和倾斜的表面。
- 4、根据权利要求 3 所述的液晶显示器装置，其中所述第二接触孔的外孔朝所述第一接触孔比在其他方向延伸得更远。
- 5、根据权利要求 4 所述的液晶显示器装置，其中与所述第一接触孔相邻的外孔的倾斜表面比所述外孔的其他倾斜表面更缓和地形成。
- 6、根据权利要求 5 所述的液晶显示器装置，其中所述接触部件形成在包括图像显示单元并包括用于驱动所述图像显示单元的驱动电路的薄膜晶体管基板上，所述图像显示单元由多个子像素构成。
- 7、根据权利要求 6 所述的液晶显示器装置，其中所述图像显示单元包括形成在子像素区中的像素电极、连接到所述像素电极的薄膜晶体管、用于控制所述薄膜晶体管的栅线、和用于向所述薄膜晶体管提供数据的数据线，且其中所述驱动电路包括用于驱动所述栅线的栅极驱动电路。
- 8、根据权利要求 7 所述的液晶显示器装置，其中所述第一导电层包括形成在绝缘基板上的栅极金属层，所述第二导电层包括形成在覆盖所述栅极

金属层的所述至少两个绝缘层中的下绝缘层上的源极/漏极金属层,且所述第三金属层包括形成在覆盖所述源极/漏极金属层的上绝缘层上的透明导电层,其中所述下绝缘层是栅极绝缘层且所述上绝缘层是钝化层。

9、根据权利要求8所述的液晶显示器装置,其中所述源极/漏极金属层包括双金属层,其中至少铝层和钼层堆叠,且所述钼层连接到所述桥电极。

10、根据权利要求9所述的液晶显示器装置,其中所述图像显示单元还包括由所述栅极金属层形成的存储线,其中所述源电极由所述源极/漏极金属层形成并从所述薄膜晶体管延伸从而交叠所述存储线且中间设置所述栅极绝缘层,并且所述源电极通过穿透所述钝化层的第三接触孔连接到由所述透明导电层形成的像素电极。

11、一种液晶显示器装置的制造方法,包括步骤:

在绝缘基板上形成第一导电层;

在所述第一导电层上形成第二导电层,并形成至少两个绝缘层,所述第二导电层设置在其间;

形成第一接触孔,其穿透所述至少两个绝缘层的上绝缘层并暴露一部分所述第二导电层;

形成第二接触孔,其穿透所述至少两个绝缘层并暴露一部分所述第一导电层;和

形成由第三导电层形成的桥电极,用于通过所述第一和第二接触孔连接所述第一和第二导电层,

其中所述第二接触孔包括穿透所述至少两个绝缘层的内孔和围绕所述内孔并形成在所述上绝缘层中的外孔。

12、根据权利要求11所述的方法,其中所述第二接触孔的内孔和所述第二接触孔的外孔彼此分开给定距离。

13、根据权利要求12所述的方法,其中所述第一接触孔以及所述第二接触孔的外孔形成具有与所述第二接触孔的内孔相比缓和倾斜的表面。

14、根据权利要求13所述的方法,其中所述第二接触孔的外孔朝所述第一接触孔比沿其他方向延伸得更远。

15、根据权利要求14所述的方法,其中与所述第一接触孔相邻的外孔的倾斜表面比所述外孔的其他倾斜表面更缓和地形成。

16、根据权利要求15所述的方法,其中形成所述第一和第二接触孔包

括步骤:

在所述上绝缘层上形成光致抗蚀剂;

通过使用衍射曝光掩模和半色调掩模之一曝光和显影所述光致抗蚀剂而形成光致抗蚀剂图案;

通过利用所述光致抗蚀剂图案的第一蚀刻工艺,形成所述第二接触孔的内孔以仅穿透所述至少两个绝缘层的上绝缘层;和

通过利用所述光致抗蚀剂图案的第二蚀刻工艺形成穿透所述上绝缘层的第一接触孔以及第二接触孔的外孔,并通过将所述内孔延伸来穿透所述至少两个绝缘层的下绝缘层而暴露所述第一导电层。

17、根据权利要求 16 所述的方法,其中所述第一接触孔以及所述第二接触孔的外孔形成在相应于所述衍射曝光掩模的衍射曝光部件和所述半色调掩模的半色调透射部件之一的区域中。

18、根据权利要求 17 所述的方法,还包括在所述第一和第二蚀刻工艺之间灰化所述光致抗蚀剂图案。

19、根据权利要求 17 所述的方法,其中所述衍射曝光掩模的衍射曝光部件包括基本平行于所述第一和第二接触孔的长度形成的多个狭缝。

20、根据权利要求 19 所述的方法,其中所述多个狭缝的线宽、间隙和节距中的任何一个从所述第一和第二接触孔的中心朝外侧减小。

21、根据权利要求 20 所述的方法,还包括形成所述多个狭缝以包括至少一个具有减小的线宽的末端。

22、根据权利要求 21 所述的方法,其中所述多个狭缝中与所述第一接触孔对应的第一狭缝和所述多个狭缝中与所述第二接触孔对应的第二狭缝彼此分开,且所述第二狭缝连接到相应于所述第二接触孔内孔的透射部件。

23、根据权利要求 21 所述的方法,其中所述第一狭缝交叠部分所述第二导电层,所述第二狭缝交叠部分所述第一导电层且不交叠所述第二导电层。

24、根据权利要求 21 所述的方法,其中包括用于连接所述第一和第二导电层的桥电极的接触部件形成在薄膜晶体管基板上,所述薄膜晶体管基板包括包含多个子像素的图像显示单元和用于驱动所述图像显示单元的驱动电路,

其中所述图像显示单元包括形成在子像素区中的像素电极、连接到所述

像素电极的薄膜晶体管、用于控制所述薄膜晶体管的栅线、和用于向所述薄膜晶体管提供数据的数据线，且

其中所述驱动电路包括用于驱动所述栅线的栅极驱动电路。

25、根据权利要求 24 所述的方法，其中所述第一导电层包括形成在绝缘基板上的栅极金属层，所述第二导电层包括形成在覆盖所述栅极金属层的至少两个绝缘层的下绝缘层上的源极/漏极金属层，且所述第三金属层包括形成在覆盖所述源极/漏极金属层的上绝缘层上的透明导电层，其中所述下绝缘层是栅极绝缘层且所述上绝缘层是钝化层。

26、根据权利要求 25 所述的方法，其中所述源极/漏极金属层包括双金属层，其中至少铝层和钼层堆叠，且所述钼层连接到所述桥电极。

27、根据权利要求 26 所述的方法，还包括步骤：

在所述图像显示单元上通过所述栅极金属层形成存储线；

使由所述源极/漏极金属层形成并从所述薄膜晶体管延伸的源电极交叠所述存储线，所述栅极绝缘层设置在其间；和

在被所述存储线交叠的漏电极上相应于所述衍射曝光部件或所述半色调透射部件的区域中形成穿透所述钝化层的第三接触孔，

其中所述像素电极通过所述第三接触孔连接到所述漏电极。

## 液晶显示器装置及其制造方法

### 技术领域

本发明涉及一种液晶显示器(LCD)装置,且更具体而言涉及使用狭缝掩模、能够基本防止形成绝缘层的向后倾斜表面的LCD装置及其制造方法。

### 背景技术

LCD装置通过使用电场控制具有介电各向异性的液晶的光透射率而显示图像。该LCD装置通过组装其上形成滤色器阵列的滤色器基板和其上形成薄膜晶体管(TFT)阵列的TFT基板而形成,液晶设置在滤色器阵列和TFT阵列之间。被提供公共电压的公共电极形成在滤色器基板的整个表面上。分别提供数据信号的多个像素电极在TFT基板上形成为矩阵形式。用于分别驱动多个像素电极的TFT、用于控制TFT的栅线和用于向TFT提供数据信号的数据线也形成在TFT基板上。

TFT基板具有多层结构,其中多个导电层和绝缘层堆叠。例如,用于形成栅线、TFT的栅电极等的第一导电层,用于形成数据线、TFT的源电极和漏电极等的第二导电层,和用于形成像素电极等的第三导电层堆叠在TFT基板上,绝缘层设置在这些导电层之间。

在TFT基板上存在用于连接第一和第二导电层的多个接触部件,通过使用由第三导电层形成的桥电极而连接。桥电极通过第一接触孔和第二接触孔连接第一和第二导电层,第一接触孔通过穿透至少两个绝缘层而暴露第一导电层,第二接触孔通过穿透至少一个绝缘层而暴露第二导电层。被第一接触孔穿透的至少两个绝缘层的上绝缘层边缘由于过度蚀刻可以具有向后的倾斜表面。向后的倾斜表面可能导致通过第一接触孔的桥电极的敞开缺陷(open defect)。即使桥电极未被敞开,湿气也可能通过上和下绝缘层的松开的间隙而穿过,并逐渐增加桥电极的电阻,因此降低图像质量。

### 发明内容

根据本发明实施例的LCD装置包括:至少两个绝缘层,形成在第一导

电层上；第二导电层，形成在该至少两个绝缘层之间；第一接触孔，穿透该至少两个绝缘层中的上绝缘层并暴露一部分第二导电层；第二接触孔，穿透该至少两个绝缘层并暴露一部分所述第一导电层；和接触部件，包括由第三导电层形成的桥电极，用于通过第一和第二接触孔连接第一和第二导电层，其中第二接触孔包括穿透该至少两个绝缘层的内孔和围绕内孔并形成在上绝缘层中的外孔。第二接触孔的内孔和第二接触孔的外孔彼此分开给定距离。第一接触孔以及第二接触孔的外孔具有与第二接触孔的内孔的倾斜表面相比缓和倾斜的表面。第二接触孔的外孔朝第一接触孔比在其他方向延伸得更远。与第一接触孔相邻的外孔的倾斜表面比外孔的其他倾斜表面更缓和地形成。

接触部件形成在包括图像显示单元并包括用于驱动该图像显示单元的驱动电路的 TFT 基板上，该图像显示单元由多个子像素构成。

图像显示单元包括形成在子像素区中的像素电极、连接到像素电极的 TFT、用于控制 TFT 的栅线和用于向 TFT 提供数据的数据线，且其中驱动电路包括用于驱动栅线的栅极驱动电路。

第一导电层包括形成在绝缘基板上的栅极金属层，第二导电层包括形成在覆盖栅极金属层的至少两个绝缘层中的下绝缘层上的源极/漏极金属层，且第三金属层包括形成在覆盖源极/漏极金属层的上绝缘层上的透明导电层，其中下绝缘层可以是栅极绝缘层且上绝缘层可以是钝化层。

源极/漏极金属层包括单层或多层双金属层，其中钼层可以连接到桥电极。图像显示单元还包括由栅极金属层形成的存储线，且其中所述源电极由源极/漏极金属层形成并从 TFT 延伸从而交叠存储线且中间设置栅极绝缘层，并通过穿透所述钝化层的第三接触孔连接到由透明导电层形成的像素电极。

根据本发明的另一实施例，液晶显示器装置的制造方法包括步骤：在绝缘基板上形成第一导电层；在第一导电层上形成第二导电层，并形成至少两个绝缘层，第二导电层设置在其间；形成第一接触孔，其穿透至少两个绝缘层中的上绝缘层并暴露一部分第二导电层；形成第二接触孔，其穿透至少两个绝缘层并暴露一部分第一导电层；和形成由第三导电层形成的桥电极，用于通过第一和第二接触孔连接第一和第二导电层，其中第二接触孔包括穿透至少两个绝缘层的内孔和围绕内孔并形成在上绝缘层中的外孔。

形成第一和第二接触孔包括步骤：在上绝缘层上形成光致抗蚀剂；通过使用衍射曝光掩模和半色调掩模之一曝光和显影光致抗蚀剂而形成光致抗蚀剂图案；通过光致抗蚀剂图案的第一蚀刻工艺形成第二接触孔的内孔来仅穿透至少两个绝缘层的上绝缘层；和通过光致抗蚀剂图案的第二蚀刻工艺形成第一接触孔以及穿透上绝缘层的第二接触孔的外孔，并通过将内孔延伸来穿透至少两个绝缘层的上绝缘层而暴露第一导电层。第一接触孔以及第二接触孔的外孔形成在相应于衍射曝光掩模的衍射曝光部件和半色调掩模的半色调透射部分之一的区域中。该方法还包括在第一和第二蚀刻工艺之间灰化所述光致抗蚀剂图案。

衍射曝光掩模的衍射曝光部件包括基本平行于第一和第二接触孔的长度形成的多个狭缝。多个狭缝的线宽、间隙和节距中的至少一个从第一和第二接触孔的中心朝外侧减小。多个狭缝包括至少一个具有减小的线宽的末端。多个狭缝中与第一接触孔对应的第一狭缝和多个狭缝中与第二接触孔对应的第二狭缝彼此分开，且第二狭缝连接到相应于第二接触孔内孔的透射部件。第一狭缝交叠部分第二导电层，第二狭缝交叠部分第一导电层且不交叠第二导电层。

#### 附图说明

当结合附图时，从下面的详细描述中本发明的实施将变得更为明显，在附图中：

图 1 是示意性地示出根据本发明的示范性实施例的 LCD 装置的示意图；

图 2 是图 1 所示的栅极驱动器的内部方框图；

图 3 是图 2 所示的第一移位寄存器的具体电路图；

图 4 是根据本发明的示范性实施例的栅极驱动器的接触部件的平面图；

图 5 是沿图 4 所示的线 V-V' 所取的接触部件的剖面图；

图 6 是在根据本发明的示范性实施例的 LCD 装置的制造方法中用于形成接触孔的衍射曝光掩模的平面图；

图 7 是沿图 6 所示的线 VII-VII' 所取的 TFT 基板和衍射曝光掩模的剖面图；

图 8 是示出其中桥电极形成在图 7 所示的 TFT 基板上的结构的剖面图；

图 9 是部分示出在根据本发明的示范性实施例的 TFT 基板中的一个子像

素的平面图;

图 10 是沿图 9 所示的线 X-X'所取的子像素的剖面图;

图 11 是用于描述图 9 所示的接触孔的形成方法的剖面图。

### 具体实施方式

现在将参考图 1 到 11 描述本发明的示范性实施例。

图 1 是示意性地示出根据本发明的示范性实施例的 LCD 装置的示意图。

图 1 所示的 LCD 装置包括图像显示单元 16 和 LCD 面板 10, 在 LCD 面板 10 中形成用于驱动图像显示单元 16 的栅线的栅极驱动器 12 和 14。LCD 装置包括电路膜 26, 该电路膜 26 在其上安装用于驱动图像显示单元 16 的数据线的数据集成电路 (IC) 28。电路膜 26 连接在印刷电路板 (PCB) 20 和 LCD 面板 10 之间。LCD 装置包括安装在 PCB 20 上的时序控制器 22 和电源 24。在 LCD 面板 10 中, 为了描述的方便省略了滤色器基板而仅示出 TFT 基板。

在 LCD 面板 10 的图像显示单元 16 中, 栅线 GL1 到 GLm 和数据线 DL1 到 DLn 形成矩阵结构, 且 TFT 和像素电极 216 形成在由该矩阵结构限定的子像素区中。每个 TFT 响应于来自栅线 GL1 到 GLm 之一的扫描信号从数据线 DL1 到 DLn 之一提供数据信号到像素电极 216。根据施加的数据信号, 像素电极 216 与滤色器基板的公共电极一起形成电场, 因此在子像素基础上控制液晶从而显示图像。

栅极驱动器 12 和 14 形成于图像显示单元 16 两侧的外侧, 在位于 LCD 面板 10 外侧的非显示区中, 并依次驱动栅线 GL1 到 GLm。例如, 栅极驱动器 12 和 14 在 LCD 面板 10 两侧同时驱动栅线 GL1 到 GLm, 或者分别驱动奇数栅线 GL1、GL3.....和偶数栅线 GL2、GL4.....。每个栅极驱动器 12 和 14 包括用于单独驱动栅线 GL1 到 GLm 的多个移位寄存器 SR1 到 SRm, 如图 2 所示。每个移位寄存器 SR1 到 SRm 包括多个 TFT T1 到 T7, 如图 3 所示。栅极驱动器 12 和 14 与图像显示单元 16 的 TFT 和多个信号线及电极一起形成在 TFT 基板上。

用于驱动图像显示单元 16 的数据线 DL1 到 DLn 的多个数据 IC 28 的每个安装在相应的电路膜 26 上。电路膜 26 通过各向异性导电膜 (ACF) 安装在 LCD 面板 10 和 PCB 20 之间。带载封装 (TCP) 或膜上芯片 (COF) 可

以用作安装数据 IC 28 的电路膜 26。可取代地，数据 IC 28 可以通过玻璃上芯片 (COG) 方法直接安装在 LCD 面板 10 的 TFT 基板上而不使用电路膜 26。数据 IC 28 通过使用来自伽马电压发生器 (未示出) 的伽马电压把来自时序控制器 22 的数字数据转换为模拟数据信号，并在图像显示单元 16 的栅线 GL1 到 GLm 被驱动的同时，在每个水平周期中向数据线 DL1 到 DLn 提供该模拟数据信号。

安装在 PCB 20 上的时序控制器 22 控制数据 IC 28 和栅极驱动器 12 和 14。视频数据信号和从时序控制器 22 产生的多个数据控制信号通过 PCB 20 和电路膜 26 提供到每个数据 IC 28。从时序控制器 22 产生的多个栅极控制信号通过 PCB 20、电路膜 26、和 LCD 面板 10 的 TFT 基板提供到栅极驱动器 12 和 14。电源 24 产生驱动数据 IC 28、栅极驱动器 12 和 14、以及 LCD 面板 10 所需要的多个驱动电压。

图 2 是图 1 所示的栅极驱动器的内部方框图。

参考图 2，每个栅极驱动器 12 和 14 包括分别用于驱动多个栅线 GL1 到 GLm 的多个移位寄存器 SR1 到 SRm。

多个移位寄存器 SR1 到 SRm 的输出端子 OUT 分别连接到多个栅线 GL1 到 GLm。来自时序控制器 22 的开始脉冲 STV 提供到第一移位寄存器 SR1 的输入端子 IN。前一级的栅线的扫描信号提供到每个第二到第 m 移位寄存器 SR2 到 SRm 的输入端子 IN。来自电源 24 的高电势电压 VDD 和低电势电压 VSS 分别提供到每个移位寄存器 SR1 到 SRm 的功率端子 VDD 和 VSS。来自时序控制器 22 的时钟 CPV 提供到每个奇数寄存器 SR1、SR3.....的时钟端子 CK，且来自时序控制器 22 的反向时钟 CPVB 提供到每个偶数移位寄存器 SR2、SR4.....的时钟端子 CK。时钟 CPV 和反向时钟 CPVB 具有相反的相位。下一级的栅线的扫描信号提供到每个移位寄存器 SR1 到 SRm-1 的控制端子 CT。与提供到时钟端子 CK 的反向时钟 CPVB 相反的时钟 CPV 提供到第 m 移位寄存器 SRm 的控制端子 CT。因此，第一移位寄存器 SR1 响应于开始脉冲 STV 和时钟 CPV 输出扫描信号到第一栅线 GL1。第二到第 m 移位寄存器 SR2 到 SRm 响应于前一级的移位寄存器的扫描信号和时钟 CPV 和 CPVB 依次输出扫描信号到第二栅线 GL2 到第 m 栅线 GLm。每个移位寄存器 SR1 到 SRm 具有相同的内部电路结构。

图 3 是图 2 所示的第一移位寄存器 SR1 的具体电路图。

图 3 所示的第一移位寄存器 SR1 包括用于通过节点 Q 的控制而输出时钟 CPV 到第一栅线 GL1 的上拉 (pull-up) 晶体管的第一 TFT T1、由用于通过节点 QB 的控制而输出低电势电压 VSS 到第一栅线 GL1 的下拉 (pull-down) 晶体管的第二 TFT T2 构成的输出缓冲、和由用于控制节点 Q 和 QB 的第三到第七 TFT T3 到 T7 构成的控制器。第一到第七 TFT T1 到 T7 可以形成为 N 型或 P 型晶体管。因此, 第一到第七 TFT T1 到 T7 可以与图像显示单元 16 的 TFT 一起形成为 N 型晶体管。

第三 TFT T3 响应于开始脉冲 STV 引起节点 Q 被预充电到高电势电压 VDD。被预充电的节点 Q 被响应于时钟 CPV 的电容 C 的耦合现象自举 (bootstrap), 并引起时钟 CPV 的高电压通过第一 TFT T1 输出为第一栅线 GL1 的扫描信号。第四和第五 TFT T4 和 T5 分别响应于第二栅线 GL2 的扫描信号和节点 QB 而将节点 Q 放电到低电压 VSS。第六 TFT T6 作为正向二极管型连接到高电势电压 VDD 的供应线, 并引起节点 QB 被预充电到高电势电压 VDD。第七 TFT T7 响应于节点 Q 将节点 QB 放电到低电势电压 VSS。如果节点 Q 通过第四和第五 TFT T4 和 T5 被放电到低电压, 则第七 TFT T7 被截止且节点 QB 被充电到高电势电压 VDD。第二 TFT T2 被导通且第一栅线 GL1 的扫描信号被放电到低电势电压 VSS。第二 TFT T2 保持导通状态直到开始脉冲 STV 提供到第三 TFT T3, 且第一栅线 GL1 保持低电势电压 VSS。

根据本发明实施例的 LCD 装置在使用非晶硅的 LCD 面板 10 的 TFT 基板上安装栅极驱动器 12 和 14, 每个栅极驱动器包括多个 TFT。由于栅极驱动器 12 和 14 通过多个掩模工艺与 TFT 基板的图像显示单元 16 一起形成, 堆叠至少三个导电层, 在导电层之间设置绝缘层。此外, 在栅极驱动器 12 和 14 中, 存在用于通过桥电极连接不同导电层的多个接触部件。例如, 在栅极驱动器 12 和 14 中, 存在多个接触部件, 用于通过桥电极彼此连接栅极金属层和源极/漏极金属层, 栅极绝缘层设置在其间, 该桥电极由钝化层上的透明导电层形成。

图 4 是图 1 所示的栅极驱动器中的不同导电层的接触部件 120 的放大平面图。图 5 是沿图 4 所示的线 V-V' 所取的接触部件 120 的剖面图。

图 4 所示的栅极驱动器包括并联连接的一对 TFT 105 和连接到该对 TFT 105 的接触部件 120。接触部件 120 包括用于连接栅电极 100 和源电极 104 的桥电极 114, 并从该对 TFT 105 突出。接触部件 120 不限于该对 TFT 105,

而可以适用于其中栅极金属层和源极/漏极金属层通过 TFT 基板上的桥电极连接的所有结构。

该对 TFT 105 包括栅电极 100、交叠栅电极 100 且栅极绝缘层设置在中间的半导体层 102。该对 TFT 105 包括交叠半导体层 102 并彼此分开的源电极 104 和漏电极 106。该源电极 104 围绕相对于半导体层 102 的中心向上和向下突出的漏电极 106 的三个侧面，并与漏电极 106 分开。由半导体层 102 构成的两个沟道形成在源电极 104 和漏电极 106 之间。该对 TFT 105 的每个 TFT 相应于图 3 所示的 TFT T1 到 T7 中的任何一个。

接触部件 120 包括从该对 TFT 105 突出的栅电极 100 和源电极 104、用于分别暴露源电极 104 和栅电极 100 的第一和第二接触孔 110、和用于通过第一和第二接触孔 110 和 112 连接源电极 104 和栅电极 100 的桥电极 114。

参考图 5，栅电极 100 由绝缘基板 130 上的栅极金属层形成。栅极绝缘层 132 形成在绝缘基板 130 和栅电极 100 上。源电极 104 由栅极绝缘层 132 上的源极/漏极金属层形成，且钝化层 134 形成在栅极绝缘层 132 和源电极 104 上。第一接触孔 110 穿透钝化层 134 以暴露一部分源电极 104，且第二接触孔 112 穿透钝化层 134 和栅极绝缘层 132 以暴露一部分栅电极 100。第二接触孔 112 包括穿透钝化层 134 和栅极绝缘层 132 的内孔 112A 以及仅穿透钝化层 134 的外孔 112B。外孔 112B 延伸到内孔 112A 的外侧，仅在钝化层 134 上。外孔 112B 具有比内孔 112A 更宽的剖面面积且更靠近第一接触孔 110。外孔 112B 形成得相对宽以围绕内孔 112A 的外侧。形成外孔 112B 的钝化层 134 的边缘与形成内孔 112A 的栅极绝缘层 132 的部分分开，并具有与内孔 112A 相比更缓和的倾斜角。第二接触孔 112 的外孔 112B 由与内孔 112A 相同的掩模工艺形成，且可以与第一接触孔 110 一起通过使用衍射曝光或半透射形成从而仅穿透钝化层 134。形成外孔 112B 的钝化层 134 的边缘具有朝内孔 112B 倾斜的表面。基本防止了钝化层 134 的边缘形成具有离开内孔 112B 向后倾斜的表面。

由钝化层 134 上的透明导电层形成的桥电极 114 通过第一接触孔 110 连接到源电极 104 并沿着第二接触孔 112 的外孔 112B 的倾斜表面延伸。桥电极 114 也通过第二接触孔 112 的内孔 112A 连接到栅电极 100。基本防止了桥电极 114 被形成第二接触孔 112 的外孔 112B 的钝化层 134 的倾斜表面所敞开。在第一接触孔 110 与第二接触孔 112 的内孔 112A 之间的第二接触孔

112的外孔112B形成来具有相对于形成内孔112A的栅极绝缘层132的部分相对缓和的倾斜角,如图5所示。因此,基本防止了由钝化层134从第二接触孔112向下朝第一接触孔110相后倾斜的表面所引起的桥电极114的缺陷。

图6是用于形成根据本发明的示范性实施例的TFT基板的接触孔的衍射曝光掩模。图7是沿图6的线VII-VII'所取的TFT基板和衍射曝光掩模的剖面图。图8是其上形成桥电极的TFT基板的剖面图。

参考图6和7,在钝化层134形成在TFT基板上之前,栅电极100、源电极104和漏电极106通过多个掩模工艺形成。

栅电极100通过第一掩模工艺形成在绝缘基板130上。通过例如溅射的沉积工艺在绝缘基板130上形成栅极金属层,并通过利用第一掩模的光刻工艺和蚀刻工艺构图该栅极金属层而形成栅电极100。栅极金属层可以是单层或多层结构的例如钼(Mo)、铝(Al)和铬(Cr)的金属或这些金属的合金。例如,栅极金属层可以形成为Al/Mo的双层结构。

栅极绝缘层132也形成在一部分栅电极100上。栅电极100形成在绝缘层130上。栅极绝缘层132通过例如PECVD(等离子体增强化学气相沉积)的沉积工艺形成,且然后形成具有双层结构的半导体层102,该双层结构包括非晶硅层和n+非晶硅层。半导体层102通过使用第二掩模的光刻工艺和蚀刻工艺被构图。栅极绝缘层132可以由无机绝缘材料形成,例如氧化硅(SiO<sub>x</sub>)和氮化硅(SiN<sub>x</sub>)。

源电极104和漏电极106通过第三掩模工艺形成在半导体层102上。源电极104和漏电极106通过例如溅射的沉积法在其上形成半导体层102的栅极绝缘层132上形成为源极/漏极金属层。该源极/漏极金属层通过使用第三掩模的光刻工艺和蚀刻工艺被构图。在源电极104和漏电极106之间暴露的n+非晶硅层通过蚀刻工艺除去,且在源电极104和漏电极106下面的n+非晶硅用作欧姆接触层。源极/漏极金属层可以由例如Mo、Al和Cr的金属或这些金属的合金以单层或多层结构形成。例如,源极/漏极金属层可以形成为Mo/Al/Mo的三层结构。半导体层102、源电极104和漏电极106可以利用衍射曝光掩模通过单个掩模工艺形成。

通过第四掩模工艺,钝化层134形成在其上形成源电极104和漏电极106的栅极绝缘层132上。此外,第一和第二接触孔110和112形成在钝化层134中。钝化层134通过例如比如PECVD的沉积法在栅极绝缘层132上沉积例

如  $\text{SiO}_x$  和  $\text{SiN}_x$  的无机绝缘层而形成。钝化层 134 和栅极绝缘层 132 通过使用衍射曝光掩模 150 的第四掩模的光刻工艺和蚀刻工艺被构图, 因此形成第一和第二接触孔 110 和 112。第一接触孔 110 和第二接触孔 112 的外孔 112B 通过衍射曝光掩模 150 的衍射曝光仅穿透钝化层 134, 且钝化层 134 具有朝内孔 112A 相对缓和地倾斜的表面。钝化层 134 可以用快速沉积工艺沉积 - 因为钝化层 134 的倾斜表面不是通过蚀刻工艺形成的, 钝化层 134 的沉积工艺时间可以缩短且生产率提高。虽然具有半色调透射部分的半色调掩模可以取代衍射曝光掩模 150 的衍射曝光部件而使用, 但下面仅描述衍射曝光掩模 150。

衍射曝光掩模 150 包括其中不透明图案 154 形成在掩模基板 152 上的不透明区 P1、其中形成穿透不透明图案 154 的透射孔 160 的透射区 P2、和其中形成穿透不透明图案 154 的多个狭缝 156 和 158 的衍射曝光区 P3。第二接触孔 112 的内孔 112A 形成在相应于衍射曝光掩模 150 的透射区 P2 的区域中。第一接触孔 110 和第二接触孔 112 的外孔 112B 形成在相应于衍射曝光区 P3 的区域中。钝化层 134 形成在相应于不透明区 P1 的区域中。形成在衍射曝光区 P3 中的狭缝 156 和 158 设计为使得其宽度、间距和节距至少之一朝着第一和第二接触孔 110 和 112 的外侧逐渐减小, 以逐渐减小曝光量。形成第一接触孔 110 和第二接触孔 112 的外孔 112B 的钝化层 134 的部分具有缓和倾斜的表面。

例如, 用于形成第一接触孔 110 的衍射曝光掩模 150 的多个狭缝 156 与第一和第二接触孔 110 和 112 的长度平行地形成。用于形成第二接触孔 112 的外孔 112B 的多个第二狭缝 158 形成为从用于形成内孔 112A 的透射孔 160 纵向地延伸。第一和第二狭缝 156 和 158 彼此分开, 其中源电极 104 的边缘设置在其间, 如图 6 所示。第一狭缝 156 形成在源电极 104 的区域内, 从而不超过源电极 104 的区域。基本上防止源电极 104 下面的栅极绝缘层 132 被直到栅极绝缘层 132 的蚀刻工艺中源电极 104 边缘的曝光的过蚀刻而底切。第一狭缝 156 的中间部分具有第一宽度, 且端部 156A 和 156B 具有小于第一宽度的第二宽度。第一狭缝 156 的线宽、间距和节距中的一个或多个沿第一狭缝 156 的宽度方向从第一接触孔 110 的中心朝外侧减小, 使得形成第一接触孔 110 的钝化层 134 的部分具有相对缓和的倾斜表面。从透射孔延伸的每个第二狭缝 158 具有第三宽度, 且其与第一狭缝 156 相对的端部 158A 具

有小于第三宽度的第四宽度。第二狭缝 158 的线宽、间距和节距中的一个或多个沿第二狭缝 158 的宽度方向从第二接触孔 112 的中心朝外侧减小,使得围绕第二接触孔 112 的钝化层 134 具有相对缓和的倾斜表面。第二狭缝 158 可以延伸从而与栅电极 100 的边缘交叠。第二狭缝 158 不延伸交叠源电极 104。

光致抗蚀剂(未示出)沉积在钝化层 134 上,且通过使用衍射曝光掩模 150 的曝光和显影,具有不同厚度的光致抗蚀剂图案形成在相应于不透明区 P1 和衍射曝光区 P3 的区域中。相应于衍射曝光区 P3 的光致抗蚀剂图案具有薄于相应于不透明区 P1 的厚度。穿透钝化层 134 的第二接触孔 112 的内孔 112A 通过使用这些光致抗蚀剂图案作为掩模的第一干法蚀刻工艺而形成。此后,光致抗蚀剂图案被灰化以除去具有相对薄厚度的光致抗蚀剂图案,因此减小整个厚度。通过使用剩余的光致抗蚀剂图案作为掩模的第二干法蚀刻工艺,形成穿透钝化层 134 的第一接触孔 110 和第二接触孔 112 的外孔 112B,且内孔 112A 延伸以穿透栅极绝缘层 132。第一干法蚀刻工艺、光致抗蚀剂图案的灰化工艺和第二干法蚀刻工艺可以在相同的腔室中连续地进行。暴露源电极 104 的第一接触孔 110 通过第二干法蚀刻工艺形成,其中即使源电极 104 形成为 Mo/Al/Mo 的三层结构,也能基本防止上 Mo 层被蚀刻。因此,上 Mo 层不需要形成得厚于约 1000Å 以防止 Al 层暴露,且通过减小上 Mo 层的沉积厚度到约一半或约小于 500Å,沉积时间可以缩短,因此提高生产率。剩余的光致抗蚀剂图案通过光致抗蚀剂剥离工艺被除去。

参考图 8,用于通过第一和第二接触孔 110 和 112 连接源电极 104 和栅电极 100 的桥电极 114 通过第五掩模工艺形成。通过例如溅射的沉积法在钝化层 134 上形成透明导电层,并通过使用第五掩模的光刻和蚀刻工艺构图该透明导电层而形成该桥电极 114。作为透明导电层,可以使用 ITO(氧化铟锡)、TO(氧化锡)、IZO(氧化铟锌)、ITZO(氧化铟锡锌)、ZO(氧化锌)等形成。

根据本发明的实施例的 LCD 装置及其制造方法通过使用衍射曝光或半色调掩模而形成穿透钝化层 134 的第一接触孔 110 和第二接触孔 112 的外孔 112B。第一接触孔 110 和第二接触孔 112 的外孔 112B 通过与穿透钝化层 134 和栅极绝缘层 132 的第二接触孔 112 的内孔 112A 相同的掩模工艺形成,且钝化层 134 具有相对缓和倾斜的表面。然后,基本防止通过第一和第二接触

孔 110 和 112 的桥电极 114 的敞开缺陷和累积的敞开缺陷，且通过高速沉积钝化层 134，可以缩短沉积工艺时间，因此提高生产率。

图 9 是局部示出根据本发明的示范性实施例的 TFT 基板中的一个子像素的平面图。图 10 是沿图 9 的线 X-X' 所取的剖面图。图 11 是用于形成图 9 所示的接触孔的掩模的剖面图。

参考图 9 和 10，子像素包括形成在由栅线 202 和数据线 204 的交叉所限定的子像素区中的像素电极 216、和连接在栅线 202、数据线 204 和像素电极 216 之间的 TFT。

栅线 202 和数据线 204 形成在绝缘基板 130 上，栅极绝缘层 132 设置在其间。每个子像素区被栅线 202 和数据线 204 的矩阵结构划分。在绝缘基板 130 上，存储线 220 交叉数据线 204 且基本平行于栅线 202，栅极绝缘层 132 设置在其间。

TFT 包括包含在栅线 202 中的栅电极 206、连接到数据线 204 的漏电极 210、连接到像素电极 216 的源电极 212、和连接到漏电极 210 和源电极 212 的半导体层 208。半导体层 208 包括用于形成漏电极 210 与源电极 212 之间的沟道的有源层 208A、和用于有源层 208A、漏电极 210 和源电极 212 的欧姆接触的欧姆接触层 208B。

像素电极 216 形成在覆盖 TFT 的钝化层 134 上并通过穿透钝化层 134 的第三接触孔 214 连接到源电极 212。源电极 212 从 TFT 延伸从而与存储线 220 一起形成存储电容器 Cst，并交叠存储线 220 且栅极绝缘层 132 设置在其间。穿透钝化层 134 的第三接触孔 214 形成在存储线 220 与源电极 212 的交叠部分上，并连接到像素电极 216。

具有上述结构的 TFT 基板的图像显示单元与上述栅极驱动器一起形成。

包括栅线 202、栅电极 206 和存储线 220 的栅极金属图案通过第一掩模工艺形成在绝缘基板 130 上。通过第二掩模工艺，形成栅极绝缘层 132，且其中沉积由非晶硅层形成的有源层 208A 和由 n+非晶硅层形成的欧姆接触层 208B 的半导体层 208 形成在栅极绝缘层 132 上。包括数据线 204、漏电极 210 和源电极 212 的源极/漏极金属图案通过第三掩模工艺形成。通过第四掩模工艺，形成钝化层 134 和穿透钝化层 134 的第三接触孔 214。通过第三接触孔 214 连接到源电极 212 的像素电极 216 通过第五掩模工艺形成。

第三接触孔 214 形成在相应于衍射曝光部件 P3 的区域中，其中形成有

衍射曝光掩模 150 的多个狭缝 156。第三接触孔 214 通过与参考图 6 和 7 所述的接触部件 120 的第一和第二接触孔 110 和 112 相同的掩模工艺形成, 并形成在与第一接触孔 110 类似的相应于衍射曝光部件或半色调透射部件的区域中。比不透明区 P1 的光致抗蚀剂图案薄的光致抗蚀剂图案形成在将通过使用曝光掩模 150 的曝光和显影形成第三接触孔 214 的部分的钝化层 134 上。在用于形成第二接触孔 112 的内接触孔 112A 的第一干法蚀刻工艺之后, 薄的光致抗蚀剂图案通过灰化工艺被除去, 且通过第二干法蚀刻工艺形成仅穿透钝化层 134 的第三接触孔 214。暴露源电极 212 的第三接触孔 214 通过第二干法蚀刻工艺形成, 其中即使源电极 212 形成为 Mo/Al/Mo 的三层结构, 也可以基本防止上 Mo 层被蚀刻。由于上 Mo 层可以形成为具有小于约 1000Å 的厚度且基本防止 Al 层被暴露, 所以可以通过减小上 Mo 层的沉积厚度到约小于 500Å 而缩短沉积时间, 因此提高生产率。此外, 由于基本防止源极/漏极金属层的源电极 212 的上 Mo 层在第三接触孔 214 的形成期间被过度蚀刻, 所以基本防止了由源极/漏极金属层的过度蚀刻引起的例如针孔的缺陷。基本防止了能够通过像素电极 216 将漏电极 212 连接到存储线 220 的短路缺陷, 该连接由于蚀刻剂的渗透将源极/漏极金属层的针孔延伸到栅极绝缘层 132 而实现。即使暴露源极/漏极金属层的接触孔形成在栅极金属层和源极/漏极金属层交叠部分中且栅极绝缘层设置在其间, 也可以基本防止由源极/漏极金属层的过度蚀刻引起的源极/漏极金属层与栅极金属层之间的短路缺陷。

根据本发明的实施例的 LCD 及其制造方法通过使用衍射曝光或半色调掩模形成穿透钝化层的接触孔和穿透钝化层 134 和栅极绝缘层的接触孔中的外孔, 并使用相同的掩模工艺为穿透钝化层和栅极绝缘层的接触孔中的内孔, 并引起钝化层具有缓和倾斜的表面。钝化层的倾斜表面朝内孔倾斜, 其中基本防止了通过接触孔的桥电极的敞开缺陷且生产率提高。此外, 由于基本防止了累积的敞开缺陷, 所以通过钝化层的快速沉积, 图像质量提高且生产率提高。

此外, 根据本发明的实施例的 LCD 装置及其制造方法通过使用衍射曝光或半色调透射形成穿透钝化层的接触孔, 因此基本防止源极/漏极金属层在形成接触孔时被过度蚀刻。即使 Mo/Al/Mo 的三层结构应用到源极/漏极金属层, 由于上 Mo 层的沉积时间的减小, 上 Mo 层可以沉积得薄且生产率可以

提高。此外，基本防止由源极/漏极金属层的过度蚀刻引起的短路缺陷，同时暴露源极/漏极金属层的接触孔形成在栅极金属层与源极/漏极金属层的交叠部分。

虽然参考其实施例示出并描述了本发明，但本领域的技术人员应该理解，可以进行各种形式和细节的变化而不脱离由权利要求所限定的本发明的精神和范围。

本申请要求 2006 年 2 月 6 日向韩国知识产权局提交的韩国专利申请第 2006-0011112 号的优先权，将其全文引用结合于此。

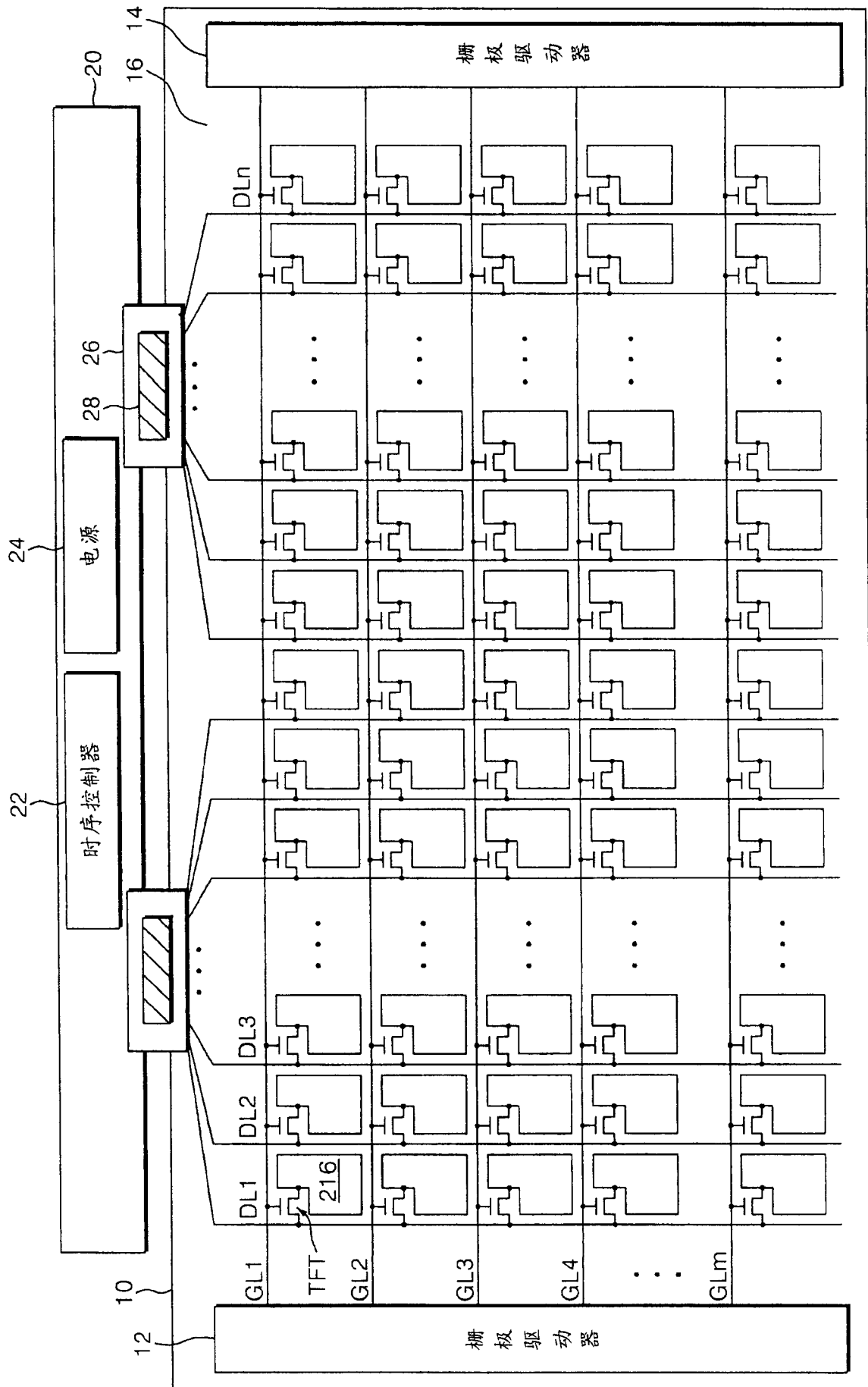


图 1

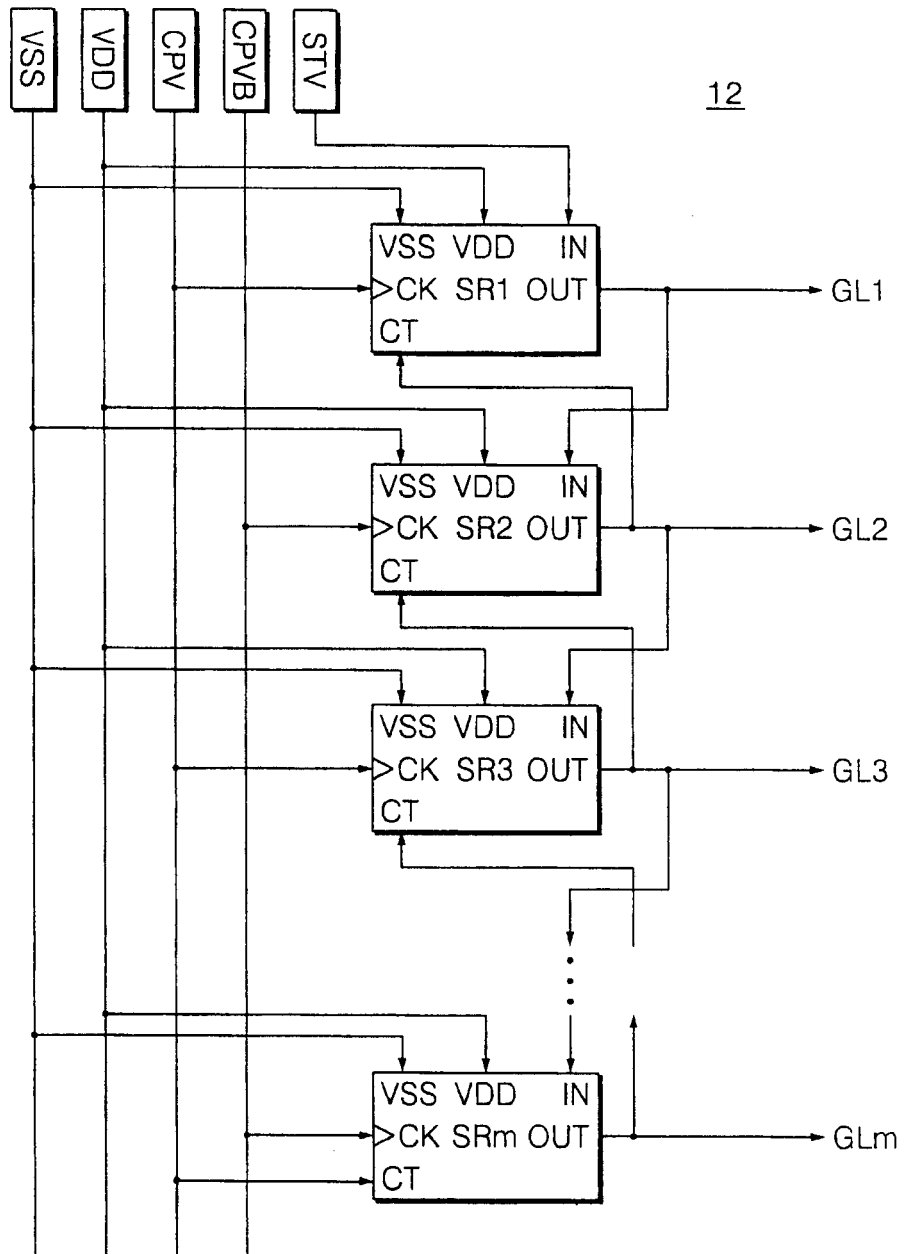


图 2

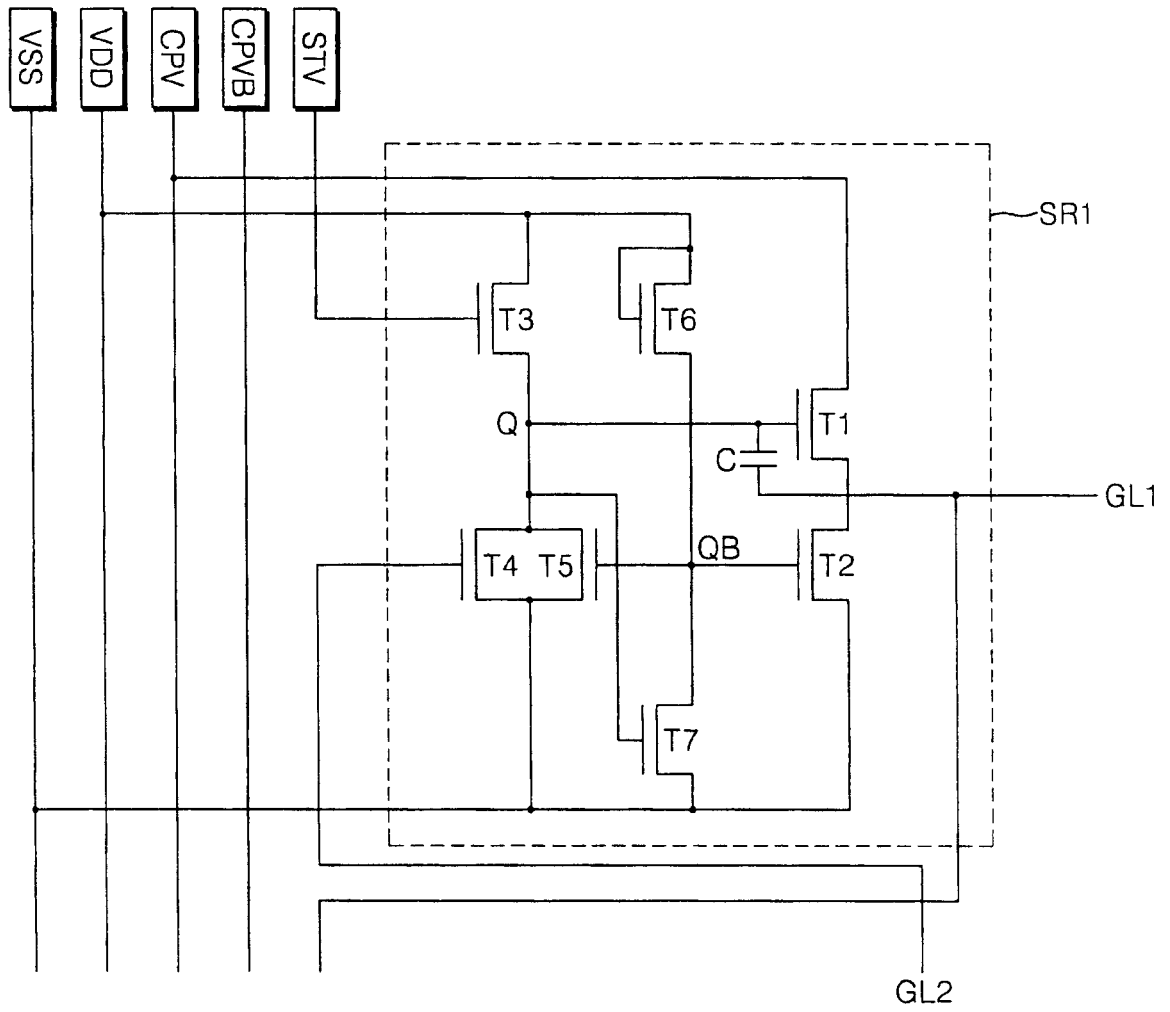


图 3

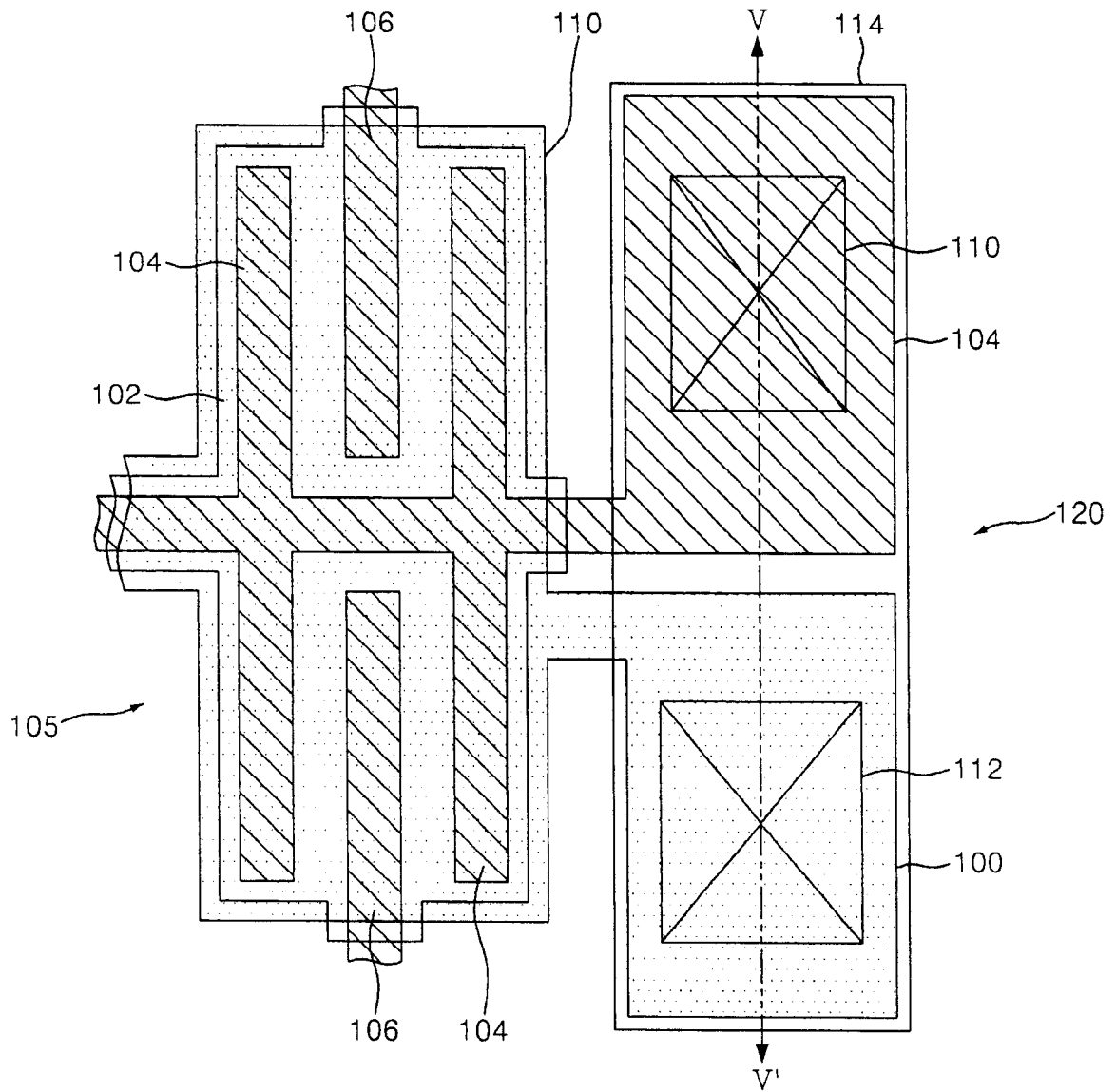


图 4

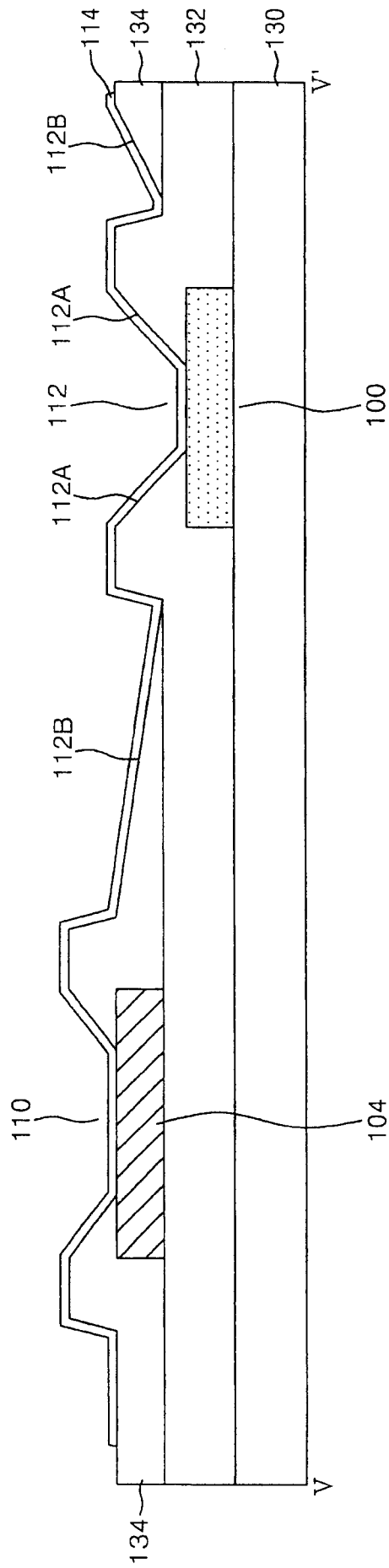


图 5

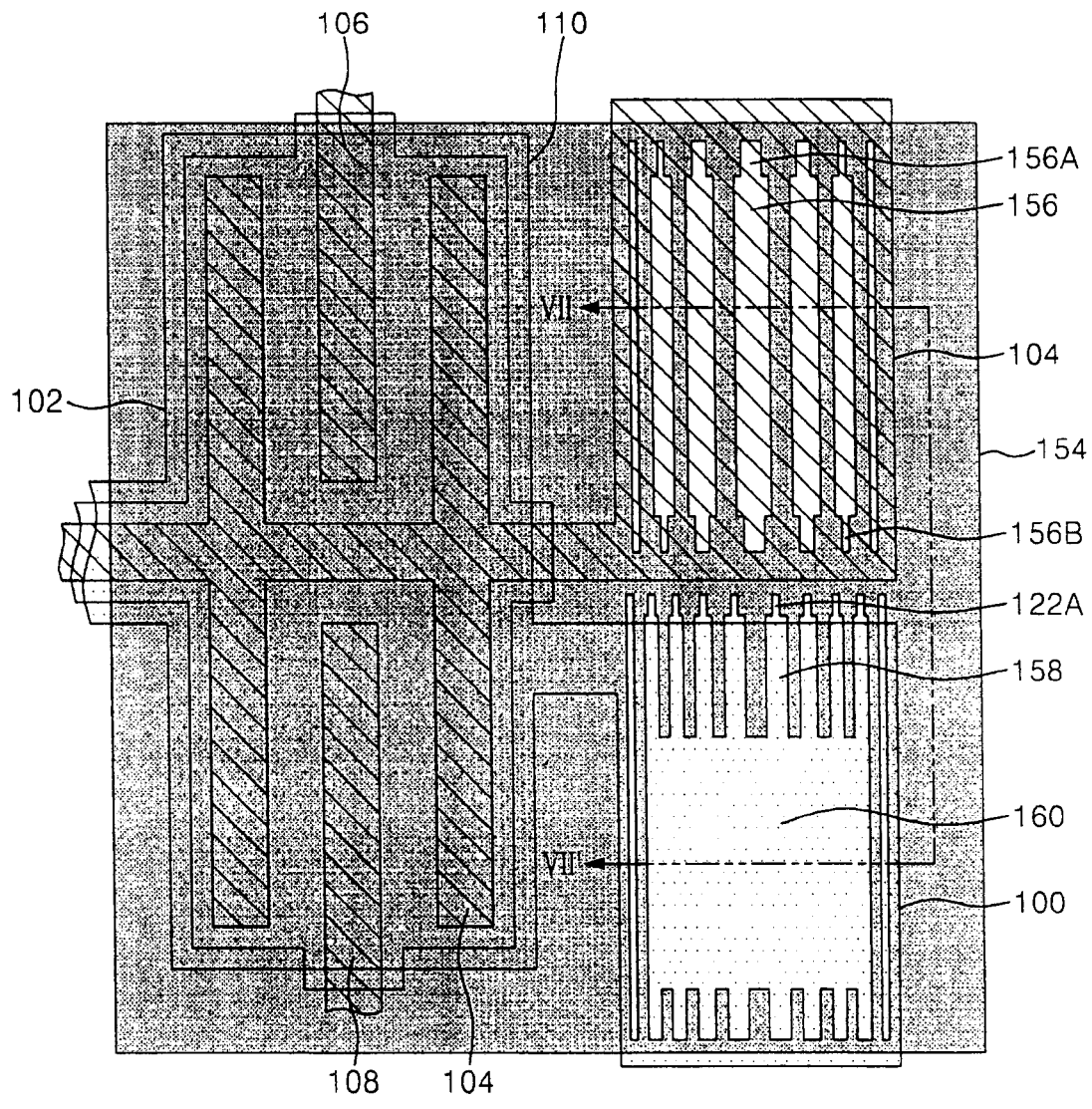


图 6

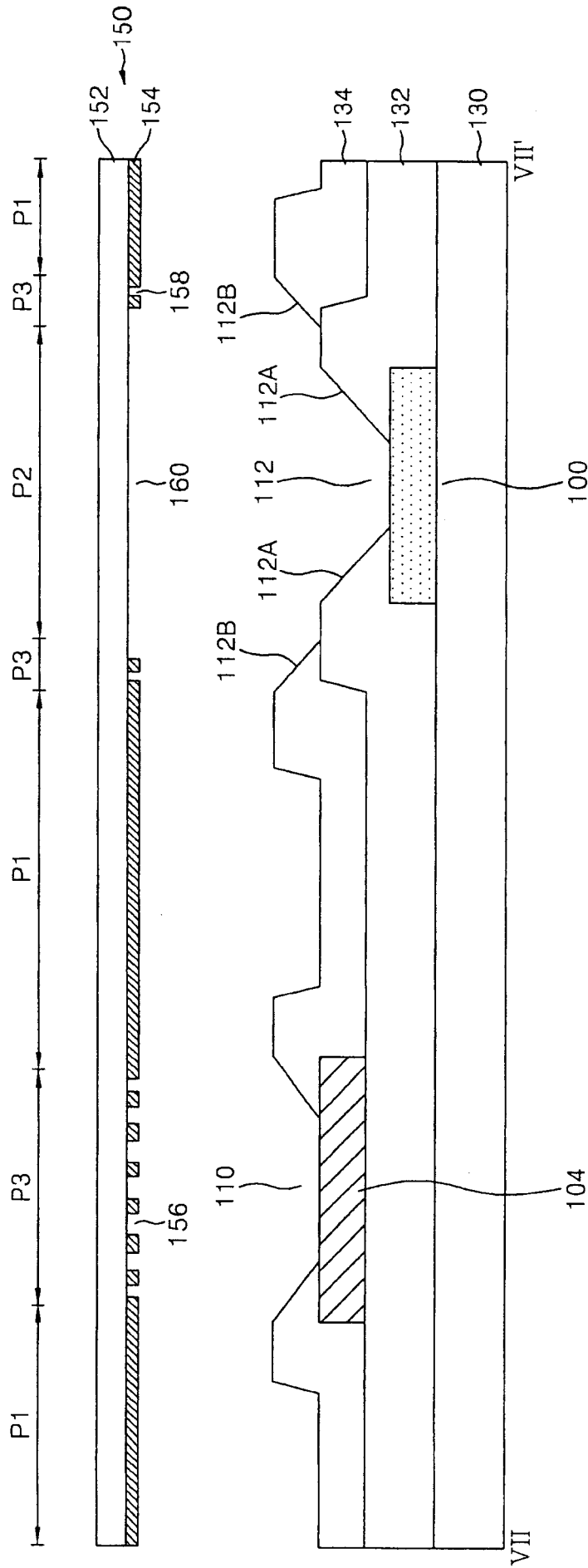


图 7

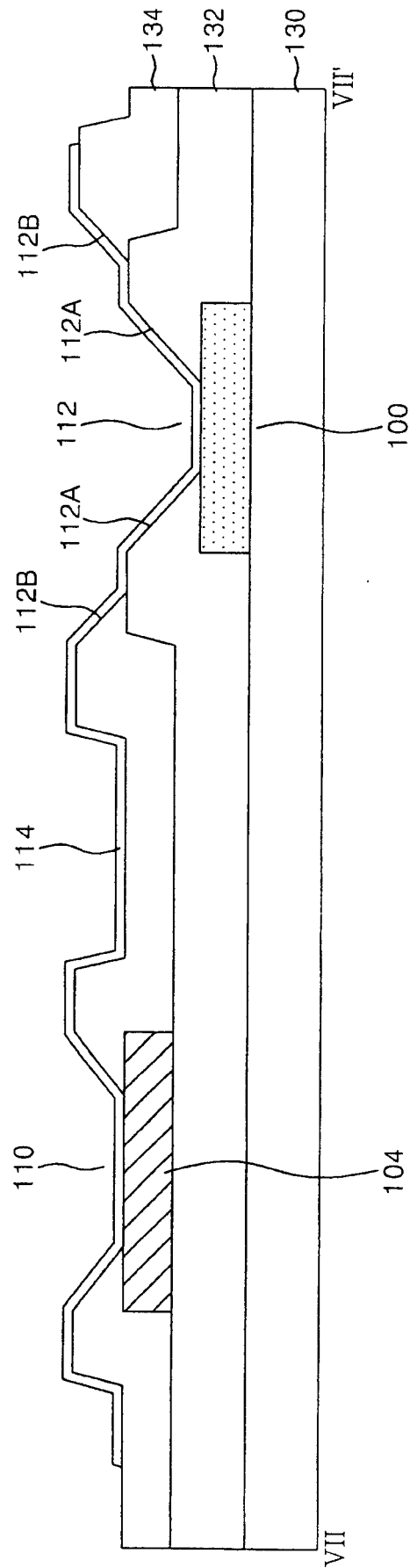


图 8

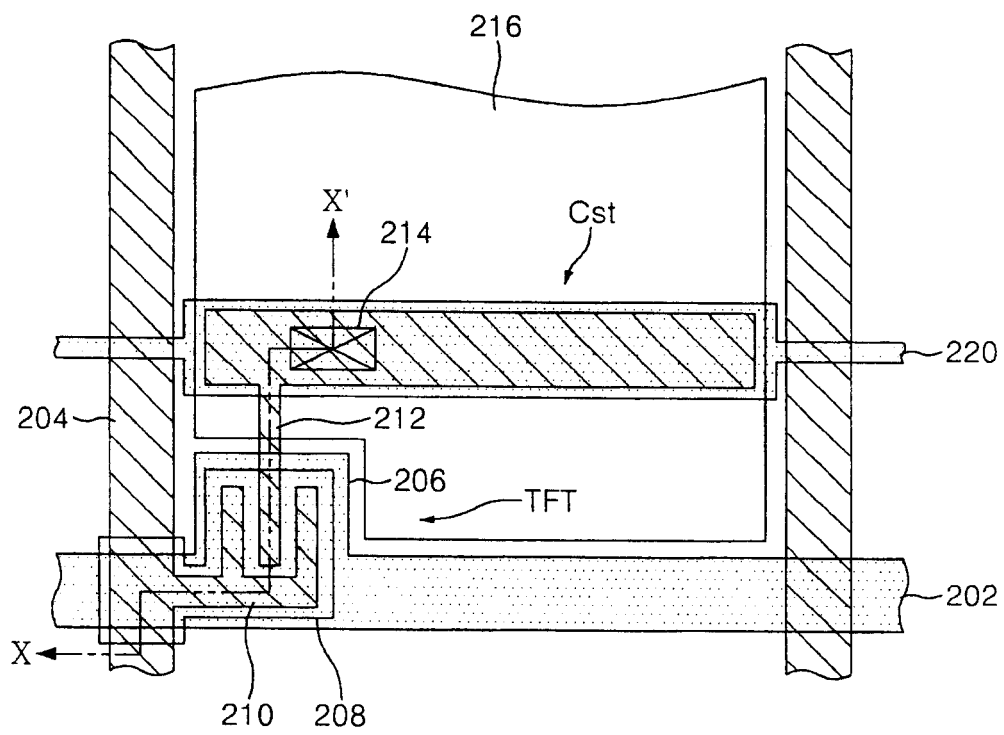


图 9

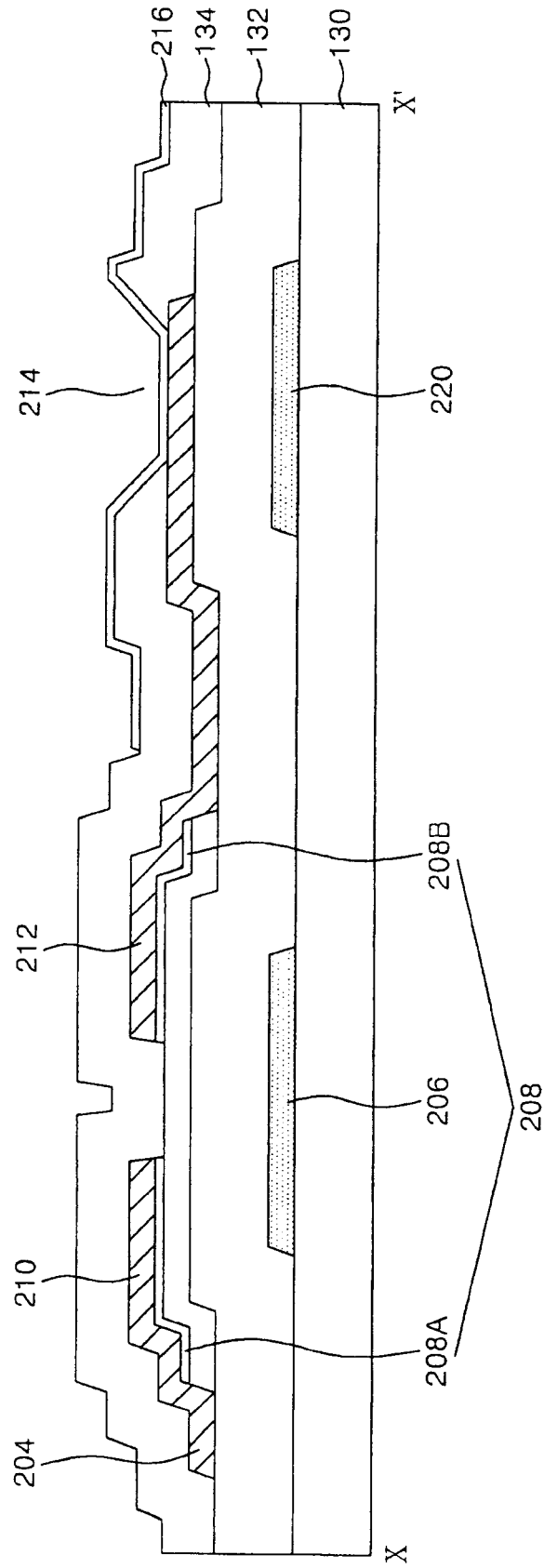


图 10

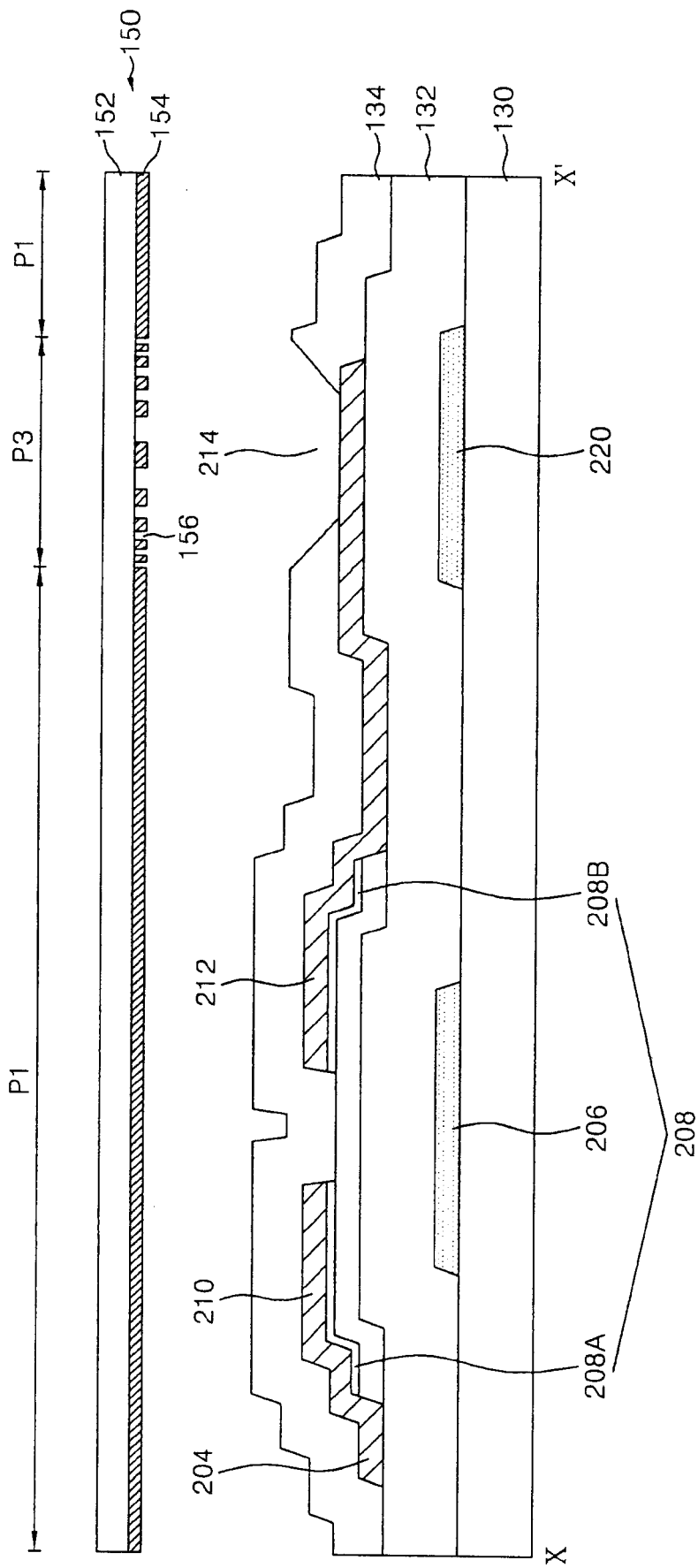


图 11

专利名称(译)	液晶显示器装置及其制造方法		
公开(公告)号	<a href="#">CN101017297A</a>	公开(公告)日	2007-08-15
申请号	CN200710006762.2	申请日	2007-02-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	姜信宅 金晶一 李钟赫 金有珍 孔香植 许命九 金圣万		
发明人	姜信宅 金晶一 李钟赫 金有珍 孔香植 许命九 金圣万		
IPC分类号	G02F1/1362 G02F1/1333 G02F1/133 G03F7/20 H01L21/00		
CPC分类号	H01L27/1214 G09G3/3677 G02F1/136227 H01L27/1288 H01L27/1248 G09G2300/0417 G09G2300/0426 G02F1/13454 G09G2300/0408 G02F2001/136236		
优先权	1020060011112 2006-02-06 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明涉及一种液晶显示器装置及其制造方法，该液晶显示器装置包括：形成在第一导电层上的至少两个绝缘层；第二导电层，形成在该至少两个绝缘层之间；第一接触孔，穿透该至少两个绝缘层中的上绝缘层并暴露一部分第二导电层；第二接触孔，穿透该至少两个绝缘层并暴露一部分第一导电层；和接触部件，包括由第三导电层形成的桥电极，用于通过第一和第二接触孔连接第一和第二导电层。第二接触孔包括穿透该至少两个绝缘层的内孔和围绕内孔并形成在上绝缘层中的外孔。

