

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200610168524.7

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

G02F 1/1362 (2006.01)

H01L 21/00 (2006.01)

[45] 授权公告日 2008 年 10 月 15 日

[11] 授权公告号 CN 100426109C

[22] 申请日 2006.12.13

[21] 申请号 200610168524.7

[73] 专利权人 友达光电股份有限公司

地址 台湾省新竹科学工业园区新竹市力行二路一号

[72] 发明人 郑逸圣

[56] 参考文献

CN1808255A 2006.7.26

JP2002-182245A 2002.6.26

CN1828911A 2006.9.6

US6621537B1 2003.9.16

审查员 王振佳

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 郭蔚

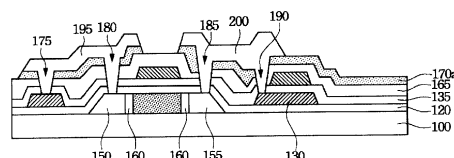
权利要求书 4 页 说明书 5 页 附图 2 页

[54] 发明名称

液晶显示器的像素阵列结构及其制造方法

[57] 摘要

一种液晶显示器的像素阵列结构及其制造方法，使用五道掩模即可完成整个像素阵列的制造。在此像素阵列结构中，栅介电层的沉积步骤分为两次完成，以增加储存电容器的储存电容量。



1. 一种液晶显示器的像素阵列结构的制造方法，该制造方法包括：
形成一硅岛于一基板的一主动元件区上；
形成一第一栅介电层于该基板上；
形成至少一数据线与至少一第一电极于该第一栅介电层之上，该数据线位于该主动元件区外侧，且该第一电极位于该基板的一电容区上；
形成一第二栅介电层于该第一栅介电层、该数据线与该第一电极之上；
形成至少一栅极与至少一第二电极于该第二栅介电层之上，其中该栅极位在该硅岛中央之上方，该第二电极位在该第一电极之上方；
以该栅极为掩模来掺杂该硅岛，以在该栅极与该硅岛对应的中央区域的两侧，一侧形成一源极，另一侧形成一漏极；
形成一介电层于该第二栅介电层、该栅极与该第二电极之上；
形成一透明导电层于该介电层之上；
图案化该透明导电层与该介电层，形成复数个开口于该透明导电层与该介电层之中，以分别暴露出该数据线、该源极、该漏极与该第一电极的表面；
形成一第三金属层于该些开口之中与该透明导电层之上；以及
图案化该第三金属层与该透明导电层，以分别形成至少一像素电极、该源极与该数据线间的一第一导线以及该漏极与该第一电极间的一第二导线。
2. 根据权利要求1所述的液晶显示器的像素阵列结构的制造方法，其特征在于，该硅岛的材料包括多晶硅或非晶硅。
3. 根据权利要求1所述的液晶显示器的像素阵列结构的制造方法，其特征在于，该第一栅介电层的材料包括氧化硅、氮化硅或氮氧化硅。
4. 根据权利要求1所述的液晶显示器的像素阵列结构的制造方法，其特征在于，该第二栅介电层的材料包括氧化硅、氮化硅或氮氧化硅。

5. 根据权利要求1所述的液晶显示器的像素阵列结构的制造方法,其特征在于,该介电层的材料包括氧化硅。

6. 根据权利要求1所述的液晶显示器的像素阵列结构的制造方法,其特征在于,该透明导电层的材料包括氧化铟锡、氧化铟锌或氧化铝锌。

7. 一种液晶显示器的像素阵列结构,该像素阵列结构至少包括:

至少一硅岛位于一基板的一主动元件区上,该硅岛两端具有二掺杂区,该二掺杂区分别为一薄膜电晶体的一源极与一漏极;

一第一栅介电层位于该硅岛与该基板上;一数据线位于该第一栅介电层之上的该主动元件区的外侧;

至少一第一电极位于该基板的一电容区的该第一栅介电层上;

一第二栅介电层位于该第一栅介电层、该数据线与该第一电极之上;

至少一栅极位在该硅岛中央上方的该第二栅介电层上;

至少一第二电极位在该第一电极上方的该第二栅介电层上,该第一电极、该第二栅介电层与该第二电极构成一第一储存电容器;

一介电层位于该第二栅介电层、该栅极与该第二电极之上,该介电层之中具有一第一、一第二、一第三与一第四开口分别暴露出该数据线、该源极、该漏极与该第一电极的表面;

一像素电极位于该介电层上的一像素区域,该第二电极、该介电层与该像素电极构成一第二储存电容器;

一第一导线位于该介电层上以及该第一与该第二开口之中,以连接该数据线与该源极;以及

一第二导线位于该介电层上以及该第三与该第四开口之中,以连接该漏极与该第一电极。

8. 根据权利要求7所述的液晶显示器的像素阵列结构,其特征在于,该硅岛的材料包括多晶硅或非晶硅。

9. 根据权利要求7所述的液晶显示器的像素阵列结构,其特征在于,该第一

栅介电层的材料包括氧化硅、氮化硅或氮氧化硅。

10. 根据权利要求7所述的液晶显示器的像素阵列结构，其特征在于，该第二栅介电层的材料包括氧化硅、氮化硅或氮氧化硅。

11. 根据权利要求7所述的液晶显示器的像素阵列结构，其特征在于，该介电层的材料包括氧化硅。

12. 根据权利要求7所述的液晶显示器的像素阵列结构，其特征在于，该透明导电层的材料包括氧化铟锡、氧化铟锌或氧化铝锌。

13. 一种液晶显示器，至少包括：

一像素阵列基板，具有一像素阵列结构；

一彩色滤光基板；以及

一液晶层，介于该彩色滤光基板与该像素阵列基板之间；

其中该像素阵列结构至少包括：

至少一硅岛位于一基板的一主动元件区上，该硅岛两端具有二掺杂区，该二掺杂区分别为一薄膜电晶体的一源极与一漏极；

一第一栅介电层位于该硅岛与该基板上；

一数据线位于该主动元件区的外侧；

至少一第一电极位于该基板的一电容区的该第一栅介电层上；

一第二栅介电层位于该第一栅介电层、该数据线与该第一电极之上；

至少一栅极位在该硅岛中央上方的该第二栅介电层上；

至少一第二电极位在该第一电极上方的该第二栅介电层上，该第一电极、该第二栅介电层与该第二电极构成一第一储存电容器；

一介电层位于该第二栅介电层、该栅极与该第二电极之上，该介电层之中具有一第一、一第二、一第三与一第四开口分别暴露出该数据线、该源极、该漏极与该第一电极的表面；

一像素电极位于该介电层上的一像素区域，该第二电极、该介电层与该像素电极构成一第二储存电容器；

—第一导线位于该介电层上以及该第一与该第二开口之中，以连接该数据线与该源极；以及

—第二导线位于该介电层上以及该第三与该第四开口之中，以连接该漏极与该第一电极。

液晶显示器的像素阵列结构及其制造方法

【技术领域】

本发明是有关于一种液晶显示器及其制造方法，且特别是有关于一种液晶显示器的像素阵列结构及其制造方法。

【背景技术】

近来光电技术不断地推陈出新，加上数字化时代的到来，推动了液晶显示器市场的蓬勃发展。液晶显示器因为具有高画质、体积小、重量轻、低驱动电压与低消耗功率等众多优点。因此被广泛应用于个人数字助理(PDA)、移动电话、摄录放影机、笔记型电脑、桌上型显示器、车用显示器及投影电视等消费性通讯或电子产品之上，并逐渐取代阴极射线管，而成为显示器的主流。

现今液晶显示器的像素阵列结构的制造方法主要是以沉积、光刻和刻蚀三种不同制作工艺组合而成。在这三种制作工艺中，以光刻制作工艺所占的生产成本最高。因此要如何减少 TFT 阵列基板整个制造过程所需要的光刻制作工艺数目，亦即减少所需掩模数目，就成了各国面板大厂降低液晶显示器生产成本的首要课题。

【发明内容】

因此本发明的目的的一是在提供一种液晶显示器的像素阵列结构及其制造方法。

根据本发明之上述与其他目的，提出一种液晶显示器的像素阵列结构的制造方法。首先，在基板的主动元件区上形成硅岛，再于基板与硅岛之上形成第一栅介电层。接着，在第一栅介电层之上形成数据线与第一电极，其中数据线位在主动元件区的外侧，而第一电极位在电容区上。

然后在第一栅介电层、数据线与第一电极之上依序形成第二栅介电层，再于第二栅介电层上形成分别位于硅岛上的栅极与位于第一电极上的第二电极。以栅极为掩模，对硅岛进行离子掺杂制作工艺，在硅岛的两端分别形成源极与漏极。上述的第一

电极、第二栅介电层与第二电极的重叠部分构成第一储存电容器。

在第二栅介电层、栅极与第二电极之上依序形成介电层与透明导电层。然后图案化介电层与透明导电层，在介电层与透明导电层之中形成多个开口，以分别暴露出数据线、源极、漏极与第一电极之上表面。接着在上述的开口之中与透明导电层之上形成第三金属层，再同时图案化第三金属层与透明导电层，形成像素电极、源极与数据线间的第一导线以及漏极与第一电极间的第二导线，完成像素结构的制造。

根据本发明之上述与其他目的，提出一种液晶显示器的像素阵列结构，此像素阵列结构包括下述元件。位于基板的主动元件区上的硅岛，硅岛两端各具有一掺杂区分别为薄膜电晶体的源极与漏极。位于硅岛与基板上的第一栅介电层，以及位于基板主动区外侧的数据线与位在基板电容区上的第一电极。

位于第一栅介电层、数据线与第一电极上的第二栅介电层，以及位在硅岛中央上方的第二栅介电层上的栅极。位在第一电极上方的第二栅介电层上的第二电极，其中第一电极、第二栅介电层与第二电极构成第一储存电容器。

位于第二栅介电层、栅极与第二电极上的介电层，且介电层中具有多个开口分别暴露出数据线、源极、漏极与第一电极的表面。位在上述开口之中，连接数据线 with 源极的第一导线；以及位在上述开口之中，连接漏极与第一电极的第二导线。此外还有位在基板像素区域上的像素电极。

根据本发明之上述与其他目的，亦提出利用上述像素结构所组成的液晶显示器。例如在第一基板上设置上述的像素结构，在第二基板上设置彩色滤光片的阵列结构，再将液晶层夹在第一基板与第二基板之间，构成液晶显示器。

【附图说明】

为了让本发明之上述和其他目的、特征、优点与实施例能更明显易懂，所附图式的详细说明如下：

图 1-5 是绘示依照本发明一较佳实施例的一种液晶显示器的像素阵列结构的制造流程剖面示意图。

图 6 系绘示一般液晶显示器的剖面结构示意图。

【具体实施方式】

请参照图 1-5，其绘示依照本发明一较佳实施例的一种液晶显示器的像素阵列

结构的制造流程剖面示意图。

在图 1 中，在基板 100 之上形成一层多晶硅层，基板 100 上可区分为主动元件区 102、电容区 104 与像素区域 106。接着，图案化多晶硅层，在主动元件区 102 之上形成硅岛 115。上述的多晶硅层的形成方法与图案化的方法，例如可分别为化学气相沉积法与光刻刻蚀法。

在图 2 中，在基板 100 与硅岛 115 之上，依序形成第一栅介电层 120 与第一金属层。然后图案化第一金属层，在主动元件区 102 的外侧形成数据线 125，以及在电容区 104 之上形成第一电极 130。

上述的第一栅介电层 120 的材质例如可为氧化硅、氮化硅或氮氧化硅，而第一栅介电层 120 的形成方法例如可为化学气相沉积法。上述的第一金属层的材质例如可为铝铜合金、铜金属或其他可用的导电材料，而第一金属层的形成方法与图案化方法例如可分别为物理或化学气相沉积法以及光刻刻蚀法。

在图 3 中，在第一栅介电层 120、数据线 125 与第一电极 130 之上依序形成第二栅介电层 135 与第二金属层。然后图案化第二金属层，在硅岛 115 之上形成栅极 140，以及在第一电极 130 之上形成第二电极 145。接着，以栅极 140 为掩模，对硅岛 115 进行离子掺杂制作工艺，在硅岛 115 的两端分别形成源极 150 与漏极 155。第一电极 130、第二栅介电层 135 与第二电极 145 的重叠部分构成第一储存电容器。在此藉由同时形成数据线 125 与第一电极 130，可在不增加掩模数目的条件下，额外增加金属做成的第一储存电容器，增加储存电容器的电容量。

此外，亦可选择再进一步对栅极 140 进行湿刻蚀制作工艺，让栅极 140 的尺寸缩小一些。然后以缩小后的栅极 140 为掩模，再次对硅岛 115 进行掺杂浓度较低的离子掺杂制作工艺，在源极 150 与漏极 155 的内侧形成淡掺杂区 160，以进一步改善由栅极 140、源极 150 与漏极 155 所组成的电晶体的操作性能。

上述的第二栅介电层 135 的材质例如可为氧化硅、氮化硅或氮氧化硅，而第二栅介电层 135 的形成方法例如可为化学气相沉积法。上述的第二金属层的材质例如可为铝铜合金、铜金属或其他可用的导电材料，而第二金属层的形成方法与图案化方法例如可分别为物理或化学气相沉积法以及光刻刻蚀法。

在图 4 中，在第二栅介电层 135、栅极 140 与第二电极 145 之上依序形成介电层 165 与透明导电层 170。然后图案化介电层 165 与透明导电层 170，在介电层 165 与透明导电层 170 之中形成开口 175、180、185 与 190，以分别暴露出数据线 125、

源极 150、漏极 155 与第一电极 130 之上表面。

上述的介电层 165 的材料例如可为氧化硅，而其形成方法例如可为化学气相沉积法。上述的透明导电层 170 的材料例如可为氧化铟锡 (ITO)、氧化铝锌 (AZO) 或氧化铟锌 (IZO)，其形成方法例如可为化学或物理气相沉积法。上述的图案化介电层 165 与透明导电层 170 的方法例如可为光刻刻蚀法。

在图 5 中，在开口 175、180、185 与 190 之中以及透明导电层 170 之上形成第三金属层，然后图案化第三金属层与透明导电层 170 形成位在像素区域 106 上的像素电极 170a、源极 150 与数据线 125 间的第一导线 195 以及漏极 155 与第一电极 130 间的第二导线 200。其中，第二电极 145、介电层 165 与像素电极 170a 的重叠部分构成第二储存电容器。

上述的第三金属层的材质例如可为铝铜合金、铜金属或其他可用的导电材料，而第三金属层的形成方法与图案化方法例如可分别为物理或化学气相沉积法以及光刻刻蚀法。上述的图案化第三金属层与透明导电层 170 的方法，例如可为光刻刻蚀法。由于在图案化第三金属层与透明导电层 170 的步骤中，在第一导线 195 与第二导线 200 以外的区域，有两种去除深度：一种为像素电极 170a 的暴露区域（主要位在像素区域 106 之上），仅去除透明导电层 170 之上的第三导电层；而像素电极 170a 暴露区域以外的区域，则是将第三金属层与透明导电层 170 皆去除之。因此，在此可用的光刻的方法例如可为半调式 (half-tone) 曝光法。

上述的像素阵列结构可应用在任何适用的平面显示器上，例如液晶显示器。请参照图 6，其系绘示一般液晶显示器的剖面结构示意图。在图 6 中，液晶显示器 220 具有第一基板 205、第二基板 210 以及夹在中间的液晶层 215。若在第一基板 205 之上设置像素阵列结构，则可在第二基板 210 上设置彩色滤光片的阵列结构，使第二基板 210 作为彩色滤光板。由于液晶显示器结构的种种变化为熟悉此技艺的人所熟知者，因此不再一一赘述，也没有在图 6 中绘示出详细的结构。

由上述本发明较佳实施例可知，使用五道掩模即可完成整个像素阵列结构的制作工艺。而且由图 5 所示的像素阵列结构可知，储存电容器系由上述的第一电容器与第二电容器所串接而成，再加上第一电容器中的介电层只由第一栅介电层构成以及第一电容器的第一电极与第二电极的材料皆为金属等因素，皆使储存电容器的储存容量大为增加。

虽然本发明已以较佳实施例揭露如上，然其并非用以限定本发明，任何熟习此

技艺者，在不脱离本发明的精神和范围内，当可作各种的更动与润饰，因此本发明的保护范围当视后附的申请专利范围所界定者为准。

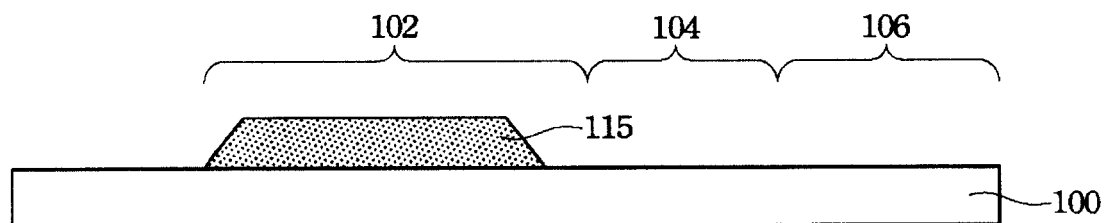


图 1

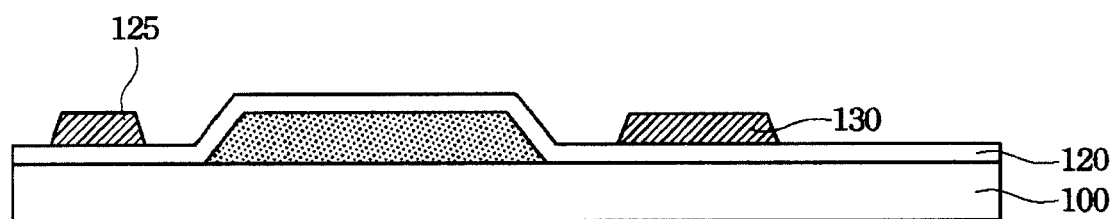


图 2

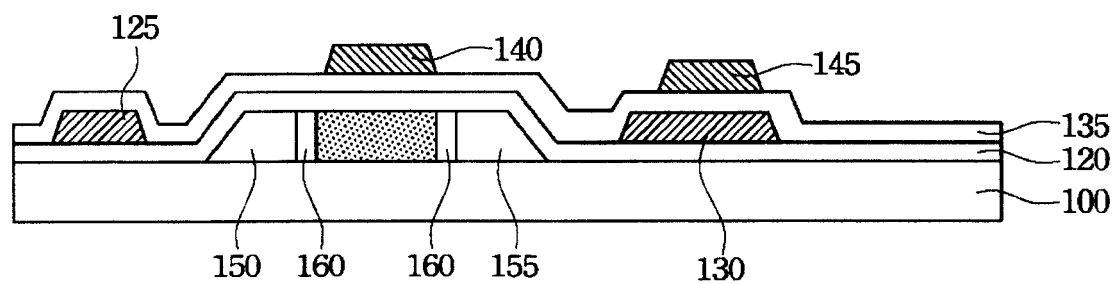


图 3

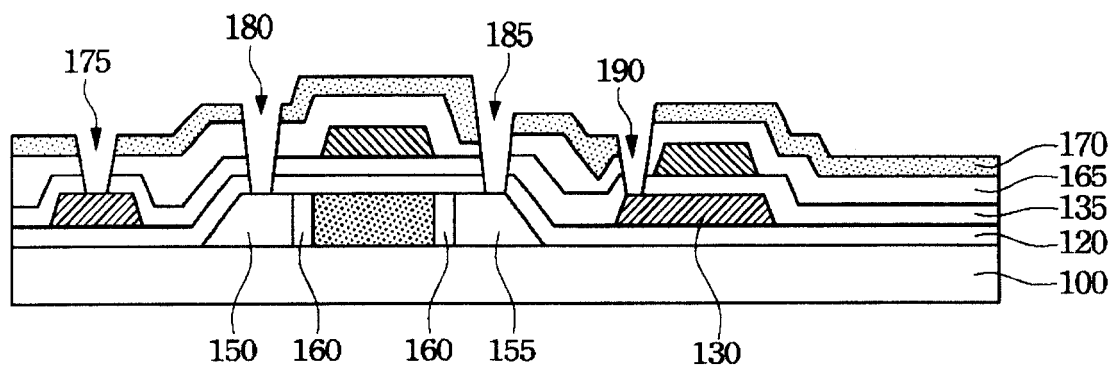


图 4

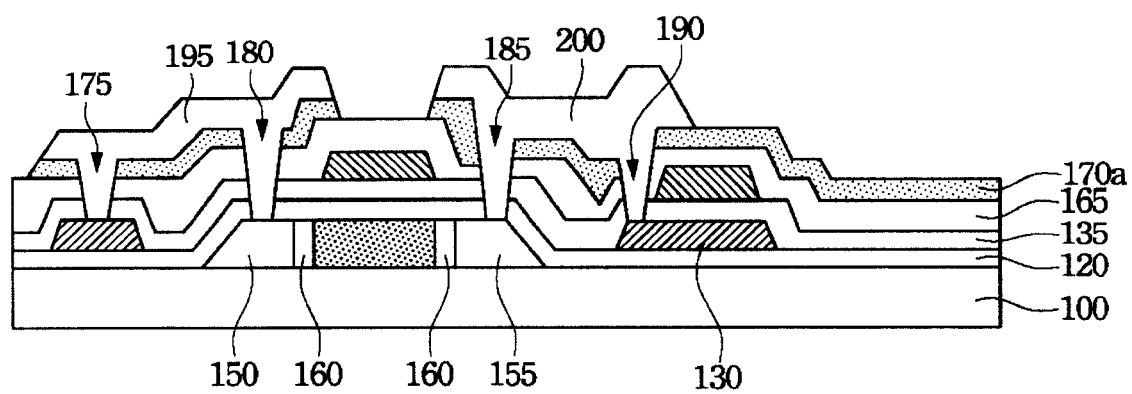


图 5

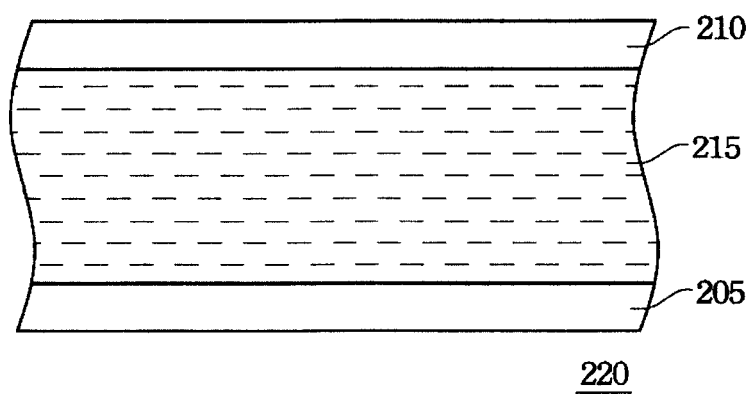


图 6

专利名称(译)	液晶显示器的像素阵列结构及其制造方法		
公开(公告)号	CN100426109C	公开(公告)日	2008-10-15
申请号	CN200610168524.7	申请日	2006-12-13
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	郑逸圣		
发明人	郑逸圣		
IPC分类号	G02F1/136 G02F1/133 G02F1/1362 H01L21/00		
代理人(译)	郭蔚		
审查员(译)	王振佳		
其他公开文献	CN1975543A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器的像素阵列结构及其制造方法，使用五道掩模即可完成整个像素阵列的制造。在此像素阵列结构中，栅介电层的沉积步骤分为两次完成，以增加储存电容器的储存电容量。

