

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200610078728.1

[51] Int. Cl.

G02F 1/136 (2006.01)

H01L 29/786 (2006.01)

H01L 21/00 (2006.01)

[43] 公开日 2007 年 6 月 13 日

[11] 公开号 CN 1979316A

[22] 申请日 2006.5.10

[21] 申请号 200610078728.1

[30] 优先权

[32] 2005.12.5 [33] US [31] 11/295,422

[71] 申请人 统宝光电股份有限公司

地址 中国台湾新竹科学工业区

[72] 发明人 李牧家 黄俊伟 吕宏哲 郭国鸿
李鸿斌 赖文贵 蔡佳怡 张育淇
李浩群 张炜炽

[74] 专利代理机构 北京市柳沈律师事务所
代理人 陶凤波 侯宇

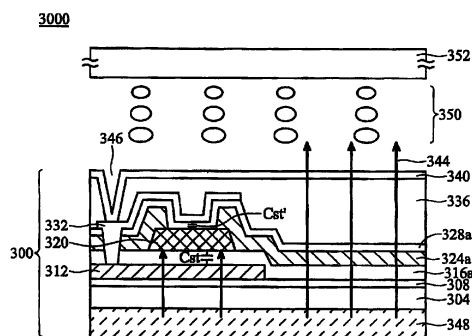
权利要求书 2 页 说明书 8 页 附图 11 页

[54] 发明名称

叠层储存电容器结构、低温多晶硅薄膜晶体管
液晶显示器

[57] 摘要

本发明揭露一种用于低温多晶硅薄膜晶体管液晶显示器的叠层储存电容器结构，包括一基板、一第一储存电容器、及一第二储存电容器。上述第一储存电容器包括一第一导电层、一第二导电层、以及一位于该第一导电层与该第二导电层之间的第一绝缘层。此叠层储存电容器结构还包括一第三导电层，且此第三导电层包括一第一部分与一延伸的第二部分。上述第二储存电容器包括该第二导电层、该第三导电层的该延伸的第二部分、以及一位于该第二导电层与该第三导电层的该延伸的第二部分之间的第二绝缘层。



1. 一种叠层储存电容器结构，用于低温多晶硅薄膜晶体管液晶显示器，包括：

基板；

第一储存电容器，包括第一导电层、第二导电层、以及位于该第一导电层与该第二导电层之间的第一绝缘层，其中该第二导电层置于该第一导电层上，且其中该第一储存电容器置于该基板上；

第三导电层，包括第一部分与延伸的第二部分；以及

第二储存电容器，包括第二导电层、该第三导电层的该延伸的第二部分、以及位于该第二导电层与该第三导电层的该延伸的第二部分之间的第二绝缘层，其中该第三导电层的该延伸的第二部分置于该第二导电层上，且其中该第二储存电容器置于该第一储存电容器上并形成电性接触。

2. 如权利要求1所述的叠层储存电容器结构，还包括：

保护层，其中该保护层内形成有介层窗；以及

像素电极，置于该保护层上；

其中，该像素电极透过该介层窗而与该第三导电层的该第一部分形成电性接触。

3. 如权利要求2所述的叠层储存电容器结构，还包括：

第三绝缘层，置于该第二绝缘层与该第三导电层的该延伸的第二部分之间，其中该第三绝缘层与第二绝缘层具有一内凹部分。

4. 如权利要求3所述的叠层储存电容器结构，其中该第三绝缘层的第一部分与该第二绝缘层的第四部分直接接触，其中该第二绝缘层的该第四部分的厚度较同层的其它部分厚。

5. 如权利要求4所述的叠层储存电容器结构，该第二绝缘层的该第四部分的厚度介于800与1200埃之间。

6. 如权利要求5所述的叠层储存电容器结构，其中该基板包括基板与上方的缓冲层。

7. 如权利要求6所述的叠层储存电容器结构，其中该第三导电层的该第一部分透过该第三绝缘层、该第二绝缘层、及该第一绝缘层而与该第一导电层形成电性接触。

8. 如权利要求 7 所述的叠层储存电容器结构, 该第二绝缘层包括氮化硅。

9. 如权利要求 2 所述的叠层储存电容器结构, 还包括:

第三绝缘层, 置于该第二导电层与该第三导电层的该延伸的第二部分之间, 其中该第二绝缘层具有内凹部分, 而该第二导电层的第三部分在该内凹部分被该第三绝缘层直接覆盖。

10. 如权利要求 9 所述的叠层储存电容器结构, 其中该第三绝缘层的厚度介于 400 与 1000 埃之间。

11. 如权利要求 10 所述的叠层储存电容器结构, 其中该基板包括基板与上方的缓冲层。

12. 如权利要求 11 所述的叠层储存电容器结构, 其中该第三导电层的该第一部分透过该第三绝缘层、该第二绝缘层、及该第一绝缘层而与该第一导电层形成电性接触。

13. 如权利要求 12 所述的叠层储存电容器结构, 其中该第三绝缘层包括氧化硅。

14. 一种低温多晶硅薄膜晶体管液晶显示面板, 包括:

如权利要求 1 所述的叠层储存电容器结构;

彩色滤光片基板, 相对于薄膜晶体管阵列基板; 以及

液晶层, 置于该薄膜晶体管阵列基板与该彩色滤光片基板之间。

15. 一种低温多晶硅薄膜晶体管液晶显示器, 包括:

如权利要求 14 所述的低温多晶硅薄膜晶体管液晶显示面板; 以及

控制器, 耦接于该低温多晶硅薄膜晶体管液晶显示面板, 用于根据输入而控制该面板以维持影像。

16. 一种电子装置, 包括:

如权利要求 15 所述的低温多晶硅薄膜晶体管液晶显示器; 以及

输入装置, 耦接于该低温多晶硅薄膜晶体管液晶显示装置的该控制器, 用于控制该面板以维持影像。

叠层储存电容器结构、低温多晶硅薄膜晶体管液晶显示器

技术领域

本发明涉及一种低温多晶硅薄膜晶体管液晶显示器，且特别是涉及一种叠层储存电容器结构及其形成方法。

背景技术

图 1A 为绘示一现有低温多晶硅薄膜晶体管液晶显示器的一像素的上视图，该像素内形成有一储存电容器。图 1B 为绘示沿着图 1A 所示的像素的剖面线 A-A' 而得的剖面图。图 1C 为绘示图 1A 所示的像素的等效电路图。

如图 1A 所示，一像素 10 内有一储存电容器 12、一薄膜晶体管 14、及一形成于上方的像素电极 140。其中，一信号线 16 与一栅极线 18 交错于上述薄膜晶体管 14 附近，并且配置于上述像素 10 周边。上述像素电极 140 与上述储存电容器 12 通过介层窗 146 而与上述薄膜晶体管 14 形成电性接触。

如图 1B 所示，现有技术提供一基板 104、一缓冲层 108、一作为第一导电层的多晶硅层 112、一栅极绝缘层 116、第二导电层 120、第一层间介电层 124、以及第二层间介电层 128。上述多晶硅层 112、上述第二导电层 120、以及介于上述多晶硅层 112 与上述第二导电层 120 之间的上述栅极绝缘层 116 共同组成上述储存电容器 (C_{st}) 12。接着，通过现有技术形成一金属层 132。之后，通过现有工艺在上述金属层 132 及第二层间介电层 128 上形成具有介层窗 146 的保护层 136。一透明像素电极 140 顺应性地形成在上述保护层 136 与介层窗 146 上。上述透明像素电极 140 包括铟锡氧化物或铟锌氧化物。而且，在上述基板 104 的另外一侧放置一背光模块 148，而完成用于低温多晶硅薄膜晶体管液晶显示器的薄膜晶体管阵列基板 100。其中，箭头 144 代表来自上述背光模块 148 的光线。

图 1C 为绘示图 1A 所示的像素的等效电路图。

为了符合日益增加的高分辨率的要求，因此像素尺寸必须缩小，结果用于低温多晶硅薄膜晶体管液晶显示器的储存电容器所占用的面积也必须同时减少，以维持适当开口率。在此同时，很容易发生闪烁、影像残留、以及

光线干扰(cross-talk)等问题。

因此，业界亟需一种新的储存电容器结构，可以在不牺牲像素的开口率的情况下增加储存电容量；或是在增加低温多晶硅薄膜晶体管液晶显示器的开口率的同时，也维持一定的储存电容量。

发明内容

本发明揭露一种用于低温多晶硅薄膜晶体管液晶显示器的叠层储存电容器结构。本发明的第一优选实施例包括一基板、一第一储存电容器、及一第二储存电容器。上述第一储存电容器包括一第一导电层、一第二导电层、以及一位于上述第一导电层与上述第二导电层之间的第一绝缘层，其中上述第二导电层置于上述第一导电层上，且其中上述第一储存电容器置于上述基板上。此叠层储存电容器结构还包括一第三导电层，且此第三导电层包括一第一部分与一延伸的第二部分。上述第二储存电容器包括上述第二导电层、上述第三导电层的上述延伸的第二部分、以及一位于上述第二导电层与上述第三导电层的上述延伸的第二部分之间的第二绝缘层，其中上述第三导电层的上述延伸的第二部分置于上述第二导电层上，且其中上述第二储存电容器置于上述第一储存电容器上并形成电性接触。

此第一优选实施例还包括一保护层以及一像素电极，其中上述保护层内形成有一介层窗，且上述像素电极置于上述保护层上。而且，上述像素电极透过上述介层窗而与上述第三导电层的上述第一部分形成电性接触。此外，本第一优选实施例还包括置于上述第二绝缘层与上述第三导电层的上述延伸的第二部分之间的一第三绝缘层，其中上述第三绝缘层与第二绝缘层具有一内凹部分。

另外，一第二优选实施例还包括一第三绝缘层。此第三绝缘层置于上述第二导电层与上述第三导电层的上述延伸的第二部分之间，其中上述第二绝缘层具有一内凹部分，而上述第二导电层的一第三部分在上述内凹部分被上述第三绝缘层直接覆盖。

根据上述本发明的第一与第二实施例，上述第三导电层的上述延伸部分被用以建构上述第二储存电容器，而上述第二储存电容器置于上述第一储存电容器上，并不额外占用像素面积。因此，可以在不影响开口率得情况下增加储存电容量。尤其是，上述第三导电层的上述第一部分与上述延伸的第二

部分同时形成，因此可以简化工艺并降低成本。

为让本发明的上述和其它目的、特征、和优点能更明显易懂，以下配合附图以及优选实施例，以更详细地说明本发明。

附图说明

图 1A 为绘示一现有低温多晶硅薄膜晶体管液晶显示器的一像素的上视图，该像素内形成有一储存电容器。

图 1B 为绘示沿着图 1A 所示的像素的剖面线 A-A'而得的剖面图。

图 1C 为绘示图 1A 所示的像素的等效电路图。

图 2A 为绘示本发明第一优选实施例的低温多晶硅薄膜晶体管液晶显示器的一像素的上视图，该像素内形成有一叠层储存电容器结构。

图 2E 为绘示沿着图 2A 所示的像素的剖面线 B-B'而得的剖面图；图 2B、2C、2D 和 2E 为绘示此叠层储存电容器结构的工艺剖面图。

图 2F 为绘示图 2A 所示的像素的等效电路图。

图 2G 为绘示一低温多晶硅薄膜晶体管液晶显示面板的剖面图。

图 3A 为绘示本发明第二优选实施例的低温多晶硅薄膜晶体管液晶显示器的一像素的上视图，该像素内形成有一叠层储存电容器结构。

图 3G 为绘示沿着图 3A 所示的像素的剖面线 C-C'而得的剖面图；图 3B、3C、3D、3E、3F 和 3G 为绘示此叠层储存电容器结构的工艺剖面图。

图 3H 为绘示一低温多晶硅薄膜晶体管液晶显示面板的剖面图。

图 4 为绘示根据本发明一优选实施例的低温多晶硅薄膜晶体管液晶显示器的示意图。

图 5 为绘示与图 4 所示的低温多晶硅薄膜晶体管液晶显示器耦接的电子装置的示意图。

简单符号说明

I、II、III、I'、II'、III'~区域；AA'~剖面线；10~像素；12~储存电容器；14~薄膜晶体管；16~信号线；18~栅极线；100~薄膜晶体管阵列基板；104~基板；108~缓冲层；112~多晶硅层；116~栅极绝缘层；120~第二导电层；124~第一层间介电层；128~第二层间介电层；132~金属层；136~保护层；140~像素电极；144~箭头；146~介层窗；148~背光模块；BB'~剖面线；20~像素；22~第一储存电容器；24~薄膜晶体管；26~信号线；28~栅极线；29~第二储

存电容器; 200~薄膜晶体管阵列基板; 204~基板; 208~缓冲层; 212~多晶硅层; 216~栅极绝缘层; 220~第二导电层; 224、224a~第一层间介电层; 228、228a~第二层间介电层; 230~开口; 231~厚度; 232~开口; 232a~第一部份; 232b~第二部份; 236~保护层; 240~像素电极; 244~箭头; 246~介层窗; 248~背光模块; 250~液晶层; 252~彩色滤光片基板; 2000~液晶显示面板; CC'~剖面线; 30~像素; 32~第一储存电容器; 34~薄膜晶体管; 36~信号线; 38~栅极线; 39~第二储存电容器; 300~薄膜晶体管阵列基板; 304~基板; 308~缓冲层; 312~多晶硅层; 316~栅极绝缘层; 320~第二导电层; 324、324a~第一层间介电层; 326~开口; 327~表面; 328、328a~第二层间介电层; 330~开口; 332~第三导电层; 332a~第一部份; 332b~第二部分; 336~保护层; 340~像素电极; 344~箭头; 346~介层窗; 348~背光模块; 350~液晶层; 352~彩色滤光片基板; 3000~液晶显示面板; 3~控制器; 4~液晶显示器; 5~输入装置; 6~电子装置。

具体实施方式

第一实施例

图 2A 为绘示本发明第一优选实施例的低温多晶硅薄膜晶体管液晶显示器的一像素的上视图, 该像素内形成有一叠层储存电容器结构。图 2E 为绘示沿着图 2A 所示的像素的剖面线 B-B' 而得的剖面图; 图 2B 至 2E 为绘示此叠层储存电容器结构的工艺剖面图。图 2F 为绘示图 2A 所示的像素的等效电路图。

如图 2A 所示, 一像素 20 内有一叠层储存电容器结构、一薄膜晶体管 24、及一形成于上方的像素电极 240。其中, 上述叠层储存电容器结构包括第一储存电容器 (C_{st}) 22 与第二储存电容器 ($C_{st'}$) 29。一信号线 26 与一栅极线 28 交错于上述薄膜晶体管 24 附近, 并且配置于上述像素 20 周边。上述第二储存电容器 ($C_{st'}$) 29 置于上述第一储存电容器 (C_{st}) 22 上。上述像素电极 240 与上述叠层储存电容器结构通过介层窗 246 而与上述薄膜晶体管 24 形成电性接触。

如图 2B 所示, 本实施例提供一基板 204、一缓冲层 208、一作为第一导电层的多晶硅层 212、一栅极绝缘层 216、第二导电层 220、第一层间介电层 224、以及第二层间介电层 228。上述多晶硅层 212、上述第二导电层 220、

以及介于上述多晶硅层 212 与上述第二导电层 220 之间的上述栅极绝缘层 216 共同组成上述第一储存电容器 (C_{st}) 22。

如图 2C 所示, 利用光刻蚀刻技术依序形成开口 230 与 232。也就是说, 一光致抗蚀剂图案 (图未显示) 形成于上述第二层间介电层 228 上。在区域 I 之间的上述第二层间介电层 228 的一部分完全被蚀刻, 而在区域 I 之间的上述第一层间介电层 224 的一部分被部分蚀刻, 因而形成第二层间介电层 228a 与第一层间介电层 224a。其中, 上述蚀刻步骤利用上述光致抗蚀剂图案作为蚀刻掩模, 而进行干蚀刻或湿蚀刻。上述第二层间介电层 228a 与第一层间介电层 224a 的厚度介于 800 与 3000 埃之间, 优选者是 3000 埃。但是, 在区域 I 之间的上述第一层间介电层 224a 的优选厚度 231 为 1000 埃。上述第一层间介电层包括氮化硅或氧化硅。

如图 2D 所示, 利用现有化学气相沉积法 (CVD)、化学电镀 (ECP)、或物理气相沉积法 (PVD) 以沉积一第三导电层。上述第三导电层包括一第一部份 232a 与一延伸的第二部分 232b, 其中此延伸的第二部分 232b 延伸并覆盖上述第二层间介电层 228a 的一部份。上述第一部份 232a 与延伸的第二部分 232b 分别以区域 II 与 III 界定。上述开口 232 由铝或铜等金属材料所填充。上述第三导电层、第二导电层 220、以及夹于上述第三导电层与第二导电层 220 之间的第一层间介电层 224a 构成上述第二储存电容器 ($C_{st'}$) 29。

如图 2E 所示, 通过现有工艺在上述第三导电层与第二层间介电层 228a 上形成具有介层窗 246 的保护层 236。一透明像素电极 240 顺应性地形成在上述保护层 236 与介层窗 246 上。上述透明像素电极 240 包括铟锡氧化物或铟锌氧化物。而且, 在上述基板 204 的另外一侧放置一背光模块 248, 而完成用于低温多晶硅薄膜晶体管液晶显示器的薄膜晶体管阵列基板 200。其中, 箭头 244 代表来自上述背光模块 248 的光线。

如图 2F 所示, 通过上述方法所得的包含上述第一储存电容器 (C_{st}) 22 与第二储存电容器 ($C_{st'}$) 29 的叠层储存电容结构, 由于多了上述第二储存电容器 ($C_{st'}$) 29 的容量, 因而具有较现有储存电容器更大的容量。

如图 2G 所示, 将上述一薄膜晶体管阵列基板 200 与一彩色滤光片基板 252 贴合并灌注液晶层 250, 以得到一低温多晶硅薄膜晶体管液晶显示面板 2000。

第二实施例

图 3A 为绘示本发明第二优选实施例的低温多晶硅薄膜晶体管液晶显示器的一像素的上视图，该像素内形成有一叠层储存电容器结构。图 3G 为绘示沿着图 3A 所示的像素的剖面线 C-C' 而得的剖面图；图 3B 至 3G 为绘示此叠层储存电容器结构的工艺剖面图。

如图 3A 所示，一像素 30 内有一叠层储存电容器结构、一薄膜晶体管 34、及一形成于上方的像素电极 340。其中，上述叠层储存电容器结构包括第一储存电容器 (C_{st}) 32 与第二储存电容器 ($C_{st'}$) 39。一信号线 36 与一栅极线 38 交错于上述薄膜晶体管 34 附近，并且配置于上述像素 30 周边。上述第二储存电容器 ($C_{st'}$) 39 置于上述第一储存电容器 (C_{st}) 32 上。上述像素电极 340 与上述叠层储存电容器结构通过介层窗 346 而与上述薄膜晶体管 34 形成电性接触。

如图 3B 所示，本实施例提供一基板 304、一缓冲层 308、一作为第一导电层的多晶硅层 312、一栅极绝缘层 316、第二导电层 320、以及第一层间介电层 324。上述多晶硅层 312、上述第二导电层 320、以及介于上述多晶硅层 312 与上述第二导电层 320 之间的上述栅极绝缘层 316 共同组成上述第一储存电容器 (C_{st}) 32。

如图 3C 所示，利用光刻蚀刻技术形成开口 326。也就是说，一光致抗蚀剂图案（图未显示）形成于上述第一层间介电层 324 上。接着，上述第一层间介电层 324 被蚀刻，因而形成第一层间介电层 324a。其中，上述蚀刻步骤利用上述光致抗蚀剂图案作为蚀刻掩模，而进行干蚀刻或湿蚀刻。尤其是，位于区域 I' 内的上述第一层间介电层 324 的一部分被完全移除，以致于露出上述第二导电层 320 的一部份表面 327。

如图 3D 所示，一第二层间介电层 328 顺应性地沉积在上述第一层间介电层 324a 与上述第二导电层 320 的外露表面 327 上。上述第二层间介电层 328 的形成方法包括化学气相沉积法 (CVD) 或等离子体加强型化学气相沉积法 (PECVD)。上述第二层间介电层 328 包括氮化硅或氧化硅，厚度介于 400 与 1200 埃之间，优选者是介于 600 与 700 埃之间。

如图 3E 所示，通过干蚀刻或湿蚀刻的方式，蚀穿上述第二层间介电层 328、上述第一层间介电层 324a、以及上述栅极绝缘层 316，直到露出上述多晶硅层 312 的一部份表面，并形成一开口 330；另一方面，留下第二层间介电层 328a、上述第一层间介电层 324a、以及与栅极绝缘层 316a。

如第 3F 图所示, 利用现有化学气相沉积法 (CVD)、化学电镀(ECP)、或物理气相沉积法 (PVD) 以沉积一第三导电层 332。上述第三导电层包括一第一部份 332a 与一延伸的第二部分 332b, 其中此延伸的第二部分 332b 延伸并覆盖上述第二层间介电层 328a 的一部份。上述第一部份 332a 与延伸的第二部分 332b 分别以区域 II 与 III 界定。上述开口 330 由铝或铜等金属材料所填充。上述第三导电层、第二导电层、以及夹于上述第三导电层与第二导电层之间的第二层间介电层 328a 构成上述第二储存电容器 ($C_{st'}$) 39。

如图 3G 所示, 通过现有工艺在上述第三导电层与第二层间介电层 328a 上形成具有介层窗 346 的保护层 336。一透明像素电极 340 顺应性地形成在上述保护层 336 与介层窗 346 上。上述透明像素电极 340 包括铟锡氧化物或铟锌氧化物。而且, 在上述基板 304 的另外一侧放置一背光模块 348, 而完成用于低温多晶硅薄膜晶体管液晶显示器的薄膜晶体管阵列基板 300。其中, 箭头 344 代表来自上述背光模块 348 的光线。

类似图 2F 所示, 通过上述方法所得的包含上述第一储存电容器 (C_{st}) 32 与第二储存电容器 ($C_{st'}$) 39 的叠层储存电容结构, 由于多了上述第二储存电容器 ($C_{st'}$) 39 的容量, 因而具有较现有储存电容器更大的容量。

如图 3H 所示, 将上述一薄膜晶体管阵列基板 300 与一彩色滤光片基板 352 贴合并灌注液晶层 350, 以得到一低温多晶硅薄膜晶体管液晶显示面板 3000。

图 4 为绘示结合图 2G 所示的低温多晶硅薄膜晶体管液晶显示面板 2000 的低温多晶硅薄膜晶体管液晶显示器的示意图。上述图 2G 所示的低温多晶硅薄膜晶体管液晶显示面板 2000 耦接于一控制器 3, 而形成一低温多晶硅薄膜晶体管液晶显示器 4。上述控制器 3 包括一源极与栅极驱动电路 (图未显示), 用以根据输入而控制上述低温多晶硅薄膜晶体管液晶显示面板 2000。在此实施例中, 上述图 4 所示的低温多晶硅薄膜晶体管液晶显示面板 2000 可以替换为低温多晶硅薄膜晶体管液晶显示面板 3000。

图 5 为绘示与图 4 所示 低温多晶硅薄膜晶体管液晶显示器 4 耦接的电子装置的示意图。一输入装置 5 与图 4 所示的低温多晶硅薄膜晶体管液晶显示器 4 的控制器 3 耦接, 而形成一电子装置 6。上述输入装置 5 可以包括一处理器, 而此处理器可以输入数数据 (数据) 至控制器 3, 以产生并维持影像。上述电子装置 6 可以是一可携式装置, 例如 PDA、笔记型计算机、平板

计算机 (tablet computer)、移动电话; 另外, 上述电子装置 6 也可以是一非可携式装置, 例如桌上型计算机。

根据上述本发明的第一与第二实施例, 上述第三导电层的上述延伸部分被用以建构上述第二储存电容器, 而上述第二储存电容器置于上述第一储存电容器上, 并不额外占用像素面积。因此, 可以在不影响开口率得情况下增加储存电容量。尤其是, 上述第三导电层的上述第一部分与上述延伸的第二部分同时形成, 因此可以简化工艺并降低成本。

虽然本发明以优选实施例揭露如上, 然而其并非用以限定本发明, 本领域的技术人员在不脱离本发明的精神和范围内, 可作些许的更动与润饰, 因此本发明的保护范围应当以后附的权利要求所界定者为准。

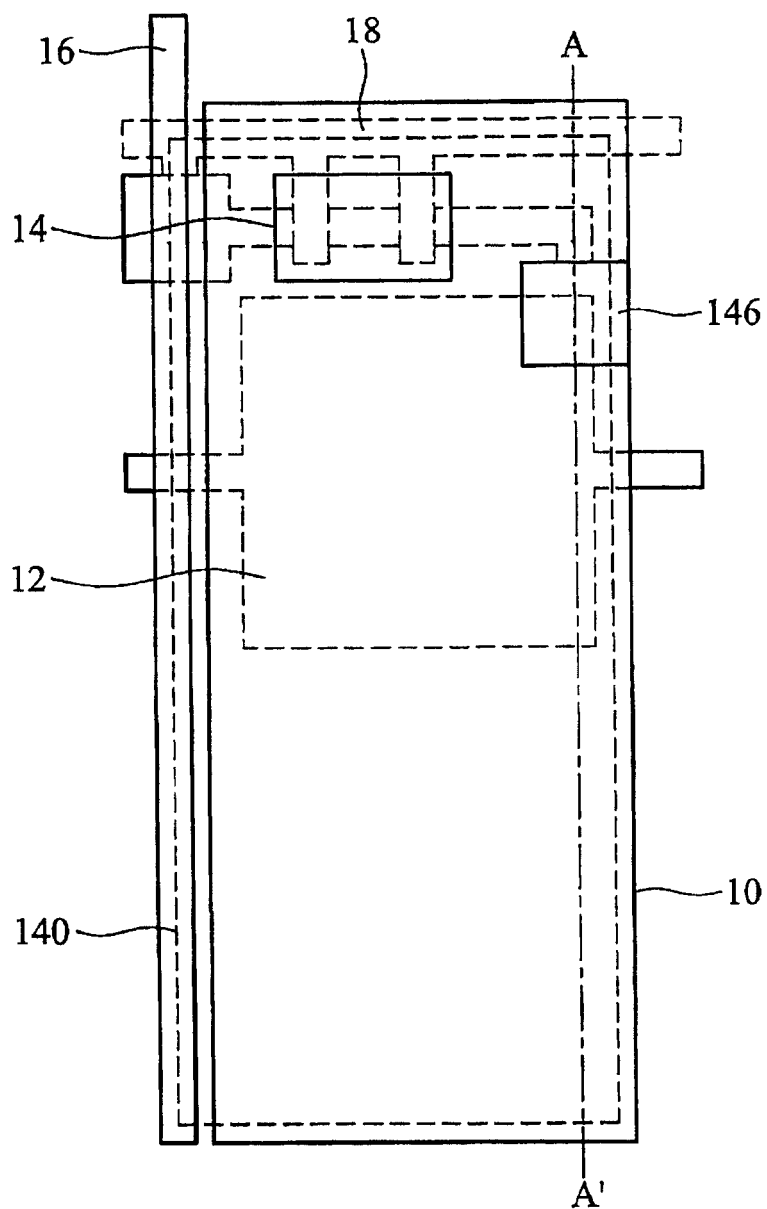


图 1A

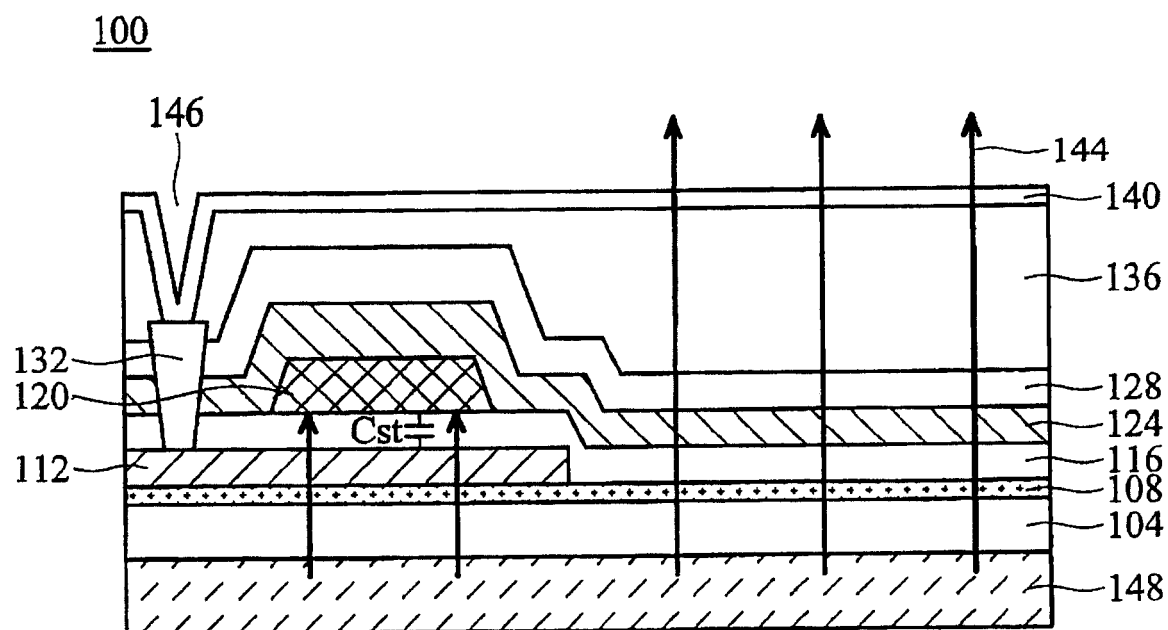


图 1B

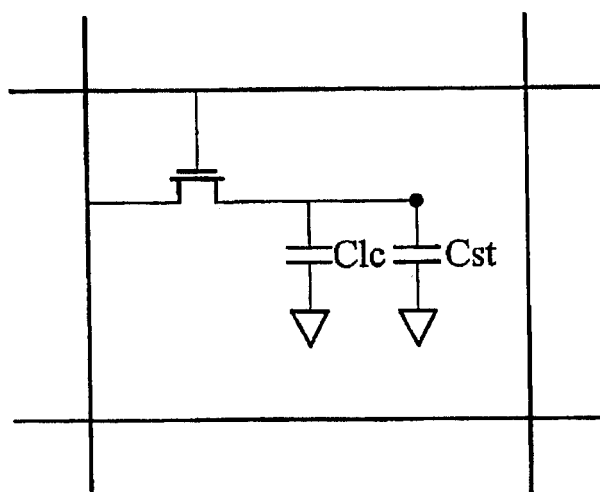


图 1C

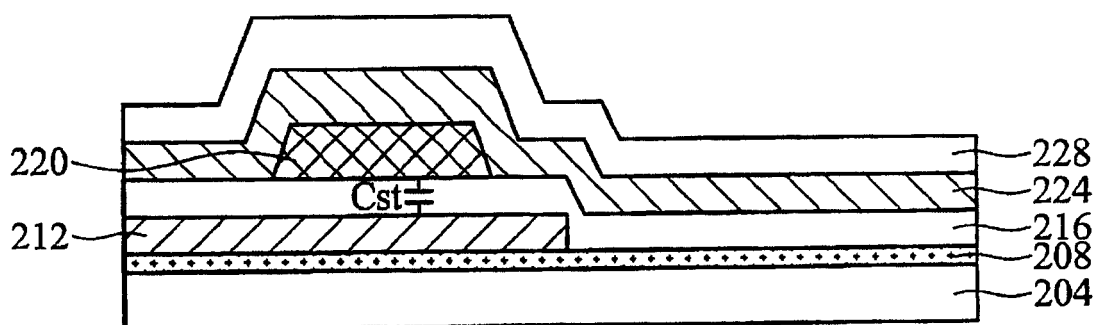


图 2B

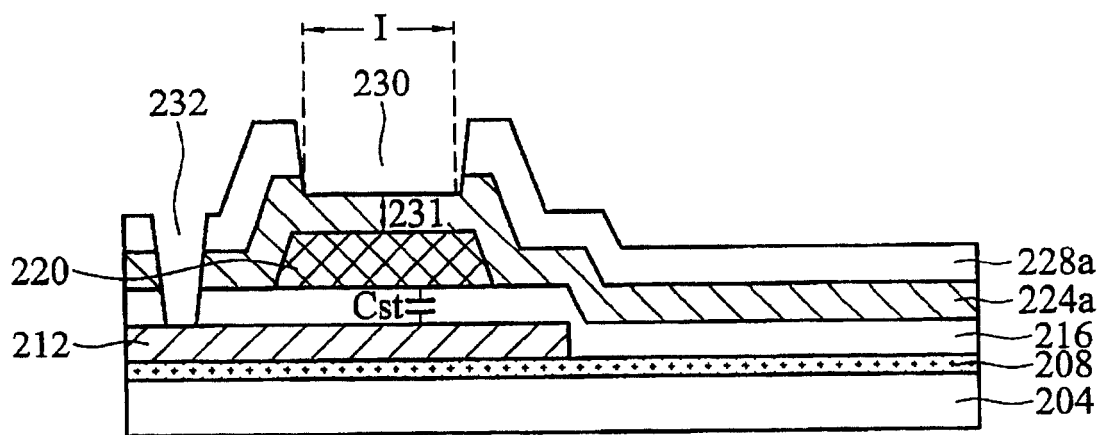


图 2C

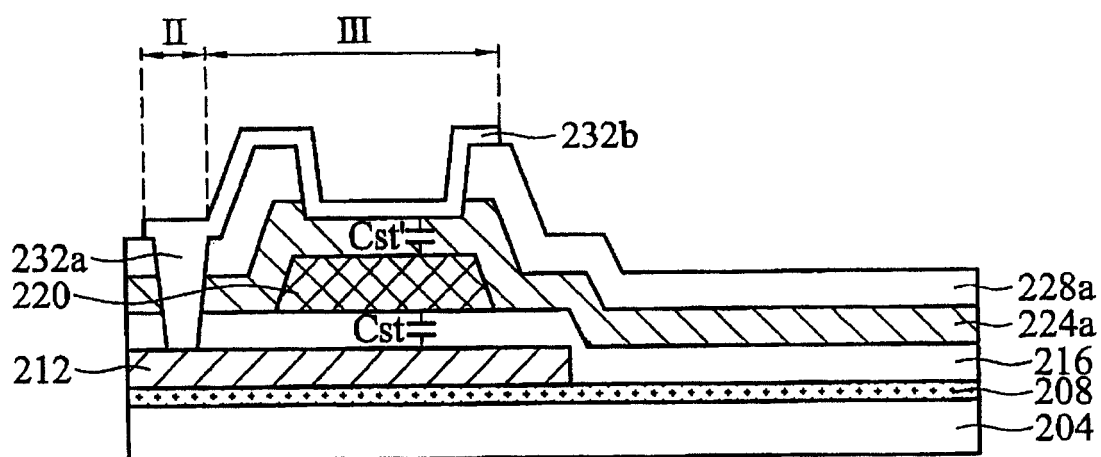


图 2D

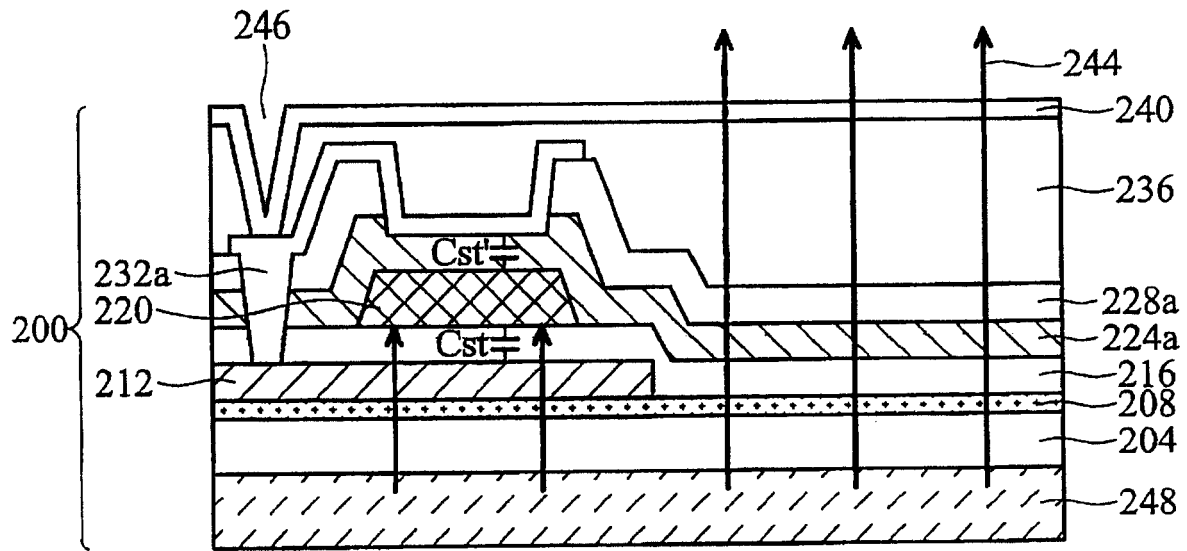


图 2E

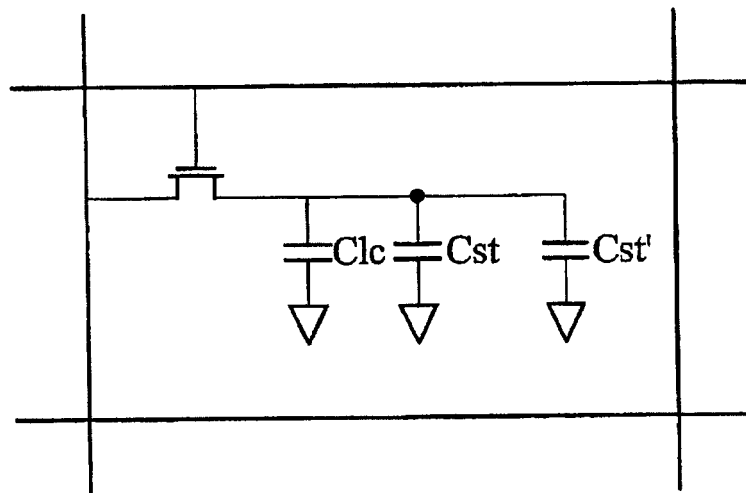


图 2F

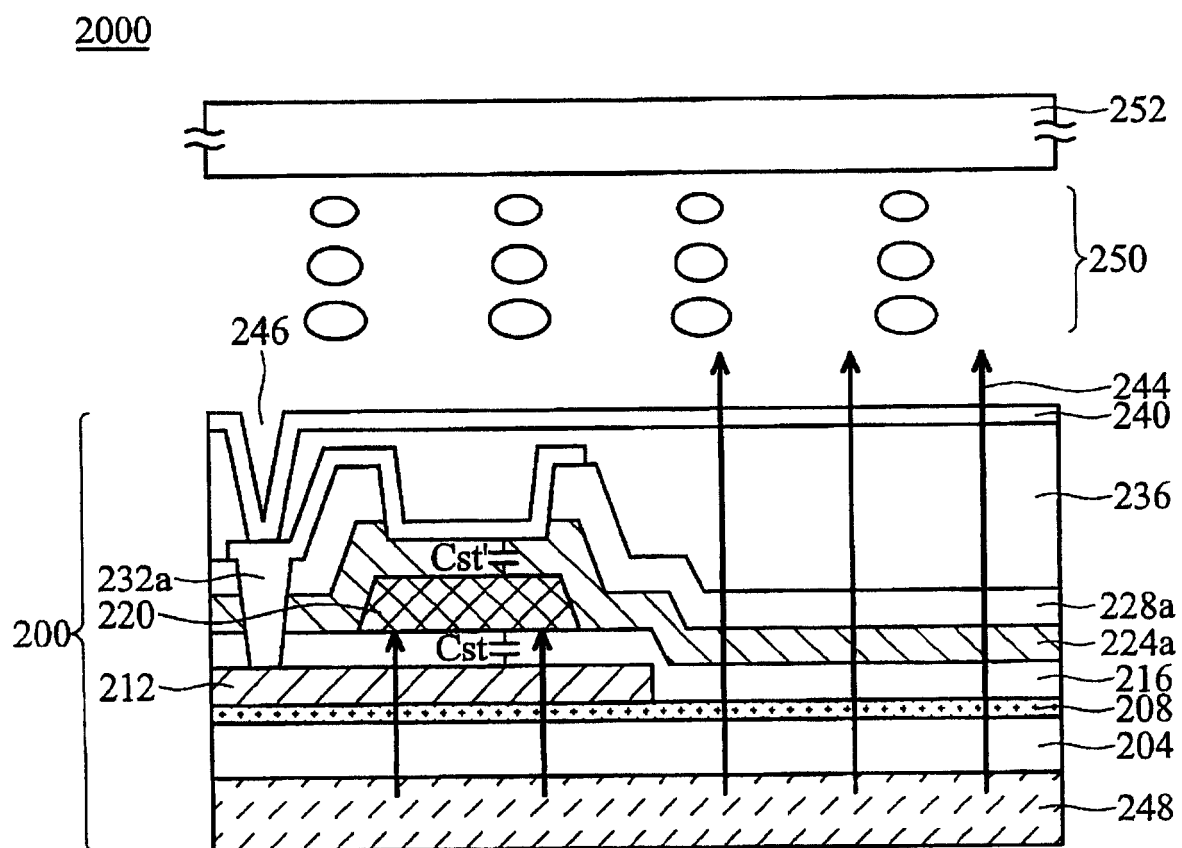


图 2G

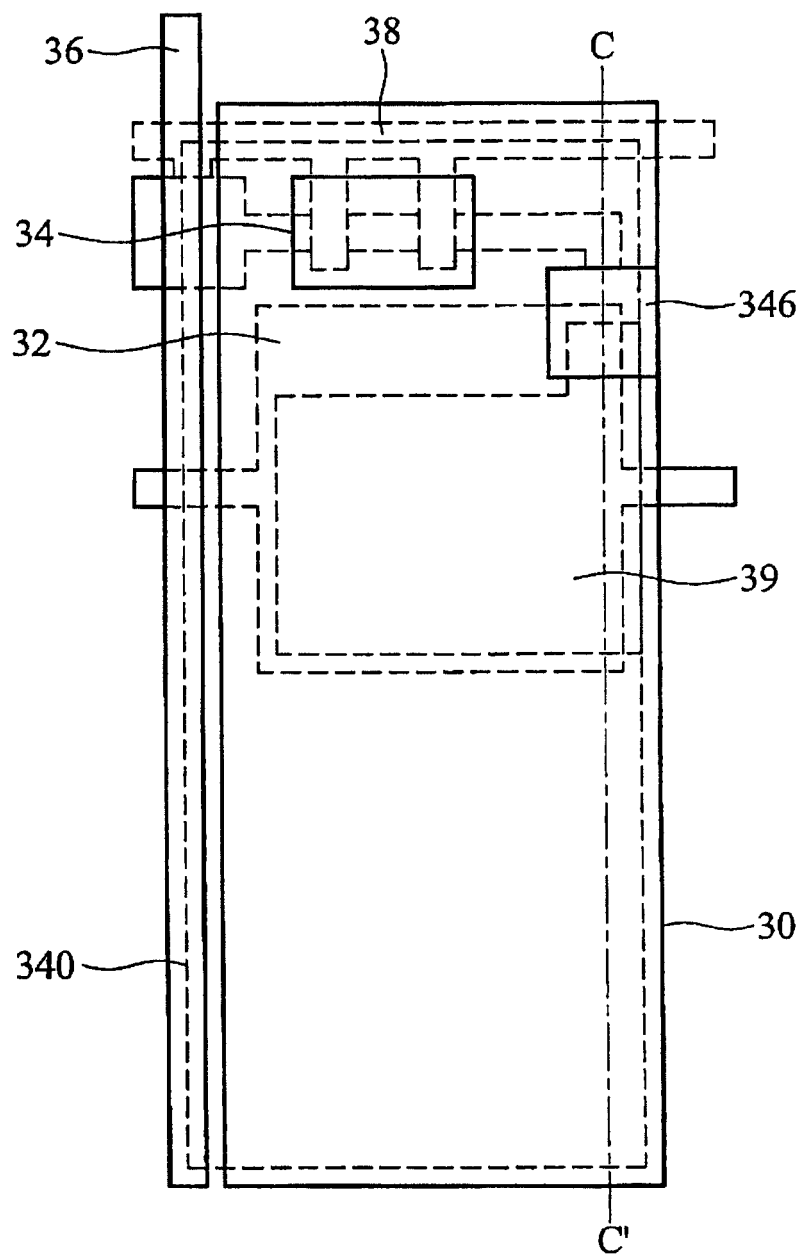


图 3A

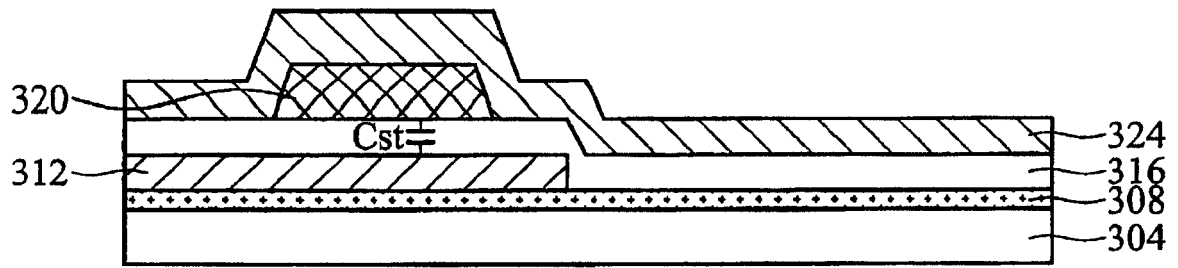


图 3B

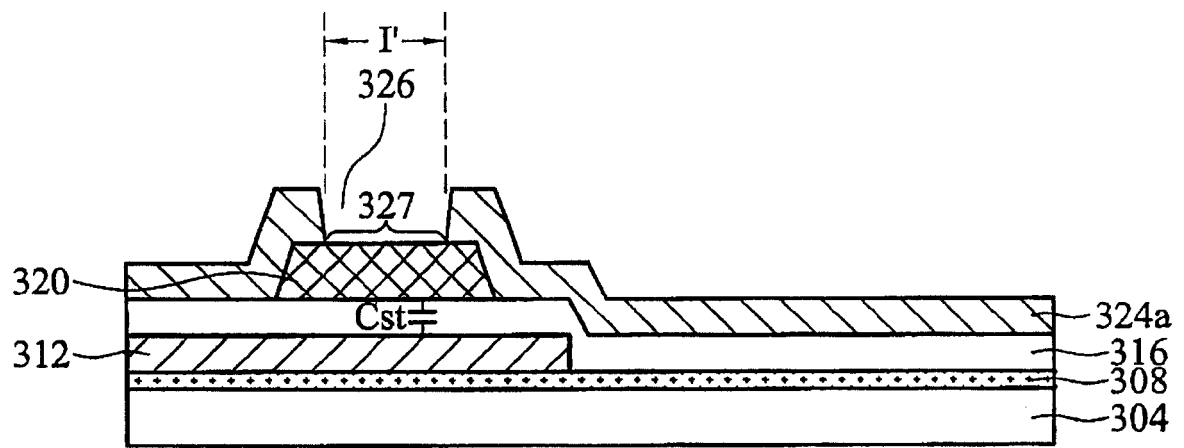


图 3C

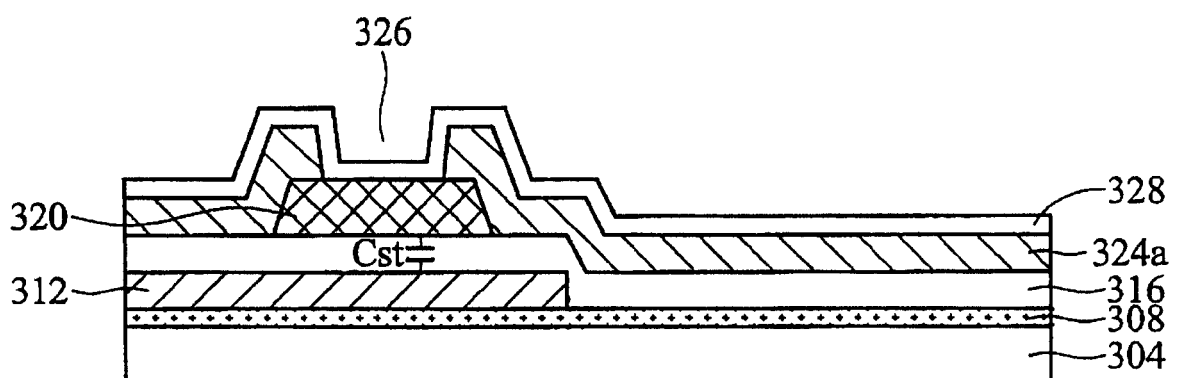


图 3D

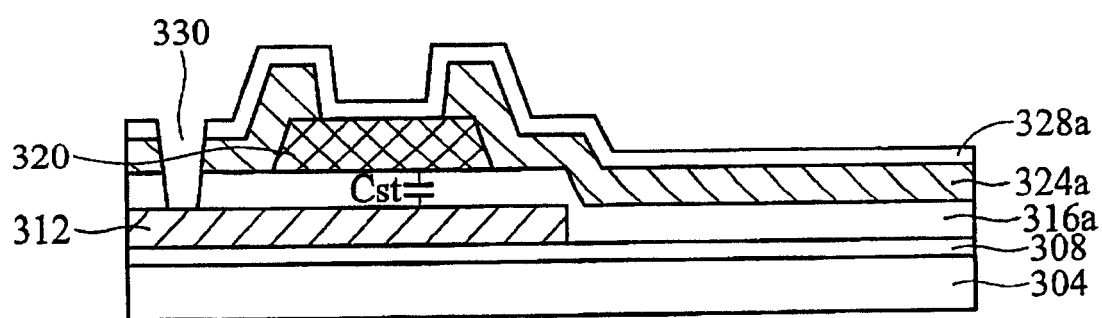


图 3E

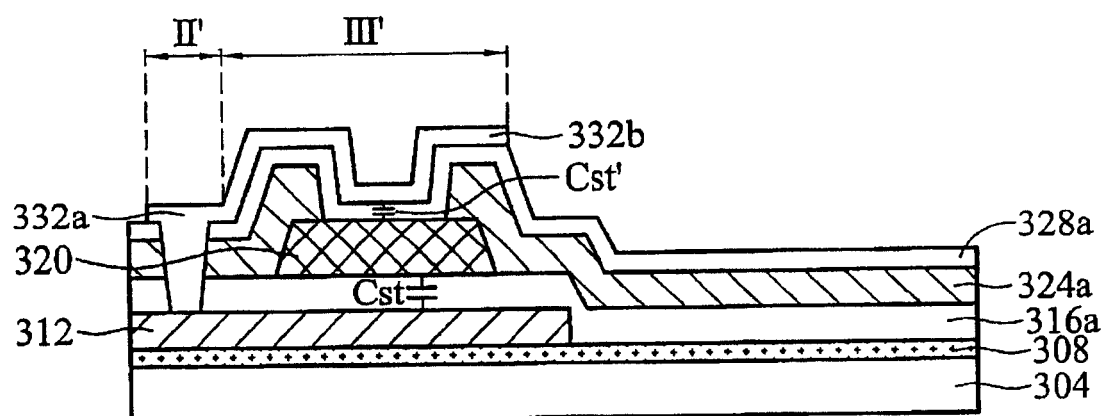


图 3F

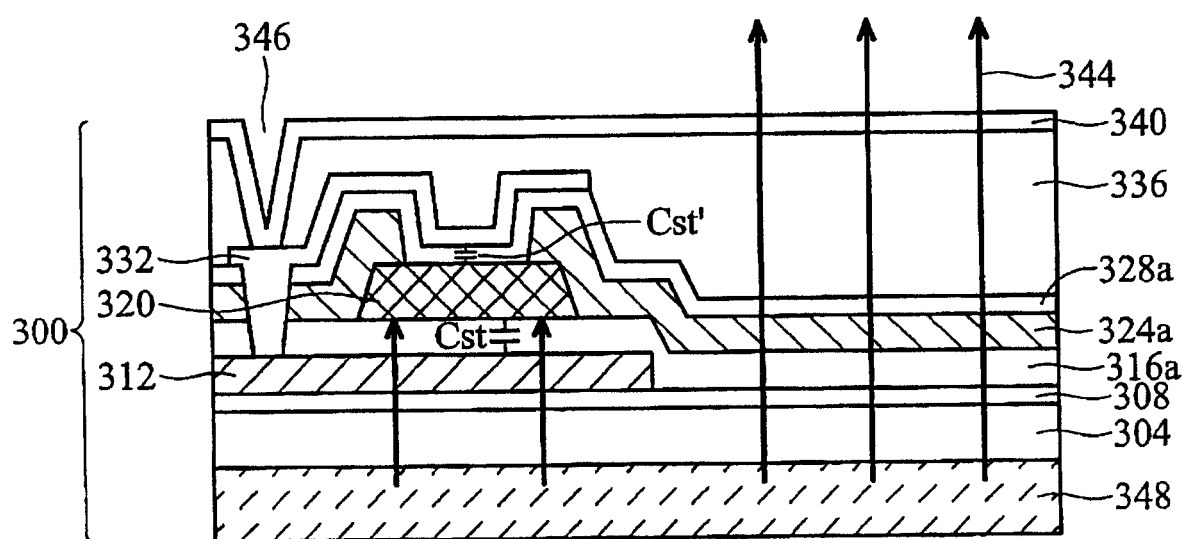


图 3G

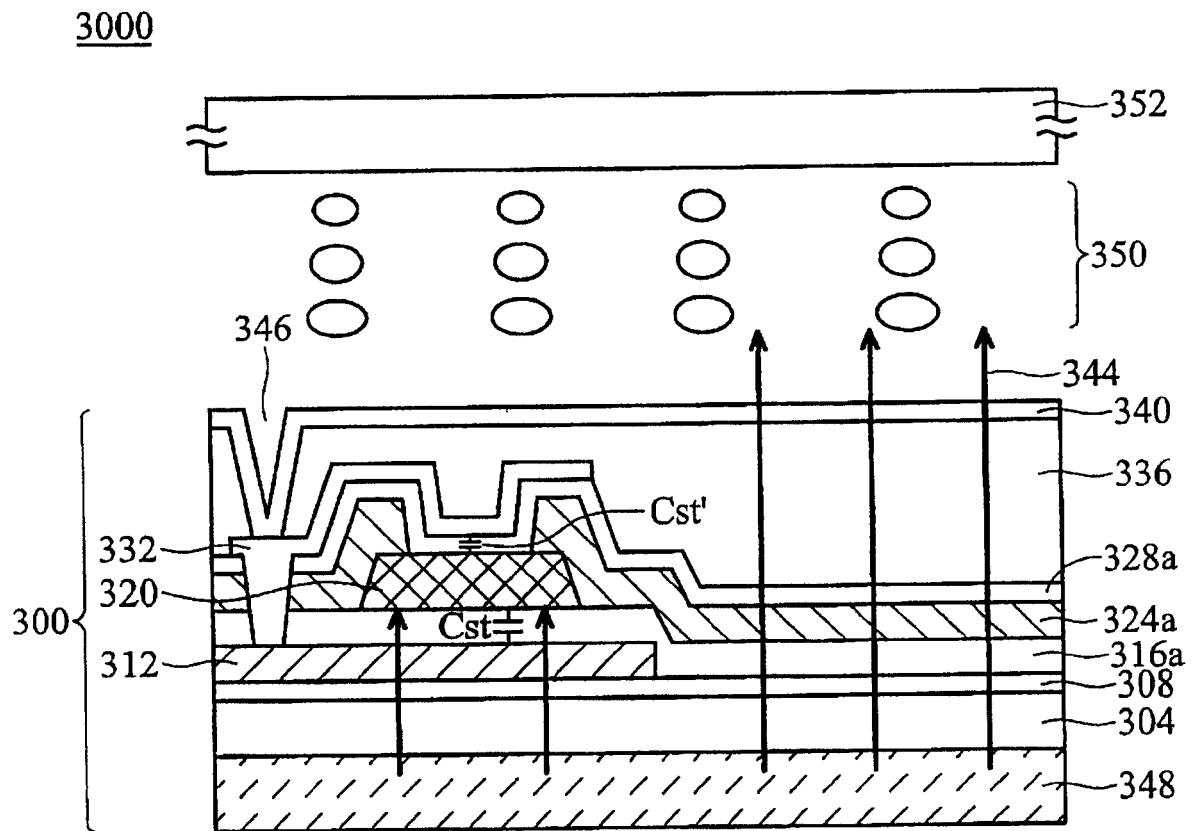


图 3H

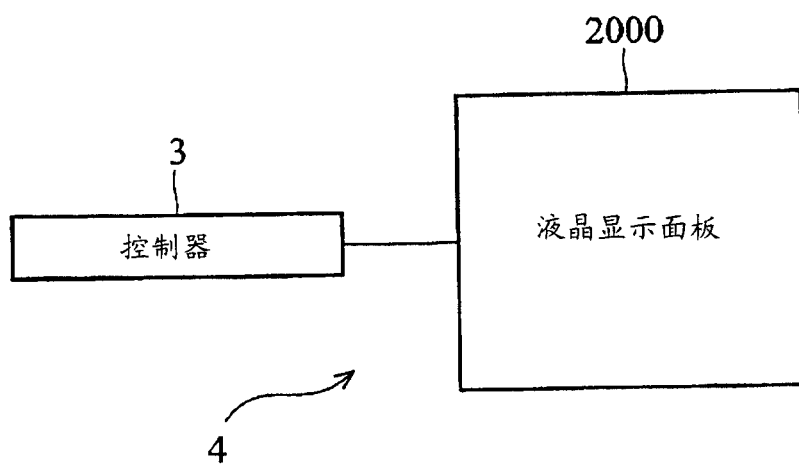


图 4

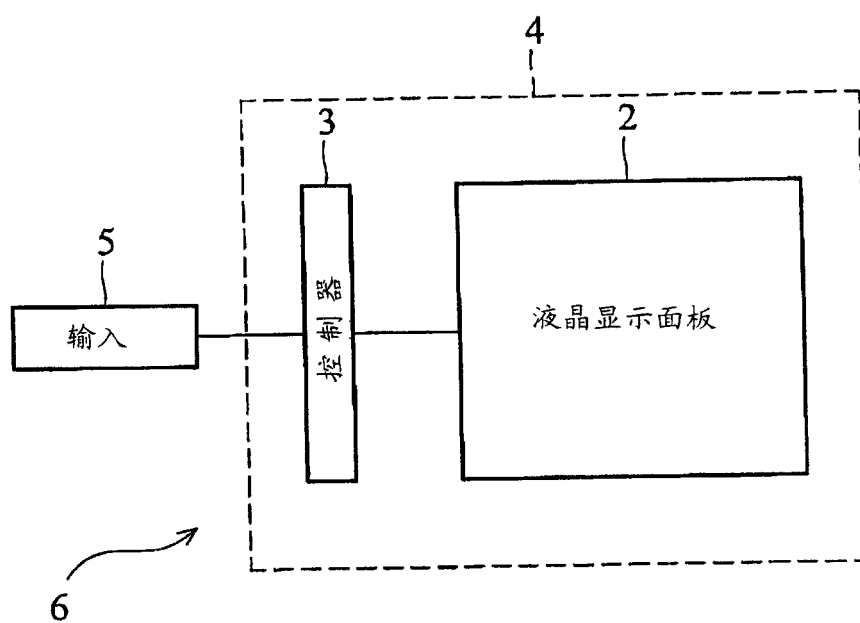


图 5

专利名称(译)	叠层储存电容器结构、低温多晶硅薄膜晶体管液晶显示器		
公开(公告)号	CN1979316A	公开(公告)日	2007-06-13
申请号	CN200610078728.1	申请日	2006-05-10
[标]申请(专利权)人(译)	统宝光电股份有限公司		
申请(专利权)人(译)	统宝光电股份有限公司		
当前申请(专利权)人(译)	统宝光电股份有限公司		
[标]发明人	李牧家 黄俊伟 吕宏哲 郭国鸿 李鸿斌 赖文贵 蔡佳怡 张育淇 李浩群 张炜炽		
发明人	李牧家 黄俊伟 吕宏哲 郭国鸿 李鸿斌 赖文贵 蔡佳怡 张育淇 李浩群 张炜炽		
IPC分类号	G02F1/136 H01L29/786 H01L21/00		
CPC分类号	G02F1/136213 G02F2201/18		
代理人(译)	侯宇		
优先权	11/295422 2005-12-05 US		
外部链接	Espacenet SIPO		

摘要(译)

本发明揭露一种用于低温多晶硅薄膜晶体管液晶显示器的叠层储存电容器结构，包括一基板、一第一储存电容器、及一第二储存电容器。上述第一储存电容器包括一第一导电层、一第二导电层、以及一位于该第一导电层与该第二导电层之间的第一绝缘层。此叠层储存电容器结构还包括一第三导电层，且此第三导电层包括一第一部分与一延伸的第二部分。上述第二储存电容器包括该第二导电层、该第三导电层的该延伸的第二部分、以及一位于该第二导电层与该第三导电层的该延伸的第二部分之间的第二绝缘层。

3000

