

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200610143205.0

[43] 公开日 2007 年 5 月 2 日

[11] 公开号 CN 1955824A

[22] 申请日 2006.10.30

[21] 申请号 200610143205.0

[30] 优先权

[32] 2005.10.28 [33] JP [31] 2005-315092

[71] 申请人 NEC 液晶技术株式会社

地址 日本神奈川县川崎市

[72] 发明人 佐佐木健

[74] 专利代理机构 中原信达知识产权代理有限责任公司

代理人 孙志湧 陆锦华

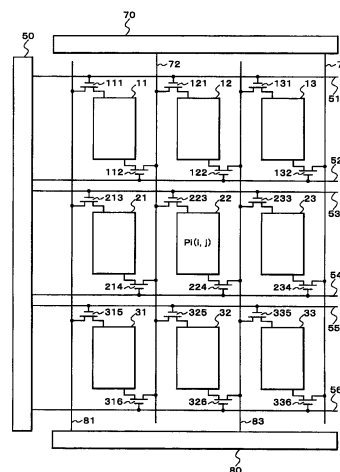
权利要求书 4 页 说明书 21 页 附图 14 页

[54] 发明名称

液晶显示器件

[57] 摘要

在 LCD 器件中, 每个像素电极连接有至少两个开关元件。两个开关元件中的第一个开关元件与提供具有正极性的显示信号的第一漏极线相连。两个开关元件中的第二个开关元件与提供具有负极性的显示信号的第二漏极线相连。第一个开关元件的栅极与相应一个奇数栅极线相连, 第二个开关元件的栅极与相应一个偶数栅极线相连。栅极扫描驱动电路选择性地驱动奇数栅极线和偶数栅极线, 由此在不改变显示信号极性的情况下将作用在液晶层上的电场方向反转。



1. 一种液晶显示器件，包括：

多个漏极线；

与漏极线交叉的多个栅极线；

形成在漏极线和栅极线的相应交点附近的开关元件；

包括像素电极和由像素电极组成的像素区域的阵列基板，像素电极以矩阵形式设置，且每个像素电极都与每个开关元件的两端之一相连；

面对阵列基板放置的对向基板；

夹在阵列基板与对向基板之间的液晶层；

向漏极线输出与显示数据对应的显示信号的信号输出电路；和

在每个扫描帧周期中按序扫描栅极线的栅极扫描驱动电路，其中每个像素电极连接有至少两个开关元件，

两个开关元件中的第一个开关元件的另一端与漏极线的一个奇数漏极线相连，该奇数漏极线提供具有正极性的第一显示信号，

两个开关元件中的第二个开关元件的另一端与漏极线的一个偶数漏极线相连，该偶数漏极线提供具有负极性的第二显示信号，

栅极线的一个奇数栅极线与第一个开关元件的控制端相连，

栅极线的一个偶数栅极线与第二个开关元件的控制端相连，以及

栅极扫描驱动电路选择性地驱动栅极线的偶数栅极线和栅极线的奇数栅极线，由此在不改变显示信号极性的情况下将作用在液晶层上的电场方向反转。

2. 一种液晶显示器件，包括：

多个漏极线；

与漏极线交叉的多个栅极线；

形成在漏极线和栅极线的相应交点附近的开关元件；

包括像素电极和由像素电极组成的像素区域的阵列基板，像素电极以 m 行（其中 m 表示正整数）和 n 列（其中 n 表示正整数）的矩阵

形式设置，且每个像素电极都与每个开关元件的两端之一相连；
夹在阵列基板与对向基板之间的液晶层；
向漏极线输出与显示数据对应的显示信号的信号输出电路；和
在每个扫描帧周期中按序扫描栅极线的栅极扫描驱动电路，其中
设置在第 i 行（其中 i 表示正整数）和第 j 列（其中 j 表示正整数）
交点处的对应一个像素电极连接有至少两个开关元件，
两个开关元件中的第一个开关元件的另一端与漏极线的一个奇数
漏极线相连，该奇数漏极线提供正极性的第一显示信号，
两个开关元件中的第二个开关元件的另一端与漏极线的一个偶数
漏极线相连，该偶数漏极线提供负极性的第二显示信号，
栅极线的一个奇数栅极线与第一个开关元件的控制端相连，
栅极线的一个偶数栅极线与第二个开关元件的控制端相连，
设置在第 i 行和第 $j+1$ 列交点处的像素电极的第一个开关元件的另
一端与漏极线的一个偶数漏极线相连，
其第二个开关元件的另一端与漏极线的另一个奇数漏极线相连，
栅极线的一个奇数栅极线与第一个开关元件的控制端相连，
栅极线的一个偶数栅极线与第二个开关元件的控制端相连，以及
栅极扫描驱动电路选择性地驱动栅极线的偶数栅极线和栅极线的
奇数栅极线，由此在不改变显示信号极性的情况下将作用在液晶层上
的电场方向反转。

3. 根据权利要求 1 所述的液晶显示器件，其中作为切换作用于液晶层上的电场方向的方式，对于每个像素电极，通过使用两个栅极线，根据扫描一帧接着扫描一帧的原理交替地将开关信号提供给第一个开关元件和第二个开关元件。

4. 根据权利要求 2 所述的液晶显示器件，其中作为切换作用于液晶层上的电场方向的方式，对于每个像素电极，通过使用两个栅极线，根据扫描一帧接着扫描一帧的原理交替地将开关信号提供给第一个开关元件和第二个开关元件。

5. 根据权利要求 1 所述的液晶显示器件，其中每个开关元件都是场效应晶体管。

6. 根据权利要求 2 所述的液晶显示器件，其中每个开关元件都是场效应晶体管。

7. 根据权利要求 3 所述的液晶显示器件，其中每个开关元件都是场效应晶体管。

8. 根据权利要求 4 所述的液晶显示器件，其中每个开关元件都是场效应晶体管。

9. 根据权利要求 5 所述的液晶显示器件，其中场效应晶体管是薄膜晶体管。

10. 根据权利要求 6 所述的液晶显示器件，其中场效应晶体管是薄膜晶体管。

11. 根据权利要求 7 所述的液晶显示器件，其中场效应晶体管是薄膜晶体管。

12. 根据权利要求 8 所述的液晶显示器件，其中场效应晶体管是薄膜晶体管。

13. 根据权利要求 1 所述的液晶显示器件，其中液晶显示器件采取垂直电场模式。

14. 根据权利要求 2 所述的液晶显示器件，其中液晶显示器件采取垂直电场模式。

15. 根据权利要求 1 所述的液晶显示器件，其中液晶显示器件采取水平电场模式。

16. 根据权利要求 2 所述的液晶显示器件，其中液晶显示器件采取水平电场模式。

液晶显示器件

技术领域

本发明涉及一种液晶显示器件。本发明尤其涉及一种减小功耗的液晶显示器件。

背景技术

作为视听（AV）设备和办公自动化（OA）设备的显示器件，由于液晶显示（LCD）器件具有薄厚度、轻重量、低功耗等的优点，已经被广泛使用。

换句话说，用于个人计算机、电视等的显示器件和用于电子计算机、移动电视、移动电话、移动传真机等显示器件被期望尺寸较小和重量轻。此外，希望这些器件功耗低，因为当运载它们时，它们需要使用电池来工作。

作为功耗较低的显示器件，例如 LCD 器件等是公知的。

就是说，还认识到 LCD 器件用于满足低功耗的要求是最合适的。另一方面，还希望 LCD 器件尺寸变大并具有较高的清晰度。

例如，日本专利特开官方公报 2003-315766（图 1）和日本专利特开官方公报 2003-255907（图 1 和图 2）中分别公开了一般常规的 LCD 器件。

在作为一个一般常规的 LCD 器件的有源矩阵型 LCD 器件中，像素以矩阵形式设置。此外，每个像素都包括一个开关元件。在有源矩阵 LCD 器件中，该开关元件与地址线连接，在开关元件的控制下从信

号线提供显示信号。

在图 1A 中，示出了说明有源矩阵型 LCD 器件的总体结构的示意图。在该情形中，在有源矩阵型 LCD 器件中，设置在一列中的像素对应于沿着相同列延伸的一个信号线。此外，在有源矩阵型 LCD 器件中，对于设置在行方向上的信号线，在相同的方向上分别设置信号线驱动电路。

在有源矩阵型 LCD 器件中，通过一个信号线和一个信号线驱动电路的方式给一个像素提供显示信号。

此外，在现有技术中的 LCD 元件在每个像素中都包括一个薄膜晶体管（TFT）、和与该 TFT 对应的一个栅极配线及一个信号配线。此外，提供给信号配线的正极性或负极性电压根据一列接一列（column to column）的原理转换成公共电压，前述的 TFT 通过信号配线给像素电极提供电压。相对于公共电压的正和负电位根据一帧接一帧的原理交替地提供给并保留在像素电极中（参照图 2）。

然而，在日本专利特开官方公报 2003-315766（图 1）和日本专利特开官方公报 2003-255907 中描述的常规 LCD 器件尺寸较大的情形中，在信号线与栅极线之间、信号线与公共电极之间、信号线与像素电极之间等产生的寄生电容变大。因此，由信号线电容和配线电阻限定的时间常数变大。

由此，延迟了信号线的上升时间，可能不会充分地给像素提供显示信号。

此外，在常规 LCD 器件清晰度较高的情形中，在一个电场周期内驱动的像素数增加。由于该原因，每个像素的写入时间变短，由此提供给像素的电压变得不充足。

另一方面，在执行水平线反转或点反转的情形中，信号线驱动电路的极性反转频率变高。结果，功耗增加了。

发明内容

本发明的目的是为了解决上述问题，本发明的一个目的是提供一种没有前述问题的液晶显示器件。

为了获得前述的目的，本发明的液晶显示器件包括：多个漏极线；与这些漏极线交叉的多个栅极线；和形成在漏极线和栅极线相应的交点附近的开关元件。本发明的液晶显示器件还包括：包含像素电极和由像素电极组成的像素区域的阵列基板，像素电极以矩阵形式排列，且每个像素电极都与每个开关元件的两端之一相连；面对阵列基板放置的对向基板；以及夹在阵列基板与对向基板之间的液晶层。

本发明的上述液晶显示器件还包括向漏极线输出对应于显示数据的显示信号的信号输出电路；和在每个扫描帧周期中连续扫描栅极线的栅极扫描驱动电路。

当具有上述结构时，本发明的液晶显示器件具有与每个像素电极连接的至少两个开关元件。此外，在本发明的液晶显示器件中，两个开关元件中的第一个开关元件的另一端与漏极线的一个奇数漏极线相连，该奇数漏极线提供具有正极性的第一显示信号。两个开关元件中的第二个开关元件的另一端与漏极线的一个偶数漏极线相连，该偶数漏极线提供具有负极性的第二显示信号。此外，在本发明的液晶显示器件中，栅极线的一个奇数栅极线与第一个开关元件的控制端相连，栅极线的一个偶数栅极线与第二个开关元件的控制端相连。

此外，本发明的液晶显示器件的栅极扫描驱动电路具有下述结构，即其中：栅极扫描驱动电路选择性地驱动栅极线的奇数栅极线和栅极

线的偶数栅极线，由此在不改变显示信号极性的情况下将作用在液晶层上的电场方向反转。

另一方面，本发明的另一个液晶显示器件包括：多个漏极线；与漏极线交叉的多个栅极线；和形成在漏极线和栅极线的相应交点附近的开关元件。此外，本发明的液晶显示器件还包括：包含像素电极和由像素电极组成的像素区域的阵列基板，像素电极以 m 行（其中 m 表示正整数）和 n 列（其中 n 表示正整数）的矩阵形式排列，且每个像素电极都与每个开关元件的两端之一相连；面对阵列基板放置的对向基板；以及夹在阵列基板与对向基板之间的液晶层。本发明的该液晶显示器件还包括向漏极线输出对应于显示数据的显示信号的信号输出电路；和在每个扫描帧周期中连续扫描栅极线的栅极扫描驱动电路。

当具有上述结构时，本发明的该液晶显示器件包括与设置在第 i 行（其中 i 表示正整数）和第 j 列（其中 j 表示正整数）交点处的对应的一个像素电极连接的至少两个开关元件。此外，在本发明的该液晶显示器件中，两个开关元件中的第一个开关元件的另一端与漏极线的一个奇数漏极线相连，该奇数漏极线提供正极性的第一显示信号，两个开关元件中的第二个开关元件的另一端与漏极线的一个偶数漏极线相连，该偶数漏极线供给负极性的第二显示信号。此外，在本发明的该液晶显示器件中，栅极线的一个奇数栅极线与第一个开关元件的控制端相连，栅极线的一个偶数栅极线与第二个开关元件的控制端相连，设置在第 i 行和第 $j+1$ 列交点处的像素电极的第一个开关元件的另一端与漏极线的一个偶数漏极线相连，其第二开关元件的另一端与漏极线的一个奇数漏极线相连，栅极线的一个奇数栅极线与第一个开关元件的控制端相连，栅极线的一个偶数栅极线与第二个开关元件的控制端相连。

此外，栅极扫描驱动电路选择性地驱动栅极线的偶数栅极线和栅极线的奇数栅极线，由此在不改变显示信号极性的情况下将作用在液

晶层上的电场方向反转。

此外，本发明的该液晶显示器件采取了下述结构，即其中作为切换作用于液晶层上的电场方向的方式，通过使用对于每个像素电极的两个栅极线，根据扫描一帧接着扫描一帧的原理交替地将开关信号提供给第一个开关元件和第二个开关元件。

此外，本发明的该液晶显示器件的开关元件还可以采取场效应晶体管的结构，该液晶显示器件的场效应晶体管还可以采取薄膜晶体管的结构。

此外，本发明的该液晶显示器件可以采取垂直电场模式或水平电场模式。

如上所述，依照本发明，作为第一个效果，可大大减小液晶显示器件的功耗。此外作为第二个效果，减小了液晶显示器件的信号波形延迟，且与该减小相关，在液晶显示器件中使面内写入百分比的分布变得均匀。

就是说，获得前述效果的一个原因是：因为没有反转信号配线的输出极性，所以大大减小了供给配线的充电电流，结果减小了功耗。另一个原因是：由于前述的原因，减小了液晶显示器件中的信号延迟，由此没有延迟波形的上升时间，且与该减小相对应，促使了液晶显示器件中面内写入百分比分布的均匀化。

附图说明

图 1 是显示常规 LCD 器件的视图。

图 2 是解释常规 LCD 器件操作的图表。

图 3 是显示依照本发明第一示例实施例的垂直电场模式 LCD 器件的视图。

图 4 是解释下列 LCD 器件工作的图表：依照本发明第一示例实施例的垂直电场模式 LCD 器件；依照本发明第二示例实施例的第一水平电场模式 LCD 器件；依照本发明第三示例实施例的第二水平电场模式 LCD 器件。

图 5 是依照本发明第一示例实施例的 LCD 器件的横截面图。

图 6 是显示依照本发明第一示例实施例的 LCD 器件整体的视图。

图 7 是显示依照本发明第二示例实施例的第一水平电场模式 LCD 器件的结构示意图。

图 8A 是显示依照本发明第二示例实施例的第一水平电场模式 LCD 器件的一个像素部分的视图。

图 8B 是通过沿 I-I 线切割得到的依照本发明第二示例实施例的第一水平电场模式 LCD 器件的一个像素部分结构的横截面图。

图 8C 是显示依照本发明第二示例实施例的第一水平电场模式 LCD 器件的一个像素部分结构的横截面示意图。

图 9 是更加详细地显示图 7 中所示的依照本发明第二示例实施例的第一水平电场模式 LCD 器件的结构视图。

图 10 是显示依照本发明第三示例实施例的第二水平电场模式 LCD 器件的结构示意图。

图 11A 是显示依照本发明第三示例实施例的第二水平电场模式 LCD 器件的一个像素部分的视图。

图 11B 是通过沿 II-II 线切割得到的依照本发明第三示例实施例的第二水平电场模式 LCD 器件的一个像素部分结构的横截面图。

图 11C 是显示依照本发明第三示例实施例的第二水平电场模式 LCD 器件的一个像素部分的结构横截面示意图。

图 12 是更加详细地显示图 10 中所示的依照本发明第三示例实施例的第二水平电场模式 LCD 器件的结构视图。

具体实施方式

现在将参照图解的实施例描述本发明。本领域熟练技术人员将会认识到可以使用本发明的教导可实现一些可选择的实施例，本发明并

不限于这些为了解释的目的而图解说明的实施例。

接下来，将解释本发明适用的实施例。下面的说明将解释本发明的实施例，本发明并不限于下面的实施例。

为了解释清楚起见，在下面的描述和附图中适当地做一些省略和简化。此外，在不脱离本发明范围的情况下，本领域熟练技术人员能够很容易地对下面实施例的每个元件做修改、添加和变更。

注意，在每个附图中由相同参考标记表示的元件表示类似的元件，将适当省略对它们的描述。

（本发明的第一示例实施例）

接下来，将参照附图详细解释本发明示例实施例的结构。这里，本发明的任意一个 LCD 器件都适用于垂直电场模式（TN（扭曲向列），VA（垂直取向），OCB（光学补偿双折射）等）LCD 器件，其中通过设置在阵列基板上的多个电极和设置在对向基板上的电极之间的电场来改变液晶分子的取向。

参照图 3 和 6，LCD 器件 100 包括：以矩阵的形式设置在显示区域 102 中的像素电极 11，12，13，21，22，23，31，32 和 33；和分别对应于开关元件的 TFT，为了通过显示控制电路 101 向像素电极提供对应于图像数据的输入显示信号，给一个像素电极设置至少两个开关元件。

此外，参照图 5，LCD 器件 100 还包括：阵列基板 10，其上以矩阵的形式设置有像素电极 11，12，13，21，22，23，31，32 和 33 以及多个 TFT 对 111 和 112，121 和 122，131 和 132，213 和 214，223 和 224，233 和 234，315 和 316，325 和 326，335 和 336，所述 TFT 对与相应的像素电极 11，12，13，21，22，23，31，32 和 33 相连。

此外，LCD 器件 100 具有夹在阵列基板 10 与其上设置有公共电极 443 的对向基板 40 之间的液晶层 440。

注意，为了将漏极线编号，通过将图 6 中所示显示区域 102 的左上角 102-A 作为原点，在设置列的方向上将交替的漏极线表示为奇数漏极线，其是第一漏极线，第三漏极线，第五漏极线，第七漏极线等等。

此外，连续将其他交替的漏极线表示为偶数漏极线，其是第二漏极线、第四漏极线、第六漏极线、第八漏极线等等。

此外，为了将栅极线编号，通过显示区域 102 的左上角 102-A 作为原点，以与漏极线情形中类似的表示方式在设置行的方向上将栅极线表示为奇数栅极线和偶数栅极线。

阵列基板 10 包括：用于通过偶数漏极线 72 和 74 向每个像素电极提供显示信号的偶数信号输出电路 70；和用于通过奇数漏极线 81 和 83 向每个像素电极提供显示信号的奇数信号输出电路 80。

在上面的描述中，偶数信号输出电路 70 和奇数信号输出电路 80 设置在阵列基板 10 上的不同侧上，分别围绕每个像素电极。偶数信号输出电路 70 和奇数信号输出电路 80 还设置在阵列基板 10 的相同侧上，围绕每个像素电极。

此外，阵列基板 10 包括用于通过奇数栅极线 51，53 和 55 以及偶数栅极线 52，54 和 56 提供控制每个 TFT 接通和断开状态的信号的栅极扫描驱动电路 50。

就是说，通过在阵列基板 10 和其上设置有公共电极 443 的对向基板 40 之间夹持液晶层 440，对于每个像素，LCD 器件 100 都通过透射、散射、吸收、双折射等来调制入射到液晶层上的光的强度，由此进行

显示。

与相应一个奇数栅极线 51, 53 和 55 连接的每一个 TFT 111, 121, 131, 213, 223, 233, 315, 325, 335 的源极和漏极都嵌在相应一个信号线 81, 72 和 83 与相应一个像素电极 11, 12, 13, 21, 22, 23, 31, 32 和 33 之间。

此外, 与相应一个偶数栅极线 52, 54 和 56 连接的每一个 TFT 112, 122, 132, 214, 224, 234, 316, 326, 336 的源极和漏极都嵌在相应一个信号线 72, 83 和 74 与相应一个像素电极 11, 12, 13, 21, 22, 23, 31, 32 和 33 之间。

因而, 由施加给奇数栅极线 51, 53 和 55 的扫描信号来控制 TFT 111, 121, 131, 213, 223, 233, 315, 325, 335 的接通和断开状态。

当 TFT 111, 121, 131, 213, 223, 233, 315, 325, 335 接通时, 提供给各个信号线 81, 72 和 83 的显示信号被选择施加于像素电极 11, 12, 13, 21, 22, 23, 31, 32 和 33。

类似地, 由施加给偶数栅极线 52, 54 和 56 的扫描信号来控制 TFT 112, 122, 132, 214, 224, 234, 316, 326, 336 的接通和断开状态。

当 TFT 112, 122, 132, 214, 224, 234, 316, 326, 336 接通时, 提供给各个信号线 72, 83 和 74 的显示信号被选择施加于像素电极 11, 12, 13, 21, 22, 23, 31, 32 和 33。

接下来, 将参照附图详细描述本发明第一示例实施例的操作。这里, 将通过解释作为代表的像素电极 11 和像素电极 12 来解释像素电极。

对于单个像素电极 11 来说, 本发明第一示例实施例的 LCD 器件具有两个 TFT 111 和 112。TFT 111 的漏极(或源极)与像素电极 11 左侧的奇数信号线 81 相连。此外, TFT 111 的栅极与位于像素电极 11 上面的奇数栅极线 51 相连。

类似地, TFT 112 的漏极(或源极)与像素电极 11 右侧的偶数信号线 72 相连。此外, TFT 112 的栅极与位于像素电极 11 下面的偶数栅极线 52 相连。

此外参照图 4, TFT 111 在一个帧周期中接收提供给像素电极 11 左侧的奇数信号线 81 的信号 D_{jo} (V_0) 和提供给位于像素电极 11 上面的奇数栅极线 51 的信号 G_{io} , 由此给像素电极 11 施加电压。这里, 这些信号的后缀“o”是表示奇数的标记。

类似地, TFT 112 的漏极(或源极)与像素电极 11 右侧的偶数信号线 72 相连。此外, TFT 112 的栅极与位于像素电极 11 下面的信号线 52 相连。

TFT 112 在前一个帧周期之后的一个帧周期中接收提供给像素电极 11 右侧的偶数信号线 72 的信号 D_{je} ($-V_0$) 和提供给位于像素电极 11 上面的偶数栅极线 52 的信号 G_{ie} , 由此给像素电极 11 施加电压。这里, 这些信号的后缀“e”是表示偶数的标记。

就是说, 在每个列中都是两个栅极线与像素电极相连, 在每个帧中的接通操作中, 仅给两个栅极线的任意一个供给接通电压, 在该两个栅极线上交替进行该操作。

使用上述的结构, 像素电极左侧的信号 D_{jo} 的信号电压(具有正极性)在其中提供给奇数栅极线的信号 G_{io} 工作的一个帧周期中施加给像素电极。相反, 像素电极右侧的信号 D_{je} 的信号电压(具有负极性)

在其中提供给偶数栅极线的信号 G_{ie} 工作的一个帧周期中施加给像素电极。

接下来，将解释位于靠近像素电极 11 右侧的像素电极 12 的连接和操作。

像素电极 12 具有两个 TFT 121 和 122。TFT 121 的漏极（或源极）与像素电极 12 左侧的偶数信号线 72 相连。此外，TFT 121 的栅极与位于像素电极 12 上面的奇数栅极线 51 相连。

类似地，TFT 122 的漏极（或源极）与像素电极 12 右侧的奇数信号线 83 相连。此外，TFT 122 的栅极与位于像素电极 12 下面的偶数栅极线 52 相连。

此外参照图 4，TFT 121 在一个帧周期中接收提供给像素电极 12 左侧的偶数信号线 72 的信号 D_{je} 和提供给位于像素电极 12 上面的奇数栅极线 51 的信号 G_{io} ，由此给像素电极 12 施加电压。

类似地，TFT 122 的漏极（或源极）与像素电极 12 右侧的奇数信号线 83 相连。此外，TFT 122 的栅极与位于像素电极 12 下面的信号线 52 相连。

TFT 122 在前一个帧周期之后的一个帧周期中接收提供给像素电极 12 右侧的信号线 83 的信号 D_{jo} （ V_0 ）和提供给位于像素电极 12 上面的偶数栅极线 52 的信号 G_{ie} ，由此给像素电极 12 施加电压（ V_0 ）。

使用上述的结构，像素电极左侧的信号 D_{je} 的信号电压（具有负极性）在其中提供给奇数栅极线的信号 G_{io} 工作的一个帧周期中施加给像素电极。相反，像素电极右侧的信号 D_{jo} 的信号电压（具有正极性）在其中提供给偶数栅极线的信号 G_{ie} 工作的一个帧周期中施加给像

素电极。

就是说，当选择像素电极 11 左侧的奇数信号线 81 的信号 D_{jo} 时，像素电极 11 右侧的信号线 72 的信号 D_{je} 用作像素电极 12 的信号线的信号，即信号 $D_{(j+1)o}$ 。

这里，将任意一个像素电极表示为一般像素电极 $P_i(i, j)$ ，靠近像素电极 $P_i(i, j)$ 右侧的像素电极表示为像素电极 $P_i(i, j+1)$ 。就是说，当选择像素电极 $P_i(i, j)$ 左侧的信号 D_{jo} 时，像素电极 $P_i(i, j)$ 右侧的信号线的信号 D_{je} 用作像素电极 $P_i(i, j+1)$ 左侧的信号线的信号 $D_{(j+1)o}$ 。

交替的信号配线提供正极性的电压，其他交替的配线提供负极性的电压。这些电压恒定地输出，没有将相对极性转变为公共电压。

再次参照图 5，该 LCD 器件由下面的元件组成：包括公共电极 443 和驱动公共电极 443 的公共电极驱动电路 442 的对向基板 40；和夹在一对基板之间的液晶层 440。此外，还在该 LCD 器件中设置用于密封液晶层 440 的密封元件 441。

公共电极 443 可由例如诸如 ITO（氧化铟锌）的透明导电材料形成。

在该 LCD 器件中，每个 TFT 的沟道半导体层都通过使用多晶硅，如聚-Si（poly-Si）形成。

此外，本发明的任意一个 LCD 器件采取下述结构，即其中 LCD 器件适用于垂直电场模式（TN（扭曲向列），VA（垂直取向），OCB（光学补偿双折射）等）LCD 器件，其中通过设置在阵列基板和对向基板上的多个电极的每一个之间的电场来改变液晶分子的取向。

依照该示例实施例的 LCD 器件，两个 TFT 与单个像素电极相连，由此分别通过这些不同晶体管将恒定具有正极性的显示信号和恒定具有负极性的显示信号交替写入该单个像素电极中。因为没有反转信号线的显示信号的输出极性，所以大大减小了供给配线的充电电流，结果减小了功耗。

由此，实现了垂直电场模式 LCD 器件的功耗的减小。此外，因为没有反转信号线的显示信号的输出极性，所以减小了信号线的显示信号的信号延迟，由此没有延迟波形的上升时间，并可减小信号波形的延迟。与该减小相对应，促使了垂直电场模式 LCD 器件中面内写入百分比分布的均匀化。

（本发明的第二示例实施例）

接下来，将解释本发明的任意一个 LCD 器件例如适用于水平电场模式（IPS（面内切换））的 LCD 器件的情形。在水平电场模式中，通过设置在阵列基板上的多个电极每一个之间的电场来改变液晶分子的取向。

参照图 7 和 9，第一水平电场模式 LCD 器件 200 包括：以矩阵的形式排列在显示区域 202 上的像素电极 $P_i(i,j)$ 11A, 12A, 13A, 21A, 22A, 23A, 31A, 32A 和 33A；和分别对应于开关元件的 TFT，为了通过显示控制电路 101A 提供对应于图像数据的输入显示信号，给一个像素电极设置至少两个开关元件。

此外，另外参照图 8A 到 8C，第一水平电场模式 LCD 器件 200 包括由玻璃基板组成的阵列基板 10A，在该玻璃基板上以矩阵的形式设置有像素电极 11A, 12A, 13A, 21A, 22A, 23A, 31A, 32A 和 33A 和多个 TFT 对 111A 和 112A, 121A 和 122A, 131A 和 132A, 213A 和 214A, 223A 和 224A, 233A 和 234A, 315A 和 316A, 325A 和 326A, 335A 和 336A，各个 TFT 对都与各个像素电极 11A, 12A, 13A, 21A,

22A, 23A, 31A, 32A 和 33A 相连。

此外, 第一水平电场模式 LCD 器件 200 具有设置在由玻璃基板组成的阵列基板 10A 上的公共电极 443A, 这些公共电极 443A 被栅极绝缘膜 455 覆盖。此外, LCD 器件 200 具有设置在栅极绝缘膜 455 上的像素电极 451A 和漏极线 452A 和 453A, 这些像素电极 451A 和漏极线 452A 和 453A 被钝化膜 456 和取向层 468 覆盖, 如图 8C 中所示。

此外, LCD 器件 200 包括由彩色滤色器玻璃基板组成的对向基板 40A。此外, 如图 8C 中所示, 在由彩色滤色器玻璃基板组成的对向基板 40A 上分别沉积有彩色层 (红色) 461、彩色层 (蓝色) 462、彩色层 (绿色) 463 和黑色矩阵 464。此外, 彩色层 (红色) 461、彩色层 (蓝色) 462、彩色层 (绿色) 463 和黑色矩阵 464 分别被涂层材料 465 和取向层 468 覆盖。LCD 器件 200 具有夹在由玻璃基板组成的阵列基板 10A 与由彩色滤色器玻璃基板组成的对向基板 40A 之间的液晶层 440, 如图 8C 中所示。

此外, 第一水平电场模式 LCD 器件 200 包括在由玻璃基板组成的阵列基板 10A 的另一个表面上的偏振片 466。此外, 第一水平电场模式 LCD 器件 200 包括在由彩色滤色器玻璃基板组成的对向基板 40A 的另一个表面上的偏振片 467, 如图 8C 中所示。

注意, 与第一示例实施例的情形一样, 为了将漏极线编号, 以图 7 中所示显示区域 202 的左上角 202-A 作为原点, 在列的方向上按序将交替的漏极线表示为奇数漏极线, 其是第一漏极线, 第三漏极线, 第五漏极线, 第七漏极线等等。

此外, 按序将其他交替的漏极线表示为偶数漏极线, 其是第二漏极线、第四漏极线、第六漏极线、第八漏极线等等。

此外，为了将栅极线编号，以与漏极线情形中类似的表示方式，以显示区域 202 的左上角 202-A 作为原点，在设置行的方向上将栅极线按序表示为奇数栅极线和偶数栅极线。

阵列基板 10A 包括：用于通过偶数漏极线 72A 和 74A 向每个像素电极提供显示信号的偶数信号输出电路 70A；和用于通过奇数漏极线 81A 和 83A 向每个像素电极提供显示信号的奇数信号输出电路 80A。

在上面的描述中，偶数信号输出电路 70A 和奇数信号输出电路 80A 设置在阵列基板 10A 上的不同侧上，分别围绕每个像素电极。偶数信号输出电路 70A 和奇数信号输出电路 80A 还可设置在阵列基板 10A 的相同侧上，围绕每个像素电极。

此外，阵列基板 10A 包括用于通过奇数栅极线 51A，53A 和 55A 以及偶数栅极线 52A，54A 和 56A 提供控制每个 TFT 接通和断开状态的信号的栅极扫描驱动电路 50A。

就是说，通过在阵列基板 10A 和对向基板 40A 之间夹持液晶层 440，对于每个像素，LCD 器件 200 都通过透射、散射、吸收、双折射等来调制入射到液晶层上的光的强度，由此进行显示。

与相应一个奇数栅极线 51A，53A 和 55A 连接的每一个 TFT 111A，121A，131A，213A，223A，233A，315A，325A，335A 的源极和漏极都嵌在相应一个信号线 81A，72A 和 83A 与相应一个像素电极 11A，12A，13A，21A，22A，23A，31A，32A 和 33A 之间。

此外，与相应一个偶数栅极线 52A，54A 和 56A 连接的每一个 TFT 112A，122A，132A，214A，224A，234A，316A，326A，336A 的源极和漏极都嵌在相应一个信号线 72A，83A 和 74A 与相应一个像素电极 11A，12A，13A，21A，22A，23A，31A，32A 和 33A 之间。

因而，由施加给奇数栅极线 51A，53A 和 55A 的扫描信号来控制 TFT 111A，121A，131A，213A，223A，233A，315A，325A，335A 的接通和断开状态。

当 TFT 111A，121A，131A，213A，223A，233A，315A，325A，335A 接通时，提供给各个信号线 81A，72A 和 83A 的显示信号被选择施加于像素电极 11A，12A，13A，21A，22A，23A，31A，32A 和 33A。

类似地，由施加给偶数栅极线 52A，54A 和 56A 的扫描信号来控制 TFT 112A，122A，132A，214A，224A，234A，316A，326A，336A 的接通和断开状态。

当 TFT 112A，122A，132A，214A，224A，234A，316A，326A，336A 接通时，提供给各个信号线 72A，83A 和 74A 的显示信号被选择施加于像素电极 11A，12A，13A，21A，22A，23A，31A，32A 和 33A。

此外，依照该第二示例实施例的第一水平电场模式 LCD 器件 200 包括公共电极 443A 和公共配线 621，还包括通过公共配线 621 驱动公共电极 443A 的公共电极驱动电路 442A。

接下来，将参照附图详细描述本发明第一水平电场模式 LCD 器件的工作。这里，将通过解释作为代表的像素电极 11A 和像素电极 12A 来解释像素电极。

对于单个像素电极 11A 来说，本发明的第一水平电场模式 LCD 器件 200 具有两个 TFT 111A 和 112A。TFT 111A 的漏极（或源极）与像素电极 11A 左侧的奇数信号线 81A 相连。此外，TFT 111A 的栅极与位于像素电极 11A 上面的奇数栅极线 51A 相连。

类似地，TFT 112A 的漏极（或源极）与像素电极 11A 右侧的偶数信号线 72A 相连。此外，TFT 112A 的栅极与位于像素电极 11A 下面的偶数栅极线 52A 相连。

此外参照图 4，TFT 111A 在一个帧周期中接收提供给像素电极 11A 左侧的奇数信号线 81A 的信号 D_{jo} (V_0) 和提供给位于像素电极 11A 上面的奇数栅极线 51A 的信号 G_{io} ，由此给像素电极 11A 施加电压。这里，这些信号的后缀“o”是表示奇数的标记。

类似地，TFT 112A 的漏极（或源极）与像素电极 11A 右侧的偶数信号线 72A 相连。此外，TFT 112A 的栅极与位于像素电极 11A 下面的信号线 52A 相连。

TFT 112A 在前一个帧周期之后的一个帧周期中接收提供给像素电极 11A 右侧的偶数信号线 72A 的信号 D_{je} ($-V_0$) 和提供给位于像素电极 11A 上面的偶数栅极线 52A 的信号 G_{ie} ，由此给像素电极 11A 施加电压。这里，这些信号的后缀“e”是表示偶数的标记。

就是说，在每个列中都是两个栅极线与像素电极相连，在每个帧中的接通操作中，仅给两个栅极线的任意一个供给接通电压，在该两个栅极线上交替进行该操作。

使用上述的结构，像素电极左侧的信号 D_{jo} 的信号电压（具有正极性）在提供给奇数栅极线的信号 G_{io} 工作的一个帧周期中施加给像素电极。相反，像素电极右侧的信号 D_{je} 的信号电压（具有负极性）在提供给偶数栅极线的信号 G_{ie} 工作的一个帧周期中施加给像素电极。

接下来，将解释靠近像素电极 11A 右侧设置的像素电极 12A 的连接和工作。

像素电极 12A 具有两个 TFT 121A 和 122A。TFT 121A 的漏极（或源极）与像素电极 12A 左侧的偶数信号线 72A 相连。此外，TFT 121A 的栅极与位于像素电极 12A 上面的奇数栅极线 51A 相连。

类似地，TFT 122A 的漏极（或源极）与像素电极 12A 右侧的奇数信号线 83A 相连。此外，TFT 122A 的栅极与位于像素电极 12A 下面的偶数栅极线 52A 相连。

此外参照图 4，TFT 121A 在一个帧周期中接收提供给像素电极 12A 左侧的偶数信号线 72A 的信号 D_{je} 和提供给位于像素电极 12A 上面的奇数栅极线 51A 的信号 G_{io} ，由此给像素电极 12A 施加电压。

类似地，TFT 122A 的漏极（或源极）与像素电极 12A 右侧的奇数信号线 83A 相连。此外，TFT 122A 的栅极与位于像素电极 12A 下面的信号线 52A 相连。

TFT 122A 在前一个帧周期之后的一个帧周期中接收提供给像素电极 12A 右侧的信号线 83A 的信号 D_{jo} (V_0) 和提供给位于像素电极 12A 下面的偶数栅极线 52A 的信号 G_{ie} ，由此给像素电极 12A 施加电压 (V_0)。

使用上述的结构，像素电极左侧的信号 D_{je} 的信号电压（具有负极性）在提供给奇数栅极线的信号 G_{io} 工作的一个帧周期中施加给像素电极。相反，像素电极右侧的信号 D_{jo} 的信号电压（具有正极性）在提供给偶数栅极线的信号 G_{ie} 工作的一个帧周期中施加给像素电极。

就是说，当选择像素电极 11A 左侧的奇数信号线 81A 的信号 D_{jo} 时，像素电极 11A 右侧的信号线 72A 的信号 D_{je} 用作像素电极 12A 的信号线的信号，即信号 $D_{(j+1)o}$ 。

这里，将任意一个像素电极表示为一般像素电极 $P_i(i,j)$ ，靠近像素电极 $P_i(i,j)$ 右侧的像素电极表示为像素电极 $P_i(i,j+1)$ 。就是说，当选择像素电极 $P_i(i,j)$ 左侧的信号 D_{jo} 时，像素电极 $P_i(i,j)$ 右侧的信号线的信号 D_{je} 用作像素电极 $P_i(i,j+1)$ 左侧的信号线的信号 $D_{(j+1)o}$ 。

交替的信号配线供给正极性的电压，其他交替的配线供给负极性的电压。输出这些电压，没有将极性转变为公共电压。

如上所述，依照本发明第二示例实施例的第一水平电场模式 LCD 器件，与本发明第一示例实施例情形一样，信号线的显示信号的输出极性没有反转。由于该原因，大大减小了供给配线的充电电流，结果减小了功耗。从而在水平电场模式 LCD 器件中大大减小了功耗。

此外，因为没有反转信号线的显示信号的输出极性，所以减小了信号线的显示信号的信号延迟，由此没有延迟波形的上升时间，并实现了信号波形的延迟减小。

（本发明的第三示例实施例）

接下来，将解释本发明的 LCD 器件适用于与第二示例实施例类似的水平电场模式（IPS（面内切换））LCD 器件的情形。

这里，参照图 10 和 12，该第二水平电场模式 LCD 器件 300 包括：以矩阵的形式设置在显示区域 302 上的像素电极 $P_i(i,j)$ 11B, 12B, 13B, 21B, 22B, 23B, 31B, 32B 和 33B；和分别对应于开关元件的 TFT，为了通过显示控制电路 101B 提供对应于图像数据的输入显示信号，给一个像素电极设置至少两个开关元件。

此外，另外参照图 11A 到 11C，第二水平电场模式 LCD 器件 300 包括由玻璃基板组成的阵列基板 10B，在该玻璃基板上以矩阵的形式设置有像素电极 11B, 12B, 13B, 21B, 22B, 23B, 31B, 32B 和 33B

和多个 TFT 对 111B 和 112B, 121B 和 122B, 131B 和 132B, 213B 和 214B, 223B 和 224B, 233B 和 234B, 315B 和 316B, 325B 和 326B, 335B 和 336B, 各个 TFT 对都与各个像素电极 11B, 12B, 13B, 21B, 22B, 23B, 31B, 32B 和 33B 相连。此外, 第二水平电场模式 LCD 器件 300 包括公共电极 443B 和公共配线 621, 还包括通过公共配线 621 驱动公共电极 443B 的公共电极驱动电路 442B。

此外, 第二水平电场模式 LCD 器件 300 具有设置在阵列基板 10B 上的公共配线 621 和栅极配线 622, 公共配线 621 和栅极配线 622 被栅极绝缘膜 455 覆盖, 如图 11B 中所示。

此外, 第二水平电场模式 LCD 器件 300 具有设置在栅极绝缘膜 455 上的像素电极 613 和 614, 像素电极 613 和 614 被钝化膜 456 覆盖, 如图 11B 中所示。

此外, 在第二水平电场模式 LCD 器件 300 中, 设置在钝化膜 456 上的公共电极的透明电极配线 612 和 624 通过接触孔 623 从公共配线 621 延伸而形成, 如图 11B 中所示。此外, 在第二水平电场模式 LCD 器件 300 中, 透明电极配线 611 通过接触孔 623 从设置在钝化膜 456 上的像素电极 612 和 614 延伸而形成, 如图 11B 中所示。

此外, LCD 器件 300 包括由彩色滤色器玻璃基板组成的对向基板 40B, 如图 11C 中所示。此外, 在由彩色滤色器玻璃基板组成的对向基板 40B 上分别沉积有彩色层 (红色) 461、彩色层 (蓝色) 462、彩色层 (绿色) 463 和黑色矩阵 464。此外, 彩色层 (红色) 461、彩色层 (蓝色) 462、彩色层 (绿色) 463 和黑色矩阵 464 分别被涂层材料 465 和取向层 468 覆盖, 如图 11C 中所示。透明电极配线 611 也分别被取向层 468 覆盖。

此外, 第二水平电场模式 LCD 器件 300 具有夹在阵列基板 10B 与

对向基板 40B 之间的液晶层 440，如图 11C 中所示。

就是说，第二水平电场模式 LCD 器件和第一水平电场模式 LCD 器件的不同之处仅在于各个器件的一个像素部分的组成，第二水平电场模式 LCD 器件的其它组件与第一水平电场模式 LCD 器件的相同。因此将省略第二水平电场模式 LCD 器件的其它组件的解释。

类似地，第二水平电场模式 LCD 器件的工作与第一平电场模式 LCD 器件的相同，因此将省略其解释。

如上所述，依照本发明第三示例实施例的第二水平电场模式 LCD 器件，与本发明的第一个和第二示例实施例情形中一样，信号线的显示信号的输出极性没有反转。由于该原因，大大减小了供给配线的充电电流，结果减小了功耗。

此外，因为没有反转信号线的显示信号的输出极性，所以减小了信号线的显示信号的信号延迟，由此没有延迟波形的上升时间，并实现了信号波形的延迟减小。

尽管结合适当的实施例解释了本发明，但应当理解，提出这些实施例仅是为了通过列举实施例来解释本发明的目的，并不是限制本发明。

在阅读了本说明书之后，本领域熟练技术人员将很清楚，通过使用对于本领域熟练技术人员来说等价的组件和技术很容易做各种变化和替换。不过，很清楚这种变化和替换落在所附权利要求的真实范围和精神之内。

应当很清楚本发明并不限于上面的实施例，而是在不脱离本发明的范围和精神的情况下可以做修改和变化。

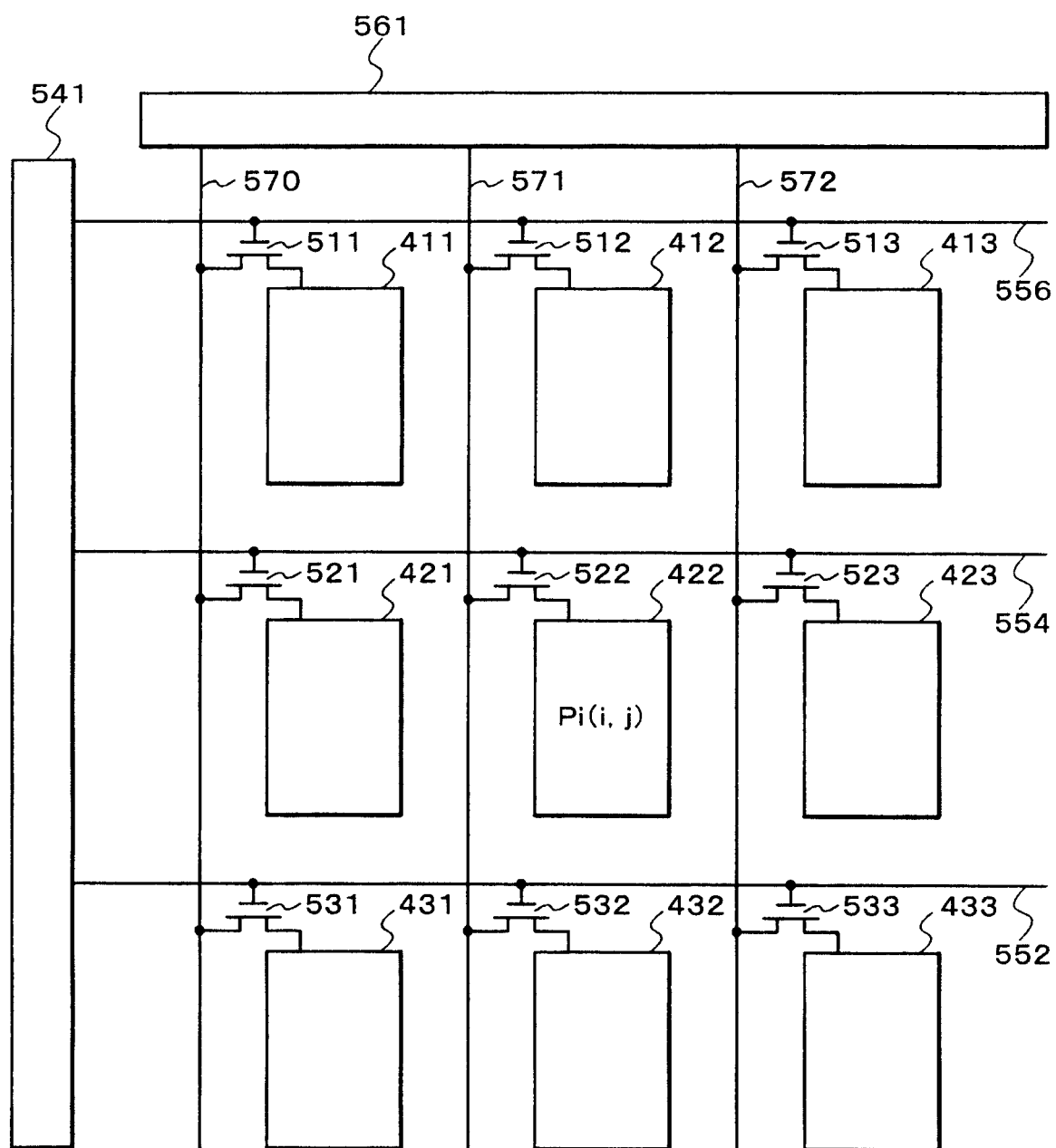


图1

现有技术

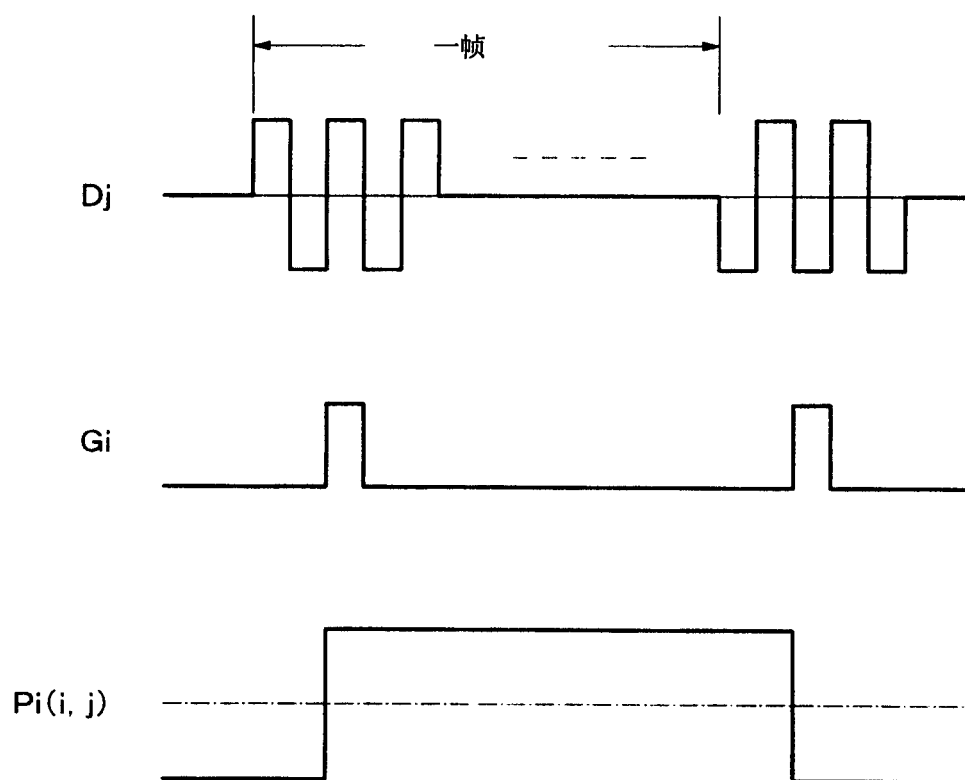
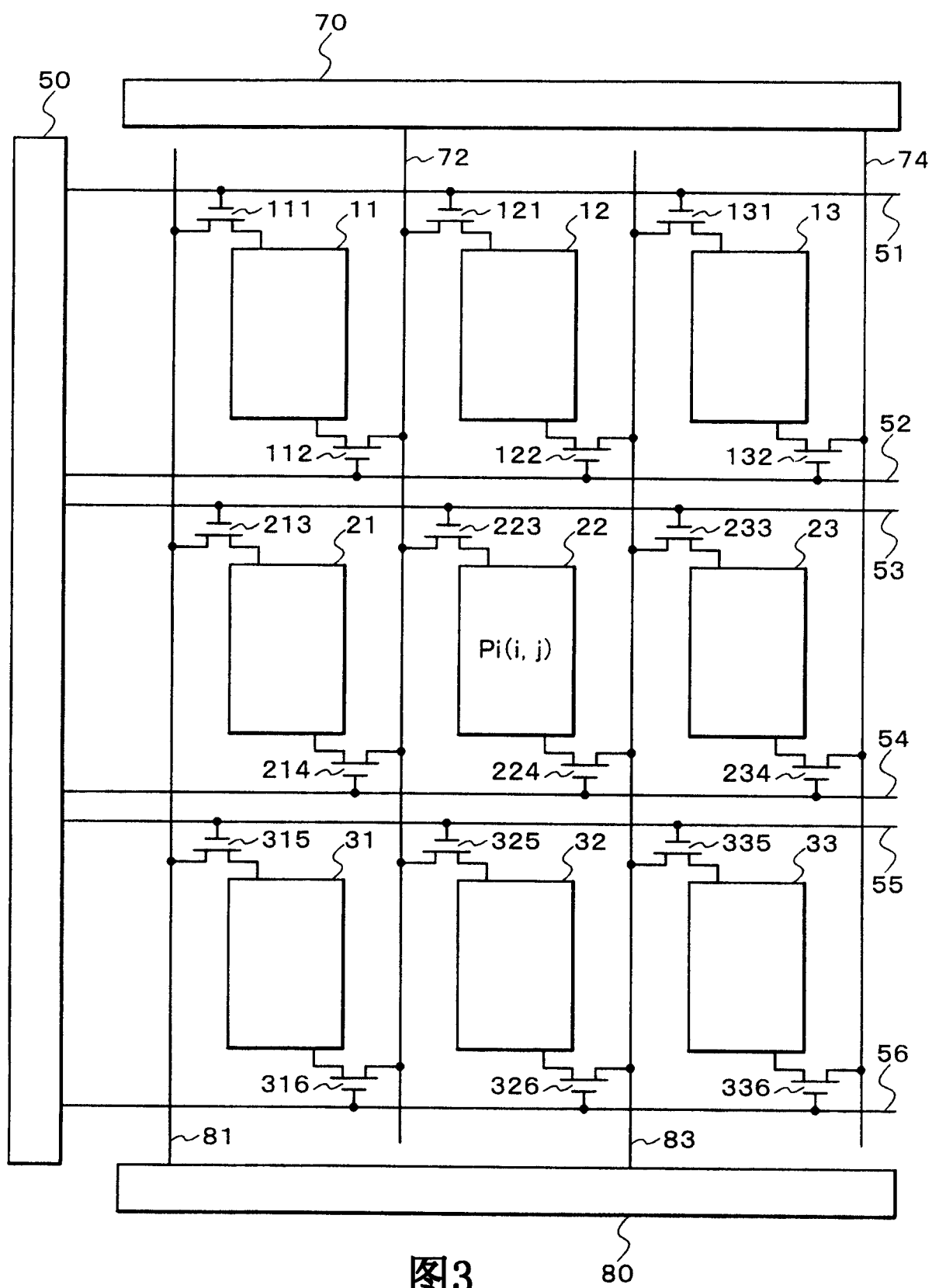


图2
现有技术



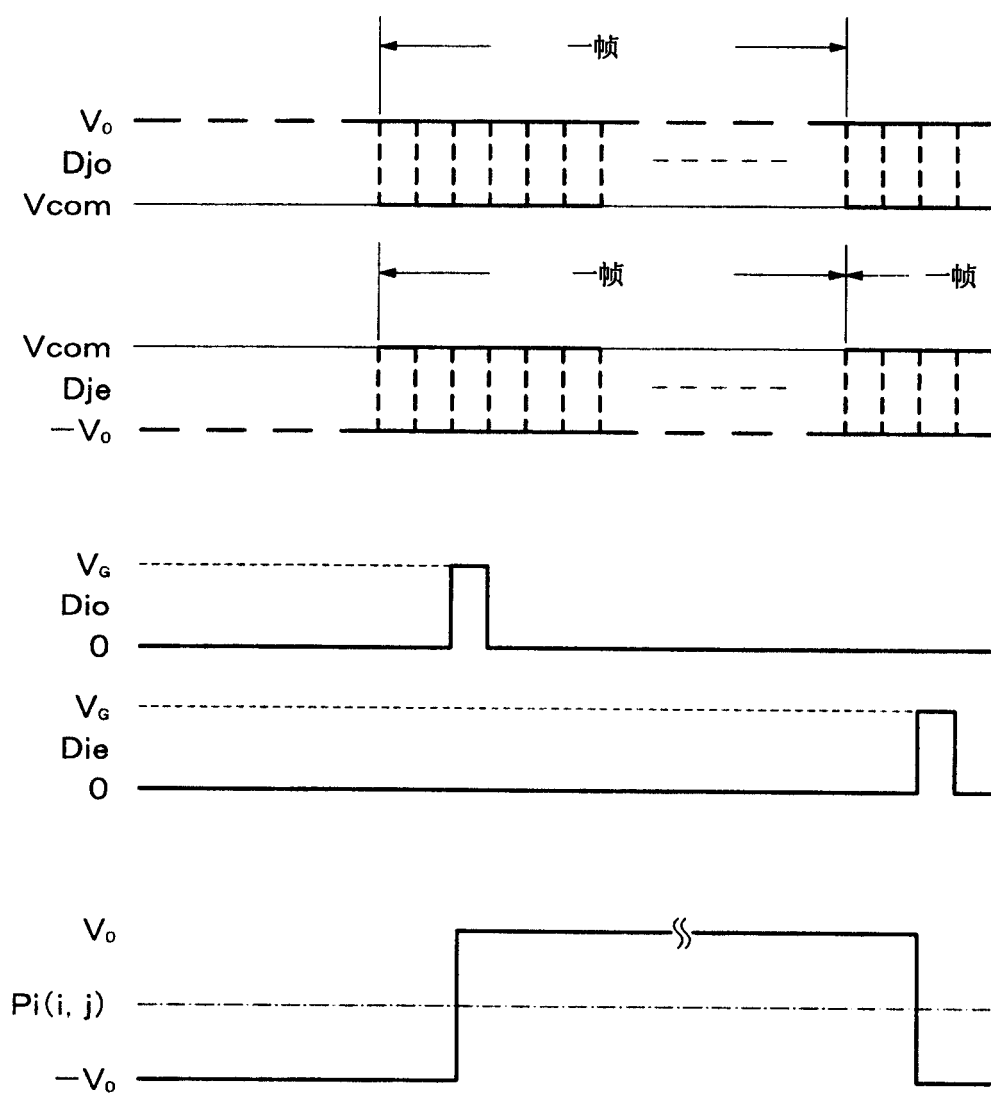


图4

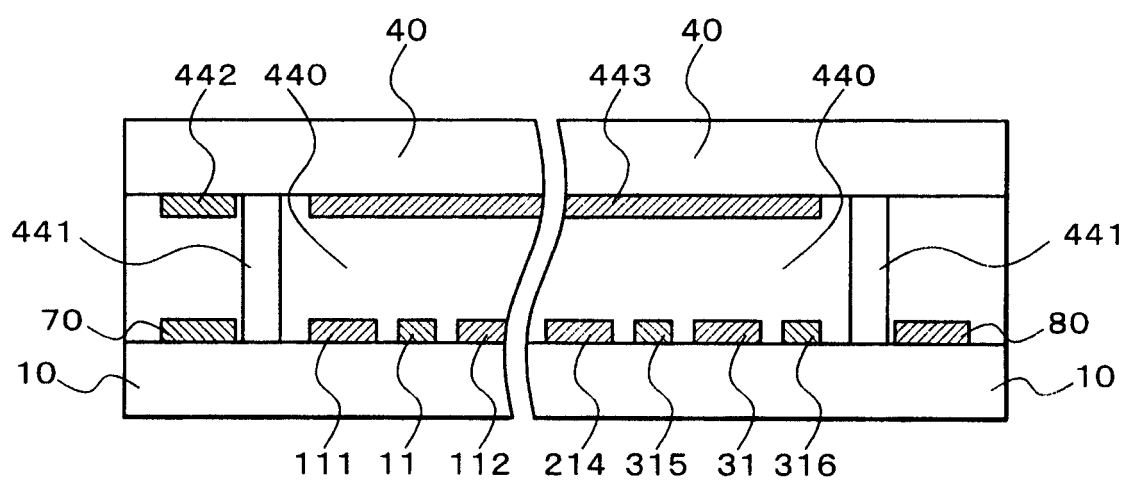


图5

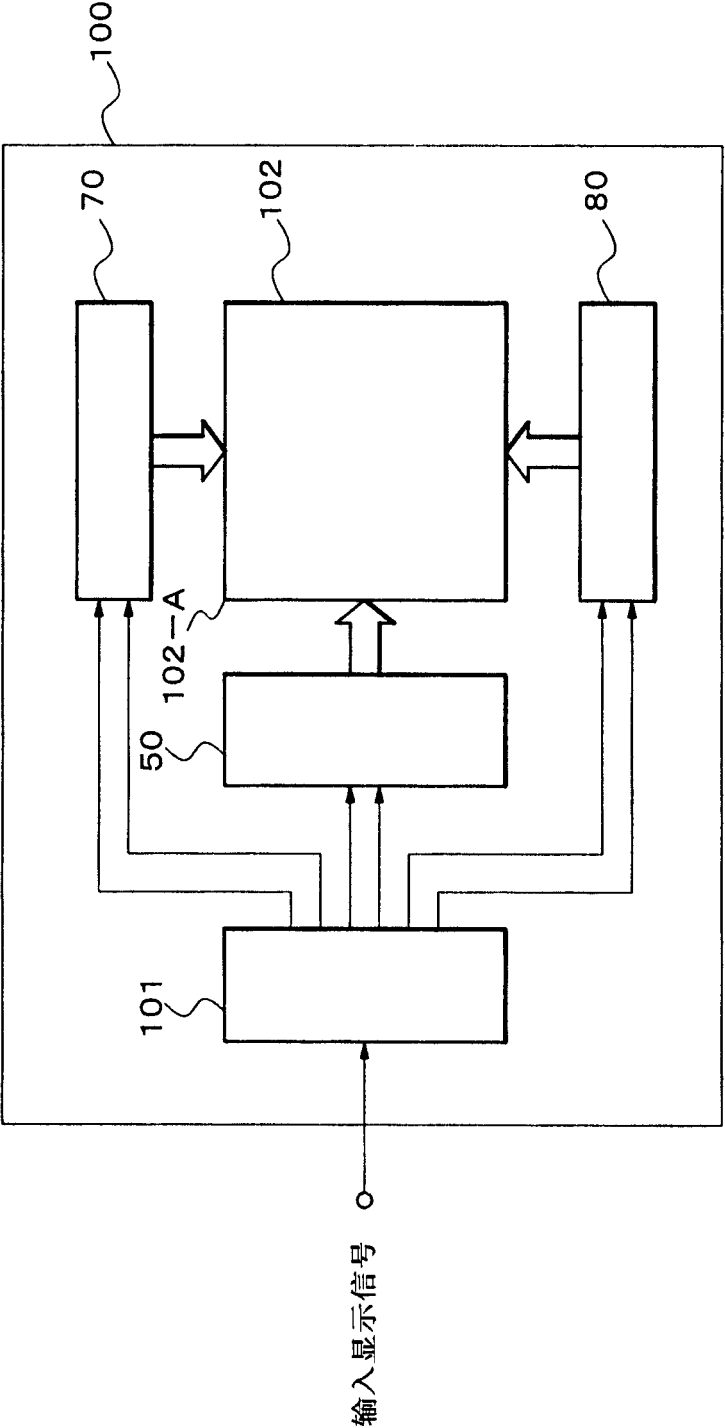


图6

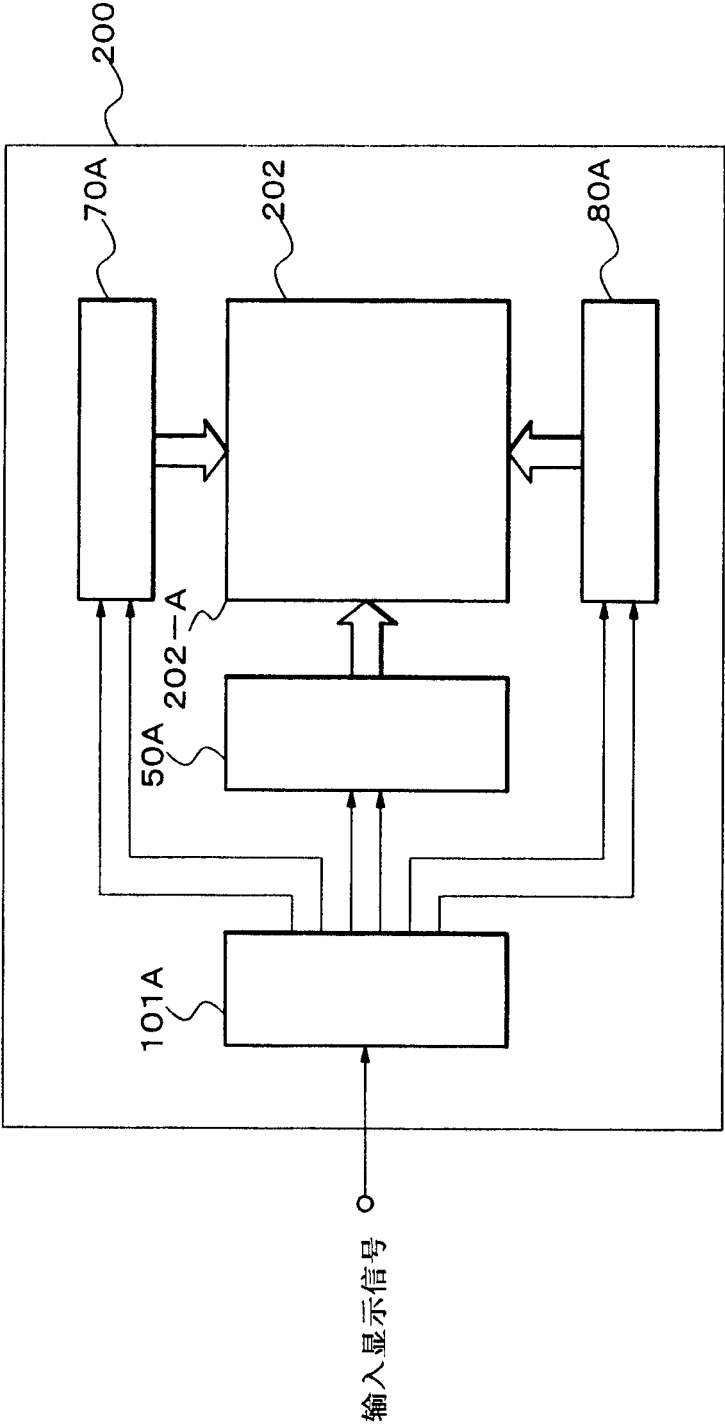


图7

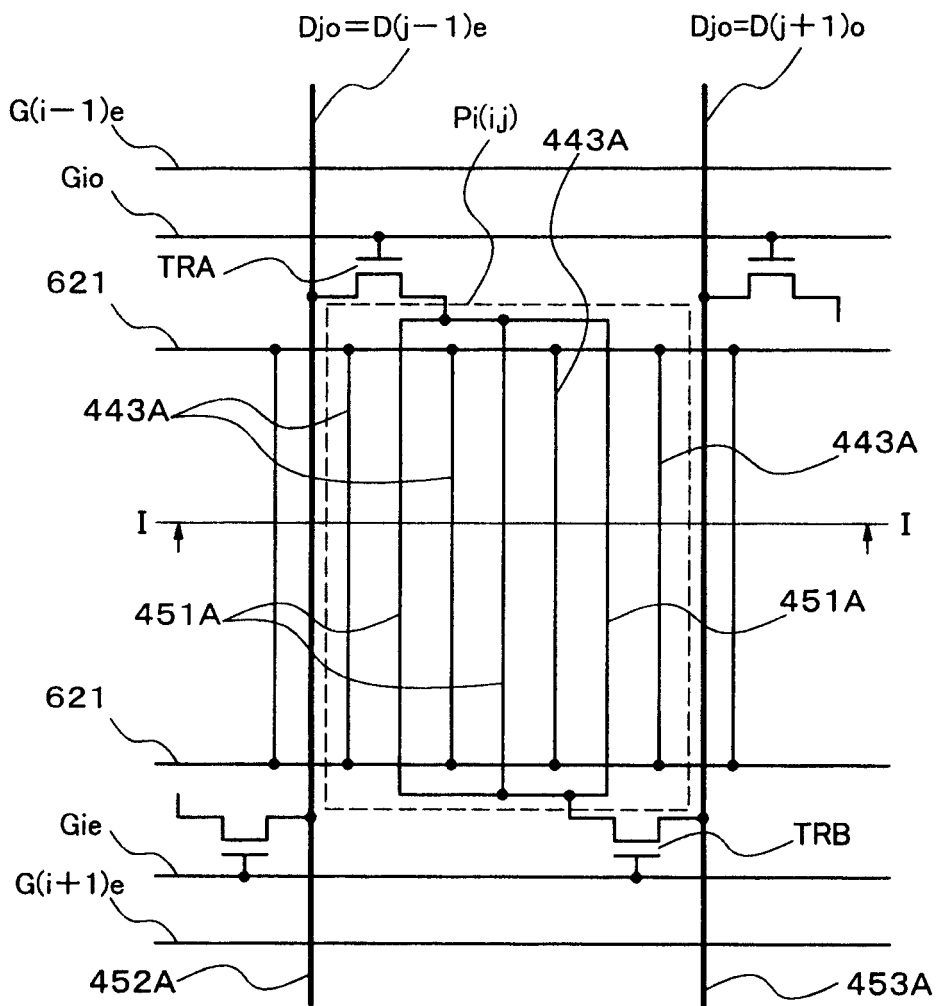


图8A

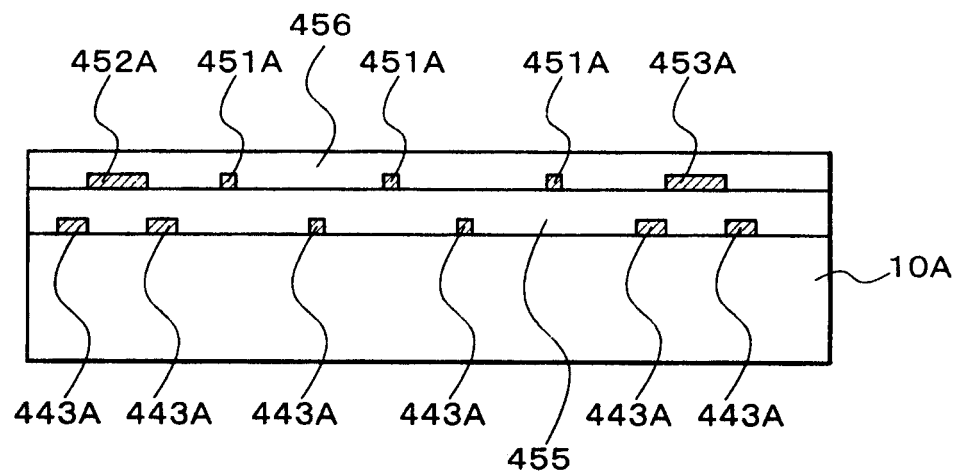


图8B

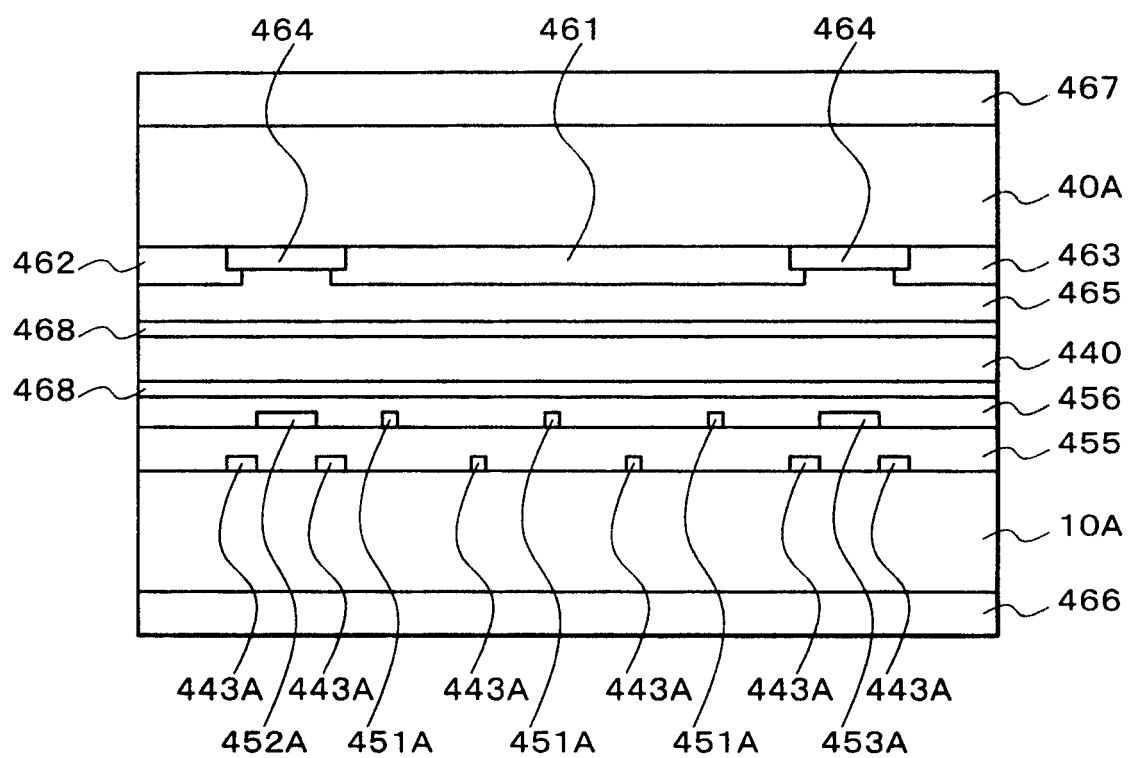


图8C

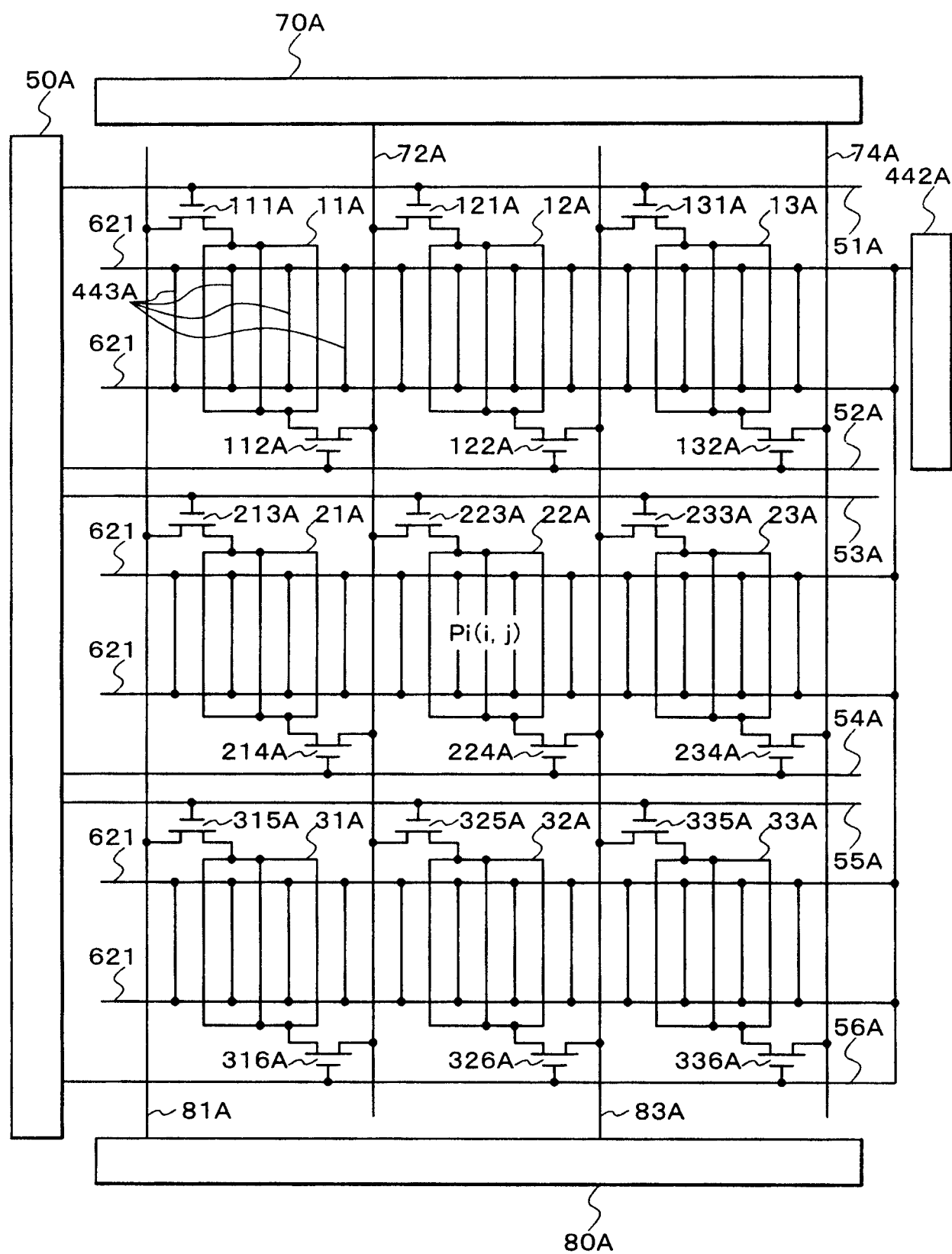


图9

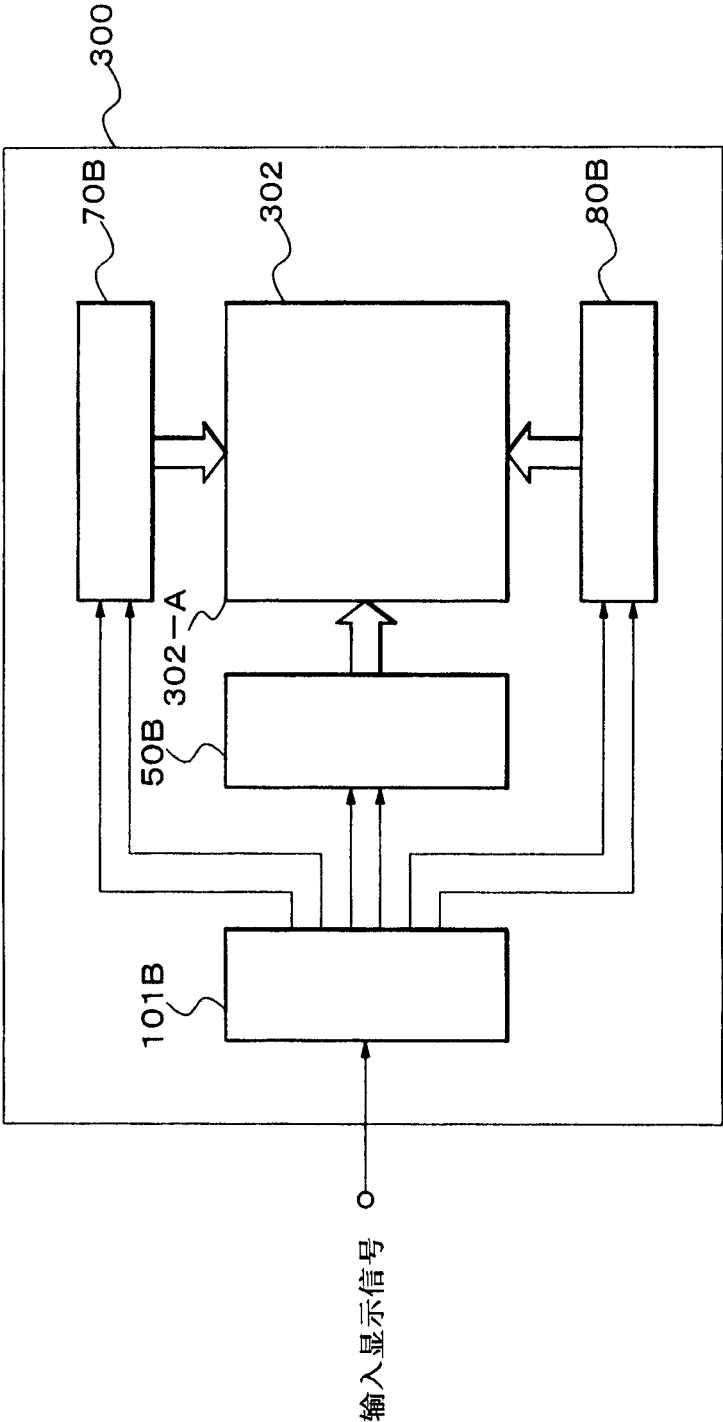


图10

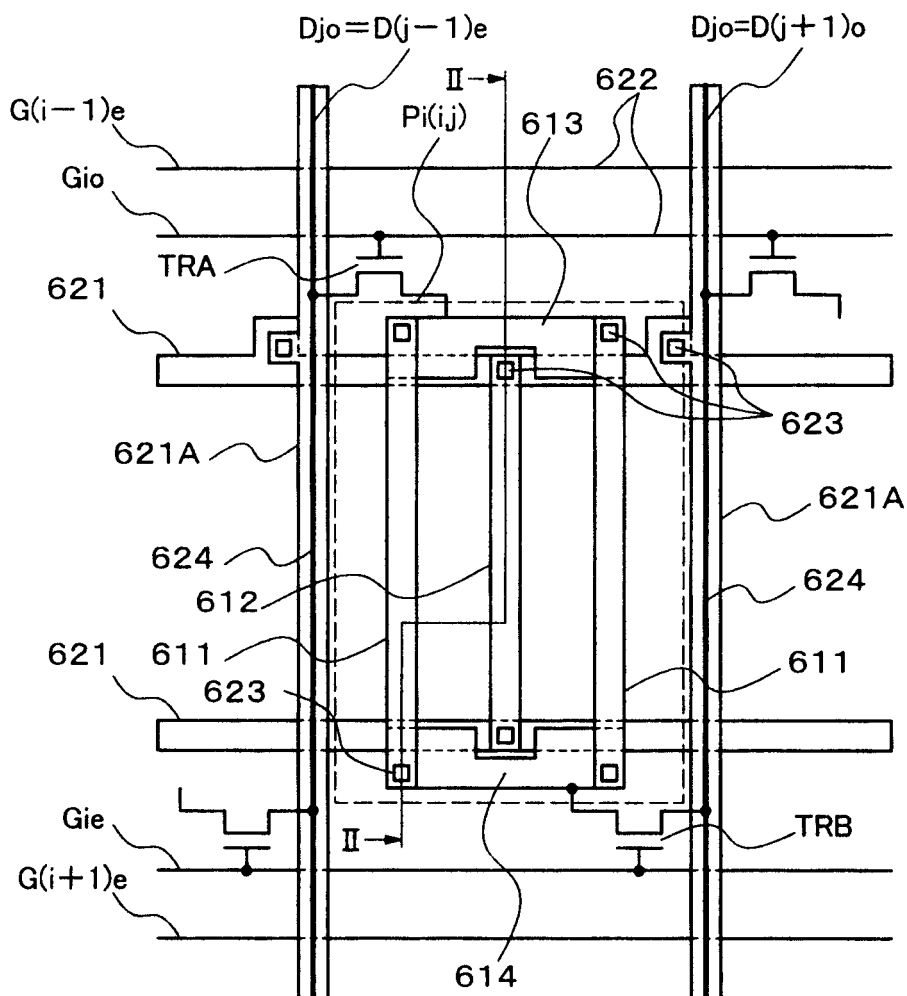


图11A

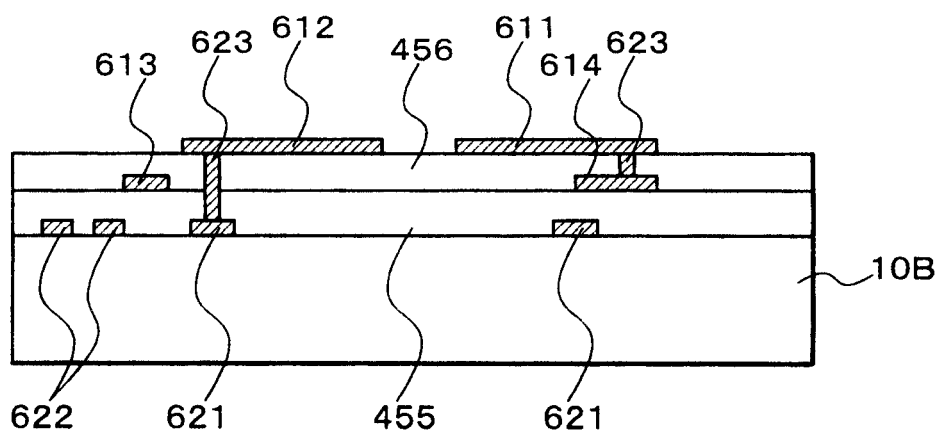


图11B

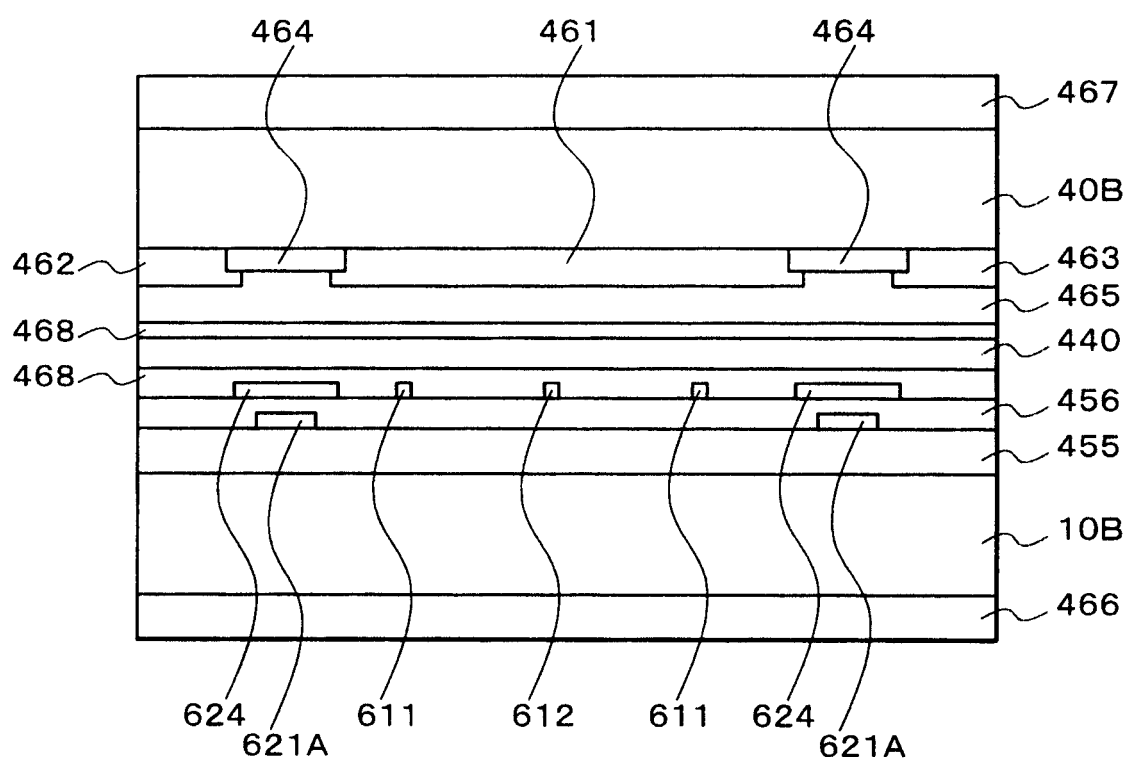


图11C

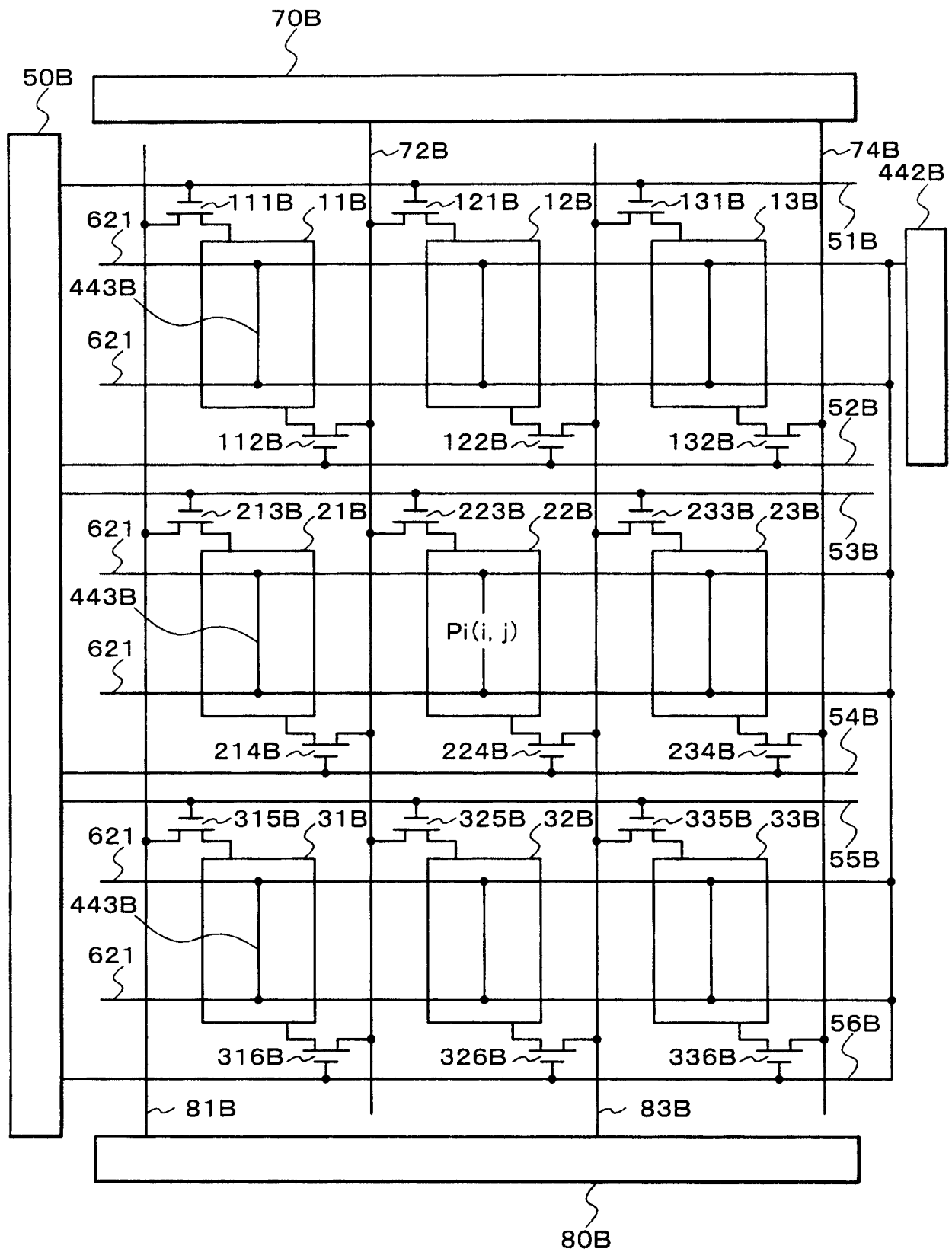


图12

专利名称(译)	液晶显示器件		
公开(公告)号	CN1955824A	公开(公告)日	2007-05-02
申请号	CN200610143205.0	申请日	2006-10-30
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	NEC液晶技术株式会社		
当前申请(专利权)人(译)	NEC液晶技术株式会社		
[标]发明人	佐佐木健		
发明人	佐佐木健		
IPC分类号	G02F1/136 G02F1/133 G09G3/36		
CPC分类号	G09G2300/0434 G09G3/3648 G09G2300/0823 G09G2330/021 G09G3/3677 G09G3/3614 G02F1/13624 G09G2300/0426		
代理人(译)	陆锦华		
优先权	2005315092 2005-10-28 JP		
其他公开文献	CN100545724C		
外部链接	Espacenet SIPO		

摘要(译)

在LCD器件中，每个像素电极连接有至少两个开关元件。两个开关元件中的第一个开关元件与提供具有正极性的显示信号的第一漏极线相连。两个开关元件中的第二个开关元件与提供具有负极性的显示信号的第二漏极线相连。第一个开关元件的栅极与相应一个奇数栅极线相连，第二个开关元件的栅极与相应一个偶数栅极线相连。栅极扫描驱动电路选择性地驱动奇数栅极线和偶数栅极线，由此在不改变显示信号极性的情况下将作用在液晶层上的电场方向反转。

