

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公开说明书

[21] 申请号 200510082443.0

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

H01L 29/786 (2006.01)

[43] 公开日 2006 年 7 月 5 日

[11] 公开号 CN 1797156A

[22] 申请日 2005.6.30

[21] 申请号 200510082443.0

[30] 优先权

[32] 2004.12.31 [33] KR [31] 10-2004-0118478

[32] 2005.6.1 [33] KR [31] 10-2005-0046945

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国首尔

[72] 发明人 金东国

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 李 辉

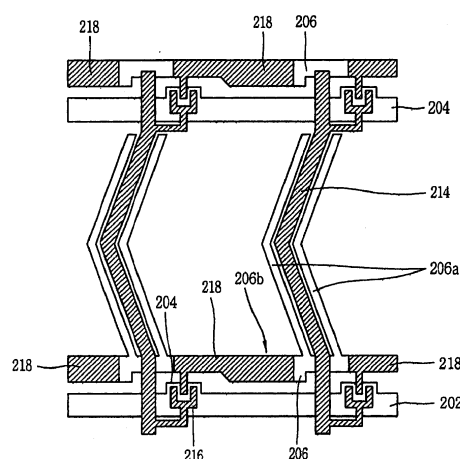
权利要求书 2 页 说明书 11 页 附图 8 页

[54] 发明名称

液晶显示器件及其制造方法

[57] 摘要

一种液晶显示器件的阵列基板及其制造方法，包括：在基板上相互交叉限定了像素区的选通线和数据线；布置在所述数据线两侧的数据线屏蔽公共电极；形成在所述选通线和所述数据线交叉处的薄膜晶体管；布置在包括所述数据线和一部分所述数据线屏蔽公共电极的区域上的黑底；布置在由相互交叉的所述选通线和所述数据线确定的像素区处的滤色器；和布置在由相互交叉的所述选通线和所述数据线确定的像素区中的公共电极和像素电极。



1. 一种液晶显示器件，包括：
在基板上相互交叉限定了像素区的选通线和数据线；
5 布置在所述数据线两侧的数据线屏蔽公共电极；
形成在所述数据线和所述选通线交叉处的薄膜晶体管；
布置在包括所述数据线和一部分所述数据线屏蔽公共电极的区域上的黑底；
布置在由相互交叉的所述选通线和所述数据线限定的像素区处的滤色器；和
10 布置在由相互交叉的所述选通线和所述数据线限定的像素区的公共电极和像素电极。
2. 根据权利要求1所述的器件，其中所述黑底与所述数据线和所述数据线屏蔽公共电极之间的部分相交叠。
15 3. 根据权利要求1所述的器件，其中电容器电极线水平地形成，与所述选通线相隔开。
4. 根据权利要求3所述的器件，其中所述数据线屏蔽公共电极从与所述选通线隔开布置的公共电极线延伸。
5. 根据权利要求1所述的器件，其中绝缘膜形成在所述滤色器和所述像素电极之间和所述滤色器和所述公共电极之间。
20 6. 根据权利要求1所述的器件，其中将从包括硅氮化物和硅氧化物的无机绝缘材料中选出的无机绝缘材料用作绝缘膜。
7. 根据权利要求1所述的器件，其中将所述数据线和所述数据线屏蔽公共电极布置成之字形。
25 8. 根据权利要求1所述的器件，其中所述黑底和所述滤色器具有相同的高度，或者“所述黑底和所述滤色器之间的高度差”小于“滤色器厚度 $\times 0.2$ ”。
9. 一种制造液晶显示器件的阵列基板的方法，包括：
在基板上交叉选通线和数据线；

在所述数据线的两侧形成数据线屏蔽公共电极，该数据线屏蔽公共电极与所述数据线隔开；

在由相互交叉的所述选通线和数据线确定的区域形成薄膜晶体管，其中该薄膜晶体管包括栅极、有源层和源极和漏极；

5 在数据线和一部分数据线屏蔽电极上布置黑底；

在由相互交叉的所述选通线和数据线确定的像素区上形成滤色器；

和

在由相互交叉的所述选通线和数据线确定的像素区处形成公共电极和像素电极。

10 10. 根据权利要求 9 所述的方法，其中所述黑底与所述数据线和所述数据线屏蔽公共电极之间的部分相交叠。

11. 根据权利要求 9 所述的方法，通过水平地形成与所述选通线相隔开的公共电极线的步骤形成所述数据线屏蔽公共电极。

12. 根据权利要求 9 所述的方法，还包括：

15 在所述滤色器、所述像素电极和所述公共电极之间形成绝缘膜。

13. 根据权利要求 9 所述的方法，其中将从包括硅氮化物和硅氧化物的无机绝缘材料中选出的一种无机绝缘材料用作绝缘膜。

14. 根据权利要求 9 所述的方法，其中将所述数据线和所述数据线屏蔽公共电极布置成之字形。

20 15. 根据权利要求 9 所述的方法，其中所述黑底和所述滤色器具有相同的高度，或者“所述黑底和滤色器之间的高度差”小于“滤色器厚度 $\times 0.2$ ”。

液晶显示器件及其制造方法

5 技术领域

本发明涉及一种液晶显示器件，更具体地，涉及一种能够防止 COT（薄膜晶体管（TFT）上型滤色器）结构漏光的液晶显示器件及其制造方法。

10 背景技术

通常，液晶显示器件（LCD）使用液晶分子的光学各向异性和双折射显示图像。当对液晶分子施加电场时，液晶分子的排列发生变化，并且透光率也随着液晶分子的排列方向的改变而改变。

此外，在 LCD 器件中，将两个分别具有电场形成电极的基板布置为
15 使它们具有电极的表面相互面对，将液晶材料注入到这两个基板之间，并且液晶分子被对这两个电极施加的电压所生成的电场移动。这样，LCD 器件随着液晶分子的移动而改变透光率从而显示图像。

现在将参照图 1 描述普通的液晶显示器件。

图 1 是普通液晶显示器件的示意平面图。

20 如图所示，普通 LCD 器件 11 包括：上基板（未示出），其包括滤色器（未示出）和布置在滤色器（未示出）上的公共电极（未示出），其中滤色器（未示出）包括子滤色器（未示出）和形成在子滤色器（未示出）之间的黑底（未示出）；下基板（未示出），在下基板中限定了像素区（P），在每个像素区中形成像素电极（未示出）和开关器件 T，并且在每个像素
25 区（P）的周围形成阵列线；以及液晶（未示出），其填充在所述上基板（未示出）和所述下基板（未示出）之间。

下基板也称为阵列基板。将薄膜晶体管（T），即开关器件，以矩阵结构排列在下基板上，并且选通线 13 和数据线 15 途经多个薄膜晶体管并相互交叉。

此外，像素区（P）由相互交叉的选通线 13 和数据线 15 限定。在每个像素区（P）中形成透明像素电极 17。这里，像素电极 17 由透光率相对高的透明导电金属（例如铟锡氧化物（ITO））形成。

与像素电极 17 并联连接的存储电容器（C）形成在选通线 13 上。选通线 13 的一部分被用作存储电容器（C）的第一电极，由与源极/漏极相同的材料形成的岛形的源/漏金属层 30 被用作存储电容器（C）的第二电极。该源/漏金属层 30 与像素电极 17 相接触以接收像素电极 17 的信号。

如上所述，当粘合上滤色器基板（未示出）和下阵列基板（未示出）以形成液晶板时，很可能由于滤色器基板（未示出）和阵列基板（未示出）之间的错位而出现漏光或其它问题。

现在，将参照图 2 描述具有这样的结构的普通 LCD 器件的制造方法。图 2 是沿图 1 的线 II-II 的截面图。

如图所示，普通 LCD 器件的制造方法包括：布置下基板 22（阵列基板）和上基板 5（滤色器基板），其间具有特定间隙；以及将液晶 14 注入到下基板 22 和上基板 5 之间。

此外，在下基板 22 上形成薄膜晶体管（以下称 TFT）（T），并且在薄膜晶体管上形成保护薄膜晶体管（TFT）的钝化层 40，每个薄膜晶体管（T）包括栅极 32、有源层 34、源极 36 和漏极 38。

在每个像素区（P）中形成与 TFT（T）的漏极 38 接触的透明像素电极 17，并且在选通线 13 上形成与像素电极 17 并联连接的存储电容器（C）。

在上基板 5 上形成与下基板 22 的像素区（P）对应的红、绿和蓝滤色器 8a、8b 和 8c 以及与选通线 13、数据线 15 和 TFT（T）对应的黑底 6。在普通阵列基板中，为了防止垂直串扰，将数据线 15 和像素电极 17 彼此隔开一特定间隔（A），并且还将选通线 13 和像素电极 17 彼此隔开一特定间隔（B）。

因为漏光在数据线 15 和像素电极 17 之间以及像素电极 17 和选通线 13 的间隙（A 和 B）处发生，所以在上基板 5 上形成黑底 6 来覆盖这些间隙。

此外，与薄膜晶体管（T）交叠的黑底 6 遮光，以防止从外部照射的

光通过钝化层 40 并影响有源层 34。

在某些情况下，在粘合工艺期间，上基板 5 和下基板 22 被错位。考虑到这样的错位，在设计黑底 6 时包括了特定的裕度 (margin)，这导致孔径比减少了该裕度那么多。

- 5 如果错位误差超过了该裕度，黑底 6 将不能完全覆盖漏光区域 (A 和 B)，从而在这些区域发生漏光。

从而，由于光漏到了外侧，因此图像质量恶化。

- 10 如上所述，普通 LCD 器件使用这样的方法：通过不同的工艺制造滤色器基板和薄膜晶体管阵列基板并将它们粘合在一起，这是最普通的方法。

最近，提出了一种新的薄膜晶体管阵列的设计理念，称为薄膜晶体管上型滤色器 (COT) 方法，在该方法中，滤色器形成在薄膜晶体管阵列基板上。

- 15 采用 COT 方法的 LCD 器件以这样的方式制造：先形成 TFT (开关器件)，然后在 TFT 上形成红、绿和蓝色树脂。

现在将参照图 3 描述根据现有技术的具有 COT 结构的 LCD 器件。

图 3 是根据现有技术的 LCD 器件的示意平面图。

- 20 在图 3 中，选通线 102 和数据线 116 相互交叉。在这些选通线 102 和数据线 116 的各交叉处形成 TFT (T)，该 TFT 包括栅极 104、有源层 18 和源极 112/漏极 114。

此外，在由选通线 102 和数据线 116 相互交叉所限定的区域形成了与漏极 114 接触的透明电极 (未示出) 和滤色器 124a、124b 和 124c。

透明电极 (未示出) 形成在滤色器 124a、124b 和 124c 上。滤色器通过透明电极 (未示出) 与漏极 114 间接地接触。

- 25 此外，各透明电极 (未示出) 与选通线 102 上形成的存储电容器 (C) 相连接。

存储电容器 (C) 使用选通线 102 的一部分作为第一电极，并且使用电容器上电极 118 作为第二电极，其与透明电极 (未示出) 相连接并且与源极/漏极同时形成在相同的层。

此外, COT 结构是黑底和红、绿和蓝滤色器 124a、124b 和 124c 形成在阵列部分的 TFT (T) 上的结构。这里, 黑底 120 覆盖了发生漏光的区域。

通过应用不透明材料来形成黑底 120, 黑底 120 用于遮光也用来保护 TFT。

现在将参照图 4A 到 4E 描述根据现有技术的具有 COT 结构的 LCD 器件的制造方法。

图 4A 到 4E 是沿着图 3 的线IV-IV的截面图, 用于说明具有 COT 结构的 LCD 器件。

10 参照图 4A, 将导电材料淀积在基板上并且在其上进行构图, 从而形成选通线 102 和栅极 104。

然后, 将从包括硅氮化物 (SiN_x) 和硅氧化物 (SiO_2) 的无机绝缘材料组中选择的一种无机绝缘材料淀积在基板 100 的整个表面 (其上已经形成了选通线 102 和栅极 104) 上, 从而形成栅绝缘膜 106, 其为第一绝缘膜。

15 然后, 将纯非晶硅 (a-Si:H) 和杂质掺杂非晶硅 (n+a-Si:H) 淀积在栅绝缘膜 106 上, 并且在其上进行构图, 从而在栅极 104 上形成的栅绝缘膜 106 上形成有源层 108 和欧姆接触层 110。

20 然后, 将从包括铬 (Cr)、钼 (Mo)、铜 (Cu)、钨 (W)、钽 (Ta) 等的导电金属组中选出的一种导电金属淀积在基板 100 的整个表面 (其上已经形成了有源层 108 和欧姆接触层 110) 上, 并且在其上进行构图, 从而形成分别与欧姆接触层 110 接触的源极 112 和漏极 114、与源极 112 接触的数据线 116、以及电容器上电极 118。电容器上电极 118 为在选通线 102 上形成的岛形存储节点 (storage nod)。

25 然后, 将从包括硅氮化物 (SiN_x) 和硅氧化物 (SiO_2) 的无机绝缘材料组选出的一种无机绝缘材料淀积在基板 100 的整个表面 (其上已经形成了源极 112 和漏极 114) 上, 从而形成第二绝缘膜 119。第二绝缘膜 119 防止在以后形成的有机膜 (未示出) 和有源层 108 之间可能出现的不良接触。另外, 如果不发生不良接触, 则可以不形成第二绝缘层 119。

然后，在第二绝缘膜 119 上施加不透明有机材料以形成有机层，并且在其上进行构图，从而形成在 TFT (T)、数据线 116 和选通线 102 上的黑底 120。

5 作为保护 TFT (T) 的钝化膜，可以使用具有介电常数低的透明有机绝缘材料或无机绝缘材料代替黑底。在这种情况下，在上基板处使用特别的黑底。

然后，参照图 4B，有选择地构图黑底 120，使其与薄膜晶体管 (T) 区域和存储电容器 (C) 区域相交叠。这里，对黑底 120 进行构图，从而在第二绝缘膜 119 的与将通过下面的工艺形成接触孔 (与漏极接触) 的
10 区域相对应的部分和对应于电容器上电极与公共电极连接在一起的部分的部分不保留黑底 120。

然后，将颜色树脂施加到包括经有选择地构图的黑底 120 的整个结构的上表面，从而在多个像素区 (P) 中分别形成红、绿和蓝滤色器 124a、124b 和 124c。

15 然后，参照图 4C，在包括滤色器 124a、124b 和 124c 的整个结构的上表面上施加丙烯酸树脂，从而形成外覆层 126。

然后，参照图 4D，有选择地对外覆层 126 和黑底 120 进行构图，从而形成露出部分漏极 114 和电容器上电极 118 的漏接触孔 128 和电容器接触孔 130。

20 然后，参照图 4E，将透明电极材料淀积在包括漏接触孔 128 和电容器接触孔 130 的外覆层 126 上，并且在其上进行构图，从而形成公共电极 132。

在用前述方式制造的 LCD 器件的阵列基板及其制造方法中，COT 结构使用 TFT 下基板的外覆层 (也就是丙烯酸树脂) 来防止孔径比在使用
25 大玻璃基板的工艺期间因连接裕度增加而减少。丙烯酸薄膜使由下基板的有机薄膜产生的不平坦表面变平并且防止滤色器的杂质离子流出到液晶层。

然而，使用丙烯酸材料导致成本增加。而且，尽管通过后曝光工艺 (post exposure process) 暂时提高了丙烯酸的透光率，但是在随后的

工艺期间丙烯酸透光率保持减小，从而减小了面板的透光率。因此，为去除 COT 结构的这种缺陷，对不包括丙烯酸的 COT 结构进行了积极的研究。

5 发明内容

因此，本发明的目的是提供一种 LCD 器件及其制造方法以防止因 COT 结构中的错位 (disclination) 而漏光。

本发明的另一目的是提供一种 LCD 器件及其制造方法，以能够降低制造成本并通过防止透光率减小而稳定透光率。

10 为了实现这些和其它优点并且根据本发明的目的，如在此具体实施和广泛描述的，提供了一种液晶显示器件的阵列基板，其包括：在基板上相互交叉，限定了像素区的选通线和数据线；布置在数据线两侧的数据线屏蔽公共电极；形成在数据线和选通线相交处的薄膜晶体管；布置在数据线和一部分数据线屏蔽公共电极上的黑底；布置在由选通线和数据线相互交叉所限定的像素区的滤色器；和布置在由相互交叉的选通线
15 和数据线限定的像素区中的公共电极和像素电极。

为了实现这些和其它优点并且根据本发明的目的，如在此具体实施和广泛描述的，提供了一种制造液晶显示器件的阵列基板的方法，包括：将在基板上交叉选通线和数据线；在数据线的两侧形成数据线屏蔽公共
20 电极，将该数据线屏蔽公共电极与数据线隔开；在由相互交叉的选通线和数据线限定的区域形成薄膜晶体管，其中所述薄膜晶体管包括栅极、有源层和源极及漏极；将黑底布置在数据线和选通线上，该黑底与数据线和一部分数据线屏蔽公共电极交叠；在由相互交叉的选通线和数据线限定的像素区上形成滤色器；和在由相互交叉的选通线和数据线限定的
25 像素区处形成公共电极和像素电极。

结合附图，在下面对本发明的详细描述中，本发明的上述的和其它的目的、特征、方面和优点将变得更加明显。

附图说明

所包括的附图用以进一步理解本发明，其被并入且构成说明书的一部分，示出了本发明的实施例，并与说明书一起用于解释本发明的原理。

在附图中：

图 1 是普通 LCD 器件的示意平面图；

5 图 2 是沿图 1 的线 II-II 的截面图，用于说明 LCD 器件；

图 3 是根据现有技术的具有 COT 结构的 LCD 器件的示意平面图；

图 4A 到 4E 是图 3 沿着线 IV-IV 的用于说明具有 COT 结构的 LCD 器件的截面图；

图 5A 到 5D 是根据本发明的具有 COT 结构的 LCD 器件的示意平面图；

10 和

图 6A 到 6F 是沿着线 VIa-VIa 和 VIb-VIb 的截面图，用于说明具有 COT 结构的 LCD 器件。

具体实施方式

15 现在将详细地说明本发明的优选实施例，其示例在附图中示出。

图 5A 到 5D 是依次地示出了根据本发明的具有 COT 结构的液晶显示器的布局的示意图。

参照图 5A，在根据本发明的具有 COT 结构的 LCD 器件中，将选通线 202 水平地布置在阵列基板上，并且在距选通线 202 特定间隔处水平布置
20 公共电极线 206。这里，公共电极线 206 包括垂直布置以使串扰水平最小化的数据线屏蔽公共电极 206a 和水平布置以组成存储电容器的存储电容部分 206b。这里，至少布置两个数据线屏蔽公共电极 206a，它们相互面对，其间具有特定间隔。此外，在选通构图中，对选通线 202 和公共电极线 206 同时进行构图。

25 然后，参照图 5B，将与选通线 202 垂直交叉的数据线 214 和源极 216/漏极 218 布置在阵列基板（未示出；200）上。这里，将数据线 214 布置在公共电极线 206 的数据线屏蔽公共电极 206a 之间，并与其隔开。此外，漏极 218 交叠在公共电极线 206 的存储电容部分 206b 上。这里，漏极 218 和公共电极线 206 的存储电容部分 206b 构成电容。

然后, 尽管图中没有示出, 在整个基板上淀积绝缘膜(未示出; 220), 并且在其上形成黑底(未示出; 222), 该黑底与数据线 214 和数据线屏蔽公共电极 206a(包括在数据线 214 和数据线屏蔽公共电极 206a 之间的部分)相交叠。这里, 黑底(未示出; 222)与整个数据线 214 和数据线屏蔽公共电极 206a 的特定部分相交叠。此外, 黑底(未示出; 222)被布置为不与整平有机膜(flattening organic film)(未示出; 228)的将在后面的工艺中形成漏接触孔 229(用于露出漏极 218)的部分交叠。

然后, 尽管在图中未示出, 在包括黑底(未示出; 222)的上表面的一部分的第二绝缘层膜 220 上形成滤色器层(未示出; 224)。这里, 滤色器层(未示出; 224)形成在由选通线 202 和数据线 214 交叉形成的区域, 并被布置为与黑底(未示出; 222)的上表面的一部分相交叠。

然后, 参照图 5C, 在整个基板(包括黑底(未示出; 222)和滤色器层(未示出; 224))上形成整平有机膜(未示出; 228), 然后依次对整平有机膜(未示出; 228)和第二绝缘膜(未示出; 220)进行构图, 从而形成露出漏极 218 的漏接触孔 229。这里, 因为厚的黑底(未示出; 222)或滤色器层(未示出; 224)没有布置在整平有机膜(未示出; 228)上, 所以可以形成漏接触孔 229。

然后, 参照图 5D, 布置通过漏接触孔 229 与漏极 218 连接的像素电极 230 和公共电极 232。这里, 像素电极 230 与漏极 218 交叠并且垂直部分 230a 从该处在垂直方向上延伸。此外, 公共电极 232 与选通线 202、数据线 214 和数据线屏蔽公共电极 206a 交叠, 并且将从公共电极 232 延伸的垂直部分 232a 布置在像素电极的垂直部分 230a 之间。这里, 公共电极 232 在显示外部边缘区域与在上述选通构图工艺中形成的公共电极线接触, 从而处于等电势状态。

现在将参照图 6A 到 6F 描述根据本发明的具有 COT 结构的 LCD 器件的制造方法。

图 6A 到 6F 是沿图 5 的线 VIa-VIa 和 VIb-VIb 的截面图。

参照图 6A, 将导电金属淀积在基板 200 上, 并且在其上进行构图, 从而形成选通线(未示出; 202)和栅极 204。同时, 将数据线屏蔽公共

电极 206a 形成在要通过下面的工艺形成的数据线（未示出；214）的两侧。数据线屏蔽公共电极 206a 屏蔽数据信号以使数据信号不影响有机膜上的孔径比（也就是，在公共电极和像素电极之间）的电场，即降低了垂直串扰水平。

5 然后，将从包括硅氮化物（ SiN_x ）和硅氧化物（ SiO_2 ）的无机绝缘材料组中选择的一种无机绝缘材料淀积在基板 200 的整个表面（其上已经形成了数据线屏蔽公共电极 206a、选通线（未示出；202）和栅极 204）上，从而形成例如第一绝缘膜的栅绝缘膜 208。

10 然后，如图 6B 所示，将纯非晶硅（ a-Si:H ）和杂质掺杂非晶硅（ n+a-Si:H ）淀积在栅绝缘膜 208 上，并且在其上进行构图，从而在形成在栅极 204 上的栅绝缘膜 208 上形成有源层 210 和欧姆接触层 212。

15 然后，将从包括铬（Cr）、钼（Mo）、铜（Cu）、钨（W）、钽（Ta）等的导电金属组中选择的一种导电金属淀积在基板的整个表面（其上已形成了有源层 210 和欧姆接触层 212）上，并且在其上进行构图，从而形成数据线 214 和从数据线 214 延伸并且分别与欧姆接触层 212 接触的源极 216 和漏极 218，当对数据线 214 进行构图时，还在与源极 216 接触的选通线 202 上形成电容器上电极（未示出）。此外，数据线 214 分别以间距 $W1$ 和 $W2$ 与数据线屏蔽公共电极 206a 隔开。

20 然后，将从包括硅氮化物（ SiN_x ）和硅氧化物（ SiO_2 ）的无机绝缘材料组中选择的一种无机绝缘材料淀积在基板 200 的整个表面（其上已经形成了源极 216 和漏极 218）上，从而形成第二绝缘膜 220。该第二绝缘膜 220 用于防止在有源层 210 和以后形成的有机膜（未示出）之间可能出现的不良接触。如果不发生有机膜和有源层 210 之间的不良接触，可以不形成第二绝缘层 220。

25 然后，如图 6C 所示，通过在第二绝缘膜 220 上施加不透明玻璃材料来形成黑底 222。

 然后，如图 6D 所示，有选择地对黑底 222 进行构图，使其与数据线 214 和一部分数据线屏蔽公共电极 206（包括在数据线 214 和数据线屏蔽公共电极 206 之间的部分）交叠。可以用低介电常数的透明有机绝缘材

料或无机绝缘材料（不是黑底）用作用于保护 TFT（T）的钝化膜。在这种情况下，在上基板使用特殊的黑底。此外，对黑底 222 进行构图，其边缘与数据线屏蔽公共电极 206a 交叠。此外，这样对黑底进行构图：在第二绝缘膜 220 上的对应于将通过下面的工艺形成的用于与漏极接触的接触孔区域的一部分上不保留黑底。

然后，如图 6E 所示，将颜色树脂施加到包括经有选择地构图的黑底 222 的整个结构的上表面，从而在多个像素区形成红、绿和蓝滤色器 224。因为没有丙烯酸整平膜，所以在黑底 222 与滤色器 224 交叠处形成不平坦部分，并且在该不平坦的倾斜部分处摩擦方向被扭曲，其引起了错位。

10 为了防止这样的问题，如图 6D 所示，黑底 222 与数据线 214 和数据线屏蔽公共电极 206a 之间的间隔（W1）以及数据线 214 和数据线屏蔽公共电极 206a 之间的间隔（W2）相交叠，从而遮住了错位区域（A）中的背光。此外，为了将由于没有丙烯酸外覆层的不平坦程度减到最小，黑底 222 的高度可以与滤色器 224 的高度相同，或黑底 222 和滤色器 224 之间的高度差（H2）可以小于“滤色器 224 的厚度（H1） $\times$ 0.2”。

15 然后，将从包括硅氮化物（ SiN_x ）和硅氧化物（ SiO_2 ）的无机绝缘材料组中选择的一种无机绝缘材料淀积在包括滤色器 224 的整个结构的上表面上，从而形成第三绝缘膜 228，代替了通过使用丙烯酸树脂形成的现有的外覆层。

20 然后，如图 6F 所示，有选择地去除第三绝缘膜 228，从而形成露出漏极 218 的漏接触孔（未示出）。

然后，将透明电极材料（例如 ITO）淀积在包括漏接触孔的第三绝缘膜 228 上。

25 然后，有选择地对透明电极层进行构图，从而形成与漏极连接的像素电极 230 和公共电极 232。

然后，尽管在附图中未示出，在基板的整个表面上形成整平膜（未示出）并且在该整平膜上形成配向膜（未示出）。

如目前所述，通过根据本发明的 LCD 器件的阵列基板及其制造方法，将滤色器和黑底之间的高度差减到最小，从而将由于不存在丙烯酸外覆

层而产生的不平坦减到最小。

此外，因为没有使用昂贵并且透光率在附加工艺中减小的丙烯酸树脂，所以成本下降并且防止了透光率的减小。

此外，通过本发明，因为对黑底进行构图，使其边缘与数据线屏蔽
5 电极相交叠，所以彻底阻挡了由于错位发生漏光的区域。

在不脱离本发明的精神和本质特征的情况下，本发明可以以多种形式具体实现，因此应该理解，除非特别指出，否则上述实施例不限于上述的任何细节，而是应该在所附权利要求确定的精神和范围内广泛地解释，因此所附权利要求将包括落在权利要求及其等同物的边界内的所有
10 变型和修改。

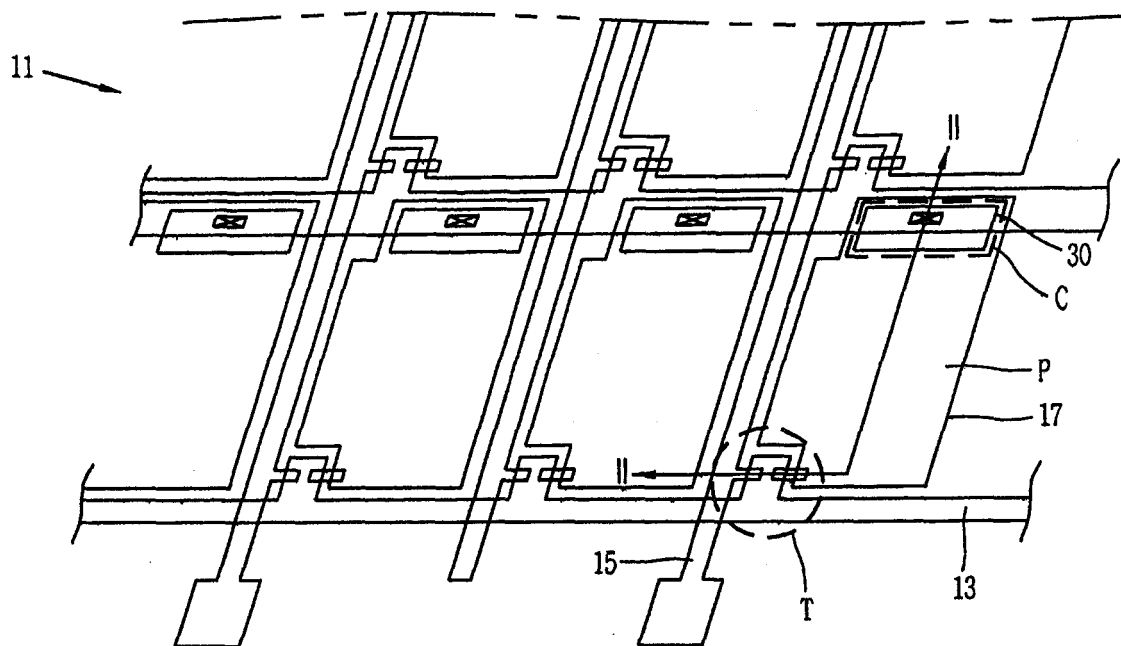


图 1

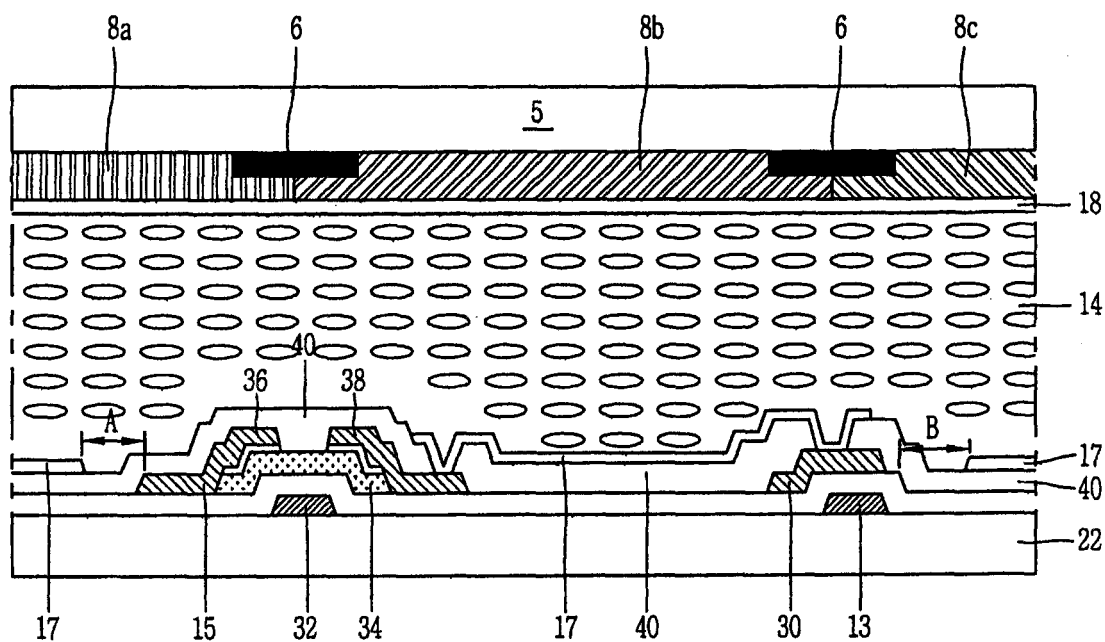


图 2

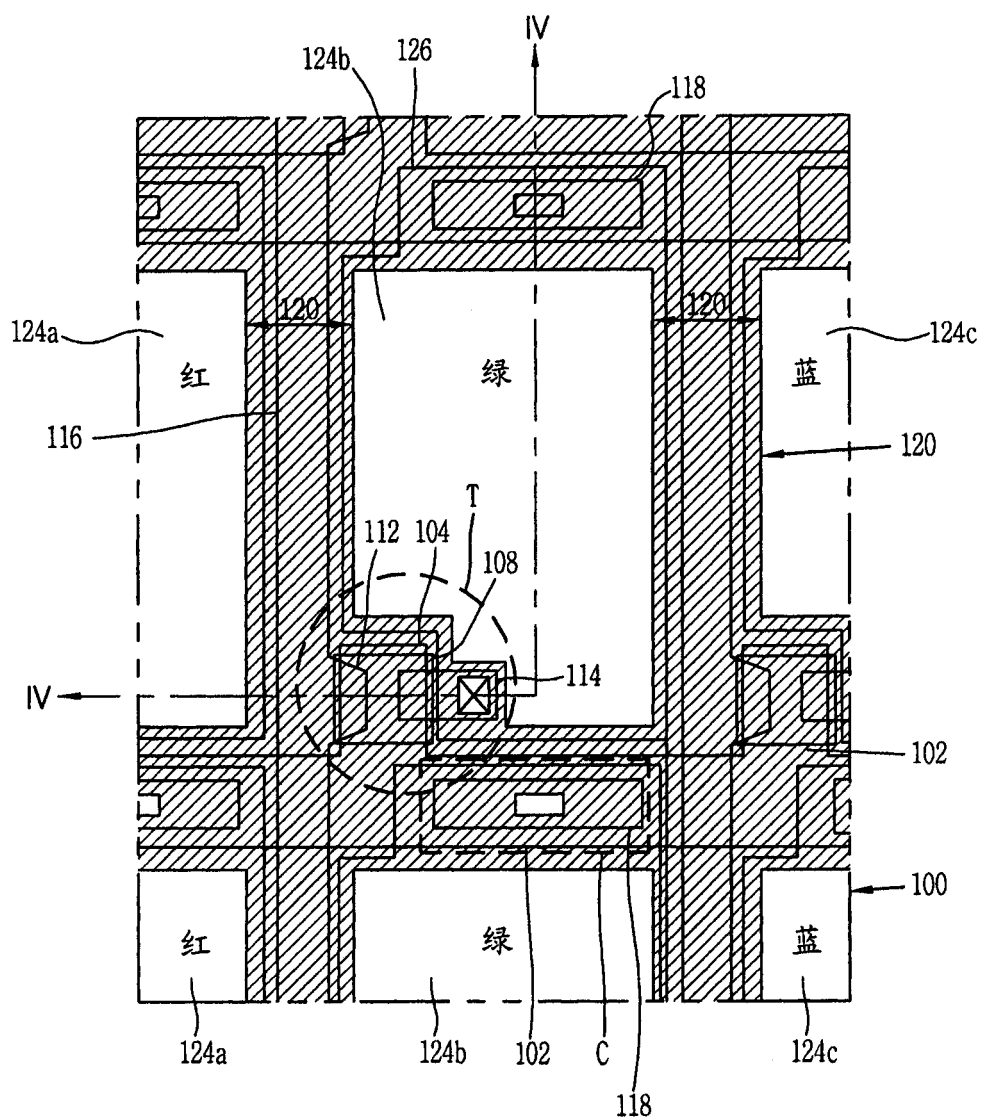


图 3

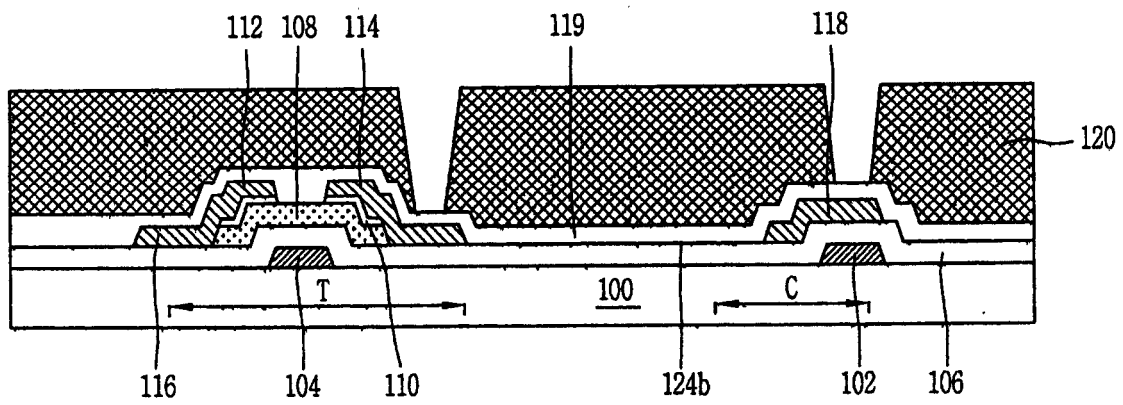


图 4a

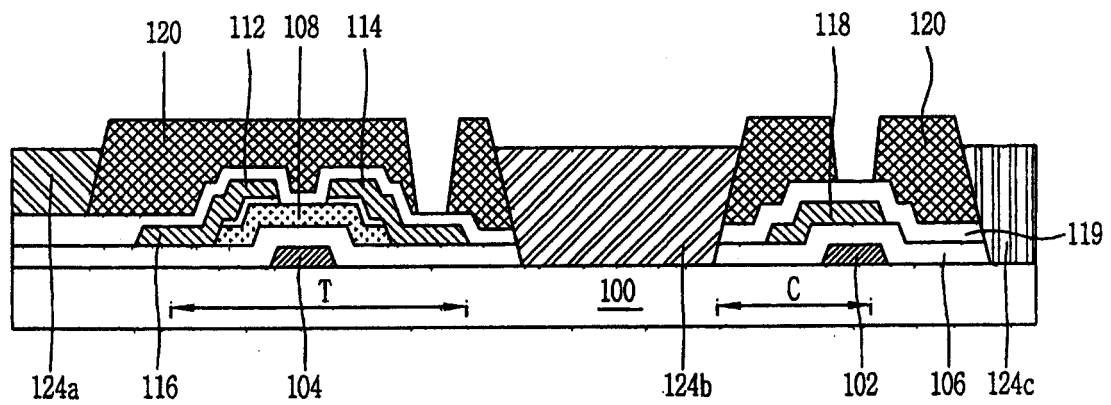


图 4b

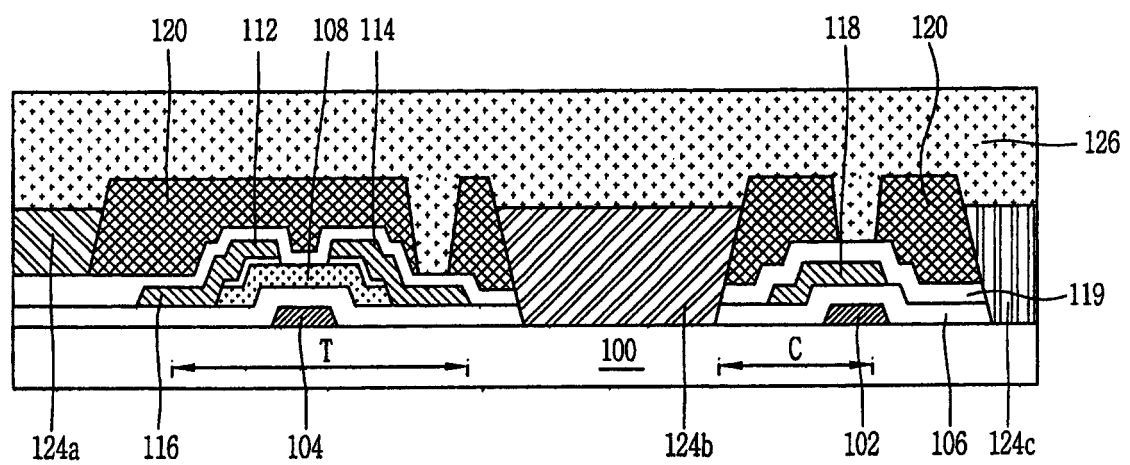


图 4c

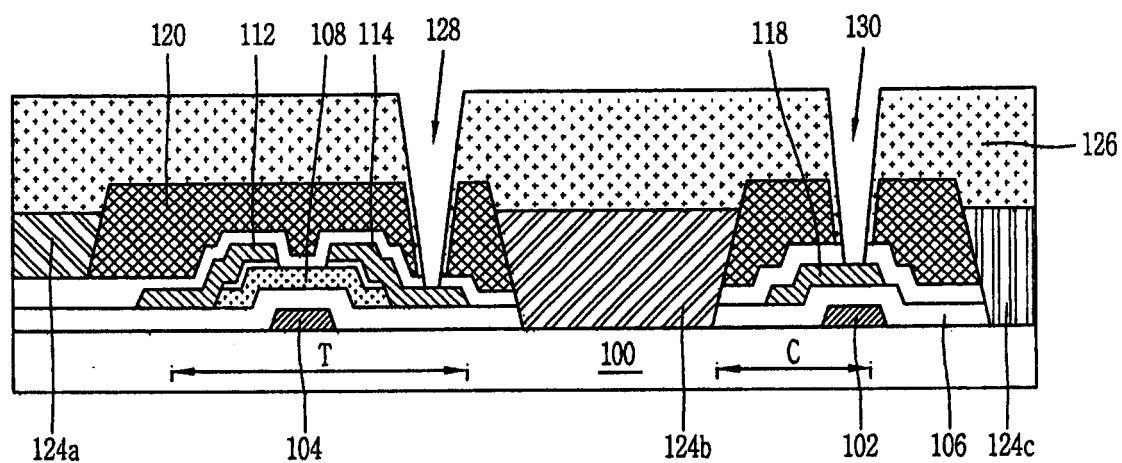


图 4d

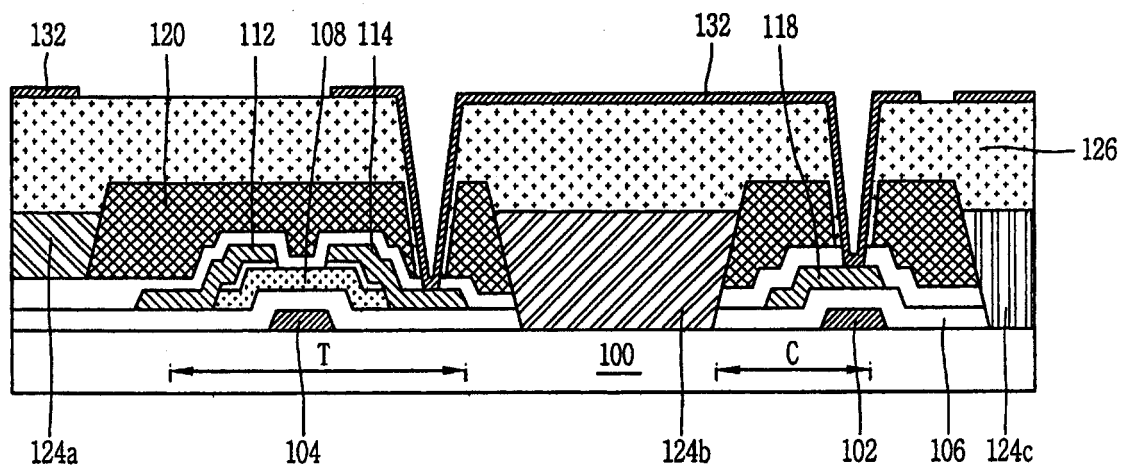


图 4e

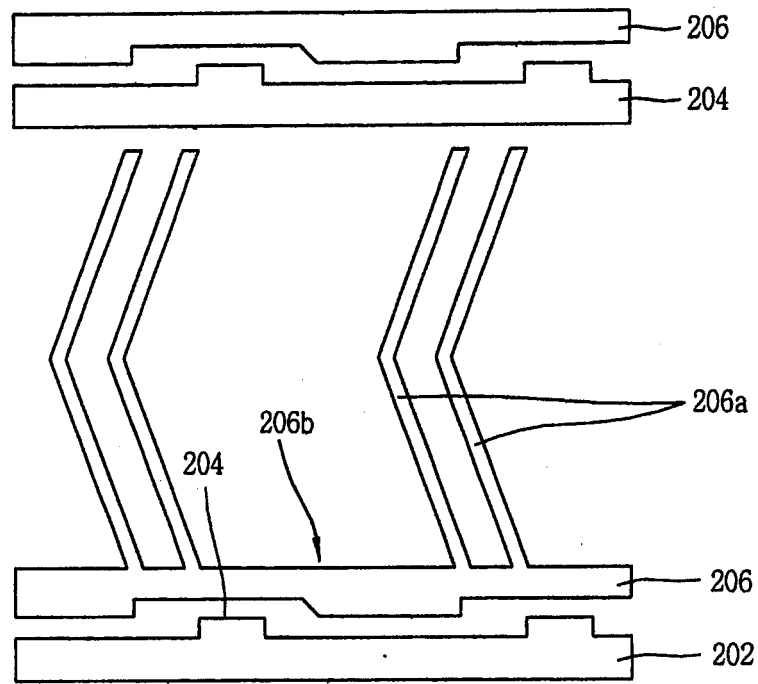


图 5a

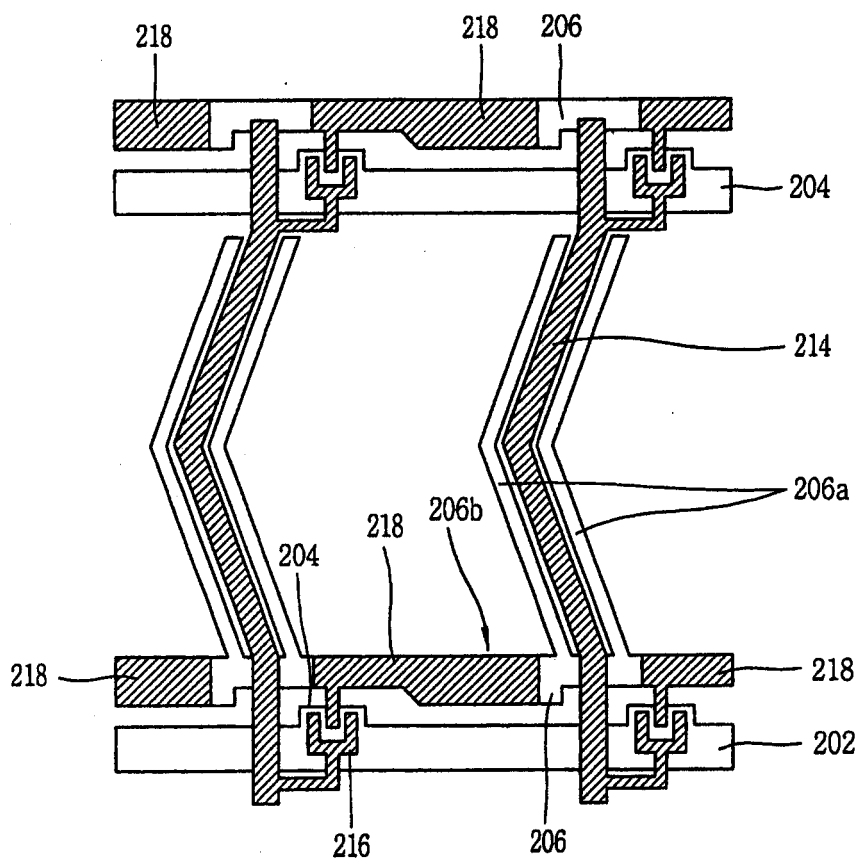


图 5b

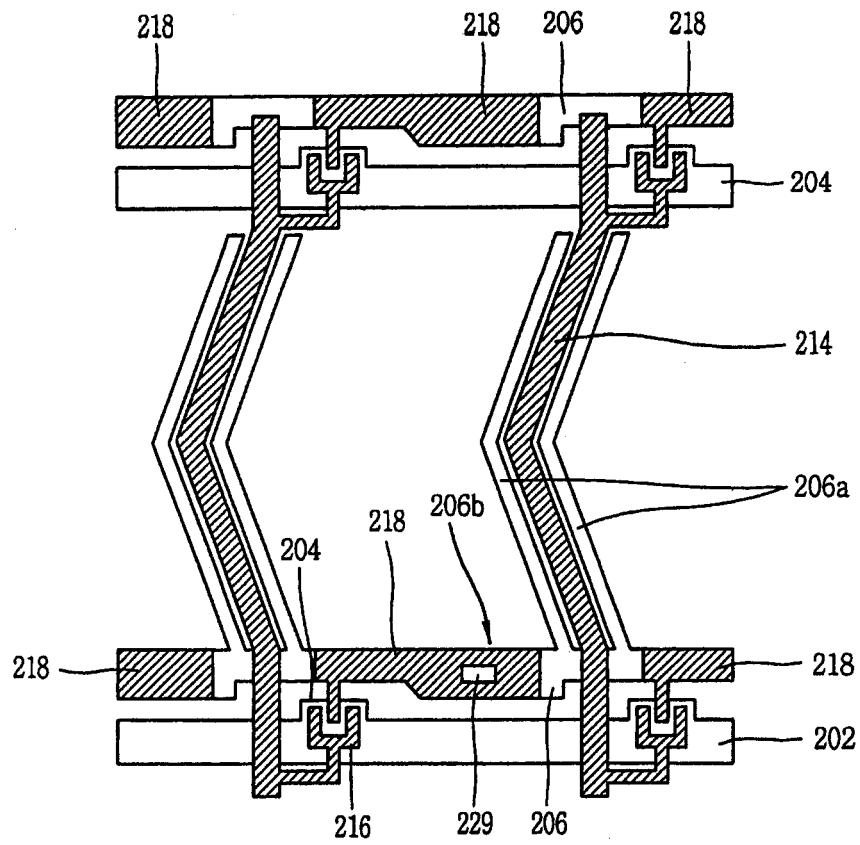


图 5c

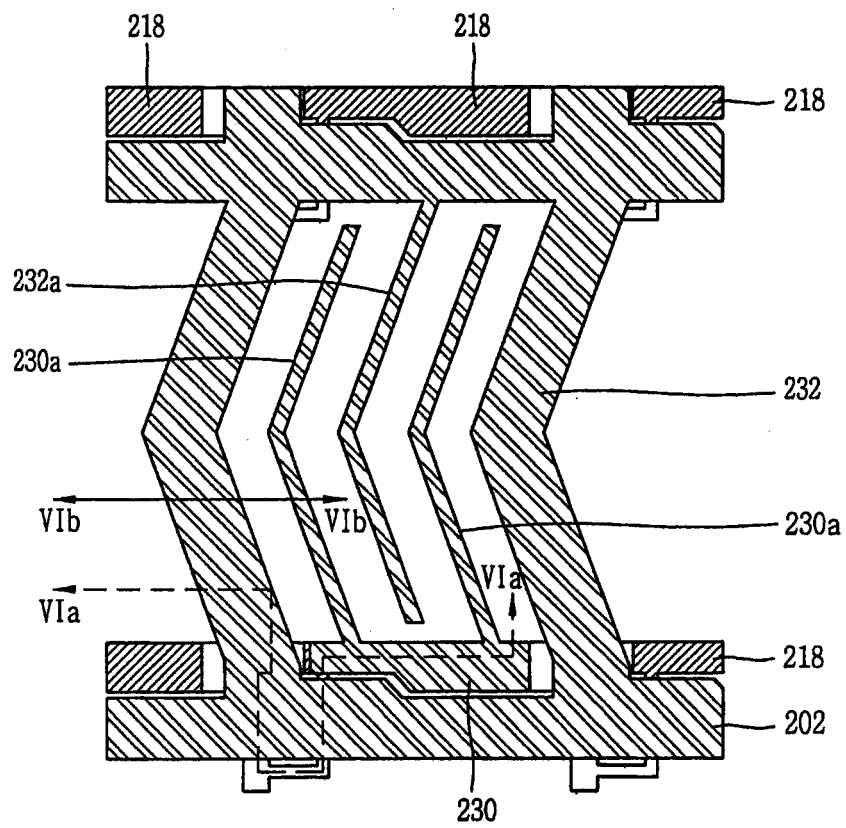


图 5d

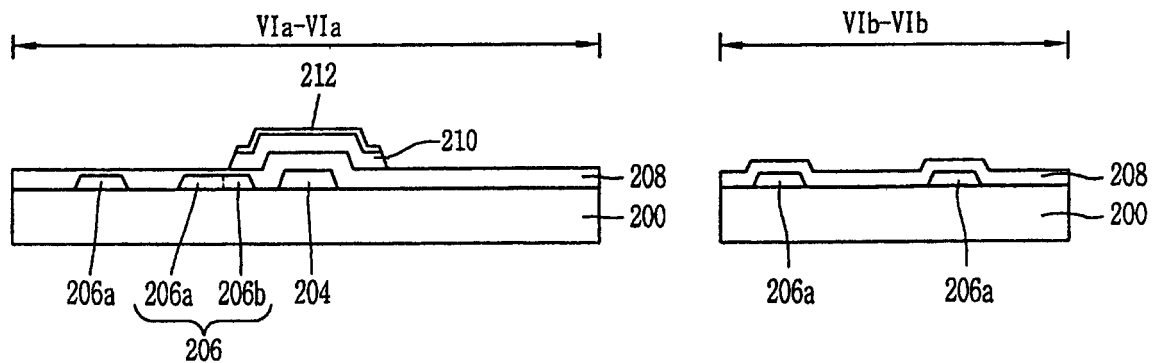


图 6a

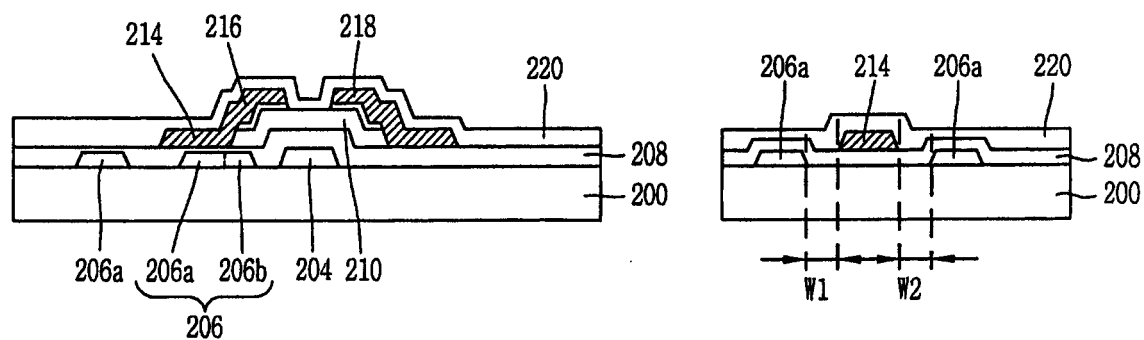


图 6b

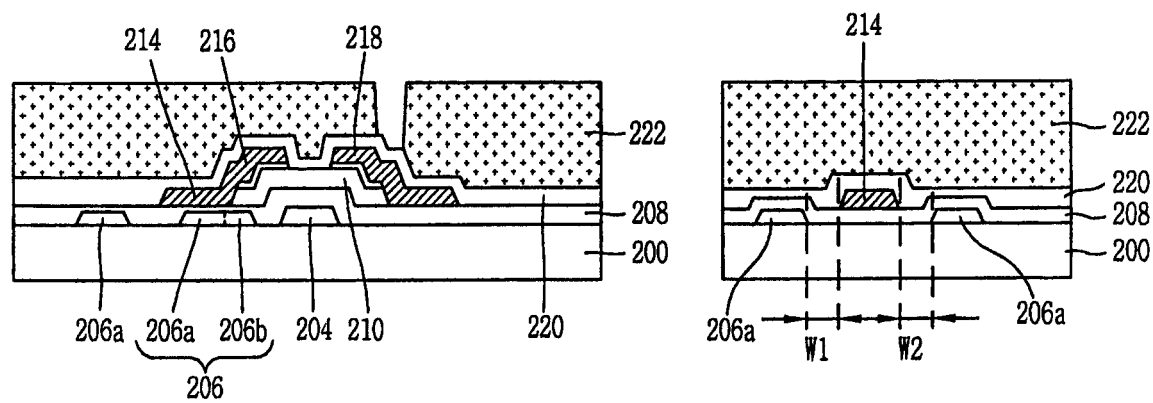


图 6c

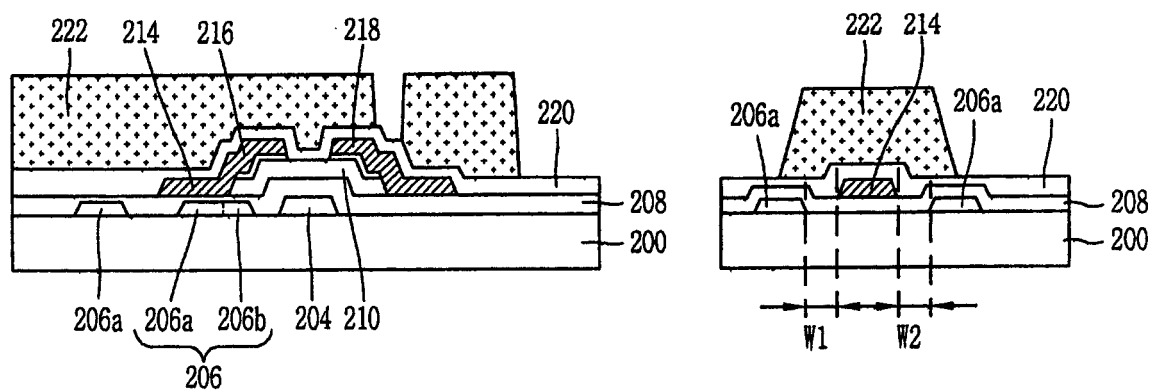


图 6d

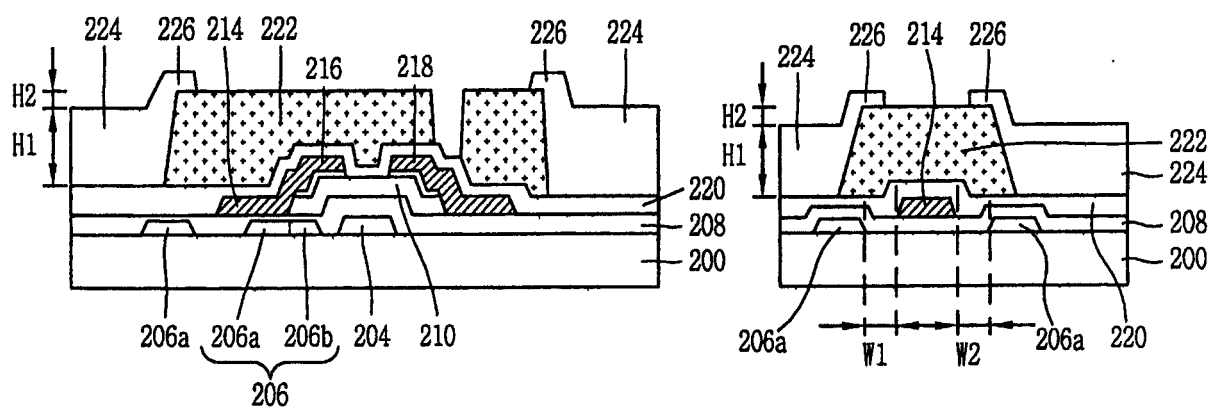


图 6e

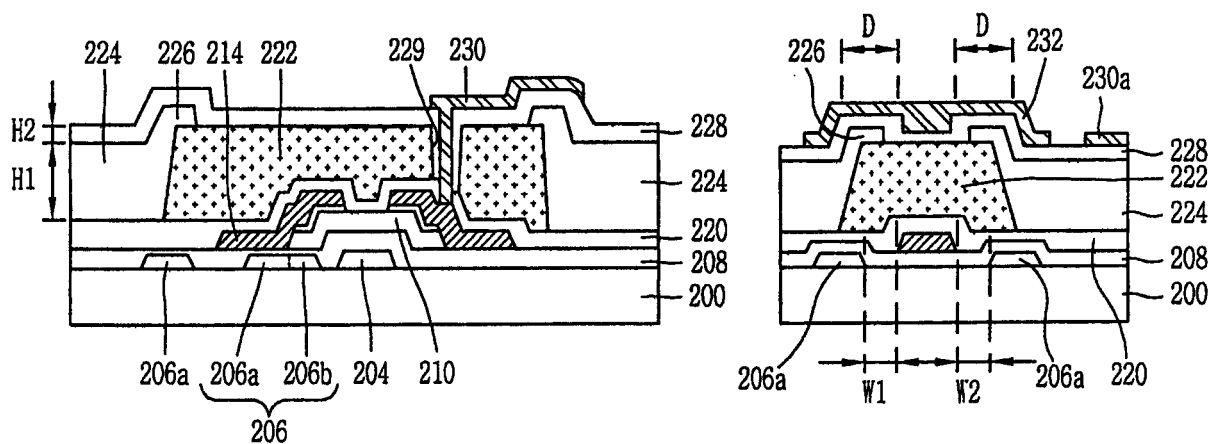


图 6f

专利名称(译)	液晶显示器件及其制造方法		
公开(公告)号	CN1797156A	公开(公告)日	2006-07-05
申请号	CN200510082443.0	申请日	2005-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	LG.飞利浦LCD株式会社		
[标]发明人	金东国		
发明人	金东国		
IPC分类号	G02F1/136 G02F1/133 H01L29/786		
CPC分类号	G02F1/1362 G02F1/136209 G02F1/136286 G02F2001/136222		
代理人(译)	李辉		
优先权	1020040118478 2004-12-31 KR 1020050046945 2005-06-01 KR		
其他公开文献	CN100422831C		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示器件的阵列基板及其制造方法，包括：在基板上相互交叉限定了像素区的选通线和数据线；布置在所述数据线两侧的数据线屏蔽公共电极；形成在所述选通线和所述数据线交叉处的薄膜晶体管；布置在包括所述数据线和一部分所述数据线屏蔽公共电极的区域上的黑底；布置在由相互交叉的所述选通线和所述数据线确定的像素区处的滤色器；和布置在由相互交叉的所述选通线和所述数据线确定的像素区中的公共电极和像素电极。

