

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G02F 1/136

H01L 29/786

H01L 21/00

G03F 7/20



[12] 发明专利申请公开说明书

[21] 申请号 200410086756.9

[43] 公开日 2005年5月11日

[11] 公开号 CN 1614485A

[22] 申请日 2004.10.29

[21] 申请号 200410086756.9

[30] 优先权

[32] 2003.11.4 [33] KR [31] 10-2003-0077656

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 柳洵城 张允琼 赵兴烈

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

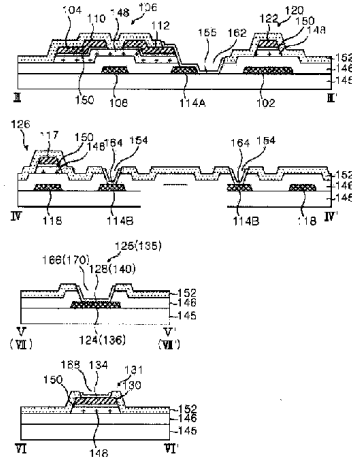
代理人 徐金国 梁 挥

权利要求书 8 页 说明书 15 页 附图 26 页

[54] 发明名称 水平电场型液晶显示器件的薄膜晶体管基板及其制造方法

[57] 摘要

一种水平电场型液晶显示器件的薄膜晶体管基板结构，它包括多个设置在基板上具有栅极线、数据线和公共线的多条信号线；所述数据线与所述栅极线和公共线交叉，栅极绝缘膜设置在所述数据线和所述栅极线及公共线之间，所述数据线和栅极线交叉确定像素区域；设置在所述数据线和栅极线交叉处的薄膜晶体管；公共电极和像素电极，两者都具有延伸到所述像素区域内的部分；设置在整个基板上和薄膜晶体管上的保护膜；以及至少一个焊盘结构，其包括在第一接触孔内与下焊盘电极相接触的上焊盘电极，其中所述保护膜的上表面不具有所述上焊盘电极。



1. 一种水平电场型液晶显示器件的薄膜晶体管基板，它包括：
基板；
- 5 设置在基板上、互相平行设置的栅极线和公共线；
设置在所述基板上与所述栅极线和所述公共线交叉的数据线，通过其间的栅极绝缘膜，所述数据线与所述栅极线和所述公共线绝缘，由所述数据线和所述栅极线相交而限定的像素区域；
设置在所述数据线和所述栅极线交叉处的薄膜晶体管，其连接到所述栅极
- 10 线和所述数据线；
公共电极，其一部分延伸到所述像素区域内，并与所述公共线相连接；
像素电极，其一部分延伸到所述像素区域内，并与所述薄膜晶体管相连接，其中由所述像素电极和所述公共电极形成水平电场；
设置在所述公共电极、所述像素电极、所述数据线、所述栅极线、所述公
- 15 共线和所述薄膜晶体管上的保护膜；以及
至少一焊盘结构，其包括下焊盘电极和上焊盘电极，其中所述下焊盘电极与所述数据线、所述栅极线和所述公共线其中之一相连接，而将所述上焊盘电极设置在贯穿所述保护膜的第一接触孔内，使其与所述下焊盘电极接触，从而使
- 20 得所述保护膜的上表面不具有所述上焊盘电极。
2. 根据权利要求1所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，至少一个所述焊盘结构包括栅极焊盘、公共焊盘和数据焊盘。
3. 根据权利要求2所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，还包括第一至第四接触孔，其贯穿所述栅极焊盘，所述公共焊盘，所述数据焊盘，所述像素电极和一部分所述漏极的所述保护膜，其中在至少一
- 25 个所述接触孔内设置接触电极，使之与所述像素电极的一部分及所述漏极的一部分相接触，从而使所述保护膜的上表面不具有所述接触电极。
4. 根据权利要求3所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，还包括多个设置在贯穿所述保护膜的多个剥离剂渗透通道内的虚拟透明导电图案，从而使所述保护膜的上表面不具有所述多个虚拟透明导电
- 30 图案。

5. 根据权利要求4所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，所述多个剥离器渗透通道在所述栅极线、所述数据线、所述公共线、所述像素电极和所述公共电极中至少相应一个上形成。

6. 根据权利要求5所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，所述第一至第四接触孔和所述多个剥离器渗透通道或者贯穿所述栅极绝缘膜和所述保护膜而形成，或者仅仅贯穿所述保护膜而形成。

7. 根据权利要求4所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，所述多个剥离器渗透通道限定了切口或者孔的形状。

8. 根据权利要求4所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，通过所述多个剥离剂渗透通道，多个虚拟透明导电图案与所述栅极线、所述数据线、所述公共线、所述像素电极中至少其中之一相接触。

9. 根据权利要求4所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，上栅极焊盘电极，上公共焊盘电极，上数据焊盘电极，所述接触电极及所述多个虚拟透明导电图案与所述保护膜形成接触面。

10. 根据权利要求1所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，还包括第一存储电容，其包括和所述栅极线连续的第一下存储电极，和与所述第一下存储电极重叠的第一上存储电极，其中所述栅极绝缘膜设置在所述第一上存储电极和所述第一下存储电极之间，并且所述第一上存储电极与所述薄膜晶体管的漏极相连接。

11. 根据权利要求10所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，所述漏极具有与所述像素电极的延伸部分相重叠的延伸部分，并且该所述漏极的延伸部分与该所述第一上存储电极的延伸部分相结合。

12. 根据权利要求10所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，还包括第二存储电容，其包括与所述公共线和所述公共电极相连续的第二下存储电极，与所述第二下存储电极重叠的第二上存储电极，其中所述栅极绝缘膜设置在所述第二上存储电极和所述第二下存储电极之间，并且第二上存储电极设置在所述漏极和所述第一上存储电极之间。

13. 根据权利要求12所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，所述第二上存储电极从所述第一上存储电极延伸出来并与所述公共线交叉，其中所述第二上存储电极与连接到所述公共线的所述公共电极

的一部分重叠，且其中所述第二上存储电极的一部分与所述漏极相结合。

14. 根据权利要求13所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，还包括由有源层和欧姆接触层构成的半导体图案，所述半导体图案与所述数据线，所述下数据焊盘电极，所述第一和第二上存储电极，所述源极以及所述漏极重叠。

15. 根据权利要求1所述的水平电场型液晶显示器件的薄膜晶体管基板，其特征在于，所述像素电极由与所述栅极线、所述公共线及所述公共电极相同的金属材料形成。

16. 一种水平电场型液晶显示器件中的薄膜晶体管基板的制造方法，包括以下步骤：

在基板上形成包括栅极线、公共线、栅极、公共电极、像素电极、下栅极焊盘电极和下公共焊盘电极在内的栅极金属图案组，其中

所述栅极与所述栅极线相连，所述公共线平行于所述栅极线，所述下公共焊盘电极与所述公共线相连接，部分的所述公共电极从所述公共线延伸到像素区域内，所述像素电极的一部分延伸到像素区域内，且像素区域内的所述延伸部分和所述公共电极形成水平电场；

在所述基板和所述栅极金属图案组上设置栅极绝缘膜；

在所述栅极绝缘膜上形成包括有源层和欧姆接触层的半导体图案；

在所述半导体图案上形成包括数据线、源极、漏极、下焊盘电极、第一上存储电极和第二上存储电极在内的源极/漏极金属组，其中

所述数据线与所述栅极线和所述公共线交叉，所述源极及所述下数据焊盘电极与所述数据线相连，并且所述漏极与所述源极相对设置；

在所述源极/漏极金属组和薄膜晶体管上设置保护膜，以保护所述薄膜晶体管；以及

将设置在所述基板上的所述保护膜和所述栅极绝缘膜进行构图，以设置第一至第四接触孔，并且形成包括上栅极焊盘电极、上公共焊盘电极、上数据焊盘电极、接触电极在内的透明导电图案组，其中将所述透明导电图案组设置在所述第一至第四接触孔内，从而使得所述保护膜的整个上表面不具有所述透明导电图案组。

17. 根据权利要求16所述的方法，其特征在于，将所述保护膜和所述栅

极绝缘膜进行构图的步骤包括：

利用掩模在所述保护膜上形成光刻胶图案；以及
在没有光刻胶的部分蚀刻所述保护膜和所述栅极绝缘膜。

5 18. 根据权利要求17所述的方法，其特征在于，将所述透明导电图案进行构图的步骤包括：

在所述构图后的保护膜上设置的所述光刻胶图案上面设置透明导电膜；以及

去除覆有所述透明导电膜的所述光刻胶图案。

10 19. 根据权利要求18所述的方法，其特征在于，还包括以下步骤：

设置多个剥离剂渗透通道，以去除在所述栅极线、所述数据线、所述公共线、所述像素电极和所述公共电极中至少一个上所形成的所述光刻胶图案；以及

在所述多个剥离剂渗透通道内形成多个虚拟透明导电图案，从而使所述保护膜的上表面不具有所述多个虚拟透明导电图案。

15 20. 根据权利要求19所述的方法，其特征在于，所述第一至第四接触孔和所述多个剥离剂渗透通道或者贯穿所述栅极绝缘膜和所述保护膜而形成，或者仅仅贯穿所述保护膜而形成。

21. 根据权利要求19所述的方法，其特征在于，所述多个剥离剂渗透通道限定了切口或者孔的形状。

20 22. 根据权利要求19所述的方法，其特征在于，设置在所述第一至第四接触孔以及所述多个剥离剂渗透通道内的所述透明导电图案组与所述构图后的保护膜形成接触面。

25 23. 根据权利要求19所述的方法，其特征在于，通过所述多个剥离剂渗透通道，所述多个虚拟透明导电图案与所述栅极线、所述数据线、所述公共线、所述像素电极中至少其中之一相连接。

24. 根据权利要求16所述的方法，其特征在于，还包括步骤：形成与所述栅极线连续的第一下存储电极以及与所述第一下存储电极重叠设置的第一上存储电极，所述栅极绝缘膜和半导体图案设置在所述第一上存储电极和第一下存储电极之间，并且所述第一上存储电极连接到所述漏极。

30 25. 根据权利要求24所述的方法，其特征在于，所述像素电极包括与所

述公共电极的延伸部分平行设置的延伸部分,其中所述漏极的延伸部分与所述像素电极的延伸部分重叠,并且所述漏极的该所述延伸部分与所述第一上存储电极的延伸部分相结合。

26. 根据权利要求24所述的方法,其特征在于,还包括步骤:形成与所述公共电极和所述公共线相连续的第二下存储电极,且设置在所述第一上存储电极和所述漏极之间,其中所述第二上存储电极与所述第二下存储电极重叠,并且所述栅极绝缘膜和所述半导体图案设置在所述第二上存储电极和所述第二下存储电极之间。

27. 根据权利要求26所述的方法,其特征在于,所述第二上存储电极是所述第一上存储电极的延伸部分,并且与所述公共线交叉,其中所述第二上存储电极与连接到所述公共线的所述公共电极的一部分重叠,并且该所述第二上存储电极的一部分与所述漏极成相结合。

28. 根据权利要求16所述的方法,其特征在于,所述像素电极由与所述栅极线、所述公共线和所述公共电极相同的金属材料形成。

29. 一种水平电场型液晶显示器件的薄膜晶体管基板的制造方法,包括:第一掩模工序,包括在基板上形成栅极金属图案组,所述栅极金属图案组包括栅极线、公共线、栅极、公共电极、像素电极、下公共焊盘电极和下栅极焊盘电极,其中

所述栅极与所述栅极线连接,所述公共线与所述栅极线平行,所述下公共焊盘电极与所述公共线连接,该所述部分公共电极从该所述公共线延伸到像素区域内,部分像素电极延伸到像素区域内,并且该所述像素区域中的所述延伸部分和所述公共电极在所述像素区域内形成水平电场;

第二掩模工序,包括在所述栅极金属图案组上设置栅极绝缘膜,在所述栅极绝缘膜上形成包括有源层和欧姆接触层在内的半导体图案,在所述半导体图案上形成包括数据线、源极、漏极、下数据焊盘电极、第一上存储电极和第二上存储电极在内的源极/漏极金属组,其中

所述数据线与所述栅极线和所述公共线交叉,所述源极和所述下数据焊盘电极与所述数据线相连,并且所述漏极与所述源极相对设置;以及

第三掩模工序,包括在所述源极/漏极金属组和薄膜晶体管上设置保护膜,对所述保护膜和所述栅极绝缘膜进行构图,以设置第一至第四接触孔,并且形

成包括上栅极焊盘电极，上公共焊盘电极，上数据焊盘电极，接触电极在内的透明导电图案组。

30. 根据权利要求29所述的方法，其特征在于，所述第三掩模工序包括以下步骤：

5 在所述基板上设置保护膜；

使用掩模在所述保护膜上形成光刻胶图案；

通过所述光刻胶图案，对所述保护膜和所述栅极绝缘膜进行构图；

在所述光刻胶图案上设置透明导电膜；以及

10 去除覆有所述透明导电膜的所述光刻胶图案，使得所述透明导电膜图案化。

31. 根据权利要求30所述的方法，其特征在于，所述第三掩模工序还包括步骤：

15 设置多个剥离剂渗透通道以去除所述光刻胶图案，其中所述多个剥离剂渗透通道或者贯穿所述栅极绝缘膜和所述保护膜，或者仅仅贯穿所述保护膜，并且所述多个剥离剂渗透通道在所述数据线、所述栅极线、所述公共线、所述像素电极和所述公共电极中至少其中之一上形成；以及

在所述多个剥离剂渗透通道内形成多个虚拟透明导电图案，使得所述保护膜的上表面不具有所述多个虚拟透明导电图案。

20 32. 根据权利要求31所述的方法，其特征在于，通过所述多个剥离剂渗透通道，其中所述多个虚拟透明导电图案与所述栅极线、所述数据线、所述公共线、所述像素电极中至少其中之一相接触。

33. 根据权利要求31所述的方法，其特征在于，设置在所述第一至第四接触孔和所述多个剥离剂渗透通道内的所述透明导电图案组与所述构图后的保护膜形成接触面。

25 34. 根据权利要求29所述的方法，其特征在于，所述第二掩模工序还包括步骤：形成与所述栅极线连续的第一下存储电极，与所述第一下存储电极重叠设置的第一上存储电极，所述栅极绝缘膜和半导体图案设置在所述第一上存储电极和第一下存储电极之间，其中所述第一上存储电极与所述漏极相连接。

30 35. 根据权利要求34所述的方法，其特征在于，所述像素电极包括与所述公共电极的延伸部分平行设置的延伸部分，其中所述漏极的延伸部分与所述

像素电极的延伸部分重叠,并且所述漏极的所述延伸部分与该所述第一上存储电极的延伸部分相结合。

36. 根据权利要求34所述的方法,其特征在于,所述第二掩模工序还包括步骤:形成与所述公共电极和公共线相连续的第二下存储电极,并且其设置在第一上存储电极和漏极之间,其中第二上存储电极与所述第二下存储电极重叠,并且所述栅极绝缘膜和半导体图案设置在所述第二上存储电极和第二下存储电极之间。

37. 一种水平电场型液晶显示器件的薄膜晶体管基板,包括:
基板;

10 设置在所述基板上且互相平行的栅极线和公共线;

设置在所述基板上且与所述栅极线和所述公共线交叉的数据线,所述数据线通过设置在其间的栅极绝缘膜与所述栅极线和所述公共线绝缘,由所述数据线和栅极线相交而限定像素区域;

15 设置在所述数据线和所述栅极线交叉处的薄膜晶体管,其与所述栅极线和所述数据线相连接;

具有延伸到像素区域内的部分并与所述公共线相连接的公共电极;

具有延伸到所述像素区域内部分并与所述薄膜晶体管相连接的像素电极,其中由所述像素电极和所述公共电极形成水平电场;

20 设置在所述公共电极、所述像素电极、所述数据线、所述栅极线、所述公共线和所述薄膜晶体管上的保护膜;

在所述基板上形成的第一至第四接触孔和多个剥离剂渗透通道;

栅极焊盘,包括与所述栅极线相连的下栅极焊盘电极,设置在贯穿所述保护膜的所述第一接触孔内的上栅极焊盘电极,使其与所述下栅极焊盘电极相接触,而使得所述保护膜的上表面不具有所述上栅极焊盘电极;

25 公共焊盘,包括与所述公共线相连的下公共焊盘电极,设置在贯穿所述保护膜的所述第二接触孔内的上公共焊盘电极,使其与所述下公共焊盘电极接触,而使得所述保护膜的上表面不具有所述上公共焊盘电极;

30 数据焊盘,包括与所述数据线相连的下数据焊盘电极,设置在贯穿所述保护膜的所述第三接触孔内的上数据焊盘电极,使其与所述下数据焊盘电极接触,而使得所述保护膜的上表面不具有所述上数据焊盘电极;

设置在贯穿所述保护膜的所述第四接触孔内的接触电极，使其与所述像素电极部分以及一部分所述漏极接触，而使得所述保护膜的上表面不具有所述接触电极；以及

- 5 多个虚拟透明导电图案，设置在贯穿所述保护膜的所述多个剥离剂渗透通道内，使得所述保护膜的上表面不具有所述多个虚拟透明导电图案。

水平电场型液晶显示器件的薄膜晶体管基板及其制造方法

- 5 本申请要求享受 2003 年 11 月 4 日提交的申请号为 2003-0077656 的韩国专利申请的权益，该申请在这里引入作为参考。

技术领域

- 10 本发明涉及一种液晶显示器件，尤其是水平电场施加型的薄膜晶体管基板结构，以及通过具有剥离工序（lift-off process）的三轮掩模工序简化制造工序的制造方法。

背景技术

- 15 一般地，液晶显示器件（LCD）利用电场来控制液晶材料的透光率，从而显示图像。根据驱动液晶材料的电场的方向，液晶显示器件主要分为垂直电场型和水平电场型。

- 20 垂直电场型液晶显示器件通过垂直电场在扭曲向列（TN）模式下驱动液晶材料，该电场是在彼此相对的、设置在上基板和下基板上的像素电极和公共电极之间产生的。垂直电场型液晶显示器件的优点是孔径比大，而其缺点是具有约为 90°的窄视角。

 水平电场型液晶显示器件以共平面切换（IPS）模式通过水平电场来驱动液晶材料，该水平电场是在相互平行、设置在下基板上的像素电极和公共电极之间产生的。水平电场施加型液晶显示器件的优点是具有约为 160°的宽视角。

- 25 下面将详细地描述水平电场型液晶显示器件。水平电场型液晶显示器件包括：互相接合的薄膜晶体管基板（即下基板）和滤色片基板（即上基板），使两基板之间保持均匀盒间隙的衬垫料，设置在盒间隙之间的液晶材料。薄膜晶体管阵列基板包括多条为每个像素产生水平电场的信号线，多个薄膜晶体管，以及涂覆其上对液晶材料定向的定向膜。滤色片基板包括用于实现彩色显示的滤色片，用于防止漏光的黑矩阵以及涂覆其上的对液晶材料定向的定向膜。

- 30 在这种液晶显示器件中，薄膜晶体管基板的制造过程复杂，从而导致液晶

显示器件面板的制造成本相当大的增加。因为制造过程包括需要多个掩模工序的半导体工艺。为了解决这个问题，已经开发出掩模工序总数减少的薄膜晶体管基板结构，例如，可以在诸如薄膜沉积，清洗，光刻，蚀刻，光刻胶剥离以及检验工序或者其它合适的技术中采用一次掩模工序。最近，比已有的五轮掩模工序少一轮的四轮掩模工序，正在成为薄膜晶体管的标准掩模工序。

图 1 示出采用现有技术的四轮掩模技术使用水平电场的薄膜晶体管基板的平面图。图 2 是沿图 1 中 I-I'和 II-II'线提取的薄膜晶体管的截面图。参照图 1 和图 2，薄膜晶体管基板包括设置在下基板 45 上、彼此相交并且通过其间的栅极绝缘膜 46 而彼此绝缘的栅极线 2 和数据线 4，还包括设置在栅极线 2 和数据线 4 交叉处的薄膜晶体管 6，设置在由该交叉结构所限定的像素区域内的、用于产生水平电场的像素电极 14 和公共电极 18，以及连接到公共电极 18 的公共线 16。此外，该薄膜晶体管基板包括设置在像素电极 14 和公共线 16 重叠区域处的存储电容 20，连接到栅极线 2 的栅极焊盘 24，连接到数据线 4 的数据焊盘 30 以及连接到公共线 16 的公共焊盘 36。栅极线 2 接收栅极信号，数据线 4 接收数据信号，它们形成交叉结构从而限定了像素区域。

所提供的公共线 16 平行于栅极线 2，并且它们之间具有像素区域。给公共线 16 施加驱动液晶材料的参考电压。薄膜晶体管 6 包括连接到栅极线 2 的栅极 8，连接到数据线 4 的源极 10，以及连接到像素电极 14 的漏极 12。此外，薄膜晶体管 6 包括与栅极 8 重叠的有源层 48，并且其间具有栅极绝缘膜 46，使得在源极 10 和漏极 12 之间限定一个沟道。响应来自栅极线 2 的栅极信号，薄膜晶体管 6 可将来自数据线 4 的像素信号施加并保持到像素电极 14 上。

有源层 48 还与数据线 4，下数据焊盘电极 32 和上存储电极 22 重叠。在有源层 48 上还设置一欧姆接触层 50，使其和数据线 4，源极 10，漏极 12 和下数据焊盘电极 32 形成欧姆接触。像素电极 14 经由第一接触孔 13 连接到像素区域内的薄膜晶体管 6 的漏极 12，该接触孔贯穿保护膜 52。更精确地，像素电极 14 包括与漏极 12 相连并与邻近的栅极线 2 平行设置的第一水平部分 14A，与公共线 16 重叠的第二水平部分 14B，以及一个延伸部分 14C，该延伸部分设置在第一水平部分 14A 和第二水平部分 14B 之间并设置得与第一和第二水平部分平行。公共电极 18 与公共线 16 相连接并设置在像素区域处。具体地，公共电极 18 与像素区域内的像素电极 14 的延伸部分 14C 平行。因而，

像素信号通过薄膜晶体管 6 供给像素电极 14，参考电压通过公共线 16 供给公共电极 18，在像素电极 14 和公共电极 18 之间产生水平电场。特别是，水平电场是在像素电极 14 的延伸部分 14C 和公共电极 18 之间产生的。以水平方向设置的液晶材料在薄膜晶体管基板和滤色片基板间的水平电场的作用下由于介电各向异性发生旋转。像素区域对光的透射率随液晶材料的旋转程度而改变，由此实现灰度等级。

存储电容 20 包括公共线 16 和重叠在公共线 16 上的上存储电极 22。栅极绝缘膜 46，有源层 48 和欧姆接触层 50 设置在公共线 16 和上存储电极 22 之间，因此彼此绝缘。像素电极 14 通过一个贯穿保护膜 52 的第二接触孔 21 与上存储电极 22 相连。存储电容 20 可将像素电极 14 充电获得的像素信号保持到充入下一个像素信号时为止。

栅极线 2 经由栅极焊盘 24 连接到栅极驱动器（未示出）。栅极焊盘 24 包括从栅极线 2 延伸出来的下栅极焊盘电极 26，以及经由贯穿栅极绝缘膜 46 和保护膜 52 的第三接触孔 27 连接到下栅极焊盘电极 26 的上栅极焊盘电极 28。数据线 4 经由数据焊盘 30 连接到数据驱动器（未示出）。数据焊盘 30 包括从数据线 4 延伸出来的下数据焊盘电极 32，以及经由贯穿保护膜 52 的第四接触孔 33 连接到下数据焊盘电极 32 的上数据焊盘电极 34。

公共线 16 通过公共焊盘 36 接收来自外部参考电压源（未示出）的参考电压。公共焊盘 36 包括从公共线 16 延伸出来的下公共焊盘电极 38，以及经由贯穿栅极绝缘膜 46 和保护膜 52 第五接触孔 39 连接到下公共焊盘电极 38 的上公共焊盘电极 40。

参照图3A到3D详细地描述具有上述结构采用了四轮掩模工序的薄膜晶体管基板的制造方法。参照图3A，通过第一掩模工序在下基板45上设置栅极金属图案组，其包括栅极线，栅极8，下栅极焊盘电极26，公共线16，公共电极18以及下公共焊盘电极38。

更具体地，通过沉积技术例如溅射法将栅极金属层沉积在下基板45上。然后，使用第一掩模通过光刻法和蚀刻工序对栅极金属层构图，以形成栅极金属图案组。栅极金属层由金属例如铝族金属，铬（Cr）或者钼（Mo）形成。

参照图 3B，在具有栅极金属图案组的下基板 45 上涂覆栅极绝缘膜 46。然后，通过第二掩模工序，形成包括有源层 48 和欧姆接触层 50 在内的半导体

图案，随后是包括数据线 4，源极 10，漏极 12，下数据焊盘电极 32 和上存储电极 22 在内的源极/漏极金属图案组。

5 更具体地，通过沉积技术例如等离子增强化学气相沉积法（PECVD）和溅射法，或者其它合适的技术，在具有栅极金属图案组的下基板 45 上依次沉积栅极绝缘膜 46，非晶硅层（即，有源层 48）， n^+ 非晶硅层（即，欧姆接触层 50），和源极/漏极金属层。栅极绝缘膜 46 由无机绝缘材料例如氮化硅（ SiN_x ）或者氧化硅（ SiO_x ）构成。源极/漏极金属由钼（Mo），钛（Ti），钽（Ta）或钼合金，或者其它合适的材料形成。

10 然后，使用第二掩模通过光刻法在源极/漏极金属层上形成光刻胶图案。在这种情况下，在薄膜晶体管的沟道部分处具有衍射曝光部分的衍射曝光掩模作为第二掩模，由此使得沟道部分的光刻胶图案的高度比源极/漏极图案的其它部分要低。随后，使用该光刻胶图案通过湿蚀刻工序对源极/漏极金属层构图，以提供源极/漏极金属图案组。

15 接着，使用同一光刻胶图案通过干蚀刻工序将 n^+ 非晶硅层（即，欧姆接触层 50）和非晶硅层（即，有源层 48）同时构图，以形成欧姆接触层 50 和有源层 48。通过灰化工序从沟道部分除去高度相对较低的光刻胶图案，之后通过干蚀刻工序将源极/漏极金属图案组以及沟道部分的欧姆接触层 50 蚀刻。因而，沟道部分的有源层 48 暴露出来，使得源极 10 和漏极 12 断开。然后，通过剥离工艺将仍然留在源极/漏极金属图案组上的光刻胶图案除去。

20 参照图 3C，通过第三掩模工序在具有源极/漏极金属图案组的栅极绝缘膜 46 上形成保护膜 52，该保护膜具有第一至第五接触孔 13，21，27，33 和 39。更具体地，使用第三掩模，通过光刻和蚀刻工序，将设置在栅极绝缘膜 46 上的保护膜 52 构图，以形成第一至第五接触孔 13，21，27，33 和 39。第一接触孔 13 贯穿保护膜 52 以暴露出漏极 12，而第二接触孔 21 贯穿保护膜 52 以暴露出上存储电极 22。第三接触孔 27 贯穿保护膜 52 和栅极绝缘膜 46 以将上
25 栅极焊盘电极连接到下栅极焊盘电极 26。第四接触孔 33 贯穿保护膜 52 以暴露出下数据焊盘电极 32。第五接触孔 30 贯穿保护膜 52 和栅极绝缘膜 48 以暴露出下公共焊盘电极 38。如果源极/漏极金属图案组由具有干蚀刻率高的金属如钼（Mo）形成，那么每个第一，第二和第四接触孔 13，21 和 33 穿过漏极
30 12，上存储电极 22 和下数据焊盘电极 32，分别暴露出源极/漏极金属图案组的

侧面部分。保护膜 50 由与栅极绝缘膜 46 相同的无机材料形成，或者由具有低介电常数的有机材料如丙烯酸有机化合物，苯并环丁烯 (BCB) 或全氟环丁烷 (PFCB)，或者其它合适的材料形成。

参照图 3D，通过第四掩模工序在保护膜 52 上提供透明导电图案组，其包括像素电极 14，上栅极焊盘电极 28，上数据焊盘电极 34 和上公共焊盘电极 40。更具体地，通过沉积技术如溅射法或者其它合适的技术将透明导电膜涂覆到保护膜 52 上。然后，使用第四掩模，通过光刻法和蚀刻工序将透明导电膜构图，以形成透明导电图案组。将像素电极 14 通过第一接触孔 13 电连接到漏极 12，还通过第二接触孔 21 电连接到上存储电极 22。将上栅极焊盘电极 28 通过第三接触孔 37 电连接到下栅极焊盘电极 26。将上数据焊盘电极 34 通过第四接触孔 33 电连接到下数据焊盘电极 32。将上公共焊盘电极 40 通过第五接触孔 39 电连接到下公共焊盘电极 38。该透明导电膜由氧化锡铟 (ITO)，氧化锡 (TO) 或者氧化锌铟 (IZO)，或者其它合适材料形成。

上述现有技术中的水平电场型 LCD 的薄膜晶体管基板及其制造方法采用了四轮掩模工序，因此，和那些使用五轮掩模工序的情况相比，它减少了制造工序的数目并且降低了制造成本。然而，由于四轮掩模工序仍然具有复杂的、限制了成本的进一步降低，因此需要能够进一步简化制造工序以节省制造成本的方案。

20 发明内容

因此，本发明提供用于水平电场型 LCD 的薄膜晶体管基板及其制造方法，它基本上消除了因现有技术的局限和缺点引起的一个或者多个问题。

本发明的一个目的是提供具有掀离工序的三轮掩模工序，它极大地简化了掩模工序，降低了制造成本，并具有更高的产率。

25 本发明另外的特点和优点将在接下来的说明书中得到阐述，并且部分可从说明书中显然得出，或者通过本发明的实例中获得启示。本发明的目的和其它优点可通过书面的说明书和权利要求书以及附图所特别描述的结构得以实现。

为了实现本发明这些和其它优点，按照本发明的目的，正如所具体和概括性描述的一样，水平电场型 LCD 的薄膜晶体管基板包括：基板；设置在基板上并互相平行设置的栅极线和公共线；设置在基板上并和栅极线及公共线相交

的数据线，通过其间的栅极绝缘膜，数据线、栅极线及公共线绝缘，由数据线和栅极线相交而限定像素区域；设置在数据线和栅极线交叉处的薄膜晶体管，它连接到栅极线和数据线；公共电极，具有在像素区域内延伸的部分，并和公共线相连；像素电极，具有在像素区域内延伸的部分，并和薄膜晶体管相连，其中由该像素电极和公共电极形成水平电场；设置在公共电极、像素电极、数据线、栅极线、公共线和薄膜晶体管上的保护膜；以及至少一个包括下焊盘电极和上焊盘电极在内的焊盘结构，其中该下焊盘电极与各个数据线、栅极线和公共线相连，而将上焊盘电极设置在贯穿保护膜的第一接触孔内，使之与下焊盘电极接触，使该上焊盘电极不在保护膜的上表面上。

- 10 另一方面，水平电场型 LCD 的薄膜晶体管基板的制造方法包括以下步骤：在基板上形成栅极金属图案组，其包括栅极线、公共线、栅极、公共电极、像素电极、下栅极焊盘电极和下公共焊盘电极，其中栅极与栅极线相连，公共线平行于栅极线，下公共焊盘电极与公共线相连，公共电极的一部分从公共线延伸到像素区域内，一部分像素电极延伸到像素区域内，以及像素区域内的所述延伸部分和公共电极在像素区域内形成水平电场；在基板和栅极金属图案组上设置栅极绝缘膜；在栅极绝缘膜上形成包括有源层和欧姆接触层在内的半导体图案；在半导体图案上形成源极/漏极金属组，其包括数据线、源极、漏极、下焊盘电极、第一上存储电极，和第二上存储电极，其中该数据线与栅极线及公共线相交，源极和下数据焊盘电极与数据线相连，并且漏极与源极相对地形成；在源极/漏极金属组和薄膜晶体管上提供保护膜，以保护薄膜晶体管；将设置在基板上的保护膜和栅极绝缘膜进行构图，以形成第一至第四接触孔和多个剥离剂渗透通道，并形成包括上栅极焊盘电极、上公共焊盘电极、上数据焊盘电极、接触电极，和多个虚拟透明导电图案的透明导电图案组，其中将该透明导电图案组设置在第一至第四接触孔和多个剥离剂渗透通道内，以使该透明导电图案组不在该保护膜的整个上表面上。

- 20 另一方面，水平电场型 LCD 的薄膜晶体管基板的制造方法包括：第一掩模工序，包括在基板上形成栅极金属图案组，该图案组包括栅极线、公共线、栅极、公共电极、像素电极、下公共焊盘电极和下栅极焊盘电极，其中栅极与栅极线连接，公共线与栅极线平行，下公共焊盘电极与公共线连接，公共电极的一部分从公共线延伸到像素区域内，一部分像素电极延伸到像素区域内，并

且像素区域中的这些延伸部分和公共电极在像素区域内形成水平电场；第二掩模工序，包括在栅极金属图案组上设置栅极绝缘膜，在栅极绝缘膜上形成包括有源层和欧姆接触层在内的半导体图案，在半导体图案上形成包括数据线，源极，漏极，下数据焊盘电极，第一上存储电极和第二上存储电极在内的源极/漏极金属组，其中数据线与栅极线及公共线交叉，源极及下数据焊盘电极与数据线相连，并且漏极与源极相对设置；以及第三掩模工序，包括在源极/漏极金属组和薄膜晶体管上设置保护膜，将设置在基板上的保护膜和栅极绝缘膜进行构图，以设置第一至第四接触孔和多个剥离剂渗透通道，并且形成包括上栅极焊盘电极，上公共焊盘电极，上数据焊盘电极，接触电极和多个虚拟透明图案在内的透明导电图案组。

另一方面，水平电场型 LCD 的薄膜晶体管基板结构包括：基板；设置在基板上且互相平行设置的栅极线和公共线；设置在基板上且与栅极线和公共线交叉的数据线，通过其间的栅极绝缘膜，数据线与栅极线及公共线绝缘，由数据线和栅极线相交而限定的像素区域；设置在数据线和栅极线交叉处的薄膜晶体管，并与栅极线和数据线相连；具有延伸到像素区域内的部分并与公共线相连的公共电极；具有延伸到像素区域内的部分并与薄膜晶体管相连的像素电极，其中由像素电极和公共电极形成水平电场；设置在公共电极，像素电极，数据线，栅极线，公共线和薄膜晶体管上的保护膜；以及在基板上形成的第一至第四接触孔和多个剥离剂渗透通道；栅极焊盘，包括与栅极线相连的下栅极焊盘电极，设置在贯穿保护膜的第一接触孔内的上栅极焊盘电极，使其与下栅极焊盘电极相接触，而使得在保护膜的上表面不具有上栅极焊盘电极；公共焊盘，包括与公共线相连的下公共焊盘电极，设置在贯穿保护膜的第二个接触孔内的上公共焊盘电极，使其与下公共焊盘电极接触，而使得在保护膜的上表面不具有上公共焊盘电极；数据焊盘，包括与数据线相连的下数据焊盘电极，设置在贯穿保护膜的第三个接触孔内的上数据焊盘电极，使其与下数据焊盘电极接触，而使得在保护膜的上表面不具有上数据焊盘电极；设置在贯穿保护膜的第四个接触孔内的接触电极，使其与像素电极部分以及一部分漏极接触，而使得在保护膜的上表面不具有接触电极；以及多个虚拟透明导电图案，设置在贯穿保护膜的多个剥离剂渗透通道内，使得保护膜的上表面不具有多个虚拟透明导电图案。

可以理解的是, 前述一般性的描述以及后面详细的描述都是示例性和解释性的, 目的在于提供对要求保护的本发明的进一步解释。

附图说明

- 5 所包括的用来进一步理解本发明并且作为说明书一部分的附图表示了本发明的实施例, 并且连同说明书一起用来解释本发明的原理。在附图中:
- 图 1 是现有技术水平电场型 LCD 的薄膜晶体管基板结构的平面图;
- 图 2 是沿图 1 中薄膜晶体管基板 I-I' 和 II-II' 线提取的截面图;
- 图 3A 至 3D 是用于说明图 2 中的薄膜晶体管基板的分步制造方法的截面
- 10 图;
- 图 4 是按照本发明第一实施例的水平电场型 LCD 的薄膜晶体管基板结构的平面图;
- 图 5 是沿图 4 中薄膜晶体管基板 III-III', IV-IV', V-V', VI-VI' 和 VII-VII' 线提取的截面图;
- 15 图 6A 和图 6B 是用于解释本发明第一实施例中薄膜晶体管基板制造方法的第一掩模工序的平面图和截面图;
- 图 7A 和图 7B 是用于解释本发明第一实施例中薄膜晶体管基板制造方法的第二掩模工序的平面图和截面图;
- 图 8A 至图 8D 是用于详细解释本发明第一实施例中薄膜晶体管基板的制
- 20 造方法的第二掩模工序的截面图;
- 图 9A 和图 9B 是用于解释本发明第一实施例中薄膜晶体管基板的制造方法的第三掩模工序的平面图和截面图;
- 图 10A 至图 10D 是用于详细解释本发明第一实施例中薄膜晶体管基板的制造方法的第三掩模工序的截面图;
- 25 图 11A 和图 11B 是示出用于所述薄膜晶体管基板中的剥离剂渗透通道的第一个例子的平面图和截面图;
- 图 12A 和图 12B 是示出用于所述薄膜晶体管基板中的剥离剂渗透通道的第二个例子的平面图和截面图;
- 图 13 是示出按照本发明第二实施例中的水平电场型 LCD 的薄膜晶体管基
- 30 板结构的平面图; 和

图 14 是沿图 13 中薄膜晶体管基板 V-V', VI-VI', VII-VII', VIII-VIII' 和 IX-IX' 线提取的截面图。

具体实施方式

5 现在详细地讨论本发明的优选实施例，其中的例子在附图中示出。

下面将参照图 4 到图 14 详细地描述本发明的优选实施例。图 4 示出了按照本发明第一实施例中的水平电场型 LCD 的薄膜晶体管基板结构的平面图，图 5 是沿图 4 中薄膜晶体管基板 III-III', IV-IV', V-V' 和 VII-VII' 线提取的截面图。

10 参照图 4 和图 5，薄膜晶体管基板包括设置在下基板 145 上的栅极线 102 和数据线 104，它们彼此相交并且其间具有栅极绝缘膜 146，在栅极线 102 和数据线 104 的交叉处设置薄膜晶体管 106，在由交叉结构所确定的像素区域内设置像素电极 114 和公共电极 118，以形成水平电场，并且公共线 116 连接到公共电极 118 上。此外，薄膜晶体管基板包括上存储电极 122，连接到栅极线 15 102 的栅极焊盘 125，连接到数据线 104 的数据焊盘 131，连接到公共线 116 的公共焊盘 135，以及与栅极线 102 的一部分和公共电极 118 重叠的第一和第二存储电容 120 和 126。

栅极线 102 接收栅信号，数据线 104 接收数据信号，它们形成交叉结构以限定像素区域。公共线 116 和公共电极 118 提供参考电压以驱动液晶材料。公共线 116 包括设置在显示区域内且与栅极线 102 平行的内公共线 116A，以及 20 在非显示区域处与内公共线 116A 一般性连接的外公共线 116B。公共电极 118 具有从内公共线 116A 延伸到像素区域内的延伸部分。

薄膜晶体管 106 可将来自数据线 104 的像素信号充电到像素电极 114 上并使之保持。薄膜晶体管 106 包括连接到栅极线 102 的栅极 108，连接到数据线 25 104 的源极 110，连接到像素电极 114 的漏极 112，与栅极 108 重叠的有源层 148，有源层 148 和栅极 108 之间具有栅极绝缘膜 146，以在源极 110 和漏极 112 之间限定沟道部分，以及设置在薄膜晶体管 106 其它部分的有源层 148 上的欧姆接触层 150，与源极 110 及漏极 112 产生欧姆接触。此外，有源层 148 和欧姆接触层 150 都与数据线 104，下数据焊盘电极 130，第一上存储电极 122 30 和第二上存储电极 117 重叠。源极 110，漏极 112，数据线 104，下数据焊盘

电极 130, 以及第一和第二上存储电极 122 和 117 形成源极/漏极金属组。

在图 4 和图 5 中, 栅极金属图案组包括像素电极 114, 公共电极 118, 栅极 108, 栅极线 102, 公共线 116, 下公共焊盘电极 136, 下栅极焊盘电极 124。像素电极 114 通过接触电极 155 形成一个到薄膜晶体管 106 的漏极 112 的水平电场。在接触孔 162 内设置接触电极 155 以将像素电极 114, 公共电极 118, 公共线 116, 和栅极线 102 连接到漏极 112。更具体地, 像素电极包括水平部分 114A 和延伸部分 114B。水平部分 114A 通过接触电极 155 与漏极 112 连接。水平部分 114A 与栅极线 102 平行, 并且延伸部分 114B 从水平部分 114A 延伸到像素区域内, 并与公共电极 118 的延伸部分平行。因而, 在像素电极 114 的延伸部分和公共电极 118 的延伸部分之间形成水平电场。像素信号通过薄膜晶体管 106 施加到像素电极 118, 参考电压通过公共线 116 施加到公共电极 118。在薄膜晶体管基板和滤色片基板之间以水平方向排列的液晶材料在水平电场的作用下因其介电各向异性而发生旋转。根据液晶材料的旋转程度, 像素区域的透光率发生改变, 由此实现了灰度级值。

存储电容包括彼此连续连接在一起的第一和第二存储电容 120 和 126, 由此增加了容量水平。第一存储电容 120 包括由一部分栅极线 102 所形成的第一下存储电极, 与第一下存储电极重叠的第一上存储电极 122, 并且通过在其间设置的栅极绝缘膜 146, 有源层 148 和欧姆接触层 150 而互相绝缘。第二存储电容 126 包括部分内公共线 116A, 形成第二下存储电极的公共电极 118 的一部分, 与第二下存储电极重叠的上存储电极 122, 并且通过设置在其间的栅极绝缘膜 146, 有源层 148 和欧姆接触层 150 而互相绝缘。第二上存储电极 117 和第一上存储电极 122 及漏极 112 成一整体。更具体地, 第二上存储电极 117 从第一上存储电极 122 延伸到像素区域内, 穿过内公共线 116A 和第一公共电极 118 重叠, 并且和漏极 112 相结合。如上所述, 存储电容的结构使得充电到像素电极 114 上的像素信号能够稳定地保持到充入下一个像素信号。

栅极线 102 通过栅极焊盘 125 连接到栅极驱动器(未示出)。栅极焊盘 125 包括从栅极线 102 延伸出来的下栅极焊盘电极 124, 和上栅极焊盘电极 128。上栅极焊盘电极 128 通过第一接触孔 166 连接到下栅极焊盘电极 124, 第一接触孔 166 贯穿栅极绝缘膜 146 和保护膜 152。公共线 116 通过公共焊盘 135 从外部参考电压源(未示出)接收参考电压。公共焊盘 135 包括从公共线 116 延

伸出来的下公共焊盘电极 136，和上公共焊盘电极 140。上公共焊盘电极 140 通过第二接触孔 170 连接到下公共焊盘电极 136，该接触孔贯穿栅极绝缘膜 146 和保护膜 152。数据线 104 通过数据焊盘 131 连接到数据驱动器（未示出）。数据焊盘 131 包括从数据线 104 延伸出来的下数据焊盘电极 130 以及上数据焊盘电极 134。上数据焊盘电极 134 通过贯穿保护膜 152 的第三接触孔 168 连接到下数据焊盘电极 130。

在这种薄膜晶体管基板中，透明导电图案组包括接触电极 155，上栅极焊盘电极 128，上数据焊盘电极 134，以及上公共焊盘电极 140，并且它们都由透明导电膜 172 形成。透明导电图案组通过剥离工序形成，该工序将用于构图保护膜 152 和栅极绝缘膜 146 的光刻胶 160 除去，并且透明导电图案组和保护膜 152 形成一个接触面。根据本发明第一实施例所述的薄膜晶体管基板能够通过应用这种剥离工序来减少构图透明导电膜 172 的构图工序，因而减少了掩模工序的总数。另外，为了增强剥离力（lift-off ability），沿上述信号线和电极上还设置有第一至第四接触孔和多个剥离剂渗透通道 154，它们或者贯穿栅极绝缘膜 146 和保护膜 152，或者仅仅贯穿保护膜 152。例如，在像素电极 114 的延伸部分 114B 或者公共电极 118 的延伸部分上面设置有多个剥离剂渗透通道 154。所述剥离剂渗透通道 154 设置在基板上没有光刻胶图案的部分，因此剥离剂可以容易地侵入（saturate）接触面部分，使得剥离剂渗透通道 154 可以增强对光刻胶图案 160 的剥离力。

下面将详细描述本发明第一示例性实施例中的薄膜晶体管基板的制造方法，它具有减少一个掩模工序的优点。

图 6A 和图 6B 是用于解释本发明第一实施例中的第一掩模工序的平面图和截面图。如图 6A 和图 6B 所示，通过第一掩模工序在下基板 145 上设置包括像素电极 114，栅极线 102，栅极 108，下栅极焊盘电极 124，公共线 116，公共电极 118 和下公共焊盘电极 136 在内的栅极金属图案组。

更具体地，通过沉积技术例如溅射法在下基板 145 上形成栅极金属层。然后，使用第一掩模通过光刻法和蚀刻工序对栅极金属层进行构图，以形成栅极金属图案组。栅极金属层由 Cr, MoW, Cr/Al, Cu, Al(Nd), Mo/Al, Mo/Al(Nd) 或 Cr/Al(Nd)，或者其它合适的材料形成。

图 7A 和图 7B 是用于解释本发明第一实施例中的第二掩模工序的平面图

和截面图。图 8A 至图 8D 是用于详细解释第二掩模工序的截面图。首先，通过沉积技术如等离子增强化学气相沉积 (PECVD)，溅射等技术在已有栅极金属图案组的下基板 145 上形成栅极绝缘膜 146。栅极绝缘膜 146 由无机绝缘材料如氮化硅 (SiN_x) 或者氧化硅 (SiO_x) 形成。如图 7A 和图 7B 所示，在栅极绝缘膜 146 上设置包含有源层 148 和欧姆接触层 150 的半导体图案。在具有栅极绝缘膜 146 的下基板上形成源极/漏极金属图案组，其包括数据线 104，源极 110，漏极 112，下数据焊盘电极 130 以及第一和第二上存储电极 122 和 117。半导体图案和源极/漏极金属图案组均由第二掩模工序形成。

更具体地，如图 8A 所示，通过沉积技术如等离子增强化学气相沉积 (PECVD) 和溅射，或者其它合适的技术在栅极绝缘膜 146 上顺次形成非晶硅层 148A (即，有源层 148)，n+非晶硅层 150A (即，欧姆接触层 150)，和源极/漏极金属层 156。源极/漏极金属层 156 由 Cr, MoW, Cr/Al, Cu, Al(Nd), Mo/Al, Mo/Al(Nd) 或 Cr/Al(Nd)，或者其它合适的材料形成。

接着，在源极/漏极金属层 156 上涂覆光刻胶膜，随后通过光刻法在其上形成如图 8A 所示的具有阶梯覆层的光刻胶图案 158。同样通过第二掩模形成光刻胶图案 158，该第二掩模是局部曝光掩模。在本发明的第一实施例中，在形成薄膜晶体管的沟道部分，采用具有衍射曝光部分 (或者半透射或透反射部分) 的局部曝光掩模。因而，对应于衍射曝光部分 (或者半透射部分) 处的光刻胶图案 158 的高度比透射部分 (或者屏蔽部分) 的高度相对要低。换句话说，设置在沟道部分的光刻胶图案 158 的高度要比设置在源极/漏极金属图案组上的另一部分光刻胶图案 158 的高度相对要低。随后，如图 8B 所示，利用光刻胶图案 158，通过湿蚀刻工序对源极/漏极金属图案层 156 进行构图，以形成源极/漏极金属图案组。第一上存储电极 122 与构成第一下存储电极的部分栅极线 102 重叠，其中第二上存储电极 117 穿过内公共线 116A 与公共电极 118 重叠。第二上存储电极与漏极 112 和第一上存储电极 122 相结合。

接着，如图 8C 所示，使用氧气 (O_2) 等离子体，通过灰化处理工序将设置在沟道部分的高度相对较低的光刻胶剂图案 158 去除，而将源极/漏极金属图案组上的其它部分的光刻胶图案 158 保留下来。然后，利用光刻胶图案 158，通过干蚀刻法蚀刻设置在沟道部分的源极/漏极金属图案层和欧姆接触层 150。从而，在源极 110 和漏极 112 之间形成使它们互相分离且暴露出有源层 148 的沟道。

图8D示出了去除保留在源极/漏极金属图案组上的所有光刻胶图案158的剥离工序。

图9A和图9B是分别用于解释本发明第一实施例第三掩模工序的平面图和截面图。图10A至图10D是用于详细解释第三掩模工序的截面图。如图9A和图9B所示，在栅极绝缘膜146上设置保护膜152，然后通过第三掩模工序对二者都进行构图。随后形成包括接触电极155，上栅极焊盘电极128，上数据焊盘电极134，上公共焊盘电极140和虚拟透明导电图案164在内的透明导电图案组。透明导电图案组和构图后的保护膜152之间形成一个没有任何重叠部分的接触面。

10 更具体地，如图10A所示，在已经提供了源极/漏极金属图案组的栅极绝缘膜146上形成保护膜152。保护膜152由类似于栅极绝缘膜146的无机绝缘材料或者有机绝缘材料形成。此外，在需要保留保护膜152的部分形成光刻胶图案160。利用第三掩模并通过光刻法形成光刻胶图案160。

接着，如图10B所示，利用光刻胶图案160，通过干蚀刻工序对保护膜152和栅极绝缘膜146进行构图，以设置第一至第四接触孔166，170，168和162，以及多个剥离剂渗透通道154。第一接触孔166暴露出下栅极焊盘电极124；第二接触孔170暴露出下公共焊盘电极136，第三接触孔168暴露出下数据焊盘电极130；第四接触孔162暴露出一部分漏极112和像素电极114的水平部分114A的一部分。此外，剥离剂渗透通道154暴露出像素电极114的延伸部分114B或者公共电极118。

接着，如图10C所示，在设置有光刻胶图案160的薄膜晶体管基板上形成透明导电膜172。透明导电膜172通过沉积技术例如溅射法等形成，并且由包含氧化锡铟（ITO），氧化锡（TO），氧化锌铟（IZO）， SnO_2 或者其它合适的材料的透明导电层形成。如图10D所示，通过剥离工序去除光刻胶图案160及其上的透明导电膜172，以在第一至第四接触孔166，170，168和162以及多个剥离剂渗透通道154处分别形成透明导电图案组。

第一至第四接触孔166，170，168和162以及多个剥离剂渗透通道154使得可以有大量的图10C中的剥离剂A渗入没有光刻胶图案160和保护膜152的接触面部分。剥离剂A使得光刻胶图案160和透明导电膜层172容易从保护膜152上分离。这是由于以下事实：在多个剥离剂渗透通道154和第一至第

四接触孔 166, 170, 168 和 162 处, 光刻胶图案 160 的边缘比保护膜 152 的边缘具有更突出的形状 (未示出)。此外, 这是因为, 透明导电膜 172 是线性地沉积在光刻胶图案 160 的边缘和保护膜 152 的边缘, 或者说在光刻胶图案 160 的突出边缘处沉积得相对较薄。

5 如上所述, 通过剥离工序将透明导电膜 172 和光刻胶图案 160 中不需要的部分去除, 以使透明导电图案组在保护膜 152 的侧面形成接触面, 并且在保护膜 152 的上表面不存在。更具体地, 上栅极焊盘电极 128, 上公共焊盘电极 140 和上数据焊盘电极 134 与保护膜 152 在各自的接触孔 166, 170 和 168 内形成接触面, 而使它们分别和下栅极焊盘电极 124, 下公共焊盘电极 136 和下数据焊盘电极
10 130 相连。接触电极 155 与保护膜 152 在第四接触孔 162 内形成接触面, 以将漏极 112 连接到像素电极 114 的水平部分 114A。此外, 多个虚拟透明导电图案 164 与保护膜 152 在多个剥离剂渗透通道 154 内形成接触面。

下面的例子将描述设置在像素电极 114 的延伸部分 114B 或者公共电极 118 的延伸部分的剥离剂渗透通道 154 的形状。参照图 11A 和图 11B 来描述第一个例子。在像素电极 114 的延伸部分 114B 上, 通过一个贯穿栅极绝缘膜 146 和保护膜
15 152 的直线型切口 180 形成剥离剂渗透通道 154。并且, 在直线型切口 180 上设置虚拟透明导电图案 182。可以在包括栅极线 102, 公共线 116, 数据线 104, 像素电极 114 以及一部分漏极 112 在内的多条信号线和多个电极的任何一个上形成直线型切口 180。

20 参照图 12A 和图 12B 来描述第二个例子。多个剥离剂渗透通道 154 由设置在延伸部分 114B 上的、贯穿栅极绝缘膜 146 和保护膜 152 的多个孔 184 形成。在多个孔 184 的每个内形成多个虚拟透明导电图案 186。可以在包括栅极线 102, 公共线 116, 数据线 104, 像素电极 114 和一部分漏极 112 在内的多条信号线以及多个电极的任何一个上形成所述多个孔 184。

25 图 13 示出本发明第二实施例中的水平电场型 LCD 薄膜晶体管基板结构的平面图。图 14 是沿图 13 中薄膜晶体管 V-V', VI-VI', VII-VII', VIII-VIII' 和 IX-IX' 线提取的截面图。图 13 和图 14 所示的薄膜晶体管基板的结构去掉了图 4 和图 5 所示的薄膜晶体管基板中的第二存储电容 126。因此省略对相同元件的详细解释。

30 存储电容 120 包括一个与栅极线 102 连续形成的下存储电极, 和一个与下

5 存储电极重叠的上存储电极 122。栅极绝缘膜 146，有源层 148 和欧姆接触层 150 设置在上存储电极 122 和下存储电极之间，并且互相绝缘。上存储电极 122 连接到漏极 212。漏极 212 与像素电极 114 的延伸部分 114B 重叠，并且穿过内公共线 116A 而与上存储电极 122 相结合。此外，在漏极 212 的延伸部分形成多个贯穿保护膜 152 的剥离剂渗透通道 154。

通过其中采用了剥离工序的三轮掩模工序，本发明第二实施例提供了具有上述结构的薄膜晶体管基板。更具体地，通过第一掩模工序设置栅极金属图案组，其包括栅极线 102，栅极 108，下栅极焊盘电极 124，公共线 116，公共电极 118，下公共焊盘电极 136 和像素电极 114。

10 接着，在栅极绝缘膜 146 上设置包括有源层 148 和欧姆接触层 150 在内的半导体图案，随后形成包括数据线 104，源极 110，漏极 212，下数据焊盘电极 130 和上存储电极 122 在内的源极/漏极金属组。半导体图案和源极/漏极金属组均由第二掩模工序来形成。

15 通过第三掩模工序形成第一至第四接触孔 166，170，168 和 162，以及多个剥离剂渗透通道 154，其贯穿保护膜 152 和栅极绝缘膜 146，或者仅仅贯穿保护膜 152。然后，分别在第一至第四接触孔 166，170，168，162 和剥离剂渗透通道 154 处设置包括上栅极焊盘电极 128，上公共焊盘电极 140，上数据焊盘电极 134，接触电极 155 在内的透明导电图案组以及多个虚拟透明导电图案 164。通过第三掩模工序中所采用的光刻胶剥离剥离工序来设置该透明导电图案组。

20 如上所述，本发明采用剥离工序，以减少用于制造薄膜晶体管基板所需要的掩模工序的总数。因而，通过三轮掩模工序制造了薄膜晶体管基板，简化掩模工序，降低制造成本，并且提高产率。

25 对于本领域普通技术人员来说，显然，可以在不脱离本发明的精神或者范围的前提下，对本发明中的水平电场施加型的薄膜晶体管基板及其制造方法进行各种改进和变化。因而，本发明覆盖这些改进和变化，这些改进和变化落入所附的权利要求书及其等效物所界定的本发明范围内。

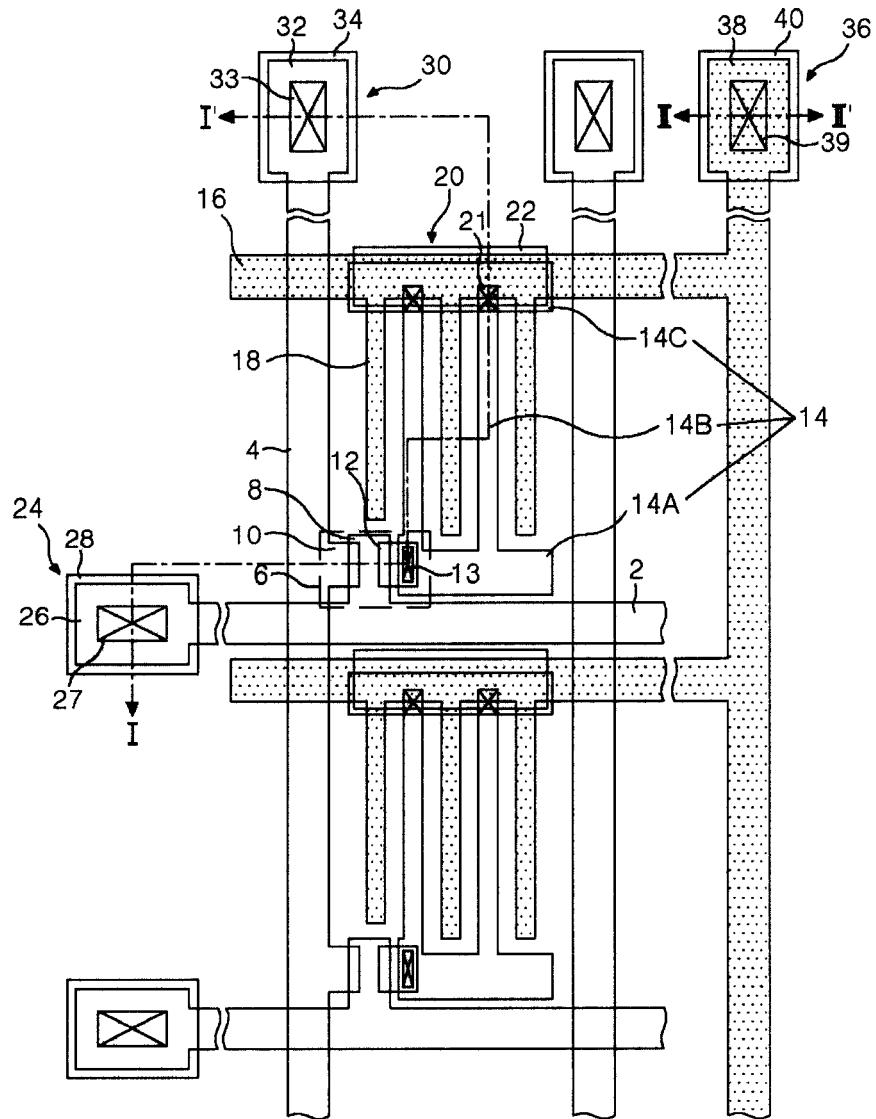


图 1

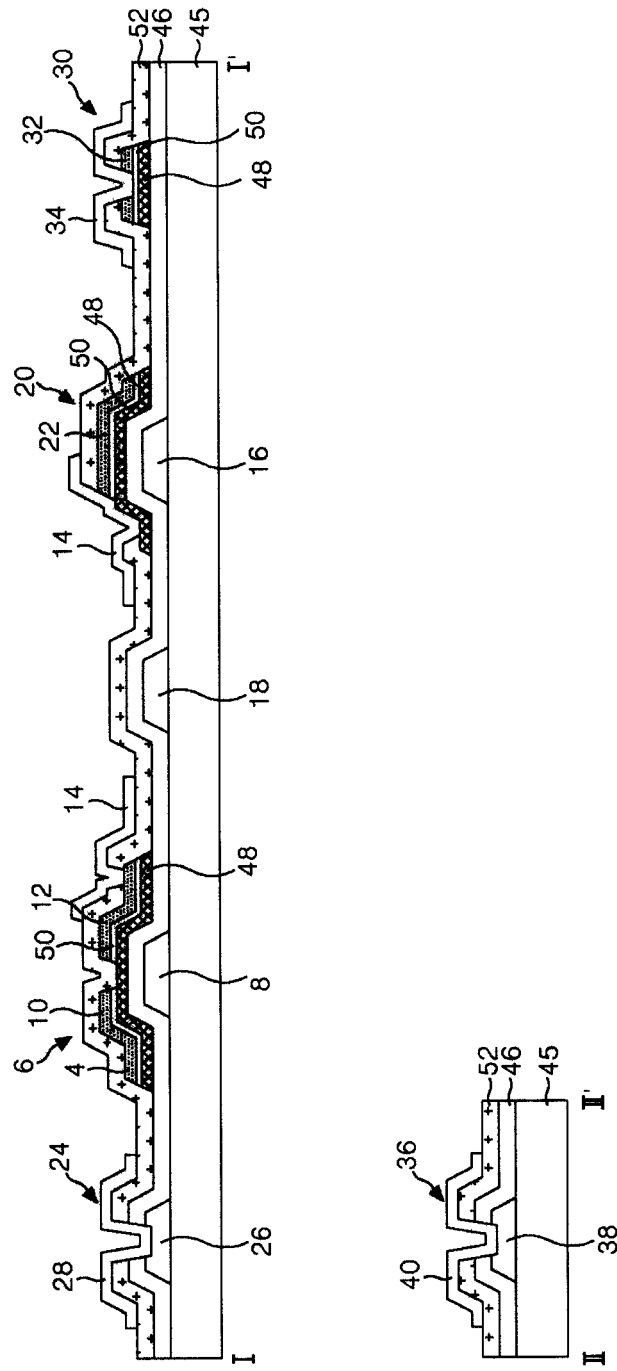


图 2

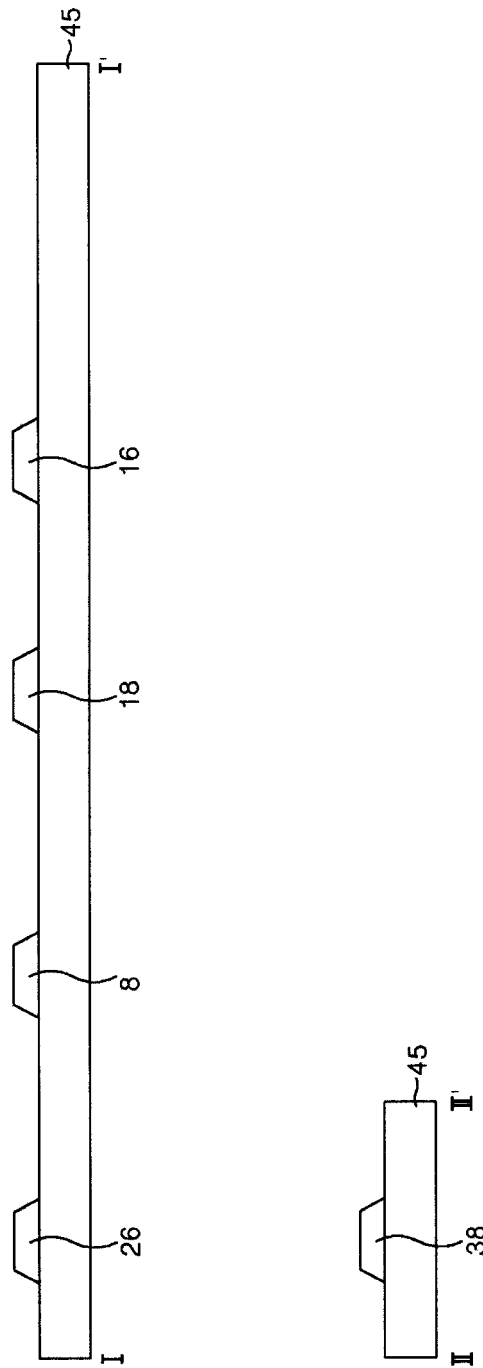


图 3A

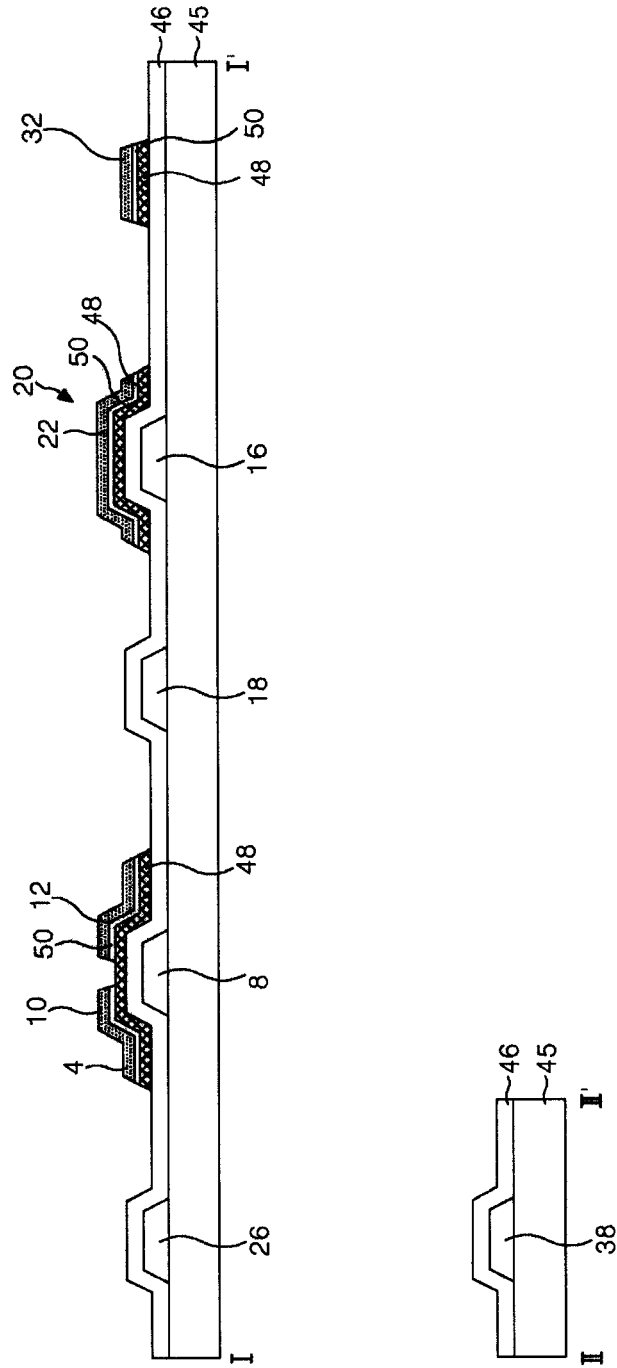


图 3B

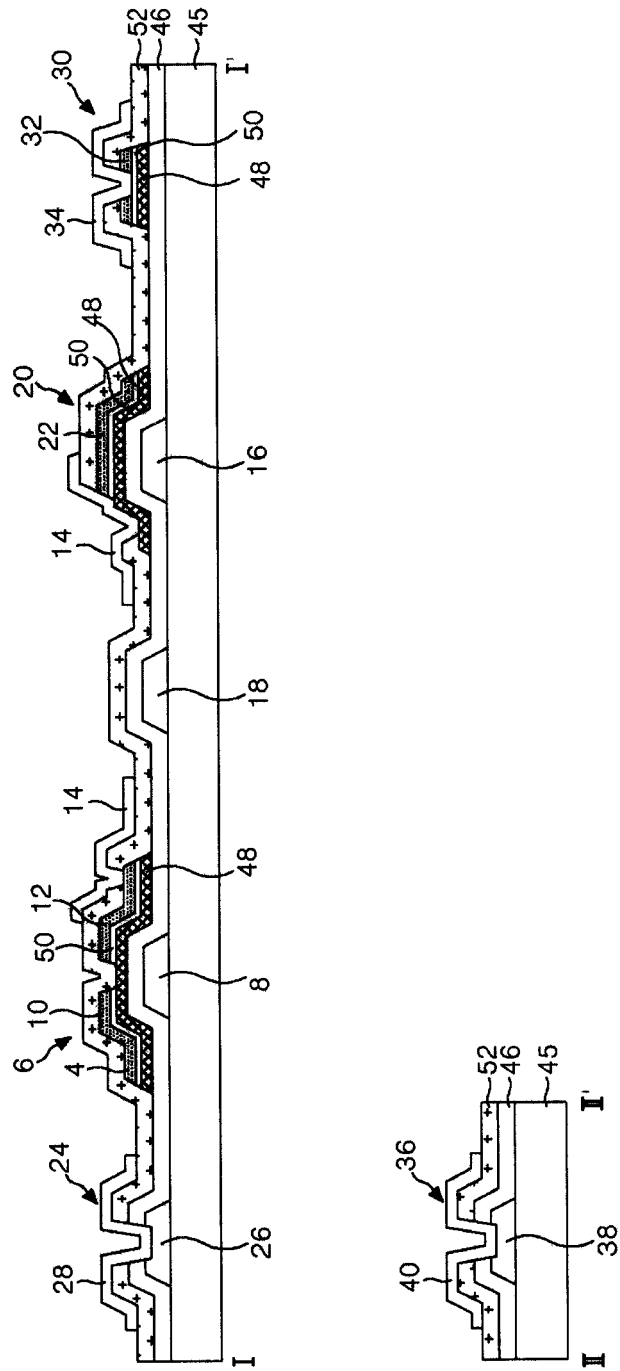


图 3D

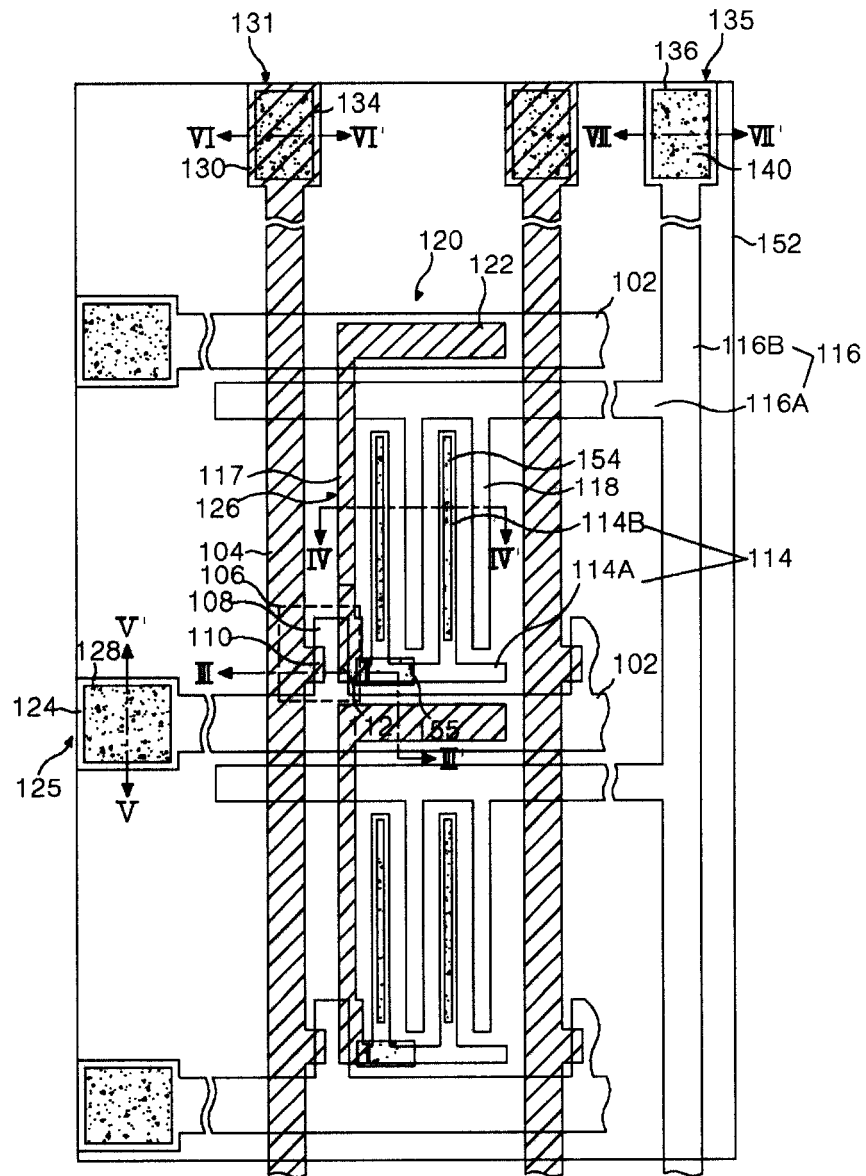


图 4

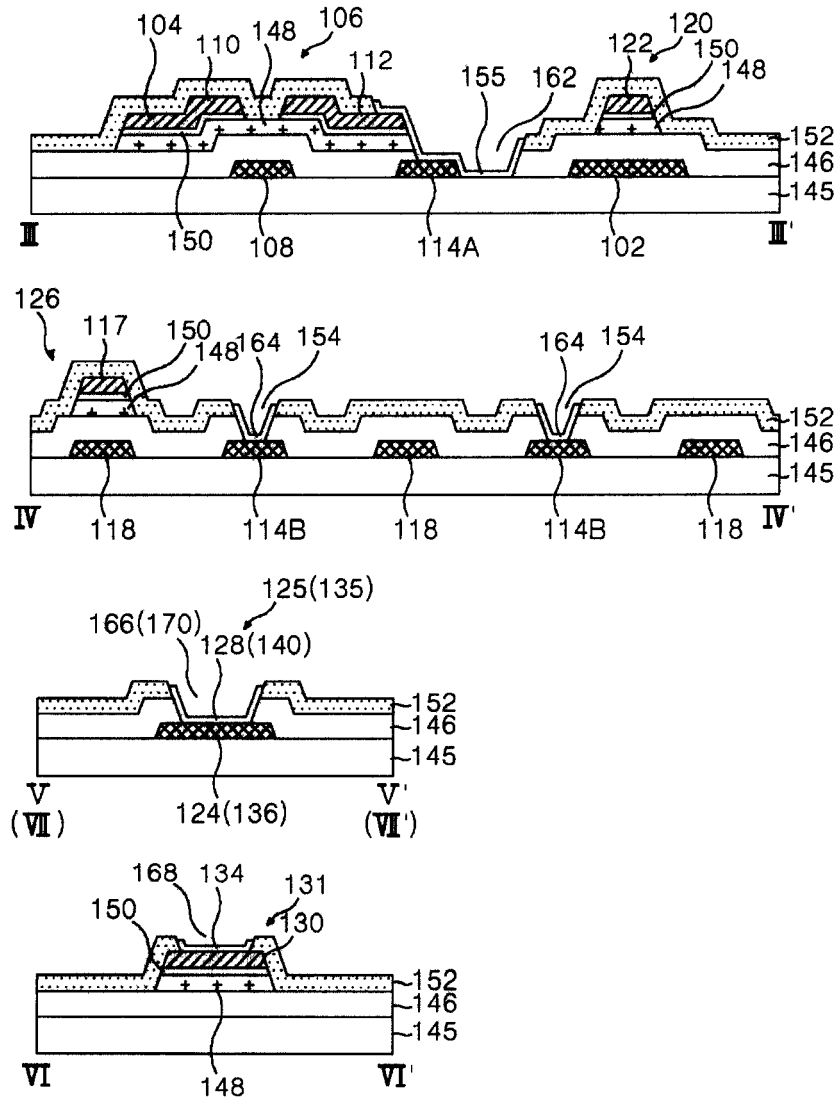


图 5

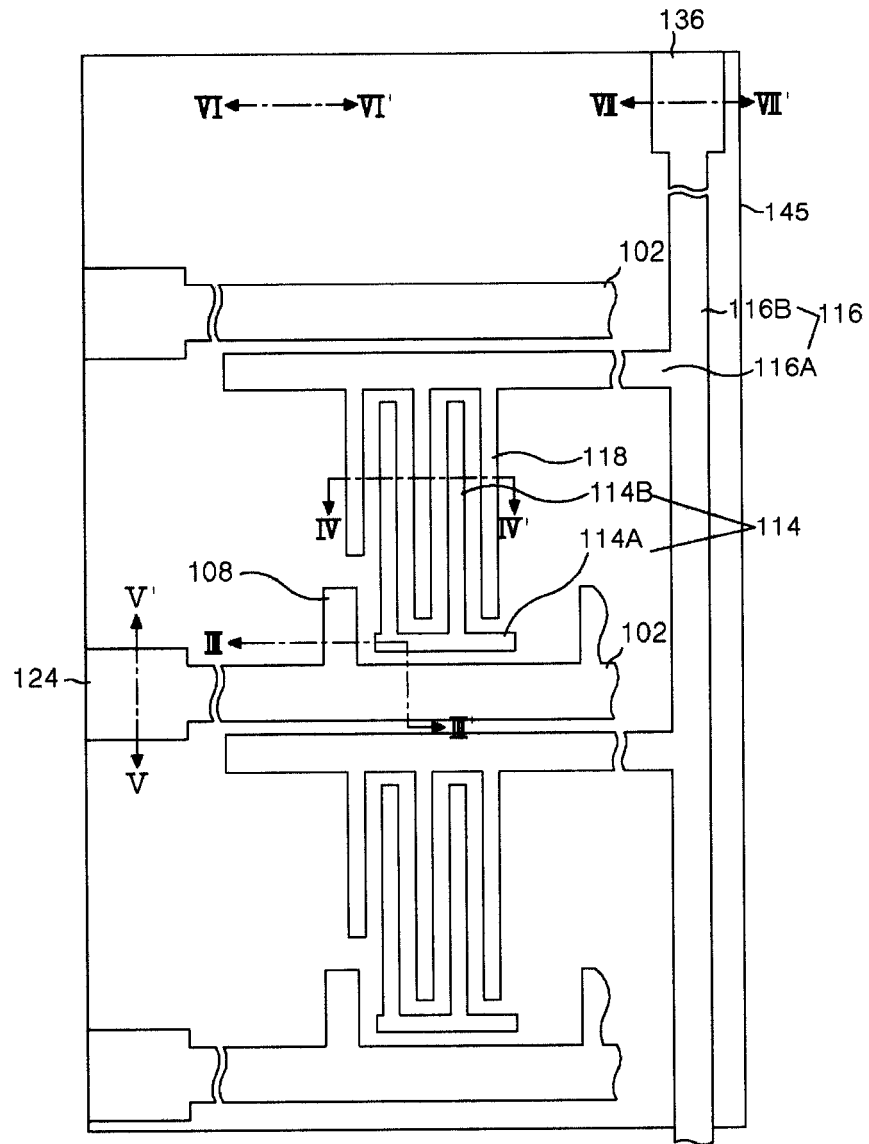


图 6A

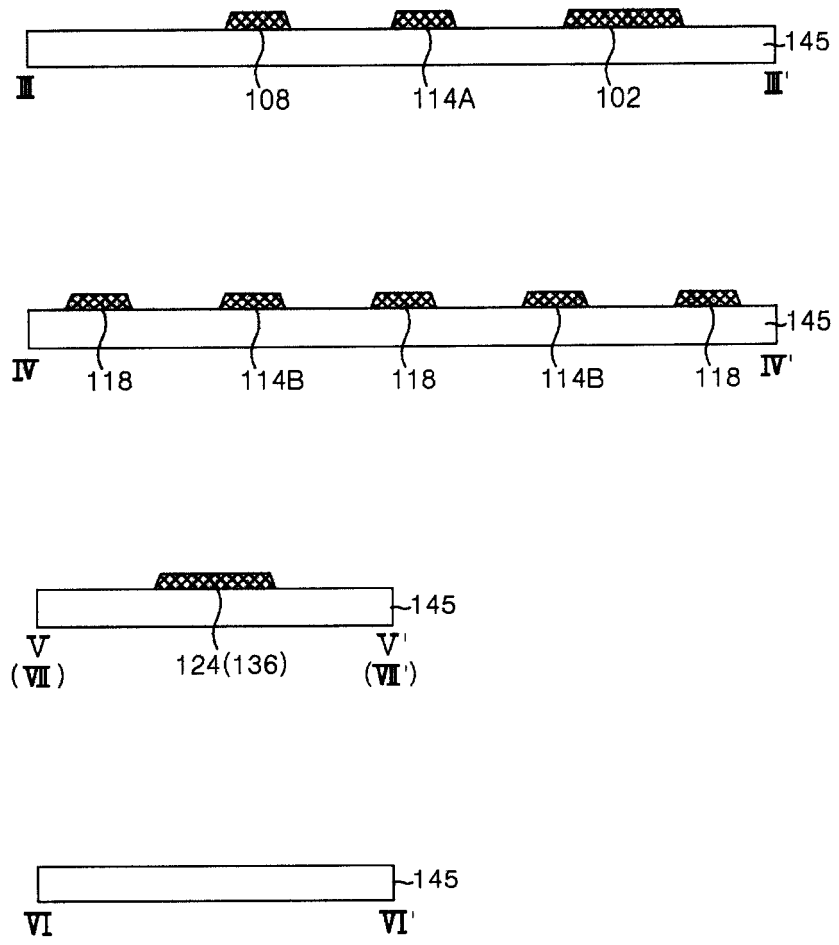


图 6B

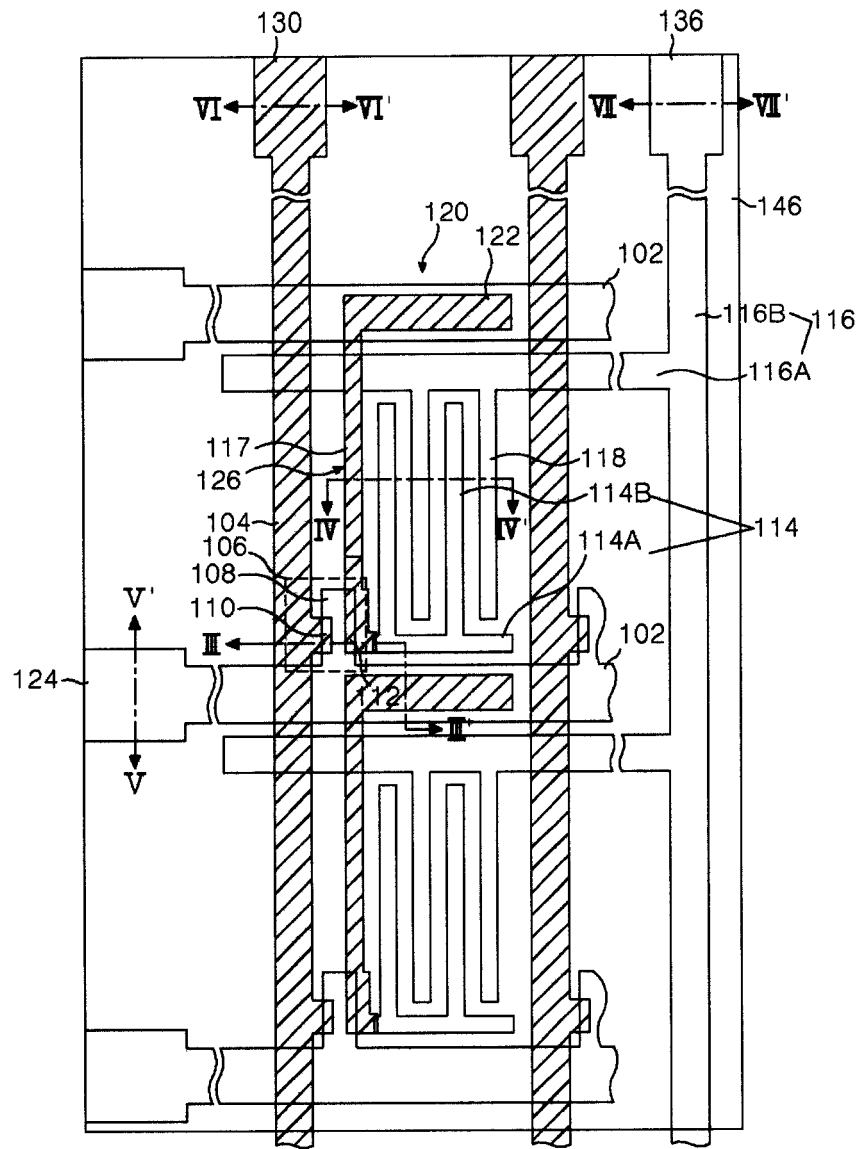


图 7A

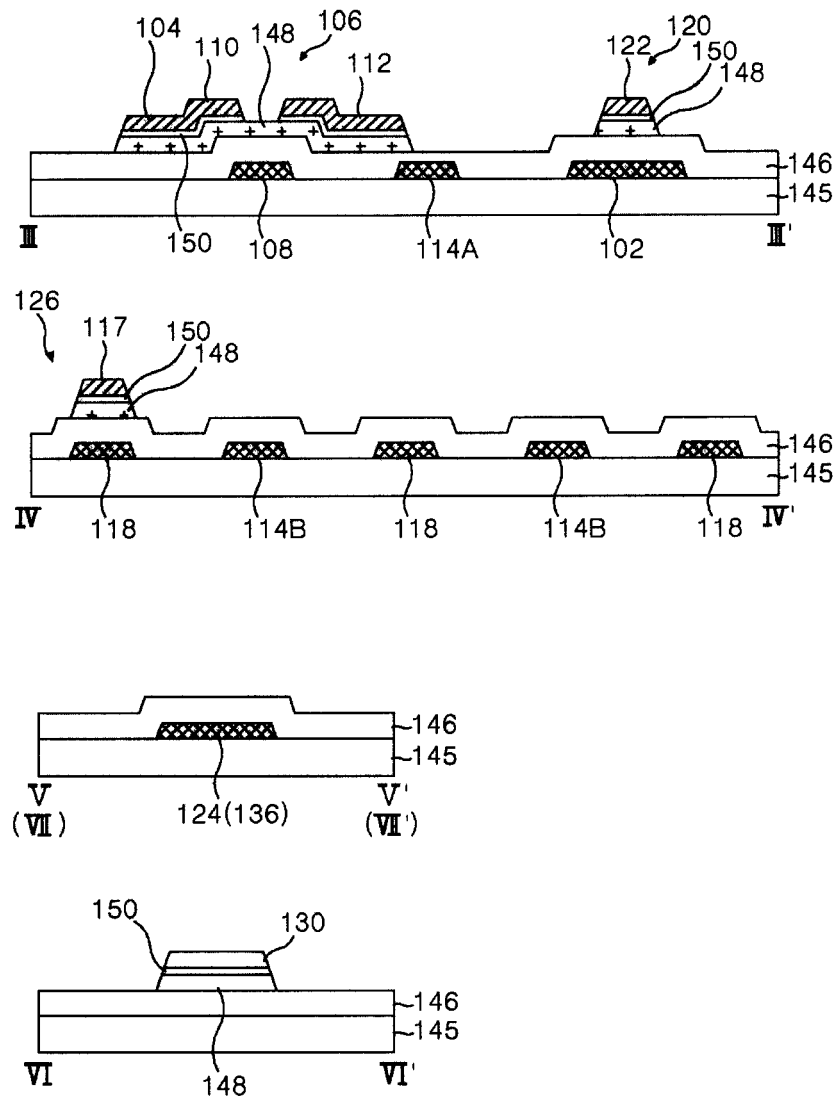


图 7B

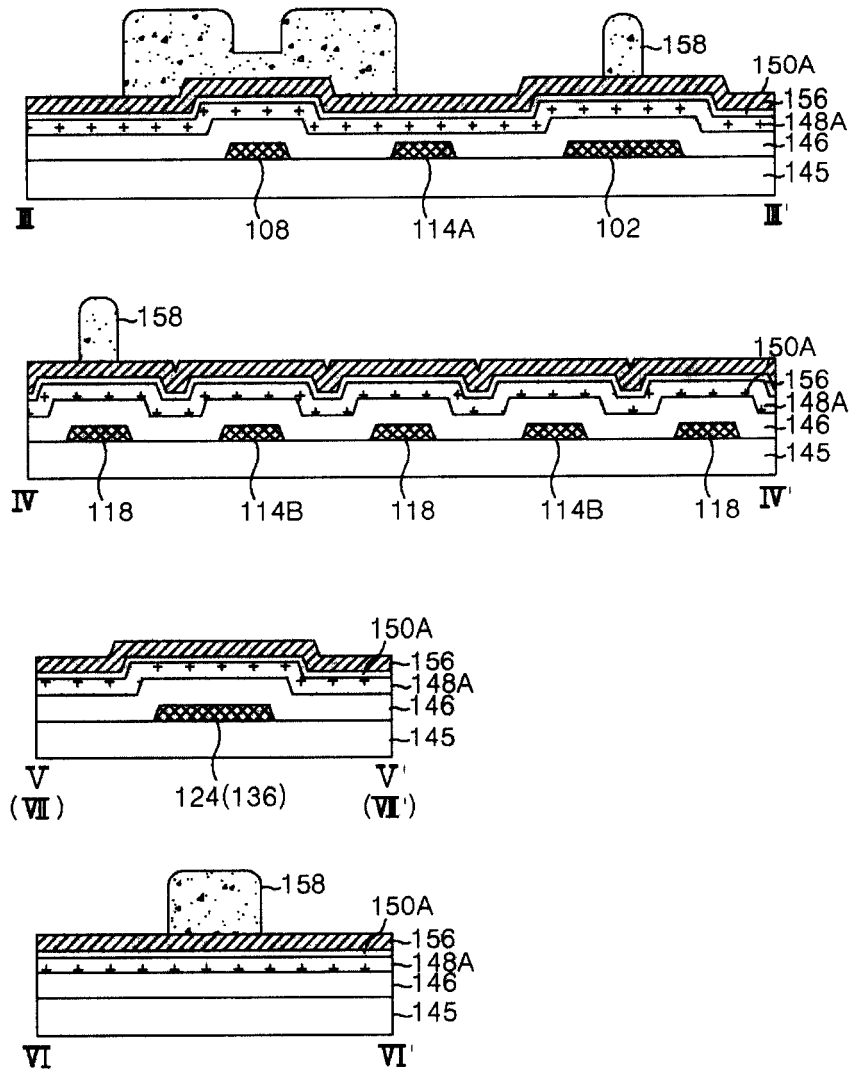


图 8A

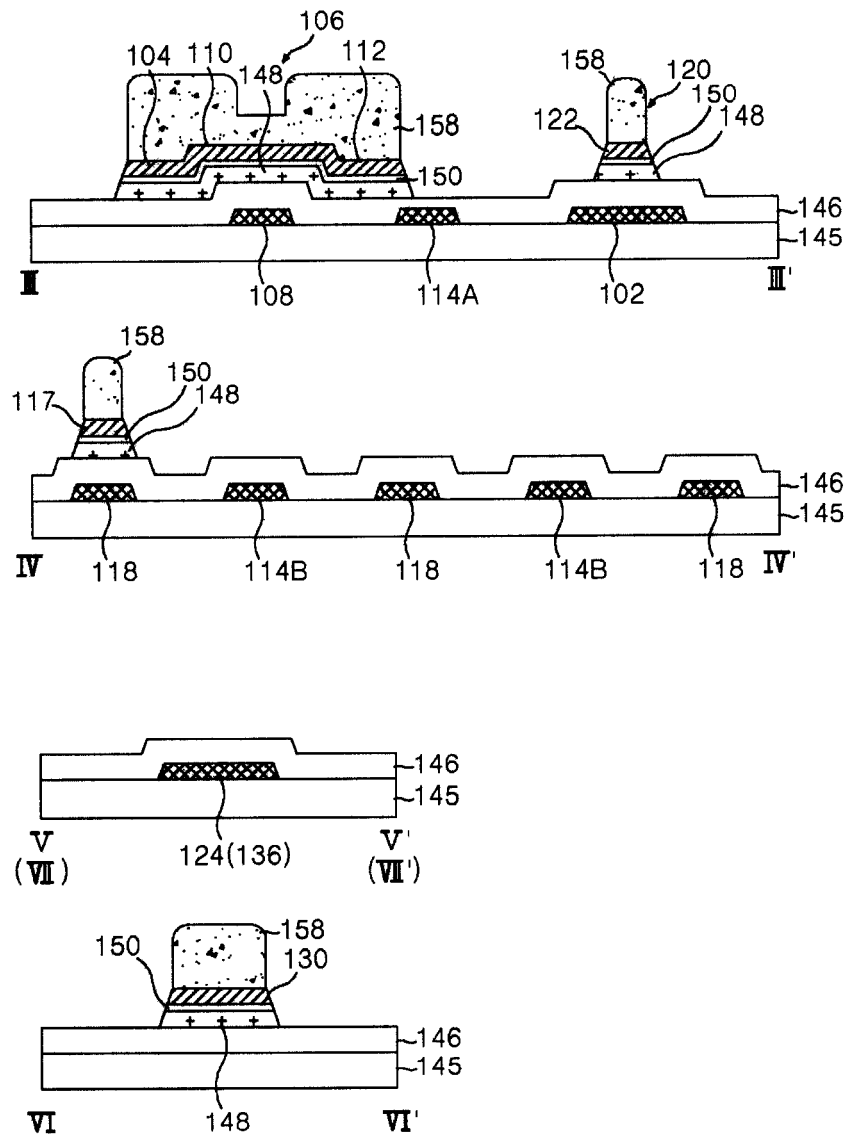


图 8B

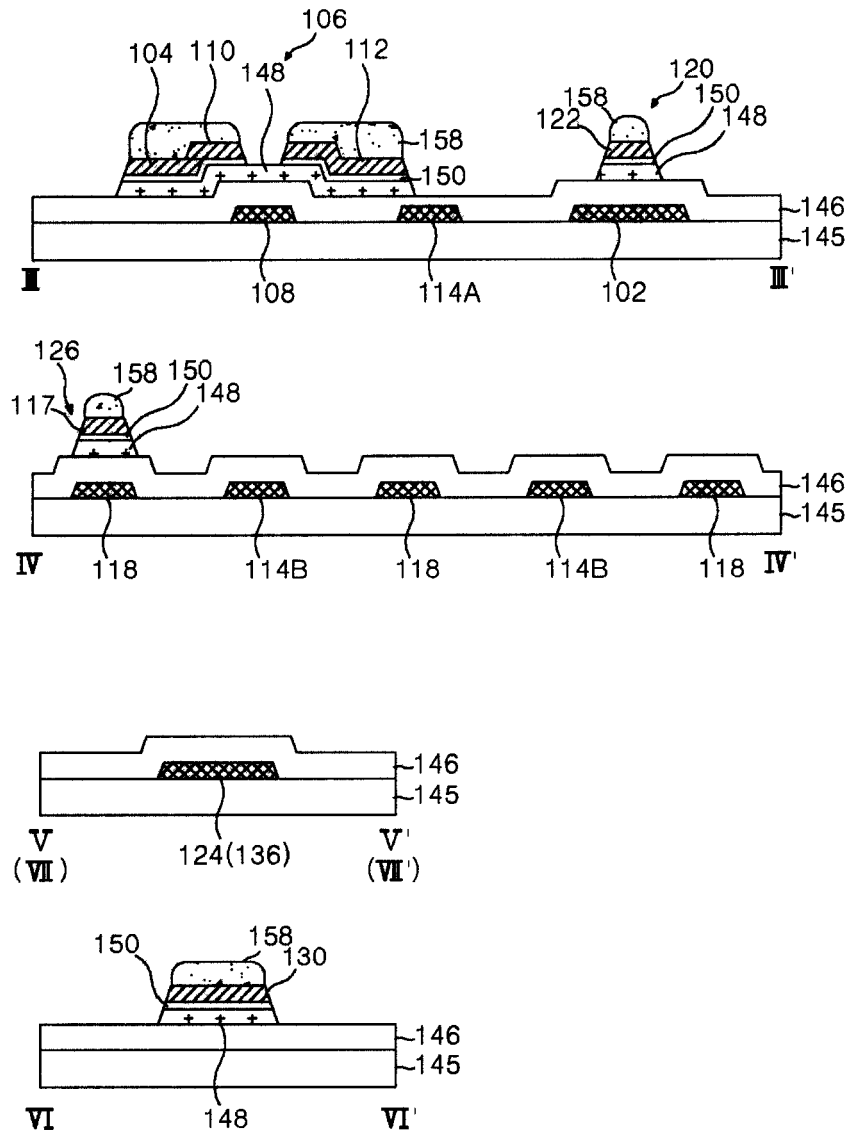


图 8 C

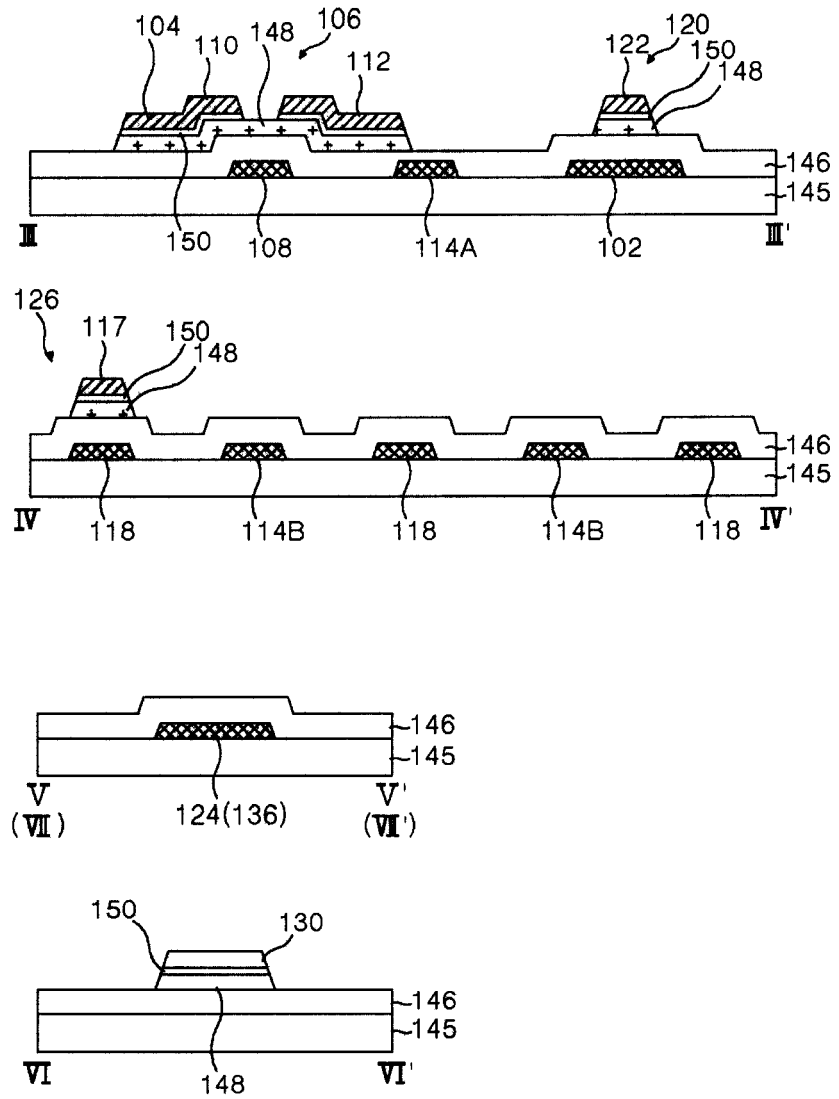


图 8D

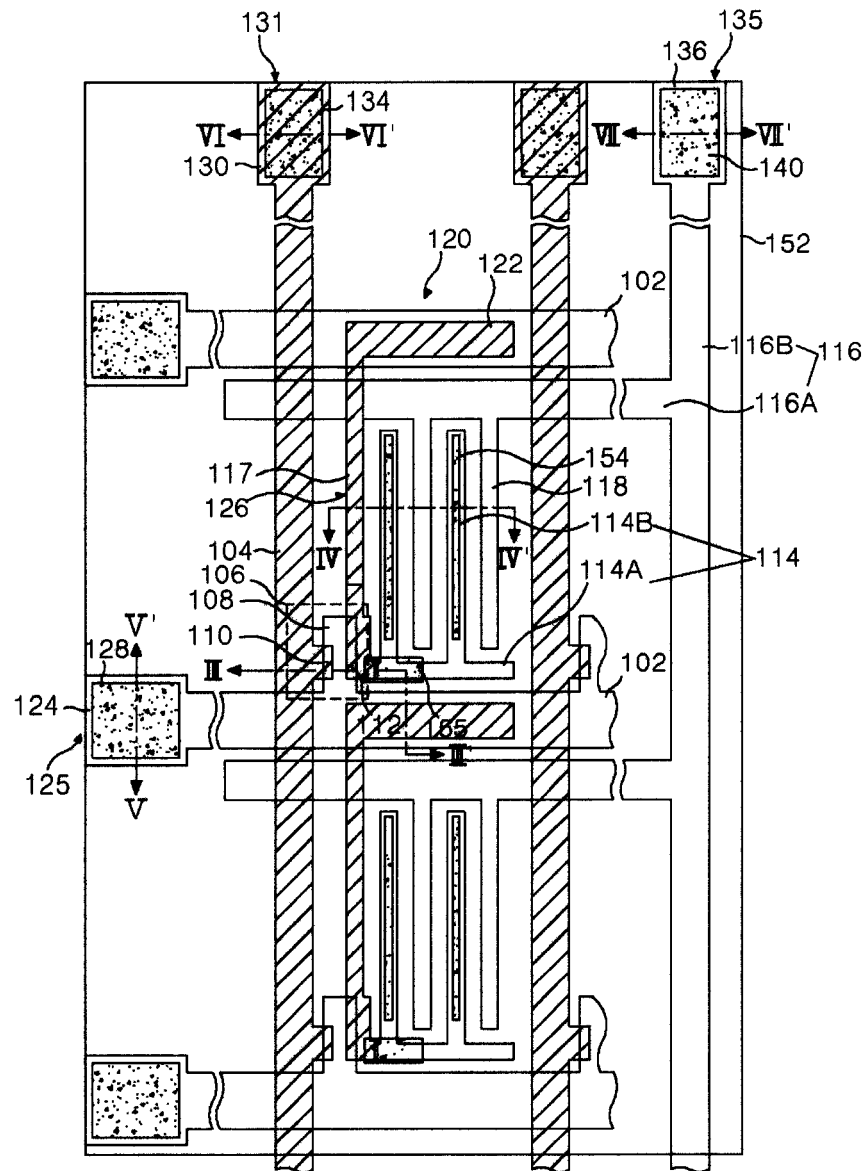


图 9A

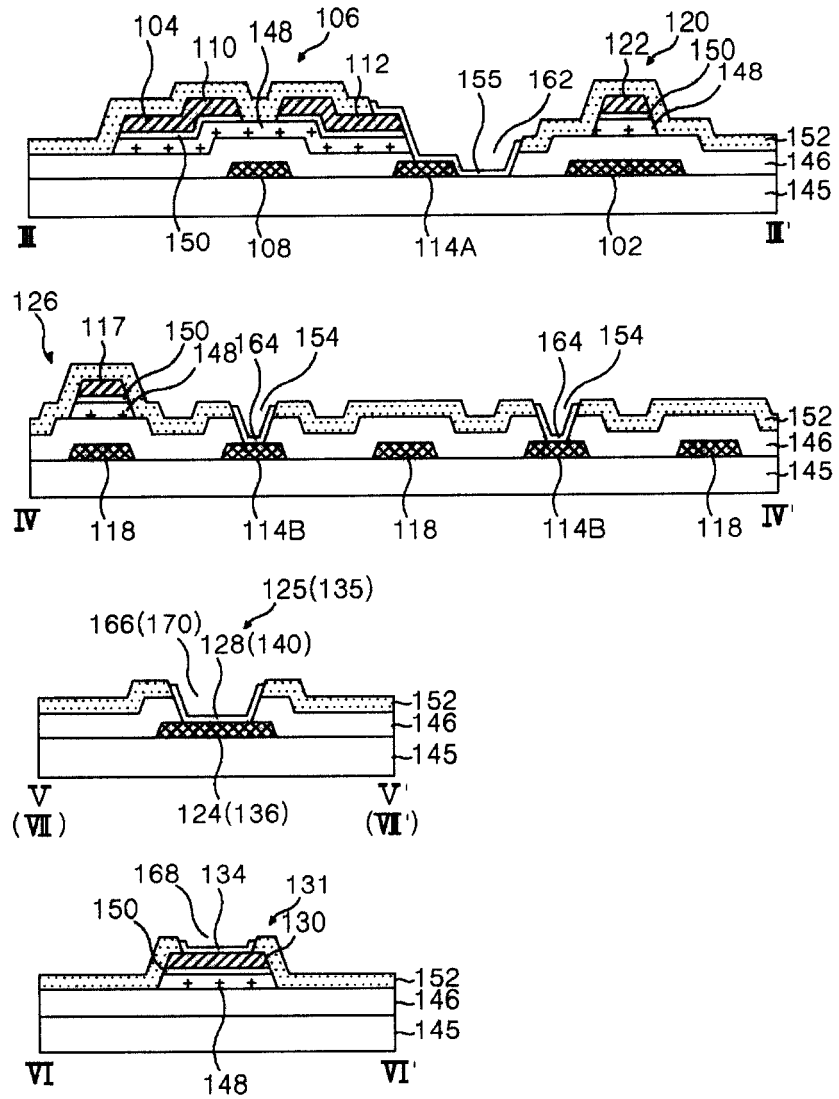


图 9B

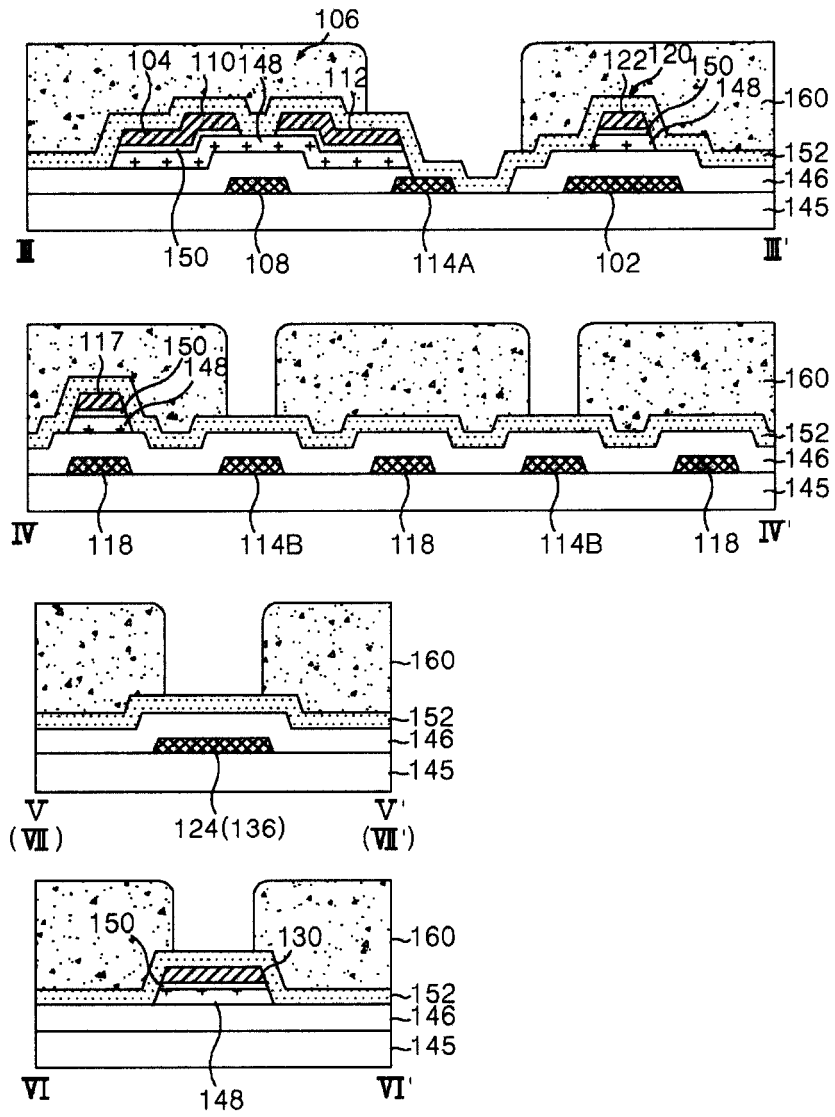


图 10A

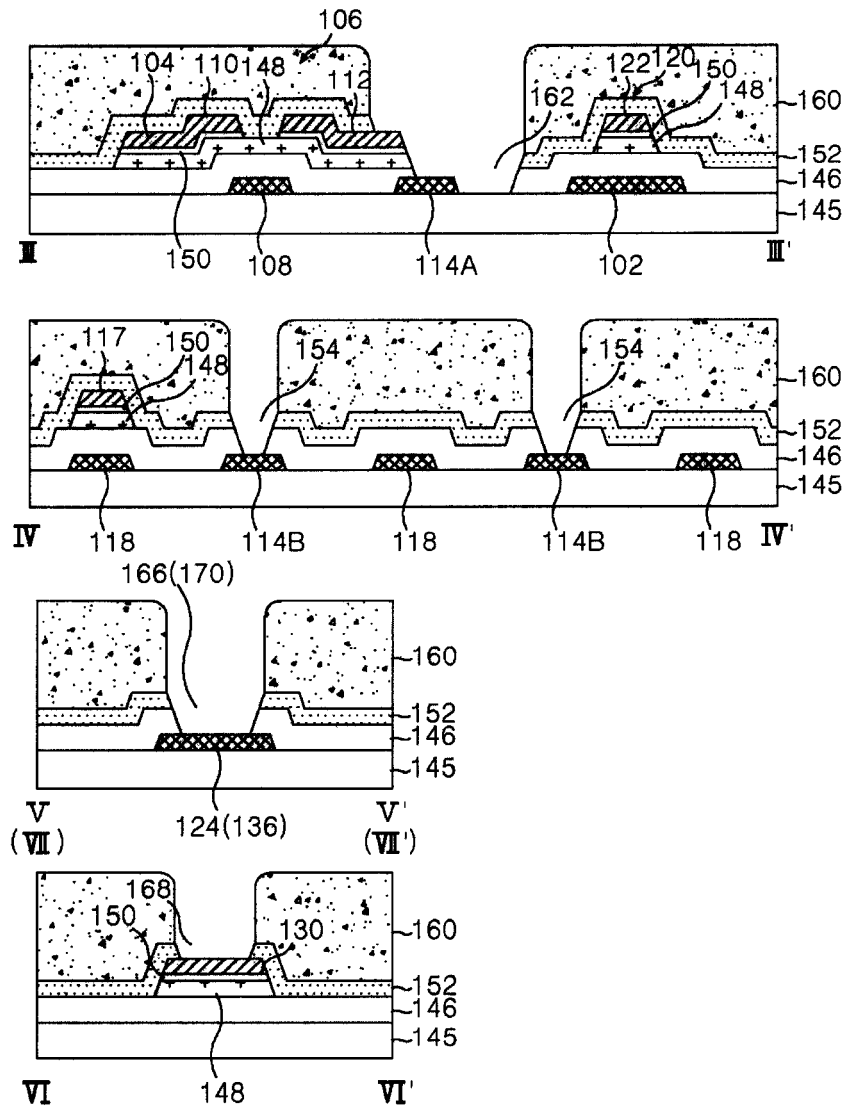


图 10B

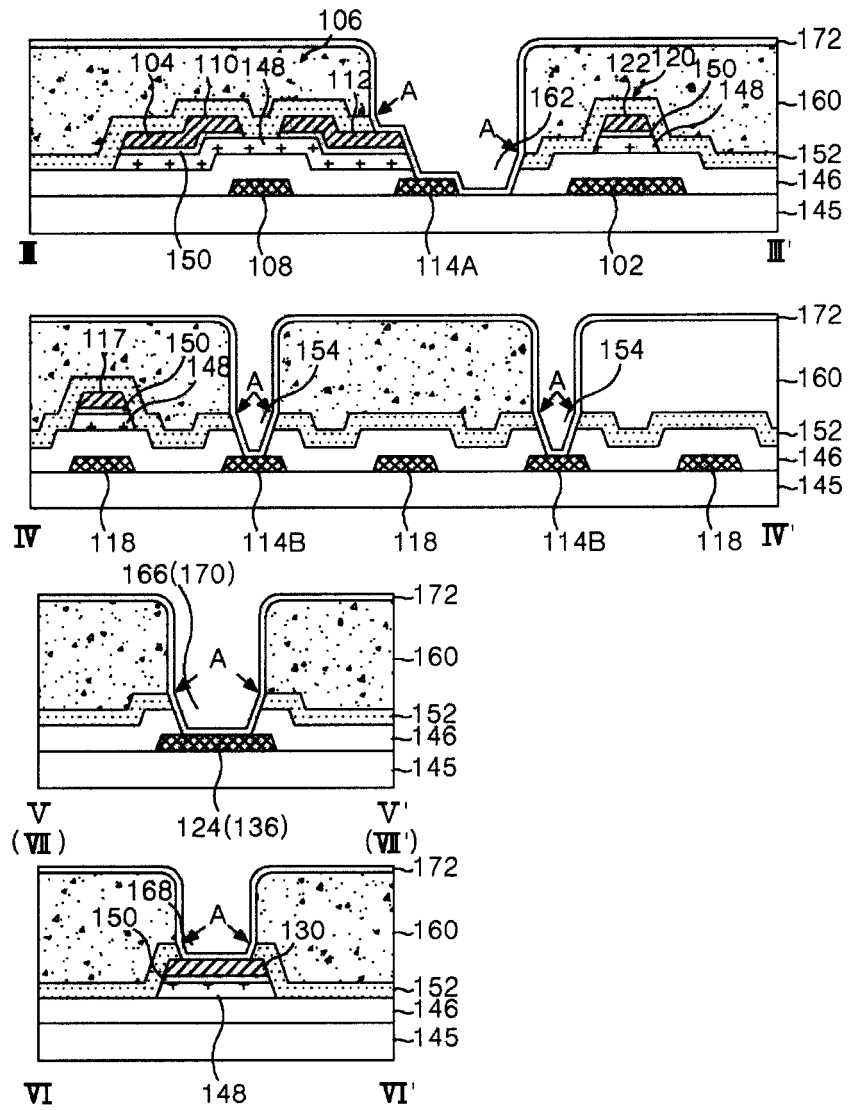


图 10C

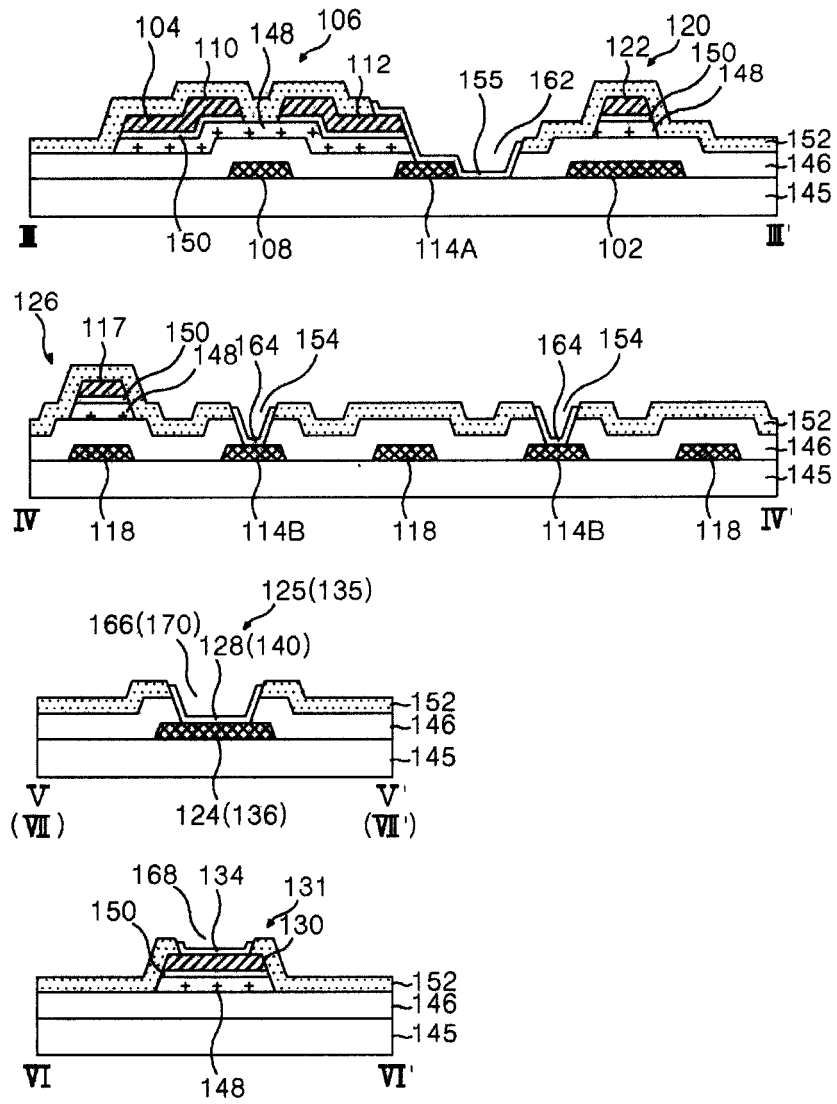


图 10D

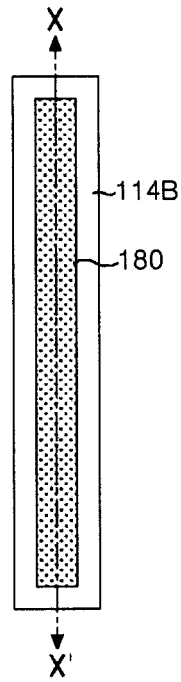


图 11A

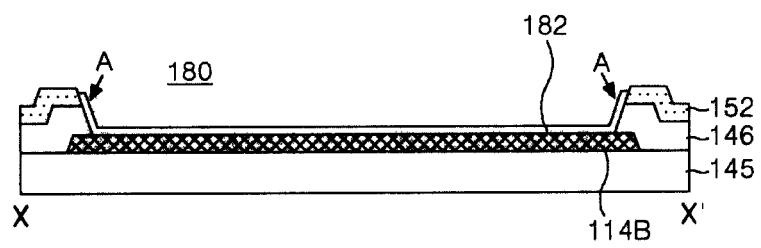


图 11B

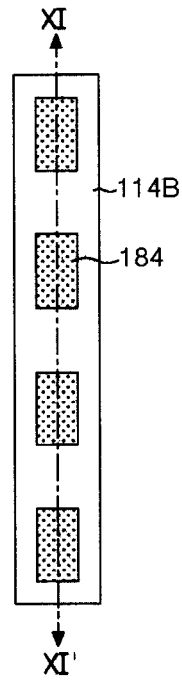


图 12A

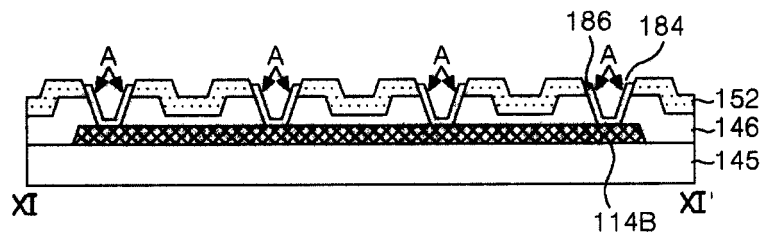


图 12B

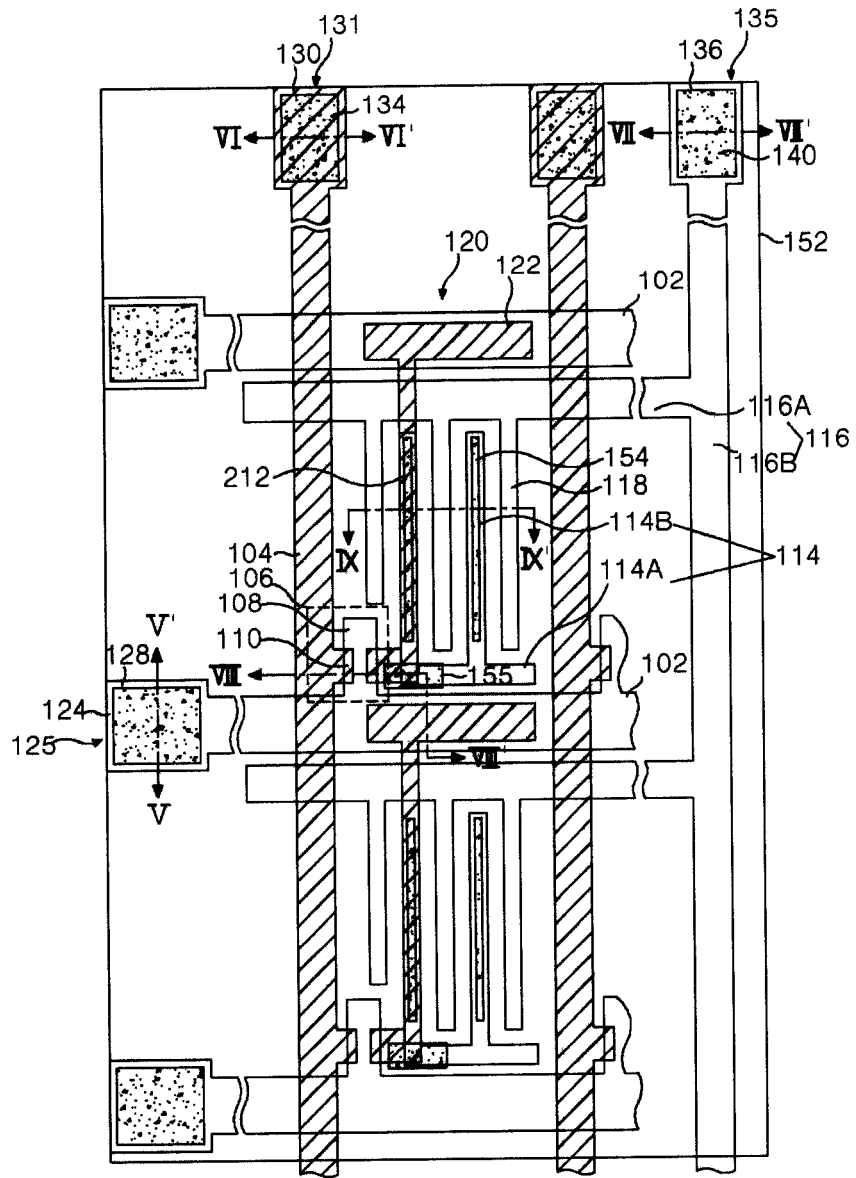


图 13

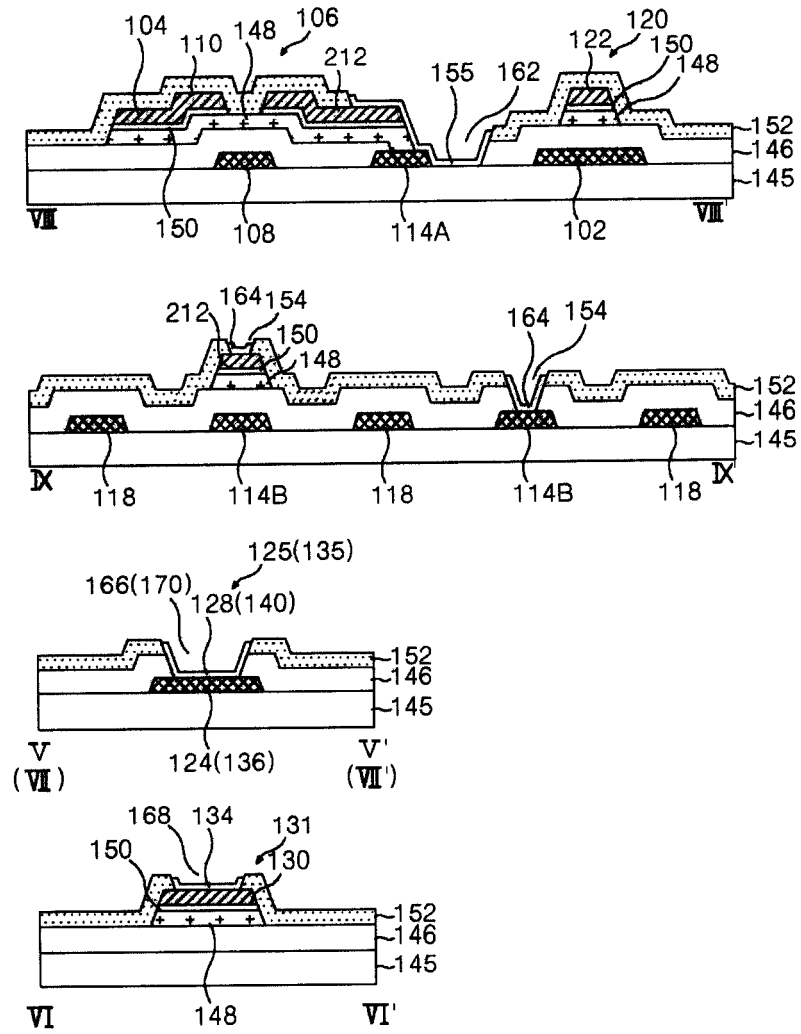


图 14

专利名称(译)	水平电场型液晶显示器件的薄膜晶体管基板及其制造方法		
公开(公告)号	CN1614485A	公开(公告)日	2005-05-11
申请号	CN200410086756.9	申请日	2004-10-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.菲利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	柳洵城 张允琼 赵兴烈		
发明人	柳洵城 张允琼 赵兴烈		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1362 G09F9/30 H01L21/336 H01L21/77 H01L21/84 H01L27/12 H01L29/786 G02F1/136 H01L21/00 G03F7/20		
CPC分类号	G02F1/1362 G02F1/134363 G02F2001/136231 H01L27/124 H01L27/1288 H01L29/66765		
代理人(译)	徐金国		
优先权	1020030077656 2003-11-04 KR		
其他公开文献	CN100368918C		
外部链接	Espacenet SIPO		

摘要(译)

一种水平电场型液晶显示器件的薄膜晶体管基板结构，它包括多个设置在基板上具有栅极线、数据线和公共线的多条信号线；所述数据线与所述栅极线和公共线交叉，栅极绝缘膜设置在所述数据线和所述栅极线及公共线之间，所述数据线和栅极线交叉确定像素区域；设置在所述数据线和栅极线交叉处的薄膜晶体管；公共电极和像素电极，两者都具有延伸到所述像素区域内的部分；设置在整个基板上和薄膜晶体管上的保护膜；以及至少一个焊盘结构，其包括在第一接触孔内与下焊盘电极相接触的上焊盘电极，其中所述保护膜的上表面不具有所述上焊盘电极。

