



[12] 发明专利申请公开说明书

[21] 申请号 02817945.5

[43] 公开日 2004 年 12 月 15 日

[11] 公开号 CN 1555506A

[22] 申请日 2002.8.1 [21] 申请号 02817945.5

[30] 优先权

[32] 2002.5.27 [33] KR [31] 2002-0029290

[86] 国际申请 PCT/KR2002/001459 2002.8.1

[87] 国际公布 WO2003/100512 英 2003.12.4

[85] 进入国家阶段日期 2004.3.12

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金东奎

[74] 专利代理机构 北京康信知识产权代理有限公司

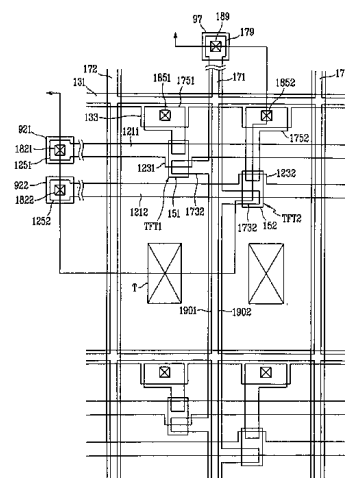
代理人 余 刚 彭 焱

权利要求书 5 页 说明书 22 页 附图 27 页

[54] 发明名称 用于液晶显示器的薄膜晶体管面板

[57] 摘要

本发明提供了关于各数据线彼此相对的两个亚像素。提供一对栅极线用于像素的各行。多个辅助信号线设置在像素的邻接列之间。该数据线和辅助信号线交替地排列在像素的邻接列之间。存储布线设置在像素的邻接列之间。



1. 一种用于液晶显示器的薄膜晶体管阵列面板，包括：

栅极布线，包括基本横向延伸并传送扫描信号的多对栅极线以及分别连接所述栅极线对、分布于像素行的各对栅极线的多个第一和第二薄膜晶体管的栅极；

数据布线，包括与所述栅极线绝缘基本纵向延伸且分别分布于两个相邻像素列的多条数据线、连接相应数据线的所述第一及所述第二薄膜晶体管的多个源极、以及与所述源极分离并位于关于所述栅极与所述源极相对的所述第一及所述第二薄膜晶体管的漏极；

多条辅助信号线，与所述栅极线绝缘并且与所述数据线、分布于一个像素列的各辅助信号线进行交替排列；以及

多个像素电极，通过所述第一及第二薄膜晶体管连接所述栅极线对和所述数据线，所述像素电极的边缘与所述数据线和所述辅助信号线重叠。

2. 根据权利要求1所述的薄膜晶体管阵列面板，其特征在于，还包括与所述像素电极重叠以形成存储电容器的存储布线。
3. 根据权利要求2所述的薄膜晶体管阵列面板，其特征在于，所述存储布线包括基本横向延伸的多条存储电极线和连接所述存储电极的多个存储电极，各存储电极与所述漏极重叠。
4. 根据权利要求3所述的薄膜晶体管阵列面板，其特征在于，所述存储电极基本纵向延伸，分布在所述像素电极之间，并且与多条像素电极的边缘重叠。

5. 根据权利要求1所述的薄膜晶体管阵列面板,其特征在于,还包括设置在所述像素电极和所述漏极之间且具有用于连接所述像素电极和所述漏极的多个接触孔的钝化层。
6. 一种用于液晶显示器的薄膜晶体管阵列面板,包括:

栅极布线,包括位于相应像素的上部及下部基本横向延伸并传送扫描信号的多个栅极线对和分别与所述栅极线对连接的第一及第二薄膜晶体管的多个栅极;

数据布线,包括与所述栅极线绝缘基本纵向延伸以限定所述像素并且分别分布于两个相邻像素的多条数据线、分别与所述数据线连接的所述第一及所述第二薄膜晶体管的多个源极、以及与所述源极分离且关于所述栅极与所述源极相对的所述第一及所述第二薄膜晶体管的漏极; 以及

多个像素电极,通过所述第一及所述第二薄膜晶体管连接所述栅极和所述数据线对,并且分布于相应的所述像素。
7. 根据权利要求6所述的薄膜晶体管阵列面板,其特征在于,所述数据布线设置在所述两个像素中央。
8. 根据权利要求7所述的薄膜晶体管阵列面板,其特征在于,还包括与所述像素电极重叠以形成存储电容器的存储布线。
9. 根据权利要求8所述的薄膜晶体管阵列面板,其特征在于,所述存储布线包括基本横向延伸的存储电极线和连接在所述存储电极线基本纵向延伸且与所述像素电极边缘重叠的多个存储电极。
10. 根据权利要求7所述的薄膜晶体管阵列面板,其特征在于,所述数据线具有双线结构,并且还包括相互连接所述数据线的所述双线的多个连接器。

11. 根据权利要求 10 所述的薄膜晶体管阵列面板，其特征在于，还包括横向延伸并与所述像素电极重叠的存储电极线。
12. 根据权利要求 11 所述的薄膜晶体管阵列面板，其特征在于，还包括与所述漏极及所述像素电极连接并与所述存储电极线相重叠的存储电容器导体。
13. 一种用于液晶显示器的薄膜晶体管阵列面板，包括：

栅极布线，包括位于像素上部及下部分别基本横向延伸并传送扫描信号的多个栅极线对和分别与所述栅极线对连接的第一及第二薄膜晶体管的多个栅极；

数据布线，包括与所述栅极线绝缘并基本纵向延伸以限定所述像素且分别分布于两个相邻像素的多条数据线、分别与所述数据线连接的所述第一及所述第二薄膜晶体管的多个源极、以及与所述源极分离且位于关于所述栅极与所述源极相对的所述第一及所述第二薄膜晶体管的漏极；以及

多个像素电极，分别通过所述第一及所述第二薄膜晶体管连接所述栅极线和所述数据线对，并且分布在相应的所述像素，其中所述第一薄膜晶体管的所述栅极、所述源极、及所述漏极与所述第二薄膜晶体管的所述栅极、所述源极、及所述漏极以相邻所述两个像素上下或左右两等分线为准旋转对称。
14. 根据权利要求 13 所述的薄膜晶体管阵列面板，其特征在于，还包括设置在所述第一及所述第二薄膜晶体管的所述漏极和所述像素电极之间且具有凹凸表面的钝化层，所述钝化层包括感光性有机材料。

15. 根据权利要求 13 所述的薄膜晶体管阵列面板, 其特征在于, 所述像素电极包括铝、铝合金、银、或银合金。
16. 根据权利要求 13 所述的薄膜晶体管阵列面板, 其特征在于, 各像素电极包括透明导电层和不透明导电层, 其中所述透明导电层包括 ITO 或 IZO, 所述不透明导电层包括铝、铝合金、银、或银合金并且具有露出所述不透明导电层 20-30%面积的开口部。
17. 一种用于液晶显示器的薄膜晶体管阵列面板的制造方法, 所述方法以下步骤包括:

分别形成包括第一及第二栅极线的栅极布线和连接所述第一及所述第二栅极线的第一及第二栅极;

形成覆盖所述栅极布线的栅极绝缘层;

在所述栅极绝缘层之上形成半导体层;

在所述半导体层之上形成数据布线, 所述数据布线包括第一及第二数据线、连接所述第一和所述第二数据线的第一源极及第二源极、分别与所述第一源极及所述第二源极分离的第一漏极和第二漏极、以及连接所述第一及第二数据线的数据连接器;

形成钝化层, 所述钝化层具有凹凸的表面并具有分别露出所述第一漏极及所述第二漏极的第一接触孔及第二接触孔; 以及

形成通过所述第一接触孔及所述第二接触孔分别连接所述第一漏极及所述第二漏极的第一像素电极及第二像素电极, 其中, 用于形成所述栅极布线、所述数据布线、所述半导体层、所述钝化层、以及所述像素电极中至少一个的掩膜, 以相邻像素上下或左右二等分线为准通过旋转 180° 形成两个相邻的像素。

-
18. 根据权利要求 17 所述的方法, 其特征在于, 所述掩膜包括多个不透明部分和多个透明部分, 所述多个透明部分包括具有第一宽度的第一部分、具有比所述第一部分宽度小的第二宽度的第二部分、以及具有比所述第二宽度大而比所述第一宽度小的第三宽度的第三部分, 使所述第一部分对应所述第一及第二接触孔, 使所述第二部分对应所述数据线, 而使所述第三部分对应剩余部分。

用于液晶显示器的薄膜晶体管面板

技术领域

本发明涉及一种用于液晶显示器的薄膜晶体管阵列面板。

背景技术

液晶显示器 (“LCD”) 是目前使用最广泛的平板显示器之一，其包括具备电极的两张面板和充填在其间的液晶层，通过给电极施加电压使液晶层的液晶分子重新排列来调整所透过光的透射比。

在液晶显示器中，目前主要使用的是在两面板上分别形成电极，具有控制施加到电极像素电压的薄膜晶体管 (“TFTs”) 液晶显示器。一般，薄膜晶体管分别形成在矩阵形式排列的数个像素之上，而每个像素包括根据薄膜晶体管控制传送图像信号的像素电极。此外，在薄膜晶体管阵列面板上以矩阵形式形成分别与栅极驱动集成电路输出端连接并提供控制像素扫描信号的栅极线和分别与数据驱动集成电路 (“ICs”) 输出端连接提供像素信号并与栅极线交叉限定矩阵像素的数据线，这些栅极线和数据线通过像素的像素电极和薄膜晶体管分别连接。

液晶显示器为 VGA (video graphics array) 级别时，栅极线数为 480、数据线数为 1920，是栅极线数的 4 倍。此外，为 WVGA (wide video graphics array) 级别时，栅极线数为 480，数据线数为 2400，是栅极线数的 5 倍。这意味着组成液晶显示器使用栅极驱动集成电路 4-5 倍的数据驱动集成电路。

然而，在制造这种液晶显示器时，为了在市场竞争中占优势，需要将制造成本降到最低。数据驱动集成电路的价格比栅极驱动集成电路的价格贵，因此需要将数据驱动集成电路数降到最低。

同时，为了提高显示器可见度，尤其在具有光源的透射型和半透射型中如何阻挡相邻接像素电极之间光泄露是重要的。

此外，在透反射型中，需要使反射膜的反射率对每个像素是均匀的。

发明内容

本发明的目的是提供一种具有最低制造成本的用于液晶显示器的薄膜晶体管阵列面板。

本发明另一目的是提供一种可以阻挡像素电极之间光泄露的用于液晶显示器的薄膜晶体管阵列面板。

本发明再一目的是在液晶显示器中得到均匀反射率。

为了实现上述目的，一条数据线与它相邻的两侧两个像素电极电连接并传送图像信号，每个像素与不同栅极线连接。在相邻的像素区域之间纵向交替形成数据线和辅助信号线、横向形成存储电极线，它们与分布在相应像素中的像素电极边缘部分相重叠具有阻挡光泄露的功能。

此外，在包括反射膜的液晶显示器制造方法中，使用用于在钝化层的表面形成相同的凹凸形态的一部分掩膜，以便与其它部分相比，对应数据布线的该掩膜的透明部分具有减小的宽度，从而减少光的透射量。

提供一种用于液晶显示器的薄膜晶体管阵列面板，其包括：栅极布线，包括基本横向延伸并传送扫描信号的多对栅极线以及分别连接栅极线对、分布于像素行的各对栅极线的多个第一和第二薄膜晶体管的栅极；数据布线，包括与栅极线绝缘基本纵向延伸且分别分布于两个相邻像素列的多条数据线、连接相应数据线的的第一及第二薄膜晶体管的多个源极、以及与源极分离并位于关于栅极与源极相对的第一及第二薄膜晶体管的漏极；多条辅助信号线，与栅极线绝缘并且与数据线、分布于一个像素列的各辅助信号线进行交替排列；以及多个像素电极，通过第一及第二薄膜晶体管连接栅极线对和数据线，像素电极的边缘重叠数据线和辅助信号线。

该薄膜晶体管阵列面板可以进一步包括与像素电极重叠以形成存储电容器的存储布线。优选该存储布线包括基本横向延伸的多条存储电极线和连接存储电极的多个存储电极，各存储电极与漏极重叠。

提供另一种用于液晶显示器的薄膜晶体管阵列面板，其包括：栅极布线，包括位于相应像素的上部及下部基本横向延伸并传送扫描信号的多对栅极线对和分别与栅极线对连接的第一及第二薄膜晶体管的多个栅极；数据布线，包括与栅极线绝缘基本纵向延伸以限定像素并且分别分布于两个相邻像素的多条数据线、分别与数据线连接的第一及第二薄膜晶体管的多个源极、以及与源极分离且关于栅极与源极相对的第一及第二薄膜晶体管的漏极；以及多个像素电极，通过第一及第二薄膜晶体管连接栅极和数据线对。

优选地，该数据布线设置在两个像素中央。

该薄膜晶体管阵列面板可进一步包括与像素电极重叠以形成存储电容器的存储布线。优选该存储布线包括基本横向延伸的存储电极线和连接在存储电极线基本纵向延伸且与像素电极边缘重叠的多个存储电极。

各数据线可以具有双线结构并且优选地该数据线的双线通过多个连接器相互连接。

该存储布线还可以只包括横向延伸并与像素电极重叠的存储电极线，而该薄膜晶体管阵列面板可进一步包括与漏极和像素电极连接并与存储电极线相重叠的存储电容器导体。

附图说明

本发明更全面的评价及其许多附带优点，通过参考附图详细地进行描述，将会变得更加明显并且更好地理解，且相同附图标记表示相同或相似的元件，其中：

图 1 是根据本发明第一实施例的用于液晶显示器的薄膜晶体管阵列面板的配置图；

图 2 是图 1 所示的薄膜晶体管阵列面板沿着 II-II' 线的截面图；

图 3 是根据本发明实施例的用于液晶显示器的薄膜晶体管阵列面板的等效电路图；

图 4 是根据本发明第二实施例的用于液晶显示器的薄膜晶体管阵列面板的配置图；

图 5 是根据本发明实施例的用于液晶显示器的薄膜晶体管阵列面板等效电路图；

图 6 是根据本发明第三实施例的用于液晶显示器的薄膜晶体管阵列面板的配置图；

图 7 是图 6 所示的薄膜晶体管阵列面板沿着 VII-VII' 线的截面图；

图 8A 是说明根据本发明第三实施例制造的第一步骤的薄膜晶体管阵列面板的配置图;

图 8B 是图 8A 所示的薄膜晶体管阵列面板沿着 VIII B-VIII B'线的截面图;

图 9A 是显示图 8A 所示步骤的下一步骤的配置图;

图 9B 是图 9A 所示的薄膜晶体管阵列面板沿着 IX B-IX B'线的截面图;

图 10A 是显示图 9A 所示步骤的下一步骤的配置图;

图 10B 是图 10A 所示的薄膜晶体管阵列面板沿着 XB-XB'线的截面图;

图 11 是图 10A 所示步骤的下一步骤的配置图;

图 12A 是图 11 所示步骤的下一步骤的配置图;

图 12B 是图 12A 所示的薄膜晶体管阵列面板沿着 XIIB-XIIB'线的截面图;

图 13 是根据本发明第四实施例的用于液晶显示器的薄膜晶体管阵列面板的配置图;

图 14 是图 13 所示的薄膜晶体管阵列面板沿着 XIV-XIV'线的截面图;

图 15A 是根据本发明第四实施例制造的第一步骤的薄膜晶体管阵列面板的配置图;

图 15B 是图 15A 所示的薄膜晶体管阵列面板沿着 XVB-XVB' 线的截面图;

图 16A 是 15A 所示步骤的下一步骤的配置图;

图 16B 是图 16A 所示的薄膜晶体管阵列面板沿着 XVIB-XVIB' 线的截面图;

图 17A 是 16A 所示步骤的下一步骤的配置图;

图 17B 是图 17A 所示的薄膜晶体管阵列面板沿着 XVIIB-XVIIB' 线的截面图;

图 18 是 17B 所示步骤的下一步骤的配置图;

图 19A 是图 18 所示步骤的下一步骤的配置图; 以及

图 19B 是图 19A 所示的薄膜晶体管阵列面板沿着 XIXB-XIXB' 线的截面图。

具体实施方式

为了使本领域技术人员能够实施本发明, 现参照附图详细说明本发明的优选实施例。但是, 本发明可表现为不同形式, 它不局限于在此说明的实施例。

在附图中, 为了清楚起见夸大了各层的厚度及区域。在全篇说明书中对相同元件附上相同的符号, 应当理解的是当提到层、区域、或基片等元件在别的一部分“之上”时, 指其直接位于别的元件之上, 或者也可能有别的元件介于其间。相反, 当某个元件被提到“直接”位于别的一部分之上时, 指并无别的元件介于其间。

参照附图详细说明根据本发明实施例的薄膜晶体管（TFT）阵列面板。

首先，参照图 1 及图 2，详细说明根据本发明第一实施例的透射型液晶显示器的 TFT 阵列面板结构。

图 1 是根据本发明第一实施例的用于液晶显示器的薄膜晶体管阵列面板的配置图，而图 2 是图 1 所示的薄膜晶体管阵列面板沿着 II-II' 线的截面图。

如图 1 及图 2 所示，优选地，根据本发明的用于液晶显示器 TFT 阵列面板，在用于液晶显示器 TFT 阵列面板上形成由铝或铝合金、钼或钼-钨合金、铬、钽、铜、或铜合金等导电体或金属组成的栅极布线。该栅极布线包括对每个像素列双重形成且横向延伸的多条栅极线 1211 和 1212、分别连接在每条栅极线 1211 和 1212 末端接收来自外源的栅极信号并向栅极线 1211 和 1212 传送的栅极衬垫 1251 和 1252 及分别连接在栅极线 1211 和 1212 并对列方向像素交替分布的 TFT 栅极 1231 和 1232。

此外，包括多条存储电极线 131 和与其连接的多条存储电极 133 的存储布线形成于基片 110。存储电极线 131 平行于栅极线 1211 和 1212 延伸并位于像素行之间。各存储电极线 131 接收输入到上部面板的共同电极（未示出）的共同电极电压类。各存储电极 133 具有比相关存储电极线 131 大的宽度，并分布于相应像素。随后将描述，存储布线 131 和 133 与像素电极 1901 和 1902 物理和电连接的漏极 1751 和 1752 相重叠，以形成提高像素电荷储存能力的存储电容器。此外，该存储电极线 131 沿纵向延伸且分布在像素之间，与以后形成的像素电极 1901 和 1902 边缘部分相重叠，从而阻挡像素之间的泄漏光。

栅极线 1211、1212、1231、1232、1251、和 1252 及存储布线 131 和 133 优选具有由铝系材料组成的单一层结构。可选地，它们可具有多层结构。在这种情况下，所需要的是，一层由低电阻的材料形成，而另一层由与 ITO、IZO、和基片等其它材料有良好接触性的铬、钼、铬合金、和钼合金等导电体组成。

优选地，在基片 110 上由氮化硅 (SiN_x) 类组成的栅极绝缘层 140 覆盖栅极布线 1211、1212、1231、1232、1251、和 1252 及存储布线 131 和 133。

在栅极 1231 和 1232 的栅极绝缘层 140 上部分别形成由非晶硅等半导体组成的半导体层 151 和 152，在每个半导体层 151 和 152 上部分别形成由硅化物或重掺杂 n 型杂质的 n+氢氧化非晶硅类组成并以栅极 1231 和 1232 为准分成两部分的欧姆接触层 1632 和 1652。

优选地，在欧姆接触层 1632 和 1652 和栅极绝缘层 140 之上形成由铝、铝合金、钼、钼-钨合金、铬、和钽等金属或导电体组成的数据布线。

该数据布线包括由纵向形成与栅极线 1211 和 1212 交叉以限定像素面积。各数据线 171 设置在邻接的像素列之间并分布于每两个像素列。

该数据布线进一步包括多个源极 1731 和 1732 以及多个彼此相对的漏极 1751 和 1752。一对源极 1731 和 1732 连接在数据线 171 且分别延长到分布在两侧的每个栅极 1231 和 1232。一对漏极 1751 和 1752 与每个源极 1731 和 1732 分离且以栅极 1231、1232 为准分别形成在源极 1731 和 1732 对面。漏极 1751 和 1752 分别与分布在像素的存储布线 131 和 132 重叠形成存储容量的存储电容器。

数据布线还包括与数据线 171 平行纵向延伸并与数据线 171 交替分布在像素列之间的辅助信号线 172。数据线 171 和辅助信号线 172 与相邻的像素行交替分布且与以后形成的像素电极 1901 和 1902 边缘部分相重叠，具有阻挡列方向像素之间光泄漏的功能。辅助信号线 172 与数据线 171 电连接可以具有传送图像信号的功能，可以利用为数据线 171 截断时的修理线，与栅极线 1211 和 1212 电连接可以利用为栅极线 1211 和 1212 截断时的修理线。为形成存储容量，可以替代存储布线 131 和 133 使用。

数据布线 171、1731、1732、1751、1752、和 179 及辅助信号线 172 具有由铝或铝合金的组成的单一层结构或多层结构。在后一种情况下，优选一层由电阻低的材料组成，另一层由与其它材料接触性良好的材料组成。例如，Cr/Al（或 Al 合金）或 Al/Mo。在 Cr/Al 结构中，Cr 具有防止铝或铝合金向硅层 151、152、1632、和 1652 扩散功能的同时具有确保数据布线 171、1731、1732、1751、1752、和 179 和以后的像素电极 1901 和 1902 之间的接触特性。

在数据布线 171、1731、1732、1751、1752、和 179 及未被它们覆盖的半导体层 151 和 152 上部形成由氮化硅或具有平坦化特性和低电容率的丙烯类感光性有机材料组成的钝化层 180。在钝化层 180 上分别形成露出漏极 1751 和 1752 及数据衬垫 179 的多个接触孔 1851、1852、和 189，同栅极绝缘层 140 一起形成露出栅极衬垫的 1251 和 1252 的接触孔 1821 和 1822。

在图中，钝化层 180 残留在形成栅极衬垫 1251 和 1252 及数据衬垫 179 的衬垫区域。然而，钝化层 180 包含有机材料时优先除掉衬垫部的有机材料。因为有机材料残留在衬垫部时会降低衬垫部的粘合力。同时，将钝化层 180 变粗糙，以导致像素电极 1901 和 1902 的凹凸形态。

在钝化层 180 上形成像素布线 1901、1902、921、和 97。该像素布线包括通过接触孔 1851 和 1852 分别与漏极 1751 和 1752 连接的多个像素电极 1901 和 1902 和通过接触孔 1821、1822、及 189 分别与栅极衬垫 1251 和 1252 及数据衬垫 179 连接的辅助栅极衬垫 921 和 922 及辅助数据衬垫 97。

像素电极 1901 或 1902 包括透明导电层 1911 或 1912 和其上的反射导电层 1921 或 1922。优选地，该透明导电层 1911 和 1912 由透明导电体 ITO (indium tin oxide) 或 IZO (indium zinc oxide) 组成，而优选地，反射导电层 1921 和 1922 由铝、铝合金、银、或银合金组成。该反射导电层 1921 和 1922 具有露出透明导电层 1911 和 1921 的透射区域 T。透射型 LCD 可以只包括透明导电层 1911 和 1912。

当衬垫部残留有机材料时，有机绝缘层比起氮化硅层粘合力、耐化学性、硬度、机械强度、应急反应等很脆弱。结果，衬垫部存在有机绝缘时，通过 COG (chip on glass) 方式在用于液晶显示器的 TFT 阵列面板上直接安装驱动集成电路或在薄膜上包装驱动集成电路的 TCP (tape-carrier package) 方式或 COF (chip-on-film) 方式中，因衬垫部的粘合力脆弱，粘合薄膜时容易产生粘合不良。并且，为了改善粘合不良需要重新作业时，用化学方法和机械方法从衬垫区域去掉驱动集成电路或薄膜后除掉各向异性导电层。这时，若残留有机绝缘层，会出现衬垫上部表面损伤或有机绝缘层和辅助衬垫 921、922、和 97 层剥离等问题。所以在衬垫区域完全除掉有机绝缘体，才能提高衬垫和驱动集成电路或薄膜之间的粘合力，可以很容易进行再作业。

图 3 是根据本发明实施例的用于液晶显示器的薄膜晶体管阵列面板的等效电路图。

如图 1 及图 3 所示, 根据本发明实施例的用于液晶显示器的 TFT 阵列面板具有两个亚像素 (subpixels), 它们以数据布线 171 为准分布在两侧。设置多对栅极布线 1211 和 1212。每条数据线 171 通过不同的 TFT (TFT1 和 TFT2) 分别与位于它们两侧的两个像素的像素电极 1901 和 1902 连接。双重栅极线 1211 和 1212 通过包括连接在每个栅极 1231 和 1232 的每个 TFT (TFT1 和 TFT2) 与以数据线 171 为准分布在两侧像素电极 1901 和 1902 电连接。

根据本发明实施例的用于液晶显示器的 TFT 阵列面板中, 若像素具有 $m \times n$ 矩阵排列时, 一条数据线 171 向分布在两侧的两个像素传送数据信号, 因此数据线 171 的数目减少到 $n/2$, 栅极线 1211 和 1212 的数目增加 2 倍。栅极线 1211 和 1212 及数据线 171 的数目等于总布线数, 它意味着栅极及数据驱动集成电路输出端子的数。如前面说明, WVGA 级别的液晶显示器的栅极及数据线数分别为 480 及 2400, 那么总布线数为 2880。然而, 在本发明结构中栅极线 1211 和 1212 数增加两倍, 为 960, 数据线 171 数减少一半, 为 1200, 因此总布线数为 2160。因此, 根据本发明的结构中栅极线及数据线的总布线数比传统技术可以减少约 25%。因此, 可以减少驱动集成电路总数, 特别是可以显著减少高价的数据驱动集成电路数目, 使液晶显示器的制造成本降到最低点。

另外, 数据线 171、辅助信号线 172、以及存储布线 131 和 133 与相邻像素的像素电极 1901、1902 边缘部分相重叠, 以阻挡像素之间光泄漏。

在前面, 将存储布线布置在相邻的像素区域, 在透反射型中阻挡像素区域之间泄漏的光, 但在透射型中改变存储布线的形态, 可以阻挡像素区域之间泄漏的光。

参照图 4 及图 5, 详细说明根据本发明第二实施例的用于透射型液晶显示器的 TFT 阵列面板的结构。

图 4 是根据本发明第二实施例的用于透射型液晶显示器的 TFT 阵列面板结构的具体配置图，而图 5 是根据本发明实施例的用于液晶显示器的 TFT 阵列面板等效电路图。

如图 4 及图 5 所示，根据本发明第二实施例的用于液晶显示器的 TFT 阵列面板，包括低电阻的铝系列金属、钼、钼-钨合金、铬、或钽等金属或导体材料的栅极布线和数据布线。

栅极布线包括横向延伸的栅极线 22 及包括连接在栅极线 22 的 TFT (TFT1 和 TFT2) 栅极 26，栅极布线也可能包括连接在栅极线 22 末端且接收来自栅极驱动集成电路的栅极信号再向栅极线 22 传送的栅极衬垫。数据布线以纵向形成，包括与栅极线 22 绝缘交叉的横向数据线 62、与数据线 62 连接的 TFT (TFT1 和 TFT2) 源极 65、与源极 65 相分离且以栅极 26 为准位于源极 65 对面的漏极 66。数据布线还可能包括连接在数据线 62 一侧的末端且接收来自数据驱动集成电路的图像信号再向数据线 62 传送的数据衬垫。

还相应像素 P 上设置多个像素电极 82。该像素电极 82 通过 TFT (TFT1 和 TFT2) 漏极 66 与数据布线 62、65、66 电连接且由 ITO (indium tin oxide) 或 IZO (indium zinc oxide) 等透明材料或具有良好反射率材料组成。

各 TFT (TFT1 和 TFT2) 形成通道、包括与栅极 26、源极 65、和漏极 66 重叠的半导体层 40，像素电极 82 可以与栅极线 22 重叠形成，但存储电容不足时，如图所示，可以补偿与像素电极 82 相重叠的存储电容布线。存储容量布线包括横向延伸的存储电极线 28 和与存储电极线 28 连接、在每个像素区域纵向形成且与像素电极 82 的边缘部分相重叠的存储电极 29。

根据本发明第二实施例的用于液晶显示器的 TFT 阵列面板，其还具有两个亚像素以数据布线 62、65、和 66 为准分布在两侧。两

个栅极布线 22 和 26 分别位于像素电极 82 的上部边缘及下部边缘附近。每条数据线 62 通过不同 TFT (TFT1 和 TFT2) 分别与位于它们两侧的两个像素的像素电极 82 连接, 像素上部及下部的栅极线通过包括各自连接栅极的各自 TFT (TFT1 和 TFT2) 以数据线 62 为准分布在两侧像素的像素电极 82 电连接。

根据本发明第二实施例的用于透射型液晶显示器的 TFT 阵列面板, 可以减少驱动集成电路总数, 特别是可以明显减少高价的数据驱动集成电路数目, 使液晶显示器的制造成本降到最低点。

另外, 以两个像素为单位形成数据线 62, 可以提高像素的开口率, 在相邻的两条数据线 62 之间的像素电极 82 之间形成存储电极 29, 减少产生在像素电极 82 之间的耦合效应。此外, 改变存储电极 29 布置在像素区域之间, 可以阻挡像素区域之间泄漏的光。

根据本发明第二实施例的用于液晶显示器的 TFT 阵列面板制造方法, 首先在基片上部沉积具有低电阻的铝或铝合金导体材料, 通过使用感光层的光学蚀刻工艺制作布线图案, 形成栅极布线 22 和 26 及存储布线 28 和 29。栅极布线 22 和 26 及存储布线 28 和 29, 可以具有由铝或铝合金等材料组成的单一层结构或具有包括该单一层的多层结构。

接着, 优选地, 在基片 10 上沉积由氮化硅类组成的栅极绝缘层。该栅极绝缘层覆盖栅极布线 22 和 26 及存储布线 28 和 29。

然后, 优选地, 在基片 10 上顺次沉积由非晶硅类半导体层和硅化物或重掺杂 n 型杂质的 n+氢氧化非晶硅类组成的欧姆接触层, 并制作布线图案。

基片 10 上沉积具有低电阻的铝或铝合金导体材料, 通过用光致抗蚀剂通过光学蚀刻工艺制作布线图案, 形成数据布线 62、65、

和 66。数据布线 62、65、和 66 可以具有由铝或铝合金等材料组成的单一层结构，或具有包括该单一层的多层结构。接着，以数据布线 62、65、和 66 或用于形成数据布线 62、65、和 66 的光致抗蚀图案为掩膜蚀刻露出的欧姆接触层，来分离源极 65 和漏极 66 下部的欧姆接触层，以露出它们之间半导体层 40。

半导体层 40 和数据布线 62、65、和 66 可以用一部分具有不同厚度的光致抗蚀图案进行一次光学蚀刻而形成。

接着，沉积具有低电容率且平坦化特性良好的有机材料或氮化硅形成覆盖半导体层 40 的钝化层。然后，采用光致抗蚀图案的光学蚀刻工艺蚀刻钝化层形成露出漏极 66 的多个接触孔，并且栅极绝缘层也一起制作布线图案，也一起形成露出数据衬垫及栅极衬垫的接触孔，以便使其连接外部电路。

最后，沉积 ITO 或 IZO 类导电材料，并且用掩膜制作布线图案，通过钝化层接触孔形成与漏极 66 连接的多个像素电极 82，这时，可以分别形成与栅极衬垫 24 及数据衬垫 68 分别连接的多个辅助栅极衬垫及多个辅助数据衬垫。

参照图 6 及图 7，详细说明根据本发明第三实施例的用于反射型液晶显示器 TFT 阵列面板的结构。

图 6 是根据本发明第三实施例的用于反射型液晶显示器的 TFT 阵列面板的配置图，而图 7 是图 6 所示的 TFT 阵列面板沿着 VII-VII' 线的截面图。

如图 6 及图 7 所示，在绝缘基片 10 上形成由铝或铝合金、钼或钼-钨合金、铬、或钽等金属或导体材料组成的栅极布线和存储线 28。

栅极布线包括横向延伸的栅极线 **221** 和 **222**、栅极线 **221** 和 **222** 一部分第一及第二 TFT (TFT1 和 TFT2) 的第一及第二栅极 **261** 和 **262**, 也可以包括分别连接在栅极线 **221** 和 **222** 末端接收外部扫描信号再向栅极线 **221** 和 **222** 传送的栅极衬垫 (未示出)。

栅极布线 **221**、**222**、**261**、和 **262** 及存储线 **28**, 可以具有单层结构、双层结构、或三层结构。优选地, 在多层结构中, 一层由低电阻材料组成, 另一层由与其它材料有良好接触性的材料组成, 例如, Cr/Al (或 Al 合金) 或 Al (或 Al 合金) /Mo 可以用于该用途。

优选地, 在栅极布线 **221**、**222**、**261**、和 **262** 及存储线 **28** 之上形成由氮化硅类组成的栅极绝缘层 **30**。

在第一及第二栅极 **262** 和 **261** 上部的栅极绝缘层 **30** 上分别形成由非晶硅类组成的第一及第二半导体层 **41** 和 **42**。在半导体层 **41** 上以第一栅极 **261** 为准向两侧分离形成由掺杂磷 (P) 类 n-型杂质的非晶硅类半导体材料组成的欧姆接触层, 在第二半导体层 **42** 上以第二栅极 **262** 为准向两侧分离形成欧姆接触层 **552** 和 **562**。

在欧姆接触层 **552** 和 **562** 或栅极绝缘层 **30** 上形成由铝或铝合金、钼或钼-钨合金、铬、或钽等金属或导电材料组成的数据布线 **62**、**651**、**652**、**661**、**662**、和 **63**。数据布线包括横向延伸的数据线 **62**、分别为数据线 **62** 一部分的第一及第二源极 **651** 和 **652**、以第一栅极 **261** 为准相对第一源极 **651** 的第一漏极 **661**、以第二栅极 **262** 为准相对第二源极 **652** 的第二漏极 **662** 及连接各对数据线 **62** 的数据连接器 **63**, 可以包括连接在数据线 **62** 接收外部的图像信号再向数据线 **62** 传送的多个数据衬垫 (未示出)。

第一栅极 **261**、第一半导体层 **41**、第一源极 **651**、及第一漏极 **661** 形成第一 TFT (TFT1), 第二栅极 **262**、第二半导体层 **42**、第二源极 **652**、及第二漏极 **662** 形成第二 TFT (TFT2)。

数据布线 **62**、**651**、**652**、**661**、**662**、和 **63** 也像栅极布线 **221**、**222**、**261**、和 **262** 一样，可以具有单一层结构、双层结构、或三层结构。优选地，在多层结构的情况下，一层由低电阻材料组成，而另一层，由与其它材料有良好接触性的材料组成。

优选地，在数据布线 **62**、**651**、**652**、**661**、**662**、和 **63** 及栅极绝缘层 **30** 上形成有感光性有机绝缘层组成的钝化层 **70**。钝化层 **70** 具有凹凸形态 (unevenness) 并且具有露出漏极 **651** 和 **652** 的多个接触孔 **721** 和 **722**。

在钝化层 **70** 上形成由铝、铝合金、银、或银合金等反射率良好的材料组成的第一及第二像素电极 **821** 和 **822**，像素电极 **821** 和 **822** 按照钝化层 **70** 的表面以凹凸形态形成，因此提高了反射率。

第一及第二像素电极 **821** 和 **822** 分别通过接触孔 **721** 和 **722** 连接第一及第二漏极 **651** 和 **652** 接收图像信号，通过数据连接器 **63** 连接数据线 **62**，因此第一及第二像素电极 **821**、**822** 接收相同信号。

另外，第一栅极 **261**、第一源极 **651**、及第一漏极 **661** 和第二栅极 **262**、第二源极 **652**、及第二漏极 **662** 以相邻像素上下二等分线为准形成旋转对称。

在本发明第三实施例中，将栅极线 **221** 和 **222** 布置在像素区域上部及下部，使反射材料组成的像素电极 **821** 和 **822** 的边缘部分和栅极线 **221** 和 **222** 及数据线 **62** 充分重叠，以此阻挡像素区域之间泄漏的光。并且，将像素结构设置为点对称，容易得到像素区域均匀的反射比。这将通过制造方法进行详细描述。

参照图 8A 至 12B 说明根据本发明第三实施例的用于液晶显示器的 TFT 阵列面板的制造方法。

首先,如图 8A 及图 8B 所示,在绝缘基片 **10** 上通过溅射类方法以 $1,000\text{-}3,000\text{\AA}$ 厚度沉积用于栅极布线的导电材料或金属,并用掩膜光学蚀刻工艺制作布线图案,形成包括栅极线 **221** 和 **222**、栅极 **261** 和 **262** 的栅极布线和存储线 **28**。

然后,如图 9A 及 9B 所示,通过化学汽相沉积分别以 $1,500\text{-}5,000\text{\AA}$ 、 $500\text{-}1,500\text{\AA}$ 、及 $300\text{-}600\text{\AA}$ 厚度顺次沉积氮化硅层 **30**、非晶硅层及掺杂 n 型杂质的非晶硅层,将三层用掩膜光学蚀刻工艺制作布线图案,形成栅极绝缘层 **30**、半导体层 **41** 和 **42**、及欧姆接触层 **51** 和 **52**。

如图 10A 及图 10B 所示,把用于数据布线的导电体或金属用溅射类方法以 $1,500\text{-}3,000\text{\AA}$ 的厚度沉积,用掩膜蚀刻工艺制作布线图案,形成包括数据线 **62**、源极 **651** 和 **652**、漏极 **661** 和 **662**、及数据连接器 **63** 的数据布线。然后,除掉未被源极 **651** 和 **652** 及漏极 **661** 和 **662** 覆盖的欧姆接触层 **51** 和 **52**,以栅极 **261** 和 **262** 为准分离为两部分 **551**、**552**、**561**、和 **562**,露出半导体层 **41** 和 **42**。

接着,如图 11 至图 12B 所示,用感光性有机绝缘体以数微米 (microns) 厚度涂抹钝化层 **70** 后,用掩膜 **100** 蚀刻工艺制作布线图案,形成分别露出漏极 **661** 和 **662** 的接触孔 **721** 和 **722**,在钝化层 **70** 表面形成凹凸形。

用于该步骤的掩膜 **100** 包括优选由铬组成的多个不透明部分 **110** 和多个透明部分 **111**。使形成接触孔 **721** 和 **722** 的部分对应透明部分 **111**。为了形成钝化层 **70** 表面的凹凸,应交叉对应不透明部分 **110** 和透明部分 **111**。钝化层 **70** 下部形成数据布线 **62**、**651**、**652**、**661**、**662**、和 **63** 部分通过掩膜 **100** 照射光时,因从数据布线 **62**、**651**、**652**、**661**、**662**、和 **63** 反射的光增加照射到钝化层 **70** 的曝光量,当显像时,对应数据布线 **62**、**651**、**652**、**661**、**662**、和 **63** 的钝化层 **70** 厚度变薄,因此钝化层 **70** 凹凸形态变得不均匀。优选地,

钝化层 70 下部形成数据布线 62、651、652、661、662、和 63 部分的透明部分 111 应缩小线宽，比未形成数据布线 62、651、652、661、662、和 63 部分缩小曝光量。

以后形成第一像素电极 821 的左区域和形成第二像素电极 822 的右区域中，数据布线 62、651、652、661、662、和 63 的形态旋转 180° 时左右形态相同，所以在右区域使用的掩膜将左区域使用的掩膜旋转 180° 以后使用便可。

接着，如前面图 6 及图 7 所示，在钝化层 70 上用溅射类方法以 400 至 500Å 的厚度沉积像铝、铝合金、银、或银合金等反射率高的金属，用掩膜蚀刻工艺制作布线图案，形成第一及第二像素电极 821 和 822。

如上所述，钝化层 70 表面形成均匀凹凸形态，可以提高其上形成的像素电极 821 和 822 的反射率。

在本发明第三实施例中，为了得到钝化层均匀凹凸形态，将左区域掩膜旋转 180° 布置到右区域，但根据数据布线形态可以用其它方法布置掩膜。对此将参照图 13 至图 19B 在本发明第四实施例中说明。

如图 13 及图 14 所示，在绝缘基片 10 上形成包括铝或铝合金、钼、钼-钨合金、铬、钽等金属或导电材料组成的第一及第二栅极线 221 和 222、第一及第二栅极 261 和 262 的栅极布线和存储线 28。栅极布线具有与本发明第一实施例相同形态。

优选地，在栅极布线 221、222、261、和 262 及存储线 28 上形成氮化硅类组成的栅极绝缘层 30。

第一及第二栅极 261 和 262 上部的栅极绝缘层 30 之上形成第一及第二半导体层 41 和 42, 在第一半导体层 41 之上以第一栅极 261 为准向两侧分离形成欧姆接触层, 第二半导体 42 之上以第二栅极 262 为准向两侧分离形成欧姆接触层 552 和 562。

在欧姆接触层 552 和 562 或栅极绝缘层 30 之上形成包括由铝或铝合金、钼或钼-钨合金、铬、钽等金属或导电材料组成的多个双数据线 62、连接在数据线 62 的第一及第二源极 651 和 652、以第一栅极 261 为准相对第一源极 651 的第一漏极 661、以第二栅极 262 为准相对第二源极 652 的第二漏极 662 及连接双数据线 62 数据连接器的数据布线。并且, 数据布线具有与第一源极 651 及第一漏极 661 相同形态, 还与反转位于以后说明的第二像素区域 822 的第二辅助布线 672、第二源极 652 及第二漏极 662 具有相同形态, 还包括反转位于以后说明的第一像素电极 821 区域的第一辅助布线 671。

第一栅极 261、第一半导体层 41、第一源极 651、及第一漏极 661 形成第一 TFT (TFT1), 第二栅极 262、第二半导体层 42、第二源极 652、及第二漏极 662 形成第二 TFT (TFT2)。

数据布线 62、651、652、661、662、63、671、和 672 及栅极绝缘层 30 之上以凹凸形态形成感光性有机绝缘层组成的钝化层 70, 钝化层 70 上形成分别露出漏极 661 和 662 的接触孔 721 和 722。

在钝化层 70 上形成由铝、铝合金、银、或银合金等反射率良好的金属组成的第一及第二像素电极 821 和 822, 像素电极 821 和 822 按照钝化层 70 表面形成凹凸形态提高反射率。

第一及第二像素电极 821 和 822 分别通过接触孔 721 和 722 与第一及第二漏极 661 和 662 连接, 接收图像信号。

另外，第一栅极 **261**、第一源极 **651**、第一漏极 **661**、及第一辅助布线 **671** 分别与第二栅极 **262**、第二源极 **652**、第二漏极 **662**、及第二辅助布线 **672** 以相邻像素左右二等分线为准旋转对称。

因此，本发明第四实施例可以实现与第三实施例相同效果。

参照图 15A 至图 19B、以及图 13 及 14 说明根据本发明第四实施例的用于液晶显示器的 TFT 阵列面板的制造方法。

首先，如图 15A 及图 15B 所示，绝缘基片 **10** 上用溅射类方法沉积用于栅极布线的导电材料或金属，用掩膜蚀刻工艺制作布线图案，形成包括栅极线 **221** 和 **222**、栅极 **221** 和 **222** 的栅极布线和存储线 **28**。

接着，如图 16A 及图 16B 所示，通过化学汽相沉积顺次沉积氮化硅层 **30**、非晶硅层及掺杂 n 型杂质扩散的非晶硅层，将三层用掩膜蚀刻工艺制作布线图案，形成栅极绝缘层 **30**、半导体层 **41** 和 **42** 及欧姆接触层 **51** 和 **52**。

接着，如图 17A 及图 17B 所示，用溅射类方法沉积用于数据布线的导电材料或金属，用掩膜蚀刻工艺制作布线图案，形成包括数据线 **62**、源极 **651** 和 **652**、漏极 **661** 和 **662** 及多个数据连接器 **63** 的数据布线。然后，除掉未被源极 **651** 和 **652** 覆盖的欧姆接触层 **51** 和 **52**，以栅极 **261** 和 **262** 为准分离成两部分 **551**、**561**、**552**、和 **562**，露出半导体层 **41** 和 **42**。

接着，如图 18 至 19B 所示，用感光性有机绝缘层形成钝化层 **70** 后，用掩膜 **100** 蚀刻工艺制作布线图案，形成分别露出漏极 **661** 和 **662** 的多个接触孔，同时钝化层 **70** 表面形成凹凸形态。

优选地，使用的掩膜 100 包括由铬组成的不透明部分 110 和透明部分 111。使形成接触孔 721 和 722 的部分对应透明部分 111，为了形成钝化层 70 表面凹凸，应交叉对应不透明部分 110 和透明部分 111。钝化层 70 下部形成数据布线 62、651、652、661、662、63、671、672 部分通过掩膜 100 照射光时，因数据线 62、651、652、661、662、63、671、和 672 反射的增加向钝化层 70 照射的光量，当显像时，因钝化层 70 厚度变薄，钝化层 70 的凹凸形态变得不均匀。因此，如同本发明第三实施例，优选地，钝化层 70 下部形成数据布线 62、651、652、661、662、63、671、和 672 部分透明部分 111 缩小线宽（厚度），比未形成数据布线 62、651、652、661、662、63、671、和 672 部分减少曝光量。

以后形成第一像素电极 821 的左像素区域和形成第二像素电极 822 的右像素区域中，数据布线 62、651、652、661、662、63、671、和 672 的形态当反转时左右形态相同，因此，将左像素区域使用的掩膜反转布置到右像素区域使用便可。

接着，如图 13 及图 14 所示，在钝化层 70 上用溅射类方法沉积像铝、铝合金、银、或银合金等反射率高的金属，用掩膜蚀刻工艺制作布线图案，形成第一及第二像素电极 821 和 822。

在本发明第三及第四实施例中，为了使形成第一及第二像素电极 821 和 822 的左右区域反射率相同，形成钝化层 70 时把使用在一侧的掩膜旋转 180° 或反转使用到另一侧上，但可以根据左右区域的数据布线形态而不同。

在本发明第三及第四实施例中，对用反射率良好的金属形成像素电极 821 和 822 且不使用背光源而用自然光显示图像的反射型液晶显示器进行了说明，在自然光充足时使用自然光，但它也可以在自然光不足时利用背光源显示图像的半透射型液晶显示器中适用。形成的像素电极 821 和 822 应同时进行反射和透射。为了达到此目

的，形成钝化层 70 后，在其之上用 ITO 或 IZO 等透明导电材料制作布线图案形成像素电极 821 和 822，在透明像素电极 821 和 822 上制作布线图案形成反射率良好的金属，使露出 20%-30%的透明区域。

以上对本发明的优选实施例进行了详细说明，但本发明的权利范围不局限于此，利用所附权利要求中定义的本发明基本概念的等同的各种变形及改良形态也属于本发明权利范围。

根据本发明，数据线、辅助信号线、和存储布线设置在像素之间，使其与像素电极边缘部分相重叠，用以阻挡像素之间光泄漏。此外，减少包括栅极线及数据线的布线数，减少栅极及数据驱动集成电路数，特别减少高价的数据驱动集成电路数。结果，使液晶显示器的制造成本降到最低。

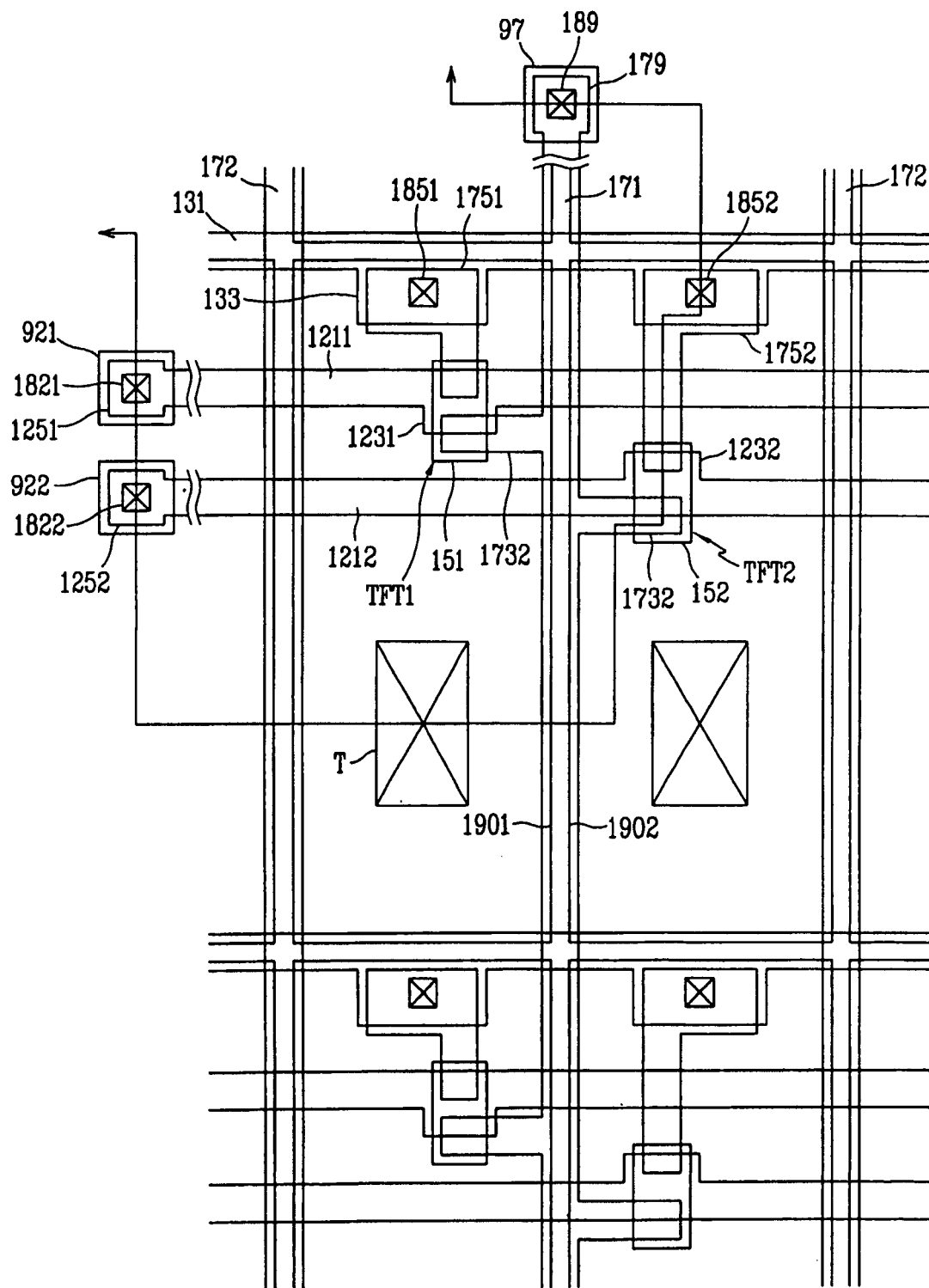


图 1

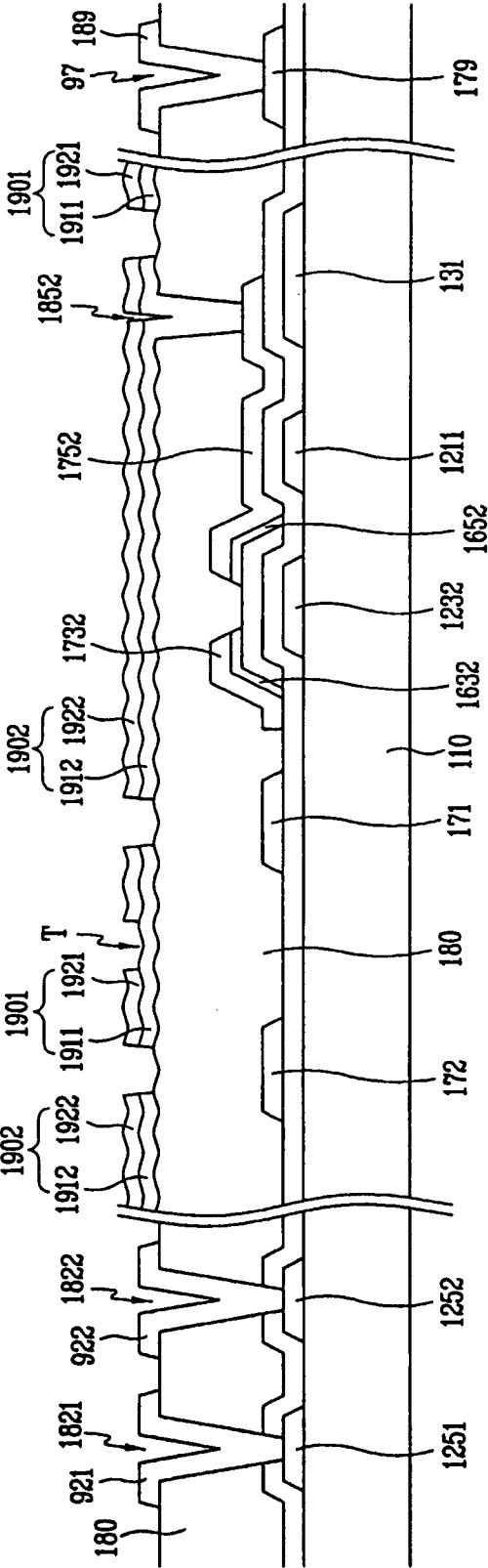


图 2

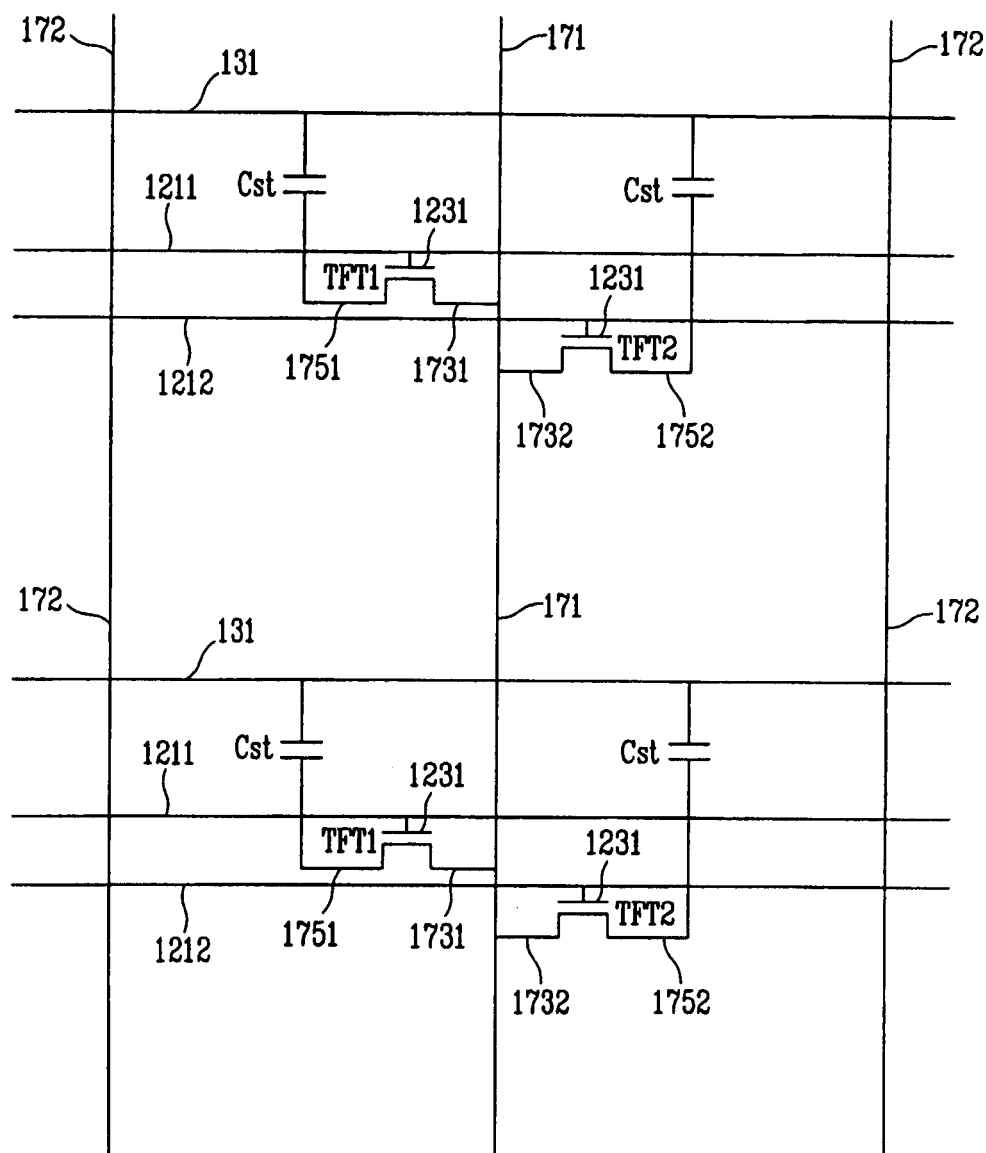


图 3

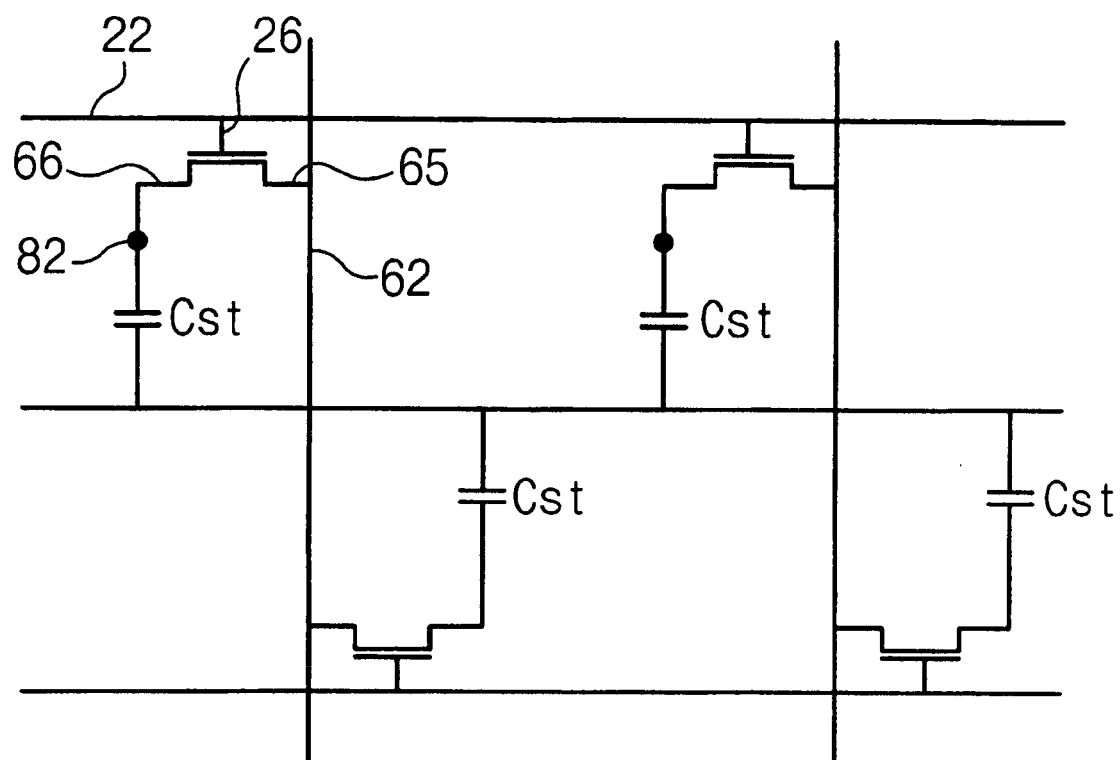


图 5

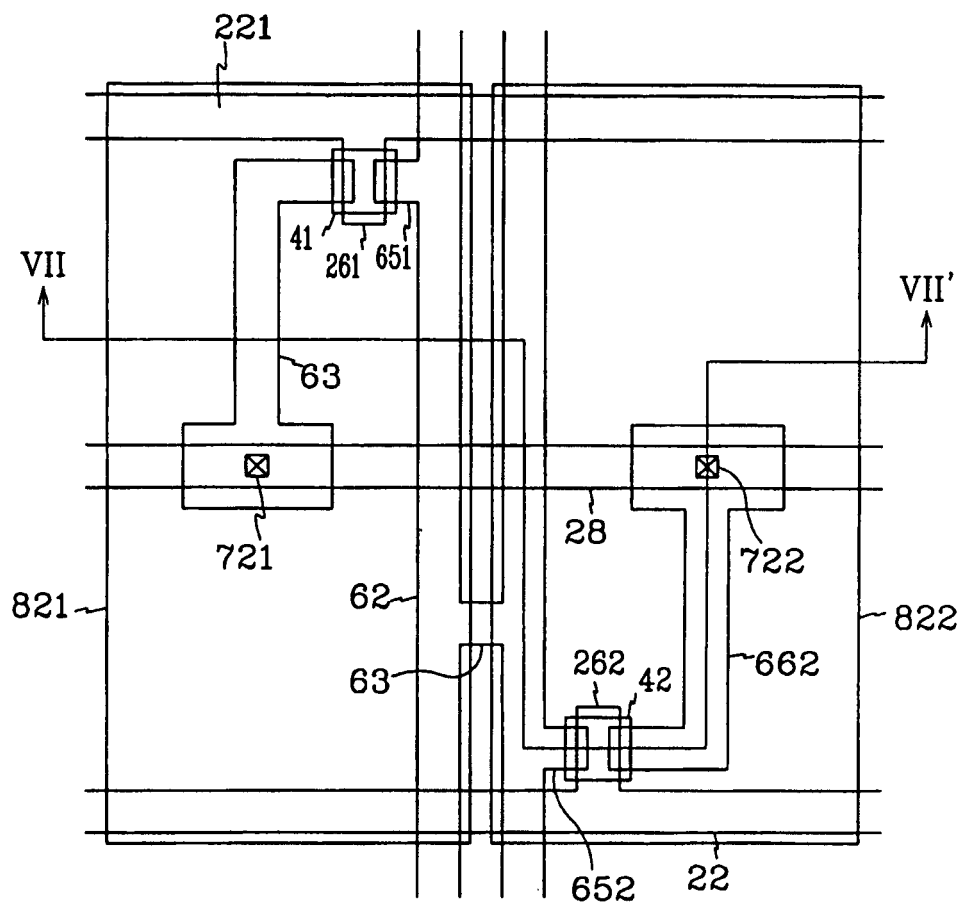


图 6

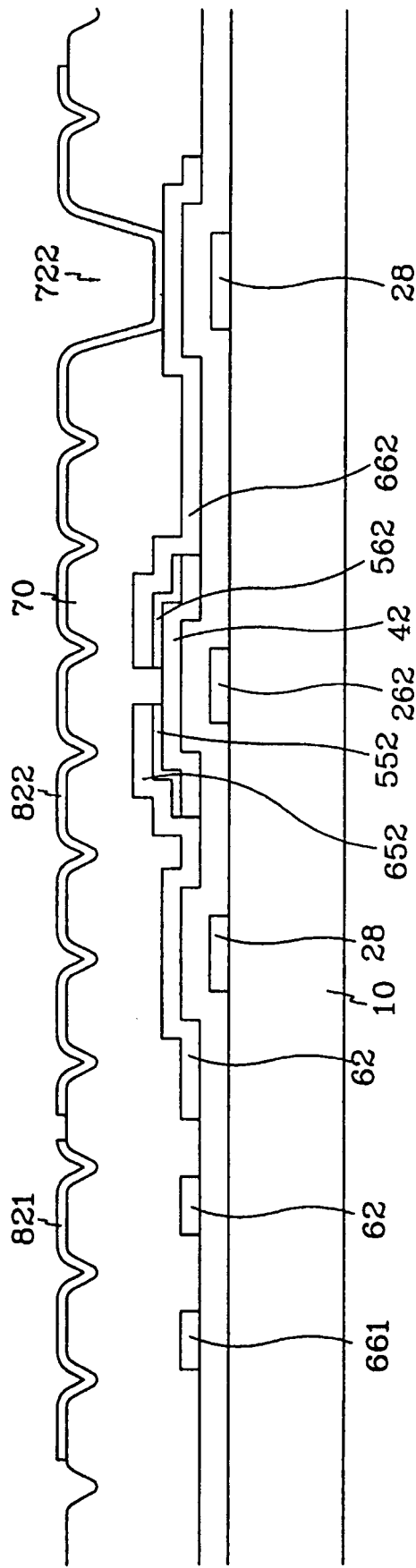


图 7

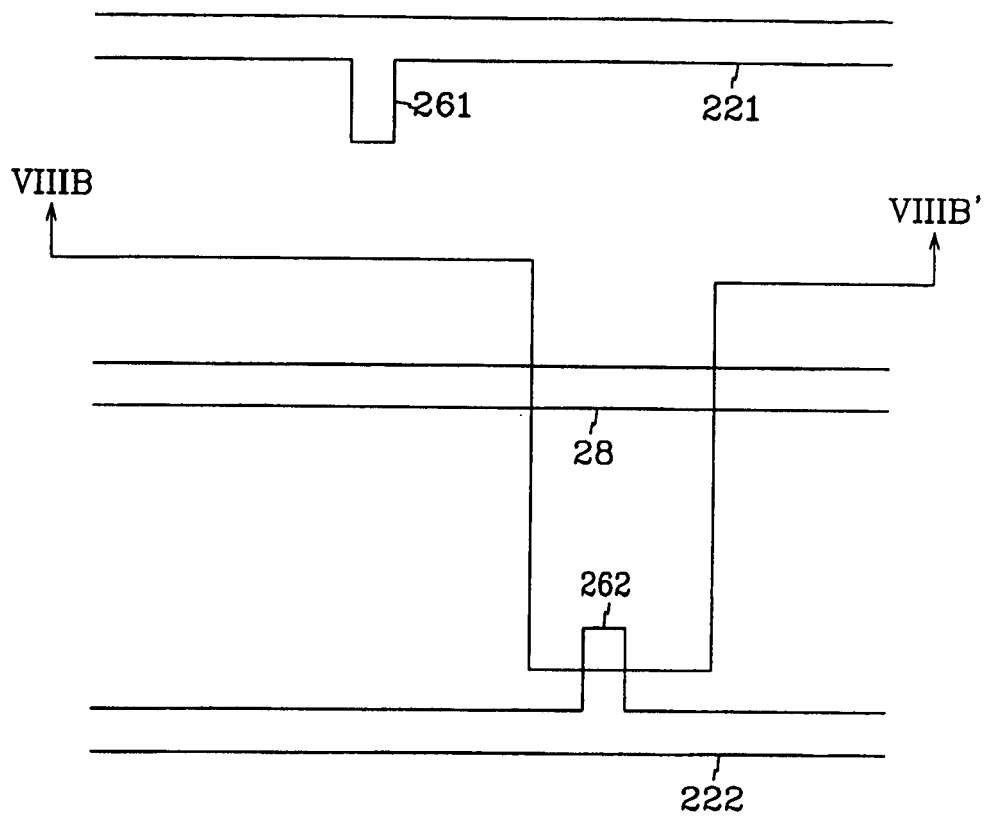


图 8A

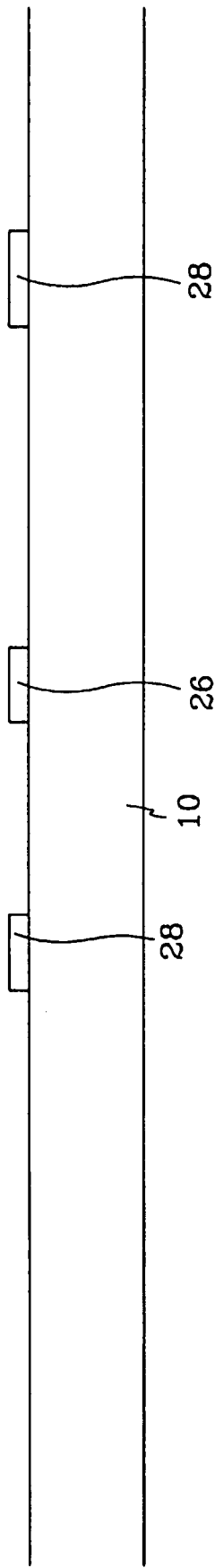


图 8B

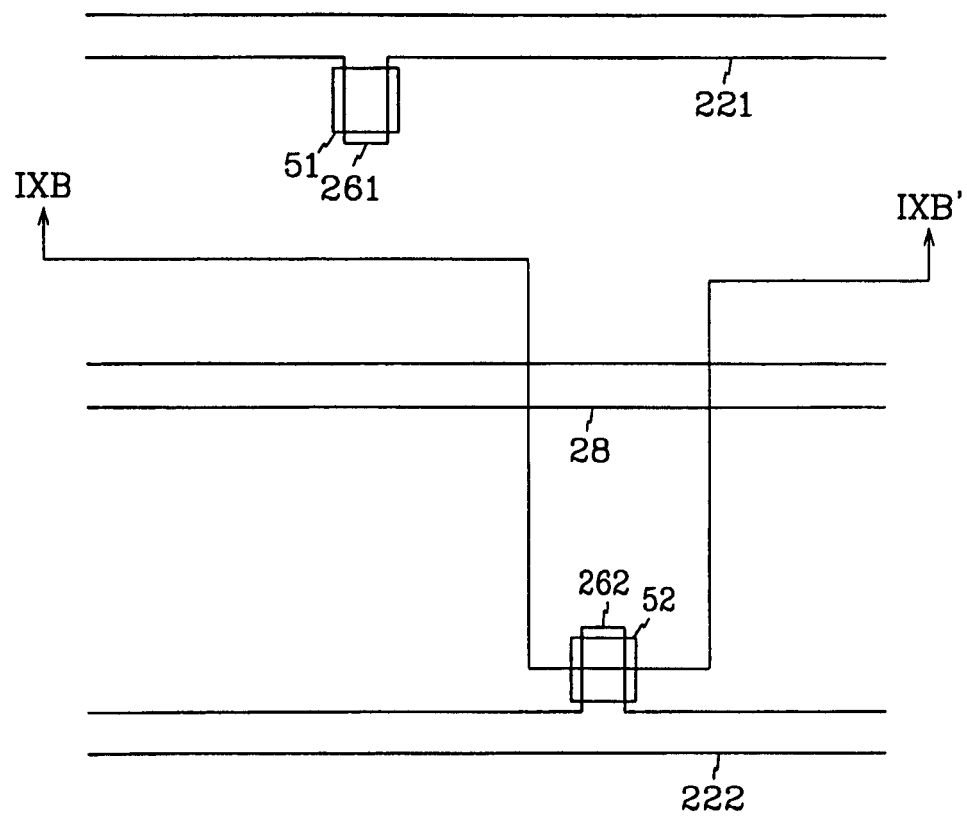


图 9A

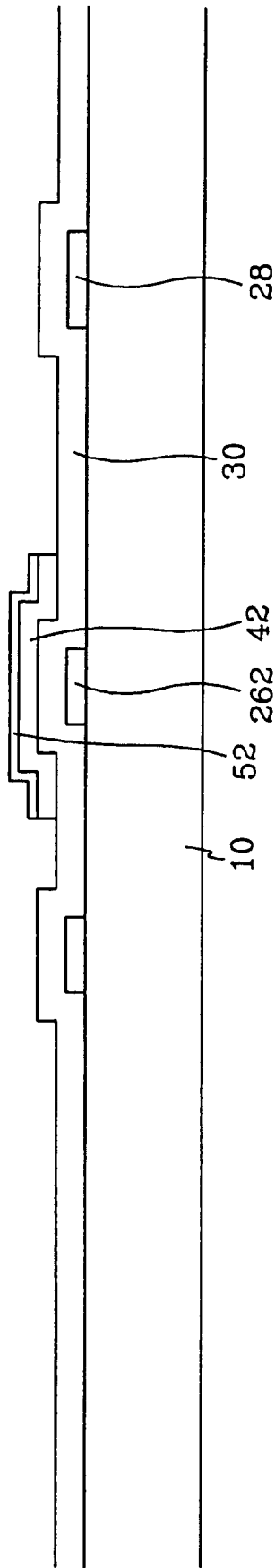


图 9B

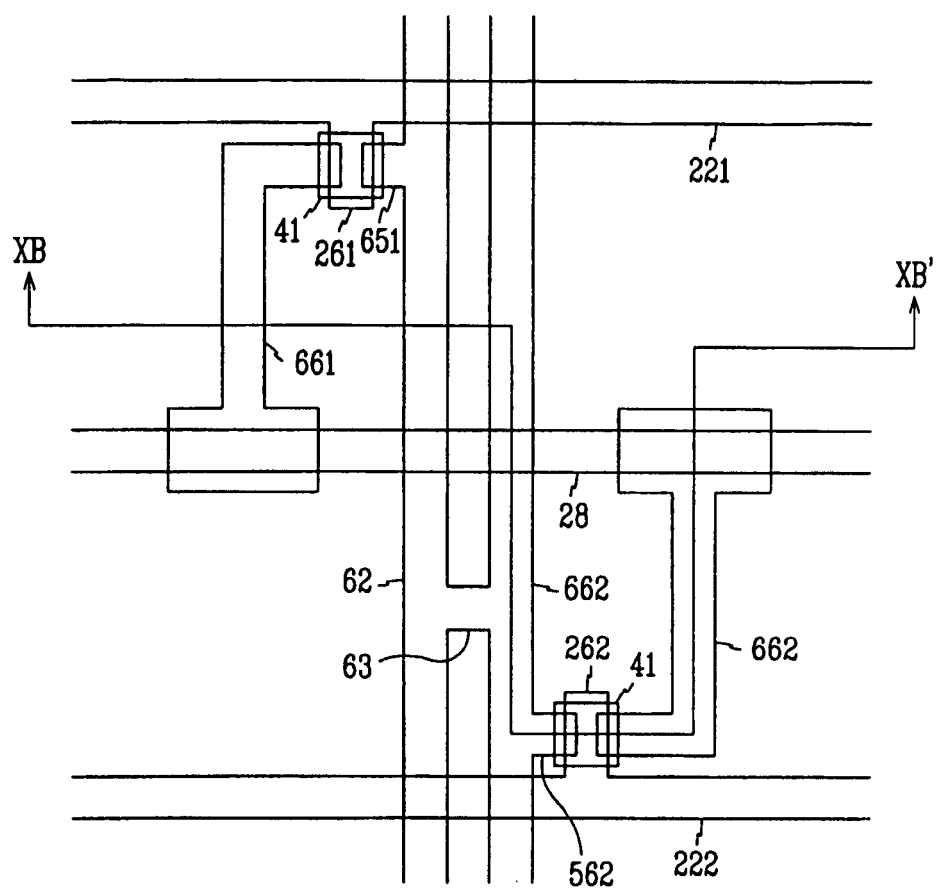


图 10A

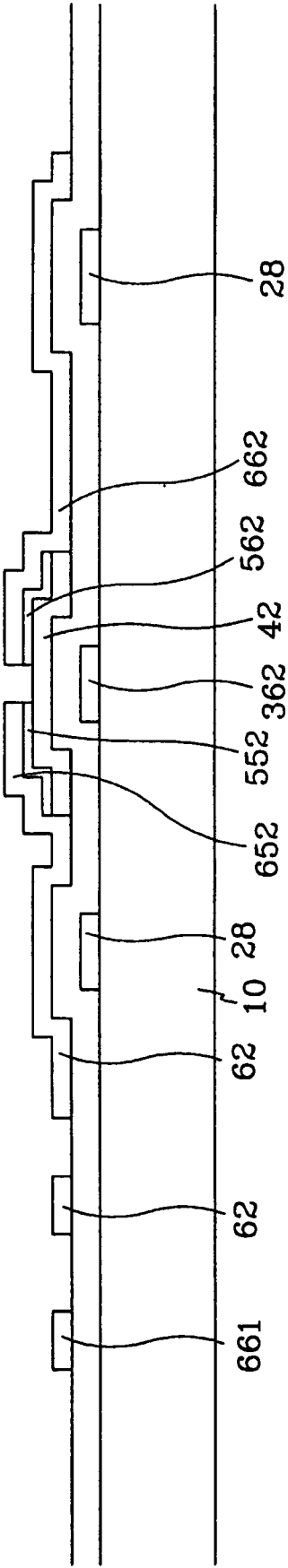


图 10B

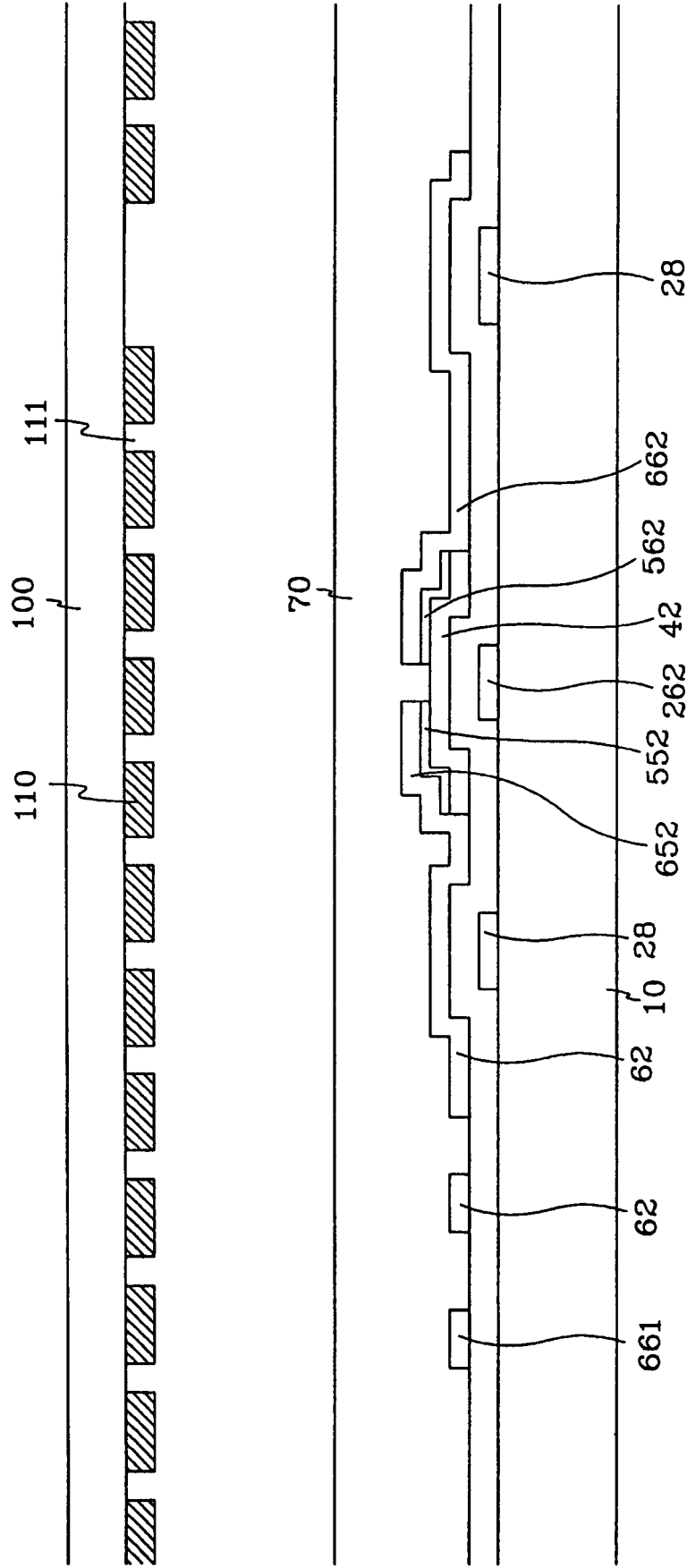


图 11

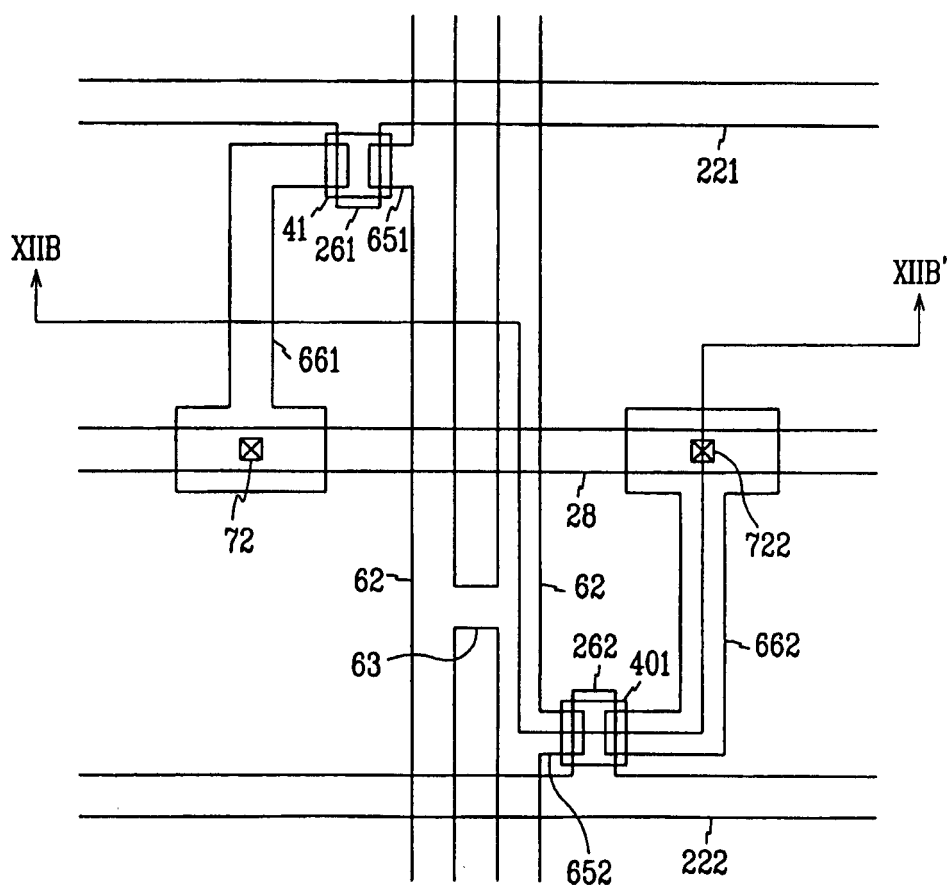


图 12A

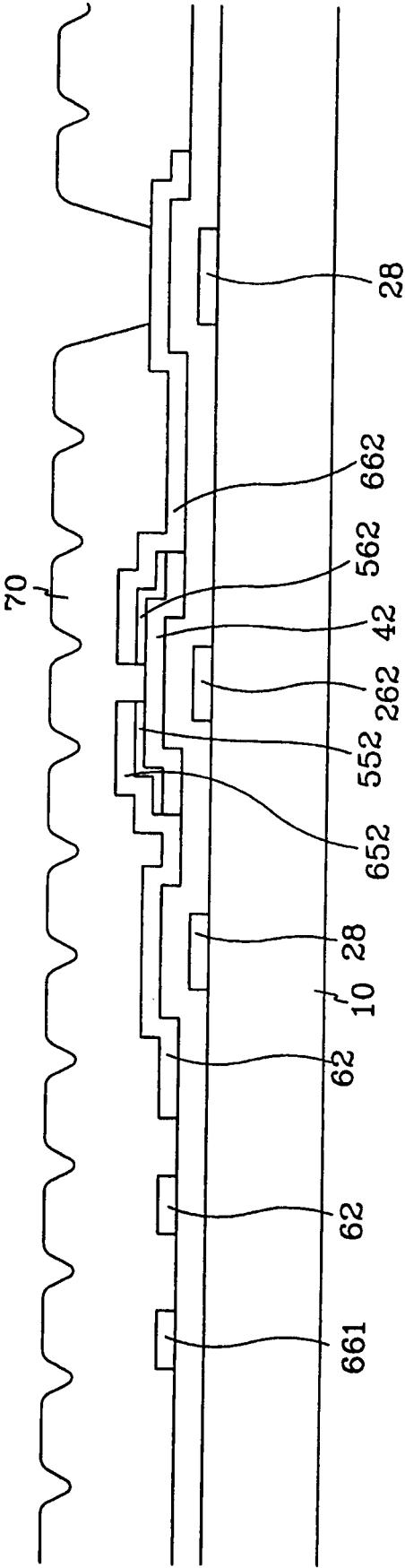


图 12B

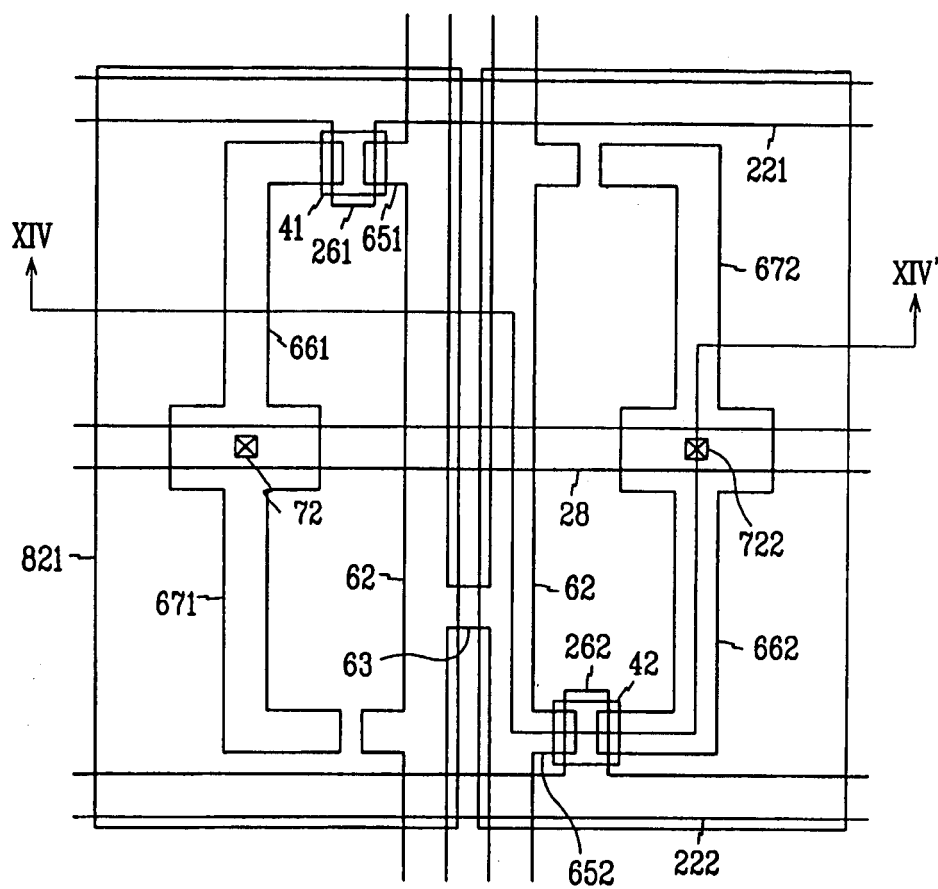


图 13

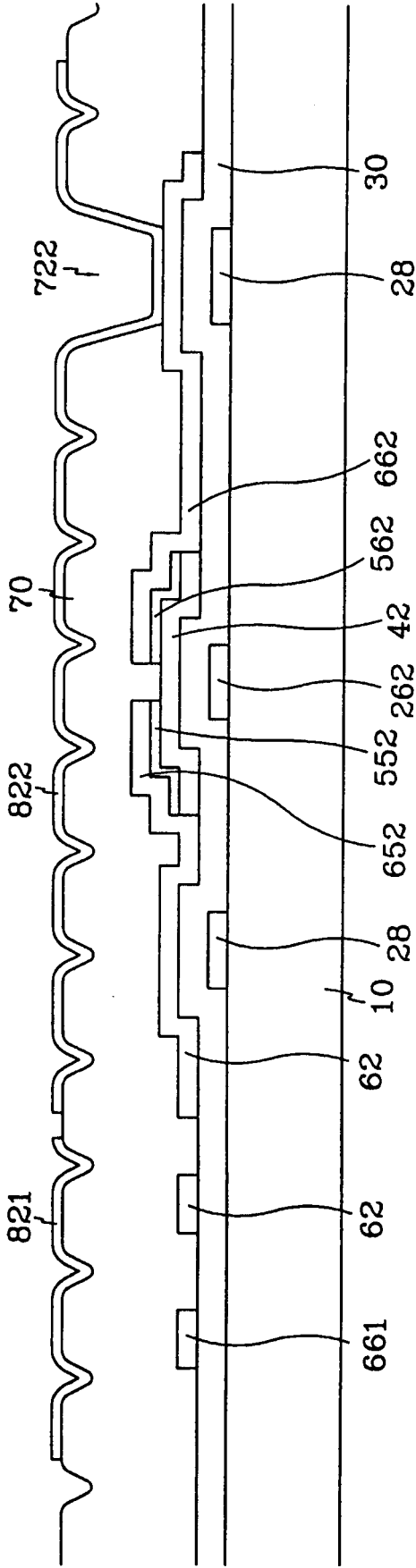


图 14

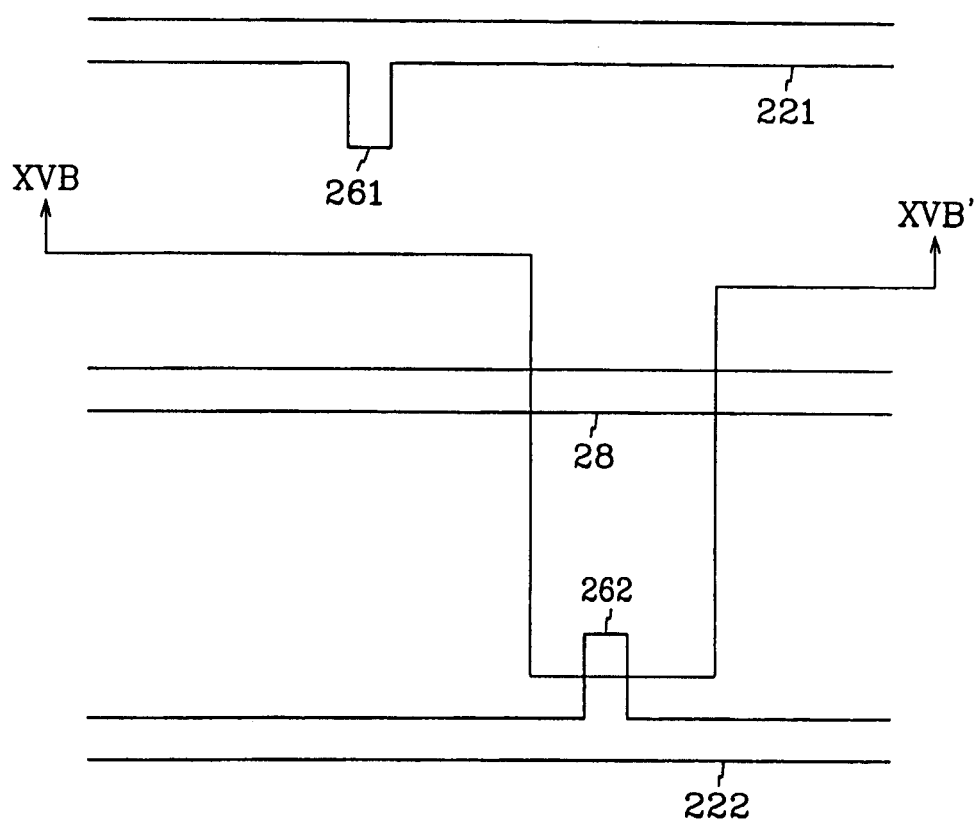


图 15A

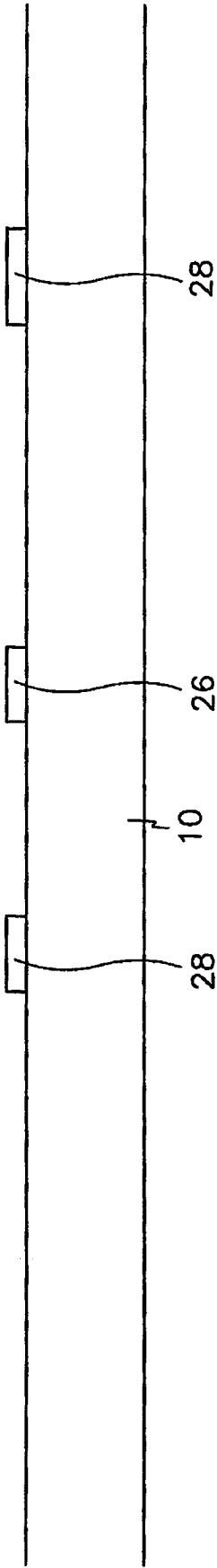


图 15B

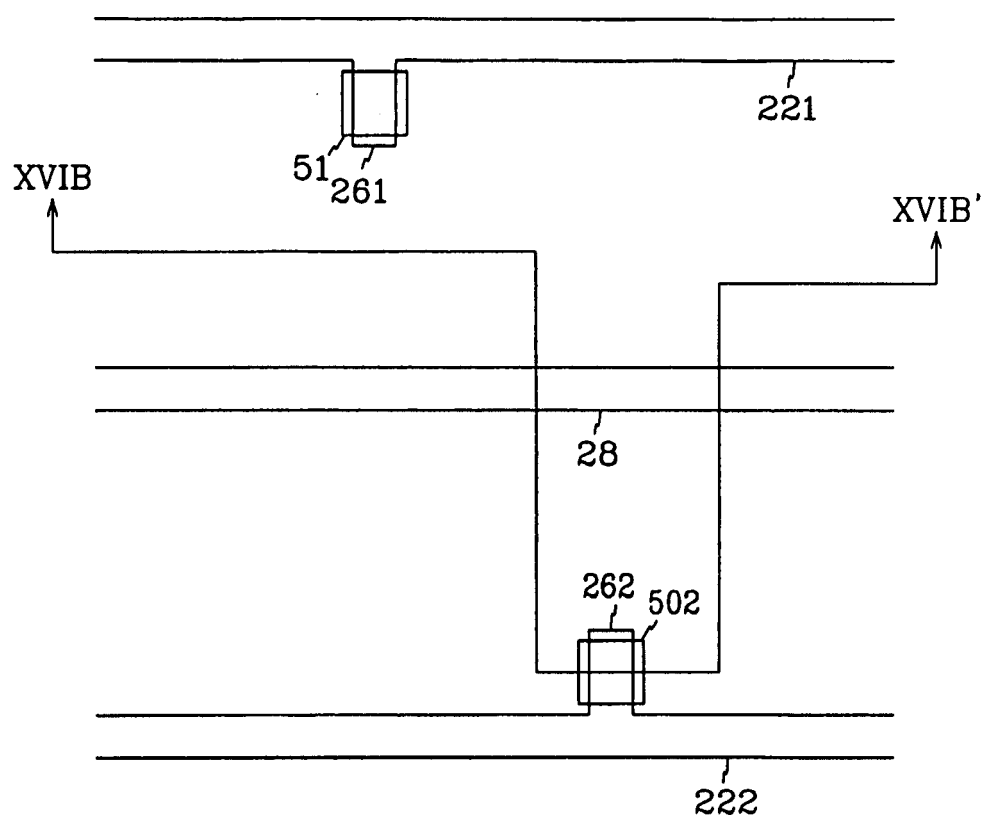


图 16A

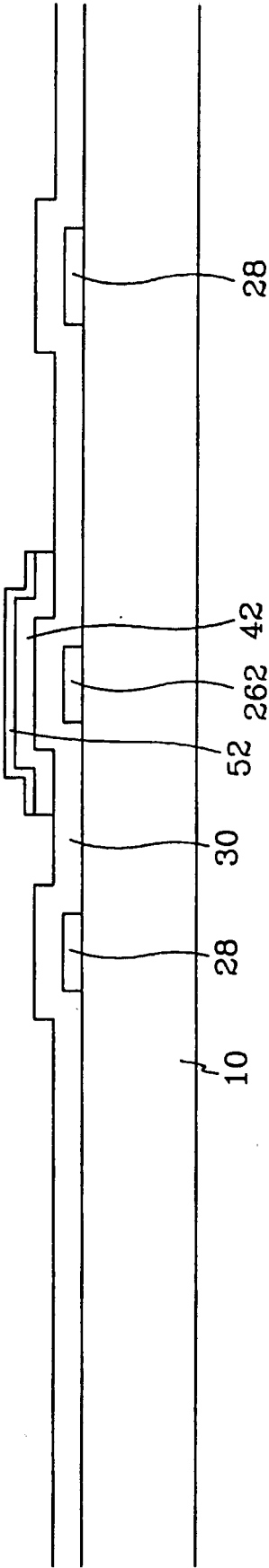


图 16B

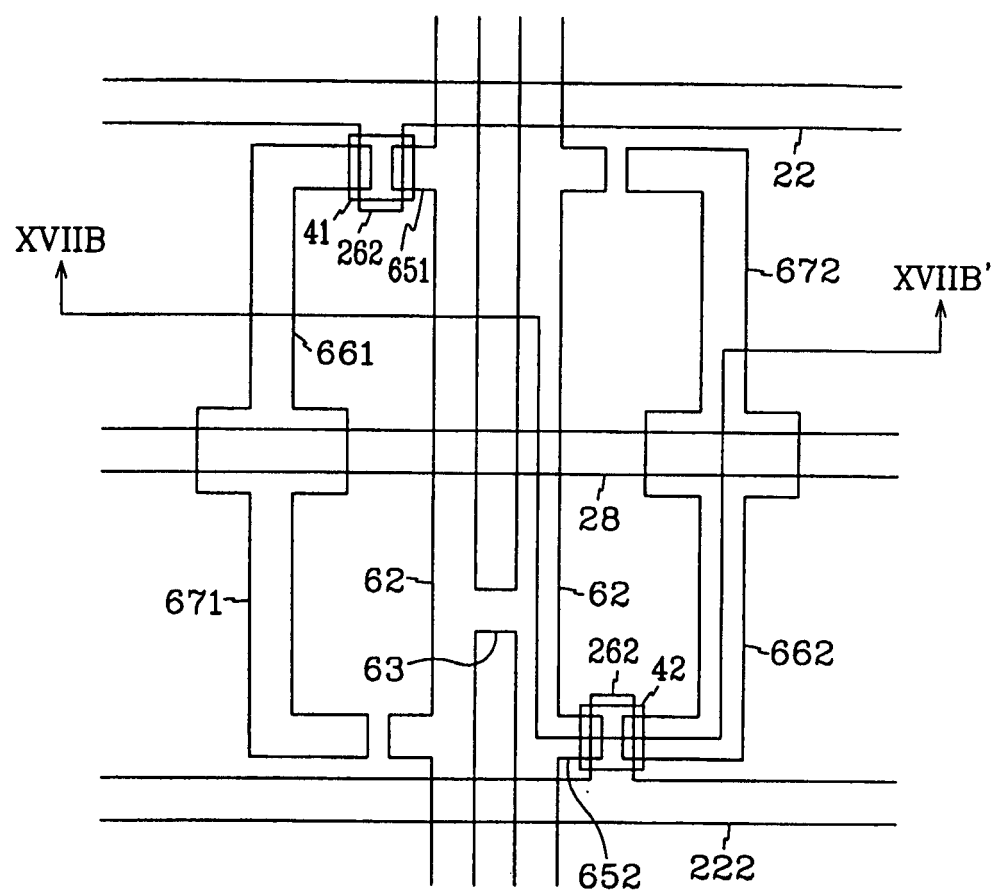


图 17A

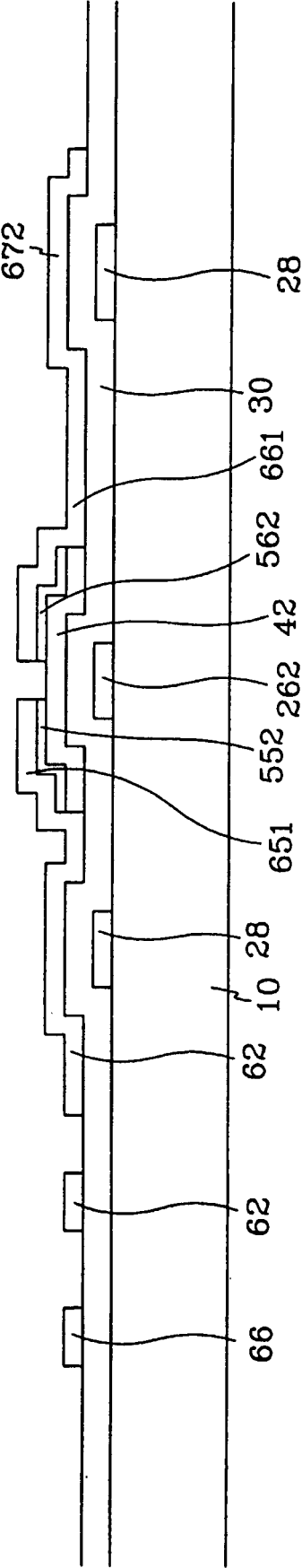


图 17B

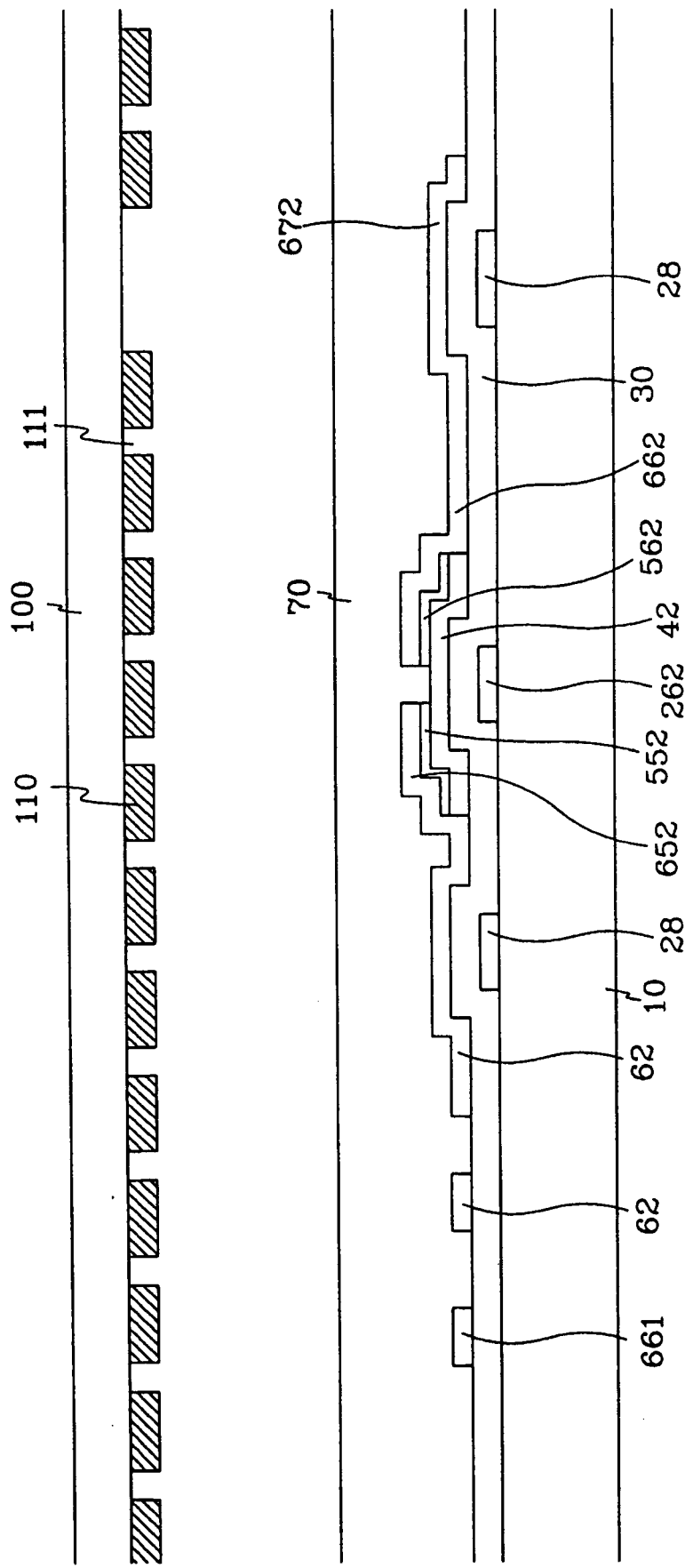


图 18

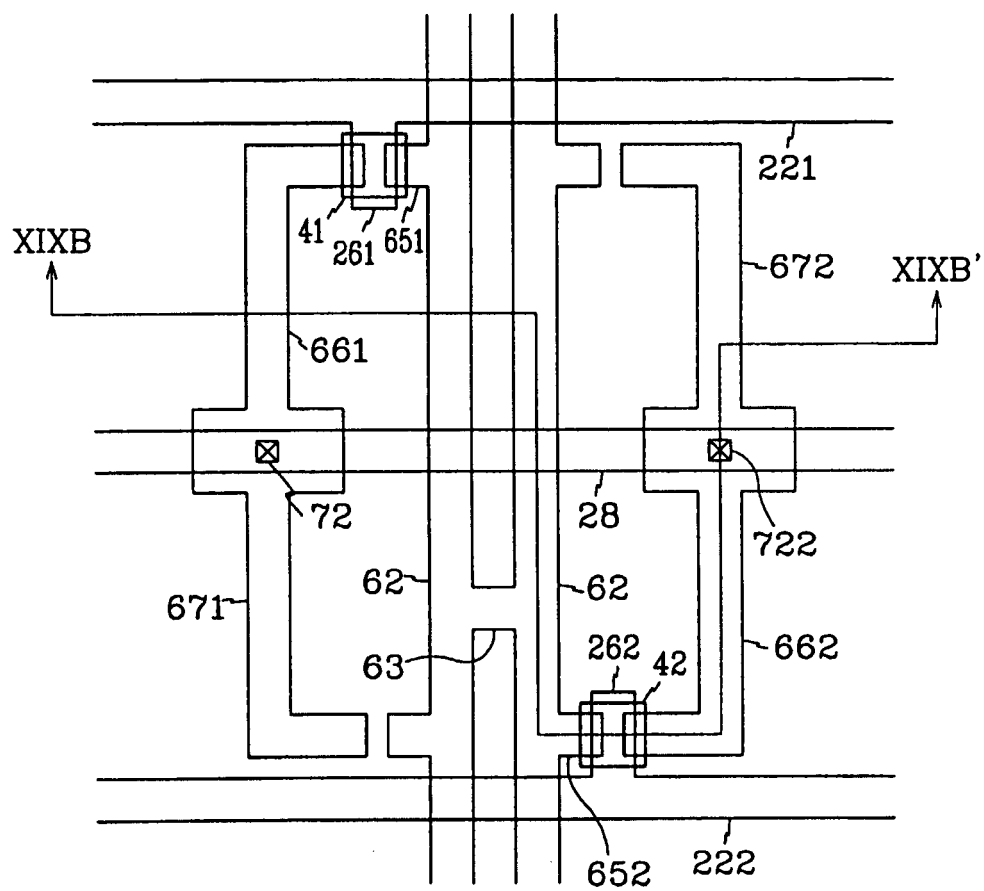


图 19A

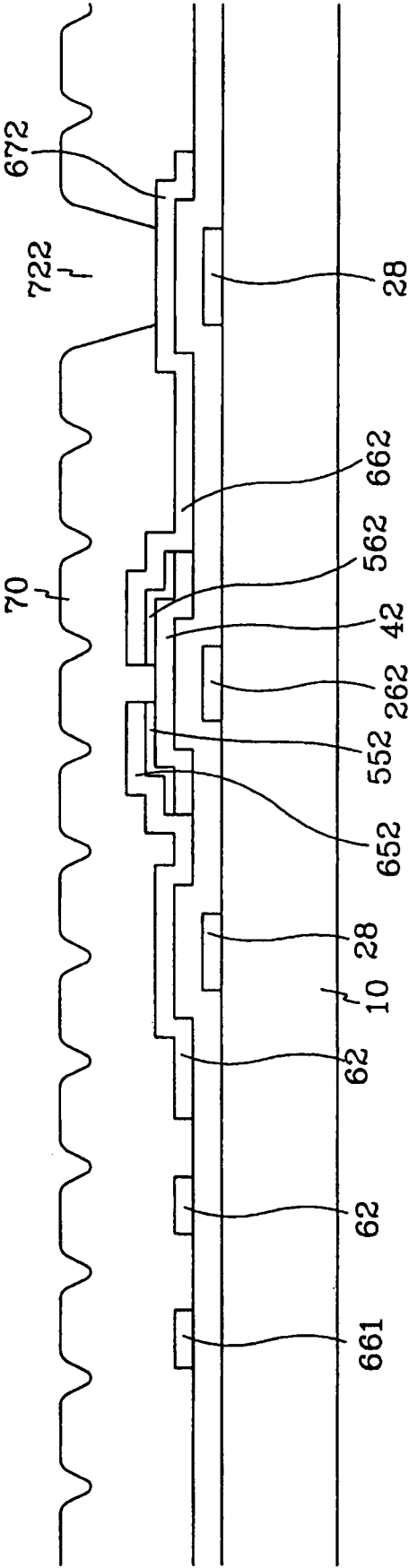


图 19B

专利名称(译)	用于液晶显示器的薄膜晶体管面板		
公开(公告)号	CN1555506A	公开(公告)日	2004-12-15
申请号	CN02817945.5	申请日	2002-08-01
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金东奎		
发明人	金东奎		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1345 G02F1/136 G02F1/1362 G09F9/00 G09F9/30 G09F9/35 H01L21/3205 H01L21/77 H01L21/84 H01L23/52 H01L27/12 H01L29/786 H01L31/20		
CPC分类号	G02F2001/134345 G02F1/136286 H01L27/1214 H01L27/1288 G02F1/136213 H01L27/12 G02F1/13624 H01L27/124		
代理人(译)	余刚 彭焱		
优先权	1020020029290 2002-05-27 KR		
其他公开文献	CN100416388C		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了关于各数据线彼此相对的两个亚像素。提供一对栅极线用于像素的各行。多个辅助信号线设置在像素的邻接列之间。该数据线和辅助信号线交替地排列在像素的邻接列之间。存储布线设置在像素的邻接列之间。

