

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 29/78

H01L 21/00 G02F 1/136



[12] 发明专利申请公开说明书

[21] 申请号 03165006.6

[43] 公开日 2004 年 6 月 9 日

[11] 公开号 CN 1503373A

[22] 申请日 2003.9.8 [21] 申请号 03165006.6

[30] 优先权

[32] 2002.9.6 [33] KR [31] 0053803/2002

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 宋长根

[74] 专利代理机构 北京市柳沈律师事务所

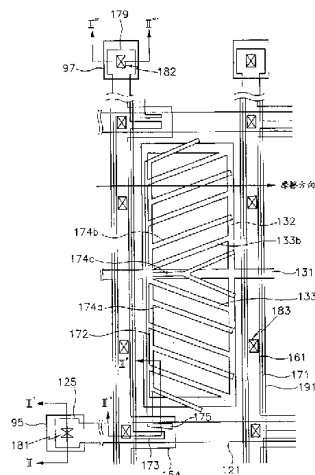
代理人 陶凤波 侯 宇

权利要求书 2 页 说明书 12 页 附图 8 页

[54] 发明名称 液晶显示器及其薄膜晶体管阵列面板

[57] 摘要

本发明提供了一种液晶显示器及其薄膜晶体管阵列面板，该薄膜晶体管阵列面板包括：栅极线和数据线，其形成在绝缘衬底上并相互交叉；多个公共电极，其与栅极线和数据线分开，并与栅极线形成约 7 至 23 度的角；多个像素电极，其与栅极线、数据线和公共电极分开，平行于公共电极延伸，并与公共电极交替布置；以及，薄膜晶体管，其连接到栅极线、数据线和像素电极。



1. 一种薄膜晶体管阵列面板，包括：
栅极线和数据线，其形成在绝缘衬底上并相互交叉；
- 5 多个公共电极，其与栅极线和数据线分开，并与栅极线形成约 7 至 23 度的角；
多个像素电极，其与栅极线、数据线和公共电极分开，平行于公共电极延伸，并与公共电极交替布置；以及
薄膜晶体管，其连接到栅极线、数据线和像素电极。
- 10 2. 如权利要求 1 所述的薄膜晶体管阵列面板，其中公共电极包括形成约 15 至 45 度的角的第一和第二电极。
3. 如权利要求 1 所述的薄膜晶体管阵列面板，还包括连接公共电极的连接电极和平行于栅极线延伸并连接到连接电极的公共电极线。
- 15 4. 如权利要求 1 所述的薄膜晶体管阵列面板，还包括像素电极线，其连接像素电极并平行于数据线延伸。
5. 一种薄膜晶体管阵列面板，包括：
绝缘衬底；
栅极线，其形成在绝缘衬底上；
公共电极线，其包括与栅极线形成约 7 至 23 度的角的多个分支的公共
20 电极；
栅极绝缘层，其在栅极线上；
半导体层，其在栅极绝缘层上；
数据线，其至少部分形成在半导体层上；
像素电极线，其至少部分形成在半导体层上，并包括与公共电极交替
25 布置的多个分支的像素电极；以及
钝化层，其形成在数据线和像素电极线上。
6. 如权利要求 5 所述的薄膜晶体管阵列面板，其中公共电极包括彼此形成约 15 至 45 度的角的第一和第二电极。
7. 如权利要求 6 所述的薄膜晶体管阵列面板，其中像素电极包括分别
30 平行于第一和第二电极延伸的第三和第四电极。
8. 如权利要求 5 所述的薄膜晶体管阵列面板，还包括冗余信号线，其

形成在钝化层上并沿数据线延伸，钝化层具有用于数据线 with 冗余信号线之间连接的接触孔。

9. 如权利要求 5 所述的薄膜晶体管阵列面板，还包括形成在钝化层上的辅助接点，钝化层包括接触孔，其暴露部分数据线并被辅助接点覆盖。

5 10. 如权利要求 5 所述的薄膜晶体管阵列面板，其中公共电极基本上平行于栅极线延伸，并且还包括连接公共电极的框架。

11. 如权利要求 5 所述的薄膜晶体管阵列面板，其中像素电极线基本上平行于数据线延伸。

12. 如权利要求 5 所述的薄膜晶体管阵列面板，还包括欧姆接点，其
10 布置在半导体层与数据线和像素电极线之间。

13. 如权利要求 12 所述的薄膜晶体管阵列面板，其中半导体层具有与数据线、像素电极线和欧姆接点基本上相同的平面形状。

14. 一种薄膜晶体管阵列面板，包括：

第一衬底；

15 栅极线和数据线，其形成在第一衬底上并相互交叉；

多个公共电极，其与栅极线和数据线分开并与栅极线形成约 7 至 23 度的角；

多个像素电极，其与栅极线、数据线和公共电极分开，平行于公共电极延伸，并与公共电极交替排列；

20 薄膜晶体管，其连接到栅极线、数据线和像素电极；

第二衬底；以及

液晶层，其插入在第一衬底与第二衬底之间。

液晶显示器及其薄膜晶体管阵列面板

5 技术领域

本发明涉及一种液晶显示器和薄膜晶体管阵列面板。

背景技术

液晶显示器(LCD)是应用最广泛的平板显示器之一。LCD 包括两块设置
10 有场发生电极(field-generating electrode)的面板和插入其间的液晶(LC)层。
LCD 通过向场发生电极施加电压而在 LC 层中产生电场来显示图像,所述
电场确定 LC 层中 LC 分子的取向来调节入射光的偏振。

在各个面板上包括场发生电极的 LCD 之中,一种被称为面内开关
(In-plane switching)(IPS)式 LCD 的 LCD 在一块面板上设置多个像素电极和
15 多个公共电极。像素电极和公共电极交替布置并产生基本上平行于面板表
面的电场。众所周知,IPS LCD 具有比扭转向列(TN)式 LCD 更优良的视角。

通过给各个像素电极施加单独的电压,实现了 LCD 的图像显示。为了
施加单独的电压,多个三端薄膜晶体管(TFT)连接到各个像素电极,并且在
面板上设置多条栅极线 and 多条数据线,栅极线传输控制 TFT 的信号,数据
20 线传输施加在像素电极上的电压。

由于 IPS 式 LCD 具有侧向色移和某方向上的灰度反转(gray inversion)的
缺点,提出了具有如图 10A 和 10B 中所示的弯曲像素电极和弯曲公共电极
的 LCD。然而,图 10A 中所示的 LCD 的缺点是增大了数据线电阻和寄生电
容,图 10B 中所示的 LCD 的缺点是由于增加了公共电极而减少了孔径比。

25

发明内容

本发明的目的在于解决传统技术中的问题。

提供一种薄膜晶体管阵列面板,其包括:栅极线和数据线,其形成在
绝缘衬底上并相互交叉;多个公共电极,其与栅极线和数据线分开,并与
30 栅极线形成约 7 至 23 度的角;多个像素电极,其与栅极线、数据线和公共
电极分开,平行于公共电极延伸,并与公共电极交替布置;以及,薄膜晶

体管，其连接到栅极线、数据线和像素电极。

公共电极优选包括形成约 15 至 45 度的角的第一和第二电极。

薄膜晶体管阵列面板还可包括连接公共电极的连接电极和平行于栅极线延伸并连接到连接电极的公共电极线。

- 5 薄膜晶体管阵列面板还可包括像素电极线，其连接像素电极并平行于数据线延伸。

- 提供一种薄膜晶体管阵列面板，其包括：绝缘衬底；栅极线，其形成在绝缘衬底上；公共电极线，其包括与栅极线形成约 7 至 23 度的角的多个分支的公共电极；栅极绝缘层，其在栅极线上；半导体层，其在栅极绝缘层上；数据线，其至少部分形成在半导体层上；像素电极线，其至少部分形成在半导体层上，并包括与公共电极交替布置的多个分支的像素电极；以及，钝化层，其形成在数据线和像素电极线上。

公共电极优选包括彼此形成约 15 至 45 度的角的第一和第二电极。

- 15 像素电极优选包括分别平行于第一和第二电极延伸的第三和第四电极。

薄膜晶体管阵列面板还可包括冗余信号线，其形成在钝化层上并沿数据线延伸，钝化层具有用于数据线与冗余信号线之间连接的接触孔。

薄膜晶体管阵列面板还可包括形成在钝化层上的辅助接点，钝化层包括接触孔，其暴露部分数据线并被辅助接点覆盖。

- 20 公共电极优选基本上平行于栅极线延伸，并且还包括连接公共电极的框架。

像素电极线优选基本上平行于数据线延伸。

薄膜晶体管阵列面板还可包括欧姆接点，其布置在半导体层与数据线和像素电极线之间。

- 25 半导体层可具有与数据线、像素电极线和欧姆接点基本上相同的平面形状。

- 30 提供一种薄膜晶体管阵列面板，其包括：第一衬底；栅极线和数据线，其形成在第一衬底上并相互交叉；多个公共电极，其与栅极线和数据线分开并与栅极线形成约 7 至 23 度的角；多个像素电极，其与栅极线、数据线和公共电极分开，平行于公共电极延伸，并与公共电极交替排列；薄膜晶体管，其连接到栅极线、数据线和像素电极；第二衬底；以及，液晶层，

其插入在第一衬底与第二衬底之间。

附图说明

通过参考附图介绍本发明的优选实施例，本发明的上述和其它优点将

5 变得更明显易懂，其中：

图 1 是用于根据本发明实施例的 LCD 的典型 TFT 阵列面板的布局图；

图 2 是图 1 中所示的 TFT 阵列面板沿 II-II' 线截取的剖视图；

图 3 是用于根据本发明另一实施例的 LCD 的典型 TFT 阵列面板的布局图；

10 图 4 是图 3 中所示的 TFT 阵列面板沿 IV-IV'、IV'-IV'' 和 IV''-IV''' 线截取的剖视图；

图 5-9 是根据本发明实施例，图 3 和 4 中所示的 TFT 阵列面板在其制造方法的中间步骤中的剖视图；以及

图 10A 和 10B 是用于传统 LCD 的 TFT 阵列面板的布局图。

15

具体实施方式

下面，将参考附图更加完整地描述本发明，在附图中图示出本发明的优选实施例。然而，本发明能够以多种不同的形式来实施，不应限于本文中阐述的实施例。

20 在附图中，为清楚起见，夸大了层、膜和区域的厚度。相同附图标记始终表示相同元件。可以理解，当元件(如层、膜、区域或衬底)被称为“在另一元件上”时，它可以直接位于该其它部件之上或者可以有中间元件存在。相反，当元件被称为“直接在另一元件上”时，则没有居间元件存在。

现在，将参考附图描述根据本发明实施例的液晶显示器、用于 LCD 的
25 TFT 阵列面板、及其制造方法。

图 1 是用于根据本发明实施例的 LCD 的典型 TFT 阵列面板的布局图，而图 2 是图 1 中所示的 TFT 阵列面板沿 II-II' 线截取的剖视图。

在绝缘衬底 110 上形成传输栅极信号的多个栅极线 121 和传输公共电压的多个公共电极线 131。

30 每个栅极线 121 基本上沿横向延伸，而每个栅极线 121 的多个部分形成了多个栅极电极 123。

每个公共电极线 131 基本上沿横向延伸, 并包括多组分支, 每组分支包括框架 132 和连接到框架 132 上的多个公共电极 133a 和 133b。框架 132 具有包括四个边的矩形形状。公共电极 133a 和 133b 斜向延伸, 并且公共电极 133a 从框架 132 的左边向右上方向延伸, 而公共电极 133b 从框架 132 的左边向右下方向延伸。公共电极 133a 和 133b 的延伸与栅极线 121 交叉为约 15 ± 8 度角, 即, 在约 7 至 23 度的范围内, 因此它们相互交叉为约 14 至 46 度范围内的角度, 优选在约 15 至 45 度范围内。

栅极线 121 和公共电极线 131 可以包括具有不同物理特性的两层薄膜, 下薄膜(未示出)和上薄膜(未示出)。上薄膜优选用低电阻金属制造, 包括含 Al 金属如 Al 和 Al 合金, 用于降低信号延迟和栅极线 121 与公共电极线 131 中的压降。另一方面, 下薄膜优选用诸如 Cr、Mo 和 Mo 合金的材料制造, 其具有与其它材料(如氧化铟锡(ITO)或氧化铟锌(IZO))的良好接触性。下薄膜材料和上薄膜材料的良好典型组合是 Cr 和 Al-Nd 合金。

另外, 栅极线 121 和公共电极线 131 的横向侧边是锥形的, 侧边关于衬底 110 表面的倾角范围在约 30 至 80 度。

优选用氮化硅(SiN_x)制造的栅极绝缘层 140 形成在栅极线 121 和公共电极线 131 上。

优选用氢化非晶硅(缩写为“a-Si”)或多晶硅制成的多个半导体条 151 形成在栅极绝缘层 140 上。每个半导体条 151 基本上沿纵向延伸, 并具有朝栅极电极 123 分支的多个突出 154。

优选用硅化物或以 n 型杂质重掺杂的 n+氢化 a-Si 制造的多个欧姆接触条和岛 161 和 165 形成在半导体条 151 上。每个欧姆接触条 161 具有多个突出 163, 突出 163 和欧姆接触岛 165 成对地位于半导体条 151 的突出 154 上。

半导体条 151 和欧姆接点 161 和 165 的横向侧边是锥形的, 其倾角优选在约 30 至 80 度的范围内。

彼此分开的多个数据线 171 和多个像素电极线 172 形成在欧姆接点 161 和 165 和栅极绝缘层 140 上。

传输数据电压的数据线 171 基本上沿纵向延伸, 并与栅极线 121 和公共电极线 131 交叉。每个像素电极线 172 基本上沿纵向延伸, 并包括多个称为像素电极的分支 174a 至 174c。像素电极 174a 和 174b 分别平行于公共

电极 133a 和 133b 延伸, 而像素电极 174c 沿公共电极线 131 延伸并分叉成两个分别平行于公共电极 133a 和 133b 的分支。

每个数据线 171 包括每个数据线 171 朝栅极线 123 突出从而形成多个源极电极 173 的多个分支, 而每个像素电极线 172 还包括延伸 175, 其朝源极电极 173 突出形成漏极电极 175。每对源极电极 173 和漏极电极 175 关于栅极电极 123 相互相对。栅极电极 123、源极电极 173 和漏极电极 175 连同半导体条 151 的突出 154 一起形成 TFT, 其具有通道, 通道形成在位于源极电极 173 与漏极电极 175 之间的突出 154 内。

像素电极 174a 至 174c 接收来自漏极电极 175 的数据电压, 与公共电极 133a 和 133b 协作产生电场, 这些电场重新取向布置在电极间的液晶层中的液晶分子。像素电极 174a 至 174c 和公共电极 133a 和 133b 形成液晶电容器, 其在关闭 TFT 之后保存施加的电压。为了提高电压存储容量, 提供一个称为“存储电容器”的附加电容器, 其并联到液晶电容器上。通过重叠像素电极线 172 与公共电极线 131 的框架 132 来实现存储电容器。

数据线 171 和像素电极线 172 也可以包括下薄膜(未示出)和上薄膜(未示出), 下薄膜优选用 Mo、Mo 合金或 Cr 制造, 上薄膜位于下薄膜之上并优选用含 Al 金属制造。

如同栅极线 121 和公共电极线 131, 数据线 171 和像素电极线 172 具有锥形横向侧边, 其倾角在约 30 至 80 度的范围内。

欧姆接点 161 和 165 仅插入在下面的半导体条 151 与其上的数据线 171 以及其上的漏极电极 175 之间, 并减少其间的接触电阻。半导体条 151 包括多个暴露部分, 数据线 171 和漏极电极 175 没有覆盖它们, 例如位于源极电极 173 和漏极电极 175 之间的部分。尽管半导体条 151 在大多数地方比数据线 171 窄, 但是如上所述半导体条 151 的宽度变得接近于栅极线 121, 来提高栅极线 121 与数据线 171 之间的绝缘。

钝化层 180 形成在数据线 171 和像素电极 172, 以及半导体条 151 的暴露部分上。钝化层 180 优选用光敏有机材料、低介电绝缘材料或无机材料制造, 光敏有机材料具有良好的平面度特性, 低介电绝缘材料如通过等离子体增强化学汽相沉积(PECVD)而形成的 a-Si:C:O 和 a-Si:C:F, 无机材料如氮化硅。

钝化层 180 具有多个接触孔 182 和 183, 其分别暴露数据线 171 的端部

179 和数据线 171 的中间部分。钝化层 180 和栅极绝缘层 140 具有多个接触孔 181，其暴露栅极线 121 的端部 125。接触孔 181 至 183 可以具有各种形状，如多边形或圆形。优选地，每个接触孔 181 或 182 的面积等于或大于 0.5mm×15μm，并且不大于 2mm×60μm。

5 多个冗余数据线 191 和多个辅助接点 95 和 97 形成在钝化层 180 上，它们优选用 ITO、IZO 或 Cr 制造。

冗余数据线 191 通过接触孔 183 连接到数据线 171 从而形成数据电压的补偿信号通道。辅助接点 95 和 97 分别通过接触孔 181 和 182 连接到栅极线 121 的暴露端部 125 和数据线 171 的暴露端部 179。辅助接点 95 和 97 10 不是必需的，但是优选用来保护暴露部分 125 和 179，并补充暴露部分 125 和 179 与外部设备的粘合性。

最后，对准层 11 形成在冗余数据线 191、辅助接点 95 和 97、以及钝化层 180 上。在如图 1 中所示的箭头指示的方向上摩擦对准层 11，该方向基本上平行于栅极线 121。

15 根据实施例的 LCD 包括图 1 和 2 中所示的 TFT 阵列面板、具有多个滤色器和覆盖在滤色器上并在图 1 中所示箭头指示的方向上被摩擦的对准层的滤色器阵列面板(未示出)、以及插入其间的液晶层(未示出)。对准液晶层中的液晶分子，使得它们的长轴平行于面板表面和摩擦方向。液晶层具有正介电各向异性。

20 通过把公共电压和数据电压施加到公共电极 133a 和 133b 以及像素电极 174a 至 174c 上，产生电场，其基本上平行于面板表面并且基本垂直于公共电极 133a 和 133b 以及像素电极 174a 至 174c 的延伸方向。液晶分子趋向于改变它们的取向来响应电场，使得它们的长轴平行于电场方向。

将包括图 1 和 2 中所示的 TFT 阵列面板的 LCD 与图 10A 和 10B 中所 25 示的传统 LCD 相比较，图 10A 和 10B 是传统 LCD 的布局图。

		传统 LCD		图 1
		图 10A	图 10B	
1	电极间的相交角度	约 150°	约 150°	约 30°
2	摩擦方向	平行于数据线	平行于数据线	平行于栅极线(有利于防止横向干扰)
3	像素区形状	锯齿形	矩形	矩形(有利于降低数

				据线中的信号延迟)
4	向错线(disclination line)数量	3 或 5	3 或 5	1(有利于增加亮度)
5	由公共电极引起的孔径比减少	无	一些	无(有利于提高孔径比)
6	改变电极间距离的可能性	难	难	容易

图 1 中所示的液晶分子的初始取向平行于栅极线，也就是垂直于数据线，而图 10A 和 10B 中所示的液晶分子的初始取向平行于数据线。同时，数据线与像素电极线间的电压差形成垂直于数据线的电场，其干扰图 10A 和 10B 中所示的公共电极与像素电极间的电场，由此导致横向色度亮度干

5 扰。然而，在图 1 和 2 所示的 LCD 中，由于数据线与像素电极线间的电场方向与公共电极与像素电极间的电场方向相同，因此不存在横向干扰。

像素区的矩形形状容许直线数据线，这些数据线的电阻和寄生电容比图 10A 中所示的数据线更小。因此，像素区的矩形形状有利于减少数据线中的信号延迟。

10 在液晶分子取向变化的区域附近产生向错线(disclination line)。图 1 中所示的分子取向只在像素电极 74c 附近变化，而图 10A 和 10B 中所示的分子取向在像素电极的三条曲线附近变化。因此，与图 10A 和 10B 中所示的向错线数量相比，图 1 中所示的向错线数量很小。

图 10B 中所示的 LCD 包括一对接近数据线的宽公共电极，用来产生矩

15 形像素区，其减少了孔径比。然而，图 1 和 2 中所示的 LCD 不存在此问题。

图 10A 和 10B 中所示的像素电极和公共电极平行于数据线而不是栅极线延伸，而图 1 和 2 中所示的像素电极和公共电极平行于栅极线而不是数据线延伸。由于栅极线间的距离比数据线间的距离大很多，因此与图 10A 和 10B 中所示的相比，图 1 所示 LCD 的电极数量和电极间距离非常容易改

20 变。

现在，将详细描述根据本发明实施例，图 1 和 2 中所示 TFT 阵列面板的制造方法。

包括多个栅极电极 123 的多条栅极线 121 和包括多个公共电极 133a 和 133b 的多条公共电极线 131 形成在绝缘衬底 110(如透明玻璃)上。

当栅极线 121 和公共电极线 131 具有双层结构时, 该结构包括下导电膜和上导电膜, 下导电膜优选具有良好物理和化学特性的材料(如 Mo 或 Cr 合金)制造, 上导电膜优选 Al 或含 Al 金属制造。

- 5 优选使用含磷酸、硝酸、醋酸和纯净水的 Ag 蚀刻剂, 通过湿法蚀刻, 可以同时构图 Mo 合金下导电膜和 Ag 合金上导电膜。由于 Ag 合金的蚀刻率大于 Mo 合金, 可以得到约 30 度的锥角。

在按序沉积栅极绝缘层 140、本征 a-Si 层和非本征 a-Si 层之后, 光刻非本征 a-Si 层和本征 a-Si 层, 从而形成多个非本征半导体条 164 和多个本征半导体条 151, 其在栅极绝缘层 140 上包括多个突出 154。

- 10 随后, 形成包括多个源极电极 173 的多条数据线 171、包括多个漏极电极 175 和多个像素电极 74a 至 74c 的多条像素电极线 172。

- 其后, 去除非本征半导体条 164 未由数据线 171 和像素电极线 172 覆盖的突出, 来完成包括多个突出 163 的多个欧姆接触条 161 和多个欧姆接触岛 165, 并暴露部分本征半导体条 151。为了稳定半导体条 151 的暴露表面, 其后优选执行氧等离子体处理。
- 15

- 通过诸如如氮化硅的无机材料的化学汽相沉积(CVD)生长或涂覆诸如丙烯酸材料的有机绝缘材料生长 a-Si:C:O 或 a-Si:C:F, 由此形成钝化层 180。在形成 a-Si:C:O 层时, 在气态下混合用作基本原料的 $\text{SiH}(\text{CH}_3)_3$ 、 $\text{SiO}_2(\text{CH}_3)_4$ 、 $(\text{SiH})_4\text{O}_4(\text{CH}_3)_4$ 、 $\text{Si}(\text{C}_2\text{H}_5\text{O})_4$ 或类似物、如 N_2O 或 O_2 的氧化剂、以及 Ar 或 He, 以进行沉积。对于 a-Si:O:F 层, 通过包括 SiH_4 、 SiF_4 或类似物以及附加气体 O_2 的气体混合物, 进行沉积。可以增加 CF_4 作为辅助氟源。
- 20

沉积了钝化层 180 后, 构图钝化层 180 和栅极绝缘层 140, 形成多个接触孔 181、182 和 183, 分别暴露栅极线 121 的端部 125、数据线 171 的端部 179 和数据线 171 中间部分。

- 25 最后, 通过溅射或光刻 IZO、ITO 或 Cr 层, 在钝化层 180 上形成多条冗余数据线 191 和多个辅助接点 95 和 97。

- 用于 IZO 层的溅射靶例如为日本 Idemitsu Co.公司生产的 IDIXO(铟 x 金属氧化物)。溅射靶包括 In_2O_3 和 ZnO , Zn 关于 Zn 和 In 总量的比优选在约 15 至 20 原子%范围内。为最小化接触电阻, 优选溅射温度等或低于 250 $^{\circ}\text{C}$ 。IZO 或 ITO 层的蚀刻优选包括湿蚀刻, 使用 $\text{HNO}_3/(\text{NH}_4)_2\text{Ce}(\text{NO}_3)_6/\text{H}_2\text{O}$ 的 Cr 蚀刻剂, 其不腐蚀数据线 171、漏极电极 175、栅极线 121、存储电极
- 30

线 131 以及存储电极 133a 至 133e 的 Al。优选地, 在沉积 ITO 层、IZO 层或 Cr 层之前, 将氮气用于预热过程, 其防止通过接触孔 181 至 183 在栅极线 121 和数据线 171 的暴露部分上形成金属氧化物。

5 参考附图 3 和 4, 将详细描述根据本发明另一实施例的 LCD 的 TFT 阵列面板。

图 3 是用于根据本发明另一实施例的 LCD 的典型 TFT 阵列面板的布局图, 而图 4 是图 3 中所示的 TFT 阵列面板沿 IV-IV'、IV'-IV''和 IV''-IV'''线截取的剖视图。

10 如图 3 和 4 所示, 根据本实施例的 LCD 的 TFT 阵列面板的层状结构几乎与图 1 和 2 中所示的结构相同。即, 包括多个栅极电极 123 的多条栅极线 121 和包括多个公共电极 133a 和 133b 的多条公共电极线 131 形成在衬底 110 上, 栅极绝缘层 140、包括多个突出 154 的多个半导体条 151、以及包括多个突出 163 和多个欧姆接触岛 165 的多个欧姆接触条 161 依次形成在其上。包括多个源极电极 173 的多条数据线 171、包括多个漏极电极 175 和
15 多个像素电极 174a 至 174c 的多条像素电极线 172 形成在欧姆接点 161 和 165 上, 钝化层 180 形成在其上。在钝化层 180 和/或栅极绝缘层 140 上设置多个接触孔 181、182 和 183, 多条冗余数据线 191 以及多个辅助接点 95 和 97 形成在钝化层 180 上。

20 与图 1 和 2 中所示的 TFT 阵列面板不同, 根据本实施例的 TFT 阵列面板还沿着像素电极线 172 和像素电极 174a 至 174c, 延长半导体条 151 的延伸 154 和欧姆接触岛 165。

除了设置 TFT 的突出 154 的部分之外, 半导体条和岛 151 具有与数据线 171、像素电极线 172 以及下面的欧姆接点 161 和 165 几乎相同的平面形状。半导体条 151 包括一些暴露部分, 它们未由数据线 171 和像素电极线
25 172 覆盖, 例如位于源极 173 与漏极 175 之间的部分。

现在, 将参考图 5 至 9 以及图 3、4 详细描述根据本发明实施例的、图 3 和 4 中所示的 TFT 阵列面板的制造方法。

图 5 至 9 是根据本发明实施例, 图 3 和 4 中所示的 TFT 阵列面板在其制造方法的中间步骤中的剖视图。

30 参考图 5, 通过光刻, 在衬底 110 上形成包括多个栅极电极 123 的多条栅极线 121 和包括多个公共电极 133a 和 133b 的多条公共电极线 131。

如图 6 所示, 通过 CVD 依次沉积栅极绝缘层 140、本征 a-Si 层 150 和非本征 a-Si 层 160, 使得层 140、150 和 160 分别具有约 1500 至 5000Å、约 500 至 2000Å 和约 300 至 600Å 的厚度。通过溅射沉积导电层 170, 并在导电层 170 上涂覆厚度约 1 至 2 微米的光致抗蚀剂膜。

- 5 透过曝光掩模(未示出)曝光光致抗蚀剂膜并显影, 使显影的光致抗蚀剂 PR 具有与位置相关的厚度。图 6 中所示的光致抗蚀剂包括多个具有递减厚度的第一至第三部分。第一部分位于引线区 A 上, 第二部分位于通道区 C 上, 基本上不具有厚度的第三部分位于其余区 B 上, 其暴露导电层 170 的下面的部分。根据随后的工艺步骤中的工艺条件调整光致抗蚀剂 PR 的第二
- 10 部分对第一部分的厚度比。优选地, 第二部分的厚度等于或小于第一部分厚度的一半, 尤其是等于或小于 4000Å。

- 通过几种技术可以获得光致抗蚀剂 PR 的与位置相关的厚度, 例如通过在曝光掩模上设置半透明区域, 以及透明区域和阻光不透明区域。半透明区域可以具有狭缝图案、格栅图案、具有中间透射率或中间厚度的薄膜。
- 15 在使用狭缝图案时, 优选地, 狭缝宽度或狭缝间距小于用于光刻的曝光剂器的分辨率。另一实例是使用可回流的光致抗蚀剂。具体地说, 通过使用只具有透明区和不透明区的普通曝光掩模形成用可回流材料制造的光致抗蚀剂图案后, 对光致抗蚀剂图案进行回流过程, 从而流到没有光致抗蚀剂的区域, 由此形成薄的部分。

- 20 在使用合适的工艺条件时, 光致抗蚀剂 PR 的不同厚度使得能够有选择地蚀刻下面的层。因此, 通过一系列蚀刻步骤, 得到包括多个源极电极 173 的多条数据线 171、包括多个漏极电极 175 和多个像素电极 174a 至 174c 的多条像素电极线 172、以及包括多个突出 163 的多个欧姆接触条 161、多个欧姆接触岛 165、以及包括多个突出 154 的多个半导体条 151。

- 25 为了叙述的目的, 引线区 A 上的导电层 170、非本征 a-Si 层 160 和本征 a-Si 层 150 部分称为第一部分, 通道区 C 上的导电层 170、非本征 a-Si 层 160 和本征 a-Si 层 150 部分称为第二部分, 余区 B 上的导电层 170、非本征 a-Si 层 160 和本征 a-Si 层 150 部分称为第三部分。

形成这种结构的典型工序如下:

- 30 (1)去除引线区 A 上的导电层 170、非本征 a-Si 层 160 和本征 a-Si 层 150 的第三部分;

(2)去除光致抗蚀剂 PR 的第二部分;
(3)去除通道区 C 上的导电层 170 和非本征 a-Si 层 160 的第二部分; 以及

(4)去除光致抗蚀剂 PR 的第一部分。

5 另一典型工序如下:

(1)去除导电层 170 的第三部分;

(2)去除光致抗蚀剂 PR 的第二部分;

(3)去除非本征 a-Si 层 160 和本征 a-Si 层 150 的第三部分;

(4)去除导电层 170 的第二部分;

10 (5)去除光致抗蚀剂 PR 的第一部分;

(6)去除非本征 a-Si 层 160 的第二部分。

详细描述第一实例。

如图 7 中所示, 去除引线区 B 上导电层 170 暴露的第三部分, 从而暴露下面非本征 a-Si 层 160 的第三部分。

15 图 7 表示包括彼此相连的数据线 171 和像素电极线 172 的导电层 170 的部分(下文称为导体)。干法蚀刻可以蚀刻出光致抗蚀剂 PR 的顶部。随后, 去除区域 B 上非本征 a-Si 层 160 的第三部分和本征 a-Si 层 150 的第三部分。

参考图 8, 去除光致抗蚀剂 PR 的第二部分, 暴露导体的第二部分。或者同时或者独立地去于非本征 a-Si 层 160 和本征 a-Si 层 150 第三部分的去除, 去除光致抗蚀剂 PR 的第二部分。通过灰化, 去除保留在通道区 C 上的光致抗蚀剂 PR 的第二部分的残余。

在本步骤中, 完成了半导体条 151, 附图标记 164 表示包括彼此相连的欧姆接触条 161 和岛 165 的非本征 a-Si 层 160 部分, 这些部分称为“非本征半导体条”。

25 去除通道区 C 上的导体和非本征 a-Si 条 164 的第二部分以及光致抗蚀剂 PR 的第一部分。

如图 8 所示, 可以去除通道区 C 上的本征半导体条 151 的突出顶部 154, 使厚度减少, 将光致抗蚀剂的第一部分蚀刻到预定厚度。

这样, 每个导体被分成要完成的数据线 171 和多条像素电极线 175, 每个非本征导体条 164 被分成要完成的欧姆接触条 161 和多个欧姆接触岛 165。

接着，通过在约 250 至 1500℃范围内的温度下化学汽相沉积氮化硅，生长低介电材料如 a-Si:C:O 或 a-Si:C:F，通过化学汽相沉积氮化硅，或涂覆具有良好平面性的有机绝缘材料(如丙烯酸基材料)，形成钝化层 180。参考图 9，光刻钝化层 180 以及栅极绝缘层 140，形成多个接触孔 181、182 和 183。

5 最后，如图 3 和 4 所示，溅射和光刻厚度范围在约 500Å 与约 1500Å 之间的导电层如 IZO，形成多条冗余数据线 191 和多个辅助接点 95 和 97。优选地，IZO 层的蚀刻包括湿法蚀刻，使用 $\text{HNO}_3/(\text{NH}_4)_2\text{Ce}(\text{NO}_3)_6/\text{H}_2\text{O}$ 的 Cr 蚀刻剂，其不腐蚀数据线 171 和像素电极线 172 的 Al。

10 通过使用单个光刻步骤形成数据线 171、像素电极线 172、以及欧姆接点 161 和 165 以及半导体条 151，本实施例简化了制造工艺。

虽然已经参考优选实施例详细描述了本发明，本领域技术人员可以理解的是，在不偏离在所附权利要求书中所阐述的本发明的实质和范围的情况下，能够对本发明进行各种修改和替代。

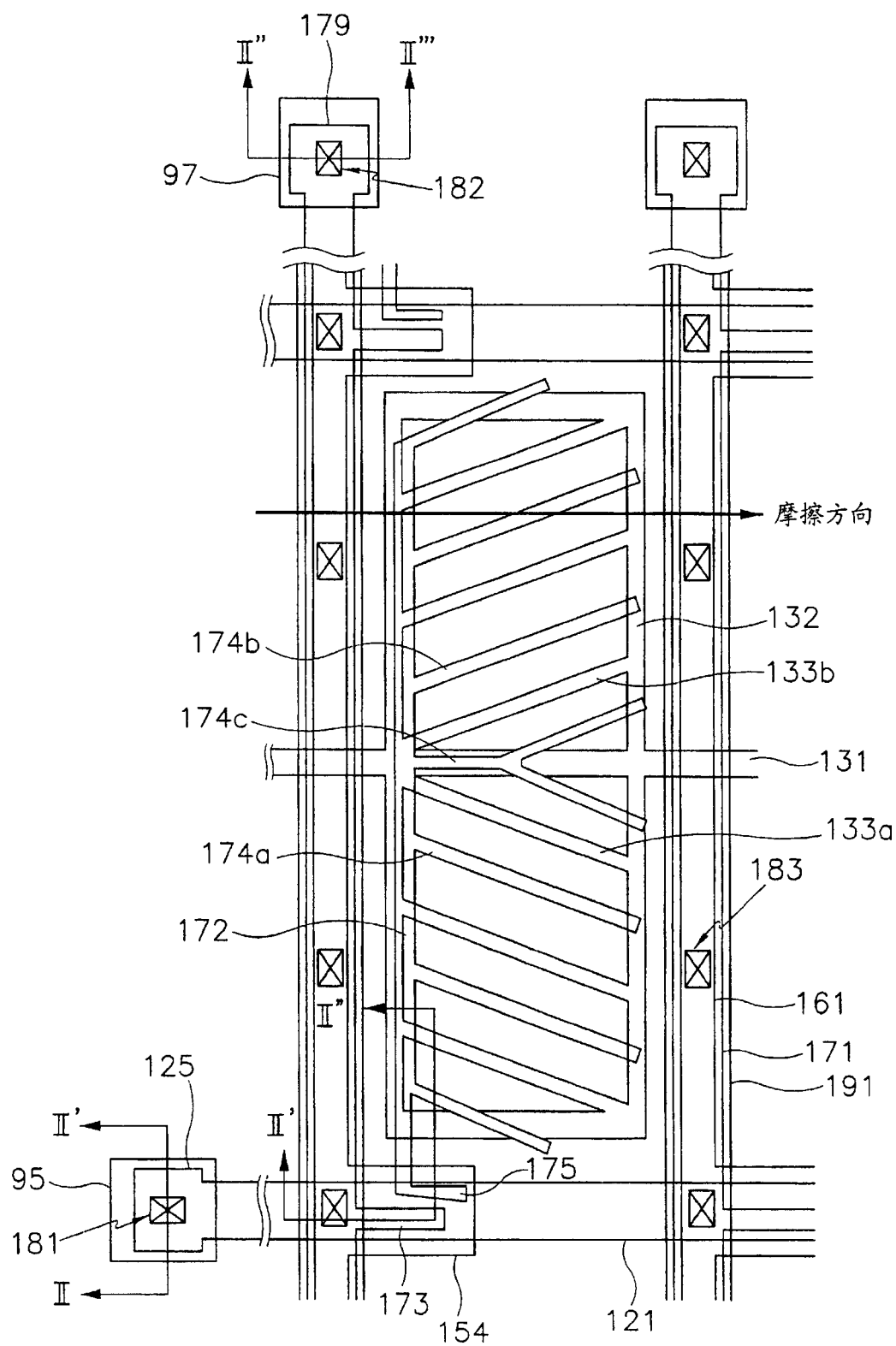


图 1

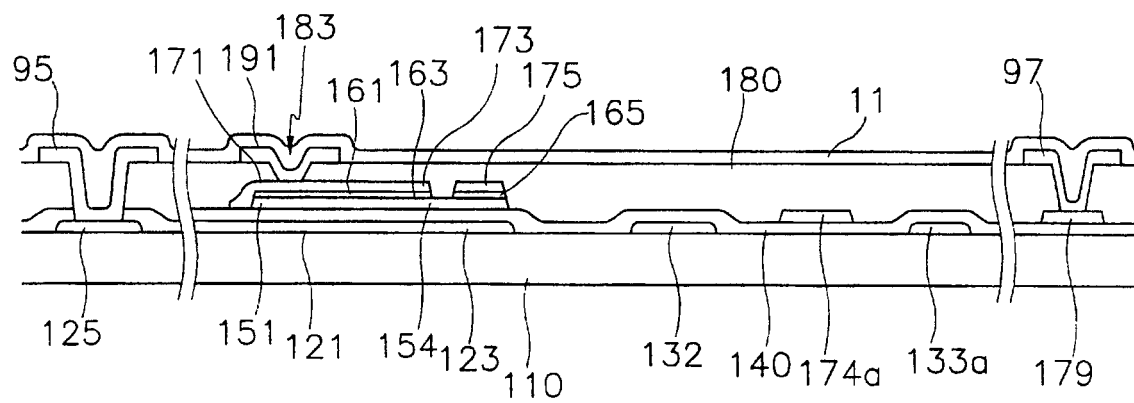


图 2

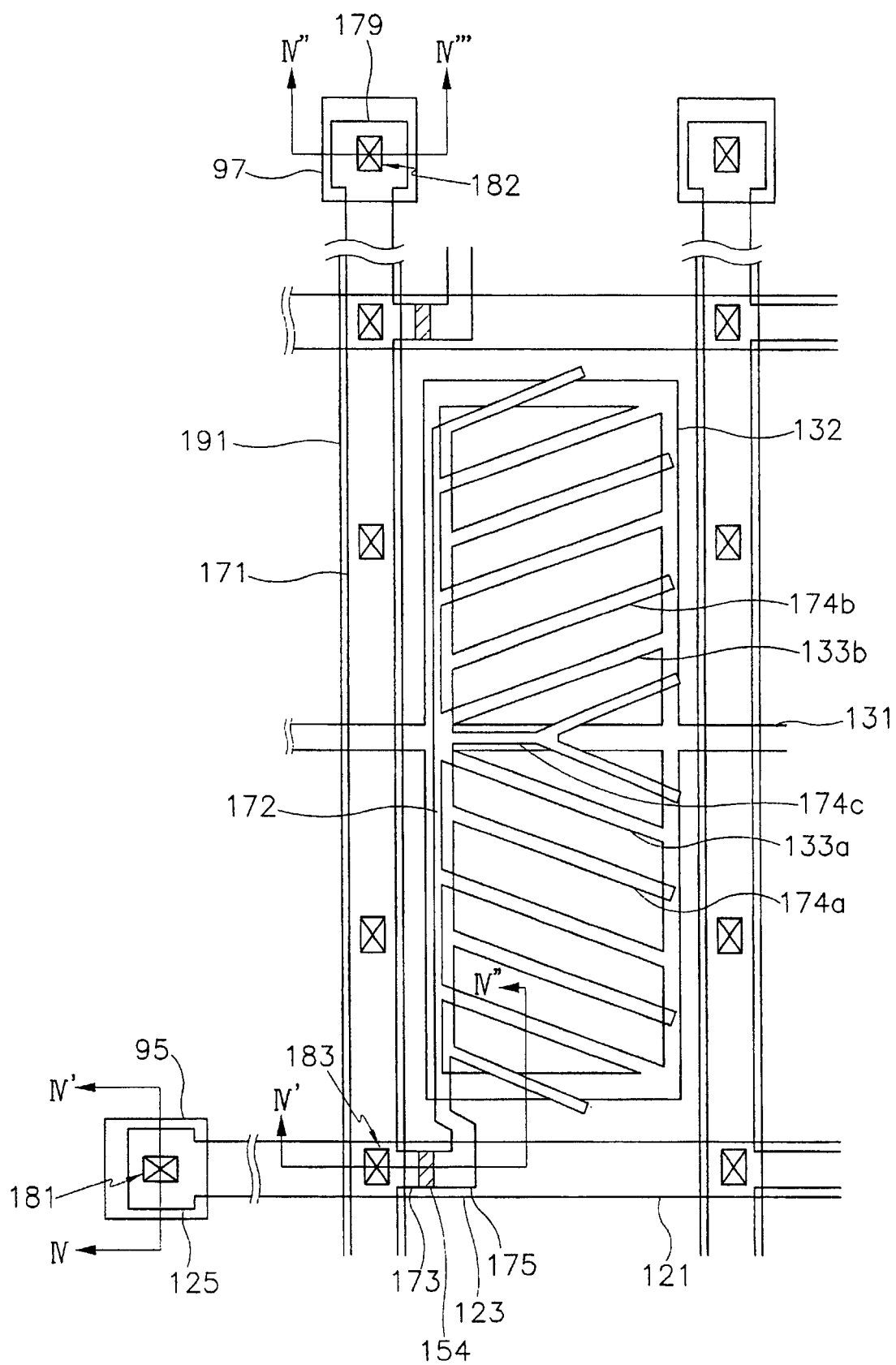


图 3

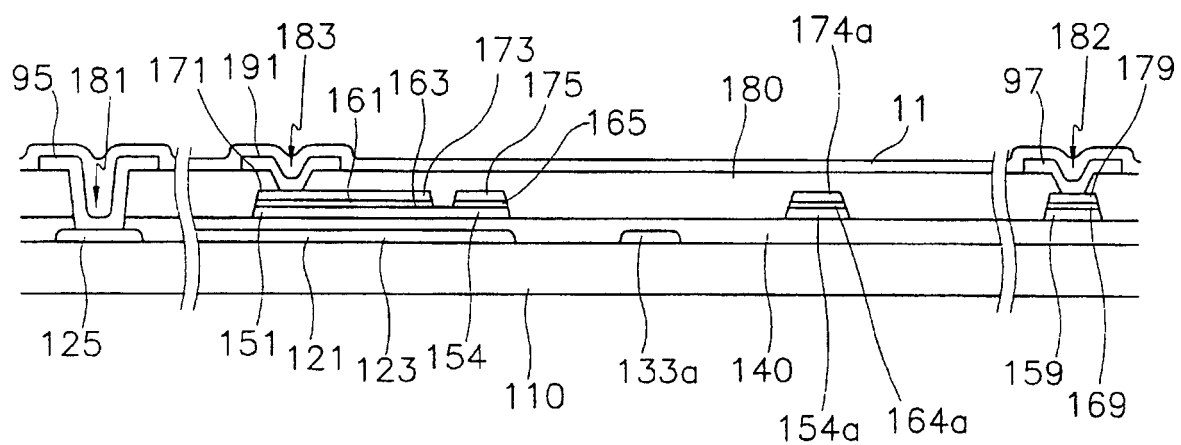


图 4

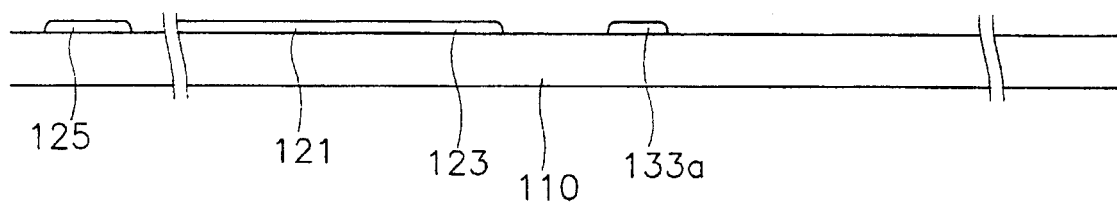


图 5

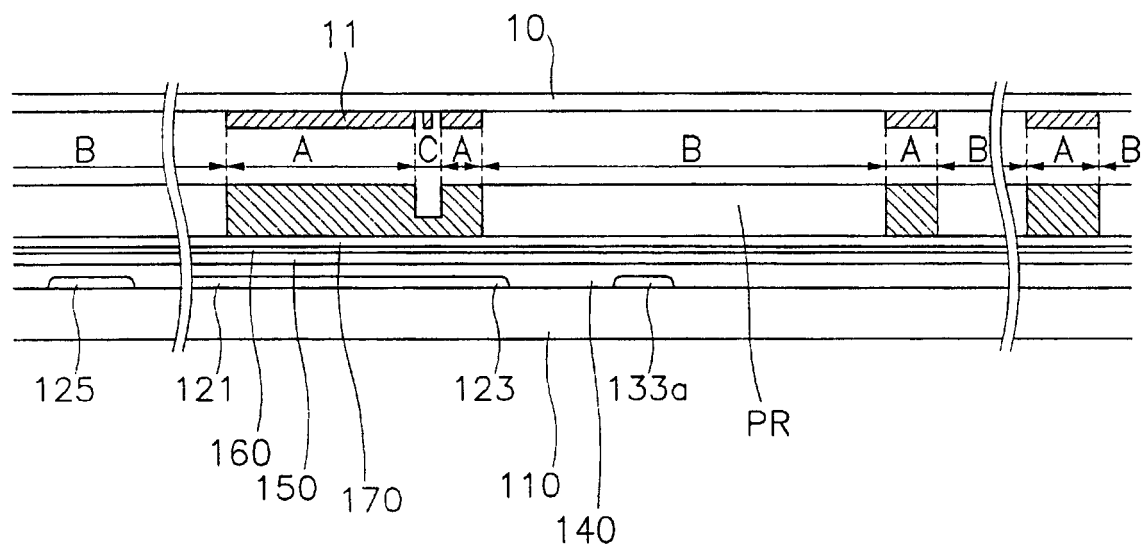


图 6

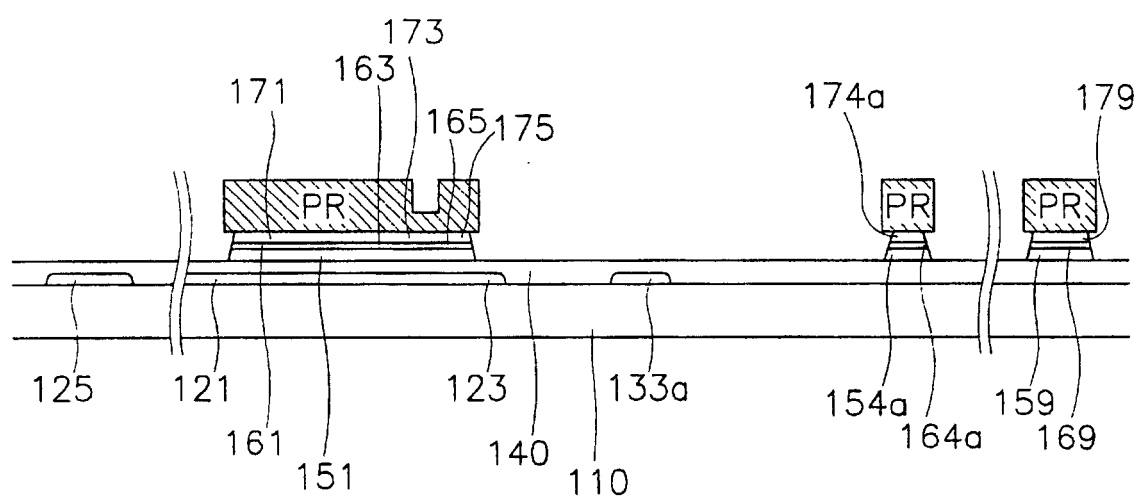


图 7

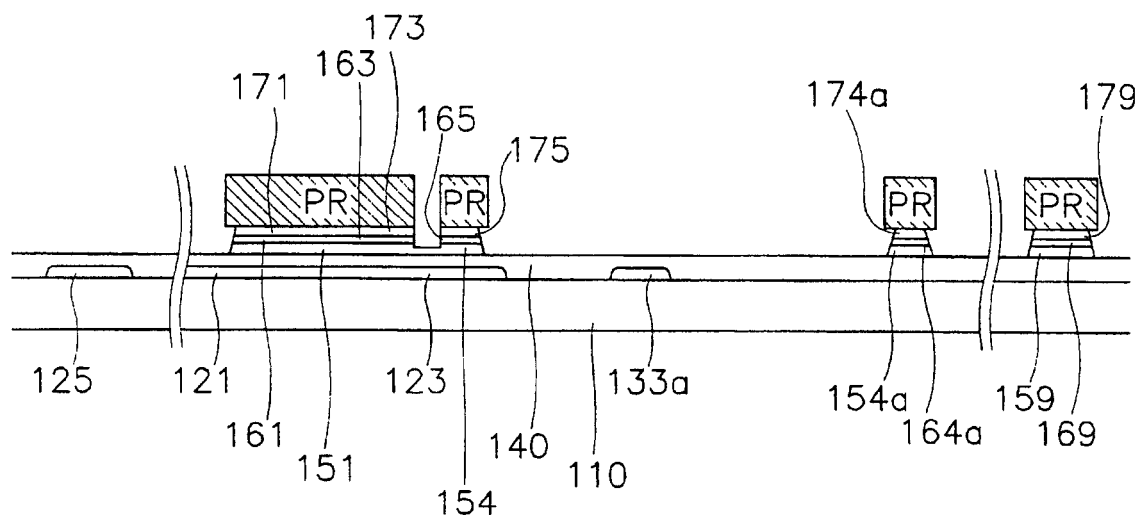


图 8

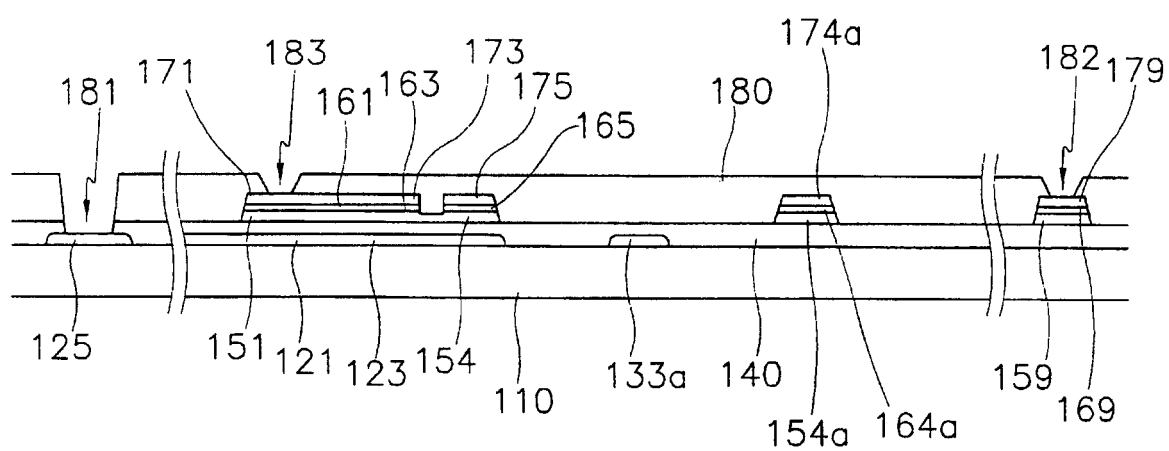


图 9

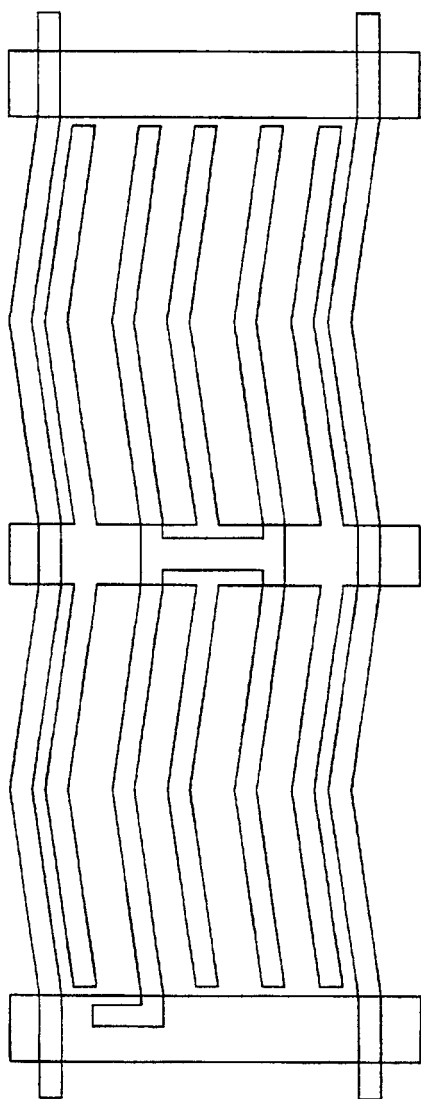


图 10A

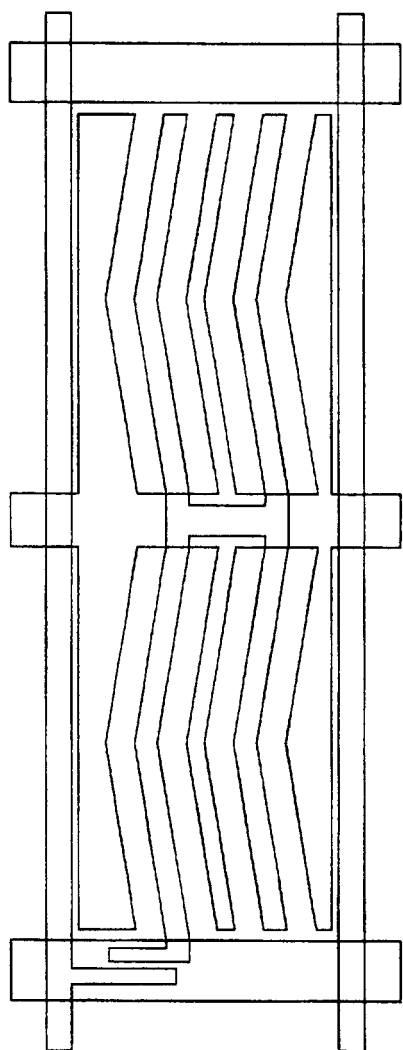


图 10B

专利名称(译)	液晶显示器及其薄膜晶体管阵列面板		
公开(公告)号	CN1503373A	公开(公告)日	2004-06-09
申请号	CN03165006.6	申请日	2003-09-08
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	宋长根		
发明人	宋长根		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/136 G09F9/30 H01L29/78 H01L21/00		
CPC分类号	G02F1/134363		
代理人(译)	侯宇		
优先权	1020020053803 2002-09-06 KR		
其他公开文献	CN100481496C		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种液晶显示器及其薄膜晶体管阵列面板，该薄膜晶体管阵列面板包括：栅极线和数据线，其形成在绝缘衬底上并相互交叉；多个公共电极，其与栅极线和数据线分开，并与栅极线形成约7至23度的角；多个像素电极，其与栅极线、数据线和公共电极分开，平行于公共电极延伸，并与公共电极交替布置；以及，薄膜晶体管，其连接到栅极线、数据线和像素电极。

