



(12) 发明专利

(10) 授权公告号 CN 102338943 B

(45) 授权公告日 2014. 05. 14

(21) 申请号 201010239306. 4

(22) 申请日 2010. 07. 27

(73) 专利权人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中
路 8 号

(72) 发明人 秦纬 彭志龙 何祥飞

(74) 专利代理机构 北京路浩知识产权代理有限
公司 11002

代理人 王莹

(51) Int. Cl.

G02F 1/13(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1343(2006. 01)

G02F 1/1333(2006. 01)

H01L 27/02(2006. 01)

H01L 21/77(2006. 01)

(56) 对比文件

KR 10-2007-0111717 A, 2007. 11. 22, 说明书
第 <28> 段到第 <85> 段, 图 2-8F.

CN 201007763 Y, 2008. 01. 16, 全文.

JP 2010-60814 A, 2010. 03. 18, 全文.

US 2003/0122975 A1, 2003. 07. 03, 全文.

审查员 朱艳艳

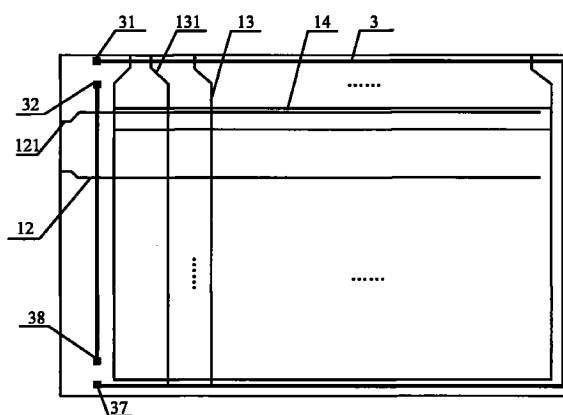
权利要求书3页 说明书10页 附图8页

(54) 发明名称

阵列基板、液晶面板和液晶显示器以及制造
和检测方法

(57) 摘要

本发明公开了一种阵列基板、液晶面板和液
晶显示器以及制造和检测方法。阵列基板上至少
形成有栅线、数据线 and 公共电极线以及栅线引线
和数据线引线,阵列基板还包括:设置在所述阵
列基板的外围区域四周的第一测试线;所述第一
测试线具有两个第一测试端,且所述两个第一测
试端上方均设有接触过孔,所述接触过孔中填充
有接触电极,所述接触电极暴露在所述阵列基板
的表面。本发明可以检测阵列基板外围区域的裂
纹和破损。



1. 一种阵列基板,所述阵列基板上至少形成有栅线、数据线和公共电极线以及栅线引线和数据线引线,其特征在于,还包括:设置在所述阵列基板的外围区域四周的第一测试线;

所述第一测试线具有两个第一测试端,且所述两个第一测试端上方均设有接触过孔,所述接触过孔中填充有接触电极,所述接触电极暴露在所述阵列基板的表面;

设置在所述阵列基板栅线区域的第一测试线与所述栅线异层设置且相互交叉,设置在所述阵列基板数据线区域的第一测试线与所述数据线异层设置且相互交叉。

2. 根据权利要求1所述的阵列基板,其特征在于,所述第一测试线包括栅线测试线和数据线测试线;

所述数据线测试线位于所述阵列基板左侧的栅线上方,所述栅线测试线位于所述阵列基板上侧的数据线引线下、所述阵列基板右侧和下侧;或者,

所述数据线测试线位于所述阵列基板左侧的栅线上方、所述阵列基板右侧和所述阵列基板上侧,所述栅线测试线位于所述阵列基板上侧的数据线引线下;

所述数据线测试线与所述栅线测试线之间通过连接过孔和连接电极导通。

3. 根据权利要求2所述的阵列基板,其特征在于,所述第一测试线中的数据线测试线与所述数据线同层,所述第一测试线中的栅线测试线与所述栅线同层。

4. 根据权利要求1-3中任一权利要求所述的阵列基板,其特征在于,所述第一测试端设置在所述阵列基板的四个顶角中的任一个顶角处。

5. 根据权利要求1-3中任一权利要求所述的阵列基板,其特征在于,所述接触电极的面积大于所述接触过孔的面积。

6. 一种液晶面板,包括对盒设置的阵列基板和彩膜基板,其间填充有液晶层,其特征在于,所述阵列基板采用权利要求1-5中任一权利要求所述的阵列基板。

7. 根据权利要求6所述的液晶面板,其特征在于,所述阵列基板包括两个第一连接端,所述彩膜基板的外围区域四周设有第二测试线,所述第二测试线包括两个第二连接端,所述阵列基板和彩膜基板之间形成导电体,所述第一测试线的一个第一连接端与所述第二测试线的一个第二连接端通过所述导电体连接,所述第一测试线的另一个第一连接端与所述第二测试线的另一个第二连接端通过所述导电体连接。

8. 根据权利要求7所述的液晶面板,其特征在于,所述导电体为掺杂在封框胶中的导电球。

9. 一种液晶显示器,其特征在于,包括权利要求6-8中任一权利要求所述的液晶面板。

10. 一种阵列基板的制造方法,至少包括形成栅线、数据线和公共电极线以及栅线引线和数据线引线的步骤,其特征在于,还包括:

在所述阵列基板的外围区域四周形成第一测试线,且所述第一测试线具有两个第一测试端;

在所述两个第一测试端上方形成接触过孔,并在所述接触过孔中填充接触电极,所述接触电极暴露在所述阵列基板的表面;

将设置在所述阵列基板栅线区域的第一测试线与所述栅线异层设置且相互交叉,将设置在所述阵列基板数据线区域的第一测试线与所述数据线异层设置且相互交叉。

11. 根据权利要求10所述的阵列基板的制造方法,其特征在于,所述在所述阵列基板

的外围区域四周形成第一测试线,包括:

在所述阵列基板的外围区域四周形成数据线测试线和栅线测试线,所述数据线测试线位于所述阵列基板左侧的栅线上方,所述栅线测试线位于所述阵列基板上侧的数据线引线下方、所述阵列基板右侧和下侧;或者,所述数据线测试线位于所述阵列基板左侧的栅线上方、所述阵列基板右侧和所述阵列基板下侧,所述栅线测试线位于所述阵列基板上侧的数据线引线下方,所述数据线测试线与所述栅线测试线之间通过连接过孔和连接电极导通。

12. 根据权利要求 11 所述的阵列基板的制造方法,其特征在于,所述第一测试线中的数据线测试线与所述数据线采用构图工艺同步形成;所述第一测试线中的栅线测试线与所述栅线采用构图工艺同步形成。

13. 一种液晶面板的制造方法,包括分别制作阵列基板和彩膜基板,且将所述阵列基板和彩膜基板对盒并填充液晶层的流程,其特征在于,制作阵列基板的流程还包括:权利要求 10-12 中任一权利要求所述的阵列基板的制造方法。

14. 根据权利要求 13 所述的液晶面板的制造方法,其特征在于,制造彩膜基板的流程还包括:

在彩膜基板的外围区域四周形成第二测试线,所述第二测试线包括两个第二连接端;

所述液晶面板的制造方法,还包括:

在所述阵列基板和彩膜基板之间形成导电体,所述第一测试线的一个第一连接端与所述第二测试线的一个第二连接端通过所述导电体连接,所述第一测试线的另一个第一连接端与所述第二测试线的另一个第二连接端通过导电体连接。

15. 根据权利要求 14 所述的液晶面板的制造方法,其特征在于,所述在所述阵列基板和彩膜基板之间形成导电体,包括:

在所述阵列基板和彩膜基板之间涂覆封框胶,所述封框胶中掺杂有导电球,所述导电球作为所述导电体。

16. 一种如权利要求 6-8 中任一权利要求所述的液晶面板的检测方法,其特征在于,包括:

将测试探针分别与设置在阵列基板的外围区域四周的第一测试线的两个测试端连接,获取所述测试探针之间的电特性参数值;

根据所述电特性参数值,确定所述液晶面板存在破损。

17. 根据权利要求 16 所述的检测方法,其特征在于,所述电特性参数值为所述第一测试线的第一电阻值,所述根据所述电特性参数值,确定所述液晶面板存在破损,包括:

若所述第一电阻值大于第一预设阈值,则确定所述液晶面板的阵列基板上存在破损;或者

所述电特性参数值为所述第一测试线的电阻值和设置在彩膜基板的外围区域四周的第二测试线的电阻值之和所对应的第二电阻值,所述根据所述电特性参数值,确定所述液晶面板存在破损,包括:

若所述第二电阻值大于第二预设阈值,则确定所述液晶面板上存在破损。

18. 根据权利要求 16 所述的检测方法,其特征在于,所述电特性参数值为所述第一测试线的第一电流值,所述根据所述电特性参数值,确定所述液晶面板存在破损,包括:

若所述第一电流值小于第三预设阈值,则确定所述液晶面板的阵列基板上存在破损;

或者

所述电特性参数值为所述第一测试线和设置在彩膜基板的外围区域四周的第二测试线的第二电流值,所述根据所述电特性参数值,确定所述液晶面板存在破损,包括:

若所述第二电流值小于第四预设阈值,则确定所述液晶面板上存在破损。

阵列基板、液晶面板和液晶显示器以及制造和检测方法

技术领域

[0001] 本发明涉及液晶显示技术,尤其涉及一种阵列基板、液晶面板和液晶显示器以及制造和检测方法。

背景技术

[0002] 液晶显示器是目前常用的平板显示器,其中薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display,简称 TFT-LCD) 是液晶显示器中的主流产品。液晶面板是液晶显示器中的重要部件,主要包括对盒设置的阵列基板和彩膜基板,期间填充有液晶层。

[0003] 在现有技术中,为了提高产品良率,液晶面板显示画面的检查工序是必不可少的。图 1 为现有技术中阵列基板上的检测结构示意图,图 2 为现有技术中液晶面板的检测结构示意图,如图 1 和 2 所示,阵列基板的第一衬底基板 11 上形成有纵横交叉的多条数据线 13 和栅线 12,围设形成矩阵形式排列的多个像素单元。像素单元所在区域可称为像素区域,阵列基板上除了像素区域以外的周边区域可称为外围区域。数据线 13 和栅线 12 分别通过数据线引线 131 和栅线引线 121 延伸至外围区域中,以便与驱动电路相连。阵列基板上还形成有多条公共电极线 14,公共电极线 14 一般与栅线 12 同层形成且相互平行,公共电极线 14 延伸至外围区域,以便与彩膜基板上的公共电极相连。公共电极线 14 一般通过汇聚线 15 连通至阵列基板的四角。彩膜基板的第二衬底基板上形成间隔设置的彩膜树脂和黑矩阵,并形成有覆盖整个第二衬底基板的公共电极。阵列基板和彩膜基板对盒后,公共电极线和公共电极之间通过封框胶内的导电球相导通。在对液晶盒进行检测时,通过检测设备上的金属针 16 接触液晶盒上的信号输入点,也即数据线 13、栅线 12 以及公共电极线 14 延伸至外围区域的部分,给液晶盒上的阵列基板送入驱动信号,在驱动信号的驱动下检测显示画面是否异常。

[0004] 采用上述方案对液晶面板进行检测的缺陷在于,无法检测出阵列基板外围区域的裂纹和破损。

发明内容

[0005] 本发明提供一种阵列基板、液晶面板和液晶显示器以及制造和检测方法,以检测液晶面板外围区域的裂纹和破损。

[0006] 本发明提供一种阵列基板,所述阵列基板上至少形成有栅线、数据线和公共电极线以及栅线引线和数据线引线,还包括:设置在所述阵列基板的外围区域四周的第一测试线;

[0007] 所述第一测试线具有两个第一测试端,且所述两个第一测试端上方均设有接触过孔,所述接触过孔中填充有接触电极,所述接触电极暴露在所述阵列基板的表面。

[0008] 本发明提供一种液晶面板,包括对盒设置的阵列基板和彩膜基板,其间填充有液晶层,所述阵列基板采用上述的阵列基板。

- [0009] 本发明提供一种液晶显示器,包括上述液晶面板。
- [0010] 本发明提供一种阵列基板的制造方法,至少包括形成栅线、数据线和公共电极线以及栅线引线和数据线引线的步骤,还包括:
- [0011] 在所述阵列基板的外围区域四周形成第一测试线,且所述第一测试线具有两个第一测试端;
- [0012] 在所述两个第一测试端上方形成接触过孔,并在所述接触过孔中填充接触电极,所述接触电极暴露在所述阵列基板的表面。
- [0013] 本发明提供一种液晶面板的制造方法,包括分别制作阵列基板和彩膜基板,且将所述阵列基板和彩膜基板对盒并填充液晶层的流程,制作阵列基板的流程还包括:上述的阵列基板的制造方法。
- [0014] 本发明提供一种如上述的液晶面板的检测方法,包括:
- [0015] 将测试探针分别与设置在阵列基板的外围区域四周的第一测试线的两个测试端连接,获取所述测试探针之间的电特性参数值;
- [0016] 根据所述电特性参数值,确定所述液晶面板存在破损。
- [0017] 本发明提供的阵列基板、液晶面板和液晶显示器以及制造和检测方法,通过采用测试探针在第一测试线的两个第一测试端上测试第一测试线的电阻或者电流,确定阵列基板外围区域是否存在破损和裂纹,提高了液晶面板检测的可靠性。

附图说明

- [0018] 图 1 为现有技术中阵列基板上的检测结构示意图;
- [0019] 图 2 为现有技术中液晶面板的检测结构示意图;
- [0020] 图 3 为本发明阵列基板实施例一的俯视结构示意图;
- [0021] 图 4 为本发明阵列基板实施例二中数据线测试线的结构示意图;
- [0022] 图 5 为图 4 所示阵列基板沿 A-A 向的剖面结构示意图;
- [0023] 图 6 为本发明阵列基板实施例二中栅线测试线的局部结构示意图;
- [0024] 图 7 为图 6 所示阵列基板沿 B-B 向的剖面结构示意图;
- [0025] 图 8 为图 4 所示阵列基板实施例一中第一测试端的局部结构示意图;
- [0026] 图 9 为本发明阵列基板实施例三的结构示意图;
- [0027] 图 10 为与本发明阵列基板实施例三对应的彩膜基板的结构示意图;
- [0028] 图 11 为本发明液晶面板实施例一的结构示意图;
- [0029] 图 12 为本发明液晶面板实施例二的侧视剖面结构示意图;
- [0030] 图 13 为本发明阵列基板的制造方法实施例一的流程图;
- [0031] 图 14 为本发明液晶面板的制造方法中彩膜基板的制造方法;
- [0032] 图 15 为本发明液晶面板的检测方法实施例一的流程图。
- [0033] 附图标记:
- | | | | |
|--------|-----------|----------|-------------|
| [0034] | 1- 阵列基板; | 2- 彩膜基板; | 3- 第一测试线; |
| [0035] | 4- 第二测试线; | 5- 导电体; | 11- 第一衬底基板; |
| [0036] | 12- 栅线; | 13- 数据线; | 14- 公共电极线; |
| [0037] | 15- 汇聚线; | 16- 金属针; | 20- 保护层; |

- [0038] 21- 栅绝缘层； 22- 像素电极； 23- 过孔；
[0039] 24- 公共电极； 25- 黑矩阵； 31- 第一测试端；
[0040] 32- 第一测试端； 33- 接触过孔； 34- 接触电极；
[0041] 35- 数据线测试线； 36- 栅线测试线； 37- 第一连接端；
[0042] 38- 第一连接端； 41- 第二连接端； 42- 第二连接端；
[0043] 121- 栅线引线； 131- 数据线引线。

具体实施方式

[0044] 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0045] 图3为本发明阵列基板实施例一的俯视结构示意图，如图3所示，阵列基板上至少可以形成有栅线12、数据线13和公共电极线14、栅线引线121和数据线引线131，本实施例的阵列基板还包括设置在阵列基板的外围区域四周的第一测试线3，该第一测试线3具有第一测试端31、第一测试端32。设置在阵列基板的左侧区域的第一测试线3与栅线12异层设置且相互交叉，设置在阵列基板的上侧区域的第一测试线3与数据线13异层设置且相互交叉，该第一测试线3为连续的导电图案；第一测试端31和第一测试端32上方均设有接触过孔，接触过孔中填充有接触电极，接触电极分别连接第一测试端31和第一测试端32并暴露在阵列基板的表面。

[0046] 需要说明的是，本实施例仅以栅线12的引线设置在阵列基板的左侧区域，数据线13的引线设置在阵列基板的上侧区域为例进行的说明。本领域技术人员可以理解的是，对于栅线12和数据线13的引线设置在阵列基板其它位置的情况，该第一测试线3也可以对应设置，从而使得该第一测试线3与栅线和数据线均为异层设置。另外，该第一测试线3也可以与栅线和数据线之间没有任何设置关系，而是单独沉积形成的导电图案。

[0047] 该第一测试线3的第一测试端31和第一测试端32上可以分别接测试探针，通过该测试探针获取该测试探针两端的电阻或电流，也即第一测试线3上的电阻或电流，从而可以通过测量获取的电阻或电流检测阵列基板上是否存在裂纹或者破损。举例来说，若第一测试线3上的电阻较大，例如大于某一预设阈值，则可以确定阵列基板的外围区域存在裂纹或者破损。本领域技术人员可以根据第一测试线3的导电率，长度以及横截面积确定预设阈值。

[0048] 本实施例中的栅线12、数据线13和公共电极线14、栅线引线121和数据线引线131均可采用现有工艺形成。而且，在栅线12和数据线13之间可以采用栅绝缘层间隔，且栅线12、公共电极线14以及栅线引线121可同层形成，数据线13和数据线引线131可同层形成。

[0049] 需要说明的是，图3仅示出了第一测试端31和第一测试端32位于阵列基板左上角的结构，本领域技术人员可以理解的是，该第一测试线3的开口，即第一测试端31和第一测试端32也可以设置在阵列基板的其它合理位置，例如在阵列基板的左下角等位置。

[0050] 本实施例在阵列基板外围区域设置第一测试线，通过采用测试探针在第一测试线

的两个第一测试端上测试第一测试线的电阻或电流,确定阵列基板外围区域是否存在破损和裂纹,提高了阵列基板检测的可靠性。

[0051] 图4为本发明阵列基板实施例二中数据线测试线的结构示意图,图5为图4所示阵列基板沿A-A向的剖面结构示意图,图6为本发明阵列基板实施例二中栅线测试线的局部结构示意图,图7为图6所示阵列基板沿B-B向的剖面结构示意图,图8为图4所示阵列基板实施例一中第一测试端的局部结构示意图,如图4至图8所示,在本实施例中,数据线测试线35位于阵列基板左侧的栅线12上方,栅线测试线36位于阵列基板上侧的数据线引线131下方、阵列基板右侧和下侧。数据线测试线35与栅线测试线36之间可以通过连接过孔和连接电极导通。

[0052] 可选地,数据线测试线35可以位于阵列基板左侧的栅线12上方、阵列基板右侧和下侧,栅线测试线36位于阵列基板上侧的数据线引线131下方。数据线测试线35与栅线测试线36之间可以通过连接过孔和连接电极导通。

[0053] 具体来说,第一测试线可以包括数据线测试线35和栅线测试线36。其中,数据线测试线35可以与数据线13同层形成,栅线测试线36可以与栅线12同层形成。数据线测试线35位于栅线引线121的右侧,且数据线测试线35与栅线12交叉并位于栅线12的上方,且数据线测试线35与栅线12通过栅绝缘层21间隔,数据线测试线35的上方还形成有保护层20。栅线测试线36与数据线引线131交叉并位于数据线引线131的下方,且栅线测试线36与数据线引线131通过栅绝缘层21间隔。在数据线引线131的上方均形成保护层20,在保护层20位于数据线上方的部分开设有过孔23,该过孔23中沉积有像素电极22。通过该像素电极22和过孔23,使得数据线引线131可以与外部驱动信号连接。

[0054] 第一测试线3的第一测试端31位于栅线引线121的一端,另一个第一测试端32位于数据线引线131的一端,在本实施例中,两个第一测试端均位于阵列基板的左上角。该第一测试端31的结构可以通过在栅线引线121和数据线引线131的末端开设接触过孔33,并在接触过孔33中填充接触电极34,因此,该接触电极34通过接触过孔33与栅线引线121或数据线引线131连接。由于该接触电极34暴露在阵列基板表面,因此,测试探针也可以通过与接触电极34接触,而与栅线引线121和数据线引线131,从而可以获取第一测试线3的电阻或电流。通过测量获取的电阻或电流检测阵列基板上是否存在裂纹或者破损。

[0055] 本实施例中的栅线12、数据线13和公共电极线14、栅线引线121和数据线引线131均可采用现有工艺形成。而且,在栅线12和数据线13之间可以采用栅绝缘层间隔,且栅线12、公共电极线14以及栅线引线121可同层形成,数据线13和数据线引线131可同层形成。而且,为了保证可靠连接,接触电极34的面积可以大于接触过孔33的面积。

[0056] 需要说明的是,图4仅示出了第一测试端31和第一测试端32位于阵列基板左上角的结构,本领域技术人员可以理解的是,该第一测试线3的开口,即第一测试端31和第一测试端32也可以设置在阵列基板的其它合理位置,例如在阵列基板的左下角等位置。而且,将测试端设置在阵列基板的顶角处,在工艺实现上较为方便。

[0057] 本实施例在阵列基板外围区域设置数据线测试线和栅线测试线,通过采用测试探针在两个第一测试端上测试第一测试线的电阻或电流,确定阵列基板外围区域是否存在破损和裂纹,提高了阵列基板检测的可靠性。

[0058] 图9为本发明阵列基板实施例三的结构示意图,图10为与本发明阵列基板实施例

三对应的彩膜基板的结构示意图,如图 9 和 10 所示,本实施例在图 3 所示阵列基板的基础上,进一步地,在第一测试线 3 还包括两个第一连接端,即第一连接端 37 和第一连接端 38,第一连接端 37 和第一连接端 38 用于与设置在彩膜基板的外围区域四周的第二测试线 4 的两个第二连接端,即第二连接端 41 和第二连接端 42 对应连接。

[0059] 本实施例在上述对阵列基板进行检测的基础上,可以将阵列基板上的第一测试线 3 与彩膜基板上的第二测试线 4 连接。具体来说,第一测试线 3 除了在阵列基板的左上侧开设一个开口,设置第一测试端 31 和第一测试端 32 之外,还可以在阵列基板的左下侧开设一个开口,设置第一连接端 37 和第一连接端 38。由图 9 可以看出,第一连接端 37 即为数据线引线 131 的一端,第一连接端 38 即为栅线引线 121 的一端。该第一连接端 37 和第一连接端 38 可以对应地与彩膜基板上的第二连接端 41 和第二连接端 42,例如第一连接端 37 与第二连接端 41 连接,第一连接端 38 与第二连接端 42 连接。因此,在连接后,阵列基板上的第一测试线 3 与彩膜基板上的第二测试线 4 即可连接成一条测试线,只留下第一测试端 31 和第一测试端 32 形成的开口。

[0060] 该第一测试线 3 的第一测试端 31 和第一测试端 32 上可以分别接测试探针,通过该测试探针获取该测试探针两端的电阻或电流,也即第一测试线 3 和第二测试线 4 上的电阻或电流,从而可以通过测量获取的电阻或电流检测由阵列基板和彩膜基本对盒形成的液晶盒的外围区域上是否存在裂纹或者破损。若第一测试线 3 和第二测试线 4 上的电阻较大或者电流较小,则可以确定液晶面板的外围区域存在裂纹或者破损。

[0061] 本实施例中阵列基板上的各结构和彩膜基板上的结构均可采用现有工艺形成。需要说明的是,图 9 仅示出了第一测试端 31 和第一测试端 32 位于阵列基板左上角,第一连接端 37 和第一连接端 38 设置在阵列基板的左下侧的结构,本领域技术人员可以理解的是,该第一测试端 31 和第一测试端 32 以及第一连接端 37 和第一连接端 38 也可以设置在阵列基板的其它合理位置。或者图 9 所示的第一连接端 37 和第一连接端 38 也可以与第一测试端 31 和第一测试端 32 换位,即第一连接端 37 和第一连接端 38 位于阵列基板的左上角,第一测试端 31 和第一测试端 32 位于阵列基板的左下角。而彩膜基板上的第二连接端 41 和第二连接端 42 也不限于图 10 所示的位置,优选地,该第二连接端 41 和第二连接端 42 可以与第一连接端 37 和第一连接端 38 的位置相对应。

[0062] 本实施例在阵列基板外围区域设置第一测试线,并通过第一测试线上的第一连接端,将第一测试线与彩膜基板上的第二测试线连接,通过采用测试探针在第一测试线的两个第一测试端上测试电阻或电流,从而可以确定由本实施例的阵列基板和彩膜基板对盒后形成的液晶盒的外围区域是否存在破损和裂纹,提高了检测的可靠性。

[0063] 图 11 为本发明液晶面板实施例一的结构示意图,如图 11 所示,本实施例的液晶面板包括对盒设置的阵列基板 1 和彩膜基板 2,其间填充有液晶层,本实施例的液晶面板 1 可以采用上述阵列基板实施例一至实施例三中任一实施例所述的阵列基板。

[0064] 本实施例的液晶面板,通过在阵列基板外围区域设置第一测试线,可以采用测试探针在第一测试线的两个第一测试端上测试第一测试线的电阻或电流,确定阵列基板外围区域是否存在破损和裂纹,提高了阵列基板检测的可靠性。

[0065] 图 12 为本发明液晶面板实施例二的侧视剖面结构示意图,如图 12 所示,在本实施例中,该液晶面板包括对盒设置的阵列基板 1 和彩膜基板 2,其间填充有液晶层。彩膜基板 2

上设有公共电极 24、黑矩阵 25,且彩膜基板 2 的外围区域四周设有第二测试线 4,阵列基板 1 的外围区域四周设有第一测试线,该第一测试线包括数据线测试线 35 和栅线测试线 36。其中,数据线测试线 35 可以与数据线同层形成,栅线测试线 36 可以与栅线同层形成。数据线测试线 35 位于栅线引线的右侧,且数据线测试线 35 与栅线交叉并位于栅线的上方,且数据线测试线 35 与栅线通过栅绝缘层 21 间隔,数据线测试线 35 的上方还形成有保护层 20。栅线测试线 36 与数据线引线交叉并位于数据线引线的下方,且栅线测试线 36 与数据线引线通过栅绝缘层 21 间隔。在栅线测试线 36 和数据线测试线 35 的上方均形成接触过孔 33,且接触过孔 33 中均填充有接触电极 34。在彩膜基板 2 和阵列基板 1 之间设有导电体 5,该导电体 5 将阵列基板 1 上的第一测试线和彩膜基板 2 上的第二测试线 4 连接。具体来说,该第一测试线的一个第一连接端与第二测试线 4 的一个第二连接端通过导电体 5 连接,第一测试线的另一个第一连接端与第二测试线 4 的另一个第二连接端通过导电体 5 连接。

[0066] 优选地,本实施例中的导电体可以为掺杂在封框胶中的导电球。

[0067] 需要说明的是,本实施例中的每部分结构,均可以采用现有工艺实现,此处不再赘述。

[0068] 本实施例的液晶面板在阵列基板外围区域设置第一测试线,在彩膜基板外围区域设置第二测试线,且通过设置在阵列基板和彩膜基板之间的导电体将第一测试线和第二测试线导通;通过采用测试探针在第一测试线的两个第一测试端上测试电阻或电流,从而可以确定由本实施例的阵列基板和彩膜基板对盒后形成的液晶面板的外围区域是否存在破损和裂纹,提高了检测的可靠性。

[0069] 本发明实施例还提供一种液晶显示器,该液晶显示器可以包括上述实施例所述的液晶面板。

[0070] 本实施例的液晶显示器中,阵列基板外围区域设置有第一测试线,彩膜基板外围区域设置有第二测试线,且通过设置在阵列基板和彩膜基板之间的导电体将第一测试线和第二测试线导通;通过采用测试探针在第一测试线的两个第一测试端上测试电阻或电流,从而可以确定包括本实施例的阵列基板和彩膜基板的液晶显示器的外围区域是否存在破损和裂纹,提高了检测的可靠性。

[0071] 本发明实施例还提供一种阵列基板的制造方法,至少包括形成栅线、数据线和公共电极线以及栅线引线和数据线引线的步骤,还包括:

[0072] 在所述阵列基板的外围区域四周形成第一测试线,且所述第一测试线具有两个第一测试端;

[0073] 在所述两个第一测试端上方形成接触过孔,并在所述接触过孔中填充接触电极,所述接触电极暴露在所述阵列基板的表面。

[0074] 进一步地,在阵列基板的外围区域四周形成第一测试线,包括:

[0075] 在所述阵列基板的外围区域四周形成数据线测试线和栅线测试线,所述数据线测试线位于所述阵列基板左侧的栅线上方,所述栅线测试线位于所述阵列基板上侧的数据线引线下方、所述阵列基板右侧和下侧;或者所述数据线测试线位于所述阵列基板左侧的栅线上方、所述阵列基板右侧和所述阵列基板下侧,所述栅线测试线位于所述阵列基板上侧的数据线引线下方,所述数据线测试线与所述栅线测试线之间通过连接过孔和连接电极导通。

[0076] 上述方法还包括：在所述第一测试线上形成两个第一连接端，所述两个第一连接端用于与设置在彩膜基板的外围区域四周的第二测试线的两个第二连接端对应连接。

[0077] 其中，第一测试线中的数据线测试线与所述数据线采用构图工艺同步形成；所述第一测试线中的栅线测试线与所述栅线采用构图工艺同步形成。

[0078] 由于阵列基板的具体制备工艺取决于阵列基板本身的结构，本申请的技术方案可以对应地有多种具体实施方式，下面以典型的四次掩膜构图工艺为例进行说明。

[0079] 图 13 为本发明阵列基板的制造方法实施例一的流程图，本实施例具体以形成实施例一中阵列基板结构为例进行说明。在以下说明中，本发明所称的构图工艺包括光刻胶涂覆、掩模、曝光、刻蚀和光刻胶剥离等工艺，光刻胶以正性光刻胶为例。如图 13 所示，本实施例的方法包括：

[0080] 步骤 101、在衬底基板上沉积栅金属薄膜，通过构图工艺形成包括栅线、栅电极和公共电极线的图形，在所述衬底基板的上侧、下侧以及右侧的外围区域形成栅线测试线。

[0081] 具体地，可以采用磁控溅射或热蒸发的方法，在衬底基板，例如玻璃基板或石英基板上沉积一层栅金属薄膜，栅金属薄膜可以采用 Mo、Al 等金属，也可以采用由多层金属薄膜构成的复合薄膜（如 Mo/Al/Mo 复合薄膜）。采用普通掩模板对栅金属薄膜进行构图，在衬底基板上形成包括栅线、栅电极、公共电极线、栅线测试线的图形。

[0082] 步骤 102、在完成步骤 101 的衬底基板上沉积栅绝缘层、半导体薄膜、掺杂半导体薄膜和源漏金属薄膜，通过构图工艺形成包括有源层、数据线、漏电极、源电极和 TFT 沟道的图形，并在衬底基板左侧的外围区域形成数据线测试线。

[0083] 具体地，在完成上述结构图形的基板上，首先采用等离子体增强化学气相沉积（简称 PECVD）方法，依次沉积栅绝缘薄膜、半导体薄膜和掺杂半导体薄膜，然后采用磁控溅射或热蒸发的方法，沉积一层源漏金属薄膜。栅绝缘薄膜可以采用氧化物、氮化物或氧氮化合物，源漏金属薄膜可以采用 Mo、Al 等金属，或采用 Cu 等电阻率低的金属，也可以采用由多层金属薄膜构成的复合薄膜（如 Mo/Al/Mo 复合薄膜）。采用半色调或灰色调掩模板通过构图工艺形成数据线、源电极、漏电极和 TFT 沟道区域图案以及数据线测试线。

[0084] 步骤 103、在完成步骤 102 的衬底基板上沉积钝化层，通过构图工艺形成包括钝化层过孔的图形，所述钝化层过孔位于漏电极的上方，并分别在位于衬底基板右上角、右下角以及左下角的数据线测试线和栅线测试线上方形成连接过孔，并分别在位于衬底基板左上角的数据线测试线和栅线测试线上方形成连接过孔。

[0085] 具体地，在完成上述结构图形的衬底基板上，采用 PECVD 方法沉积一层钝化层。钝化层可以采用氧化物、氮化物或氧氮化合物。采用普通掩模板对钝化层进行构图，形成钝化层过孔，钝化层过孔位于漏电极的上方。并且，分别在位于衬底基板右上角、右下角和左下角的数据线测试线和栅线测试线上方形成连接过孔，以便通过后续工艺形成的像素电极将数据线测试线和栅线测试线导通，而只留两个测试端。分别在位于衬底基板左上角的数据线测试线和栅线测试线上方形成连接过孔，以便通过后续工艺形成的像素电极使测试探针与测试端连接导通。

[0086] 步骤 104、在完成步骤 103 的衬底基板上沉积透明导电薄膜，通过构图工艺形成包括像素电极的图形，像素电极通过钝化层过孔与漏电极连接，并通过位于衬底基板左上角的连接过孔与测试端分别连接，数据线测试线和栅线测试线通过右上角，右下角以及左下

角的连接过孔中的像素电极连接。

[0087] 具体地,在完成上述结构图形的衬底基板上,采用磁控溅射或热蒸发的方法,沉积透明导电薄膜,透明导电薄膜可以采用氧化铟锡(ITO)、氧化铟锌(IZO)或氧化铝锌等材料,也可以采用其它金属及金属氧化物。采用普通掩模板通过构图工艺形成包括像素电极的图形,像素电极形成在像素区域内,通过钝化层过孔与漏电极连接。且像素电极也填充在数据线测试线和栅线测试线上的连接过孔内,在衬底基板的右上角、右下角以及左下角,数据线测试线和栅线测试线通过连接过孔内的像素电极导通;在衬底基板左上角,数据线测试线和栅线测试线的连接过孔内均填充像素电极,但是像素电极之间断开,该连接过孔内的像素电极作为测试端可以与检测设备的测试探针连接。

[0088] 依照本实施例的方法制造而成的阵列基板,其外围区域设置第一测试线,通过采用测试探针在第一测试线的两个测试端上测试第一测试线的电阻或电流,确定阵列基板外围区域是否存在破损和裂纹,提高了阵列基板检测的可靠性。

[0089] 本发明实施例还提供一种液晶面板的制造方法,包括分别制作阵列基板和彩膜基板,且将所述阵列基板和彩膜基板对盒并填充液晶层的流程,其中制作阵列基板的流程还包括上述的阵列基板的制造方法。

[0090] 进一步地,制造彩膜基板的流程还包括:

[0091] 在彩膜基板的外围区域四周形成第二测试线,所述第二测试线包括两个第二连接端;

[0092] 所述液晶面板的制造方法,还包括:

[0093] 在所述阵列基板和彩膜基板之间形成导电体,所述第一测试线的一个第一连接端与所述第二测试线的一个第二连接端通过所述导电体连接,所述第一测试线的另一个第一连接端与所述第二测试线的另一个第二连接端通过导电体连接。

[0094] 所述在所述阵列基板和彩膜基板之间形成导电体,包括:

[0095] 在所述阵列基板和彩膜基板之间涂覆封框胶,所述封框胶中掺杂有导电球,所述导电球作为所述导电体。

[0096] 由于本实施例中的阵列基板可以采用上述图13所示的方法完成,下面主要对彩膜基板的制造方法进行详细说明。

[0097] 图14为本发明液晶面板的制造方法中彩膜基板的制造方法,如图14所示,本实施例的方法包括:

[0098] 步骤201、在衬底基板上利用化学汽相沉积法沉积红色树脂层,通过构图工艺形成红色的彩膜树脂;

[0099] 步骤202、在形成上述图案的衬底基板上利用化学汽相沉积法沉积绿色树脂层,通过构图工艺形成绿色的彩膜树脂;

[0100] 步骤203、在形成上述图案的衬底基板上利用化学汽相沉积法沉积蓝色树脂层,通过构图工艺形成蓝色的彩膜树脂;

[0101] 步骤201-203的顺序不限,彩膜树脂的厚度约为 $1000\text{\AA}$ 到 $3000\text{\AA}$ 。

[0102] 步骤204、在形成上述图案的衬底基板上沉积黑色树脂层,通过构图工艺形成黑矩阵,还可以进一步在黑矩阵上形成隔垫物以便在对盒后保持盒厚;

[0103] 步骤205、在形成上述图案的衬底基板上沉积透明导电薄膜,通过构图工艺形成包

括公共电极层和第二测试线的图案。

[0104] 在完成上述步骤的阵列基板和彩膜基板上涂敷液晶取向膜,并形成取向槽。然后在其中一个基板上滴入液晶,并涂敷封框胶对盒。封框胶中包含有导电球,其直径为 3-5 微米,约为对盒后的阵列基板与彩膜基板之间的盒厚,第二测试线和阵列基板上第一测试线可以通过导电球连通。为保证可靠相连,需要保证对盒后有一定的压强,约为 0.1-0.4MPa。

[0105] 本发明提供的液晶面板的制造方法并不限于上述实施例,可以制造本发明任意实施例所提供的液晶面板,根据液晶面板中具体结构的不同有相应的流程。采用本发明的技术方案,对已有制造液晶面板的流程改变较少,因此改进成本低,易于实现。

[0106] 依照本实施例的方法制造而成的液晶面板,其阵列基板外围区域设置有第一测试线,彩膜基板外围区域设置有第二测试线,且通过设置在阵列基板和彩膜基板之间的导电体将第一测试线 and 第二测试线导通;通过采用测试探针在第一测试线的两个测试端上测试电阻或电流,从而可以确定包括本实施例的阵列基板和彩膜基板的液晶面板的外围区域是否存在破损和裂纹,提高了检测的可靠性。

[0107] 图 15 为本发明液晶面板的检测方法实施例一的流程图,如图 15 所示,本实施例的方法可以应用在上述液晶面板的检测上,本实施例的方法可以包括:

[0108] 步骤 301、将测试探针分别与设置在阵列基板的外围区域四周的第一测试线的两个测试端连接,获取所述测试探针之间的电特性参数值;

[0109] 步骤 302、根据电特性参数值,确定所述液晶面板存在破损。

[0110] 该电特性参数值可以为第一测试线的电阻值或者电流值。本领域技术人员可以根据第一测试线的电阻率、长度以及横截面积设定阈值。举例来说,本实施例中的电特性参数值采用电阻值,该预设阈值可以为 20 千欧,当测得的电阻值大于 20 千欧,则可以确定液晶面板存在破损。

[0111] 对于只在液晶面板的阵列基板上设置第一测试线的结构来说,该电特性参数值为所述第一测试线的第一电阻值,则检测设备若检测获得第一电阻值大于第一预设阈值,则确定所述液晶面板的阵列基板上存在破损。对于在阵列基板上设置第一测试线,在彩膜基板上设置第二测试线,且第一测试线 and 第二测试线通过封框胶中掺杂的导电球导通的结构来说,该电特性参数值为第一测试线的电阻值和第二测试线的电阻值之和所对应的第二电阻值,检测设备若检测获知第二电阻值大于第二预设阈值,则确定所述液晶面板上存在破损。一般来说,第一预设阈值小于第二预设值。

[0112] 对于只在液晶面板的阵列基板上设置第一测试线的结构来说,该电特性参数值也可以为所述第一测试线的第一电流值,则检测设备若检测获得第一电流值小于第三预设阈值,则确定所述液晶面板的阵列基板上存在破损。对于在阵列基板上设置第一测试线,在彩膜基板上设置第二测试线,且第一测试线 and 第二测试线通过封框胶中掺杂的导电球导通的结构来说,该电特性参数值为第一测试线 and 第二测试线的第二电流值,检测设备若检测获知第二电流值小于第四预设阈值,则确定所述液晶面板上存在破损。一般来说,第三预设阈值大于第四预设值。

[0113] 本实施例的检测方法,通过采用测试探针在第一测试线的两个测试端上测试电阻或者电流,从而可以确定阵列基板的外围区域是否存在破损和裂纹,或者包括阵列基板和彩膜基板的液晶面板的外围区域是否存在破损和裂纹,提高了检测的可靠性。

[0114] 本领域普通技术人员可以理解：实现上述方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成，前述的程序可以存储于一计算机可读取存储介质中，该程序在执行时，执行包括上述方法实施例的步骤；而前述的存储介质包括：ROM、RAM、磁碟或者光盘等各种可以存储程序代码的介质。

[0115] 最后应说明的是：以上实施例仅用以说明本发明的技术方案，而非对其限制；尽管参照前述实施例对本发明进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

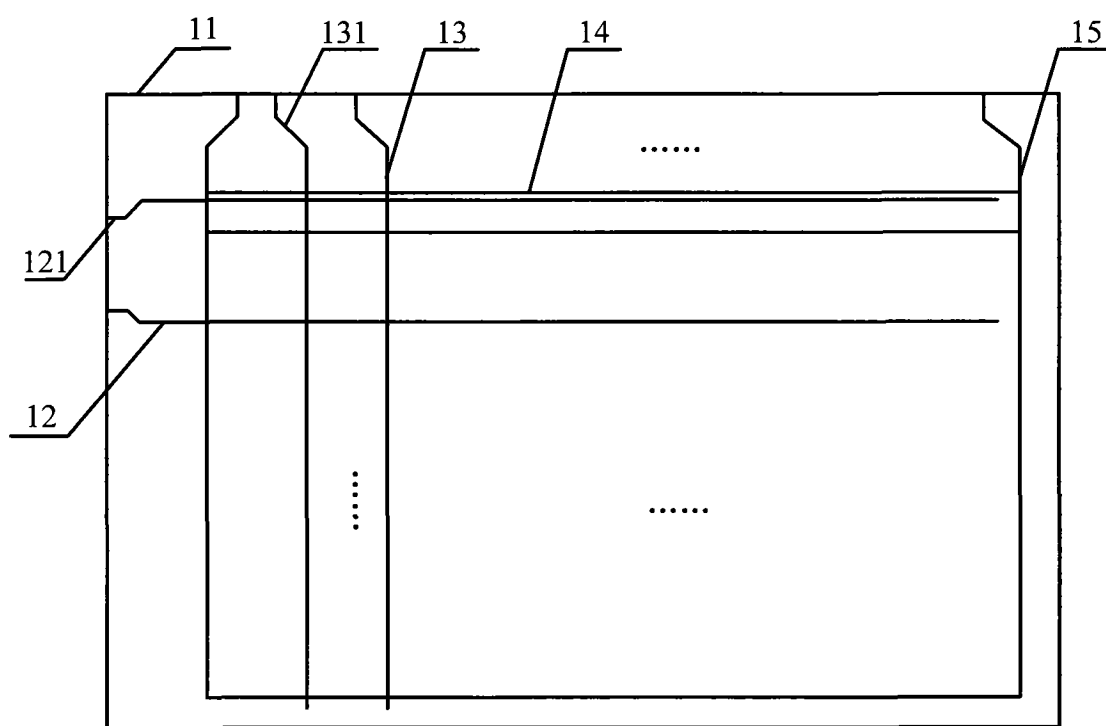


图 1

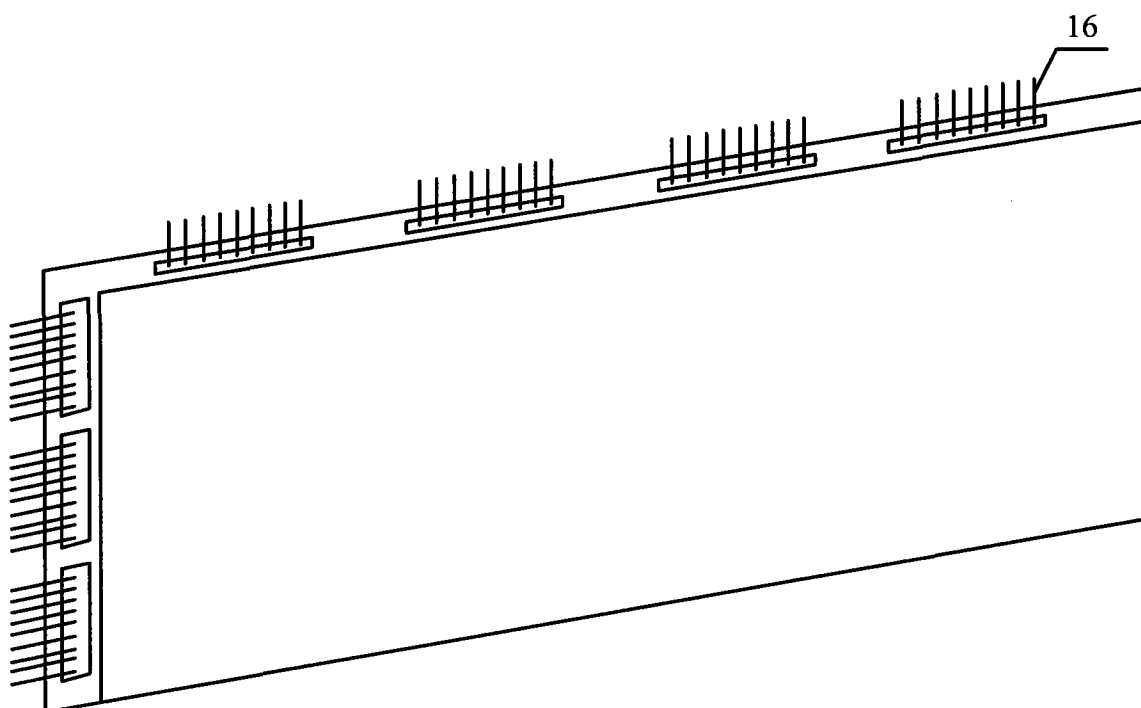


图 2

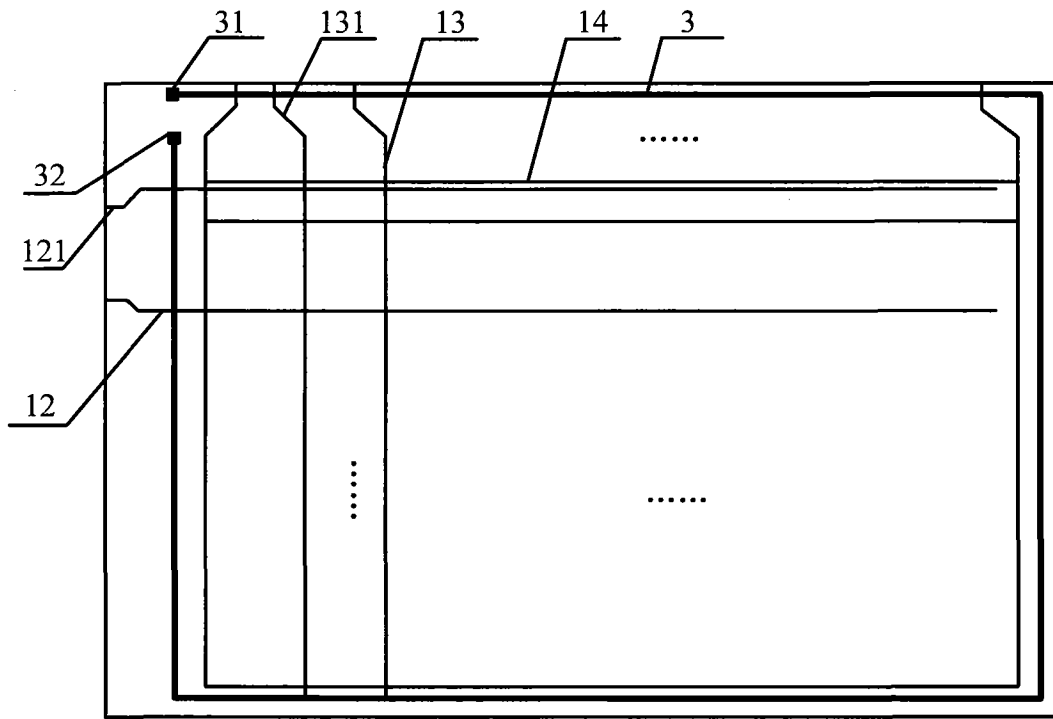


图 3

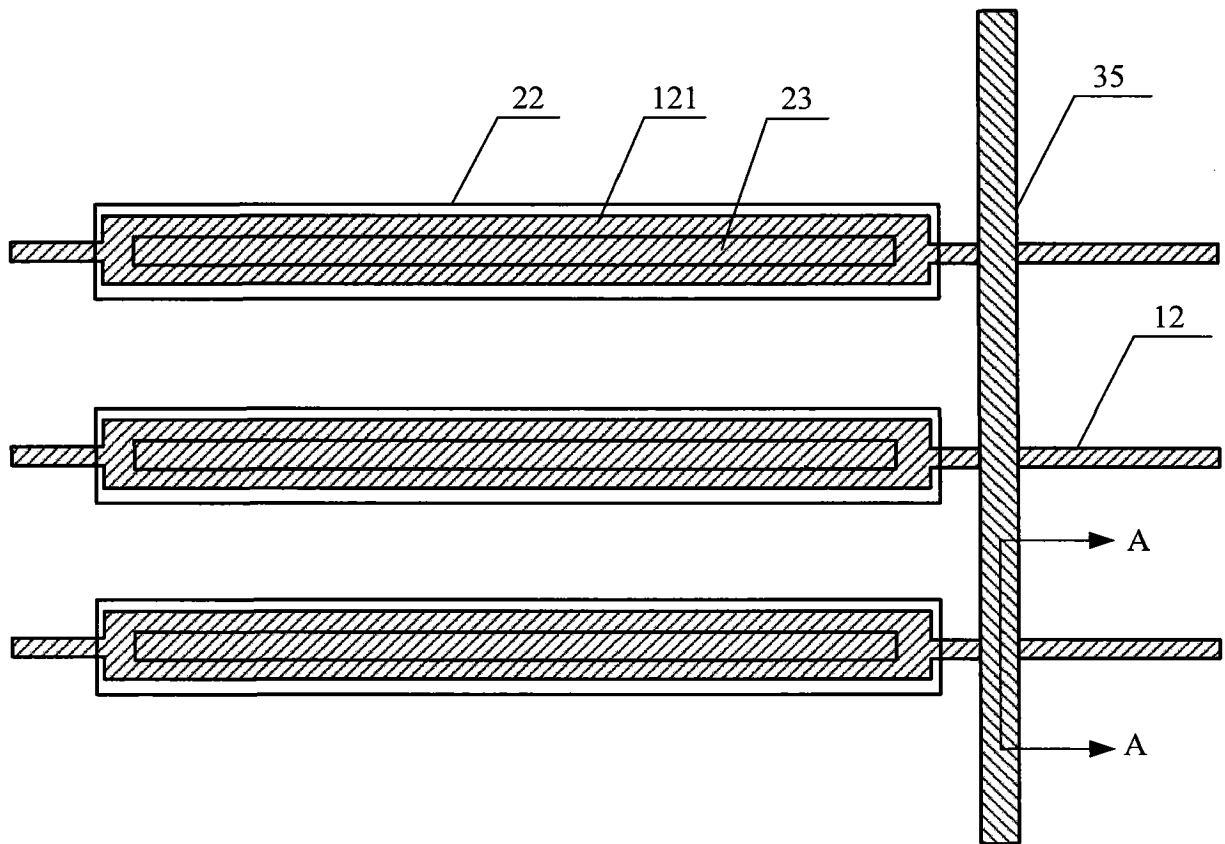


图 4

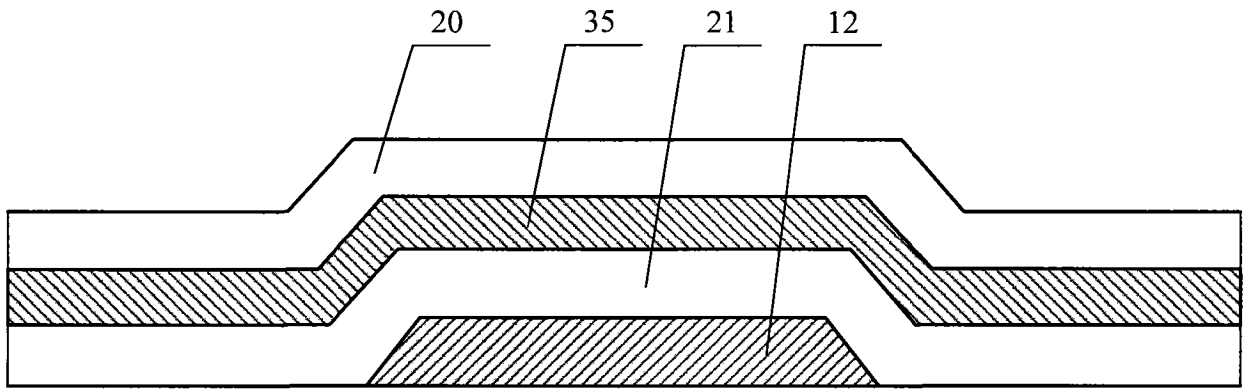


图 5

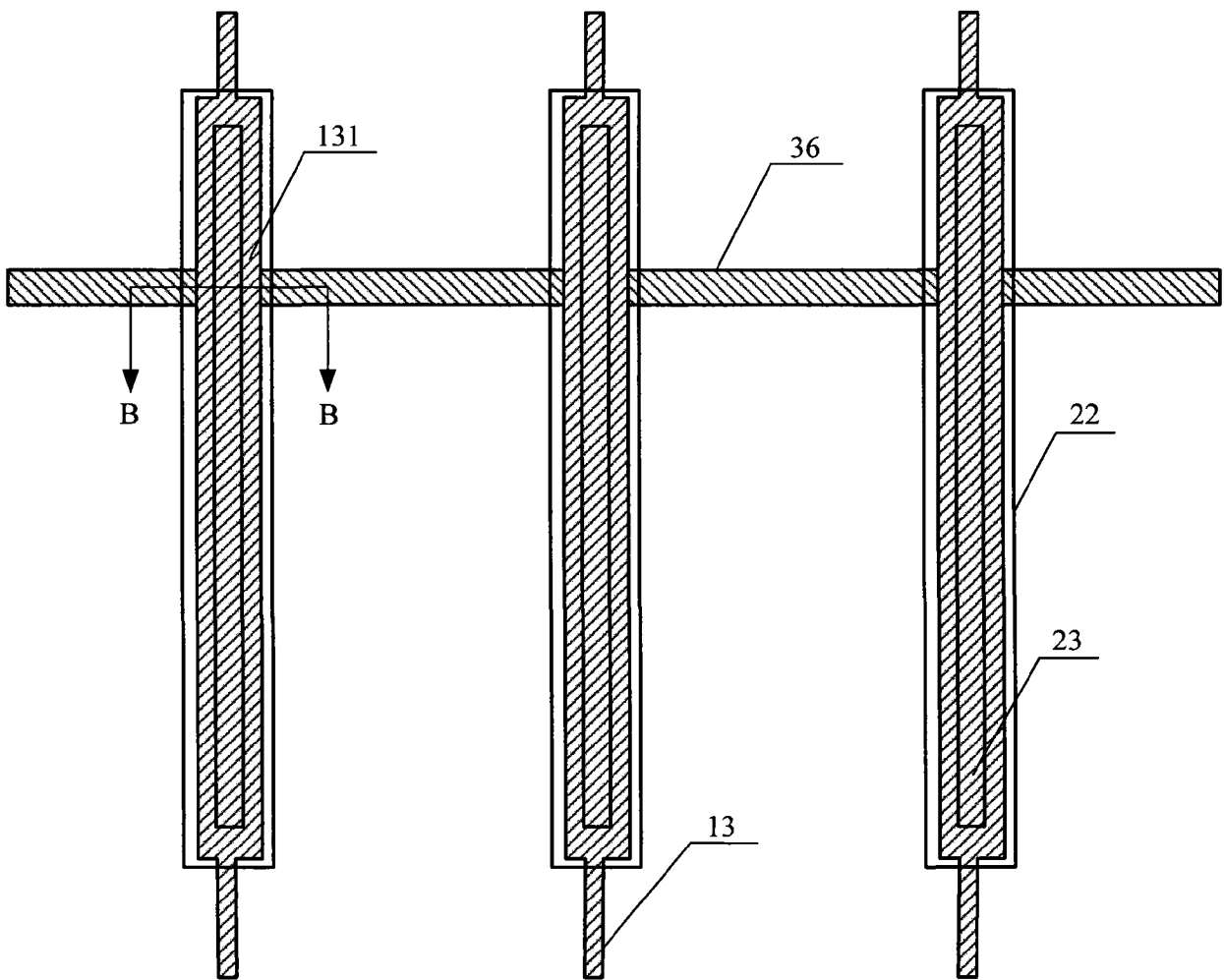


图 6

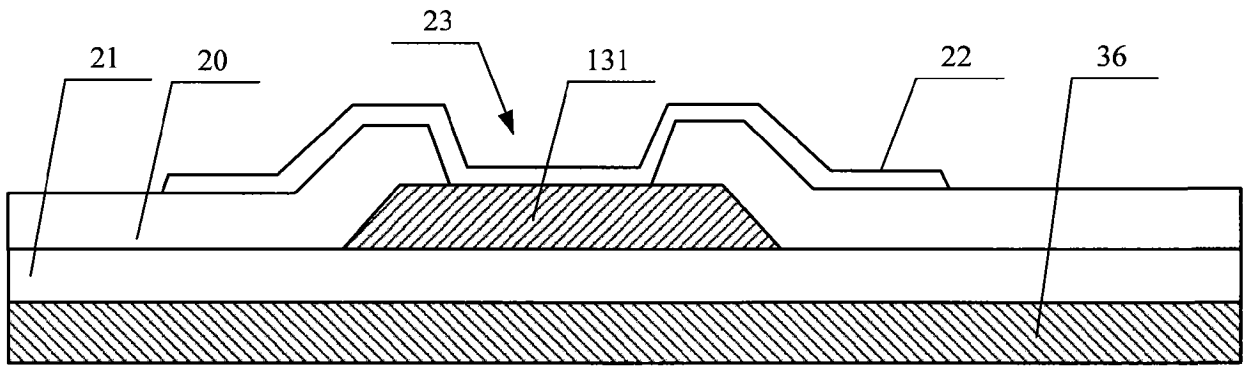


图 7

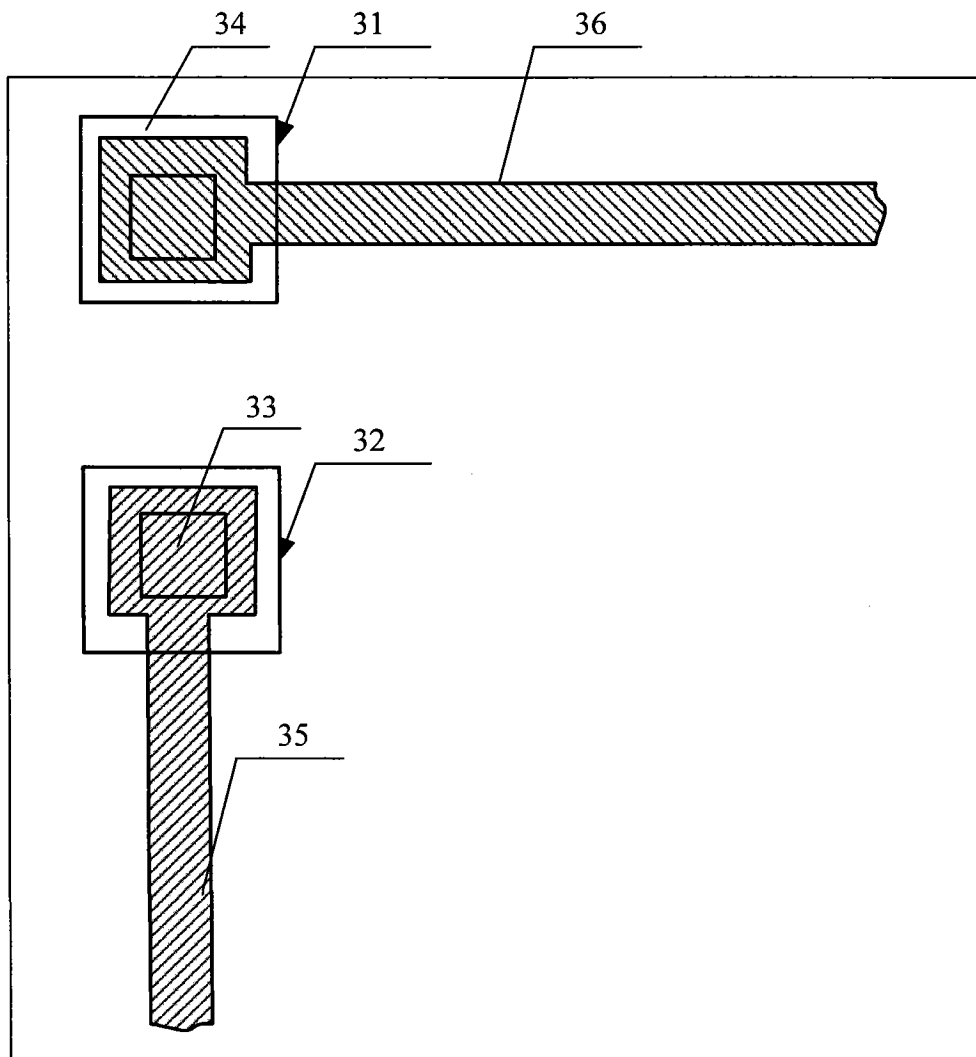


图 8

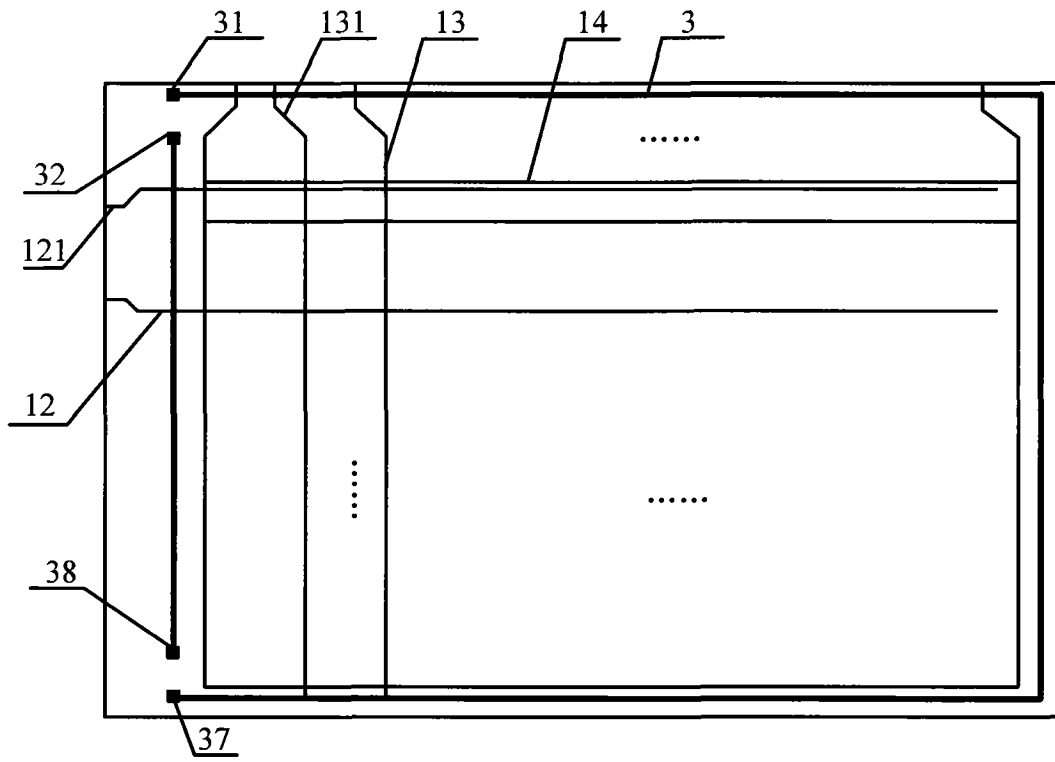


图 9

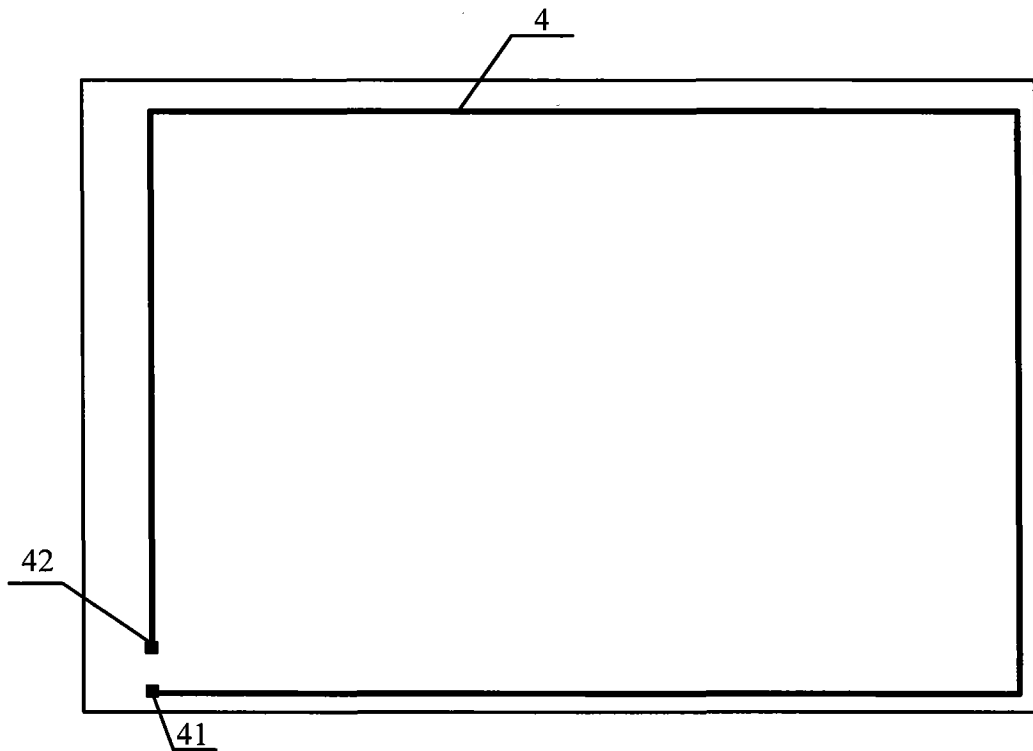


图 10

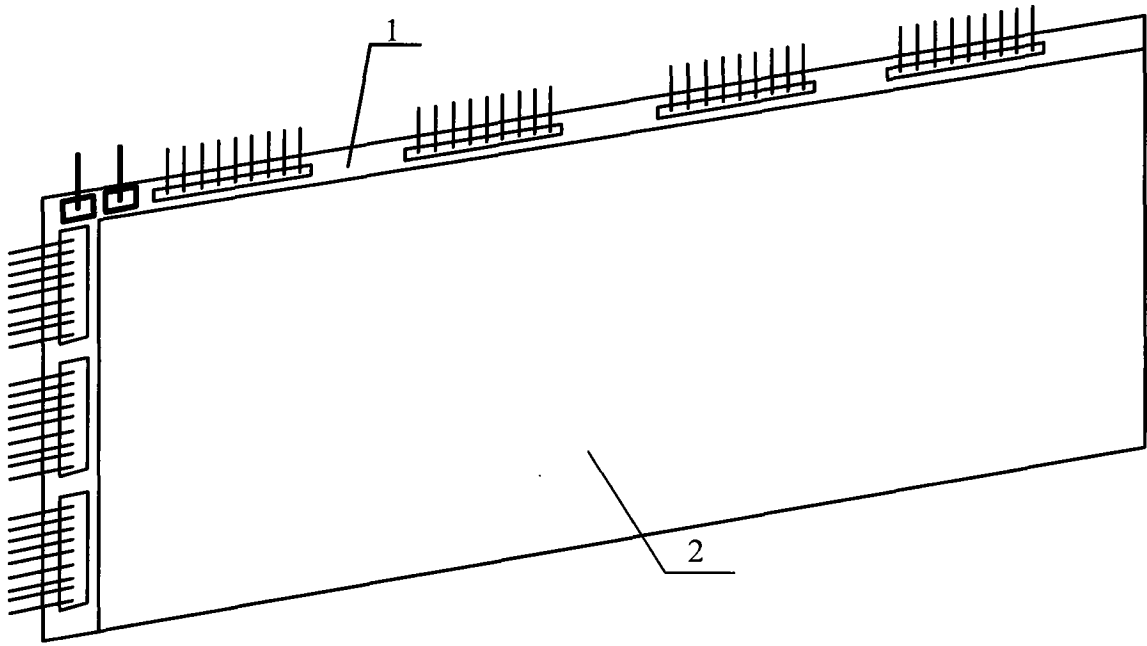


图 11

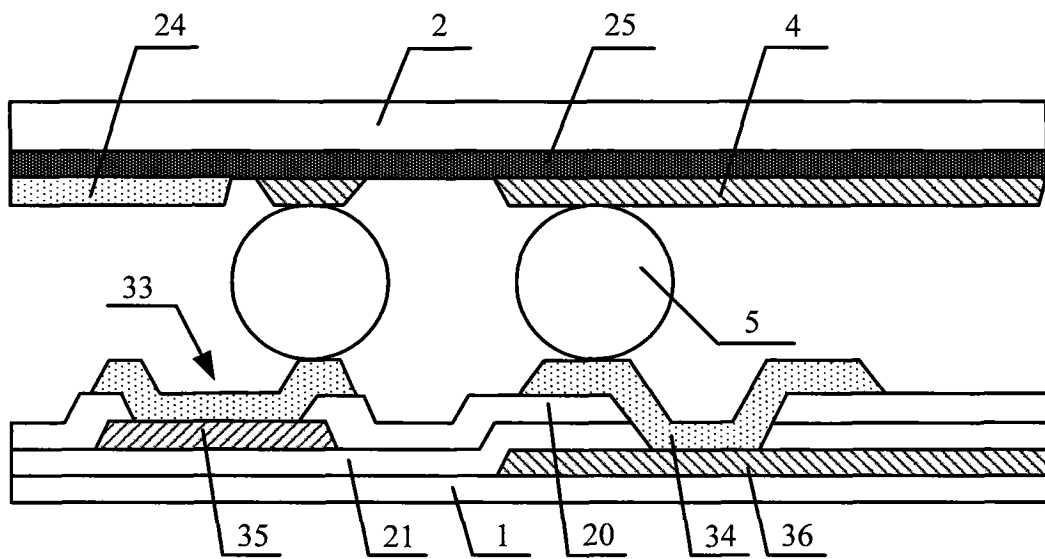


图 12

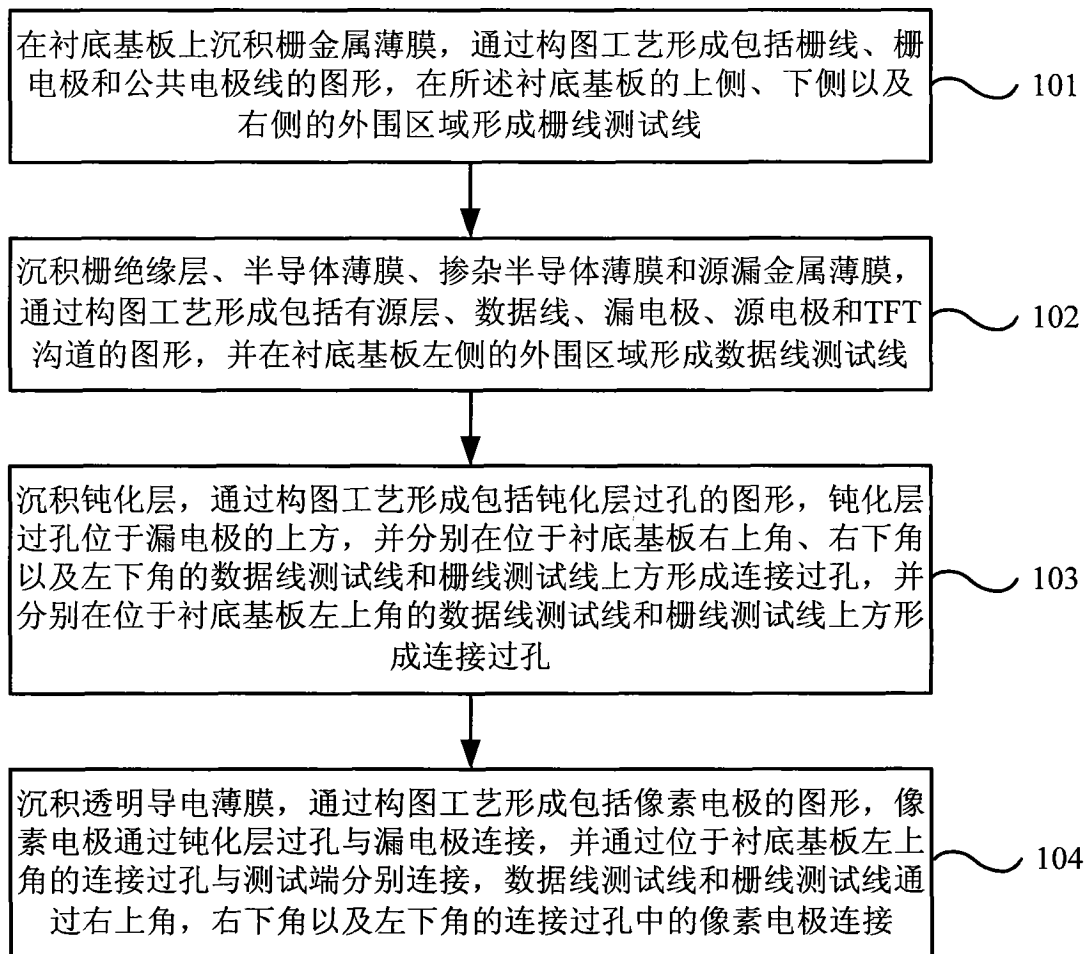


图 13

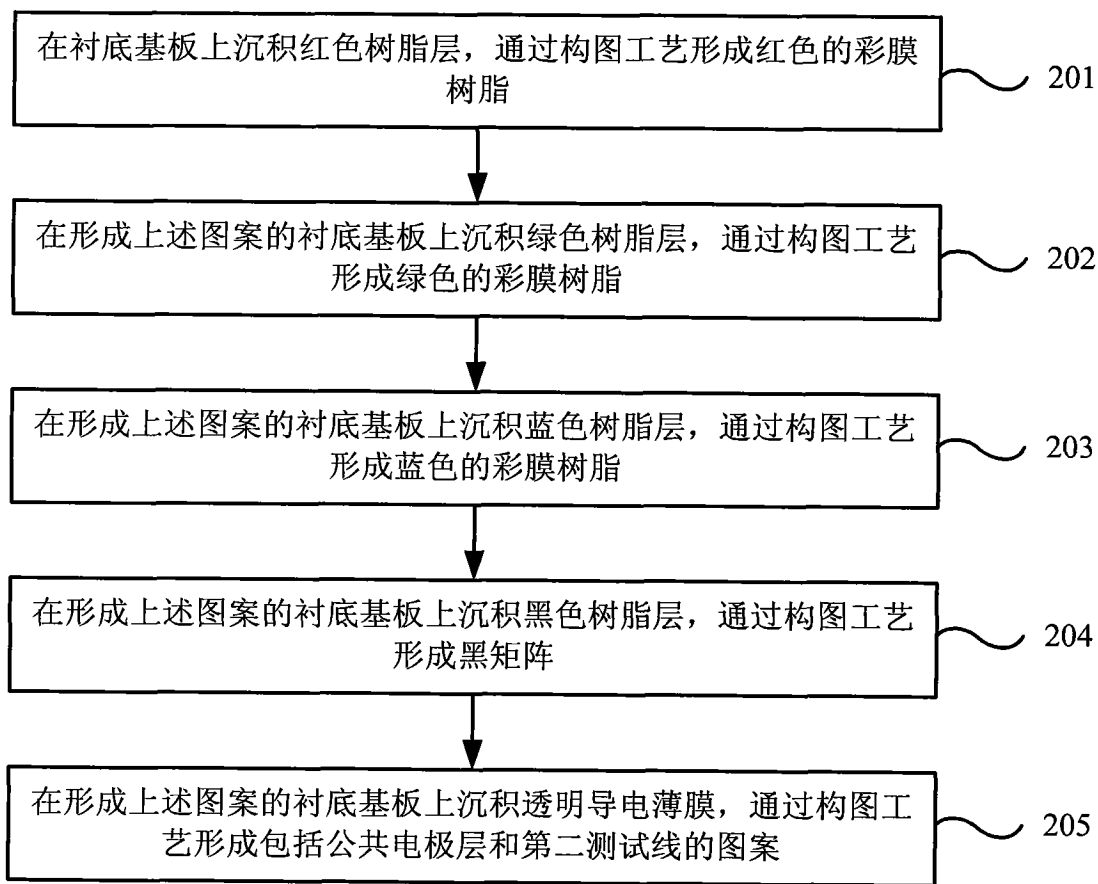


图 14

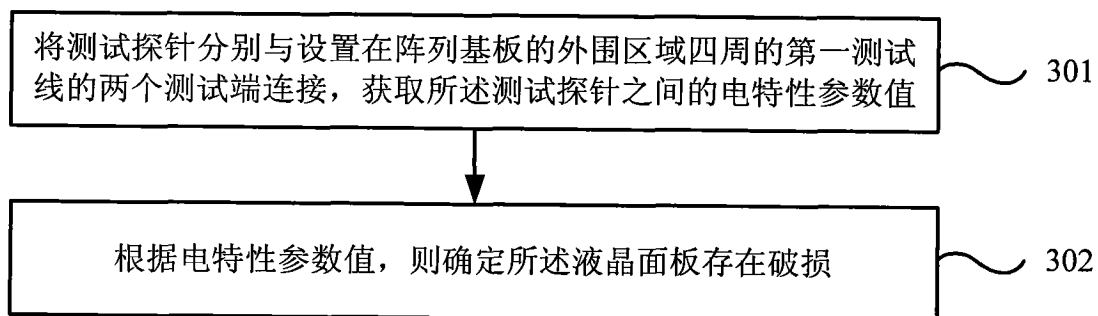


图 15

专利名称(译)	阵列基板、液晶面板和液晶显示器以及制造和检测方法		
公开(公告)号	CN102338943B	公开(公告)日	2014-05-14
申请号	CN201010239306.4	申请日	2010-07-27
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	秦纬 彭志龙 何祥飞		
发明人	秦纬 彭志龙 何祥飞		
IPC分类号	G02F1/13 G02F1/1362 G02F1/1343 G02F1/1333 H01L27/02 H01L21/77		
代理人(译)	王莹		
审查员(译)	朱艳艳		
其他公开文献	CN102338943A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板、液晶面板和液晶显示器以及制造和检测方法。阵列基板上至少形成有栅线、数据线和公共电极线以及栅线引线和数据线引线，阵列基板还包括：设置在所述阵列基板的外围区域四周的第一测试线；所述第一测试线具有两个第一测试端，且所述两个第一测试端上方均设有接触过孔，所述接触过孔中填充有接触电极，所述接触电极暴露在所述阵列基板的表面。本发明可以检测阵列基板外围区域的裂纹和破损。

