



(12) 发明专利申请

(10) 申请公布号 CN 102184717 A

(43) 申请公布日 2011. 09. 14

(21) 申请号 201110110572. 1

(22) 申请日 2011. 04. 29

(71) 申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道 9—2 号

(72) 发明人 陈政鸿

(74) 专利代理机构 广东国晖律师事务所 44266

代理人 陈琳

(51) Int. Cl.

G09G 3/36 (2006. 01)

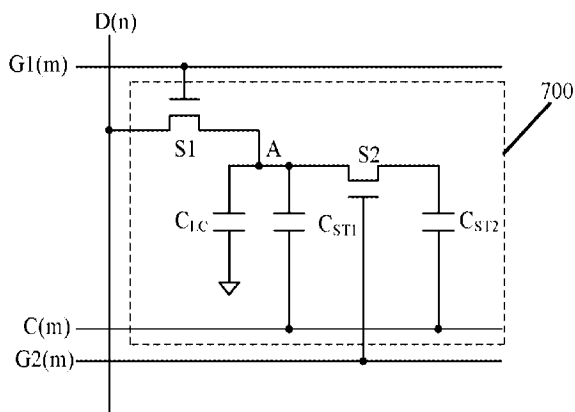
权利要求书 1 页 说明书 5 页 附图 6 页

(54) 发明名称

一种像素结构以及其驱动方法

(57) 摘要

本发明公开一种像素结构以及其相关的驱动方式,所述像素包含第一和第二薄膜晶体管、液晶电容、第一储存电容以及第二储存电容。第一晶体管的栅极、源极及漏极分别耦接至第一扫描线、数据线及第一储存电容,以导通所述数据线以及所述第一储存电容。一第二晶体管的栅极、源极及漏极分别耦接至一第二扫描线、所述第一储存电容及所述第二储存电容。当所述第一晶体管于第一时序导通,将所述数据线的电压储存于所述第一储存电容,以及所述第二晶体管于第二时序导通,以将所述第二储存电容和所述第一储存电容进行电荷分享。藉由此驱动方式,可以藉由电荷分配来降低液晶电容与公共电极的电压差,进而改善面板的色偏状况。



1. 一种像素结构,其包含第一扫描线、第二扫描线和数据线,其特征在于,所述像素结构还包含有:

一第一存储电容,具有一第一端以及一第二端,所述第一端耦接至一共通线;

一第二存储电容,具有一第一端以及一第二端,所述第一端耦接至所述共通线;

一第一晶体管,具有一第一栅极、一第一源极以及一第一漏极,所述第一栅极耦接至一第一扫描线,所述第一源极和所述第一漏极分别耦接一数据线以及所述第一存储电容的所述第二端,以导通所述数据线以及所述第一存储电容;以及

一第二晶体管,具有一第二栅极、一第二源极以及一第二漏极,所述第二栅极耦接至一第二扫描线,所述第二源极和所述第二漏极分别耦接至所述第一存储电容的所述第二端以及所述第二存储电容的所述第二端;

其中,所述第一晶体管于一第一时序导通,将所述数据线的电压存储于所述第一存储电容,以及所述第二晶体管于一第二时序导通,以将所述第二存储电容对所述第一存储电容进行放电。

2. 根据权利要求1所述的像素结构,其特征在于:所述第一晶体管以及所述第二晶体管都是薄膜晶体管。

3. 根据权利要求1所述的像素结构,其特征在于:所述第一时序与所述第二时序彼此互不重叠。

4. 根据权利要求3所述的像素结构,其特征在于:所述第一时序位于所述第二时序之前。

5. 根据权利要求1所述的像素结构,其特征在于:所述像素结构另包含有一液晶电容,其一端耦接至所述第一存储电容的所述第二端。

6. 一种驱动方法,用来驱动一像素,其特征在于:

提供一种像素结构,该像素结构包括:第一扫描线、第二扫描线和数据线,通过一第一晶体管耦接至一数据线的所述第一存储电容;以及一端耦接至一共通线,另一端通过一第二晶体管耦接至所述第一存储电容的第二存储电容;

在第一时序,通过所述第一扫描线输出一扫描信号至所述第一晶体管,以将所述数据线所传送的电压存储至所述第一存储电容;以及

在第二时序,通过所述第二扫描线输出一扫描信号至所述第二晶体管,以使所述第一存储电容对所述第二存储电容进行放电。

7. 根据权利要求6所述的驱动方法,其特征在于:所述第一时序与所述第二时序彼此互不重叠。

8. 根据权利要求7所述的驱动方法,所述第一时序位于所述第二时序之前。

9. 根据权利要求5所述的驱动方法,其特征在于:所述第一晶体管以及所述第二晶体管皆为薄膜晶体管。

10. 根据权利要求9所述的驱动方法,其特征在于:所述第一扫描线连接至所述第一晶体管的栅极,以及所述第二扫描线连接至所述第二晶体管的栅极。

一种像素结构以及其驱动方法

【技术领域】

[0001] 本发明涉及一种像素结构以及其驱动方法,尤指一种改善色偏 (color washout) 现象的像素结构及其驱动方法。

【背景技术】

[0002] 现今消费电子产品普遍采用轻薄的平板显示器,其中液晶显示器已经逐渐被各种电子设备如电视、移动电话、个人数字助理、数码相机、计算机屏幕或笔记本电脑等所广泛使用。

[0003] 薄膜晶体管液晶显示器由于具有高画质、空间利用效率佳、消耗功率低、无辐射等优越特性,因而已逐渐成为市场的主流。请参阅图 1,图 1 为现有技术中液晶显示器的像素单元 100 的等效电路图。液晶显示器中,每一像素单元 100 对应一条扫描线 (scan line) $G(m)$ 、一条数据线 (data line) $D(n)$ 以及一条共通线 (Com line) $C(m)$,而像素单元 100 包含一薄膜晶体管 T 、液晶电容 C_{LC} 以及存储电容 C_{ST} 。薄膜晶体管 T 会根据扫描线 $G(m)$ 的扫描信号以导通或形成断路;当扫描线 $G(m)$ 为高电平时,薄膜晶体管 T 导通,使数据线 $D(n)$ 上的数据电压输出至液晶电容 C_{LC} 以及存储电容 C_{ST} ,对液晶电容 C_{LC} 以及存储电容 C_{ST} 进行充电。

[0004] 请参阅图 2,图 2 是由图 1 像素单元 100 组成的液晶面板的扫描信号波形图。如图 2 所示,液晶面板包含有多个像素单元 100,每一像素单元 100 分别对应至扫描线 $G(m-1) \sim G(m+1)$ 之一以及数据线 $D(n-1) \sim D(n+1)$ 之一,为简化图示,图 2 省略了每一像素单元 100 连接的共通线。各扫描线 $G(m-1) \sim G(m+1)$ 传送的扫描信号是依序产生的。换言之,扫描信号会依序输入至相邻的扫描线 $G(m-1) \sim G(m+1)$,使相邻扫描线 $G(m-1) \sim G(m+1)$ 依序对应高电位,而使像素单元 100 内的薄膜晶体管导通,以使数据线 $D(n-1) \sim D(n+1)$ 将数据一行接一行地依序存储至对应像素单元 100 的存储电容与液晶电容中,进而显示所要的灰阶。

[0005] 目前,市场对于液晶显示器的性能要求是朝向高对比度 (High Contrast Ratio)、快速反应与广视角等方向发展。目前能够达成广视角要求的技术,例如有多域垂直配向 (Multi-domain Vertically Alignment, MVA)、多域水平配向 (Multi-domain Horizontal Alignment, MHA)、扭转向列加视角扩大膜 (Twisted Nematic plus wide Viewing film, TN+film) 及横向电场形式 (In-Plane Switching, IPS)。虽然多域垂直配向的薄膜晶体管液晶显示器可以达到广视角的目的,但是其存在色偏的问题也是为人所诟病。所谓色偏指的是当使用者以不同的观赏角度观看显示器所显示的影像时,会看见不同色彩的影像,例如用户在以较偏斜的角度观看时会看见偏白的影像。

[0006] 请参阅图 3,图 3 是一种现有技术中具有色偏补偿的像素单元 400 的等效电路图。像素单元 400 对应两条扫描线 $G1(m)$ 、 $G2(m)$ 、一条共通线 $C(m)$ 、以及一条数据线 $D(n)$,此外,像素单元 400 分为两个像素区域 400a 和 400b,且每个区域基本上都包含一个图 1 所示的像素单元,具体来说,像素区域 400a 包含有晶体管 $S1$ 、液晶电容 C_{LC1} 以及存储电容 C_{ST1} ,而像素

区域 400b 包含晶体管 S2、液晶电容 C_{LC2} 以及存储电容 C_{ST2} ，上下半部分别对应不同的扫描线 G1(m) 及 G2(m)。

[0007] 在此请参阅图 4，图 4 是由图 3 像素单元 400 组成的液晶面板的扫描信号波形图。为了简洁起见，于图 4 中省略共通线，由图 5 中也可得知每一像素单元 400 对应两个像素区域 400a 和 400b。

[0008] 像素单元 400 的驱动方式与前述的像素单元 100 的驱动方式类似，扫描信号会依序输入至相邻的扫描线 G1(m) ~ G2(m+1)，使相邻扫描线依 G1(m) → G2(m) → G1(m+1) → G2(m+1) 的顺序依序对应高电位，而使像素单元 400 内部的薄膜晶体管导通，以使数据线 D(n-1) ~ D(n+1) 可将数据电压一列一列地依序存储至对应像素单元 400 的存储电容与液晶电容中，进而显示正确的画面。然而，很明显地，这样的做法倍增了扫描线的数目，因此像素单元 400 的有效充电时间会减少为原先的一半，因此，这样的技术若使用在画面更新频率 (frame rate) 较高的液晶显示器上，会因为充电时间不足而无法实作。

[0009] 除此之外，由数据线 D(n-1) ~ D(n+1) 传来的数据电压必须先经由伽玛修正电路 (gamma circuit) 把接收的数字影像数据转换成模拟数据电压，其中模拟数据电压实质上对应到不同的灰阶。最后，像素单元 400 在接收扫描信号时，就会依据数据线传送出的模拟数据电压驱动其内的液晶分子，以显示出对应的灰阶。然而，在此技术中，每一像素单元 400 包含两个像素区域 400a 和 400b，而且每一像素区域 400a 和 400b 必须是不同的灰阶，这样从不同角度观看液晶面板，两个不同的灰阶互相补充，可以解决色偏问题，然而，此种像素结构中，同一种数字影像数据会输入至两组伽玛修正电路，而输出不同的模拟数据电压来驱动个别的像素区域 400a 和 400b，以增加色彩校正的弹性。增设两组伽玛修正电路势必会提高整体电路的制作成本。因此，业者需要提出一种新的像素驱动架构，以解决上述的问题。

【发明内容】

[0010] 本发明的目的是提供一种不需要在像素结构之外设置额外的伽玛修正电路就可以改善色偏现象的像素结构及其驱动方法，进而解决现有技术因增设额外的伽玛修正电路而导致成本增加的问题。

[0011] 根据本发明的实施例，本发明揭露一种像素结构，其包含第一扫描线、第二扫描线、数据线、第一存储电容、第二存储电容、第一晶体管和第二晶体管。所述第一存储电容具有一第一端以及一第二端，所述第一端耦接至一共通线。所述第二存储电容具有一第一端以及一第二端，所述第一端耦接至所述共通线。所述第一晶体管具有一第一栅极、一第一源极以及一第一漏极，所述第一栅极耦接至一第一扫描线，所述第一源极和所述第一漏极分别耦接一数据线以及所述第一存储电容的所述第二端，以导通所述数据线以及所述第一存储电容。所述第二晶体管具有一第二栅极、一第二源极以及一第二漏极，所述第二栅极耦接至一第二扫描线，所述第二源极和所述第二漏极分别耦接至所述第一存储电容的所述第二端以及所述第二存储电容的所述第二端。所述第一晶体管于一第一时序导通，将所述数据线的电压存储于所述第一存储电容，以及所述第二晶体管于一第二时序导通，以将所述第二存储电容对所述第一存储电容进行放电。

[0012] 根据本发明的实施例,本发明另揭露一种驱动方法,用来驱动一像素,其包含:提供一种像素结构,该像素结构包括:第一扫描线、第二扫描线和数据线,通过一第一晶体管耦接至一数据线的第二存储电容;以及一端耦接至一共通线,另一端通过一第二晶体管耦接至所述第一存储电容的第二存储电容;在第一时序,通过所述第一扫描线输出一扫描信号至所述第一晶体管,以将所述数据线所传送的电压存储至所述第一存储电容;以及在第二时序,通过所述第二扫描线输出一扫描信号至所述第二晶体管,以使所述第一存储电容对所述第二存储电容进行充电。

[0013] 依据本发明的一实施例,所述第一晶体管以及所述第二晶体管皆为薄膜晶体管。所述第一时序与所述第二时序彼此互不重叠,且所述第一时序位于所述第二时序之前。

[0014] 依据本发明的一实施例,所述像素结构另包含有一液晶电容,其一端耦接至所述第一存储电容的所述第二端。

[0015] 依据本发明的一实施例,所述第一扫描线连接至所述第一晶体管的栅极,以及所述第二扫描线连接至所述第二晶体管的栅极。

[0016] 相较于现有技术,本发明的像素结构包含两薄膜晶体管、一液晶电容、一第一存储电容以及一第二存储电容。两薄膜晶体管分别连接至两扫描线,用于于不同时序中导通,其中一个薄膜晶体管导通时,会将在数据线的数据存储于所述第一存储电容与所述液晶电容,而另一个薄膜晶体管导通时,会导通所述第一存储电容以及所述第二存储电容以进行电荷分配。藉由此分时多任务的驱动方式,可以藉由电荷分配来降低液晶电容与共通电极的电压差,进而改善面板的色偏状况。

[0017] 为了让本发明的上述内容能更明显易懂,下文特举较佳实施例,并配合所附图式,作详细说明如下:

【附图说明】

[0018] 图 1 为现有技术中液晶显示器的像素单元的等效电路图。

[0019] 图 2 是由图 1 像素单元组成的液晶面板的扫描信号波形图。

[0020] 图 3 是一种现有技术中具有色偏补偿的像素单元的等效电路图。

[0021] 图 4 是由图 3 像素单元组成的液晶面板的扫描信号波形图。

[0022] 图 5 为本发明像素结构一实施例的像素单元的等效电路图。

[0023] 图 6 是图 5 所示的像素单元组成液晶面板的扫描信号波形图。

[0024] 图 7 为施加于节点 A 的电平随时间变化的时序图。

【具体实施方式】

[0025] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施之特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「顶」、「底」、「水平」、「垂直」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0026] 请参阅图 5,图 5 为本发明像素结构一实施例的像素单元的等效电路图。像素单元 700 包含有第一薄膜晶体管 S1、第二薄膜晶体管 S2、第一存储电容 C_{ST1} 、第二存储电容 C_{ST2} 以及液晶电容 C_{LC} 。第一薄膜晶体管 S1 对应第一扫描线 G1(m),而第二薄膜晶体管 S2

对应第二扫描线 $G2(m)$ 。

[0027] 第一薄膜晶体管 $S1$ 的栅极耦接至第一扫描线 $G1(m)$, 源极耦接至数据线 $D(n)$, 漏极耦接至节点 A , 薄膜晶体管 $S2$ 的栅极耦接至扫描线 $G2(m)$, 源极耦接至节点 A , 漏极耦接至存储电容 C_{ST2} 。存储电容 C_{ST1} 的一端连接至节点 A 而另一端连接至共通线 $C(m)$, 存储电容 C_{ST2} 的一端也耦接至共通线 $C(m)$, 而另一端耦接至薄膜晶体管 $S2$ 的漏极, 液晶电容 C_{LC} 的一端则耦接至节点 A , 另一端接地。共通线 $C(m)$ 会输出公共电压 V_{com} 。在本实施例中, 第一薄膜晶体管 $S1$ 与第二薄膜晶体管 $S2$ 都用来做为开关使用, 第一薄膜晶体管 $S1$ 与第二薄膜晶体管 $S2$ 由扫描线 $G1(m)$ 与扫描线 $G2(m)$ 传输的信号开启, 而像素单元 700 的详细驱动方式, 将于其后详述。

[0028] 在此请参阅图 6, 图 6 是图 5 所示的像素单元 700 组成液晶面板及其扫描信号波形图。其中, 代号 m 是代表第 m 行, $m+1$ 是代表第 $m+1$ 行, 依次类推; 而代号 n 是代表第 n 列, $n+1$ 是代表第 $n+1$ 列, 依次类推。相邻的扫描线 $G1(m)$ 与 $G2(m)$ 在驱动时序上并非依序开启至高电位, 而是区分成两个驱动族群, 第一族群为 $G1(m)$, 其驱动顺序为 $G1(m-1) \rightarrow G1(m) \rightarrow G1(m+1)$, 第二族群为 $G2(m)$, 其驱动顺序为 $G2(m-1) \rightarrow G2(m) \rightarrow G2(m+1)$, 这两个族群都以画面更新频率进行扫描。也就是说, 图中的间隔 $t1$ 代表第一扫描线 $G1(m)$ 开启的周期, 而 $W1$ 则代表扫描线 $G1(m)$ 所传送的扫描信号的脉冲以用来开启晶体管的第一时序, 此周期 $t1$ 受面板画面的更新频率 (frame rate) 所决定, 譬如若画面的更新频率为 60Hz, 则周期 $t1$ 则为 $1/60$ 秒。另一方面, 间隔 $t2$ 表示同一像素的第二扫描线 $G2(m)$ 开启时间与第一扫描线 $G1(m)$ 开启的时间差, 而 $W2$ 则代表扫描线 $G2(m)$ 所传送的扫描信号的脉冲以用来开启晶体管的第二时序。其中, 间隔 $t2$ 必须小于周期 $t1$, 且 $W2$ 的周期与 $W1$ 的周期相同 (由于不同周期的情况下, 可能发生 $W1$ 与 $W2$ 重合的情况), 以确保第一扫描线 $G1(m)$ 与第二扫描线 $G2(m)$ 不会于同一时间开启。换句话说, 对应同一像素单元 700 的扫描线 $G1(m)$ 开启时序 $W1$ 与扫描线 $G1(m)$ 开启时序 $W2$ 彼此不相重叠, 且时序 $W1$ 位于时序 $W2$ 之前。

[0029] 这样的设计是为了在时间上控制像素单元 700 在一个周期 $T1$ 内有两个灰阶, 这样, 用户在不同角度观看一帧图时, 这两个灰阶互相补充, 避免了色偏现象, 确保了影像质量; 此外, 通过两个驱动族群驱动时序的调整, 可以控制面板色偏与亮度的表现。

[0030] 在此请一并参阅图 5- 图 7, 图 7 为施加于节点 A 的电平随时间变化的时序图。如图 7 所示, 当扫描线 $G1(m)$ 开启时 (对应图 6 与图 7 的时序 $W1$), 图 6 中的晶体管 $T1$ 会导通, 将数据线 $D(n)$ 上的电压充电至液晶电容 C_{LC} 与存储电容 C_{ST1} ; 而于其后的时序 $W2$ (请见图 6 与图 7 的时序 $W2$) 中, 扫描线 $G2(m)$ 开启而使图 6 中的晶体管 $T2$ 会导通, 并将存储电容 C_{ST2} 的电压充电至像素中 (或者说也可以说存储电容 C_{ST1} 与存储电容 C_{ST2} 进行电荷分享)。

[0031] 每一像素单元 700 会交替地接收正、负极性的数据电压, 正极性表示数据电压大于公共电压 V_{com} , 反之, 负极性表示数据电压小于公共电压 V_{com} 。若像素单元 700 在时点 T_0 接收正极性的数据电压, 则在时点 T_2 接收负极性的数据电压, 在时点 T_4 又接收正极性的数据电压。

[0032] 在时段 T_0-T_1 之间, 扫描线 $G1(m)$ 传输的扫描信号的脉冲 $W1$ 打开晶体管 $S1$ 时, 资料线 $D(n)$ 传来的正极性数据电压会经过晶体管 $S1$ 导通至存储电容 C_{ST1} 和液晶电容 C_{LC} , 使得施加于节点 A 的电平依据数据电压而变成 $V1$, 此时液晶电容 C_{LC} 内的液晶分子就是依据该

电平 $V1$ 调整其转动方向。接下来,在时段 T_1-T_2 之间,当扫描线 $G2(m)$ 传输的扫描信号的脉冲 $W2$ 打开晶体管 $S2$ 时,存储电容 C_{ST1} 的跨压会经过晶体管 $S2$ 而分配到存储电容 C_{ST2} ,导致节点 A 的电平下拉至 $V2$,也就是说, $V2 = V1 \times C_{ST1} / (C_{ST1} + C_{ST2})$ 。因此液晶电容 C_{LC} 内的液晶分子就是依据该电平 $V2$ 调整其转动方向。在时段 T_2-T_3 之间,扫描线 $G1(m)$ 传输的扫描信号的脉冲 $W1$ 打开晶体管 $S1$ 时,资料线 $D(n)$ 传来的负极性数据电压会经过晶体管 $S1$ 导通至存储电容 C_{ST1} 和液晶电容 C_{LC} ,使得施加于节点 A 的电平依据数据电压而变成 $V3$,此时液晶电容 C_{LC} 内的液晶分子就是依据该电平 $V3$ 调整其转动方向。接下来,在时段 T_3-T_4 之间,当扫描线 $G2(m)$ 传输的扫描信号的脉冲 $W2$ 打开晶体管 $S2$ 时,存储电容 C_{ST1} 的跨压会经过晶体管 $S2$ 而分配到存储电容 C_{ST2} ,导致节点 A 的电平下拉至 $V4$,也就是说, $V4 = V3 \times C_{ST1} / (C_{ST1} + C_{ST2})$ 。因此液晶电容 C_{LC} 内的液晶分子就是依据该电平 $V4$ 调整其转动方向。在此请注意,在时序 $W2$ 时,晶体管 $T2$ 是开启的,存储电容 C_{ST2} 的电压与像素所存储的电压极性总是相反的。由于像素驱动时,相邻两帧的像素电压的极性是正负交替的,例如,在时段 T_0-T_2 显示第一帧时,像素 700 的存储电容 C_{ST1} 是高电平,存储电容 C_{ST2} 的电平是保持在上一帧时的低电平,在时段 T_2-T_4 显示第二帧时,存储电容 C_{ST1} 是低电平,存储电容 C_{ST2} 的电平是保持在第一帧时的高电平。在时点 T_3 时,施加于节点 A 的电平 $V3$ 是负极性 (小于公共电压 $Vcom$),存储电容 C_{ST2} 的电平 $V2$ 是正极性 (大于公共电压 $Vcom$),因此一但描线 $G2(m)$ 传输的扫描信号的脉冲 $W2$ 打开晶体管 $S2$ 时,因为存储电容 C_{ST1} 和存储电容 C_{ST2} 电荷分享效应,会把施加于节点 A 的电平上拉至 $V4$ 。这么一来,晶体管 $T2$ 的开启可以降低施加于液晶电容 C_{LC} 的电平 (也就是节点 A 的电平),使得液晶电容 C_{LC} 与公共电压 $Vcom$ 的电压差变小,并持续一段时间间隔 $t3$ 。

[0033] 因此,在一个画面更新频率 (也就是 $1/60$ 秒) 之中,同一像素单元 700 的会显示两个不同的灰阶,因此采用此种驱动方式可以改善面板的色偏情况。而且本发明的像素结构 700 与驱动方法并不需要增设额外的伽玛修正电路就可以改善面板的色偏现象,所以不需增加成本。

[0034] 综上所述,虽然本发明已以较佳实施例揭露如上,但该较佳实施例并非用以限制本发明,该领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

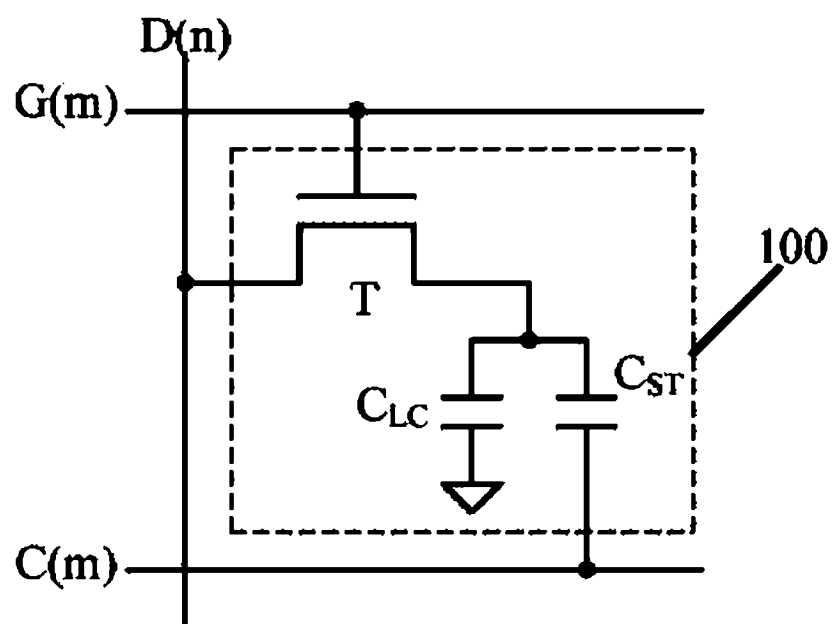


图 1

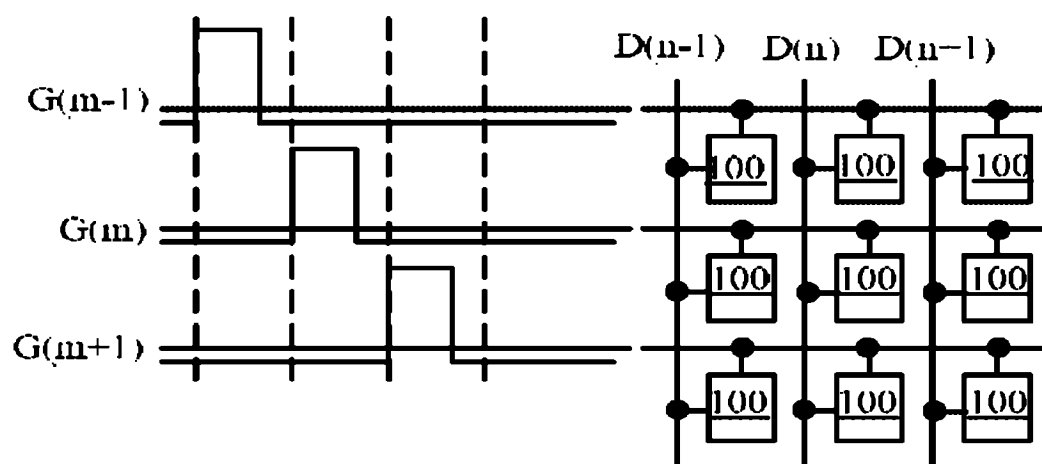


图 2

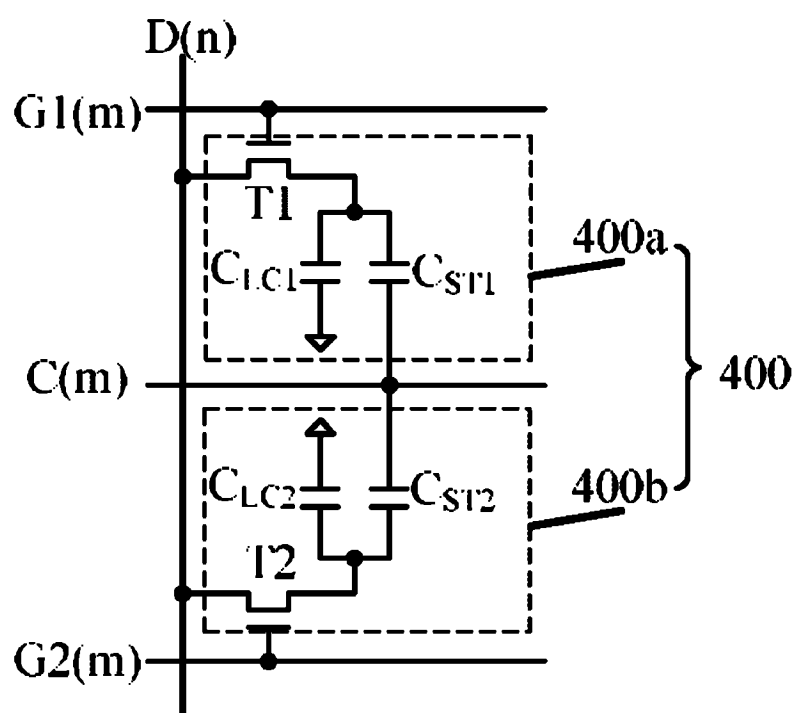


图 3

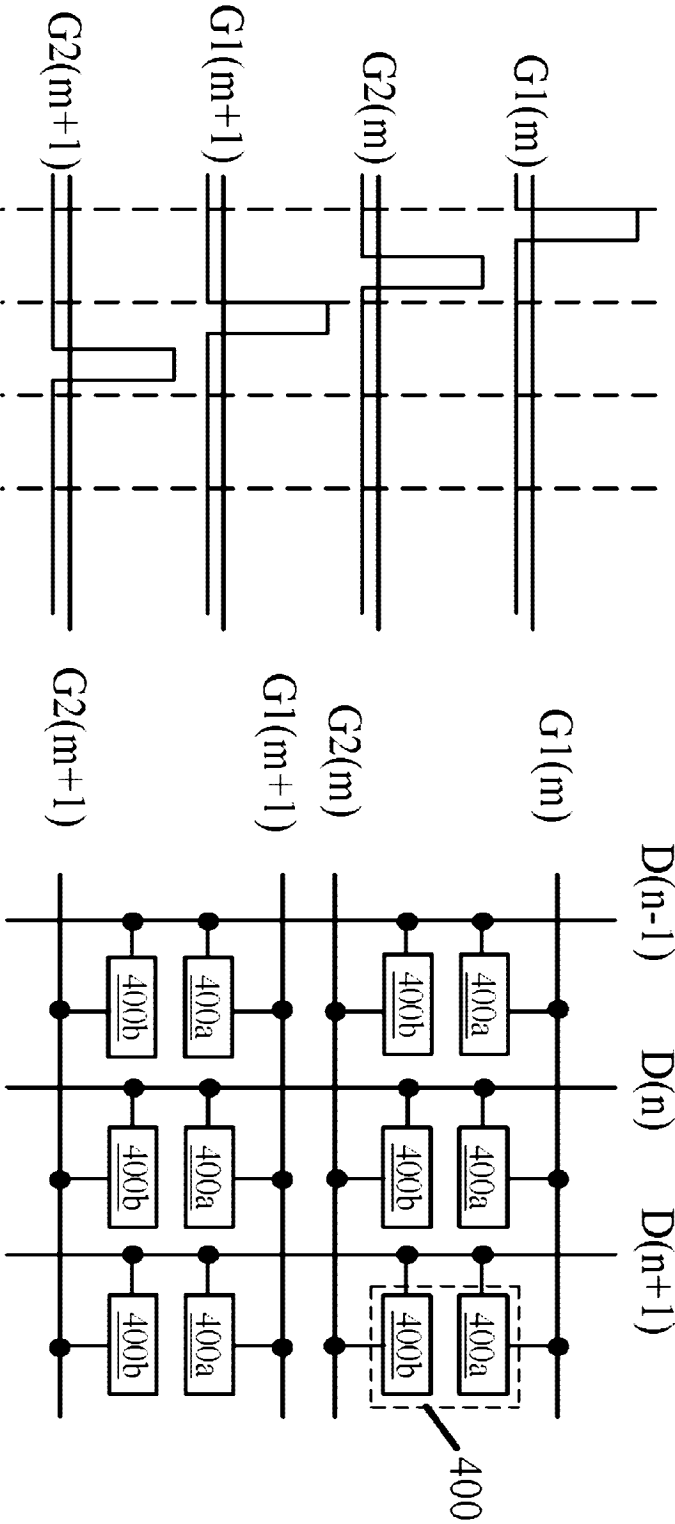


图 4

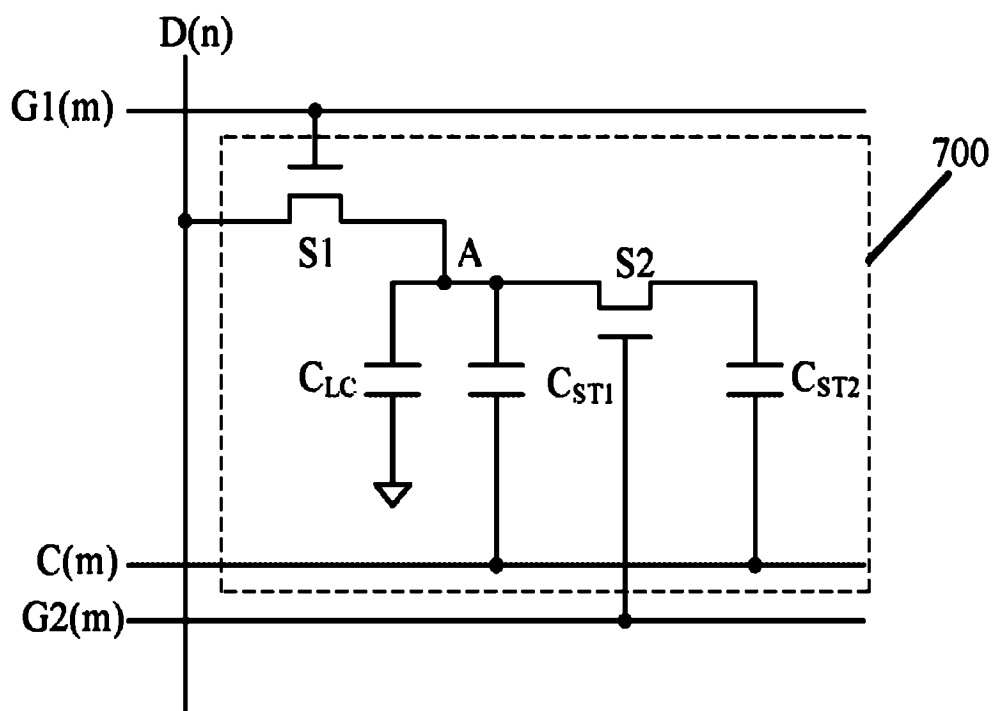


图 5

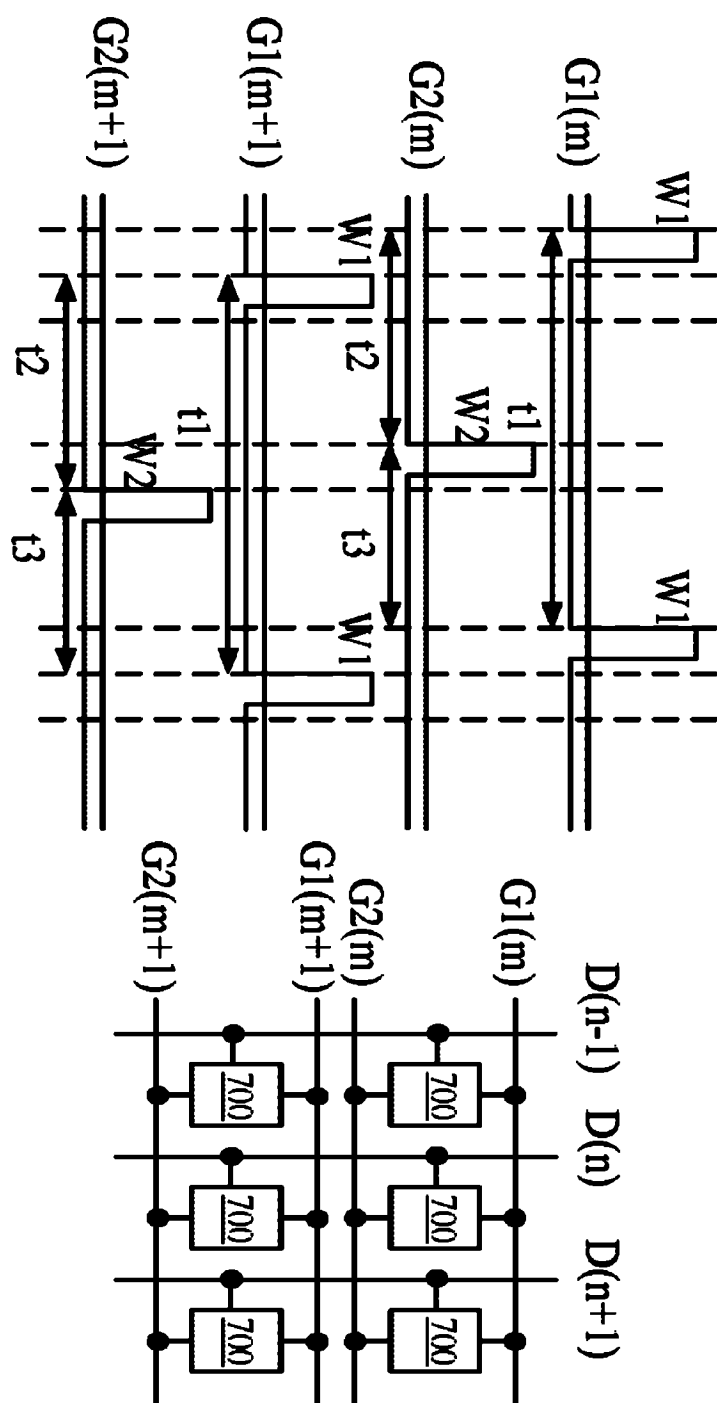


图 6

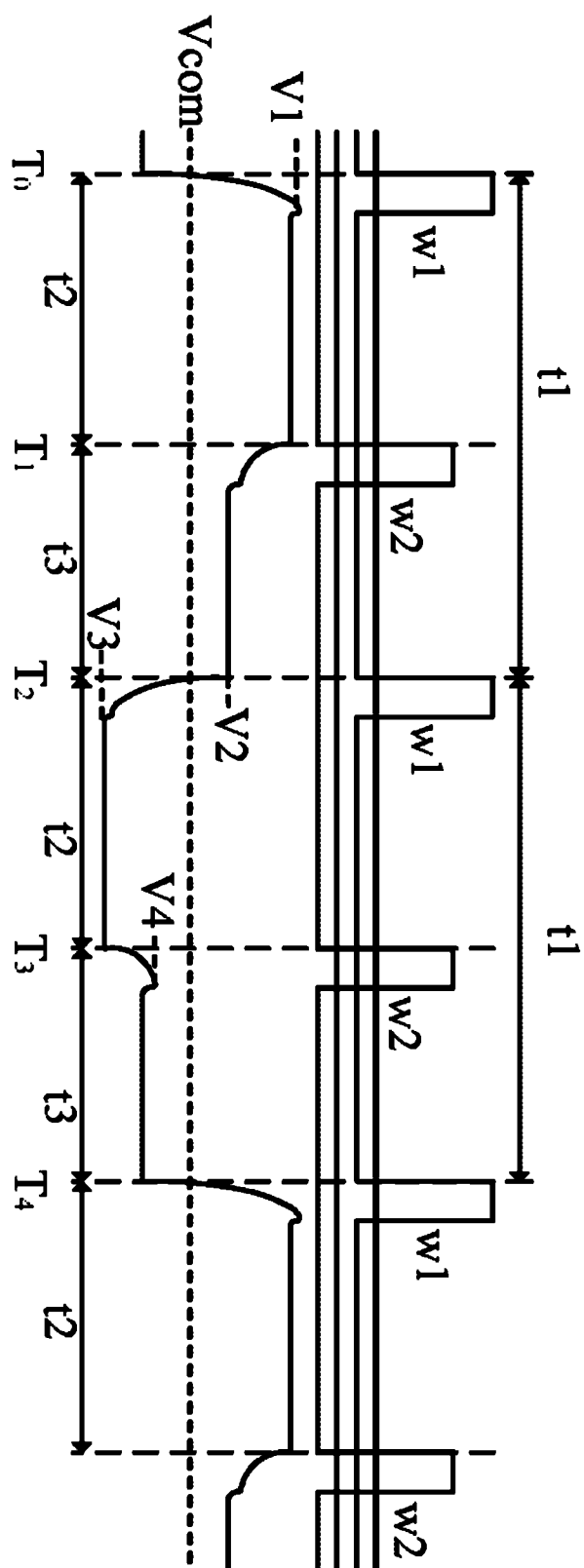


图 7

专利名称(译)	一种像素结构以及其驱动方法		
公开(公告)号	CN102184717A	公开(公告)日	2011-09-14
申请号	CN201110110572.1	申请日	2011-04-29
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	陈政鸿		
发明人	陈政鸿		
IPC分类号	G09G3/36		
CPC分类号	G09G2310/0251 G09G2320/0242 G09G2300/0447 G09G3/3659 G02F2001/134345 G02F1/136213 G02F1/136 G02F1/13624 G09G3/36 G02F1/133		
代理人(译)	陈琳		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种像素结构以及其相关的驱动方式，所述像素包含第一和第二薄膜晶体管、液晶电容、第一储存电容以及第二储存电容。第一晶体管的栅极、源极及漏极分别耦接至第一扫描线、数据线及第一储存电容，以导通所述数据线以及所述第一储存电容。一第二晶体管的栅极、源极及漏极分别耦接至一第二扫描线、所述第一储存电容及所述第二储存电容。当所述第一晶体管于第一时序导通，将所述数据线的电压储存于所述第一储存电容，以及所述第二晶体管于第二时序导通，以将所述第二储存电容和所述第一储存电容进行电荷分享。藉由此驱动方式，可以藉由电荷分配来降低液晶电容与共通电极的电压差，进而改善面板的色偏状况。

