



(12) 发明专利

(10) 授权公告号 CN 101963709 B

(45) 授权公告日 2012. 08. 29

(21) 申请号 200910260652. 8

审查员 焦丽宁

(22) 申请日 2009. 12. 18

(30) 优先权数据

10-2009-0066213 2009. 07. 21 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 金炳究 金可卿

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

G02F 1/13 (2006. 01)

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

(56) 对比文件

EP 1688784 A1, 2006. 08. 09, 全文.

CN 1495498 A, 2004. 05. 12, 全文.

CN 1385737 A, 2002. 12. 18, 全文.

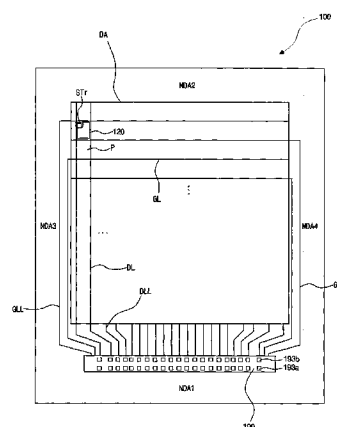
权利要求书 2 页 说明书 9 页 附图 5 页

(54) 发明名称

玻璃上芯片型液晶显示器及其检查方法

(57) 摘要

一种玻璃上芯片型液晶显示器, 具有在连接驱动 IC 之前检测块模糊效应的测试线和测试焊盘, 可以精确地判断块模糊效应, 实现阵列基板的更加详细的检查并且可以防止由于误判断造成的制造成本增加。还公开一种玻璃上芯片型液晶显示器的检查方法, 提供了检测数据连接线的断开的附加的测试线和焊盘。



1. 一种玻璃上芯片型液晶显示器,包括:

具有显示区和包围所述显示区的非显示区的第一基板,其中所述非显示区包括第一、第二、第三和第四非显示区;

在所述第一基板上的所述显示区中并且彼此交叉以界定像素区的栅线和数据线;

在所述栅线和数据线的每个交叉部分处并且连接到所述栅线和数据线的开关薄膜晶体管;

在每个所述像素区中并且连接到所述开关薄膜晶体管的像素电极;

在所述第二非显示区中并且连接到所述数据线的的第一测试薄膜晶体管,所述第一测试薄膜晶体管以固定的间距彼此隔开;

通过所述第一测试薄膜晶体管连接到所述数据线的一端的第一、第二和第三数据测试线,其中所述第一数据测试线连接到第 $3n-2$ 数据线,所述第二数据测试线连接到第 $3n-1$ 数据线,所述第三数据测试线连接到第 $3n$ 数据线, n 是自然数;

分别连接到所述第一、第二和第三数据测试线的第一、第二和第三数据测试焊盘;

在所述第一非显示区中并且连接到所述数据线的另一端的数据连接线;

在所述第一非显示区中并且连接到所述数据连接线的第二测试薄膜晶体管;

连接到所述第二测试薄膜晶体管的源电极的第四数据测试线;

连接到所述第四数据测试线的第四数据测试焊盘;

连接到所述栅线的栅连接线;

连接到所述栅连接线的第三测试薄膜晶体管;

通过所述第三测试薄膜晶体管连接到所述栅线的栅测试线;

连接到所述栅测试线的栅测试焊盘;

在所述非显示区中的公共测试线和公共焊盘;

与所述第一基板隔开的第二基板;

顺序地形成在所述第二基板的内侧表面上的滤色器层和公共电极,其中所述公共电极连接到所述公共测试线;以及

在所述第一和第二基板之间的液晶层,

其中驱动 IC 被连接在所述第一非显示区中。

2. 根据权利要求 1 所述的显示器,其中所述第一非显示区与所述第二非显示区关于所述显示区相对。

3. 根据权利要求 1 所述的显示器,还包括:

连接到所述第一测试薄膜晶体管的栅电极的第一数据使能线;

连接到所述第一数据使能线的第一数据使能焊盘;

连接到所述第二测试薄膜晶体管的栅电极的第二数据使能线;以及

连接到所述第二数据使能线的第二数据使能焊盘。

4. 根据权利要求 2 所述的显示器,其中所述栅线包括第一和第二奇数栅线以及第一和第二偶数栅线,其中所述第一奇数栅线对应于第 $4m-3$ 栅线,所述第二奇数栅线对应于第 $4m-1$ 栅线,所述第一偶数栅线对应于第 $4m-2$ 栅线,所述第二偶数栅线对应于第 $4m$ 栅线, m 是自然数。

5. 根据权利要求 4 所述的显示器,其中所述栅连接线包括分别连接到所述第一奇数、

第二奇数、第一偶数和第二偶数栅线的第一、第二、第三和第四栅连接线。

6. 根据权利要求 5 所述的显示器,还包括连接到所述栅连接线的第四测试薄膜晶体管,其中所述第三测试薄膜晶体管连接到所述第一和第二栅连接线,所述第四测试薄膜晶体管连接到所述第三和第四栅连接线。

7. 根据权利要求 6 所述的显示器,其中所述栅测试线包括通过所述第三和第四测试薄膜晶体管分别连接到所述第一、第二、第三和第四栅连接线的的第一、第二、第三和第四栅测试线。

8. 根据权利要求 7 所述的显示器,其中所述栅测试焊盘包括分别连接到所述第一、第二、第三和第四栅测试线的第一、第二、第三和第四栅测试焊盘。

9. 根据权利要求 8 所述的显示器,还包括:

连接到所述第三测试薄膜晶体管的栅电极的第一栅使能线;

连接到所述第一栅使能线的第一栅使能焊盘;

连接到所述第四测试薄膜晶体管的栅电极的第二栅使能线;以及

连接到所述第二栅使能线的第二栅使能焊盘。

10. 根据权利要求 9 所述的显示器,其中所述第一、第二、第三和第四数据测试焊盘、所述第一和第二数据使能焊盘、所述第一、第二、第三和第四栅测试焊盘、所述第一和第二栅使能焊盘以及所述公共焊盘设置在所述第一非显示区中。

11. 根据权利要求 9 所述的显示器,其中所述第二测试薄膜晶体管设置在用于连接所述驱动 IC 的区域中的输出隆起和输入隆起之间。

12. 一种玻璃上芯片型液晶显示器的检查方法,所述显示器包括:具有在像素区中的像素电极的第一基板、具有公共电极的第二基板以及在所述第一和第二基板之间的液晶层,所述第一基板具有显示区和非显示区,所述非显示区包括第一、第二、第三和第四非显示区,所述检查方法包括:

通过栅测试焊盘将电压提供给栅线并导通在所述显示区中的开关薄膜晶体管;

通过公共焊盘将公共电压提供给所述公共电极;

将第一电压提供给第一、第二和第三数据测试焊盘和通过第一、第二和第三数据测试线以及数据线将第一像素电压提供给所述像素电极,由此在所述像素电极和所述公共电极之间产生第一电场,其中所述第一数据测试线连接到第 $3n-2$ 数据线,所述第二数据测试线连接到第 $3n-1$ 数据线,所述第三数据测试线连接到第 $3n$ 数据线, n 是自然数;

首次将光提供到所述显示器并根据所述第一电场引起的光的透射检查所述像素区的缺陷;

停止将所述第一电压提供给所述第一、第二和第三数据测试焊盘;

将第二电压提供给第四数据测试焊盘和通过数据连接线和所述数据线将第二像素电压提供给所述像素电极,由此在所述像素电极和所述公共电极之间产生第二电场;以及

再次将光提供到所述显示器并根据所述第二电场引起的光的透射检查所述数据连接线的断开。

玻璃上芯片型液晶显示器及其检查方法

[0001] 本申请要求 2009 年 7 月 21 日递交的韩国专利申请 10-2009-0066213 的优先权，在此援引该专利申请作参考。

技术领域

[0002] 本发明涉及一种液晶显示器 (LCD)，更具体地，涉及一种玻璃上芯片 (COG) 型 LCD 及其检查方法。

背景技术

[0003] 随着信息科技的快速发展，提出并发展了厚度薄、重量轻且功耗低的平板显示设备 (FPD)。

[0004] 在这些显示设备中，液晶显示器 (LCD) 由于具有高清晰度、高质量、优异的运动图像显示和高对比率的优点，被广泛地应用于笔记本电脑的监视器、个人电脑的监视器和电视中。

[0005] LCD 包括两个基板和插入在两个基板之间的液晶层。电极形成在各个基板上，基板设置为使电极彼此面对。当提供电压给电极时，就在电极之间产生电场。通过改变电场的强度来控制液晶分子的排列方向，并改变通过液晶层的光的透射率以显示图像。

[0006] 图 1 是根据现有技术的 LCD 分解透视图。如图 1 所示，LCD 包括阵列基板 10、滤色器基板 20 和液晶层 30。阵列基板 10 和滤色器基板 20 彼此面对，液晶层 30 插入在两者之间。

[0007] 阵列基板 10 包括在透明基板 12 的内侧表面上的栅线 14 和数据线 16。栅线 14 和数据线 16 彼此交叉以将形成在栅线 14 和数据线 16 之间的区域界定为像素区 P。薄膜晶体管 Tr 形成在栅线 14 和数据线 16 的各个交叉部分，像素电极 18 形成在每个像素区 P 中并且连接到薄膜晶体管 Tr。

[0008] 滤色器基板 20 包括在面对阵列基板 10 的透明基板 22 的内侧表面上的黑矩阵 25、滤色器层 26 和公共电极 28。黑矩阵 25 具有格子的形状以覆盖例如栅线 14、数据线 16、薄膜晶体管 Tr 等的非显示区。滤色器层 26 包括按顺序重复排列的红、绿和蓝色滤色器图案 26a、26b 和 26c。每个滤色器图案 26a、26b 和 26c 与每个像素区 P 对应。公共电极 28 形成在黑矩阵 25 和滤色器层 26 上，并在基板 22 的整个表面的上方。

[0009] 密封剂 (未示出) 沿着阵列基板 10 和滤色器基板 20 的外围形成以防止液晶层 30 的液晶分子泄露。取向层 (未示出) 形成在液晶层 30 和阵列基板 10 之间以及液晶层 30 和滤色器基板 20 之间，以确定液晶分子的初始方向。偏振器 (未示出) 设置在阵列基板 10 和滤色器基板 20 的至少一个的外侧表面上。背光单元 (未示出) 设置在阵列基板 10 的外侧表面上方以提供光。

[0010] 将用于导通 / 截止薄膜晶体管 Tr 的扫描信号顺序地提供给栅线 14，将数据信号通过数据线 16 提供给被选中的像素区域 P 内的像素电极 18。在像素电极 18 和公共电极 28 之间产生垂直于基板 12 和 22 的电场。电场控制液晶分子的排列，通过改变液晶分子的排

列来改变透光率从而显示图像。

[0011] 在 LCD 中,可以将阵列基板、滤色器基板和液晶层定义为液晶面板。LCD 还包括在液晶面板的外围驱动液晶面板的驱动单元。驱动单元包括印刷电路板 (PCB) 和驱动集成电路 (IC)。PCB 上安装有产生控制信号和数据信号的元件,驱动 IC 连接到液晶面板和 PCB 并给液晶面板的信号线提供信号。

[0012] 根据液晶面板上的驱动 IC 的封装方式,可以将 LCD 分类为玻璃上芯片型 (COG)、载带封装型 (TCP) 和膜上芯片型 (COF)。

[0013] 与 TCP 型和 COF 型相比,COG 型具有简单的结构,并提高了液晶面板占据 LCD 的比率。因此,近期以来,COG 型广泛地应用于小尺寸的 LCD。

[0014] 在 COG 型 LCD 中,驱动 IC 连接至阵列基板的非显示区。在连接驱动 IC 之前,对 COG 型 LCD 进行检查以检测缺陷。因此,测试线和焊盘形成在阵列基板的非显示区。

[0015] 图 2 是示意性示出根据现有技术的 COG 型 LCD 的检查结构的示意图。图 2 中示出了测试线、测试焊盘和测试薄膜晶体管。

[0016] 在图 2 中,现有技术 COG 型 LCD 50 包括显示区 DA 和基本上包围显示区 DA 的非显示区。栅线 GL 和数据线 DL 形成在显示区 DA 中。在图中所示的情况下,栅连接线 (link line) GLL1、GLL2、GLL3 和 GLL4 形成在显示区 DA 的左侧和右侧的非显示区中,并且栅连接线 GLL1、GLL2、GLL3 和 GLL4 连接到栅线 GL。在图中所示的情况下,数据连接线 DLL 形成在显示区 DA 的下侧的非显示区中,并且数据连接线 DLL 连接到数据线 DL。第一、第二和第三测试晶体管 ITr1、ITr2 和 ITr3 与测试焊盘 IP1 至 IP12 形成在非显示区中。第一、第二和第三测试晶体管 ITr1、ITr2 和 ITr3 形成在栅连接线 GLL1、GLL2、GLL3 和 GLL4 与测试焊盘 IP1 至 IP12 之间,或者形成在数据连接线 DLL 与测试焊盘 IP1 至 IP12 之间。

[0017] 在显示区域 DA 内的栅线 GL 包括奇数栅线 GL1 和 GL3 与偶数栅线 GL2 和 GL4。奇数栅线 GL1 和 GL3 交替地连接到在显示区 DA 左侧的非显示区内的第一栅连接线 GLL1 和第二栅连接线 GLL2。偶数栅线 GL2 和 GL4 交替地连接到在显示区 DA 右侧的非显示区内的第三栅连接线 GLL3 和第四栅连接线 GLL4。

[0018] 此处,第一测试薄膜晶体管 ITr1 分别连接到第一栅连接线 GLL1 和第二栅连接线 GLL2,第一栅使能线 60 连接到第一测试薄膜晶体管 ITr1 的栅电极并控制第一测试薄膜晶体管 ITr1 的导通 / 截止。第一栅使能焊盘 IP3 连接到第一栅使能线 60。第二测试薄膜晶体管 ITr2 分别连接到第三栅连接线 GLL3 和第四栅连接线 GLL4,第二栅使能线 62 连接到第二测试薄膜晶体管 ITr2 的栅电极并控制第二测试薄膜晶体管 ITr2 的导通 / 截止。第二栅使能焊盘 IP4 连接到第二栅使能线 62。

[0019] 此外,第一栅测试线 51 和第二栅测试线 52 通过第一测试薄膜晶体管 ITr1 电连接到第一栅连接线 GLL1 和第二栅连接线 GLL2。第三栅测试线 53 和第四栅测试线 54 通过第二测试薄膜晶体管 ITr2 电连接到第三栅连接线 GLL3 和第四栅连接线 GLL4。第一、第二、第三和第四栅测试焊盘 IP1、IP2、IP5 和 IP6 分别设置在第一、第二、第三和第四栅连接线 GLL1、GLL2、GLL3 和 GLL4 的末端。

[0020] 在图中所示的情况下,在显示区 DA 的下侧的非显示区中,第一数据测试线 64 通过第三测试薄膜晶体管 ITr3 和数据连接线 DLL 电连接到与红色子像素 R 连接的第一数据线 DL1,第一数据测试焊盘 IP8 连接到第一数据测试线 64。第二数据测试线 66 通过第三测试

薄膜晶体管 ITr3 和数据连接线 DLL 电连接到与绿色子像素 G 连接的第二数据线 DL2, 第二数据测试焊盘 IP9 连接到第二数据测试线 66。第三数据测试线 68 通过第三测试薄膜晶体管 ITr3 和数据连接线 DLL 电连接到与蓝色子像素 B 连接的第三数据线 DL3, 第三数据测试焊盘 IP10 连接到第三数据测试线 68。

[0021] 数据使能线 70 连接到与第一、第二和第三数据线 DL1、DL2 和 DL3 电连接的第三测试薄膜晶体管 ITr3 的栅电极, 并控制第三测试薄膜晶体管 ITr3 的导通 / 截止。数据使能焊盘 IP11 连接到数据使能线 70。

[0022] 第一公共连接线 71 和第二公共连接线 72 形成在非显示区中, 以将公共电压提供给形成在滤色器基板 (未示出) 上的公共电极 (未示出)。第一公共焊盘 IP7 和第二公共焊盘 IP12 分别连接到第一公共连接线 71 和第二公共连接线 72。

[0023] 此处, 连接到数据连接线 DLL 的第三测试薄膜晶体管 ITr3 位于连接有驱动集成电路 (IC) 的区域中。

[0024] 将电压提供给测试焊盘 IP1 至 IP12, 并控制第一、第二和第三测试薄膜晶体管 ITr1、ITr2 和 ITr3 的导通 / 截止。从而进行检查处理以检测显示区 DA 中的子像素 R、G 和 B 的缺陷。

[0025] 然而, 在现有技术 COG 型 LCD 50 中, 当根据驱动 IC 的隆起焊盘 (bump pad) 的布置进行检查处理时, 会连续地出现由显示区 DA 中亮度的部分差异所导致的块模糊 (block dim) 效应。

[0026] 图 3 是根据现有技术 COG 型 LCD 的阵列基板的驱动 IC 区域的放大图。具体地, 如图 3 所示, 若 COG 型 LCD 包括驱动 IC, 使得在用于连接驱动 IC 的区域中, 中间部分的相邻隆起焊盘之间的间距比其它部分的间距大, 则在坏点检查 (lighting inspection) 过程中将严重地产生块模糊效应。在图 3 中, 在中间部分显示出不同于其它部分的约 2mm 的空闲空间 (vacant space)。

[0027] 在现有技术中, 由于隆起焊盘之间的空间的负载作用, 第一、第二和第三测试薄膜晶体管被非均匀地干法刻蚀, 并且第一、第二和第三测试薄膜晶体管可以具有不同的沟道长宽比。因此, 第一、第二和第三测试薄膜晶体管具有不同的特性, 这导致了在 COG 型 LCD 的坏点检查过程中的块模糊效应。

[0028] 更具体地, 为了连接用于坏点检查的栅线和数据线, 将栅线和数据线连接到设置在驱动 IC 区域中并且连接到驱动 IC 的输出隆起焊盘。测试线、测试焊盘以及第一、第二和第三测试薄膜晶体管连接到输出隆起焊盘并设置在输出隆起焊盘和输入隆起焊盘之间。此时, 在隆起焊盘之间的间距较宽的部分, 第一、第二和第三测试薄膜晶体管之间的间距被改变。由于非均匀地刻蚀, 薄膜晶体管之间存在着差异。

[0029] 因此, 很难精确地判断块模糊效应是在连接驱动 IC 时产生的还是在连接驱动 IC 之前进行的坏点检查过程中产生的。于是, 即使在坏点检查过程中存在块模糊效应, COG 型 LCD 仍被检测为优质产品。随后, 在连接驱动 IC 之后出现块模糊效应时, COG 型 LCD 被检测为劣质产品并被舍弃。这增加了制造成本。

发明内容

[0030] 因此, 本发明涉及一种 COG 型 LCD 及其检查方法, 该 COG 型 LCD 及其检查方法基本

上避免了由于现有技术的限制和不足导致的一个或多个问题。

[0031] 本发明的优点在于提供一种具有在连接驱动 IC 之前检测块模糊效应的测试线和测试焊盘的 COG 型 LCD 及其检查方法。

[0032] 本发明的其它的特征和优点将在随后的说明书中列出,在说明书中这些特征和优点的一部分将是显而易见的,并可以通过本发明的实施领会到。通过说明书、权利要求书和所附附图中特别指出的结构,可以实现和获得本发明的目的和其它优点。

[0033] 为了实现这些和其它优点并依照本发明的目的,如此处具体和广泛描述的,一种 COG 型 LCD 包括:具有显示区和包围所述显示区的非显示区的第一基板,其中所述非显示区包括第一、第二、第三和第四非显示区;在所述第一基板上的所述显示区中并且彼此交叉以界定像素区的栅线 and 数据线;在所述栅线和数据线的每个交叉部分处并且连接到所述栅线和数据线的开关薄膜晶体管;在每个所述像素区中并且连接到所述开关薄膜晶体管的像素电极;在所述第二非显示区中并且连接到所述数据线的的第一测试薄膜晶体管,所述第一测试薄膜晶体管以固定的间距彼此隔开;通过所述第一测试薄膜晶体管连接到所述数据线的一端的第一、第二和第三数据测试线,其中所述第一数据测试线连接到第 $3n-2$ 数据线,所述第二数据测试线连接到第 $3n-1$ 数据线,所述第三数据测试线连接到第 $3n$ 数据线, n 是自然数;分别连接到所述第一、第二和第三数据测试线的第一、第二和第三数据测试焊盘;在所述第一非显示区中并且连接到所述数据线的另一端的数据连接线;在所述第一非显示区中并且连接到所述数据连接线的第二测试薄膜晶体管;连接到所述栅线的栅连接线;连接到所述栅连接线的第三测试薄膜晶体管;通过所述第三测试薄膜晶体管连接到所述栅线的栅测试线;连接到所述栅测试线的栅测试焊盘;在所述非显示区中的公共测试线和公共焊盘;与所述第一基板隔开的第二基板;顺序地形成在所述第二基板的内侧表面上的滤色器层和公共电极,其中所述公共电极连接到所述公共测试线;以及在所述第一和第二基板之间的液晶层,其中驱动 IC 被连接在所述第一非显示区中。

[0034] 另一方面,一种玻璃上芯片型液晶显示器的检查方法,其中所述显示器包括:具有在像素区中的像素电极的第一基板、具有公共电极的第二基板以及在所述第一和第二基板之间的液晶层,其中所述第一基板具有显示区和非显示区,所述非显示区包括第一、第二、第三和第四非显示区,所述检查方法包括:通过第一栅测试焊盘将电压提供给栅线并导通在所述显示区中的开关薄膜晶体管;通过第一和第二公共焊盘之一将公共电压提供给所述公共电极;将第一电压提供给第一、第二和第三数据测试焊盘和通过第一、第二和第三数据测试线以及数据线将第一像素电压提供给所述像素电极,由此在所述像素电极和所述公共电极之间产生第一电场,其中所述第一数据测试线连接到第 $3n-2$ 数据线,所述第二数据测试线连接到第 $3n-1$ 数据线,所述第三数据测试线连接到第 $3n$ 数据线, n 是自然数;首次将光提供到所述显示器并根据所述第一电场引起的光的透射检查所述像素区的缺陷;停止将所述第一电压提供给所述第一、第二和第三数据测试焊盘;将第二电压提供到第四数据测试焊盘和通过数据连接线和所述数据线将第二像素电压提供给所述像素电极,由此在所述像素电极和所述公共电极之间产生第二电场;以及再次将光提供到所述显示器并根据所述第二电场引起的光的透射检查所述数据连接线的断开。

[0035] 显而易见的是,所有前面的概括性描述和后面的具体描述都是示例性和解释性的,并意在于提供权利要求所保护的本发明的进一步解释。

附图说明

[0036] 用于提供对本发明的进一步的理解并组成本申请的一部分的附图图解了本发明的实施例，并与说明书一起用于解释本发明的原理。

[0037] 图 1 是根据现有技术 LCD 的分解透视图。

[0038] 图 2 是示意性表示根据现有技术的 COG 型 LCD 的检查结构的示意图。

[0039] 图 3 是根据现有技术的 COG 型 LCD 的阵列基板的驱动 IC 区域的放大图。

[0040] 图 4 是示意性表示根据本发明的实施例的 COG 型 LCD 的示意图。

[0041] 图 5 是示意性表示根据本发明的实施例的 COG 型 LCD 的检查结构的示意图。

具体实施方式

[0042] 在下文中，将具体描述本发明的优选实施例，附图图示了实施例的例子。

[0043] 图 4 是示意性表示根据本发明的实施例的 COG 型 LCD 的示意图。为了解释的方便，图 4 主要表示了阵列基板的结构。

[0044] 在图 4 中，COG 型 LCD 100 包括显示区 DA 以及在显示区 DA 外侧的第一、第二、第三和第四非显示区 NDA1、NDA2、NDA3 和 NDA4。第一、第二、第三和第四非显示区 NDA1、NDA2、NDA3 和 NDA4 包围显示区 DA。在附图所示的情况下，第一、第二、第三和第四非显示区 NDA1、NDA2、NDA3 和 NDA4 可以分别设置在显示区 DA 的下侧、上侧、左侧和右侧。

[0045] 栅线 GL 和数据线 DL 形成在阵列基板上的显示区 DA 中且彼此交叉以界定像素区 P。作为开关元件的开关薄膜晶体管 ST_r 和像素电极 120 形成在每个像素区 P 处。开关薄膜晶体管 ST_r 连接到栅线 GL 和数据线 DL，并且包括栅电极、栅绝缘层、半导体层、源电极和漏电极。像素电极 120 连接到开关薄膜晶体管 ST_r 的漏电极。

[0046] 驱动 IC 190 设置在第一非显示区 NDA1 中。输入隆起 193a 和输出隆起 193b 形成在连接有驱动 IC 190 的区域内，在下文中将此区域称为驱动 IC 区域。输出隆起 193b 通过栅连接线 GLL 和数据连接线 DLL 分别电连接到显示区 DA 中的栅线 GL 和数据线 DL。

[0047] 虽然没有在图中示出，但是第二测试薄膜晶体管形成在驱动 IC 区域中的输入隆起 193a 和输出隆起 193b 之间。第二测试薄膜晶体管控制测试线的接通 / 断开。连接到第二测试薄膜晶体管的测试焊盘可以形成在驱动 IC 区域中或者可以形成在除了驱动 IC 区域之外的第一非显示区 NDA1 中。

[0048] 第一测试薄膜晶体管（未示出）形成在第二非显示区 NDA2 中并且连接到显示区 DA 中的数据线 DL 以及第一、第二和第三数据测试线（未示出）。连接到显示区 DA 中的栅线 GL 的栅连接线 GLL 以及第一、第二和第三数据测试线（未示出）形成在第三非显示区 NDA3 和第四非显示区 NDA4 中。

[0049] 下面将参考附图具体描述根据本发明的 COG 型 LCD 的检查结构。

[0050] 图 5 是示意性表示根据本发明的实施例的 COG 型 LCD 的检查结构的示意图。为了解释的方便，相比于显示区而言非显示区被放大表示。

[0051] 在图 5 中，COG 型 LCD 100 包括显示区 DA 以及第一、第二、第三和第四非显示区 NDA1、NDA2、NDA3 和 NDA4。在附图所示的情况下，第一、第二、第三和第四非显示区 NDA1、NDA2、NDA3 和 NDA4 可以分别设置在显示区 DA 的下侧、上侧、左侧和右侧。

[0052] 栅连接线 GLL、第一、第二和第三数据测试线 IDL1、IDL2 和 IDL3 以及第一数据使能线 DEL1 形成在第三非显示区 NDA3 和第四非显示区 NDA4 中。栅连接线 GLL 连接到形成在显示区 DA 中的栅线 GL。第一、第二和第三数据测试线 IDL1、IDL2 和 IDL3 电连接到形成在显示区 DA 中的数据线 DL。

[0053] 第一测试薄膜晶体管 ITr1 形成在第二非显示区 NDA2。第一测试薄膜晶体管 ITr1 可以连接到数据线 DL, 并且按照与数据线 DL 相同的间距彼此隔开。第一测试薄膜晶体管 ITr1 可以排列为两行。

[0054] 测试焊盘 IP1 至 IP14、数据连接线 DLL、第二数据使能线 DEL2 和第四数据测试线 IDL4 形成在第一非显示区 NDA1 中。第一测试薄膜晶体管 ITr1 的每个都通过第一、第二和第三数据测试线 IDL1、IDL2 和 IDL3 电连接到第一、第二和第三数据测试焊盘 IP1、IP2 和 IP3 的其中之一。测试焊盘 IP1 至 IP14 的其中一部分通过第二、第三和第四测试薄膜晶体管 ITr2、ITr3 和 ITr4 电连接到栅连接线 GLL 和数据连接线 DLL。数据连接线 DLL 连接到数据线 DL。第二数据使能线 DEL2 连接到与数据连接线 DLL 连接的第二测试薄膜晶体管 ITr2 的栅电极。第四数据测试线 IDL4 连接到第二测试薄膜晶体管 ITr2 的源电极。

[0055] 本发明的 COG 型 LCD 具有比现有技术的 COG 型 LCD 更多的测试焊盘。

[0056] 在本发明中, 测试焊盘包括第一、第二和第三数据测试焊盘 IP1、IP2 和 IP3, 第一和第二数据使能焊盘 IP4 和 IP5, 第一和第二栅使能焊盘 IP6 和 IP7, 第一、第二、第三和第四栅测试焊盘 IP8、IP9、IP10 和 IP11, 第一和第二公共焊盘 IP12 和 IP13, 以及第四数据测试焊盘 IP14。第一、第二和第三数据测试焊盘 IP1、IP2 和 IP3 分别电连接到红、绿和蓝色子像素 R、G 和 B 的数据线 DL。第四数据测试焊盘 IP14 电连接到数据连接线 DLL。

[0057] 更具体地, 第一数据测试焊盘 IP1 电连接到与红色子像素 R 连接的第一数据线 DL1。第二数据测试焊盘 IP2 电连接到与绿色子像素 G 连接的第二数据线 DL2。第三数据测试焊盘 IP3 电连接到与蓝色子像素 B 连接的第三数据线 DL3。同时, 与第一数据线 DL1 连接的第一测试薄膜晶体管 ITr1 连接到与第一数据测试焊盘 IP1 连接的第一数据测试线 IDL1。与第二数据线 DL2 连接的第一测试薄膜晶体管 ITr1 连接到与第二数据测试焊盘 IP2 连接的第三数据测试线 IDL2。与第三数据线 DL3 连接的第一测试薄膜晶体管 ITr1 连接到与第三数据测试焊盘 IP3 连接的第三数据测试线 IDL3。

[0058] 第一测试薄膜晶体管 ITr1 的栅电极连接到与第一数据使能焊盘 IP4 连接的第一数据使能线 DEL1。

[0059] 因为显示区域 DA 中的数据线 DL 以固定的间距彼此隔开, 所以与现有技术不同, 设置在第二非显示区 NDA2 中且连接到数据线 DL 末端的第一测试薄膜晶体管 ITr1 可以具有固定的间距且具有足够的大小。因此, 在进行干法刻蚀工艺时, 由负载作用导致的非均匀性不再出现, 可以形成具有一致的特性的薄膜晶体管。于是, 在检查过程中不会产生块模糊效应。沟道的宽与长的比值 (W/L) 会影响薄膜晶体管的特性。在现有技术中, 由于所有的测试薄膜晶体管都限制地形成在驱动 IC 区域中, 所以间距和大小也会受到限制。另一方面, 在本发明中, 第一测试薄膜晶体管 ITr1 可以形成在比驱动 IC 区域大的整个的第二非显示区 NDA2 中, 因此第一测试薄膜晶体管 ITr1 可以具有比现有技术中的薄膜晶体管大的尺寸。从而, 第一测试薄膜晶体管 ITr1 可以稳定地形成成为具有一致的特性。

[0060] 同时, 在本发明中, 在第一非显示区 NDA1 中的数据连接线 DLL 连接到在显示区 DA

中的数据线 DL 的末端。数据连接线 DLL 也连接到形成在驱动 IC 区域中输出隆起（未示出）和设置在输出隆起（未示出）与输入隆起（未示出）之间的第二测试薄膜晶体管 ITr2。

[0061] 如上所述,第四数据测试线 IDL4 设置在第一非显示区 NDA1 中。第四数据测试线 IDL4 连接到第二测试薄膜晶体管 ITr2 和第四数据测试焊盘 IP14。第四数据测试线 IDL4 可以连接到第二测试薄膜晶体管 ITr2 的源电极。

[0062] 此外,第二数据使能线 DEL2 位于第一非显示区 NDA1 中。第二数据使能线 DEL2 连接到第二测试薄膜晶体管 ITr2 的栅电极和第二数据使能焊盘 IP5。

[0063] 尽管第二测试薄膜晶体管 ITr2 示出为具有与第一测试薄膜晶体管 ITr1 类似的固定的间距,然而在形成有输出隆起（未示出）的区域的中间部分存在空闲空间时,在驱动 IC 区域中的第二测试薄膜晶体管 ITr2 可以具有不同的间距。

[0064] 此处,第二测试薄膜晶体管 ITr2 不连接到分别用于红、绿和蓝色子像素 R、G 和 B 的坏点检查的第一、第二和第三测试线 IDL1、IDL2 和 IDL3。第二测试薄膜晶体管 ITr2 连接到与数据线 DL 电连接的第四数据测试线 IDL4。第四数据测试焊盘 IP14 形成在第四数据测试线 IDL4 的末端。第四数据测试线 IDL4 和第四数据测试焊盘 IP14 并不用于子像素 R、G 和 B 的坏点检查,而是用于检查将数据线 DL 和与驱动 IC（未示出）接触的输出隆起连接起来的数据连接线 DLL 的断开。

[0065] 因此,在利用第四数据测试焊盘 IP14 进行坏点检查时,即使第二测试薄膜晶体管 ITr2 的特性改变并产生了块模糊效应,由于利用第一、第二和第三数据测试焊盘 IP1、IP2 和 IP3 检测了实际存在的块模糊效应,所以将不会存在问题。

[0066] 此处,进行利用第四测试焊盘 IP14 的坏点检查以检测将数据线 DL 和与驱动 IC（未示出）接触的输出隆起（未示出）连接起来的数据连接线 DLL 的缺陷。

[0067] 在现有技术中,因为利用连接到数据线的的数据连接线进行用于检测红、绿和蓝色子像素的缺陷的坏点检查,所以除了块模糊效应以外,还检查了数据连接线和数据线的缺陷。

[0068] 然而,在本发明中,没有利用数据连接线 DLL,而是利用从数据线 DL 延伸并设置在第二非显示区 NDA2 中的部分检测红、绿和蓝色子像素 R、G 和 B 的缺陷。因此,能够检测出数据线 DL 的断开,而不能检测出将数据线 DL 和与驱动 IC（未示出）连接的输出隆起（未示出）连接在一起的数据连接线 DLL 的缺陷。因此,附加地形成第四数据测试焊盘 IP14 和第二数据使能焊盘 IP5 以检测数据连接线 DLL 的例如断开等的缺陷。

[0069] 这里,即使第二测试薄膜晶体管 ITr2 具有不同的特性,也不会存在问题。不同于第一测试薄膜晶体管 ITr1,第二测试薄膜晶体管 ITr2 可以具有相对较低的沟道宽与长的比值,因此第二测试薄膜晶体管 ITr2 可以具有比现有技术小的尺寸。于是,与现有技术相比,可以减小输入隆起（未示出）和输出隆起（未示出）之间的距离,也可以减小驱动 IC（未示出）的尺寸。

[0070] 同时,第一栅使能焊盘 IP6 以及第一栅测试焊盘 IP8 和第二栅测试焊盘 IP9 形成在第一非显示区 NDA1 的左侧。第二栅使能焊盘 IP7 以及第三栅测试焊盘 IP10 和第四栅测试焊盘 IP11 形成在第一非显示区 NDA1 的右侧。第一栅测试焊盘 IP8 和第二栅测试焊盘 IP9 通过在显示区 DA 左侧的第一栅连接线 GLL1 和第二栅连接线 GLL2 电连接到奇数栅线 GL1 和 GL3。第三栅测试焊盘 IP10 和第四栅测试焊盘 IP11 通过在显示区 DA 右侧的第三栅

连接线 GLL3 和第四栅连接线 GLL4 电连接到偶数栅线 GL2 和 GL4。同时,第一栅测试焊盘 IP8 和第二栅测试焊盘 IP9 通过未在图中标出的第一和第二栅测试线连接到第三测试薄膜晶体管 ITr3,第三栅测试焊盘 IP10 和第四栅测试焊盘 IP11 通过未在图中标出的第三和第四栅测试线连接到第四测试薄膜晶体管 ITr4。

[0071] 第一栅连接线 GLL1 连接到第一奇数栅线 GL1 和第三测试薄膜晶体管 ITr3,其中第一奇数栅线 GL1 是第 $4n-3$ 栅线, n 是自然数。第二栅连接线 GLL2 连接到第二奇数栅线 GL3 和第三测试薄膜晶体管 ITr3,其中第二奇数栅线 GL3 是第 $4n-1$ 栅线。第三栅连接线 GLL3 连接到第一偶数栅线 GL2 和第四测试薄膜晶体管 ITr4,其中第一偶数栅线 GL2 是第 $4n-2$ 栅线。第四栅连接线 GLL4 连接到第二偶数栅线 GL4 和第四测试薄膜晶体管 ITr4,其中第二偶数栅线 GL4 是第 $4n$ 栅线。

[0072] 第一栅使能线 GEL1 连接到与第一栅连接线 GLL1 或第二栅连接线 GLL2 连接的全部第三测试薄膜晶体管 ITr3 的栅电极。第一栅使能焊盘 IP6 设置在第一栅使能线 GEL1 的末端。第二栅使能线 GEL2 连接到与第三栅连接线 GLL3 或第四栅连接线 GLL4 连接的全部第四测试薄膜晶体管 ITr4 的栅电极。第二栅使能焊盘 IP7 设置在第二栅使能线 GEL2 的末端。

[0073] 此外,第一公共焊盘 IP12 和第二公共焊盘 IP13 设置在第一非显示区 NDA1 中,以将作为基准电压的公共电压提供给形成在与阵列基板相对并相隔的滤色器基板(未示出)上的公共电极(未示出)。可以形成在非显示区中的第一和第二公共测试线(未示出)连接到第一公共焊盘 IP12 和第二公共焊盘 IP13。

[0074] 滤色器基板(未示出)包括在面向阵列基板的表面上的滤色器层(未示出)和公共电极(未示出)。滤色器层具有顺序地重复排列的红、绿和蓝色滤色器图案以分别地对应于红、绿和蓝色子像素。公共电极与整个显示区 DA 对应。滤色器基板设置在阵列基板的上方,液晶层(未示出)在两者之间,从而构成了根据本发明的 COG 型 LCD 100。

[0075] 在根据本发明的 COG 型 LCD 中,在显示区 DA 外侧的非显示区 NDA1、NDA2、NDA3 和 NDA4 中,第一测试薄膜晶体管 ITr1 以固定的间距形成在与第一非显示区 NDA1 相对的第二非显示区 NDA2 中,其中在第一非显示区 NDA1 中将驱动 IC(未示出)连接到显示区 DA。因此,在进行坏点检查时,可以防止由连接到数据线 DL 的第一测试薄膜晶体管 ITr1 形成在驱动 IC 区域中的驱动 IC(未示出)设计导致的间距不同引起的薄膜晶体管的特征差异所造成的块模糊效应。

[0076] 此外,在驱动 IC 区域中,相比于现有技术,可以减小形成在输入隆起(未示出)和输出隆起(未示出)之间的薄膜晶体管的尺寸,从而可以减小输入隆起和输出隆起之间的距离。因此,可以使用紧凑的驱动 IC,而且可以降低制造成本。

[0077] 下面将描述根据本发明的 COG 型 LCD 的检查方法。

[0078] 将比第三测试薄膜晶体管 ITr3 的阈值电压高的预定电压通过第一栅使能焊盘 IP6 提供给第三测试薄膜晶体管 ITr3,第三测试薄膜晶体管 ITr3 导通。随后,将比像素区 P 中的开关薄膜晶体管的阈值电压高的预定电压提供给第一栅测试焊盘 IP8,连接到与第一栅连接线 GLL1 连接的第 $4n-3$ 栅线 GL1 的开关薄膜晶体管导通。随后,将比第一测试薄膜晶体管 ITr1 的阈值电压高的预定电压通过第一数据使能焊盘 IP4 提供给第一测试薄膜晶体管 ITr1,设置在第二非显示区 NDA2 中并且连接到数据线 DL 的末端的第一测试薄膜晶体

管 ITr1 导通。通过第一公共焊盘 IP12 将公共电压提供给滤色器基板（未示出）上的公共电极（未示出），并将预定电压提供给第一、第二和第三数据测试焊盘 IP1、IP2 和 IP3。这样，就通过第一、第二和第三数据线 DL1、DL2 和 DL3 将像素电压提供给像素区中与第 $4n-3$ 栅线、即第一奇数栅线 GL1 连接的像素电极（未示出）。可以顺序地提供像素电压。

[0079] 因此，在滤色器基板（未示出）上的公共电极（未示出）与像素电极（未示出）之间产生电场，在阵列基板和滤色器基板之间的液晶层（未示出）的液晶分子重新排列，由此从检查设备的发光装置（未示出）发出的光被透过，从而显示红、绿和蓝色的光。这里，因为在有缺陷的子像素中没有光透过，所以可以检测出子像素的缺陷。此外，如果数据线或者栅线断开，连接到这些断开的线的像素区中没有光透过，所以也可以检测出线的缺陷。

[0080] 通过重复相同的步骤，检查连接到第二奇数栅线 GL3 的像素区 P 的缺陷、连接到第一偶数栅线 GL2 和第二偶数栅线 GL4 的像素区 P 的缺陷以及线的断开，完成第一次坏点检查。

[0081] 在检测像素区 P 的缺陷的第一次坏点检查之后，可以进行第二次坏点检查。在第二坏点检查中，通过第一栅使能焊盘 IP6 和第二栅使能焊盘 IP7 将预定电压提供给第三测试薄膜晶体管 ITr3 和第四测试薄膜晶体管 ITr4，第三测试薄膜晶体管 ITr3 和第四测试薄膜晶体管 ITr4 导通。通过第二数据使能焊盘 IP5 将预定电压提供给第二测试薄膜晶体管 ITr2，第二测试薄膜晶体管 ITr2 导通。随后，将预定电压提供给第四数据测试焊盘 IP14，检测连接到数据线 DL 的数据连接线 DLL 的断开。这里，如果不存在断开，则在显示区 DA 的所有像素区 P 中将会发出光。如果存在数据连接线 DLL 的断开，则在与断开的的数据连接线 DLL 连接的像素区 P 中将不会发出光。

[0082] 这样，在根据本发明的 COG 型 LCD 中，进行第一次和第二次坏点检查，可以在连接驱动 IC 之前在没有块模糊效应的情况下精确地检测出缺陷。

[0083] 在根据本发明的 COG 型 LCD 中，连接到数据线和数据测试线的测试薄膜晶体管设置在与连接显示区的驱动 IC 区域相对的非显示区中，而使测试薄膜晶体管无论驱动 IC 的设计如何都具有固定的间距。因此，可以防止块模糊效应。

[0084] 此外，可以精确地判断块模糊效应，并且可以防止由于误判断造成的制造成本增加。

[0085] 此外，提供了检测数据连接线的断开的附加的测试线和焊盘，可以实现阵列基板的更加详细的检查。

[0086] 此外，可以减少输入隆起和输出隆起之间的距离，并可以减小驱动 IC 的尺寸。因此，可以降低制造成本。

[0087] 对本领域的普通技术人员来说显而易见的是，在不脱离本发明的精神或范围的情况下，在本发明的 COG 型 LCD 中可以进行各种变化和变型。因此，本发明意在覆盖由所附权利要求及其等价物所保护的本发明的变化和变型。

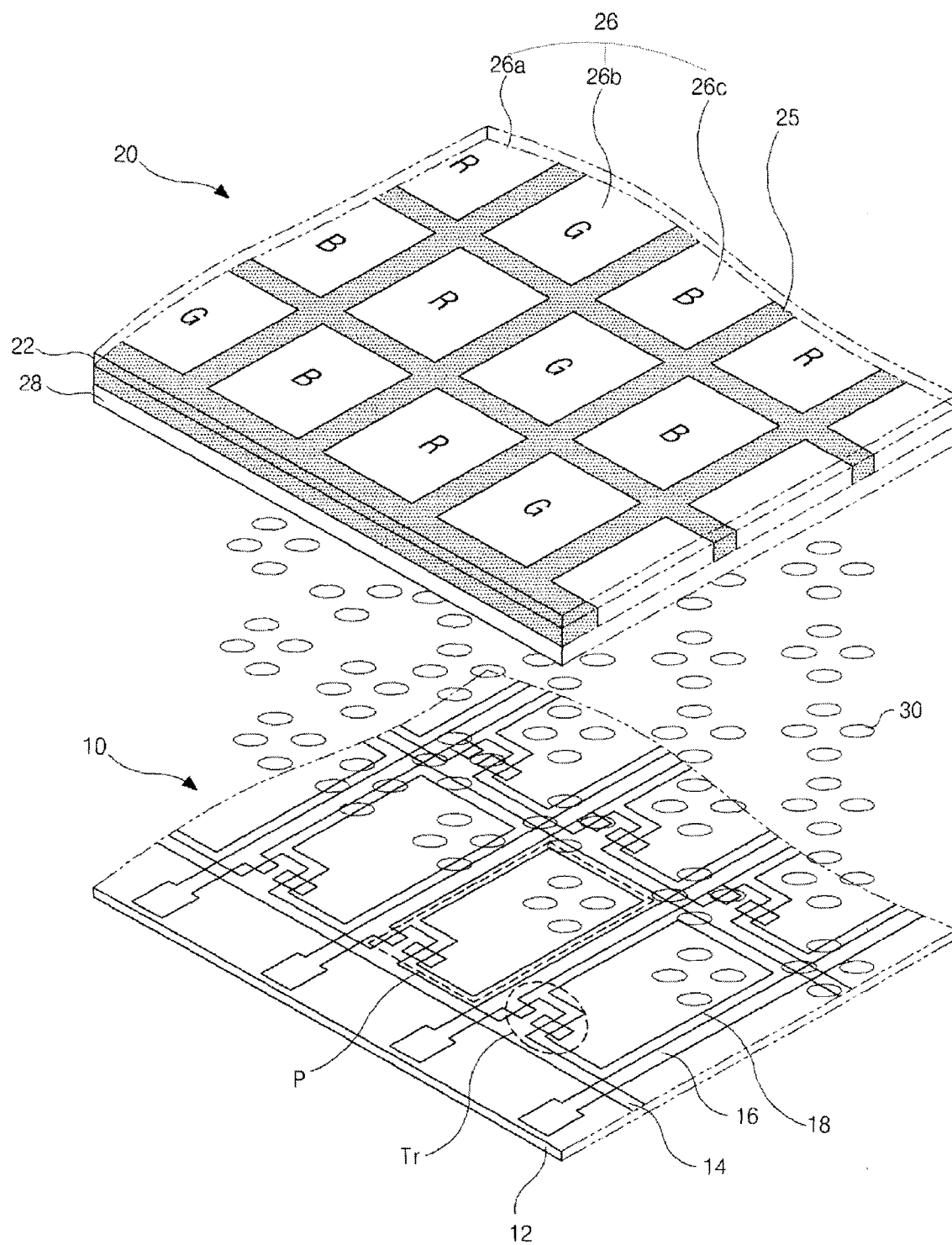


图 1

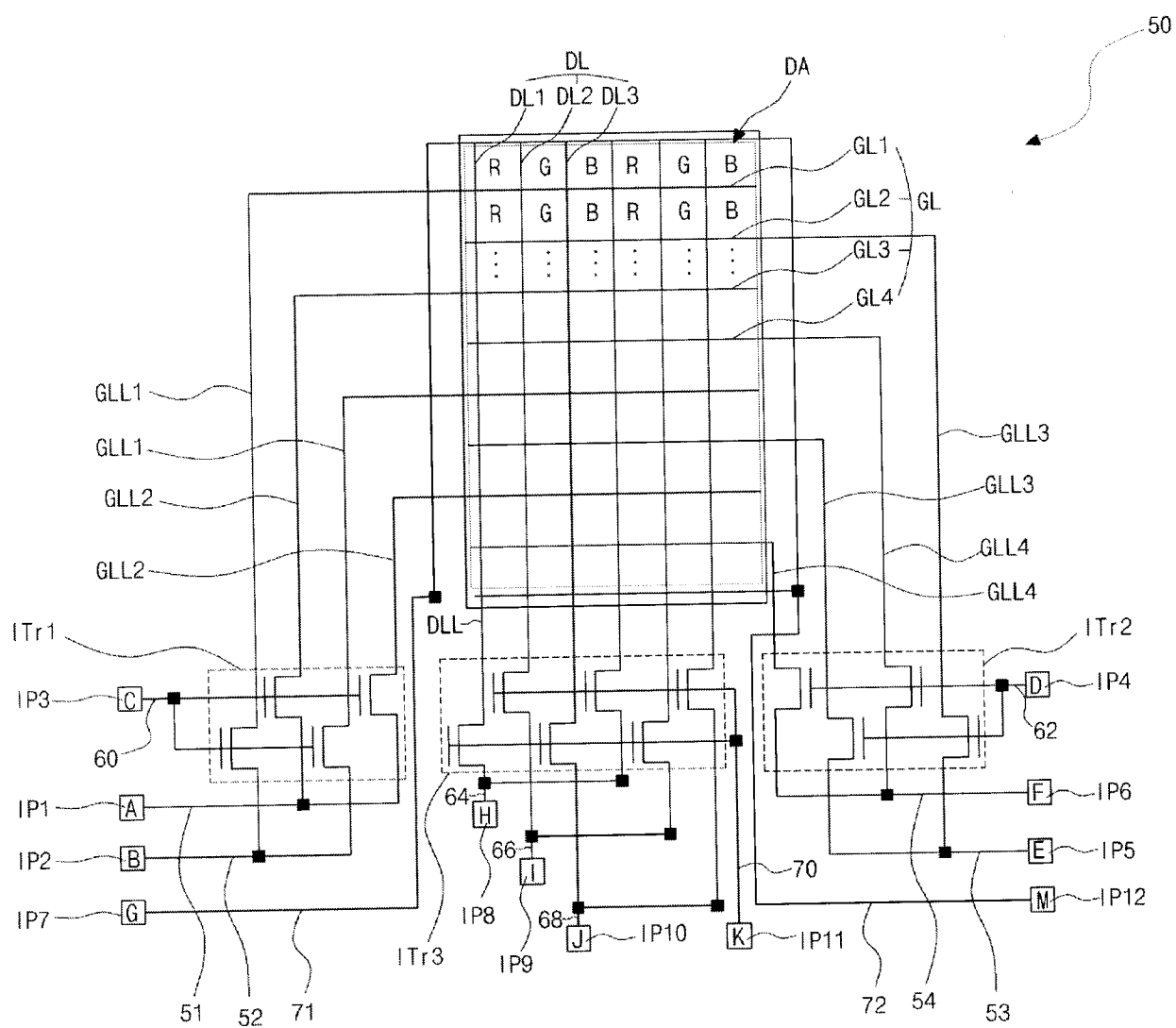


图 2

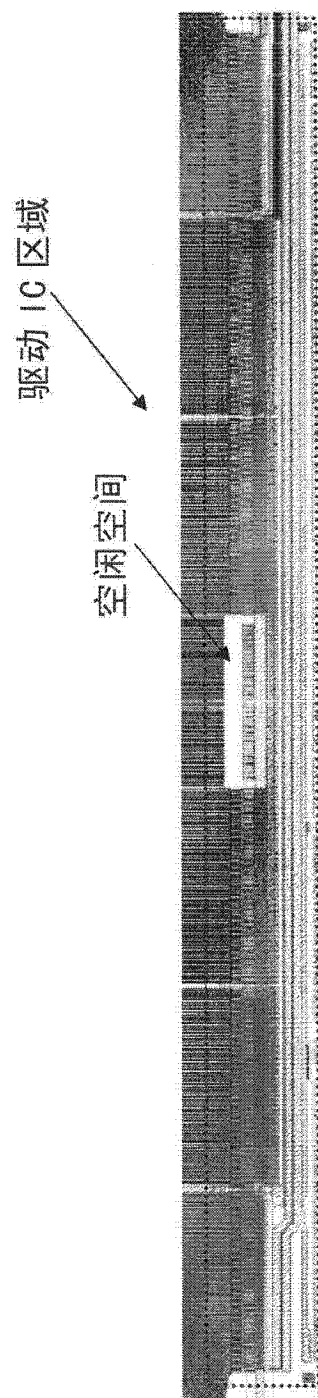


图 3

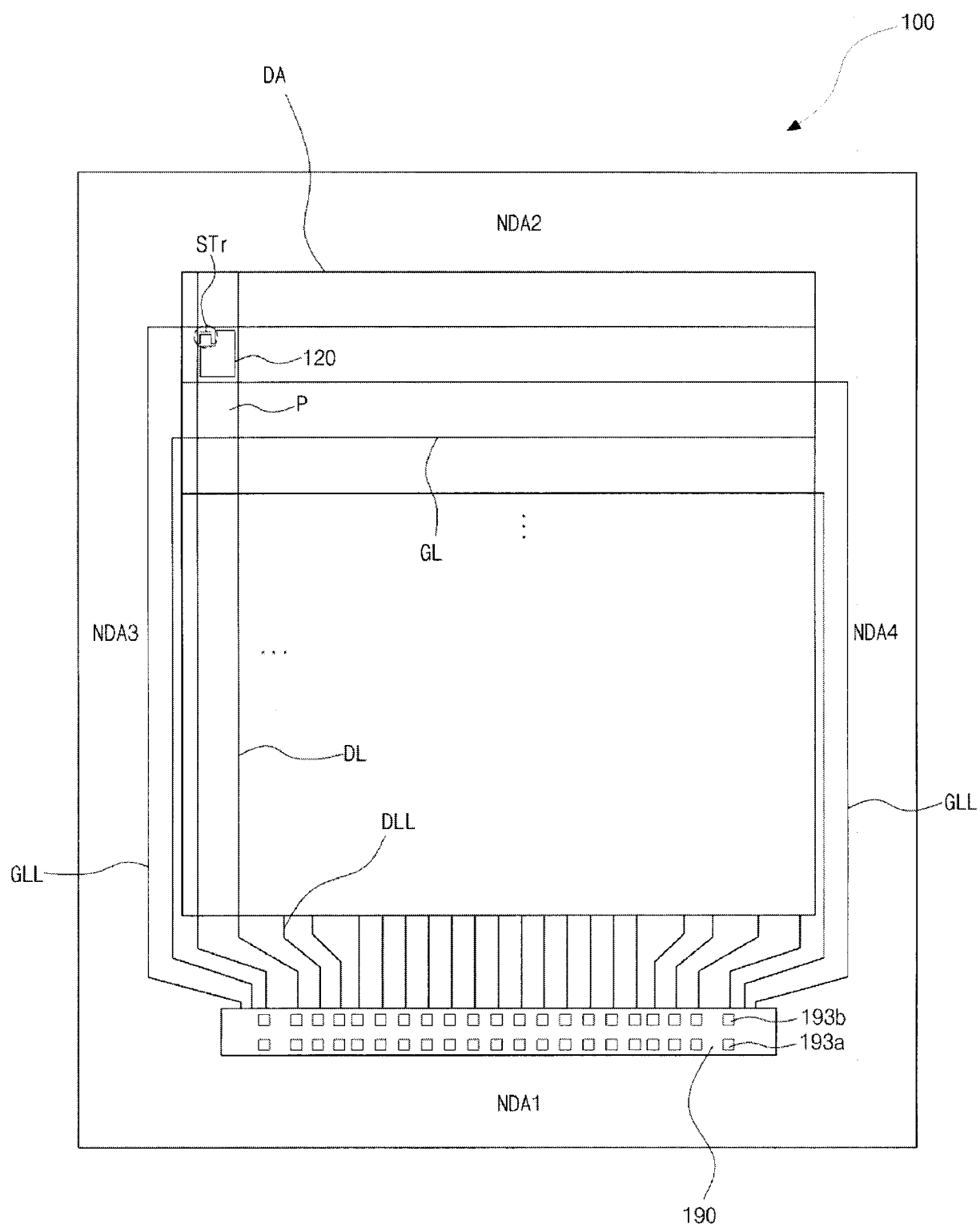


图 4

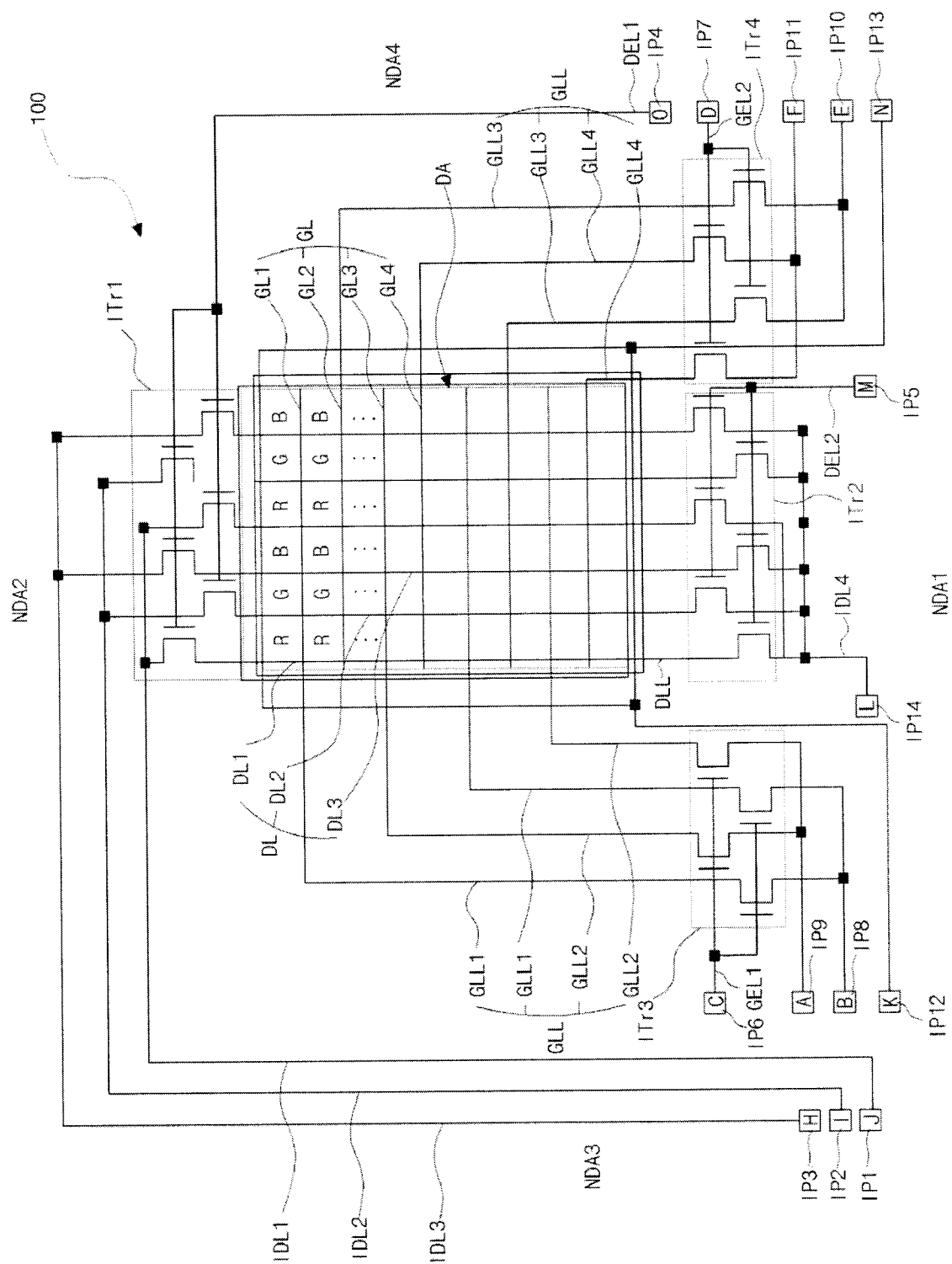


图 5

专利名称(译)	玻璃上芯片型液晶显示器及其检查方法		
公开(公告)号	CN101963709B	公开(公告)日	2012-08-29
申请号	CN200910260652.8	申请日	2009-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金炳究 金可卿		
发明人	金炳究 金可卿		
IPC分类号	G02F1/13 G02F1/1362 G02F1/1368		
CPC分类号	G09G3/006 G02F1/136286 G02F1/1345 G02F1/13454 G09G3/3648		
代理人(译)	徐金国 钟强		
优先权	1020090066213 2009-07-21 KR		
其他公开文献	CN101963709A		
外部链接	Espacenet SIPO		

摘要(译)

一种玻璃上芯片型液晶显示器，具有在连接驱动IC之前检测块模糊效应的测试线和测试焊盘，可以精确地判断块模糊效应，实现阵列基板的更加详细的检查并且可以防止由于误判断造成的制造成本增加。还公开一种玻璃上芯片型液晶显示器的检查方法，提供了检测数据连接线的断开的附加的测试线和焊盘。

