



(12) 发明专利

(10) 授权公告号 CN 101493623 B

(45) 授权公告日 2010.08.11

(21) 申请号 200910118038.8

G02F 1/1343 (2006.01)

(22) 申请日 2007.11.06

G02F 1/139 (2006.01)

(62) 分案原申请数据

审查员 张文平

200710047855.X 2007.11.06

(73) 专利权人 上海广电光电子有限公司

地址 200233 上海市徐汇区宜山路 757 号三
楼

(72) 发明人 李俊峰 李喜峰

(74) 专利代理机构 上海申汇专利代理有限公司
31001

代理人 白璧华

(51) Int. Cl.

G02F 1/1362 (2006.01)

G09G 3/36 (2006.01)

G02F 1/1337 (2006.01)

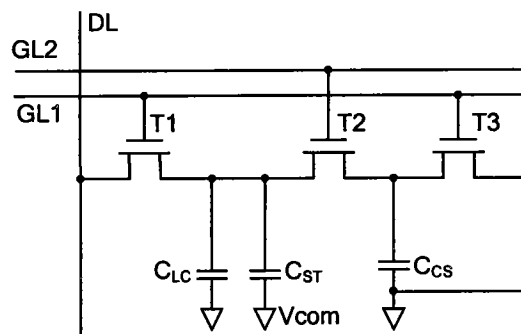
权利要求书 1 页 说明书 5 页 附图 4 页

(54) 发明名称

垂直取向模式液晶显示装置的像素电路

(57) 摘要

本发明公开了一种垂直取向模式液晶显示装置的像素电路,包括相互交叉设置的栅极线、数据线;薄膜晶体管、液晶电容、存储电容;所述液晶电容和存储电容通过薄膜晶体管连接到数据线;还包括用于电荷分享的附加电容,所述薄膜晶体管包括第一、第二、第三薄膜晶体管,第一、第三薄膜晶体管的栅电极与第一栅极线电气连接,第一薄膜晶体管的源电极与数据线电气连接,第二薄膜晶体管的栅电极与第二栅极线电气连接,液晶电容通过第二薄膜晶体管与附加电容连接,附加电容的电极分别与第三薄膜晶体管的源、漏电极相电气连接,第一栅极线、第二栅极线在一帧时间内的不同时间点分别打开,使液晶电容在一帧时间内的不同时间段设定为不同信号电压。



1. 一种垂直取向模式液晶显示装置的像素电路,包括
相互交叉设置的栅极线、数据线;
薄膜晶体管、液晶电容、存储电容;

所述液晶电容和存储电容通过薄膜晶体管连接到数据线;

其特征在于还包括用于电荷分享的附加电容,所述的薄膜晶体管包括第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管,所述第一、第三薄膜晶体管的栅电极与第一栅极线电气连接,第一薄膜晶体管的源电极与数据线电气连接,第二薄膜晶体管的栅电极与第二栅极线电气连接,所述液晶电容通过第二薄膜晶体管与附加电容连接,附加电容的电极分别与第三薄膜晶体管的源、漏电极相电气连接,所述第一栅极线、第二栅极线在一帧时间内的不同时间点分别打开,使液晶电容在一帧时间内的不同时间段设定为不同信号电压。

垂直取向模式液晶显示装置的像素电路

[0001] 本申请是下述申请的分案申请：

[0002] 发明名称：垂直取向模式液晶显示装置的像素电路

[0003] 申请日：2007 年 11 月 6 日

[0004] 申请号：200710047855.X

技术领域

[0005] 本发明涉及一种像素电路，特别是涉及一种垂直取向模式薄膜晶体管液晶显示装置的像素电路。

背景技术

[0006] 液晶显示装置中的液晶本身不发光，液晶显示是通过电场控制液晶分子扭转来控制液晶单元的光透过率，从而达到显示的目的。通常情况下，TFT-LCD（薄膜晶体管液晶显示装置）中把液晶封入上下基板之间。在垂直取向模式的 TFT-LCD 中，液晶分子一般由介电常数为负且各向异性的液晶材料构成。参考美国专利 6661488B1，液晶显示装置的上下基板在不施加电压的情况下，液晶分子 106 垂直于第一基板 101 与第二基板 104 排列，如图 1A；电压信号可以通过分别附着于第一基板 101 与第二基板 104 上面的公共电极 102 与像素电极 103 施加。在施加电压的情况下，液晶分子 106 趋向于垂直于电场方向排列，从而偏离垂直于第一、第二基板 101、104 的方向。具体偏转角度跟所施加偏压大小有关，如图 1B。如此通过电压信号实现对液晶分子的调制，改变液晶像素的光透过特性，实现图像的显示。

[0007] 当液晶分子倾斜一定角度的时候，观察者从不同角度将会观察到不同的显示效果，这就是液晶显示装置的视角问题。为解决视角问题，提出了多种技术方案。其中，垂直取向模式的液晶显示装置通过在像素中设计出倾斜角度不同的子区域（畴），如 MVA (Multi-domain Vertical Alignment, 多畴垂直取向)、PVA (Patterned Vertical Alignment, 图像垂直取向) 技术，像素的显示特性是其中的各个畴在空间上积分平均的效果。这样，从不同角度观察液晶显示器件时看到的差别减小，视角得以改善。参照图 1，MVA 液晶显示装置通过在公共电极 102 上形成凸起 105 或者在像素电极 103 上形成狭缝 107，使由栅极线 108 和数据线 109 交叉定义出的像素区域 100 中形成倾斜角度不同的四个子区域（畴）A、B、C、D。像素电极 103 与公共电极线 110 的交叠区域形成电容用于保持写入像素电极 103 的电压信号。

[0008] 为进一步改善视角，减低色偏的现象，液晶像素区域内与 TFT 连接的透明电极被进一步分割成不同的区域，如美国专利 7113233B2。透明电极可以是但不限于氧化铟锡 (Indium Tin Oxide, 简称 ITO) 或者氧化锌 (Zinc Oxide, 简称 ZnO) 等兼具透明与导电特征的材料。如图 2 示意，通过一定的方法，使像素内分割成的不同区域上的电压按照设计存在一定的差别，液晶分子倾斜程度不一样，分别处于 201 与 202 两种倾斜状态，这样就在原来四畴的基础上增加到了八畴，以进一步改善视角特性。

[0009] 美国专利 7113233B2 提出的八畴显示方式是通过电容串联分压的效果形成具有

不同电压值的第一子像素 A、第二子像素 B 来实现的,该实现方法存在一个悬空电极。如图 3 示意,该像素电路包括有液晶电容 C_{LCA} 、 C_{LCB} ,存储电容 C_{STA} 、 C_{STB} ,第二子像素 B 上串联的附加电容 C_{SIN} 与液晶电容 C_{LCB} 公用的悬空电极 300。悬空电极 300 会通过耦合与漏电带来静电荷的积累,并且积累的电荷很难释放,会导致残留直流电压,引起图像错误灰阶表现与残像等问题。

[0010] 为解决上述悬空电极带来的电荷积累带来的问题,有多种方案被提出。但这些改进的方案使像素变得复杂,像素开口率下降,并且也引入了新的问题,包括放电 TFT 抵消附加电容的分压效果,液晶像素写入电平值受上一帧写入数值的影响等。并且,像素设计确定了像素中不同区域的划分,区域之间的比例大小是固定不能灵活变化的值,伽玛特性的调整实现不够灵活。

发明内容

[0011] 本发明要解决的技术问题是提供一种用于垂直取向模式液晶显示装置的像素电路,从时域划分的角度,增加像素中畴的数目,改善垂直取向模式液晶显示装置的视角、减弱其色偏。

[0012] 为实现上述目的,本发明提供了一种垂直取向模式液晶显示装置的像素电路,包括相互交叉设置的栅极线、数据线;薄膜晶体管、液晶电容、存储电容;所述液晶电容和存储电容通过薄膜晶体管连接到数据线;还包括用于电荷分享的附加电容,所述的薄膜晶体管包括第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管,所述第一、第三薄膜晶体管的栅电极与第一栅极线电气连接,第一薄膜晶体管的源电极与数据线电气连接,第二薄膜晶体管的栅电极与第二栅极线电气连接,所述液晶电容通过第二薄膜晶体管与附加电容连接,附加电容的电极分别与第三薄膜晶体管的源、漏电极相电气连接,所述第一栅极线、第二栅极线在一帧时间内的不同时间点分别打开,使液晶电容在一帧时间内的不同时间段设定为不同信号电压。

[0013] 基于上述构思,本发明的垂直取向模式液晶显示装置的像素电路通过使液晶电容在一帧时间内的不同时间段设定为不同信号电压,使液晶分子在一帧时间内处于两种不同的倾斜状态,实现多畴显示效果。与现有技术相比,具有如下优点:1、像素两个状态之间比例可调,为像素最佳图像表现提供了灵活性,易于调节伽玛特性,有利于提高对比度,改善显示质量;2、像素无需进一步划分成不同的区域,即可在现有的畴的数目的基础上进一步增加畴的数目,避免了由于子像素分割带来的诸如悬置电极上的静电荷积累等问题;3、具有广泛适用性,可以适用于任何需要在空间上进行划分以使视角平均化的取向技术,既适用于 MVA,也适用于 PVA 或其它应用类似原理的垂直取向模式的液晶显示装置。

[0014] 为了更进一步了解本发明的特征及技术内容,请参阅以下有关本发明的详细说明与附图。然而附图仅供参考与辅助说明用,不构成对本发明的限制。

附图说明

[0015] 图 1A 为多畴垂直取向模式液晶显示装置在不施加电压的情况下液晶分子的排布情况示意图;

[0016] 图 1B 为多畴垂直取向模式液晶显示装置在施加电压的情况下液晶分子的排布情

况示意图；

[0017] 图 1C 为多畴垂直取向模式液晶显示装置的像素区域的平面结构示意图；

[0018] 图 2 为现有技术中多畴垂直取向模式液晶显示装置中液晶分子在不同子像素区域中的不同倾斜状态示意图；

[0019] 图 3 为现有技术中一种用于多畴垂直取向模式液晶显示装置中的像素电路结构示意图；

[0020] 图 4 为使用本发明像素电路的垂直取向模式液晶显示装置的液晶分子在一帧时间内的两种不同倾斜状态示意图；

[0021] 图 5 为本发明实施例一中像素电路结构 (a) 与相应的信号波形示意图 (b)；

[0022] 图 6 为本发明实施例二中像素电路结构 (a) 与相应的信号波形示意图 (b)；

[0023] 图 7 为本发明实施例三中像素电路结构 (a) 与相应的信号波形示意图 (b)，及液晶显示器的驱动电路结构示意图 (c)。

[0024] 100 : 像素

[0025] 101 : 第一基板 102 : 公共电极

[0026] 103 : 像素电极 104 : 第二基板

[0027] 105 : 突起 106 : 液晶分子

[0028] 107 : 狭缝 108 : 栅极扫描线

[0029] 109 : 数据线

[0030] 110 : 公共电极线

[0031] 201 : 第一子像素 A 中的液晶分子状态

[0032] 202 : 第二子像素 B 中的液晶分子状态

[0033] 300 : 悬空电极

[0034] 301、302 : 液晶分子在一帧时间内的两种倾斜状态

[0035] DL : 数据线 DL1 : 第一数据线 DL2 : 第二数据线

[0036] GL : 栅极线 GL1 : 第一栅极线 GL2 : 第二栅极线

[0037] T : 薄膜晶体管

[0038] T1 : 第一薄膜晶体管 T2 : 第二薄膜晶体管 T3 : 第三薄膜晶体管

[0039] C_{LC} 、 C_{LCA} 、 C_{LCB} : 液晶电容

[0040] C_{ST} 、 C_{STA} 、 C_{STB} : 存储电容

[0041] C_{SIN} 、 C_{CS} : 附加电容

[0042] V_{COM} : 公共电极

[0043] V_{GL} : 栅极线上的电压信号

[0044] V_{GL1} : 第一栅极线上的电压信号 V_{GL2} : 第二栅极线上的电压信号

[0045] V_{DL} : 数据线上的电压信号

[0046] V_{DL1} : 第一数据线上的电压信号

[0047] V_{DL2} : 第二数据线上的电压信号

[0048] V1、V2 : 电压信号

[0049] 601 : 选择开关

[0050] 602 : 输出缓冲器

具体实施方式

[0051] 下面结合附图及典型实施例对本发明作进一步说明。

[0052] 本发明的核心思想是通过时域调制,使液晶分子在一个调制周期内处于多于一种按照需要设定的倾斜状态,从而在时间积分的效果上改善垂直取向液晶显示器的视角,减弱色偏现象。

[0053] 下面的实施例中都以一帧的扫描时间等于一个调制周期:

[0054] 实施例一

[0055] 参照图 5(a),垂直取向模式液晶显示装置的像素电路包括有第一方向延伸的第一栅极线 GL1、第二栅极线 GL2,第二方向延伸的第一数据线 DL1、第二数据线 DL2,第一薄膜晶体管 T1、第二薄膜晶体管 T2,存储电容 c_{ST} ,液晶电容 c_{LC} ;第一薄膜晶体管 T1、第二薄膜晶体管 T2 分别受传输扫描信号的第一栅极线 GL1 与第二栅极线 GL2 控制,存储电容 c_{ST} 、液晶电容 c_{LC} 通过第一薄膜晶体管 T1、第二薄膜晶体管 T2 分别与第一数据线 DL1、第二数据线 DL2 连接;即第一薄膜晶体管 T1、第二薄膜晶体管 T2 的栅电极分别与第一栅极线 GL1、第二栅极线 GL2 相电气连接,源电极分别与第一数据线 DL1、第二数据线 DL2 电气连接。

[0056] 参照图 5(b),坐标横轴 t 表示时间,纵轴 V_{DL1} 表示数据线 DL1 上的电压信号, V_{DL2} 表示数据线 DL2 上的电压信号、 V_{GL1} 表示栅极线 GL1 上的电压信号, V_{GL2} 表示栅极线 GL2 上的电压信号,在一个调制周期,也就是一帧时间内,有两次数据信号写入的过程,在 0 到 t_c 时间内,第一栅极线 GL1 控制第一个薄膜晶体管 T1 打开,第一数据线 DL1 上面的电压信号 V_{DL1} 写入像素液晶电容 c_{LC} ,并且该数据将保持到 t_m 。在时间 t_m ,第二栅极线 GL2 控制第二个薄膜晶体管 T2 打开,第二数据线 DL2 上面的电压信号 V_{DL2} 写入像素液晶电容 c_{LC} ,并且该数据将保持到调制周期 t_f 。通过上述两次数据写入和保持的过程,在一个调制周期内,像素液晶电容 c_{LC} 上面在两个阶段的时间内分别处于两种电压状态,同一区域内液晶分子的倾斜状态也相应地处于两种状态。如此,实现了时域上一个调制周期内,也就是一帧时间内,液晶分子的两种倾斜状态。如果原来该像素是一个四畴的 MVA 或者 PVA 像素,经过时域上的调制,该像素可以呈现八畴的显示效果。

[0057] 实施例二:

[0058] 参照图 6(a),垂直取向模式液晶显示装置的像素电路还设有用于电荷分享的附加电容,所述的薄膜晶体管包括第一薄膜晶体管 T1、第二薄膜晶体管 T2、第三薄膜晶体管 T3,所述第一、第三薄膜晶体管 T1、T3 的栅电极与第一栅极线 GL1 电气连接,第一薄膜晶体管 T1 的源电极与数据线 DL 电气连接,第二薄膜晶体管 T2 的栅电极与第二栅极线 GL2 电气连接,即第一薄膜晶体管 T1 与第三薄膜晶体管 T3 受传输扫描信号的第一栅极线 GL1 控制,第二薄膜晶体管 T2 受传输扫描信号的第二栅极线 GL2 控制,所述液晶电容 c_{LC} 通过第二薄膜晶体管 T2 与附加电容 C_{CS} 连接,附加电容 C_{CS} 的电极分别与第三薄膜晶体管 T3 的源、漏电极相电气连接,所述第一栅极线 GL1、第二栅极线 GL2 在一帧时间内的不同时间点分别打开,使液晶电容 c_{LC} 在一帧时间内的不同时间段输入有不同信号电压。本实施例的像素电路结构中只需要一条数据线,相对于实施例一减少了一条数据线。

[0059] 参照图 6(b),坐标横轴 t 表示时间,纵轴 V_{DL} 表示数据线 DL 上的电压信号,纵轴 V_{GL1} 表示第一栅极线 GL1 上的电压信号,纵轴 V_{GL2} 表示第二栅极线 GL2 上的电压信号。在一个

调制周期,也就是一帧时间内,有一次数据信号写入的过程和一次电荷分享启动的过程。在 0 到 t_c 时间内,第一栅极线 GL1 控制第一薄膜晶体管 T1 和第三薄膜晶体管 T3 打开,数据线 DL 上面的电压信号 V_{DL} 通过第一薄膜晶体管 T1 写入像素液晶电容 C_{LC} ,并且该数据将保持到 t_m 。同时,附加电容 C_{CS} 由于第三薄膜晶体管 T3 打开而放电。在时间 t_m ,第二栅极线 GL2 控制第二薄膜晶体管 T2 打开,液晶电容 C_{LC} 和存储电容 C_{ST} 上面的电荷将通过第二薄膜晶体管 T2 与附加电容 C_{CS} 分享。假设电荷分享前后像素电极上相对公共电极 V_{com} 的电压分别是 V_{LC} 与 V_{LC_SH} ,存储电容 C_{ST} 的大小为 C_{ST} ,液晶电容 C_{LC} 的大小为 C_{LC} ,附加电容 C_{CS} 的大小为 C_{CS} ,则如下关系成立:

$$[0060] \quad V_{LC_SH} = V_{LC} * (C_{LC} + C_{ST}) / (C_{LC} + C_{ST} + C_{CS})$$

[0061] 显然,在一个调制周期内,像素液晶电容 C_{LC} 所承受的电压在两个阶段的时间分别处于两种值 V_{LC} 与 V_{LC_SH} ,且 V_{LC_SH} 是 V_{LC} 的函数,成一定的比例关系。因此,同一区域内液晶分子的倾斜状态也相应地处于两种状态。如此,实现了时域上一个调制周期内,也就是一帧时间内,液晶分子的两种倾斜状态。如果原来该像素是一个四畴的 MVA 或者 PVA 像素,经过时域上的调制,该像素可以呈现八畴的显示效果。

[0062] 实施例三:

[0063] 参照图 7(a),垂直取向模式液晶显示装置的像素电路设置有一个薄膜晶体管 T,受传输扫描信号的栅极线 GL 控制。像素电路内设有存储电容 C_{ST} ,液晶电容 C_{LC} 。其中,液晶电容 C_{LC} 通过薄膜晶体管 T 与数据线 DL 相连。

[0064] 参照图 7(b),坐标横轴 t 表示时间,纵轴 V_{GL} 表示栅极线 GL 上的电压信号, V_{DL} 表示数据线 DL 上的电压信号。在一个调制周期,也就是一帧时间内,有两次数据信号写入的过程,即栅极线 GL 在一帧时间内的不同时间点控制薄膜晶体管 T 打开,分别输入电压信号,使液晶电容 C_{LC} 在一帧时间内的不同时间段输入有不同信号电压,在 0 到 t_c 时间内,栅极线 GL 控制薄膜晶体管 T 打开,数据线 DL 上面的电压信号通过薄膜晶体管 T 写入像素液晶电容 C_{LC} 和存储电容 C_{ST} ,并且该数据将保持到 t_m 。在时间 t_m ,栅极线 GL 再次控制薄膜晶体管 T 打开,再次进行数据写入的过程,数据线 DL 上面的新的电压信号通过薄膜晶体管 T 再次写入像素液晶电容 C_{LC} 和存储电容 C_{ST} ,并且该数据将保持到 t_f 。由于在一个调制周期内,像素液晶电容 C_{LC} 所承受的电压在两个阶段的时间分别处于两种由数据线 DL 送入的电压值,同一区域内液晶分子的倾斜状态也相应地处于两种状态。如此,实现了时域上一个调制周期内,也就是一帧时间内,液晶分子的两种倾斜状态。如果原来该像素是一个四畴的 MVA 或者 PVA 像素,经过时域上的调制,该像素可以呈现八畴的显示效果。

[0065] 参照图 7(c),在一个调制周期内,所述的液晶电容 C_{LC} 上输入的两个不同电压信号可以通过液晶显示装置的驱动电路来实现,所述驱动电路包括输出缓冲器 602 和选择开关 601,所述两个电压信号通过选择开关 601 与输出缓冲器 602 相电气连接,所述输出缓冲器 602 与数据线 DL 电气连接,所述选择开关 601 与栅极线 GL 同步动作。一个调制周期内前一阶段与后一阶段的两种信号分别由驱动电路产生并输出于节点 V1 与节点 V2,这两个信号 V1、V2 通过选择开关 601 与输出缓冲器 602 连接。在每一个调制周期内,选择开关 601 与栅极线 GL 同步地动作,选择将节点 V1 或者节点 V2 连接到输出缓冲器 602 的输入端。输出缓冲器 602 的输出被连接到液晶显示面板上面的数据线 DL 上,配合栅极线 GL 将合适的电压信号写入相应像素的液晶电容 C_{LC} 。

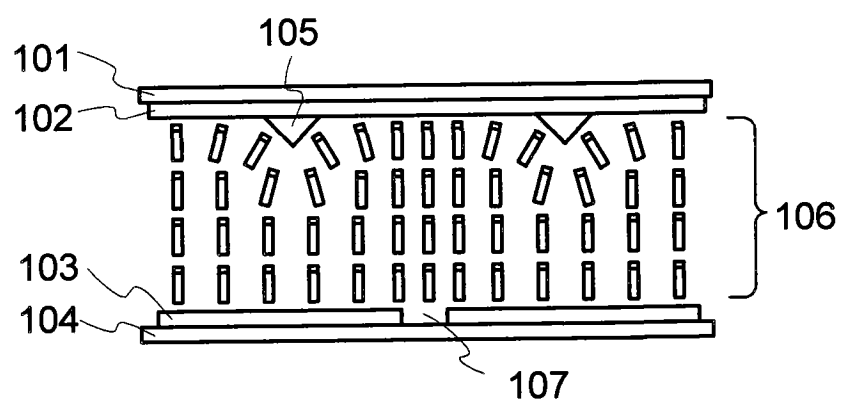


图 1A

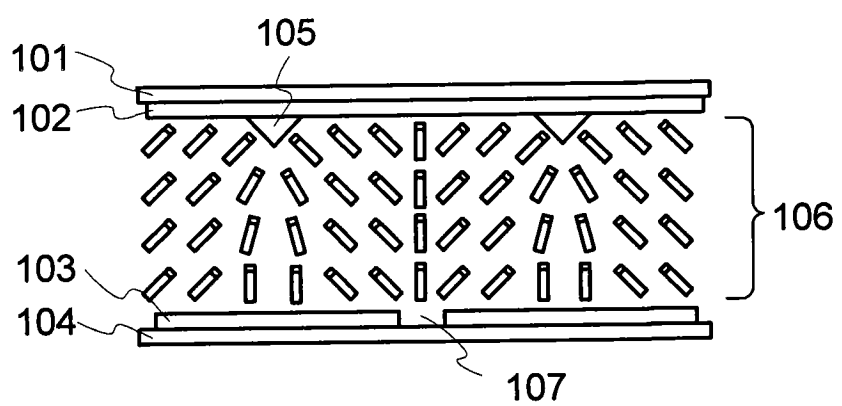


图 1B

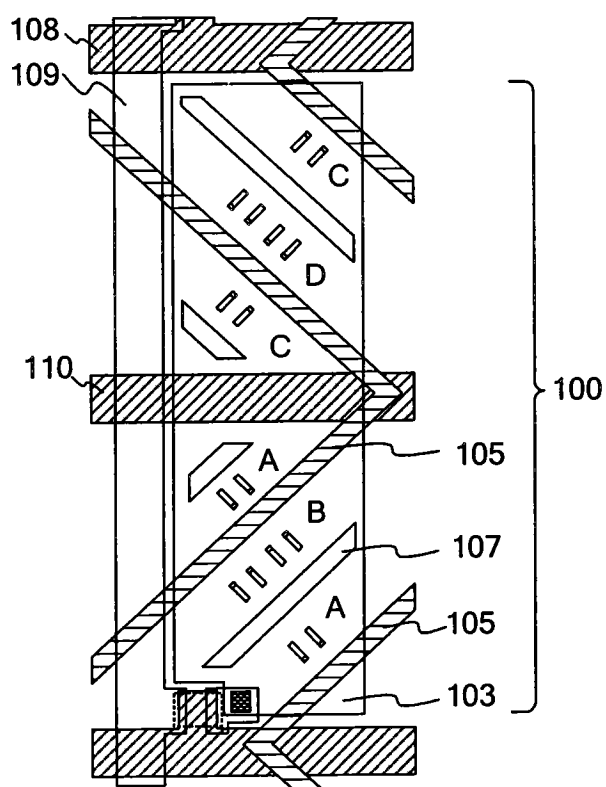


图 1C

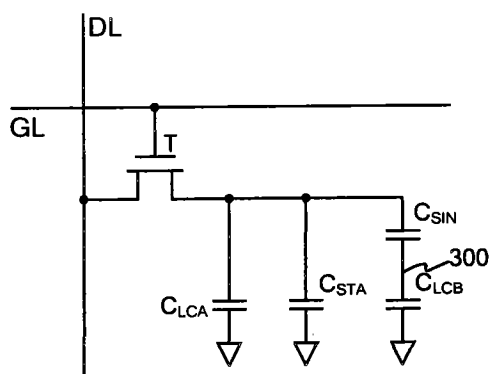


图 3

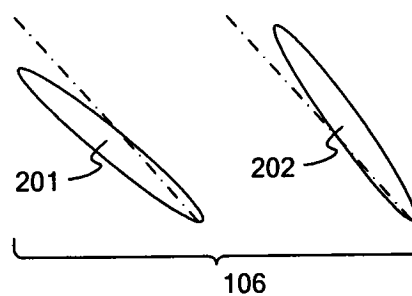


图 2

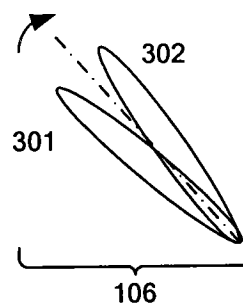


图 4

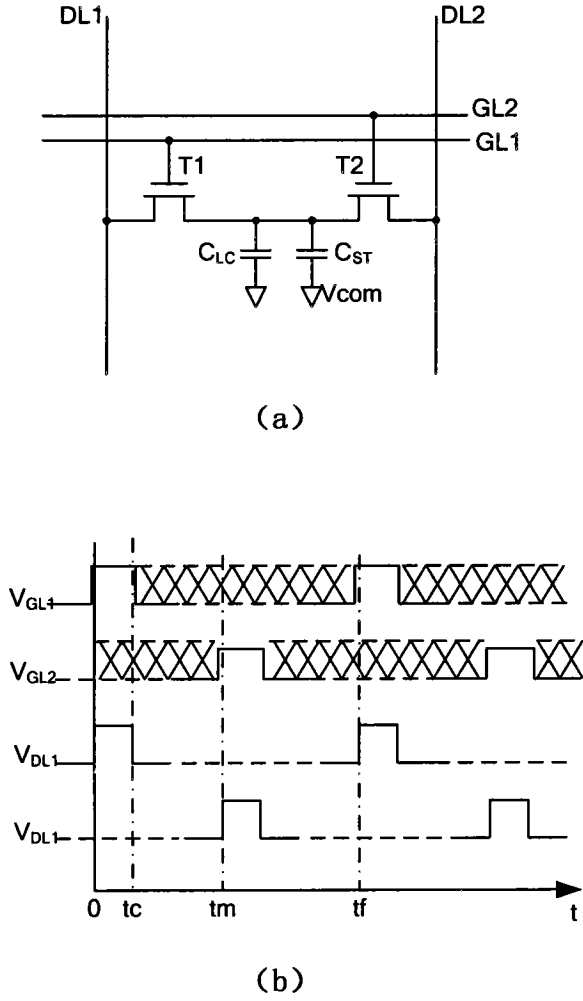
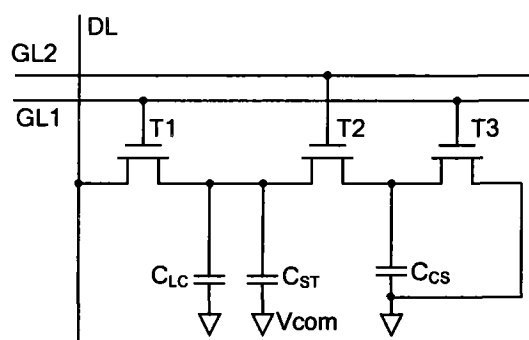
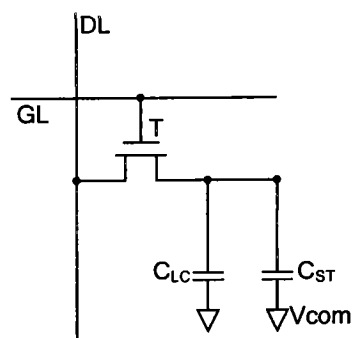


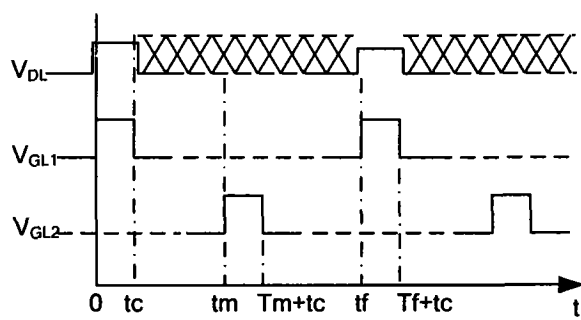
图 5



(a)

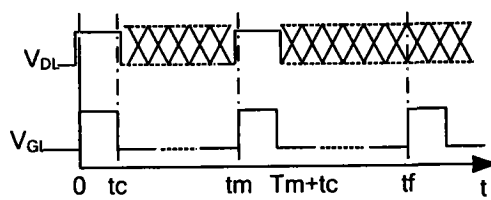


(a)

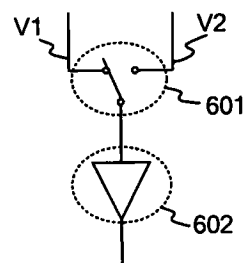


(b)

图 6



(b)



(c)

图 7

专利名称(译)	垂直取向模式液晶显示装置的像素电路		
公开(公告)号	CN101493623B	公开(公告)日	2010-08-11
申请号	CN200910118038.8	申请日	2007-11-06
[标]申请(专利权)人(译)	上海广电光电子有限公司		
申请(专利权)人(译)	上海广电光电子有限公司		
当前申请(专利权)人(译)	上海广电光电子有限公司		
[标]发明人	李俊峰 李喜峰		
发明人	李俊峰 李喜峰		
IPC分类号	G02F1/1362 G09G3/36 G02F1/1337 G02F1/1343 G02F1/139		
审查员(译)	张文平		
其他公开文献	CN101493623A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种垂直取向模式液晶显示装置的像素电路，包括相互交叉设置的栅极线、数据线；薄膜晶体管、液晶电容、存储电容；所述液晶电容和存储电容通过薄膜晶体管连接到数据线；还包括用于电荷分享的附加电容，所述薄膜晶体管包括第一、第二、第三薄膜晶体管，第一、第三薄膜晶体管的栅电极与第一栅极线电气连接，第一薄膜晶体管的源电极与数据线电气连接，第二薄膜晶体管的栅电极与第二栅极线电气连接，液晶电容通过第二薄膜晶体管与附加电容连接，附加电容的电极分别与第三薄膜晶体管的源、漏电极相电气连接，第一栅极线、第二栅极线在一帧时间内的不同时间点分别打开，使液晶电容在一帧时间内的不同时间段设定为不同信号电压。

