



## (12) 发明专利

(10) 授权公告号 CN 101354506 B

(45) 授权公告日 2010.04.21

(21) 申请号 200710119497.9

(22) 申请日 2007.07.25

(73) 专利权人 北京京东方光电科技有限公司

地址 100176 北京市经济技术开发区西环中  
路 8 号

(72) 发明人 马占洁

(74) 专利代理机构 北京同立钧成知识产权代理  
有限公司 11205

代理人 刘芳

(51) Int. Cl.

G02F 1/1362 (2006.01)

G09G 3/36 (2006.01)

H01L 27/12 (2006.01)

H01L 29/786 (2006.01)

(56) 对比文件

CN 1538229 A, 2004.10.20, 说明书第 11 页  
第 6-8 段, 第 12 页第 6 段, 第 14 页第 1-2 段、图

2.

CN 1963609 A, 2007.05.16, 说明书第 6 页第  
2 段, 第 7 页第 4 段、图 2.

CN 1963647 A, 2007.05.16, 全文.

JP 2007114778 A, 2007.05.10, 全文.

CN 1555506 A, 2004.12.15, 说明书第 11 页  
第 1 段、图 1, 3.

审查员 刘亚利

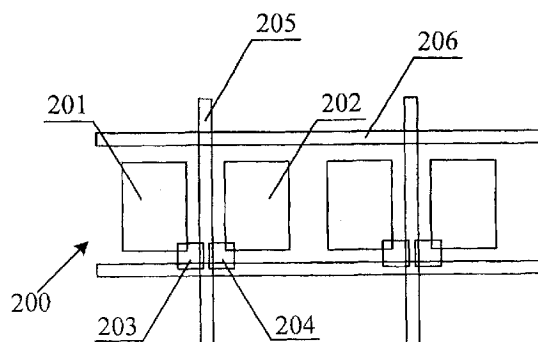
权利要求书 1 页 说明书 4 页 附图 2 页

(54) 发明名称

薄膜晶体管液晶显示器的像素结构

(57) 摘要

本发明涉及一种薄膜晶体管液晶显示器的像素结构,包括第一像素和第二像素,驱动所述第一像素的第一薄膜晶体管和驱动所述第二像素的第二薄膜晶体管均与位于所述第一像素和第二像素之间的数据线连接。本发明还涉及一种薄膜晶体管液晶显示器的像素结构,包括第一像素和第二像素,驱动所述第一像素的第一薄膜晶体管和驱动所述第二像素的第二薄膜晶体管均与位于所述第一像素和第二像素之间的栅极线连接。上述两种像素分别是将原有数据线和栅极线的数量减少了一半,从而节省了很多原来数据线和栅极线所占用的像素空间,实现了单数据线或者栅极线双驱动的薄膜晶体管液晶显示器的像素结构。



1. 一种薄膜晶体管液晶显示器的像素结构,包括第一像素和第二像素,其特征在于:驱动所述第一像素的第一薄膜晶体管和驱动所述第二像素的第二薄膜晶体管均与位于所述第一像素和第二像素之间的数据线连接;所述第一薄膜晶体管为正压开启的薄膜晶体管;所述第二薄膜晶体管为负压开启的薄膜晶体管;栅极线为前半帧信号正压开启所述第一薄膜晶体管、后半帧信号负压开启所述第二薄膜晶体管的栅极线,或者栅极线为前半帧信号负压开启所述第二薄膜晶体管、后半帧信号正压开启所述第一薄膜晶体管的栅极线。

2. 根据权利要求1所述的像素阵列,其特征在于:所述第一薄膜晶体管和第二薄膜晶体管为多晶硅薄膜晶体管。

3. 根据权利要求2所述的像素阵列,其特征在于:所述第二薄膜晶体管为半导体掺杂的多晶硅薄膜晶体管。

4. 一种薄膜晶体管液晶显示器的像素结构,包括第一像素和第二像素,其特征在于:驱动所述第一像素的第一薄膜晶体管和驱动所述第二像素的第二薄膜晶体管均与位于所述第一像素和第二像素之间的栅极线连接;所述第一薄膜晶体管为正压开启的薄膜晶体管;所述第二薄膜晶体管为负压开启的薄膜晶体管;所述栅极线为前半帧信号正压开启所述第一薄膜晶体管、后半帧信号负压开启所述第二薄膜晶体管的栅极线,或者所述栅极线为前半帧信号负压开启所述第二薄膜晶体管、后半帧信号正压开启所述第一薄膜晶体管的栅极线。

5. 根据权利要求4所述的像素阵列,其特征在于:所述第一薄膜晶体管和第二薄膜晶体管为多晶硅薄膜晶体管。

6. 根据权利要求5所述的像素阵列,其特征在于:所述第二薄膜晶体管为半导体掺杂的多晶硅薄膜晶体管。

## 薄膜晶体管液晶显示器的像素结构

### 技术领域

[0001] 本发明涉及一种薄膜晶体管液晶显示器的像素结构,特别是一种采用单数据线(data line)或栅极线(gate line)驱动相邻两个像素的薄膜晶体管液晶显示器的像素结构。

### 背景技术

[0002] 目前,现有技术中的薄膜晶体管液晶显示器(Thin Film Transistor-Liquid Crystal Display,以下简称 TFT-LCD)均是通过一条数据线和一条栅极线来控制一个薄膜晶体管(Thin Film Transistor,以下简称 TFT),驱动一个像素,参见图 1。该薄膜晶体管液晶显示器的像素结构 100 包括像素(pixel)101 和位于绝缘相交的栅极线 102 和数据线 103 相交处的 TFT 104。TFT 104 作为开关组件驱动像素 101,其栅极 G 与栅极线 102 连接,源级 S 与数据线 103 连接,漏级 D 与像素 101 连接。可以看出,在现有技术中的薄膜晶体管液晶显示器的像素结构中,像素 101 是通过一条栅极线 102 和一条数据线 103 共同控制一个 TFT 104 来驱动的。当 TFT-LCD 的分辨率增加时,会相应地增加数据线和栅极线的数量。对于高分辨率 TFT-LCD 的液晶显示面板,会出现因数据线或栅极线数量的增加,导致其相应长度过长,而出现各种显示的问题,如:信号延迟,为了减少信号延迟而增加线宽所造成的像素开口率的降低,以及在数据线和栅极线的边际处也容易出现一些对显示不利等问题。

### 发明内容

[0003] 本发明的第一个方面是提供一种 TFT-LCD 的像素结构,用以解决高分辨率的液晶显示面板的显示问题,实现节省数据线所占用的像素空间。

[0004] 本发明的第二个方面是提供另一种 TFT-LCD 的像素结构,用以解决高分辨率的液晶显示面板的显示问题,实现节省栅极线所占用的像素空间。

[0005] 为了实现本发明的第一个方面,本发明通过一些实施例提供了如下的技术方案:一种 TFT-LCD 的像素结构,包括第一像素和第二像素,驱动所述第一像素的第一薄膜晶体管和驱动所述第二像素的第二薄膜晶体管均与位于所述第一像素和第二像素之间的数据线连接;所述第一薄膜晶体管为正压开启的薄膜晶体管;所述第二薄膜晶体管为负压开启的薄膜晶体管;栅极线为前半帧信号正压开启所述第一薄膜晶体管、后半帧信号负压开启所述第二薄膜晶体管的栅极线,或者栅极线为前半帧信号负压开启所述第二薄膜晶体管、后半帧信号正压开启所述第一薄膜晶体管的栅极线。

[0006] 实现本发明的一些实施例使得原有的数据线的数量减少了一半,从而能够节省下很多原来数据线所占用的像素空间。节省下来的这些空间可以适当地增加数据线的宽度,从而降低信号延迟,同时还可以适当地提高像素的开口率,因此上述技术方案可以很好地满足大尺寸、高分辨率以及高开口率 TFT-LCD 设计与显示的要求。

[0007] 为了实现本发明的第二个方面,本发明通过一些实施例提供了如下的技术方案:

一种 TFT-LCD 的像素结构,包括第一像素和第二像素,驱动所述第一像素的第一薄膜晶体管和驱动所述第二像素的第二薄膜晶体管均与位于所述第一像素和第二像素之间的栅极线连接;所述第一薄膜晶体管为正压开启的薄膜晶体管;所述第二薄膜晶体管为负压开启的薄膜晶体管;所述栅极线为前半帧信号正压开启所述第一薄膜晶体管、后半帧信号负压开启所述第二薄膜晶体管的栅极线,或者所述栅极线为前半帧信号负压开启所述第二薄膜晶体管、后半帧信号正压开启所述第一薄膜晶体管的栅极线。

[0008] 实现本发明的另一些实施例使得原有的栅极线的数量减少了一半,从而能够节省下很多原来栅极线所占用的像素空间。节省下来的这些空间可以适当地增加栅极线的宽度,从而降低信号延迟,同时还可以适当地提高像素的开口率,因此上述技术方案可以很好地满足大尺寸、高分辨率以及高开口率 TFT-LCD 设计与显示的要求。

[0009] 与现有技术相比,上述实现本发明的实施例通过将原有数据线和栅极线的数量减半,从而实现了节省像素空间。节省下来的像素空间一部分可以用来增加数据线和栅极线的宽度,从而降低信号延迟,另一部分还可以用来增加像素的开口率。

## 附图说明

[0010] 下面结合附图对本发明的具体实施方式作进一步详细的说明。

[0011] 图 1 为现有技术 TFT-LCD 的像素结构的结构示意图;

[0012] 图 2 为本发明 TFT-LCD 的像素结构的第一实施例的结构示意图;

[0013] 图 3 为本发明 TFT-LCD 的像素结构的第二实施例的结构示意图。

## 具体实施方式

[0014] 如图 2 所示,为本发明 TFT-LCD 的像素结构的第一实施例的结构示意图。本实施例 TFT-LCD 的像素结构 200 包括第一像素 201 和第二像素 202,驱动第一像素 201 的第一 TFT 203 和驱动第二像素 202 的第二 TFT 204 均与位于第一像素 201 和第二像素 202 之间的数据线 205 连接。第一 TFT 203 的栅极 G 与栅极线 206 连接,源级 S 与数据线 205 连接,漏级 D 与第一像素 201 连接;第二 TFT 204 的栅极 G 与栅极线 206 连接,源级 S 与数据线 205 连接,漏级 D 与第二像素 202 连接。

[0015] 其中,为了不影响单条数据线对左右两侧相邻的第一像素和第二像素的影响,数据线两侧的第一 TFT 203 和第二 TFT 204 采用不同的结构,即使得它们具有反相器的功能结构。本实施例优选为,第一 TFT 203 为正压开启的 TFT,第二 TFT 204 则为负压开启的 TFT,可以采用半导体材料掺杂来实现这种反向驱动的 TFT。栅极线信号的驱动电压的范围可以是 -8V 至 25V,将栅极线在一帧中的信号作进一步的调整,使它不但可以满足正向(正压)启动第一 TFT 203,也可以满足负向(负压)启动第二 TFT 204。本实施例优选为,栅极线为前半帧信号正压开启第一 TFT 203、后半帧信号负压开启第二 TFT 204 的栅极线。即在栅极线信号的前半帧内,传输正向电压,使得第一 TFT 203 导通,第二 TFT 204 则还处于关断状态,此时的数据线信号只是传输给第一 TFT 203 驱动的第一像素 201;在栅极线信号的后半帧内,传输负向电压,即信号由正变负,使得第一 TFT 203 处于关断状态,而此时启动数据线另一侧第二 TFT 204,此时的数据线信号则传输给第二 TFT 204 驱动的第二像素 202。在信号传输过程中,可以通过控制向数据线提供数据信号的数据驱动集成电路(data

drive IC) 和向栅极线提供扫描信号的扫描驱动集成电路 (gate drive IC) 来很好的实现上述功能。

[0016] 上述实施例中, 栅极线还可以为前半帧信号负压开启第二 TFT 204、后半帧信号正压开启第一 TFT 203 的栅极线。即在栅极线信号的前半帧内, 传输负向电压, 使得第二 TFT 204 导通, 数据线信号传输数据信号给第二像素 202; 在栅极线信号的后半帧内, 传输正向电压, 使得第一 TFT 203 导通, 数据线信号传输数据信号给第一像素 201。

[0017] 此外, 由传统的氢化非晶硅薄膜晶体管 (a-Si:H TFT) 的电流-电压 (I-V) 特性曲线可知, 当栅极线电压过低时, 截止电流将增大。因此, 本实施例优选地, 第一 TFT 203 和第二 TFT 204 都采用多晶硅 (poly-Si) 基掺杂的 TFT, 即 poly-Si TFT, 可以有效地降低截止电流, 保持良好的 TFT 特性。

[0018] 本实施例通过单数据线控制左右两侧的相邻像素的开关与信号的输入的功能, 实现了将原有数据线的数量减少了一半, 从而节省了很多原来数据线所占用的像素空间。上述节省的像素空间可以适当地增加数据线的宽度, 从而降低信号延迟, 同时还可以适当地提高像素的开口率。此外, 通过采用在 poly-Si 衬底上进行不同的掺杂来实现互为反向的 TFT 控制; 通过数据线的反向型 TFT 结构来控制 TFT 开启的先后顺序, 从而控制信号的输入, 实现单数据线双驱动的 TFT-LCD 的像素结构结构。

[0019] 如图 3 所示, 为本发明 TFT-LCD 的像素结构的第二实施例的结构示意图。本实施例 TFT-LCD 的像素结构 300 包括第一像素 301 和第二像素 302, 驱动第一像素 301 的第一 TFT 303 和驱动第二像素 302 的第二 TFT 304 均与位于第一像素 301 和第二像素 302 之间的栅极线 306 连接。第一 TFT 303 的栅极 G 与栅极线 306 连接, 源级 S 与数据线 305 连接, 漏级 D 与第一像素 301 连接; 第二 TFT 304 的栅极 G 与栅极线 306 连接, 源级 S 与数据线 305 连接, 漏级 D 与第二像素 302 连接。

[0020] 本实施例中, 栅极线两侧的第一 TFT 303 和第二 TFT 304 也采用不同的结构实现反相器的功能, 与上一实施例中的第一 TFT 203 和第二 TFT 204 类似, 一个 TFT 采用正压启动, 另一个 TFT 则采用负压启动, 可以采用半导体材料掺杂来实现这种互为反向 TFT 的驱动。

[0021] 本实施例优选地, 第一 TFT 303 为正压开启的 TFT, 第二 TFT 304 则为负压开启的 TFT。栅极线可以为前半帧信号正压开启第一 TFT 303、后半帧信号负压开启第二 TFT 304 的栅极线; 栅极线还可以为前半帧信号负压开启第二 TFT 304、后半帧信号正压开启第一 TFT 303 的栅极线。

[0022] 本实施例优选地, 第一 TFT 304 的开启电压为正向电压; 第二 TFT 305 的开启电压为反向电压。与上一实施例相比, 本实施例工作的基本原理是类似的, 在此不再赘述。本实施例可以更好地降低上一帧的 TFT 的截止电流, 减少栅极线所占用的空间, 减小信号延迟, 以及增大开口率。

[0023] 与上一实施例相比, 本实施例是通过单栅极线控制上下两侧的相邻像素的开关与信号的输入的功能, 实现了将原有栅极线的数量减少了一半, 从而节省了很多原来栅极线所占用的像素空间。类似地, 上述节省的像素空间也可以适当地增加栅极线的宽度, 从而降低信号延迟, 同时还可以适当地提高像素的开口率。此外, 同样是通过采用在 poly-Si 衬底上进行不同的掺杂来实现互为反向的 TFT 控制; 通过栅极线的反向型 TFT 结构来控制 TFT

开启的先后顺序,从而控制信号的输入,实现单栅极线双驱动的薄膜晶体管液晶显示器的像素结构结构。

[0024] 如果能够有效地解决 a-Si:H 在负向电压出现的截止电流变大的问题,本发明上述两个实施例也可以通过采用在 a-Si:H 衬底上来形成这种互为反向的 TFT 结构,实现单数据线或者栅极线双驱动的薄膜晶体管液晶显示器的像素结构结构。

[0025] 本发明上述两个实施例分别是将原有数据线和栅极线的数量减少了一半,从而节省了很多原来数据线和栅极线所占用的像素空间。上述节省下来的像素空间一部分可以用于增加数据线和栅极线的宽度,从而降低信号延迟;另一部分可以用于提高像素的开口率。此外,通过采用互为反向的 TFT 结构,使得 TFT 的开关的先后顺序得以控制,从而实现了单数据线或者栅极线双驱动的薄膜晶体管液晶显示器的像素结构结构。

[0026] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

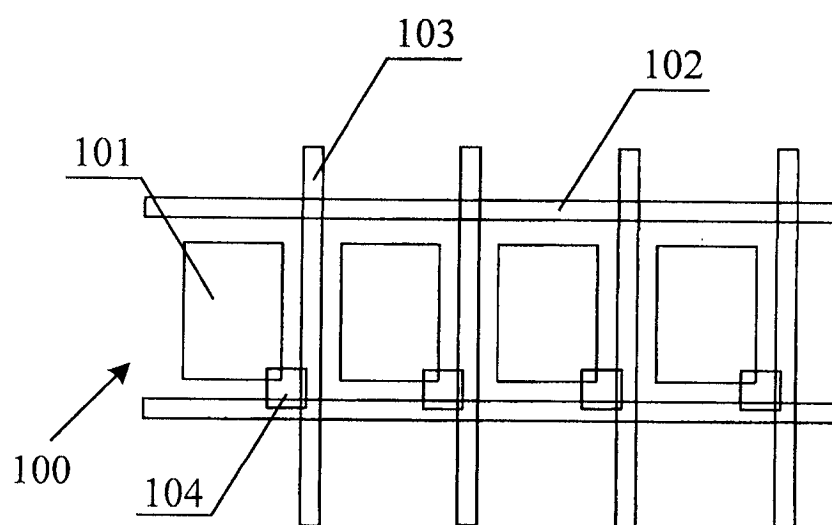


图 1

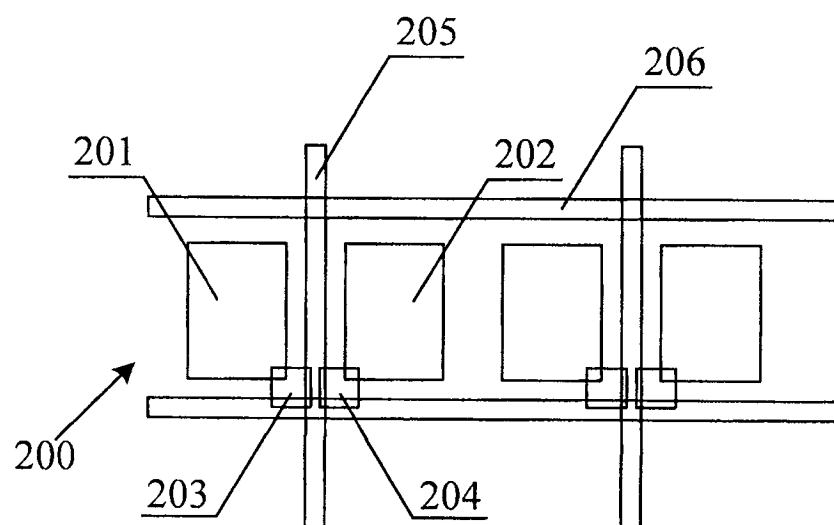


图 2

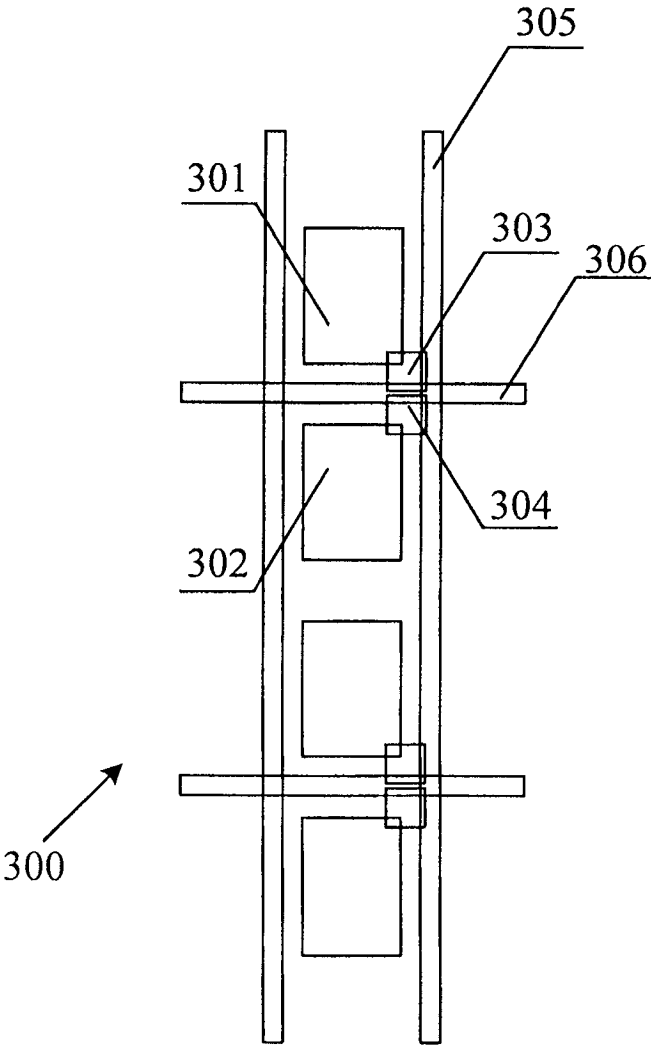


图 3

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 薄膜晶体管液晶显示器的像素结构                                |         |            |
| 公开(公告)号        | <a href="#">CN101354506B</a>                   | 公开(公告)日 | 2010-04-21 |
| 申请号            | CN200710119497.9                               | 申请日     | 2007-07-25 |
| [标]申请(专利权)人(译) | 北京京东方光电科技有限公司                                  |         |            |
| 申请(专利权)人(译)    | 北京京东方光电科技有限公司                                  |         |            |
| 当前申请(专利权)人(译)  | 京东方科技集团股份有限公司<br>北京京东方光电科技有限公司                 |         |            |
| [标]发明人         | 马占洁                                            |         |            |
| 发明人            | 马占洁                                            |         |            |
| IPC分类号         | G02F1/1362 G09G3/36 H01L27/12 H01L29/786       |         |            |
| 代理人(译)         | 刘芳                                             |         |            |
| 审查员(译)         | 刘亚利                                            |         |            |
| 其他公开文献         | CN101354506A                                   |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明涉及一种薄膜晶体管液晶显示器的像素结构，包括第一像素和第二像素，驱动所述第一像素的第一薄膜晶体管和驱动所述第二像素的第二薄膜晶体管均与位于所述第一像素和第二像素之间的数据线连接。本发明还涉及一种薄膜晶体管液晶显示器的像素结构，包括第一像素和第二像素，驱动所述第一像素的第一薄膜晶体管和驱动所述第二像素的第二薄膜晶体管均与位于所述第一像素和第二像素之间的栅极线连接。上述两种像素分别是将原有数据线和栅极线的数量减少了一半，从而节省了很多原来数据线和栅极线所占用的像素空间，实现了单数据线或者栅极线双驱动的薄膜晶体管液晶显示器的像素结构。

