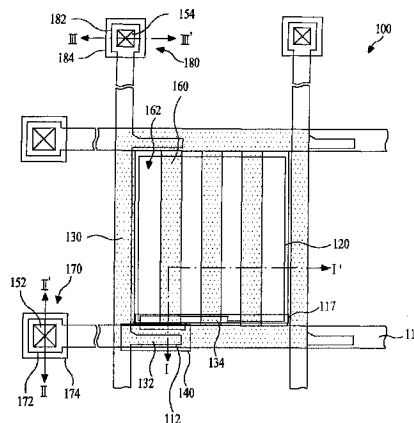




(45) 授权公告日 2011.03.30



1. 一种边缘场切换液晶显示面板包括：  
形成于衬底上的栅线；  
与所述栅线形成于同一层的像素电极；  
用于覆盖所述栅线和所述像素电极的栅绝缘薄膜；  
与所述栅线交叉形成的数据线，所述栅绝缘薄膜在所述数据线和所述栅线之间；  
在所述栅线和所述数据线的交叉区域形成的薄膜晶体管；  
形成于栅绝缘薄膜之上以覆盖所述薄膜晶体管的钝化膜；以及  
与所述像素电极重叠形成的公共电极，所述栅绝缘薄膜和所述钝化膜在所述公共电极和所述像素电极之间。
2. 根据权利要求1所述的面板，其特征在于，所述栅线由包含透明导电层和栅极金属层的两层构成，并且像素电极由含有透明导电层的单层构成。
3. 根据权利要求1所述的面板，其特征在于，所述栅绝缘薄膜具有用于暴露所述像素电极的开孔。
4. 根据权利要求2所述的面板，其特征在于，所述栅绝缘薄膜和钝化膜各具有4000Å的厚度。
5. 根据权利要求3所述的面板，其特征在于，所述薄膜晶体管包括：  
与所述栅线连接的栅极；  
与所述数据线连接的源极；以及  
与所述源极相对设置的漏极，且在漏极和源极之间设置有沟道；  
其中所述栅极由包括透明导电层和栅极金属层的两层构成。
6. 根据权利要求5所述的面板，其特征在于，所述漏极通过穿透所述栅绝缘薄膜的开孔与像素电极叠置连接。
7. 一种边缘场切换液晶显示面板的制造方法包括：  
在衬底上同时形成栅线和像素电极；  
形成用于覆盖所述栅线和所述像素电极的栅绝缘薄膜；  
形成与所述栅线交叉的数据线，使所述栅绝缘薄膜在所述数据线和所述栅线之间；  
在所述栅线和所述数据线的交叉区域形成薄膜晶体管；  
在所述栅绝缘薄膜上形成用于覆盖所述薄膜晶体管的钝化膜；以及  
形成与像素电极重叠的公共电极，使所述栅绝缘薄膜和所述钝化膜在所述公共电极和像素电极之间。
8. 根据权利要求7所述的方法，其特征在于，所述栅线由含有透明导电层和栅极金属层的两层构成，并且所述像素电极由含有透明导电层的单层构成。
9. 根据权利要求7所述的方法，其特征在于，形成具有用于暴露所述像素电极的开孔的栅绝缘薄膜。
10. 根据权利要求7所述的方法，其特征在于，通过预定沉积工艺，以4000Å的厚度形成所述栅绝缘薄膜和所述钝化膜的每一个。
11. 根据权利要求9所述的方法，其特征在于，所述薄膜晶体管包括：  
与所述栅线连接的栅极；  
与所述数据线连接的源极；以及

与所述源极相对形成的漏极,且在所述漏极和源极之间具有沟道,  
其中所述栅极由含有透明导电层和栅极金属层的两层构成。

12. 根据权利要求 11 所述的方法,其特征在于,所述漏极通过穿透栅绝缘薄膜的开孔与所述像素电极叠置连接。

13. 一种边缘场切换液晶显示面板的制造方法包括:

在衬底上形成由栅线、与所述栅线连接的栅极和栅极焊盘下层电极构成的第一导电图案,以及像素电极;

形成覆盖所述第一导电图案和所述像素电极的栅绝缘薄膜,以及作为进行沟道和欧姆接触的半导体图案,所述半导体图案与所述栅极重叠,所述栅绝缘薄膜在所述栅极和所述半导体图案之间;

在所述栅绝缘薄膜上形成由数据线、与所述数据线连接的源极、与所述源极相对设置的漏极以及数据焊盘下层电极构成的第二导电图案,在所述漏极和所述源极之间有沟道;

在所述栅绝缘薄膜上形成用于覆盖所述第二导电图案的钝化膜;以及

形成由与所述像素电极重叠形成的公共电极、栅极焊盘上层电极以及数据焊盘上层电极构成的第三导电图案,所述栅绝缘薄膜和所述钝化膜在所述公共电极和所述像素电极之间。

14. 根据权利要求 13 所述的方法,其特征在于,形成所述第一导电图案和所述像素电极的步骤包括:

在所述整个衬底上形成透明导电层;

在所述整个透明导电层上形成栅极金属层;

在所述整个栅极金属层上施加光刻胶,并在所述第一导电图案和所述像素电极形成的区域形成具有阻隔部分的光刻胶图案;

蚀刻由光刻胶图案暴露的区域中的所述栅极金属层以形成所述像素电极;以及

灰化所述残留在栅极金属层上的光刻胶图案以形成所述第一导电图案。

15. 根据权利要求 14 所述的方法,其特征在于,所述像素电极由含有透明导电材料的单层构成,所述第一导电图案由包括透明导电材料和栅极金属层的两层构成。

16. 根据权利要求 13 所述的方法,其特征在于,形成所述栅绝缘薄膜和所述半导体图案的步骤包括:

形成用于覆盖所述第一导电图案和所述像素电极的栅绝缘薄膜,同时具有用于暴露所述像素电极的开孔;

在所述栅绝缘薄膜上形成用于形成沟道的半导体层;

在所述整个半导体层上施加光刻胶,并在所述半导体层和所述开孔的区域中形成具有阻隔部分的光刻胶图案;

蚀刻由所述光刻胶图案暴露的所述栅绝缘薄膜以形成用于暴露所述像素电极的所述开孔;以及

灰化所述光刻胶图案以形成由用于形成沟道的有源层和用于欧姆接触的欧姆接触层构成的所述半导体图案。

17. 根据权利要求 13 所述的方法,其特征在于,通过预定的沉积工艺,以 $4000\text{\AA}$ 的厚度形成所述栅绝缘薄膜和所述钝化膜的每一个。

18. 根据权利要求 16 所述的方法,其特征在于,形成所述第二导电图案的步骤包括:  
在形成具有所述开孔的所述整个栅绝缘薄膜上形成数据金属层;  
在所述整个数据金属层上施加光刻胶,并在所述数据金属层中形成用于暴露除了形成第二导电图案的区域之外的区域的光刻胶图案;  
蚀刻由所述光刻胶图案暴露的所述数据金属层以形成所述第二导电图案。
19. 根据权利要求 16 所述的方法,其特征在于,形成所述钝化膜的步骤包括:  
在所述栅绝缘薄膜上形成覆盖所述第二导电图案的钝化膜;  
在所述整个钝化膜上施加光刻胶,并在钝化膜中形成光刻胶图案,用于打开所述接触孔形成的区域,所述接触孔用于暴露栅极焊盘下层电极和数据焊盘下层电极;以及  
蚀刻由所述光刻胶图案暴露的所述钝化膜并形成所述开孔。
20. 根据权利要求 13 所述的方法,其特征在于,形成所述第三导电图案的步骤包括:  
在所述整个钝化膜上形成透明导电层;  
在所述整个透明导电层上施加光刻胶,并在所述透明导电层中形成用于打开除了所述第三导电层形成的区域的区域的光刻胶图案;以及  
蚀刻由所述光刻胶图案暴露的所述透明导电层以形成所述第三导电层。

## 液晶显示面板及其制造方法

[0001] 本申请要求享有 2007 年 4 月 30 日在韩国提交的韩国专利申请 No. P2007-421152 的权益,在此引入其全部内容作为参考

### 技术领域

[0002] 本发明涉及一种能够通过最底层上同时形成栅极和像素电极以将钝化膜的沉积厚度降低到栅绝缘薄膜的厚度,从而减少在钝化膜沉积过程中生成的粒子来提高产量的边缘场切换液晶显示面板,以及该类边缘场切换液晶显示面板的制造方法。

### 背景技术

[0003] 在液晶显示面板(LCD)利用电场控制光透性以显示图像。基于驱动液晶的电场的方向该类液晶显示面板大致分为垂直电场驱动型和水平电场驱动型。

[0004] 垂直电场驱动型液晶显示装置利用形成在位于上下衬底上彼此相对设置的像素电极和公共电极之间的垂直电场以扭曲向列(TN)模式驱动液晶。垂直电场驱动型液晶显示装置具有大开孔率的优点,同时具有约 90° 的窄视角的缺点。

[0005] 水平电场驱动型液晶显示装置利用形成在下衬底上彼此平行设置的像素电极和公共电极之间的水平电场以平面控制(以下,称作“IPS”)模式驱动液晶。水平电场驱动型液晶显示装置具有约 160 的宽视角的优点,同时具有减小的开孔率和透光率的缺点。

[0006] 为了改善水平电场驱动型液晶显示器件的缺点,提出利用边缘场驱动的边缘场切换(以下,称作“FFS”表示)液晶显示面板。

[0007] 如图 1 所示,边缘场切换(FFS)液晶显示面板包括覆盖栅极(未示出)的栅绝缘薄膜 15,形成于栅绝缘薄膜 15 上的像素电极 20、钝化膜 50、在每个像素区形成的公共电极 60,从而公共电极 60 与像素电极 20 对应,并且在公共电极 60 和像素电极 20 之间设置有钝化膜 50,以及多个形成于公共电极 60 之上的狭缝。形成在像素电极 20 和公共电极 60 之间的边缘场通过多个狭缝 62 驱动位于像素区域和公共电极 60 之上的液晶分子从而显示图像。

[0008] 如图 1 所示,在如上所述构造的传统边缘场切换(FFS)液晶显示面板的情形下,钝化膜 50 必须沉积为一定厚度,例如 8000Å 或者更多,以抵消由于在栅绝缘薄膜 15 上形成像素电极 20 而导致在像素电极 20 和公共电极 60 之间生成的电容负载的提高。

[0009] 即,当通过诸如腔内 CVD 的沉积工艺沉积具有预定厚度的钝化膜 50 时,移除腔内沉积工艺期间在钝化膜 50 中产生的粒子的时间增大,从而引起液晶显示面板产量降低的问题。

### 发明内容

[0010] 因此,本发明涉及一种基本避免由于现有技术的局限和缺点而导致的一个或多个问题的液晶显示面板及其制造方法。

[0011] 本发明的一个目的是提供一种能够通过最底层上同时形成的栅极和像素电极

以将钝化膜的沉积厚度降低到栅绝缘薄膜的厚度,从而减少在钝化膜沉积过程中生成的粒子来提高产量的边缘场切换液晶面板,以及该液晶显示面板的制造方法。

[0012] 本发明其它优点、目的以及特征部分将在下面描述,并且对熟悉本领域的普通技术人员可以通过下面描述的研究部分变得清晰,或通过对发明的实践得知。通过在文字描述、权利要求以及附图中具体指出的结果可以实现并获得本发明的目的以及其他优点。

[0013] 为了达到这些目标和其他优点,根据本发明的意图,如在此具体和广泛描述的,一种边缘场切换液晶显示面板包括形成于衬底上的栅线;与栅线形成于同一层的像素电极;覆盖栅线和像素电极的栅绝缘薄膜;与栅线交叉的数据线,栅极绝缘薄膜在数据线和栅线之间;在栅线和数据线的交叉区域形成的薄膜晶体管;形成于栅绝缘薄膜上以覆盖薄膜晶体管的钝化膜;以及与像素电极重叠形成的公共电极,栅绝缘薄膜和钝化膜在公共电极和像素电极之间。

[0014] 本发明的另一方面,一种边缘场切换液晶显示面板的制造方法包括在衬底上同时形成栅线和像素电极;形成用于覆盖栅线和像素电极的栅绝缘薄膜;形成与栅线交叉的数据线,使栅绝缘薄膜在数据线和栅线之间;在栅线和数据线的交叉区域形成薄膜晶体管;在栅绝缘薄膜上形成用于覆盖薄膜晶体管的钝化膜;以及形成与像素电极重叠的公共电极,使栅绝缘薄膜和钝化膜在公共电极和像素电极之间。

[0015] 本发明的又一方面,一种边缘场切换液晶显示面板的制造方法包括在衬底上形成由栅线、与栅线连接的栅极和栅极焊盘下层电极组成的第一导电图案以及像素电极;形成覆盖第一导电图案和像素电极的栅绝缘薄膜,以及作为进行沟道和欧姆接触的半导体图案,半导体图案与栅极重叠,栅绝缘薄膜在栅极和半导体图案之间;在栅绝缘薄膜上形成由数据线、与数据线连接的源极、与源极相对的漏极以及数据焊盘下层电极组成的第二导电图案,在源极和漏极之间有沟道;在栅绝缘薄膜上形成用于覆盖第二导电图案的钝化膜;以及形成由与像素电极重叠的公共电极、栅极焊盘上层电极以及数据焊盘上层电极组成的第三导电图案,栅绝缘薄膜和钝化膜在公共电极和像素电极之间。

[0016] 可以理解,上述总体描述和以下的用于实施和解释的具体描述都是为了对本发明的权利要求提供进一步的解释

## 附图说明

[0017] 包括以提供对本发明的进一步理解并结合进来作为说明书的一部分的附图示出了多个实施例并且结合说明书以解释本发明的原理。在附图中:

[0018] 图 1 示出了传统边缘场切换 (FFS) 液晶显示面板的截面图;

[0019] 图 2 示出了根据本发明的边缘场切换 (FFS) 液晶显示面板的平面图;

[0020] 图 3 示出了根据本发明的边缘场切换 (FFS) 液晶显示面板的截面图;

[0021] 图 4A 和 4B 分别示出了根据本发明的形成具有第一导电图案和像素电极的边缘场切换 (FFS) 液晶显示面板的平面图和截面图;

[0022] 图 5A 和 5B 分别示出了是根据本发明的形成具有半导体图案和开孔的栅绝缘薄膜的边缘场切换液晶显示面板的平面图和截面图;

[0023] 图 6A 和 6B 分别示出了是根据本发明的形成具有第二导电图案的边缘场切换液晶显示面板的平面图和截面图;

[0024] 图 7A 和 7B 分别示出了根据本发明的形成具有接触孔的钝化膜的边缘场切换液晶显示面板的平面图和截面图 ; 以及

[0025] 图 8A 和 8B 分别示出了是根据本发明的形成具有第三导电图案的边缘场切换液晶显示面板的平面图和截面图。

### 具体实施方式

[0026] 现在将参照附图中示出的实施例详细参考描述本发明的边缘场切换液晶显示面板。

[0027] 首先, 将描述根据本发明的边缘场切换液晶显示面板的结构和工作。

[0028] 如图 2 和 3 所示, 根据本发明的边缘场切换液晶显示面板包括 : 形成于衬底 102 上的栅线 110, 在像素区域与栅线 110 形成于同一层的像素电极 120, 与栅线 110 交叉形成的数据线 130, 且在数据线 130 和栅线 110 之间设置有栅绝缘薄膜 115 以限定像素区域, 在栅线 110 和数据线 130 的交叉区域上形成的薄膜晶体管 T, 通过穿透栅绝缘薄膜 115 的开孔 117 连接到像素电极 120, 覆盖薄膜晶体管 T 的钝化膜 150, 以及在钝化膜 150 上形成的公共电极 160, 与像素电极 120 一起形成的边缘场以取向液晶。

[0029] 此外, 根据本发明的边缘场切换液晶显示面板 100 包括与栅线 110 连接的栅极焊盘 170, 以及与数据线 130 连接的数据焊盘。

[0030] 栅线 110 将来自连接到栅极焊盘 170 的栅极驱动器 ( 未示出 ) 的栅极信号传送到构成薄膜晶体管 T 的栅极 112 上。

[0031] 在此, 栅线 110 和栅极 112 由含有透明导电层 (ITO) 和诸如铝 (Al) 基金属、铜 (Cu)、铬 (Cr) 或钼的栅极金属层的两层构成。

[0032] 由薄膜晶体管 T 提供的像素信号驱动的像素电极 120 与公共电极 160 一起形成边缘场, 该边缘场将位于像素区域和公共电极上的液晶取向到预定的方向。

[0033] 在此, 像素电极 120 由包括诸如 ITO 的透明导电材料的单层构成。此外, 像素电极 120 与像素区域的栅线 110 和栅极 112 形成于同一层, 同时, 通过形成于栅绝缘薄膜 115 上的开孔 117 直接与构成薄膜晶体管 T 的漏极 134 连接。

[0034] 数据线 130 由栅极 112 的开启 / 关闭驱动, 以将来自与数据焊盘 180 连接的数据驱动器 ( 未示出 ) 的数据信号传送到薄膜晶体管 T 的源极 132 和漏极 134。

[0035] 此时, 数据线 130 与栅线 110 交叉, 并在数据线 130 和栅线 110 之间设置有栅绝缘薄膜 115 以限定其中设置像素电极 120 的像素区域。

[0036] 薄膜晶体管 T 起到对应于栅线 110 的栅极信号将数据线 130 的像素信号施加到像素电极 120 上的作用。这里, 薄膜晶体管 T 包括与栅线 110 连接的栅极 112, 与数据线 130 连接的源极 132, 与源极 132 相对形成的漏极 134, 并且在漏极 134 和源极 132 之间设置有沟道。

[0037] 此外, 薄膜晶体管 T 还包括形成的与栅极 112 相对应的有源层 142, 且在有源层 142 和栅极 112 之间设置有栅绝缘薄膜 115, 以及形成于有源层 142 上的半导体图案 140, 由与源极 132 和漏极 134 进行欧姆接触的欧姆接触层 144 构成。

[0038] 在此, 构成薄膜晶体管 T 的漏极 134 通过穿透栅绝缘薄膜 115 的开孔 117 与形成于衬底 102 上的像素电极 120 重叠。

[0039] 钝化膜 150 形成于覆盖薄膜晶体管 T 和像素电极 120 的栅绝缘薄膜 115 上,并具有预定厚度。钝化膜 150 起到保护形成沟道的有源层 142 免受潮湿或划伤的作用。在此,钝化膜 150 由诸如氮化硅的无机绝缘材料、诸如感光亚克力的有机化合物、诸如苯并环丁烯 (BCB) 或者八氟环丁烷 (PFCB) 的有机绝缘材料制成。

[0040] 此外,钝化膜 150 包括由掩模工艺形成的第一和第二接触孔 152 和 154。在此,第一接触孔 152 穿透钝化膜 150 和栅绝缘薄膜 115 以暴露栅极焊盘下层电极 172,同时第二接触孔 154 穿透钝化膜 150 以打开数据焊盘下层电极 182。

[0041] 在此,像素电极 120 形成于最底层并由栅绝缘薄膜 115 覆盖。因此,为了抵消在像素电极 120 和公共电极 160 之间产生的电容负载,在栅绝缘薄膜 115 上沉积具有大约 4000Å 厚度的钝化膜 150。

[0042] 即,如图 1 所示,形成传统液晶显示面板的钝化膜 50 沉积在具有 8000Å 厚度或更大厚度的栅绝缘薄膜 15 上,以抵消由于重叠形成的像素电极 20 和公共电极 60,且在像素电极 20 和公共电极 60 之间设置有钝化膜 50,而在像素电极 20 和公共电极 60 之间产生的电容负载的增加。

[0043] 然而,构成本发明的钝化膜 150 沉积在具有 4000Å 厚度的栅绝缘薄膜 115 上,以抵消由于在具有 4000Å 厚度的栅绝缘薄膜 115 之下形成的像素电极 120 而在像素电极 120 和公共电极 160 之间产生的电容负载的增加。

[0044] 因此,随着由诸如腔内 CVD 沉积方法形成钝化膜 150 的过程中产生的粒子的减少,用于移除腔内剩余粒子的清理工艺减小,从而提高产量。

[0045] 公共电极 160 由诸如 ITO 或 IZO 的透明导电材料构成,并通过与像素电极 120 重叠形成于像素区域的整个表面上,且在公共电极 160 和像素电极 120 之间设置有钝化膜 150。此时,公共电极 160 形成具有多个穿透边缘场的狭缝 162,该边缘场驱动像素区域和公共电极 160 上取向后的液晶到预定的方向。

[0046] 即,当通过公共线(未示出)施加公共电压时,在公共电极 160 和像素电极 120 之间形成边缘场。边缘场通过形成于公共电极 160 上的多个缝隙 162 将像素区域和公共电极 160 上的液晶分子取向到预定的方向。

[0047] 另外,公共电极 160 形成于薄膜晶体管 T 的沟道区域上,因此,也起到防止漏电流以及沟道区域中流动的断态电流(off-current)的产生的作用。

[0048] 栅极焊盘 170 与栅极驱动器(未示出)连接并向栅线 110 提供栅极信号。在此,栅极焊盘 170 包括从栅线 110 延伸的栅极焊盘下层电极 172、通过穿透钝化膜 150 和栅绝缘薄膜 115 的第一接触孔 152 与栅极焊盘下层电极 172 相连的栅极焊盘上层电极 174。

[0049] 此时,构成栅极焊盘 170 的栅极焊盘下层电极 172 与栅线 110 使用相同的材料制成,且栅极焊盘上层电极 174 与公共电极 160 使用相同的材料制成。

[0050] 数据焊盘 180 与数据驱动器(未示出)连接以向数据线 130 提供数据信号。在此,数据焊盘 180 包括从数据线 130 延伸的数据焊盘下层电极 182、通过穿透钝化膜 150 的第二接触孔 154 与数据焊盘下层电极 182 连接的数据焊盘上层电极 184。

[0051] 此时,构成数据焊盘 180 的数据焊盘下层电极 182 与数据线 130 使用相同的材料制成,数据焊盘上层电极 184 与公共电极 160 使用相同的材料同时形成。

[0052] 下面将描述根据本发明的边缘场切换液晶显示面板的制造方法。



[0053] 首先,执行根据本发明的第一掩模过程,如图 4A 和 4B 所示,以在衬底 102 上形成由栅线 110、栅极 112 和栅极焊盘下层电极 172 构成的第一导电图案以及像素电极 120。

[0054] 更具体地,通过诸如溅射的沉积工艺在衬底 102 上依次沉积透明导电材料 (ITO) 和栅极金属层。在此,栅极金属层由铝 (Al) 基金属、铜 (Cu)、铬 (Cr)、钼等金属构成。

[0055] 然后,将光刻胶施加到整个栅极金属层。随后,使用第一掩模执行光刻以形成暴露栅极金属层的光刻胶图案。

[0056] 在此,第一掩模为具有在形成第一导电图案区域中的阻隔部分、在形成像素电极区域中的半透射部分以及其他区域中的透射部分的半透射掩模。

[0057] 在由光刻胶图案暴露的透射区域中的栅极金属上执行湿刻后,光刻胶图案经过灰化以暴露形成于半透射区域中的栅极金属层。

[0058] 通过湿刻暴露在半透射区域的栅极金属层形成由透明导电材料 (ITO) 制成的像素电极 120 后,剩余的光刻胶图案经过灰化以在衬底 102 上形成由栅线 110、与栅线 110 一体形成的栅极 112 以及栅极焊盘下层电极 172 构成的第一导电图案。

[0059] 在此,第一导电图案由包括透明导电材料 (ITO) 和栅极金属层的两层构成、像素电极由透明导电材料 (ITO) 形成的单层构成。

[0060] 如上所述,在衬底上同时形成第一导电图案和像素电极。随后,如图 5A 和 5B 所示,通过其中形成用于暴露半导体图案 140 和像素电极 120 的开孔 117 的第二掩模工艺形成栅绝缘薄膜 115。

[0061] 更具体地,以此顺序在整个形成第一导电图案的衬底 102 上沉积栅绝缘薄膜 115 和半导体层。在此,半导体层由形成沟道的 a-Si 层和形成欧姆接触的 n+Si 形成。

[0062] 随后,在整个半导体层上施加光刻胶。然后,使用第二掩模执行光刻以形成用于暴露半导体层预定区域的光刻胶图案。

[0063] 在此,第二掩模为具有在形成薄膜晶体管 T 区域的阻隔部分、在形成开孔 117 区域的半透射部分以及在其他区域的透射部分的半透射掩模。

[0064] 湿刻在开孔区域中由光刻胶图案暴露的 n+Si 层以暴露形成于开孔区域中的 a-Si 层。

[0065] 随后,光刻胶图案经过灰化以暴露开孔区域中的 a-Si 层以及除了将要形成薄膜晶体管 T 的区域外的区域中的 n+Si 层。

[0066] 此时,湿刻由灰化的光刻胶图案暴露的开孔区域中的 a-Si 层以暴露栅绝缘薄膜 115,且同时移除除了将要形成薄膜晶体管 T 的区域外的区域中的 n+Si 层以暴露 a-Si 层。

[0067] 随后,同时蚀刻暴露在开孔区域中的栅绝缘薄膜 115 和形成于除了将要形成薄膜晶体管 T 的区域外的区域中的 a-Si 层。因此,形成用于形成薄膜晶体管的沟道的半导体图案 140 和通过栅绝缘薄膜 115 形成用于暴露形成于衬底 102 上的像素电极 120 的开孔 117。

[0068] 在此,半导体图案 140 由用于形成薄膜晶体管 T 的沟道的有源层 142 和用于执行欧姆接触的欧姆接触层 144 构成。并且,栅绝缘薄膜 115 沉积为约 4000Å 的厚度。

[0069] 如上所述,形成了半导体图案 140 和开孔 117。随后如图 6A 和 6B 所示,根据本发明,通过第三掩模工艺,形成由数据线 130、源极 132、漏极 134 和数据焊盘下层电极 182 构成的第二导电图案。

[0070] 更具体地,在形成具有半导体图案 140 的栅绝缘薄膜 115 上,顺次沉积数据金属

层。

[0071] 在整个数据金属层上施加光刻胶后,使用第三掩模执行光刻,从而形成用于暴露数据金属层的光刻胶图案。在此,第三掩模具有在形成第二导电图案的区域中的阻隔部分,以及具有在沟道区域和数据金属层的其他区域中的透射部分。

[0072] 蚀刻并移除由光刻胶图案暴露的数据金属层 120a,从而分离出形成于薄膜晶体管 T 的沟道区域上的数据金属层。

[0073] 随后,随着数据金属层的分离,通过干刻移除在沟道区域中暴露的欧姆接触层从而暴露用于形成沟道的有源层 142。

[0074] 在如上所述暴露有源层 142 后,留在数据金属层上的光刻胶图案经过灰化。因此,形成了由数据线 130、与所述数据线 130 连接的源极 132、与所述源极 132 相对设置的漏极 134 以及数据焊盘下层电极 182 构成的第二导电图案,数据线 130 通过与栅线 110 交叉以限定像素区域,栅绝缘薄膜 115 在栅线 110 和数据线 130 之间,在源极 132 和漏极 134 之间有沟道。

[0075] 在此,薄膜晶体管 T 的漏极 134 通过穿透栅绝缘薄膜 115 的开孔 117 与像素电极 120 重叠。从而,与传统的具有由像素区域投影的结构 of 的薄膜晶体管 T 相比,具有明显增大的开孔率。

[0076] 如上所述,第二导电图案形成于栅绝缘薄膜上。随后,如图 7A 和 7B 所示,通过第四掩模工艺形成具有接触孔 152 和 154 的钝化膜 150。

[0077] 更具体地,在由诸如 CVD 沉积工艺在形成具有第二导电图案的整个栅绝缘薄膜 115 上沉积钝化膜 150。在此,钝化膜 150 由诸如氮化硅的无机绝缘材料、诸如感光亚克力的有机化合物、诸如苯并环丁烯 (BCB) 或八氟环丁烷 (PFCB) 的有机绝缘材料形成。

[0078] 随后,在整个钝化膜 150 上施加光刻胶。然后,使用第四掩模执行光刻以形成暴露钝化膜 150 的光刻胶图案。

[0079] 此时,蚀刻由光刻胶图案暴露的钝化膜 150 以通过钝化膜 150 和栅绝缘薄膜 115 形成用于暴露栅极焊盘下层电极 172 的第一接触孔 152,以及通过钝化膜 150 形成用于暴露数据焊盘下层电极 182 的第二接触孔 153。

[0080] 此时,通过诸如 CVD 沉积工艺沉积在栅绝缘薄膜 115 上的钝化膜 150 具有形成于具有覆盖像素电极 120 的栅绝缘薄膜 115 的最下层中的像素电极 120。因此,钝化膜 150 以预定厚度沉积在栅绝缘薄膜 115 上,更具体地,为  $4000\text{\AA}$  的厚度以抵消在像素电极 120 和公共电极 160 之间产生的电容负载。

[0081] 即,由于叠置形成的像素电极和公共电极,且在像素电极和公共电极之间设置有钝化膜结构,构成传统液晶显示面板的钝化膜沉积厚度为  $8000\text{\AA}$  或者更大以抵消像素电极和公共电极之间产生的电容负载。然而,由于叠置形成的像素电极 120 和公共电极 160 以及具有设置像素电极 120 和公共电极 160 之间的  $4000\text{\AA}$  的厚度栅绝缘薄膜 115 和钝化膜 150,构成本发明的钝化膜 150 以  $4000\text{\AA}$  的厚度形成于栅绝缘薄膜 115 上。在此,栅绝缘薄膜和钝化膜的总体厚度为  $8000\text{\AA}$  或者更大。优选地,栅绝缘薄膜和钝化膜形成约  $3500\text{--}4500\text{\AA}$  的厚度。

[0082] 因此,随着通过诸如腔内 CVD 沉积方法在形成钝化膜 150 期间产生的粒子减少,从

而产量增大。

[0083] 如上所述,形成具有预定厚度的钝化膜。随后,如图 8A 和 8B 所示,由根据本发明的第五掩模工艺形成由形成边缘场的公共电极 160、栅极焊盘上层电极 174 以及数据焊盘上层电极 184 构成的第三导电图案。

[0084] 更具体地,通过诸如 PECVD 沉积工艺在形成具有接触孔 152 和 154 的整个钝化膜 150 上沉积透明导电层 (ITO)。

[0085] 随后,在整个透明导电层上施加光刻胶。然后,使用第五掩模进行光刻以形成暴露透明导电层 ITO 的光刻胶图案。

[0086] 蚀刻由光刻胶图案暴露的透明导电层 (ITO) 后,移除剩余的光刻胶图案。因此,形成由形成边缘场的公共电极 160、通过第一接触孔与栅极焊盘下层电极 172 连接的栅极焊盘上层电极 174 和通过第二接触孔 154 与数据焊盘下层电极 182 连接的数据焊盘上层电极 184 构成的第三导电图案。

[0087] 在此,叠置形成公共电极 160 和像素电极 120,并且在公共电极 160 和像素电极 120 之间设置有钝化膜 150 和栅绝缘薄膜 115。具有多个狭缝 162 的公共电极 160 和像素电极 120 一起形成边缘场将位于像素区域和公共电极上的液晶的取向为预定的方向。

[0088] 另外,构成栅极焊盘 170 的栅极焊盘上层电极 174 与公共电极 160 使用相同材料同时形成,同时构成数据焊盘 180 的数据焊盘上层电极 184 与公共电极 160 使用相同材料同时形成。

[0089] 如上所述,本发明在最下层与像素电极一起形成栅极电极以将钝化膜的厚度降低到栅绝缘薄膜的厚度。因此,通过降低在钝化膜沉积过程中产生的粒子的方式达到了提高产量的目的。

[0090] 显然在不脱离本发明的精神和范围的情况下,本领域的普通技术人员可以对本发明做出各种改进和变型。因此,本发明覆盖所有落入所附权利要求及其等效物所包含的范围之内的改进和变型。

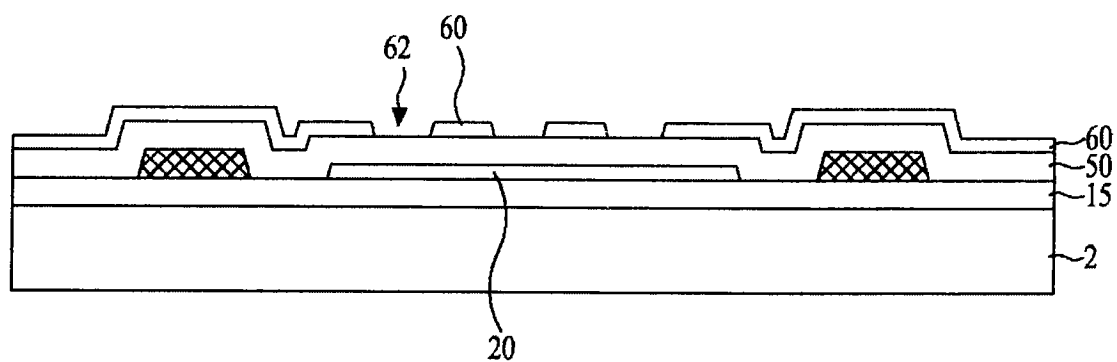


图 1

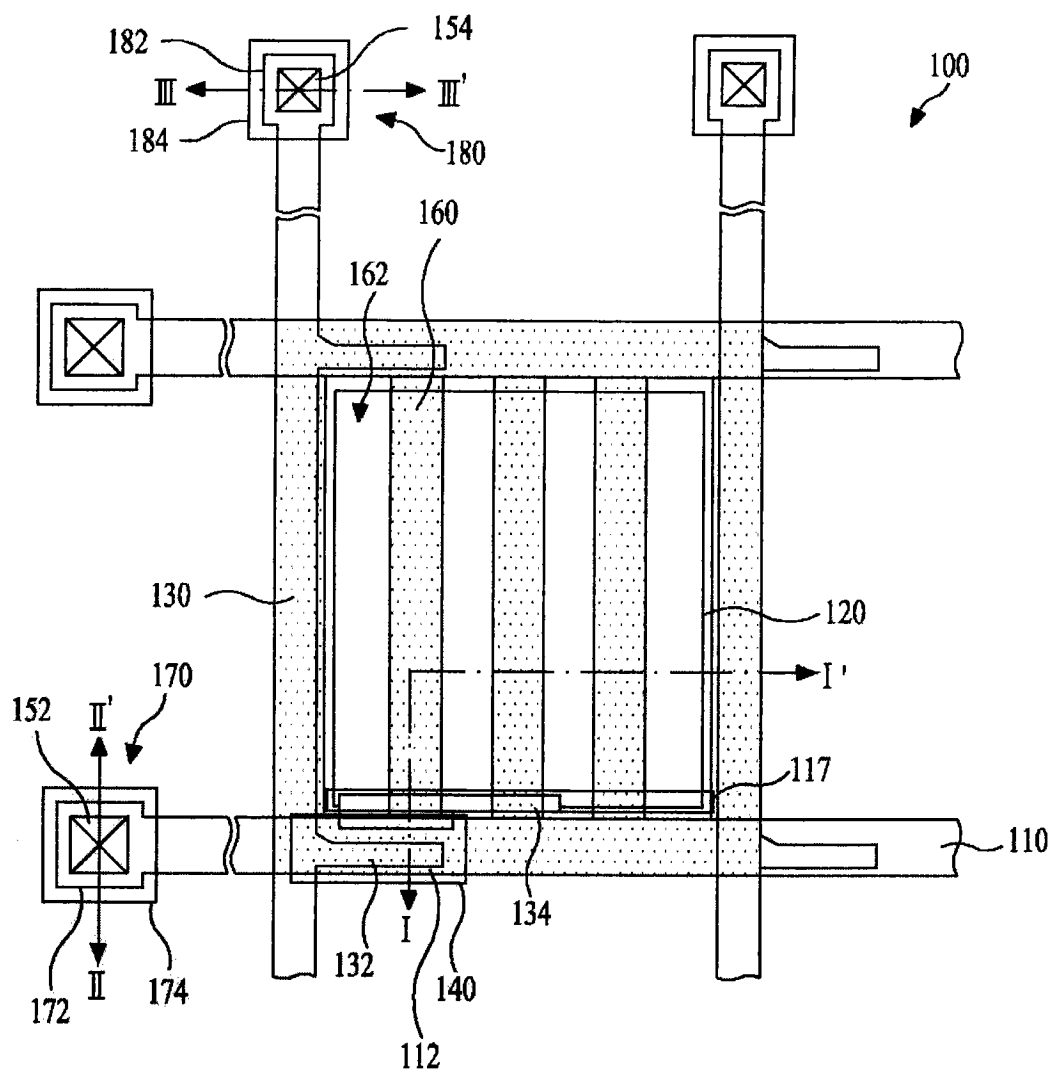


图 2

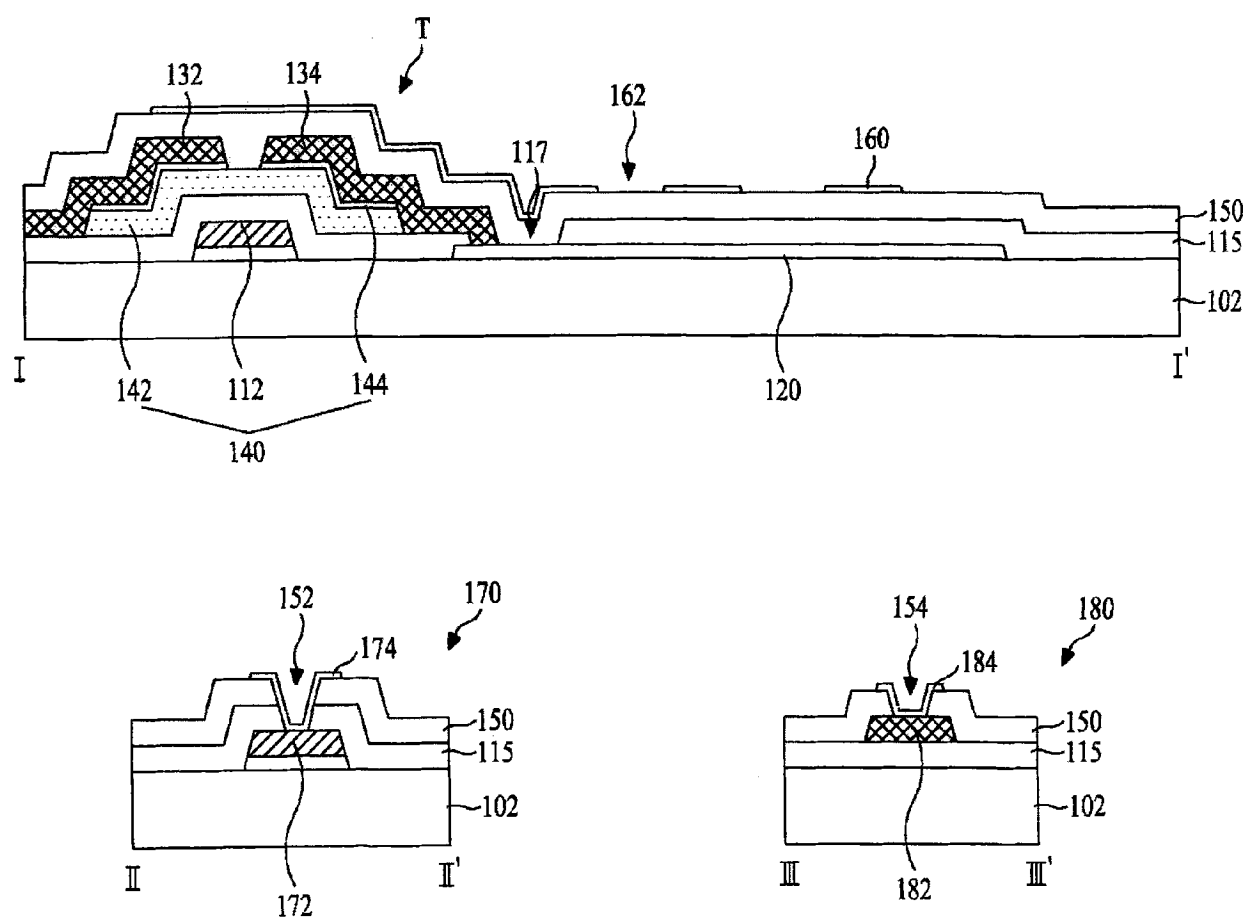


图3

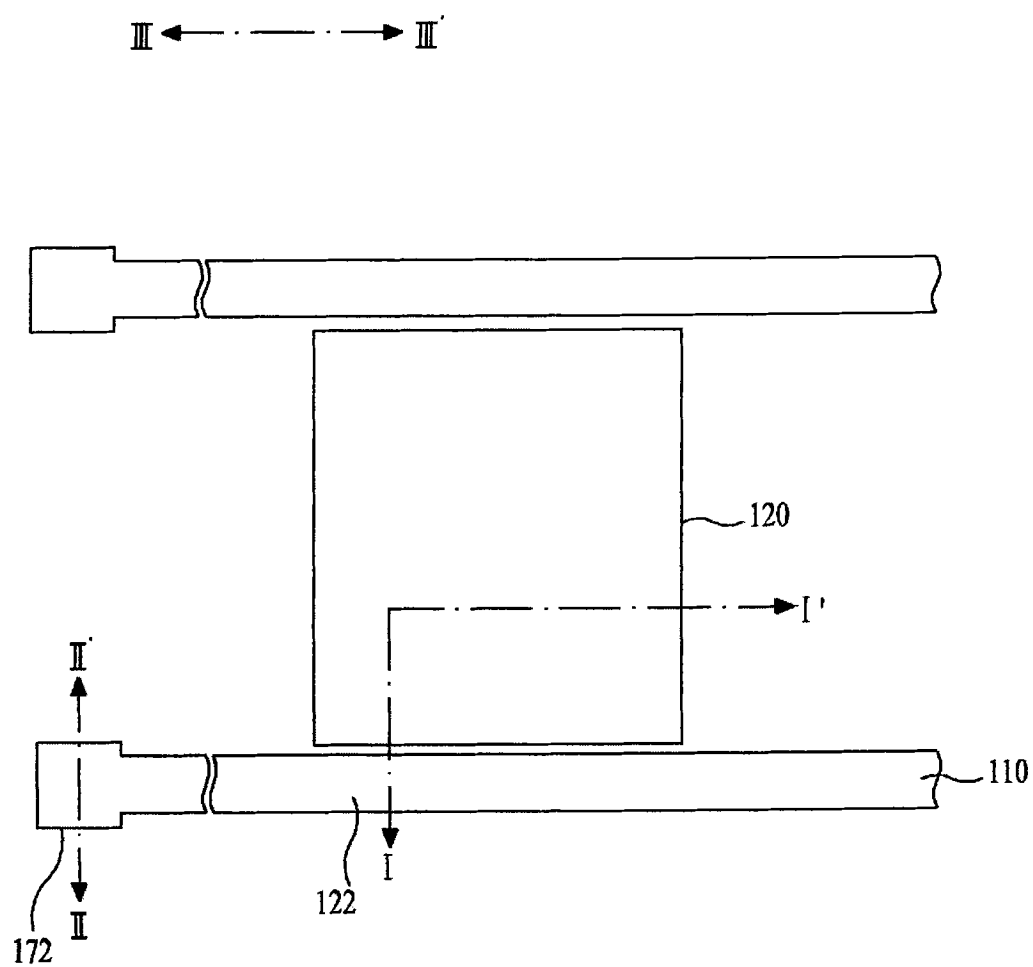


图 4A

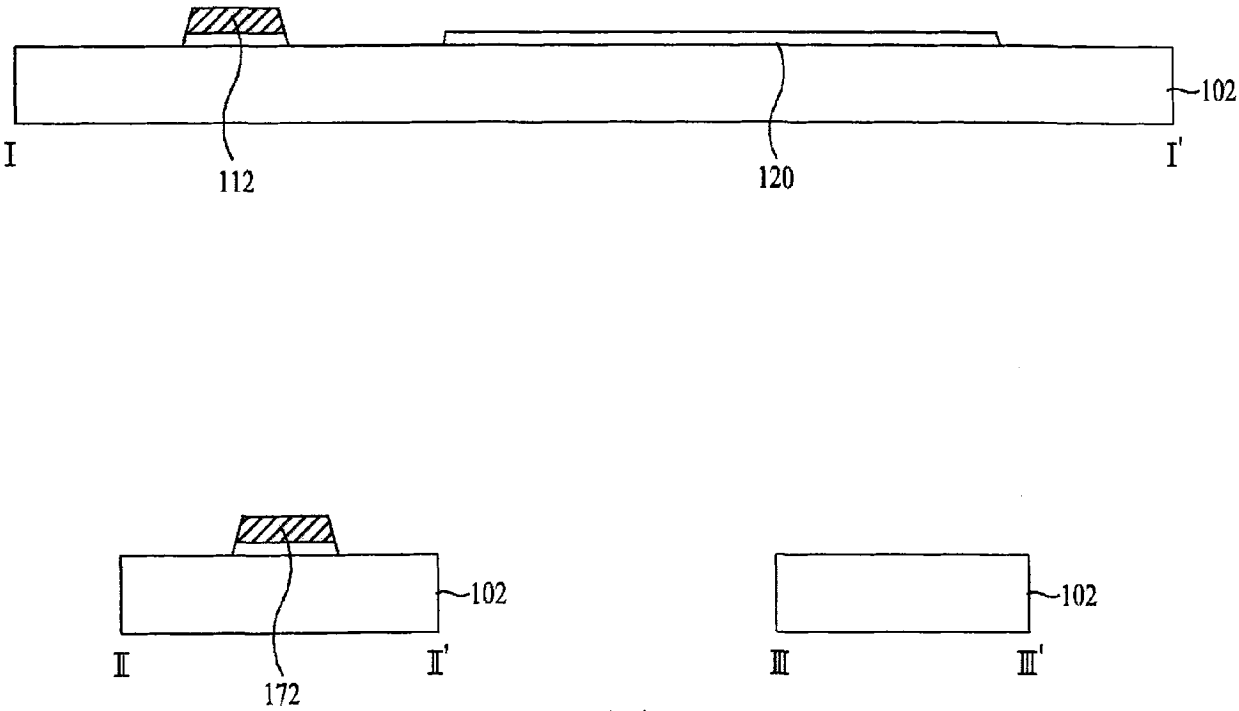


图4B

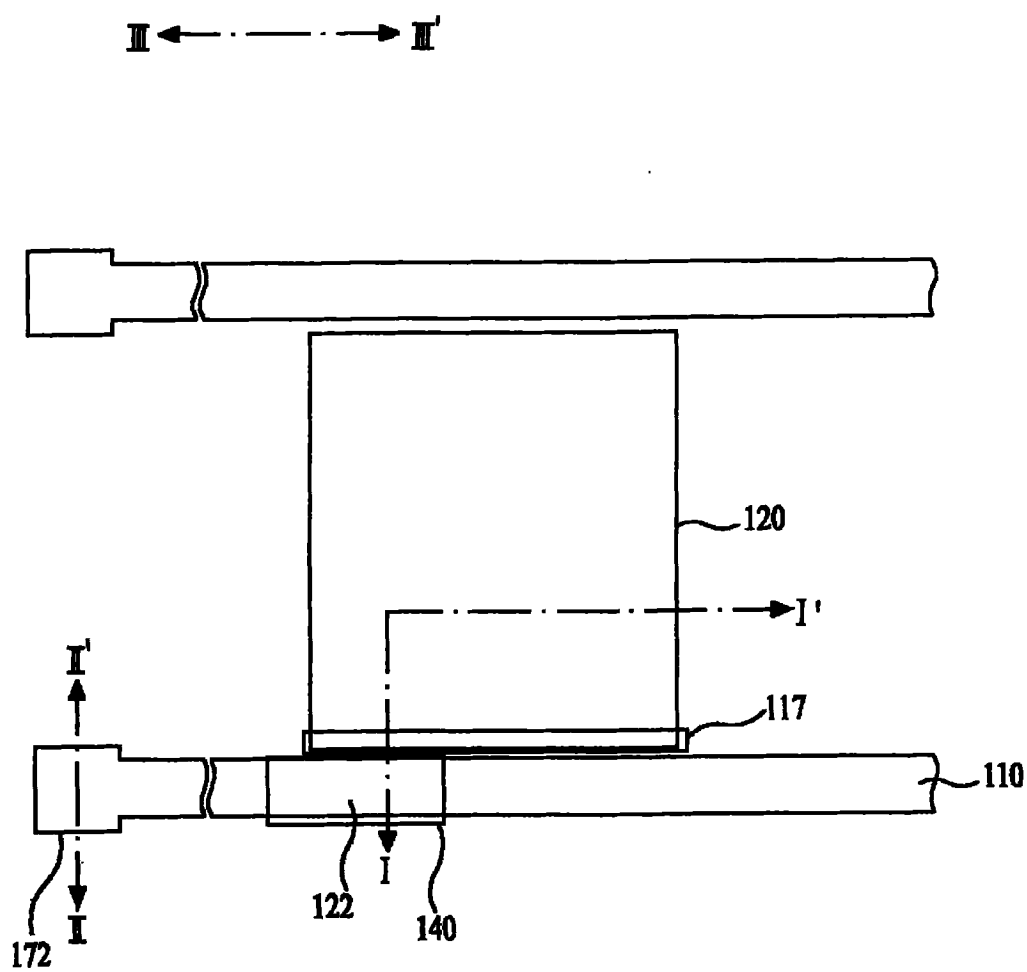


图 5A



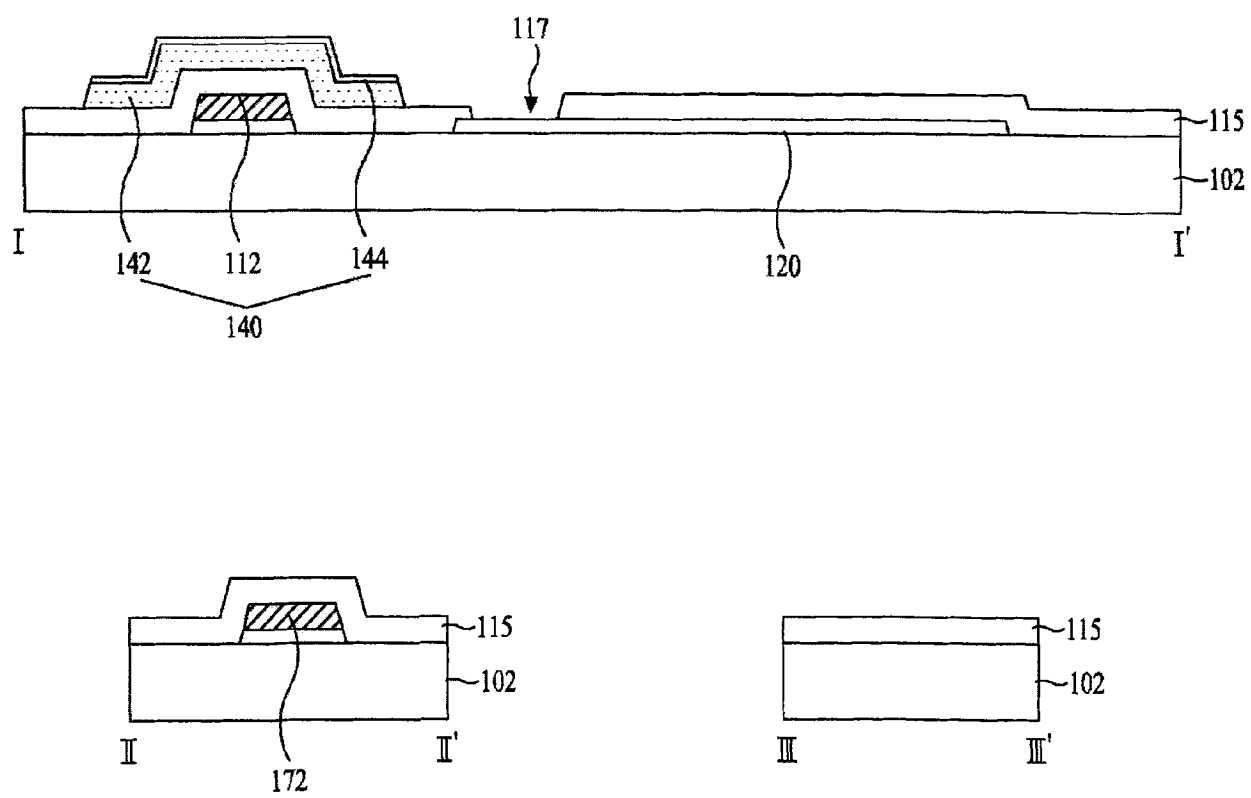


图5B

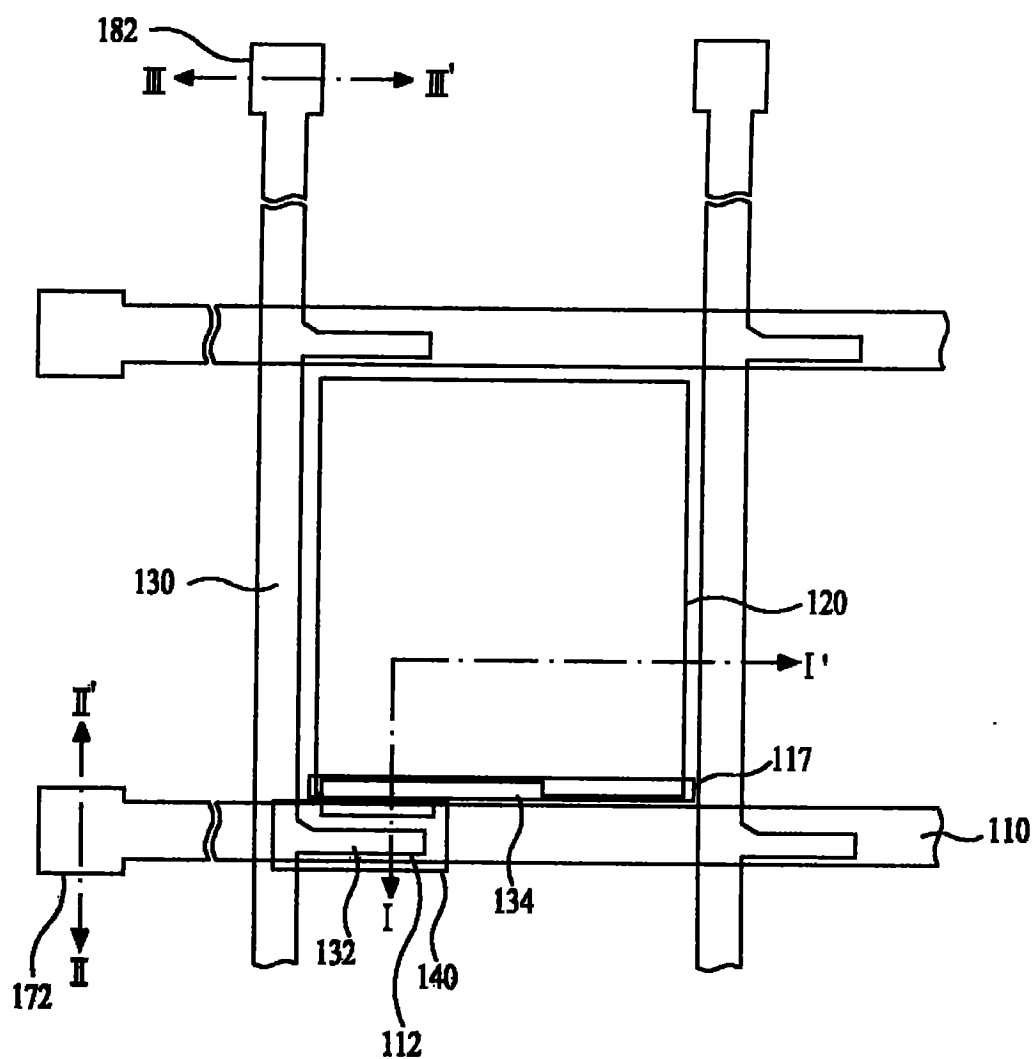


图 6A

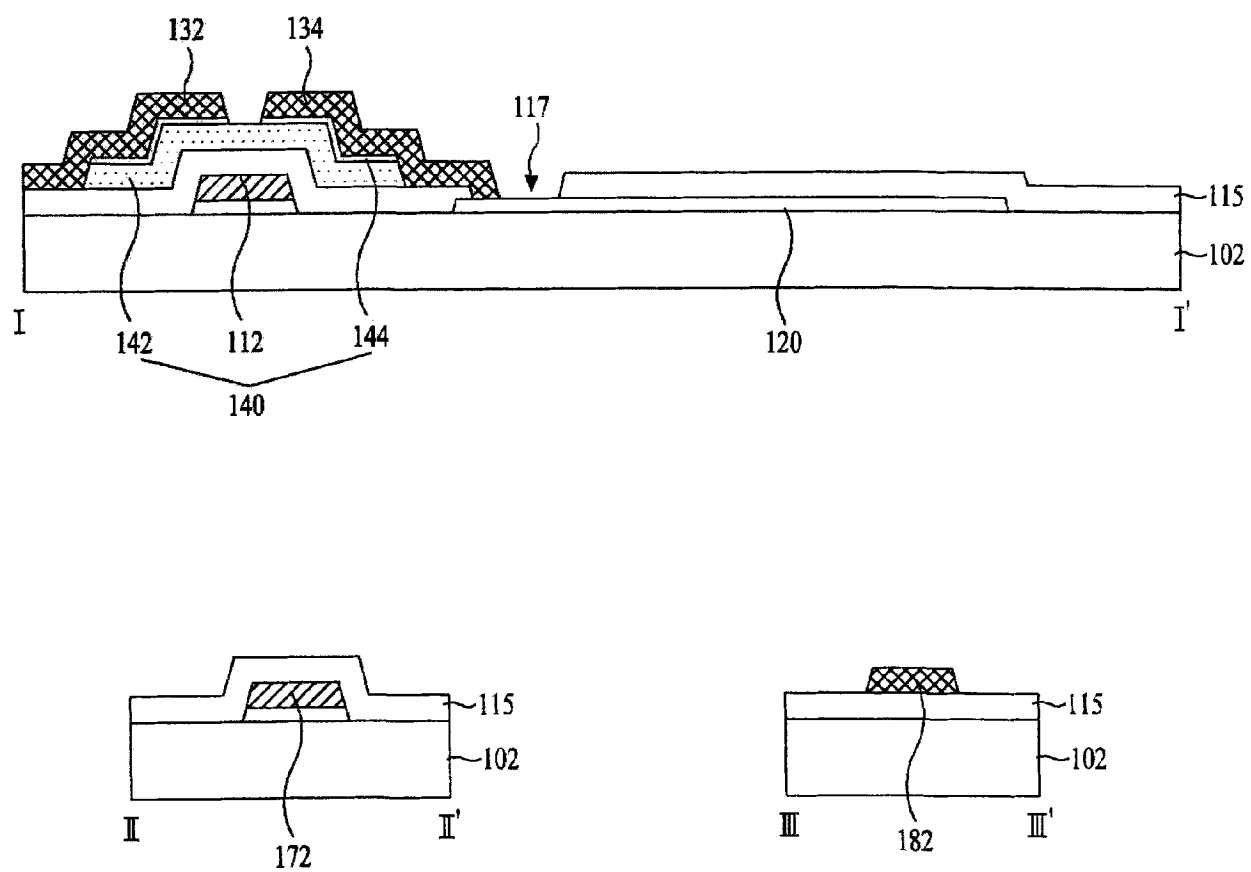


图6B

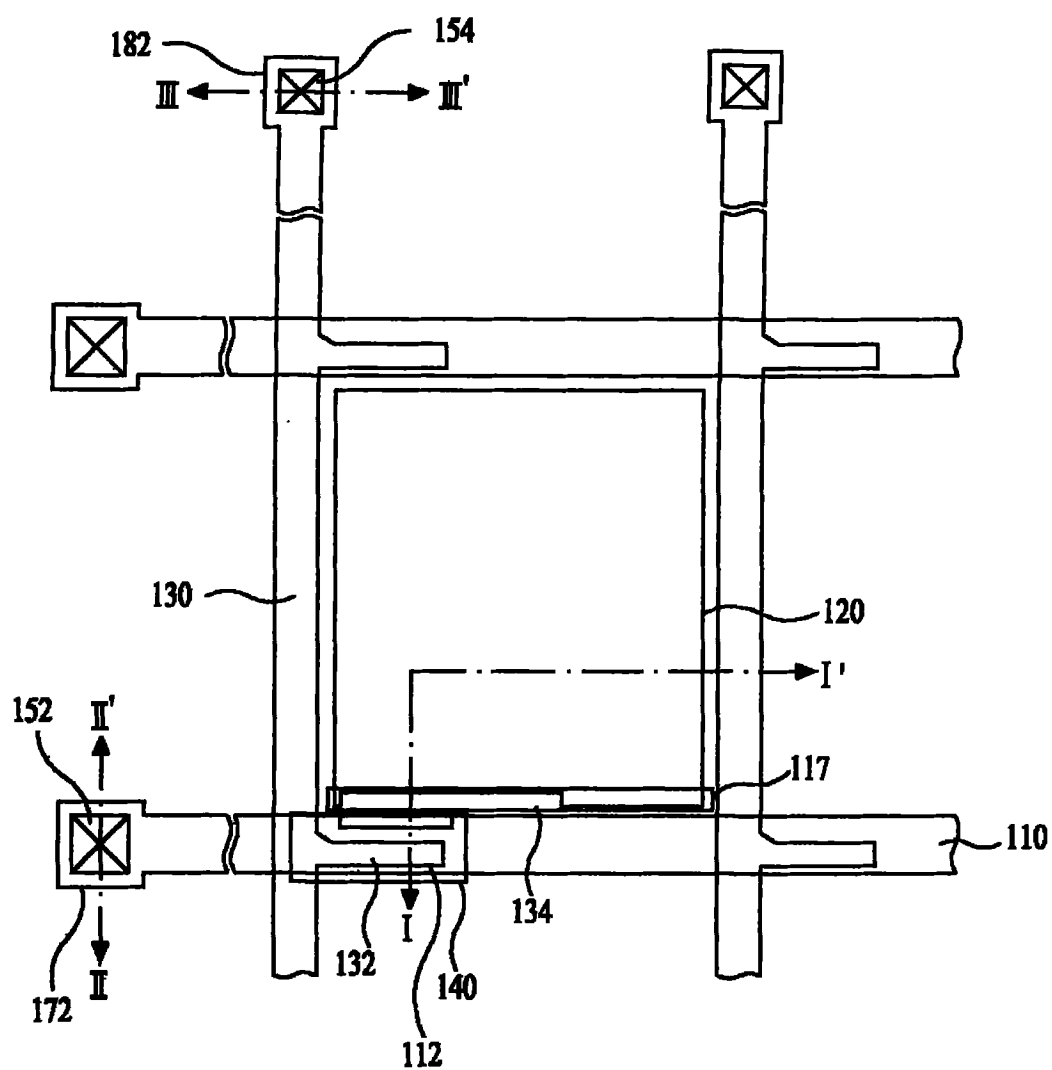


图 7A

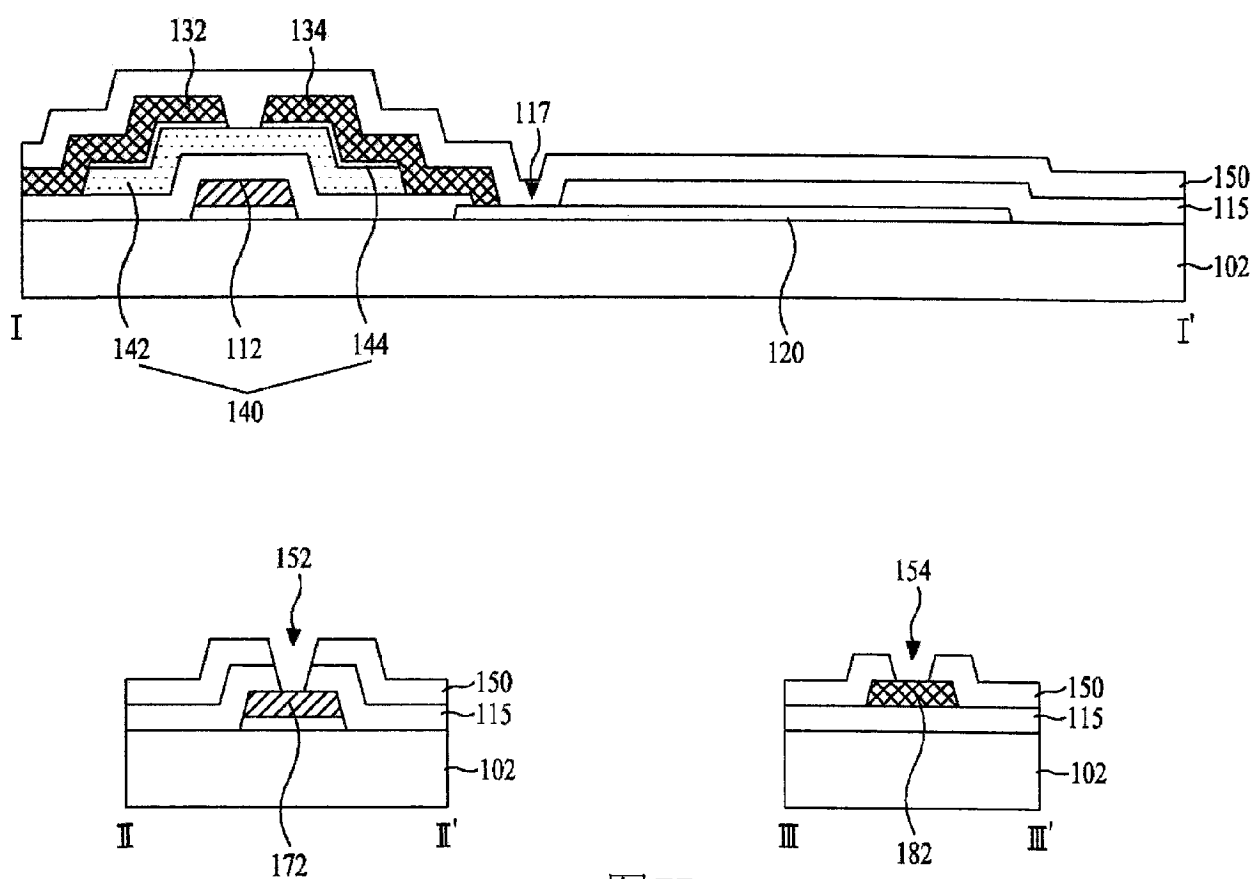


图7B

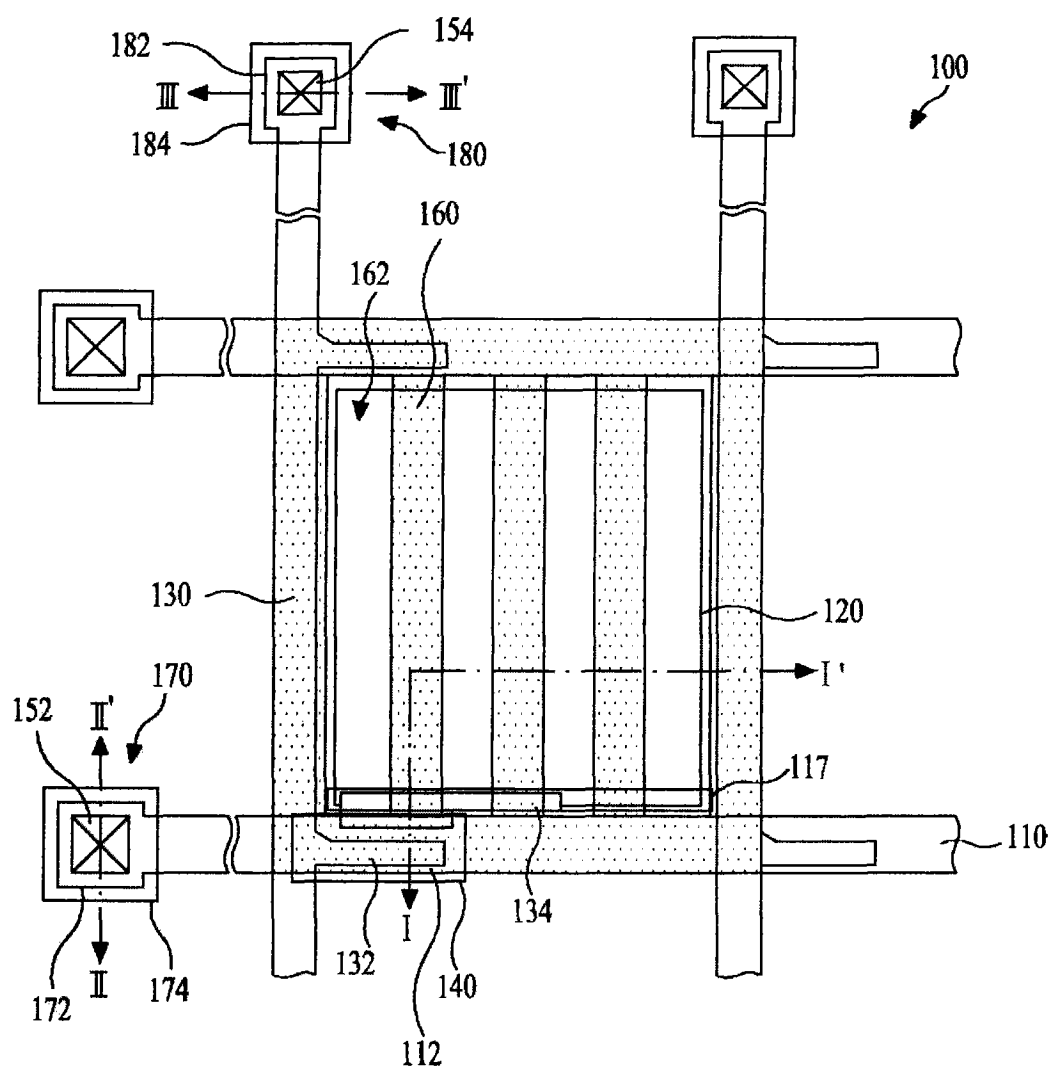


图 8A

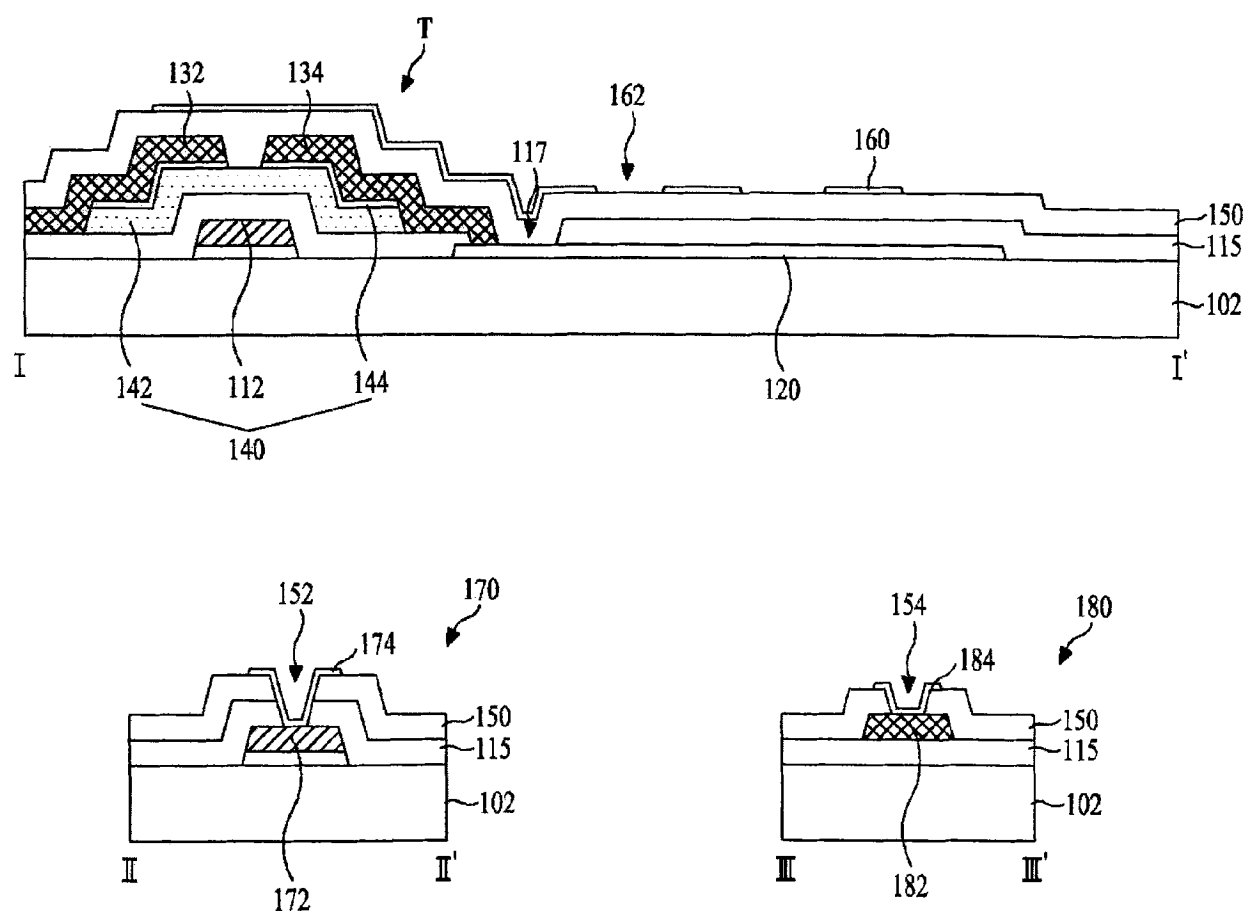


图8B

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	<a href="#">CN101299122B</a>	公开(公告)日	2011-03-30
申请号	CN200710308339.8	申请日	2007-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG.飞利浦LCD株式会社		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	林柄昊		
发明人	林柄昊		
IPC分类号	G02F1/1362 G02F1/1343 H01L27/12 H01L29/786 H01L21/84 H01L21/02		
CPC分类号	G02F2001/134372 G02F1/134363 G02F1/133345 G02F1/1368		
代理人(译)	徐金国		
审查员(译)	刘燕梅		
优先权	1020070042152 2007-04-30 KR		
其他公开文献	CN101299122A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

#### 摘要(译)

本发明公开了一种通过在最底层同时形成栅极和像素电极以将钝化膜的沉积厚度降低到栅绝缘薄膜的厚度，从而减少在钝化膜沉积过程中生成的粒子的边缘场转换液晶显示面板，以及边缘场转换液晶显示面板的制造方法。该面板包括在衬底上形成的栅线；和栅线形成于同一层的像素电极；用于覆盖栅线和像素电极的栅绝缘薄膜；与栅线交叉形成的数据线，且在数据线和栅线之间设置有栅绝缘薄膜；在栅绝缘薄膜上形成的钝化膜以覆盖薄膜晶体管；以及与像素电极重叠形成的公共电极，且在公共电极和像素电极之间设置有栅绝缘薄膜和钝化膜。

