



(12) 发明专利

(10) 授权公告号 CN 101126874 B

(45) 授权公告日 2011. 01. 19

(21) 申请号 200710135766. 0

US 6525788 B1, 2003. 02. 25, 说明书第 3 栏

(22) 申请日 2007. 08. 16

第 64 行 - 第 4 栏第 22 行、附图 6.

(30) 优先权数据

审查员 张小丽

10-2006-0077135 2006. 08. 16 KR

10-2006-0104553 2006. 10. 26 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 张钟雄 权英根

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 章社杲 吴贵明

(51) Int. Cl.

G02F 1/1343 (2006. 01)

G02F 1/1362 (2006. 01)

(56) 对比文件

US 2004/0263710 A1, 2004. 12. 30, 全文 .

CN 1794067 A, 2006. 06. 28, 全文 .

US 6531993 B1, 2003. 03. 11, 说明书第 9 栏
第 20 行 - 第 10 栏第 32 行、附图 1-3.

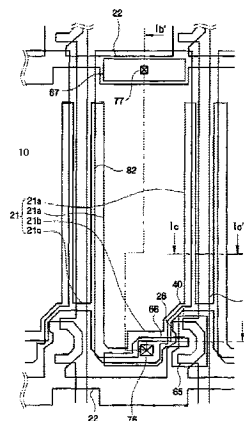
权利要求书 2 页 说明书 7 页 附图 19 页

(54) 发明名称

具有浮动电极的液晶显示面板

(57) 摘要

本发明公开了一种具有提高的图像质量的液晶显示面板。该液晶显示面板具有多条栅极线、多条数据线、连接于栅极线和数据线的多个薄膜晶体管、多个像素电极,以及(多个)浮动电极。浮动电极沿数据线方向延伸以防止光泄漏和垂直色度亮度干扰。在遍及整个液晶显示面板中,浮动电极相互电连接,以减少垂直色度亮度干扰。



1. 一种液晶显示面板,包括:
绝缘基板;
多条栅极线,沿第一方向在所述绝缘基板上延伸;
多条数据线,沿第二方向延伸,所述第二方向与所述第一方向在交叉点处交叉,以限定像素;
薄膜晶体管,形成在所述栅极线与所述数据线的所述交叉点附近;
像素电极,连接于所述薄膜晶体管并设置在所述像素内;以及
浮动电极,包括沿所述第二方向延伸的第一部分以及沿所述第一方向延伸的第二部分,其中,第一像素的所述第二部分与第二像素的所述第二部分互连,并且其中,所述第一像素与所述第二像素沿所述第一方向彼此相邻,
所述液晶显示面板进一步包括桥电极,所述桥电极连接第三像素的所述第一部分与第四像素的所述第二部分,所述第四像素沿所述第二方向邻近所述第三像素设置。
2. 根据权利要求1所述的液晶显示面板,进一步包括所述浮动电极的第三部分,所述第三部分在所述第一像素内沿所述第一方向延伸,其中,所述第三部分连接所述第一像素内的多个所述第一部分。
3. 根据权利要求2所述的液晶显示面板,其中,所述第一部分数量多于两个。
4. 根据权利要求2所述的液晶显示面板,其中,所述浮动电极设置并互连在所述第一方向的一系列像素中,以形成第一浮动电极线和第二浮动电极线,其中,所述第一浮动电极线和所述第二浮动电极线位于不同系列的像素中,其中,所述第一浮动电极线具有第一端点和第二端点,并且其中,所述第二浮动电极线具有第三端点和第四端点。
5. 根据权利要求4所述的液晶显示面板,其中,所述第一端点和所述第三端点位于所述基板的第一侧并互相连接,并且其中,所述第二端点和所述第四端点位于所述基板的第二侧并互相连接。
6. 根据权利要求5所述的液晶显示面板,其中,所述第一浮动电极线和所述第二浮动电极线与外部电路电断开。
7. 根据权利要求1所述的液晶显示面板,其中,所述桥电极与栅电极交叉。
8. 根据权利要求1所述的液晶显示面板,其中,所述第三像素具有第一接触孔,所述第一接触孔露出所述浮动电极的所述第一部分,并且其中,所述第四像素具有第二接触孔,所述第二接触孔露出所述浮动电极的所述第二部分。
9. 根据权利要求1所述的液晶显示面板,其中,所述桥电极与所述像素电极为同一层。
10. 根据权利要求1所述的液晶显示面板,其中,所述第一部分阻挡所述数据线与所述第一像素的所述像素电极之间的间隙中的光泄漏。
11. 根据权利要求10所述的液晶显示面板,其中,所述浮动电极的所述第一部分与所述数据线至少部分地交叠。
12. 根据权利要求10所述的液晶显示面板,其中,所述浮动电极的所述第一部分与所述像素电极部分地交叠。
13. 一种液晶显示面板,包括:
绝缘基板;
多条栅极线,在所述绝缘基板上沿第一方向延伸;

多条数据线,沿第二方向延伸,所述第二方向与所述第一方向在交叉点交叉,以限定像素;

薄膜晶体管,邻近所述栅极线与所述数据线的所述交叉点形成;

像素电极,连接于所述薄膜晶体管并设置在所述像素内;以及

浮动电极,包括沿所述数据线延伸的阻光图案以及像素内连接图案,

所述液晶显示面板进一步包括桥电极,所述桥电极连接第六像素的阻光图案与第七像素的像素内连接图案,所述第七像素沿所述第二方向邻近所述第六像素。

14. 根据权利要求 13 所述的液晶显示面板,其中,所述阻光图案至少沿所述第一方向的一个方向具有比所述数据线的宽度更宽的第一宽度。

15. 根据权利要求 14 所述的液晶显示面板,其中,所述阻光图案与第五像素的所述数据线完全交叠。

16. 根据权利要求 15 所述的液晶显示面板,其中,所述阻光图案与所述像素电极部分地交叠。

17. 根据权利要求 13 所述的液晶显示面板,其中,所述像素内连接图案连接一个像素内的多个阻光图案。

18. 根据权利要求 13 所述的液晶显示面板,所述桥电极与所述像素电极为同一层。

19. 根据权利要求 13 所述的液晶显示面板,其中,所述浮动电极在显示区域内互相电连接,其中,所述显示区域用于有效的图像显示。

20. 根据权利要求 13 所述的液晶显示面板,其中,所述浮动电极与外部电路电断开。

21. 根据权利要求 13 所述的液晶显示面板,其中,所述浮动电极与所述栅极线为同一层。

具有浮动电极的液晶显示面板

技术领域

[0001] 本发明涉及一种液晶显示 (LCD) 面板,且更具体地,本发明涉及一种具有提高的图像质量的 LCD 面板。

背景技术

[0002] 液晶显示 (LCD) 面板包括一对相对的基板,其中液晶层介于其间。这两个基板之一是具有共用电极的共用电极基板,而另一基板是具有多个薄膜晶体管 (TFT) 的 TFT 基板。共用电极基板和 TFT 基板由设置在共用电极基板和 TFT 基板两者的边缘处的密封线组装。液晶层设置在共用电极基板与 TFT 基板之间。液晶层的液晶分子根据分别提供至共用电极基板和 TFT 基板的电 (electricity) 而排列。

[0003] TFT 基板具有多条栅极线、多条数据线、和多个像素。每条栅极线水平延伸并传输栅极信号。另一方面,每条数据线垂直延伸并传输数据信号。每个像素可由一条栅极线和一条数据线限定并具有开关元件和存储电容。

[0004] 开关元件可接近一条栅极线和一条数据线的交叉点形成。开关元件为薄膜晶体管 (TFT),其中栅电极连接于栅极线,源电极连接于数据线,而漏电极连接于像素电极。漏电极可电连接于液晶电容器以及连接于存储电容。

[0005] 由于不是自发射显示装置,所以 LCD 模块具有位于 LCD 面板后方的背光单元,该背光单元向 LCD 面板提供光。使用从背光单元提供的光,每个像素液晶分子的排列通过选择性地使光传递至显示图像来控制 LCD 面板的透射率。

[0006] 使用上述结构的传统 LCD 模块,光易于在数据线与像素电极之间的间隙中泄漏,使得图像质量变差。因此,为了减少光泄漏,通常调整共用电极基板上的黑矩阵。具体地,黑矩阵位于泄漏光经过之处。然而,黑矩阵可导致整个 LCD 模块的孔径比更小,使得显示器亮度降低,从而导致图像质量变差。

[0007] 此外,使用传统的 LCD 模块,数据信号和像素电极可相互影响。即,在数据线和像素电极之间可能发生电荷耦合 (chargecoupling),造成沿数据线的不规则垂直色度亮度干扰 (crosstalk)。

发明内容

[0008] 因此,本发明的一个方面在于提供一种在数据线与像素电极之间具有较少的光泄漏和电荷耦合的 LCD 模块,以提高 LCD 模块的图像质量。

[0009] 本发明的前述和 / 或其它方面通过提供具有多条栅极线、多条数据线、多个像素和浮动电极的 LCD 面板而实现。

[0010] 根据本发明的一个实施例,浮动电极包括:阻光图案,沿数据线延伸;像素间 (inter-pixel) 连接图案,连接不同像素的阻光图案;以及像素内 (intra-pixel) 连接图案,连接一个像素内的阻光图案。

[0011] 根据本发明的另一实施例,浮动电极包括:阻光图案,沿数据线延伸;以及多个像

素间连接图案,每一个连接不同像素的阻光图案。

[0012] 根据本发明的替换实施例,浮动电极包括宽于数据线并与该数据线交叠的阻光图案。

[0013] 根据本发明的另一替换实施例,浮动电极包括阻光图案以及连接水平方向邻近像素的阻光图案的像素间连接图案。此外,桥电极连接一个像素的阻光图案和垂直方向邻近像素中的像素间连接图案。

附图说明

[0014] 本发明的上述和 / 或其它方面和优点将从下面结合附图对示例性实施例的详细描述而变得更容易理解,附图中:

[0015] 图 1A 是根据本发明示例性实施例的薄膜晶体管 (TFT) 基板的像素布局图;

[0016] 图 1B 是沿根据本发明的图 1A 的示例性实施例的线 Ib-Ib' 截取的像素的横截面图;

[0017] 图 1C 是沿根据本发明的图 1A 的示例性实施例的线 Ic-Ic' 截取的像素的横截面图;

[0018] 图 1D 是形成在根据本发明的图 1A 的示例性实施例的 TFT 基板上的浮动电极的布局图;

[0019] 图 2 是根据本发明示例性实施例的共用电极基板的像素布局图;

[0020] 图 3A 是根据本发明示例性实施例的液晶显示 (LCD) 面板 (其作为图 1A 的 TFT 基板的组件) 的像素和图 2 的共用电极基板的结合布局图;

[0021] 图 3B 是沿根据本发明的图 3A 的示例性实施例的线 IIIb-IIIb' 截取的像素的横截面图;

[0022] 图 4 是根据本发明的示例性实施例的 TFT 基板的简化整体布局图;

[0023] 图 5A 是根据本发明的示例性实施例的 TFT 基板的像素布局图;

[0024] 图 5B 是形成在根据本发明的图 5A 的示例性实施例的 TFT 基板上的浮动图案的布局图;

[0025] 图 6A 是根据本发明示例性实施例的 TFT 基板的像素布局图;

[0026] 图 6B 是沿根据本发明的图 6A 的示例性实施例的线 VIb-VIb' 截取的像素的横截面图;

[0027] 图 6C 是形成在根据本发明的图 6A 的示例性实施例的 TFT 基板上的浮动图案的布局图;

[0028] 图 7A 是根据本发明示例性实施例的 TFT 基板的像素布局图;

[0029] 图 7B 是沿根据本发明的图 7A 的示例性实施例的线 VIIb-VIIb' 截取的像素的横截面图;

[0030] 图 7C 是形成在根据本发明的图 7A 的示例性实施例的 TFT 基板上的浮动图案和桥电极的布局图;

[0031] 图 7D 是根据本发明的图 7A 的示例性实施例的 TFT 基板的简化整体布局图;

[0032] 图 8A 是根据本发明示例性实施例的 TFT 基板的像素布局图;

[0033] 图 8B 是形成在根据本发明的图 8A 的示例性实施例的 TFT 基板上的浮动图案和桥

电极的布局图；

[0034] 图 9A 是根据本发明示例性实施例的 TFT 基板的像素布局图；

[0035] 图 9B 是形成在根据本发明的图 9A 的示例性实施例的 TFT 基板上的浮动图案和桥电极的布局图。

具体实施方式

[0036] 现在将详细描述本发明的示例性实施例，附图中示出了本发明的实例，其中相同参考标号通篇表示相同元件。下面通过参照附图来描述实施例，以便说明本发明。

[0037] 根据本发明的一个实施例说明图 1A 至图 4 中所示的 LCD 面板。LCD 面板包括 TFT 基板、共用电极基板以及介于 TFT 基板与共用电极基板中间的液晶层。TFT 基板包括多条栅极线、多条数据线、以及电连接于栅极线和数据线以便向像素电极传输电压的多个 TFT。共用电极基板面对 TFT 基板并包括共用电极，以控制液晶层。

[0038] 图 1A 是 TFT 基板的像素布局图。图 1B 是沿图 1A 的线 Ib-Ib' 截取的像素的横截面图。图 1C 是沿图 1A 的线 Ic-Ic' 截取的像素的横截面图。最后，图 1D 是形成在图 1A 的 TFT 基板上的浮动电极的布局图。

[0039] 在绝缘基板 10 上，形成有栅极配线，该栅极配线包括栅极线 22 以及从栅极线 22 突出的栅电极 26。浮动电极 21 形成在绝缘基板 10 上并沿水平方向排列，其中垂直延伸的阻光图案 21a 位于数据线 62 附近。在整个 TFT 基板中，每个像素的浮动电极 21 彼此相互连接并与 TFT 基板的外部电压电源电绝缘。可替换地，只要浮动电极对于垂直色度亮度干扰是有效的，就对整个 TFT 基板中的相互连接的浮动电极 21 提供预定电压。

[0040] 具体地，浮动电极 21 包括阻光图案 21a、像素内连接图案 21b、以及像素间连接图案 21c。阻光图案 21a 沿数据线 62 设置，以防止数据线 62 与像素电极 82 之间的光泄漏。阻光图案 21a 可与数据线 62 交叠或不交叠。此外，阻光图案 21a 可与像素电极 82 交叠或不交叠。

[0041] 多个阻光图案 21a 可形成在一个像素内。这样，由于在 TFT 基板的一条水平线内的每个像素可具有相同或相似的结构，因此每个像素可具有多个阻光图案 21a。此处，多个阻光图案 21a 通过浮动电极 21 的像素内连接图案 21b 而连接。类似地，不同像素的阻光图案 21a 通过浮动电极 21 的像素间连接图案 21c 而连接。

[0042] 因此，在沿栅极线 22 的一条水平线内，每个阻光图案 21a 通过像素间连接图案 21c 和像素内连接图案 21b 而电连接。另一方面，整个浮动电极 21 不与外部电压电源电连接。

[0043] 对于 LCD 模块的存储电容的设计而言，已经介绍了之前的电容类型和独立电容线类型。通过使像素电极 82 与之前的栅极的延伸宽度交叠，之前的电容类型使用存储电容，而通过使像素电极 82 与相同栅极金属的特别增加的共用电极电压 (Vcom) 线交叠，独立电容线类型使用存储电容。尽管示出了具有之前的电容类型的本发明，但是在本发明的范围内还可使用独立电容线类型。

[0044] 在 TFT 基板上，栅极配线 22、26 和浮动电极 21 可包括 Al、Al 合金、Ag、Ag 合金、Cu、Cu 合金、Mo、Mo 合金、Cr、Ti 和 Ta 的至少一种。栅极配线 22、26 和浮动电极 21 可具有包含不同物理特性的导电层的多层结构。多层结构的至少一个可以是 Al、Al 合金、Ag、Ag 合金、Cu、或 Cu 合金形成的低电阻系数导电金属，以降低栅极配线 22、26 和浮动电极 21 的

信号延迟或电压降。相反,多层结构的至少一层可以是氧化铟锡 (ITO) 或氧化铟锌 (IZO), 其中诸如 Mo、Mo 合金、Cr、Ti、或 Ta 的材料与其是友好的。低电阻系数与良好的接触特性的示例性组合是 Cr 下层和 Al 上层或者 Al 下层和 Mo 上层。然而,栅极配线和浮动电极材料并不限于已介绍的实例,而是可以是各种导电材料的任意组合。

[0045] 在栅极配线和浮动电极 21 上,栅极绝缘层 30 由诸如 SiNx 的绝缘材料形成。在栅极绝缘层 30 上,半导体层 40 由诸如氢化非晶硅或多晶硅的材料形成。半导体层 40 可以是线路 (line) 图案或绝缘图案。如本发明所示,绝缘图案半导体层形成在栅极线 22 上,而线路图案半导体层可形成在数据线 62 下面并延伸至具有数据线 62 的形状的栅极线 22。

[0046] 在半导体层 40 上,电阻接触层 55、56 由高度掺杂的氢化非晶硅或硅化物形成。电阻接触层 55、56 可以是线路图案或绝缘图案。例如,在本发明中,绝缘图案电阻接触层可位于源电极和漏电极下面,而线路图案电阻接触层可在数据线 62 下面延伸。

[0047] 在电阻接触层 55、56 和栅极绝缘层 30 上形成数据线 62、源电极 65 和漏电极 66。数据线 62 垂直延伸以与栅极线 22 交叉。源电极 65 从数据线 62 伸出并延伸至半导体层 40,而半导体层上的漏电极 66 与源电极 65 分离并面对该源电极,其中栅电极 26 位于二者中间。TFT 由栅电极 22、源电极 65 和漏电极 66 组成,并且当栅电极 26 接收栅极电压时,TFT 将电从源电极 65 传输至漏电极 66。

[0048] 漏电极 66 包括形成在半导体层 40 上的条形图案以及从具有接触孔 76 的条形图案延长的外延区域。数据线 62、源电极 65 和漏电极 66 统称为数据配线。

[0049] 此外,与数据线 62 具有相同材料并且处于相同层的电容电极 67 可形成为,通过经由接触孔 77 与像素电极 82 电连接,而与之之前的栅极线 22 交叠。电容电极 67、之前的栅极线 22 以及介于其间的栅极绝缘层 30 的组合能够存储液晶层的电容。

[0050] 数据配线和电容电极 67 可以是包括 Al、Cr、Mo、Ta 和 Ti 的至少一种的单一层或多层。例如,数据配线和电容电极可以是 Cr、Mo 基材料、Ta 或 Ti 处于一层的多层,其中下层为 Cr、Mo 基材料、Ta 或 Ti 以及上层为低电阻系数。更具体地,Cr 下层和 Al 上层、Al 下层和 Mo 上层、或 Mo 下层、Al 中层和 Mo 上层可用作多层数据配线和电容电极。

[0051] 在 TFT 中,面对面 (confronting) 的源电极 65 和漏电极 66 与栅电极 26 和半导体层 40 两者至少部分地交叠,以传输像素驱动电压。此外,电阻接触层 55、56 夹在半导体层与源电极 65 或漏电极 66 之间,以降低接触电阻。

[0052] 在数据配线 62、65、66、存储电容半导体 67、和露出的半导体层 40 上,设置钝化层 70。该钝化层可由诸如无机材料、有机材料、或具有低介电常数的绝缘材料的各种材料制成。此处,无机材料可以是 SiNx 或 SiOx,而有机材料可以是感光性的并用于形成平坦表面。具有低介电常数的绝缘材料通过等离子增强化学气相沉积 (PECVD) 工艺设置并可以是 a-Si:C:O 或 a-Si:O:F。多于两种的不同材料可用于形成钝化层 70。例如,当应用有机材料时,可使用无机材料形成的辅助底层以防止有机材料与露出的 TFT 半导体层直接接触。

[0053] 形成接触孔 76、77 以使漏电极 66 或存储电容电极 67 部分地露出。在钝化层上,像素电极 82 沿每个像素的内边形成。像素电极 82 经由漏电极接触孔 76 电连接于漏电极 66。此外,像素电极 82 经由存储电容电极接触孔 77 电连接于存储电容电极 67。

[0054] 因此,具有像素驱动电压的像素电极 82 可通过与共用电极基板的共用电极 90 共同作用产生电场而控制液晶分子的排列。此处,像素电极 82 由诸如氧化铟锡 (ITO) 和氧化

铟锌 (IZO) 的透明导电材料或诸如 Al 的反射导电材料制成。在像素电极 82 或钝化层 70 上,可设置定向层(未示出)以建立液晶分子的基本方向。

[0055] 现在,参照图 1A、1C 和 1D,详细描述浮动电极 21。在图 1A 中,浮动电极 21 以至少部分交叠的关系沿数据线 62 延伸。另外,像素电极的最接近数据线的部分还与浮动线交叠。更具体地,浮动电极 21 的阻光图案 21a 沿数据线 62 设置并与像素电极 82 的部分交叠。此外,像素间连接电极 21c 与数据线 62 部分交叠。

[0056] 由此开始,说明阻光电极的功能。由于来自数据线 62 的电场比来自像素电极的电场更明显,从而围绕数据线的液晶分子可能会被不期望地排列。因此,围绕数据线的光沿错误的方向穿过并且从 LCD 面板外可看到光泄漏。然而,误导的光可被围绕数据线的图案遮挡。在图 1A 中,阻光图案 21a 遮挡误导的光并防止光泄漏。

[0057] 然而,浮动的阻光电极 21a 可能与数据线 62 电耦合并可能造成 LCD 面板的不规则垂直色度亮度干扰。为解决这个潜在问题,在该实施例中,阻光图案 21a 的每一个通过像素间连接图案 21c 和像素内连接图案 21b 与邻近的阻光电极 21a 互相电连接。现在,由于统一标准的浮动电极不受特定数据线的影响或不耦合于具体数据线,因而不会看到不规则的垂直色度亮度干扰。

[0058] 如果统一标准的浮动电极 21 经过共用电压,那么由于受共用电压的影响而不是像素电极电压的影响,因而围绕数据线的液晶分子可能经历不期望的电场并被错误地排列。因此,浮动电极 21 电独立于其它电压,以防止光泄漏。

[0059] 在图 2 中,介绍了根据本发明一个实施例的共用电极基板的像素布局图。另外,在图 3A 中,介绍了由 TFT 基板、共用电极基板和液晶层组装的 LCD 面板的像素布局图。此外,图 3B 示出图 3A 的沿线 IIIb-IIIb' 截取的 LCD 面板的横截面图。

[0060] 在整个图 2、图 3A 和图 3B 中,黑矩阵 94 形成在透明玻璃基板 96 上。还围绕每一个像素设置黑矩阵 94,以防止不期望的光传输。黑矩阵 94 可由诸如 Cr、诸如 CrOx 的金属氧化物以及有机材料中的至少一种制成。

[0061] 在相邻黑矩阵 94 之间的光经过区域中,滤色片 98 设置为传输红、绿或蓝光。辅助覆盖层(未示出)可形成在滤色层 98 及黑矩阵 94 上,以覆盖不平坦的滤色层并形成一个平坦表面。最终,在滤色层 98 或覆盖层上,形成 ITO 或 IZO 制成的透明共用电极层 90。辅助定向层(未示出)可覆盖在共用电极层 90 上,以使液晶分子围绕共用电极 90 排列。

[0062] 如图 3B 所示,LCD 面板具有液晶层 300 和结合的 TFT 基板 100 以及共用电极基板 200。在组装中,共用电极基板 200 的滤色层 98 排列为几乎精确地与 TFT 基板 100 的像素电极 82 交叠。然后,通过将一对偏振器垂直地附在 TFT 基板 100 和共用电极基板 200 的最外层表面上而完成 LCD 面板。最终,通过组装 LCD 面板、LCD 面板后面的背光单元以及包围 LCD 面板和背光单元的框架而完成 LCD 模块。

[0063] 参照图 4,详细说明浮动电极 FP。在图 4 中,TFT 基板具有多条水平延伸的栅极线 (G1、G2...Gn)、多条垂直延伸的数据线 (D1、D2...Dm) 以及有每条栅极线和数据线限定的多个像素 PX。遍及整个 LCD 面板中,每个浮动电极 (FP) 沿每条栅极线互连在处于一个水平线中的像素之间,而这些水平线的每一端点彼此互连。此外,整个浮动电极与外部电压电源绝缘。

[0064] 参照图 5A 和图 5B,说明本发明的另一实施例。图 5A 是该实施例的 TFT 基板的一

个像素的布局图,而图 5B 是图 5A 的浮动电极的布局图。为进行简要说明,用相同参考标记表示图 1 至图 4 所示的相同元件并省略对其的相应说明。基本上,在图 5A 和图 5B 中,除了浮动电极之外,每个元件都与图 1 至图 4 中的相应元件相同。

[0065] 在图 5A 和图 5B 中,一对浮动电极的阻光图案 21a 通过多个像素间连接图案 21c 而互连。这里,尽管图 5A 和图 5B 示出两个像素间连接图案,但是像素间连接图案的数量可以多于两个。

[0066] 当具有多于两个的像素间连接图案 21c 时,可在数据线 62 与浮动电极 21 之间获得更大交叠区域。

[0067] 扩大的交叠区域可有助于减少在不同像素的浮动电极 21 的相邻阻光图案 21a 之间的可能的覆盖 (overlay) 差异。从而,减少的覆盖差异可有助于克服每条数据线和每个阻光图案 21a 的耦合电容差异。因此,观看者较少能够识别不规则垂直色度亮度干扰。

[0068] 当半导体层在数据线 62 下面延伸时,数据线 62 与阻光图案 21a 之间的扩大交叠区域对于图像质量更加有效。具体地,由于感光半导体层在数据线 62 下面,因此进入数据线 62 区域的光可引起不想要的光电流 (photo current),损坏图像质量。然而,当具有扩大的像素间连接图案 21c 时,由于浮动电极 21 形成有栅极配线以阻挡光进入数据线 62,从而可抑制光电流。因此,可提高图像质量。

[0069] 参照图 6A 至图 6C,说明本发明的另一实施例。图 6A 是该实施例的 TFT 基板的一个像素的布局图,而图 6B 和图 6C 分别是沿图 6A 的线 VIb-VIb' 截取的像素的横截面图以及图 6A 的浮动电极的布局图。为进行简要说明,用相同参考标记表示图 5A 和图 5B 中所示的相同元件并省略相应说明。基本上,在图 6A 至图 6C 中,除了浮动电极之外,每个元件都与图 5A 和图 5B 中的相应元件相同。

[0070] 具体地,图 6A 至图 6C 的浮动电极 221 由与数据线 62 交叠的阻光图案 221a 以及连接一个像素内的一对阻光图案 221a 的像素内连接图案 21b 组成。更具体地,阻光图案 221a 可足够宽,以沿至少一个水平方向与数据线 62 完全交叠。此外,阻光图案 221a 可被加宽,以与接近一条数据线 62 的一对像素电极 82 部分交叠。类似于图 5A 和图 5B 的实施例,半导体层可位于数据线 62 下方。因此,加宽的阻光图案 221a 可减少垂直色度亮度干扰的识别以及出现在数据线 62 下面的半导体层上的光泄漏。

[0071] 参照图 7A 至图 7D,说明本发明的另一实施例。图 7A 是该实施例的 TFT 基板的一个像素的布局图,而图 7B 和图 7C 分别是沿图 7A 的线 VIIb-VIIb' 截取的像素的横截面图以及图 7A 的浮动电极和桥电极的布局图。为进一步说明,图 7D 示出该实施例的简化的 LCD 面板。为进行简要说明,用相同参考标记表示图 1A 至图 4 中所示的相同元件并省略相应的说明。基本上,在图 7A 至图 7D 中,除桥电极之外的每个元件都与图 1A 至图 4 中的相应元件相同。

[0072] 在图 7A 至图 7D 的该实施例中,垂直延伸的桥电极 84 电连接不同像素的不同浮动电极 21。更具体地,桥电极 84 电连接一个像素的像素内连接图案 21b 与其它像素的阻光图案 21a。

[0073] 在图 7B 和图 7C 中,两个相邻像素的钝化层 30 下方的浮动电极 21a 部分地露出于用于电连接的桥电极 84。在该实施例中,桥电极 84 可与相同层上的像素电极 82 是相同材料。

[0074] 参照图 7D 的简化的 LCD 面板,浮动电极 FP 覆盖 TFT 基板的彼此互连所有像素 PX,同时浮动电极并与外部电路隔离。更具体地,浮动电极 FP 形成在每一行像素上,以平行于 TFT 基板的栅极线而延伸。各浮动电极的每个端部彼此连接。最终,各浮动电极在图像显示区域内通过沿数据线方向延伸的桥电极而彼此电连接。

[0075] 结果,由于水平延伸的浮动电极被垂直延伸的桥电极垂直连接,所以面板显示区域内的每个浮动电极在整个 TFT 面板上承受均匀的浮动电势。平均分布的浮动电势可防止数据线与每个像素的浮动电极之间的不均匀耦合,以通过抑制数据线与每个像素的像素电极之间的不同耦合电势而使不规则垂直色度亮度干扰最小化。

[0076] 参照图 8A 和图 8B,说明本发明的另一实施例。图 8A 是该实施例的 TFT 基板的一个像素的布局图;图 8B 是图 8A 的浮动电极和桥电极的布局图。为进行简要说明,使用相同参考标记表示图 7A 至图 7D 中所示的相同元件并省略相应的说明。基本上,在图 8A 和图 8B 中,除了浮动电极的形状之外,每个元件都与图 7A 至图 7D 中的相应元件相同。

[0077] 图 8A 和图 8B 的浮动图案具有其中间设有一条数据线的一对阻光图案 21a 以及连接该对阻光图案 21a 的像素间连接图案 21c。此处,尽管图 8A 和图 8B 示出一个像素间连接图案,但是像素间连接图案的数量可多于一个。

[0078] 由于浮动电极 21 与数据线 62 之间具有扩大的交叠区域,所以当每个阻光图案 21a 与数据线 62 不具有相同覆盖图 (overlay) 时,浮动电极的每个阻光图案 21a 与数据线 62 之间的耦合电容差异可减少。因此,较少识别到不规则垂直色度亮度干扰。

[0079] 如果半导体层延伸于数据线 62 下面,那么可能由于从背光进入半导体层的光而发生光泄漏并造成图像质量变差。然而,该实施例的扩大交叠区域可遮挡光进入半导体层并提高图像质量。

[0080] 参照图 9A 和图 9B,说明本发明的另一实施例。图 9A 是该实施例的 TFT 基板的一个像素的布局图;图 9B 是图 9A 的浮动电极和桥电极的布局图。为进行简要说明,用相同参考标记表示图 8A 至图 8B 中所示的相同元件并省略相应说明。基本上,在图 9A 和图 9B 中,除浮动电极的形状之外,每个元件都与图 8A 和图 8B 中的相应元件相同。

[0081] 图 9A 和图 9B 的浮动电极 21 包括与数据线 62 交叠的阻光图案 21a 以及像素内连接图案 21b。阻光图案 21a 可足够宽,以至少沿一个水平方向以比数据线 62 宽度更大的宽度完全覆盖该数据线。阻光图案 21a 还可与沿数据线 62 设置的像素电极 82 部分交叠。

[0082] 因此,扩大的阻光图案对于控制不规则垂直色度亮度干扰是有效的。而且,当 TFT 基板具有位于数据线 62 下方的半导体层时,扩大的阻光图案 21a 更加有效,这是因为半导体层易于引起对图像质量产生不利影响的光泄漏电流。

[0083] 本发明的上述实施例仅用于说明性的目的而非限制性的。因此,对于本领域的那些技术人员来说,很明显,在不背离本发明的前提下,在更广阔的方面,可以进行各种变化和更改。因此,所附权利要求包括诸如落入本发明真实精神和范围中的所有这种变化和更改。

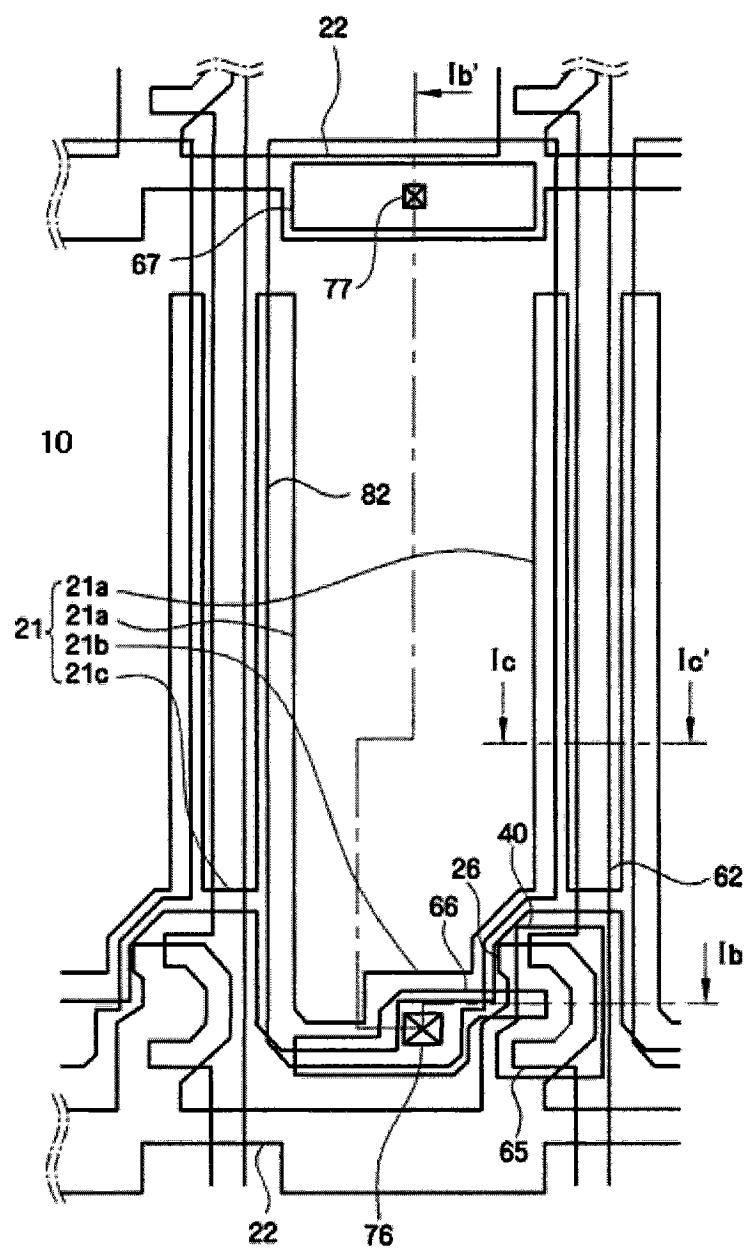


图 1A

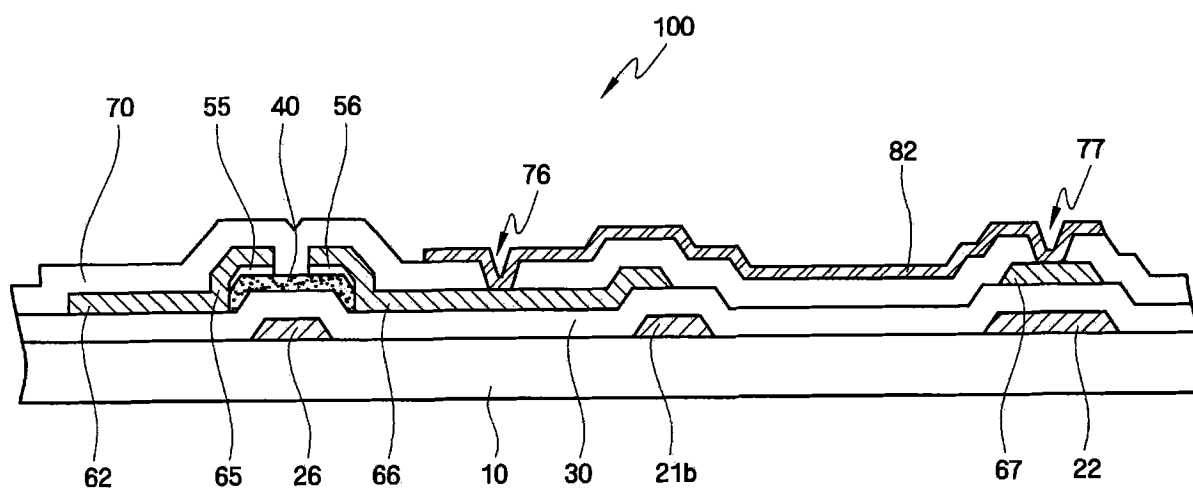


图 1B

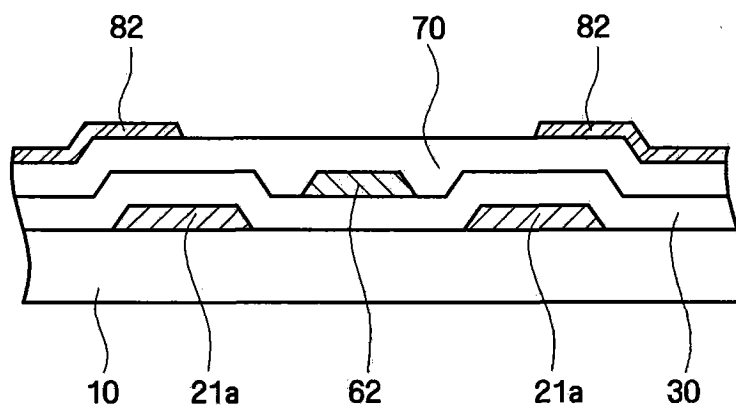


图 1C

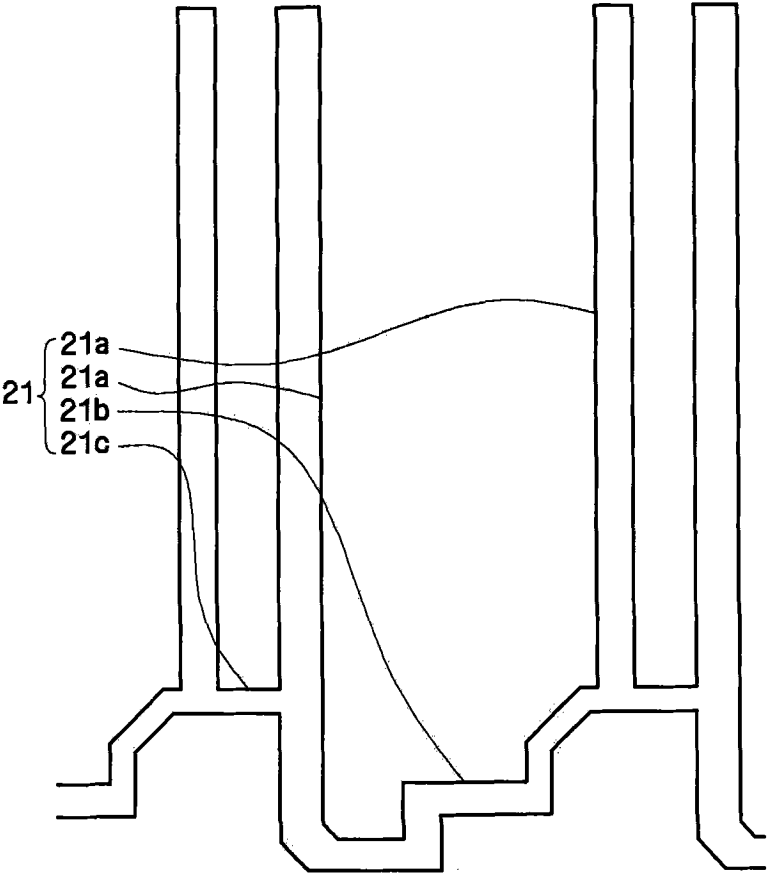


图 1D

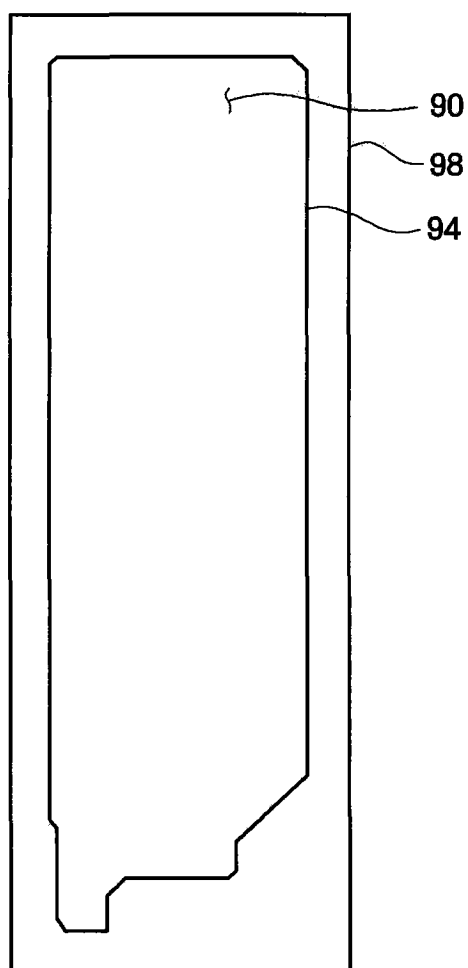


图 2

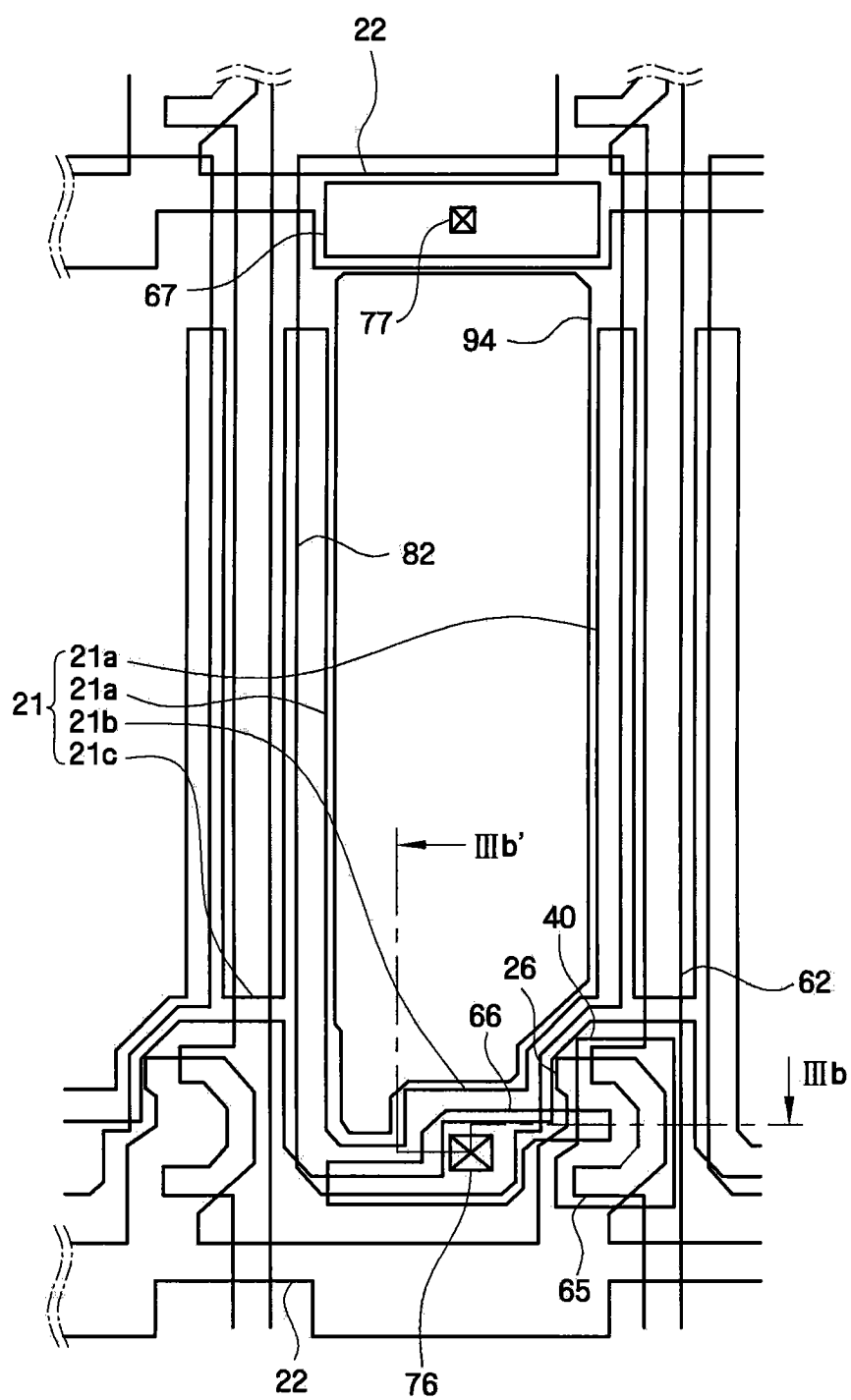


图 3A

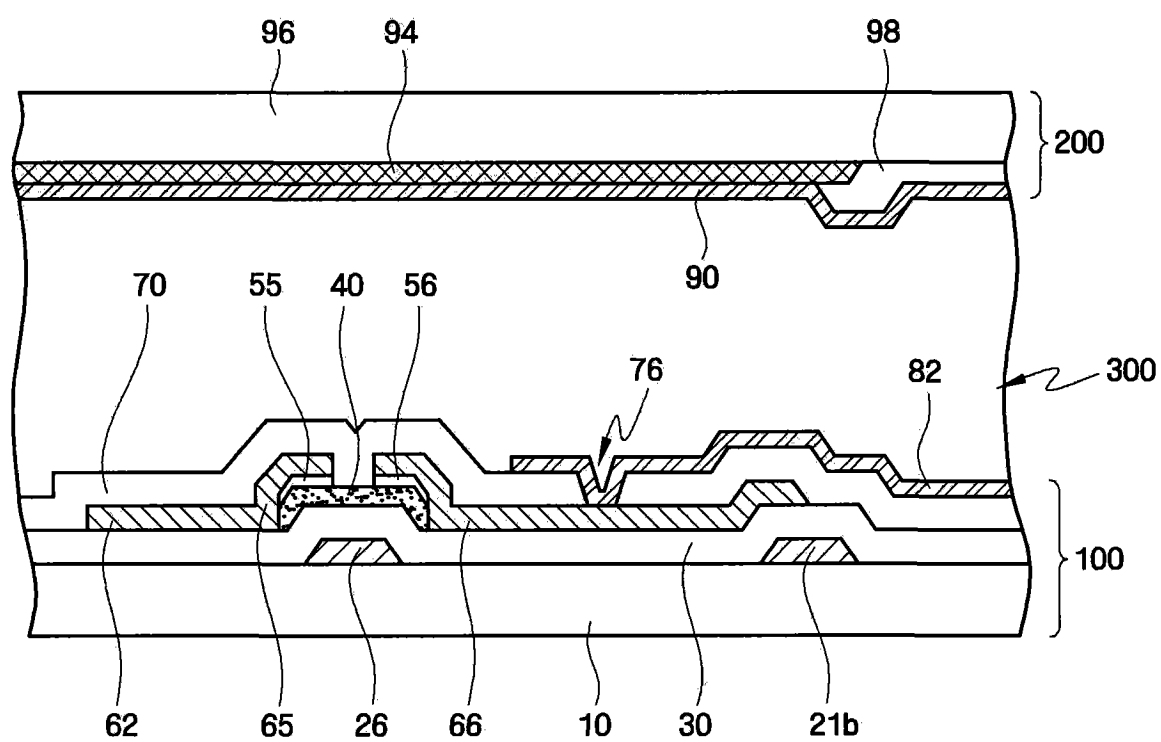


图 3B

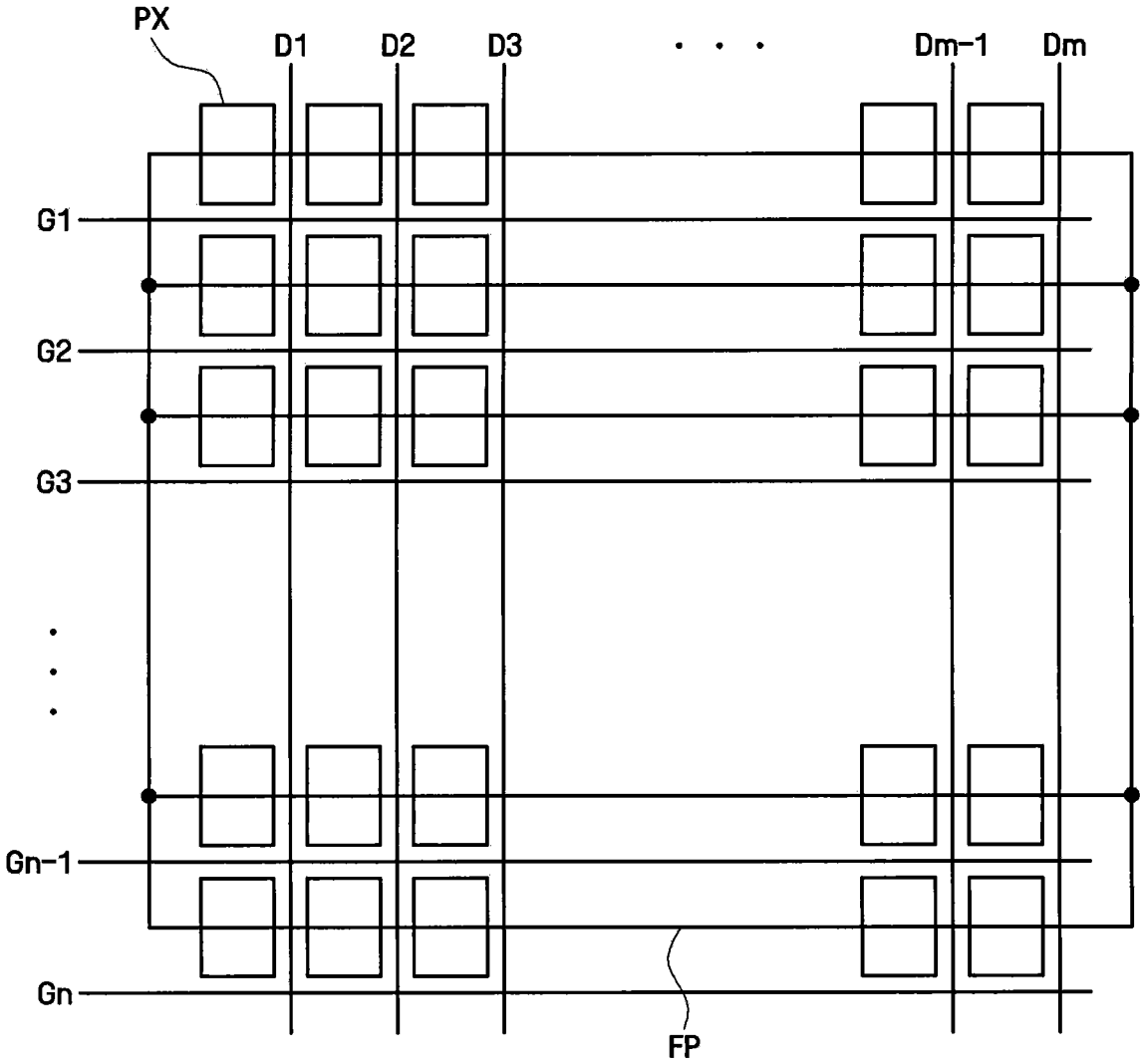


图 4

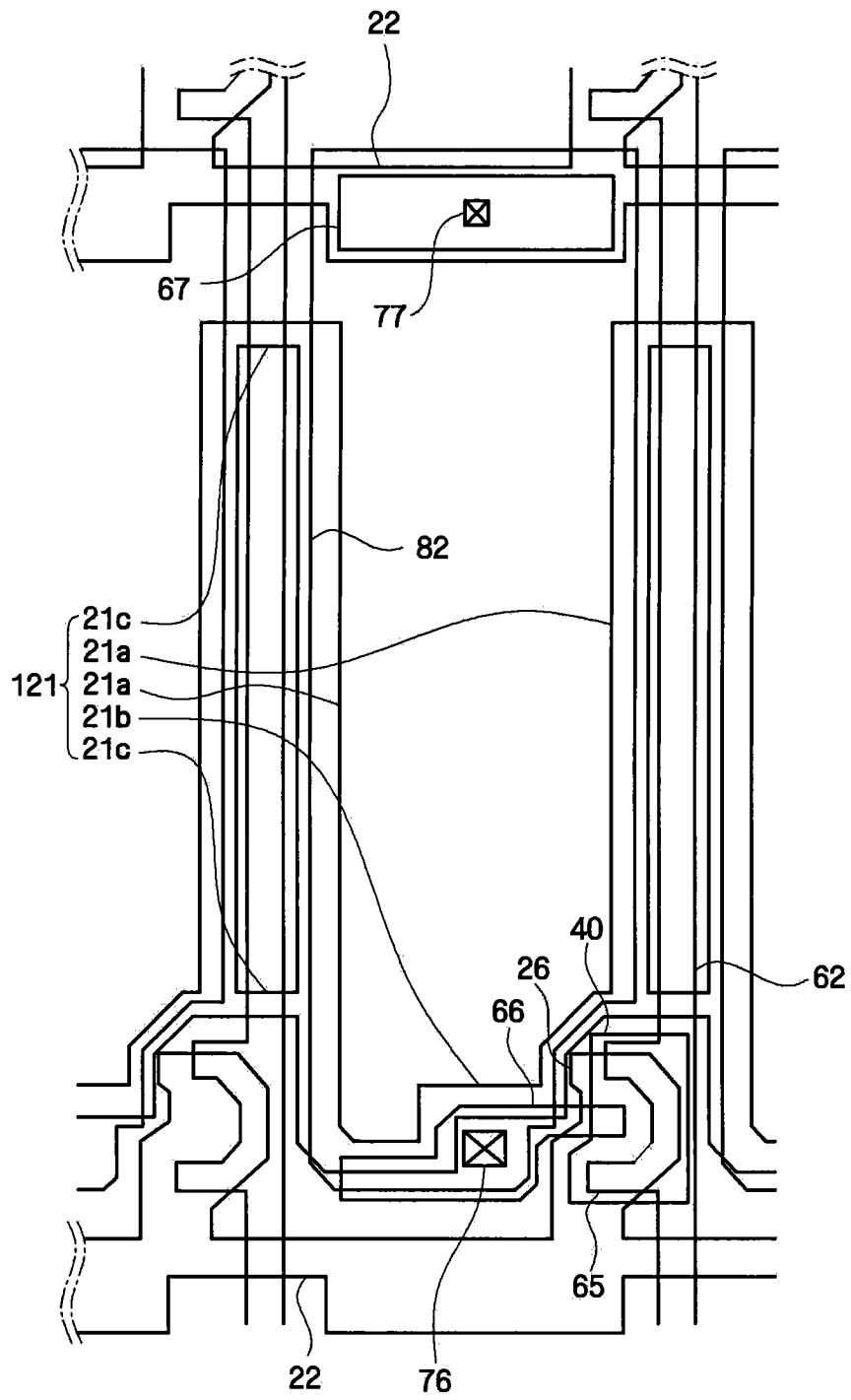


图 5A

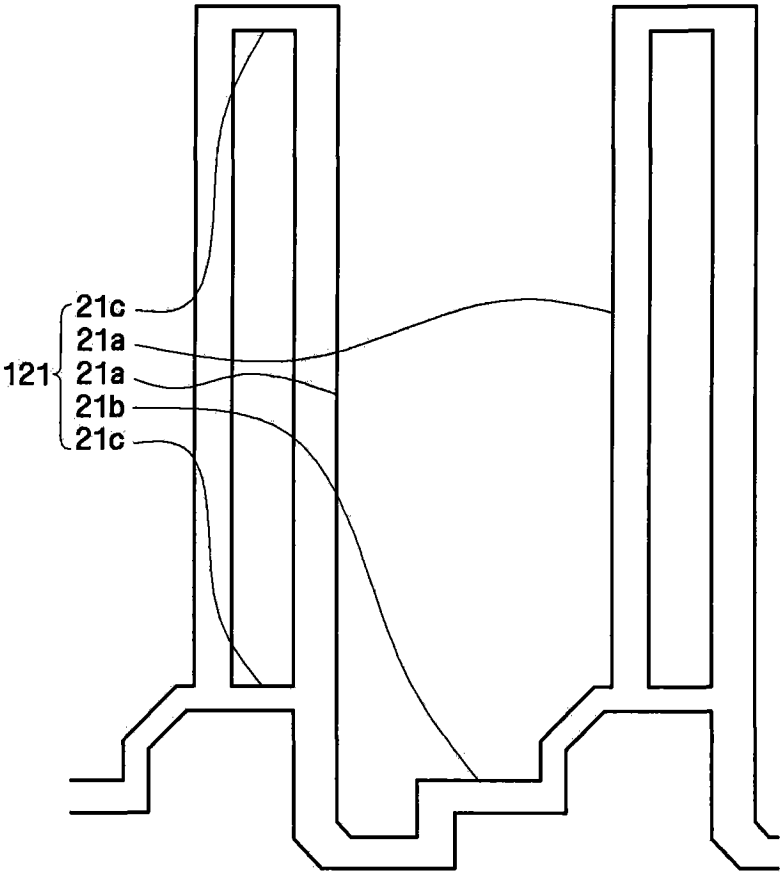


图 5B

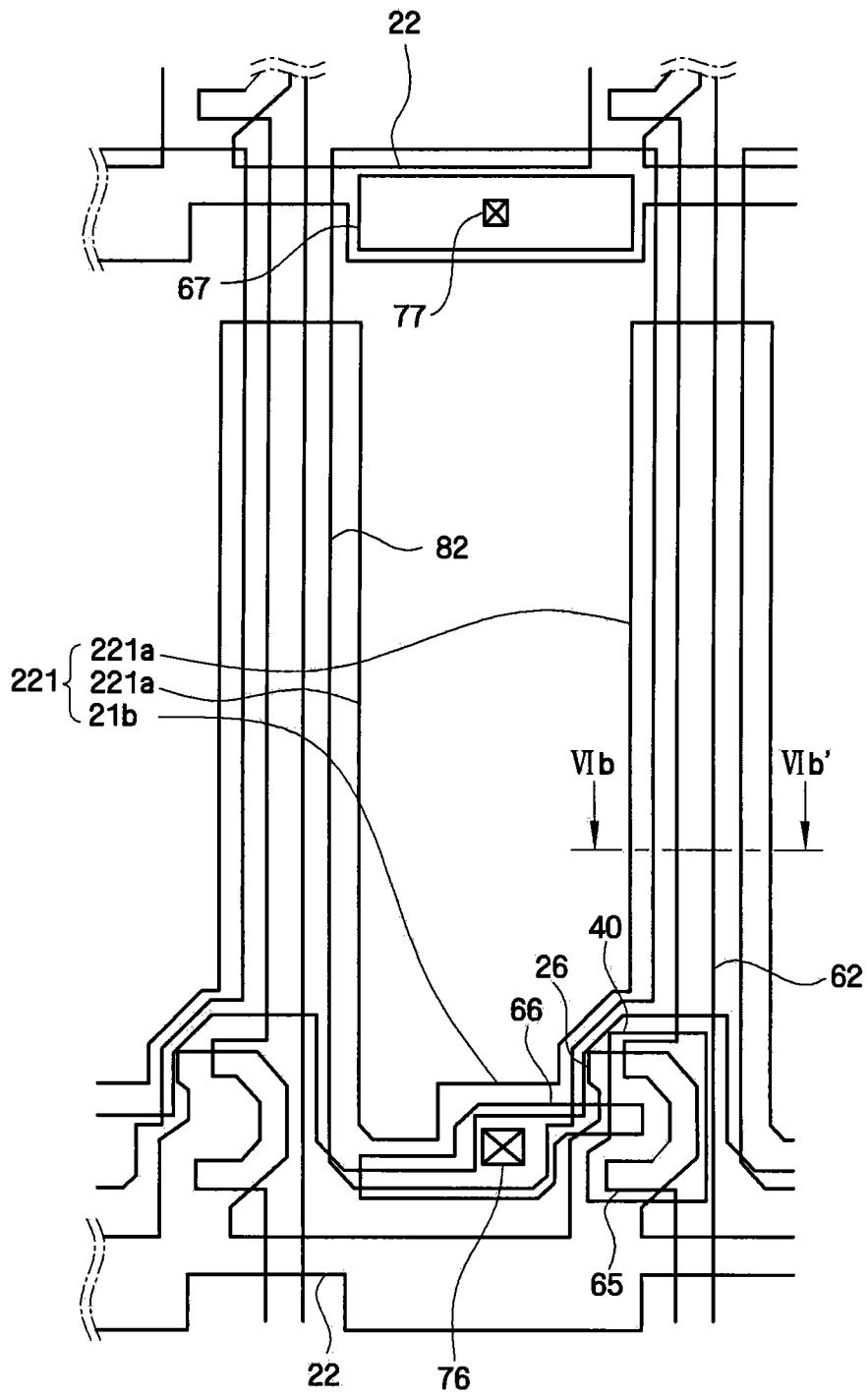


图 6A

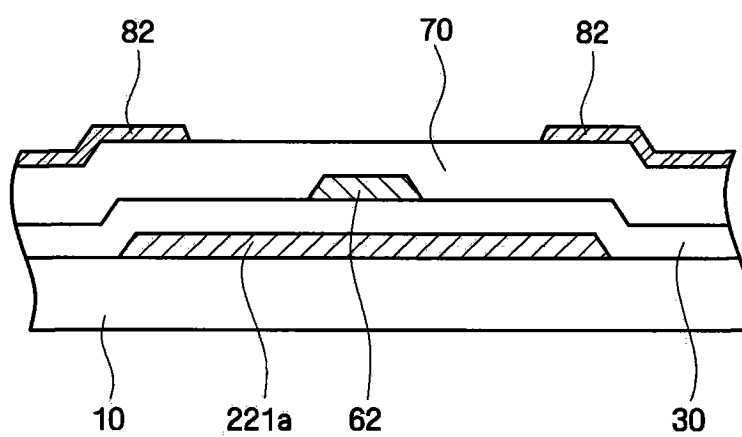


图 6B

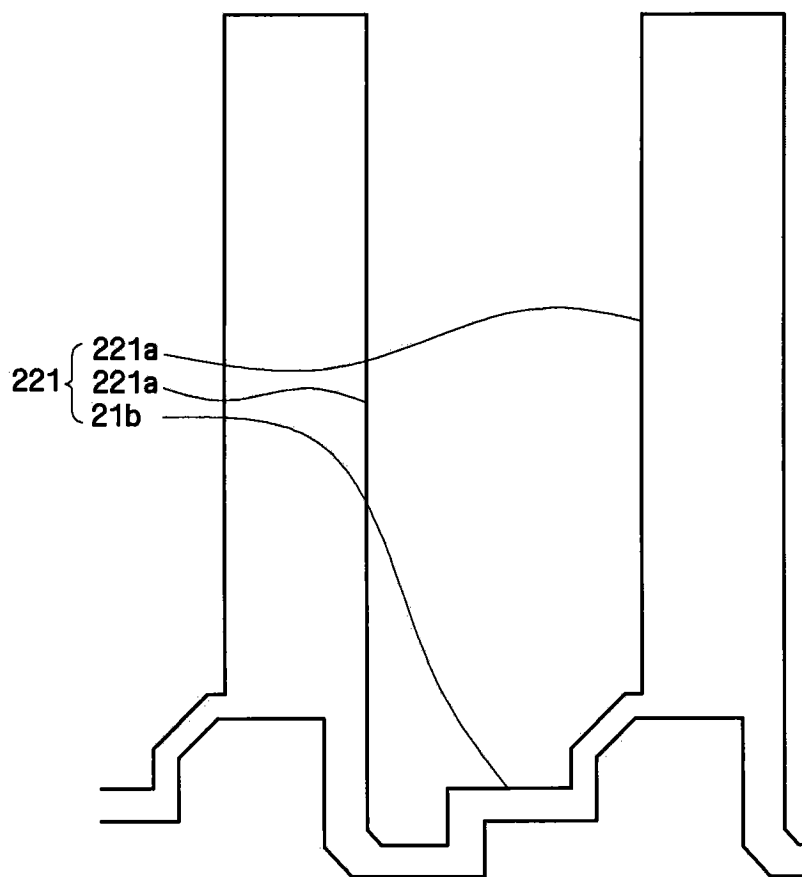


图 6C

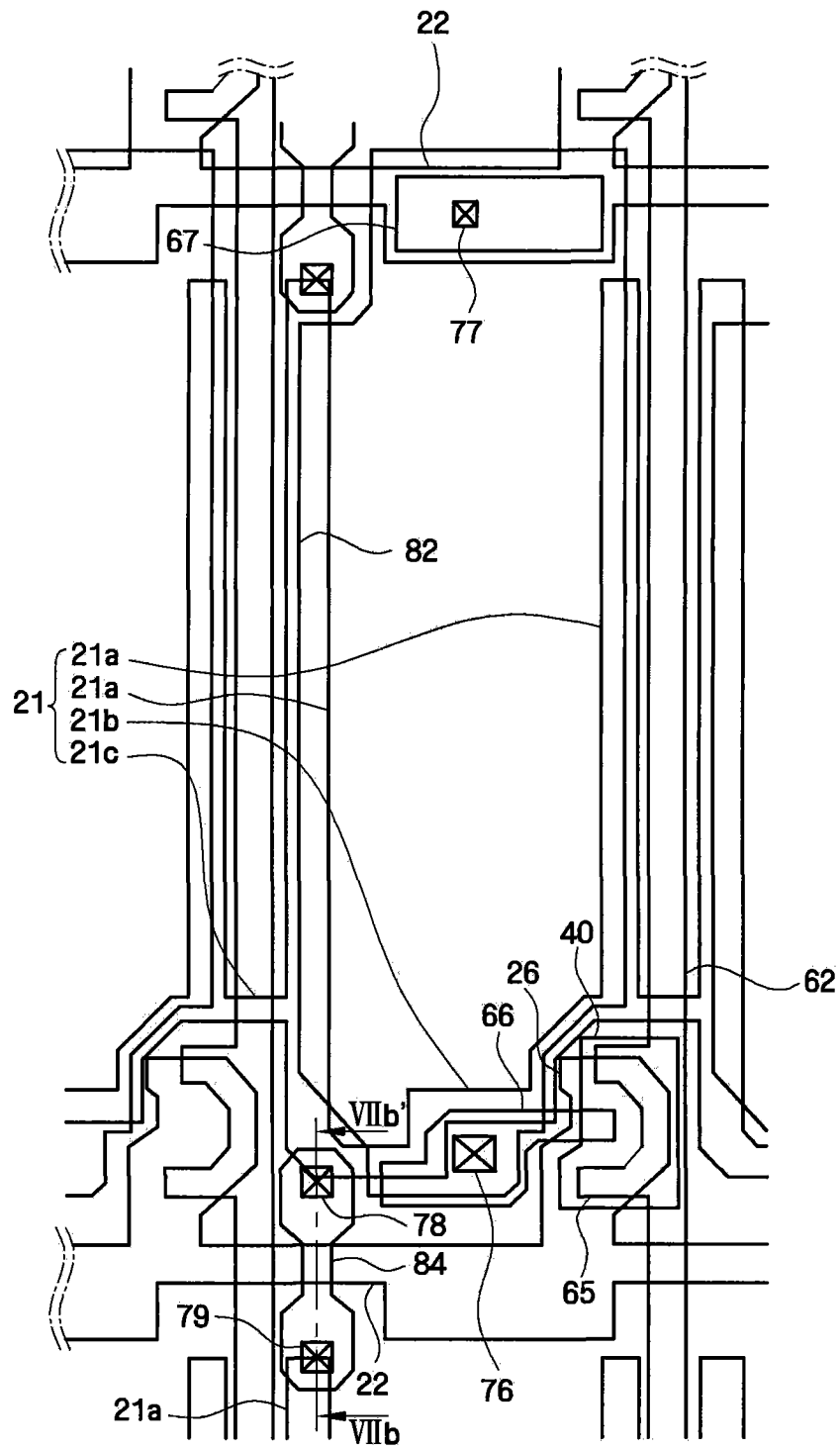


图 7A

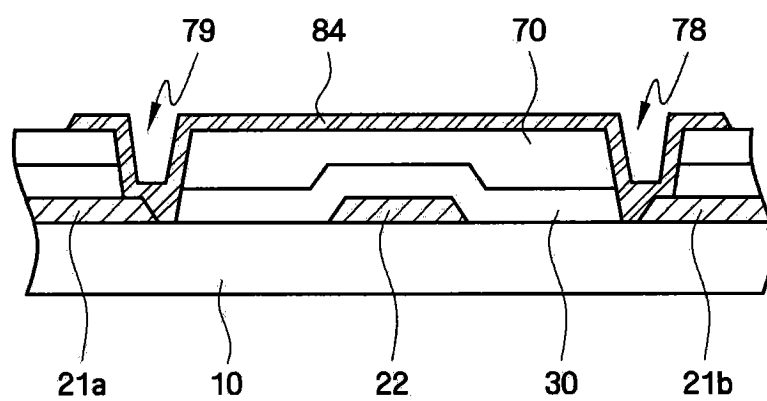


图 7B

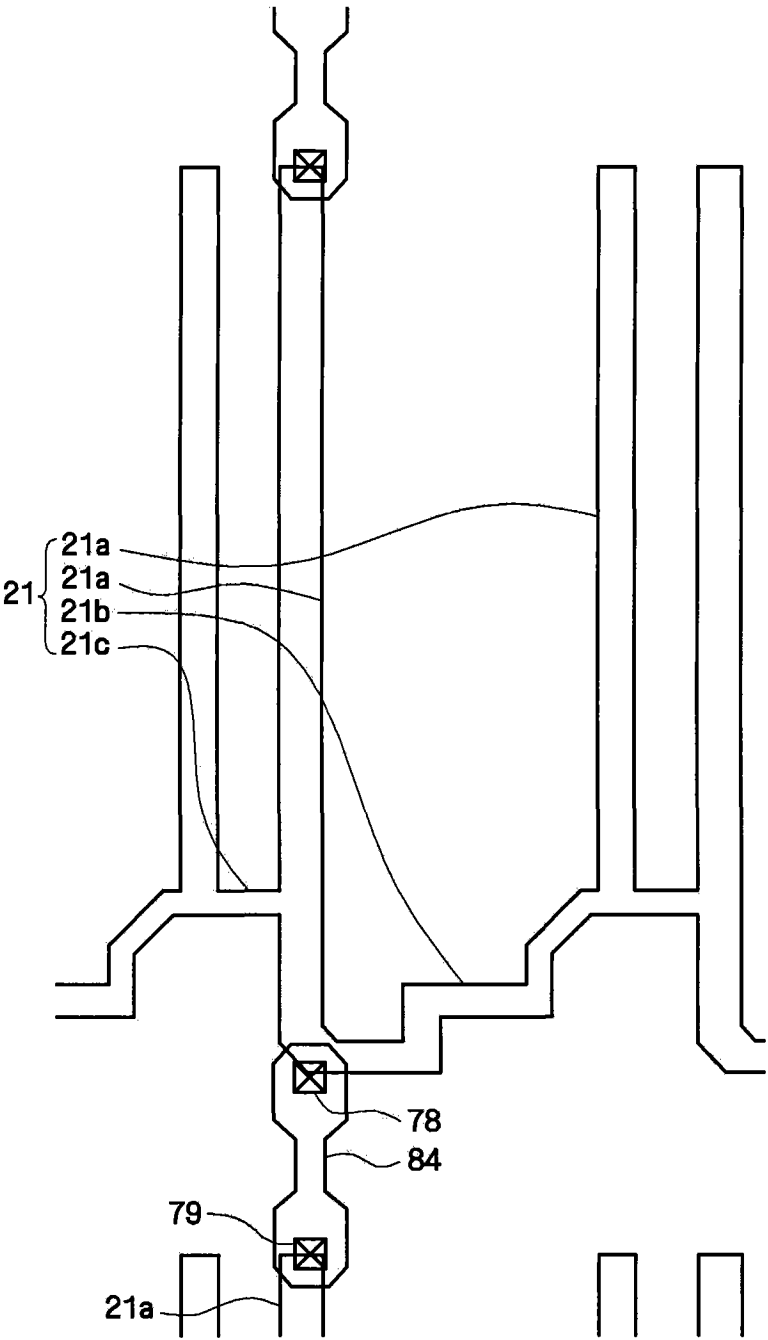


图 7C

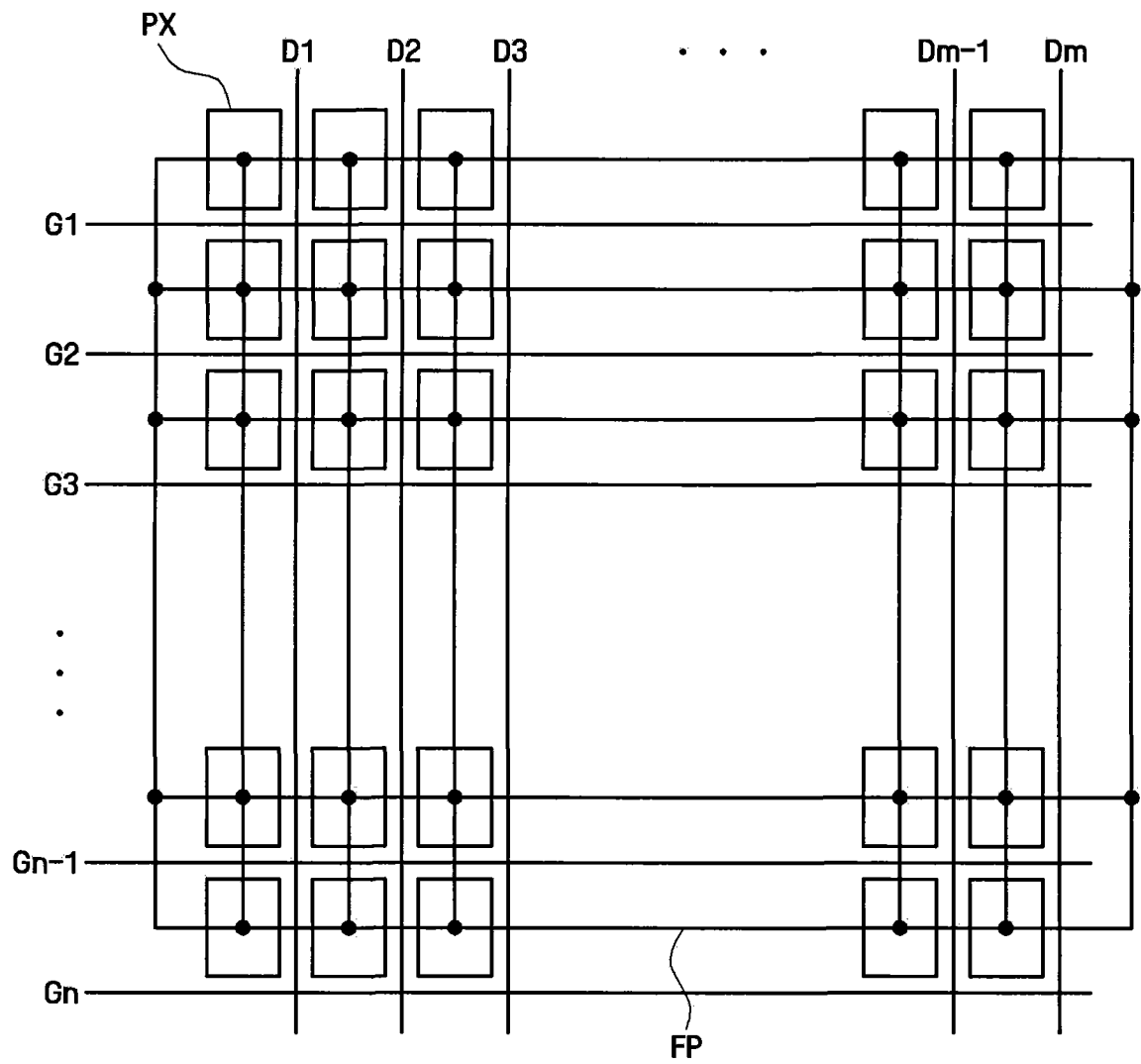


图 7D

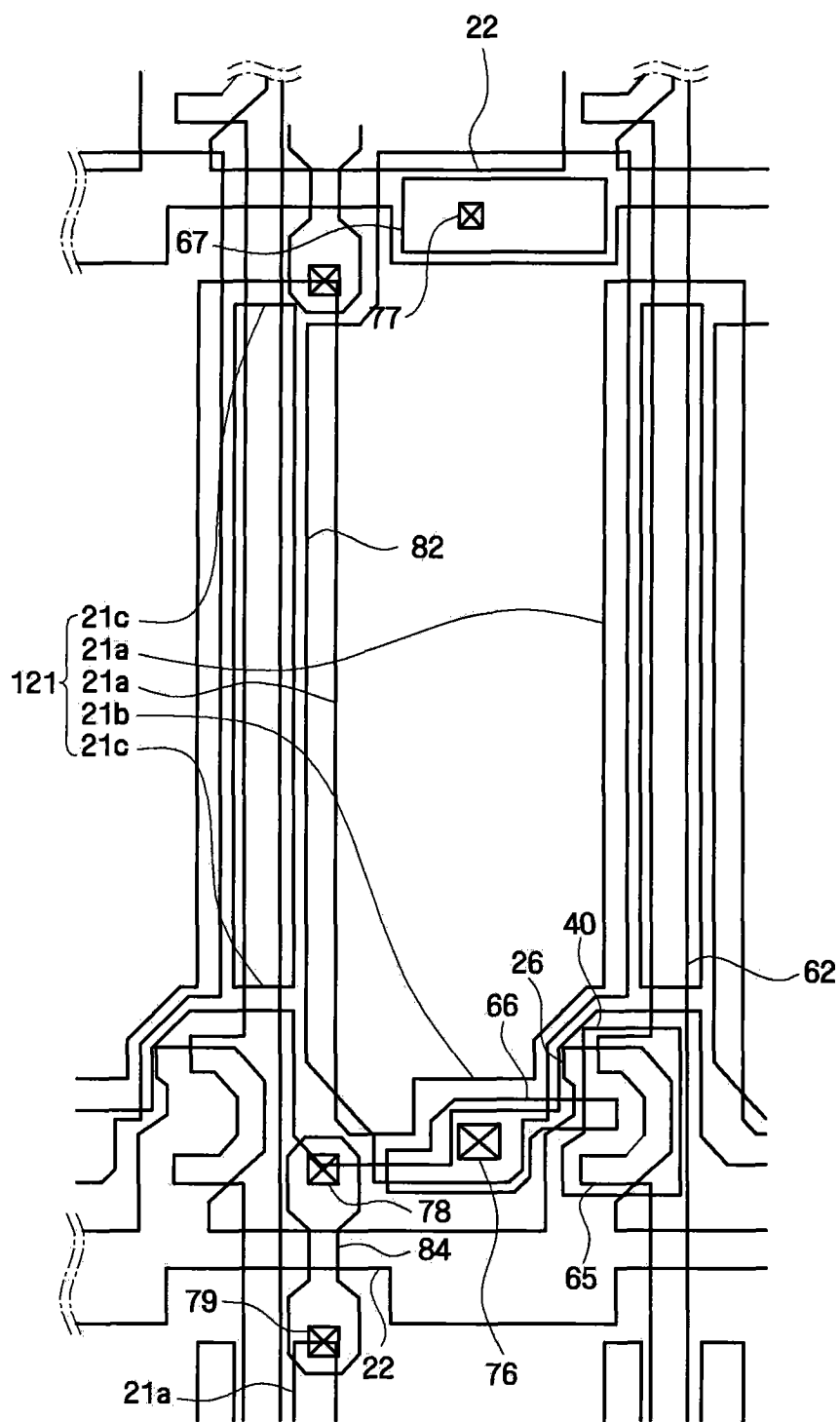


图 8A

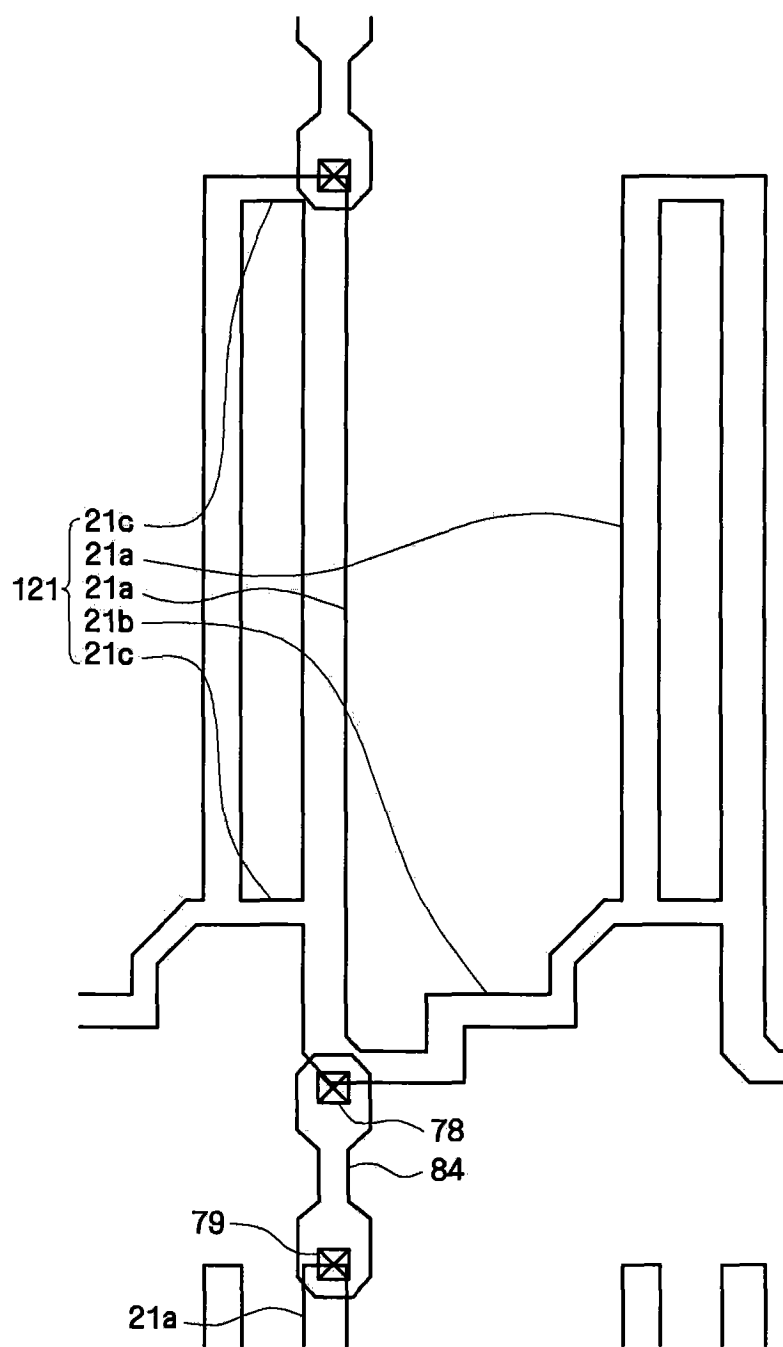


图 8B

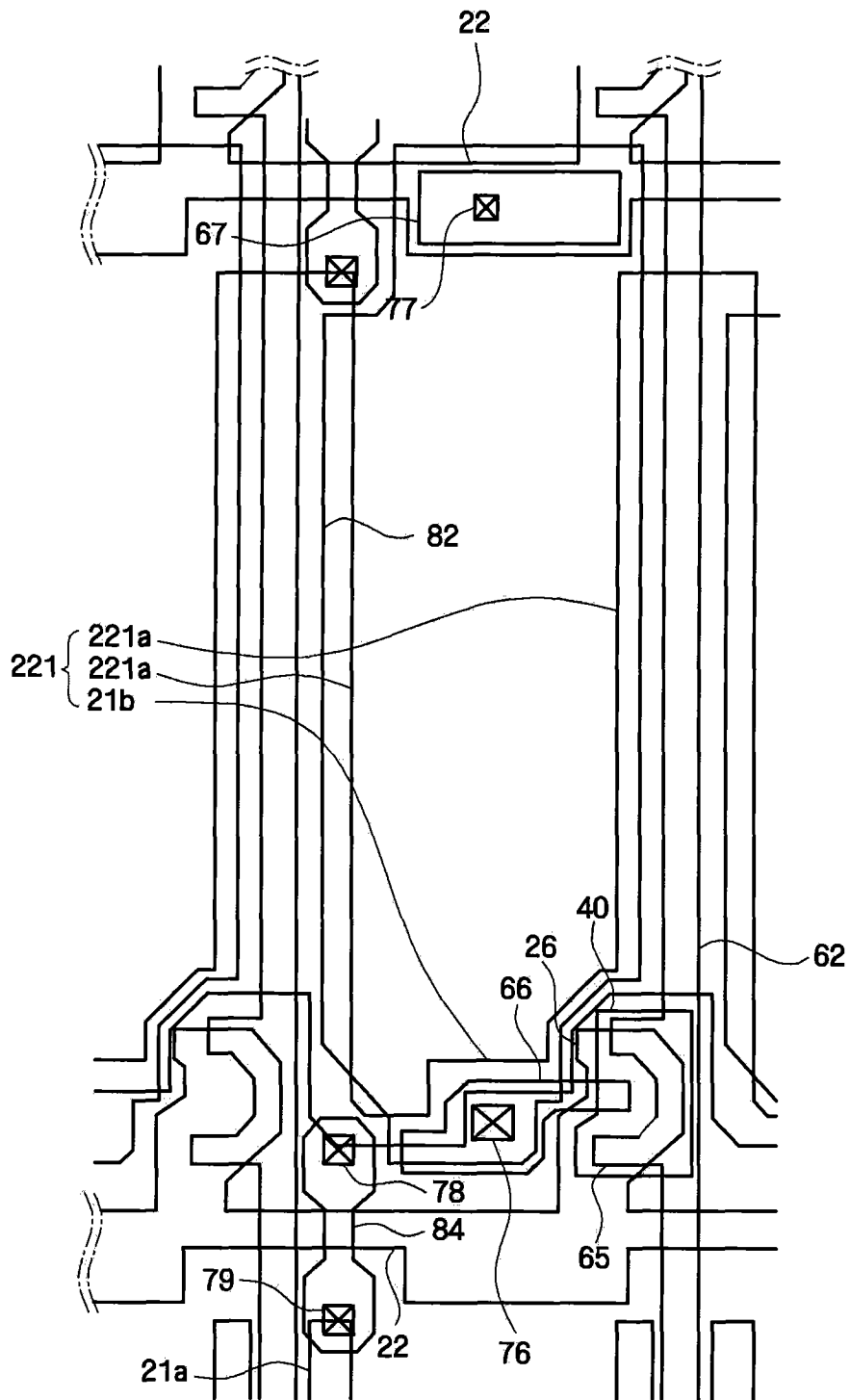


图 9A

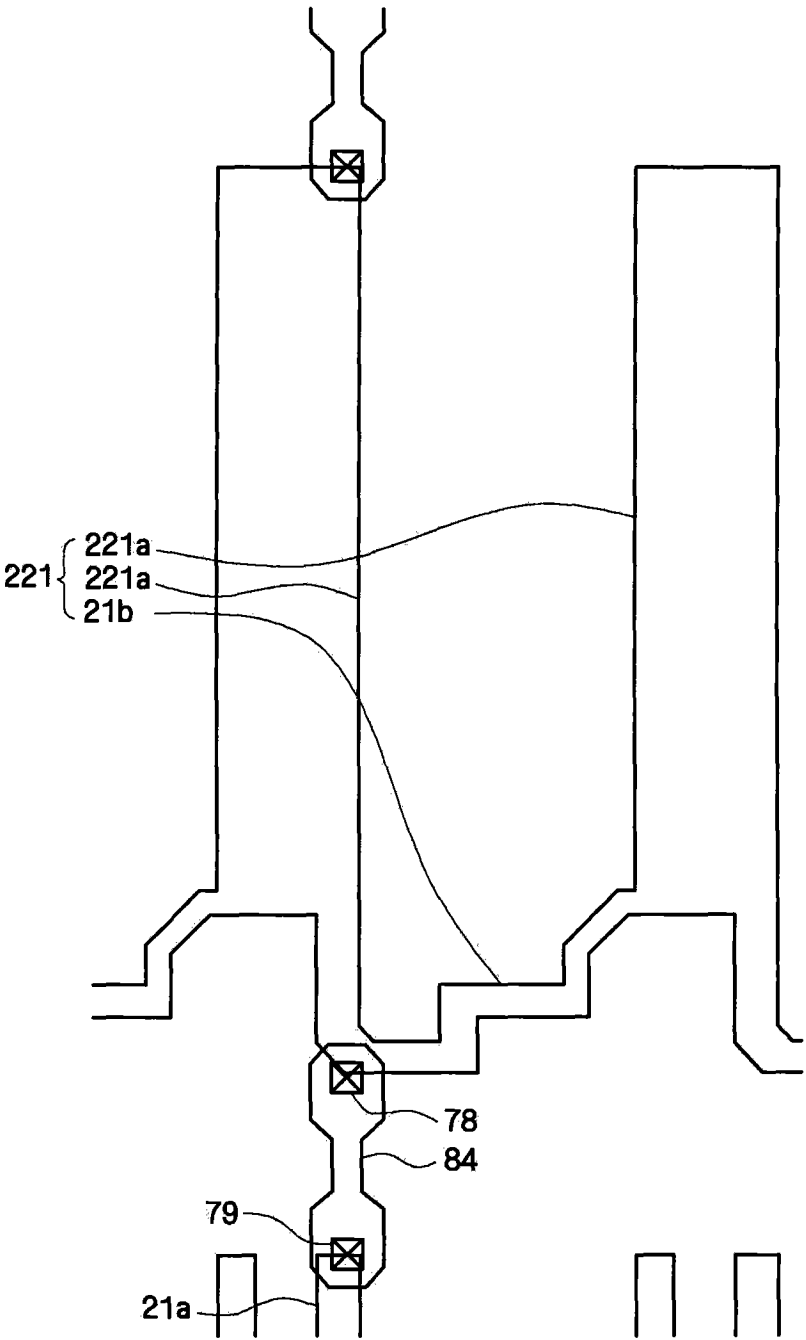


图 9B

专利名称(译)	具有浮动电极的液晶显示面板		
公开(公告)号	CN101126874B	公开(公告)日	2011-01-19
申请号	CN200710135766.0	申请日	2007-08-16
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	张钟雄 权英根		
发明人	张钟雄 权英根		
IPC分类号	G02F1/1343 G02F1/1362		
CPC分类号	G02F1/136286 G02F1/136209 G02F1/133345 G02F1/13439 G02F1/1368 G02F2001/136218		
代理人(译)	吴贵明		
审查员(译)	张小丽		
优先权	1020060104553 2006-10-26 KR 1020060077135 2006-08-16 KR		
其他公开文献	CN101126874A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种具有提高的图像质量的液晶显示面板。该液晶显示面板具有多条栅极线、多条数据线、连接于栅极线和数据线的多个薄膜晶体管、多个像素电极，以及(多个)浮动电极。浮动电极沿数据线方向延伸以防止光泄漏和垂直色度亮度干扰。在遍及整个液晶显示面板中，浮动电极相互电连接，以减少垂直色度亮度干扰。

