

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1362 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710140309.0

[43] 公开日 2008 年 2 月 13 日

[11] 公开号 CN 101122722A

[22] 申请日 2007.8.9

[21] 申请号 200710140309.0

[30] 优先权

[32] 2006.8.9 [33] KR [31] 10-2006-0075293

[71] 申请人 三星电子株式会社

地址 韩国京畿道水原市灵通区梅滩3洞416

[72] 发明人 罗惠锡 文盛载 李栢远 李成荣

[74] 专利代理机构 北京铭硕知识产权代理有限公司

代理人 郭鸿禧 李云霞

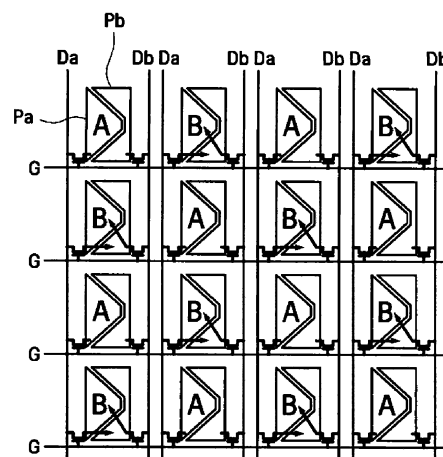
权利要求书 4 页 说明书 14 页 附图 8 页

[54] 发明名称

液晶显示器

[57] 摘要

本发明提供了一种提高显示品质的液晶显示器 (LCD)。该 LCD 包括：第一绝缘基底；栅极线，位于第一绝缘基底上并沿第一方向延伸；第一数据线和第二数据线，与栅极线绝缘并交叉，第一数据线和第二数据线相互分隔开并沿第二方向延伸；第一薄膜晶体管和第二薄膜晶体管 (TFT)，分别连接到栅极线以及第一数据线和第二数据线；第一子像素电极和第二子像素电极，分别连接到第一 TFT 和第二 TFT；第一漏电极连接部分和第二漏电极连接部分，分别将第一 TFT 和第二 TFT 连接到第一子像素电极和第二子像素电极。第一漏电极连接部分和第二漏电极连接部分相互电绝缘，并一起形成基本为矩形的带。



1、一种液晶显示器，包括：

第一绝缘基底；

栅极线，位于第一绝缘基底上并沿第一方向延伸；

第一数据线和第二数据线，与栅极线绝缘并交叉，第一数据线和第二数据线相互分隔开并沿第二方向延伸；

第一薄膜晶体管，连接到栅极线和第一数据线；

第二薄膜晶体管，连接到栅极线和第二数据线；

第一子像素电极和第二子像素电极，分别连接到第一薄膜晶体管和第二薄膜晶体管；

第一漏电极连接部分和第二漏电极连接部分，分别将第一薄膜晶体管和第二薄膜晶体管连接到第一子像素电极和第二子像素电极，

其中，第一漏电极连接部分和第二漏电极连接部分相互电绝缘，并具有平行于第一数据线和第二数据线的部分。

2、根据权利要求1所述的液晶显示器，其中，第一子像素电极基本为V形，并位于像素的区域中，第二子像素电极位于所述像素的剩余区域中。

3、根据权利要求2所述的液晶显示器，其中，以这样的方式来布置第一子像素电极，即，V形的顶部在两个区域中邻近于第一数据线，V形的底部在一个区域中邻近于第二数据线。

4、根据权利要求3所述的液晶显示器，其中，第一漏电极连接部分平行于第二数据线布置，从而在第一漏电极连接部分和第二数据线之间形成耦合电容器。

5、根据权利要求4所述的液晶显示器，其中，第一漏电极连接部分包括：

第一图案，连接第一薄膜晶体管和第一子像素电极，并沿第二方向延伸；

第二图案，从第一图案沿第一方向延伸；

第三图案，从第二图案沿第二方向延伸，并平行于第二数据线布置。

6、根据权利要求4所述的液晶显示器，还包括：

第二绝缘基底，面向第一绝缘基底；

共电极，位于第二绝缘基底上。

7、根据权利要求3所述的液晶显示器，其中，第二漏电极连接部分沿第

一方向延伸。

8、根据权利要求2所述的液晶显示器，其中，以这样的方式来布置第一子像素电极，即，V形的底部在一个区域中邻近于第一数据线，V形的顶部在两个区域中邻近于第二数据线。

9、根据权利要求8所述的液晶显示器，其中，第一漏电极连接部分平行于第一数据线布置，从而在第一漏电极连接部分和第一数据线之间形成耦合电容器。

10、根据权利要求9所述的液晶显示器，其中，第一漏电极连接部分包括：

第一图案，从第一薄膜晶体管沿第二方向延伸，并平行于第一数据线布置；

第二图案，连接第一图案和第一子像素电极，并沿第一方向延伸。

11、根据权利要求8所述的液晶显示器，其中，第二漏电极连接部分包括：

第一图案，连接第二薄膜晶体管和第二子像素电极，并沿第一方向延伸；

第二图案，从第二薄膜晶体管沿第二方向延伸。

12、根据权利要求2所述的液晶显示器，其中，共电压和施加到第一子像素电极的第一数据电压之间的差大于共电压和施加到第二子像素电极的第二数据电压之间的差。

13、根据权利要求2所述的液晶显示器，还包括存储配线，存储配线在V的底部与第一子像素电极叠置并沿第一方向延伸。

14、根据权利要求1所述的液晶显示器，其中，第一漏电极连接部分和第二漏电极连接部分由与第一数据线和第二数据线的材料基本相同的材料形成，并与第一数据线和第二数据线形成在同一层上。

15、一种液晶显示器，包括：

第一绝缘基底；

栅极线，位于第一绝缘基底上并沿第一方向延伸；

第一数据线和第二数据线，与栅极线绝缘并交叉，第一数据线和第二数据线相互分隔开并沿第二方向延伸；

多个像素，通过栅极线和数据线的交叉来限定，每个像素包括：

第一薄膜晶体管，连接到栅极线和第一数据线；

第二薄膜晶体管，连接到栅极线和第二数据线；

第一子像素电极，在像素的区域中基本上为V形，其中，V形的底部邻近于第二数据线；

第二子像素电极，位于所述像素的剩余区域中；

漏电极连接部分，具有平行于第一数据线和第二数据线的部分，并将第一薄膜晶体管或第二薄膜晶体管连接到第一子像素电极或第二子像素电极，

其中，第一类型的像素包括连接到第一数据线的的第一子像素电极，第二类型的像素包括连接到第二数据线的的第一子像素电极，第一类型的像素和第二类型的像素沿第一方向和第二方向交替地布置。

16、根据权利要求15所述的液晶显示器，其中，第一类型的像素中的像素的漏电极连接部分包括：

第一漏电极连接部分，连接第一薄膜晶体管和第一子像素电极；

第二漏电极连接部分，连接第二薄膜晶体管和第二子像素电极，

其中，第一漏电极连接部分平行于第二数据线布置，从而在第一漏电极连接部分和第二数据线之间形成耦合电容器。

17、根据权利要求16所述的液晶显示器，其中，第一漏电极连接部分包括：

第一图案，连接第一薄膜晶体管和第一子像素电极，并沿第二方向延伸；

第二图案，从第一图案沿第一方向延伸；

第三图案，从第二图案沿第二方向延伸，并平行于第二数据线布置。

18、根据权利要求17所述的液晶显示器，还包括：

第二绝缘基底，面向第一绝缘基底；

共电极，位于第二绝缘基底上。

19、根据权利要求15所述的液晶显示器，其中，第二类型的像素中的像素的漏电极连接部分包括：

第一漏电极连接部分，连接第一薄膜晶体管和第二子像素电极；

第二漏电极连接部分，连接第二薄膜晶体管和第一子像素电极，

其中，第二漏电极连接部分平行于第二数据线布置，从而在第二漏电极连接部分和第二数据线之间形成耦合电容器。

20、根据权利要求19所述的液晶显示器，其中，第二漏电极连接部分包

括:

第一图案,从第二薄膜晶体管沿第二方向延伸,并平行于第二数据线布置;

第二图案,连接第一图案和第一子像素电极,并沿第一方向延伸。

21、根据权利要求 15 所述的液晶显示器,还包括存储配线,存储配线在 V 的底部与第一子像素电极叠置并沿第一方向延伸。

22、根据权利要求 15 所述的液晶显示器,其中,共电压和施加到第一子像素电极的第一数据电压之间的差大于共电压和施加到第二子像素电极的第二数据电压之间的差。

液晶显示器

技术领域

本发明涉及一种显示器，更具体地讲，涉及一种液晶显示器（LCD）。

背景技术

液晶显示器（LCD）是平板显示器中最广泛使用的类型之一。通常，LCD包括一对具有电场发生电极（如像素电极和公共电极）的显示面板以及位于显示面板之间的液晶层。在LCD中，将电压施加到电场发生电极，从而产生电场。因此，确定液晶层的液晶分子的取向，从而控制入射光的偏振。结果，在LCD上显示期望的图像。

在垂直取向（VA）模式的LCD中，当不对液晶分子施加电场时，液晶分子以其长轴垂直于上下显示面板的方式排列。由于VA模式的LCD的对比率高、标准视角宽，所以VA模式的LCD很受欢迎。标准视角指的是对比率为1:10时的视角或者灰阶之间亮度变化的临界角。

为了使VA模式的LCD的标准视角变宽，可在电场发生电极中形成切口（cutout），或者可在电场发生电极上形成突出。切口或突出可以确定液晶分子的倾斜方向。通过利用切口或突出来控制液晶分子的取向（orientation），可以增大VA模式的LCD的标准视角。

然而，VA模式的LCD的缺点在于与正面可见性相比，其侧面可见性会较差。例如，在具有切口的图像垂直取向（patterned vertical alignment）（PVA）模式的LCD中，靠近屏幕侧面的图像比屏幕中心的图像亮。在极端的情况下，高灰阶之间的亮度差会消失，导致图像变得模糊（dull）。

为了克服这个缺点，可将每个像素分为两个子像素，并且在每个子像素中形成开关装置。然后，将不同的电压施加到每个子像素。换言之，将不同的数据电压施加到一对子像素，从而由子像素构成的像素可以表示期望的亮度。具体地讲，如果LCD在低灰度电压下工作，则实际上是由施加了相对高的数据电压的子像素来驱动LCD。因此，应该将施加有相对高的电压的子像素和该子像素相对两侧的一对数据线之间的耦合电容匹配，以提高LCD的显

示品质。

发明内容

本发明提供了一种可具有提高的显示品质的液晶显示器 (LCD)。

将在接下来的描述中部分阐述本发明的其它特征，还有一部分通过描述将是清楚的，或者可以经过本发明的实施而得知。

本发明公开了一种 LCD，该 LCD 包括：第一绝缘基底；栅极线，位于第一绝缘基底上并沿第一方向延伸；第一数据线和第二数据线，与栅极线绝缘并交叉，第一数据线和第二数据线相互分隔开并沿第二方向延伸。LCD 还包括第一薄膜晶体管 (TFT) 和第二 TFT，分别连接到栅极线以及第一数据线和第二数据线；第一子像素电极和第二子像素电极，分别连接到第一 TFT 和第二 TFT；第一漏电极连接部分和第二漏电极连接部分，分别将第一 TFT 和第二 TFT 连接到第一子像素电极和第二子像素电极。第一漏电极连接部分和第二漏电极连接部分相互电绝缘，并一起形成基本为矩形的带。

本发明还提供了一种 LCD，该 LCD 包括：第一绝缘基底；栅极线，位于第一绝缘基底上并沿第一方向延伸；第一数据线和第二数据线，与栅极线绝缘并交叉，第一数据线和第二数据线相互分隔开并沿第二方向延伸；多个像素。所述多个像素通过栅极线和数据线的交叉来限定，并且每个像素包括：第一 TFT 和第二 TFT，分别连接到栅极线以及第一数据线和第二数据线；第一子像素电极，在像素的区域中基本上为 V 形，其中，V 形的底部邻近于第二数据线；第二子像素电极，位于所述像素的剩余区域中；漏电极连接部分，为基本为矩形带的形式，将第一 TFT 或第二 TFT 连接到第一子像素电极或第二子像素电极。具有连接到第一数据线的第二子像素电极的第一类型的像素和具有连接到第二数据线的第二子像素电极的第二类型的像素可沿第一方向和第二方向交替地布置。应该理解，上述的总体描述和下面的详细描述均为示例性和解释性的，意图对所要求保护的本发明提供进一步的解释。

附图说明

包括的附图是为了提供对本发明的进一步理解，并且附图包含在此并构成说明书的一部分，附图中示出了本发明的实施例，并与说明书中的描述一起来解释本发明的原理。

图 1 是示出根据本发明示例性实施例的液晶显示器(LCD)的像素阵列的示意图。

图 2 是包括在图 1 的 LCD 中的像素的等效电路图。

图 3 是包括图 1 中示出的 A 型像素的下显示面板的布局图。

图 4 是示出图 3 中示出的数据线和子像素电极之间的连接关系的示意图。

图 5 是连接到图 3 中示出的下显示面板的上显示面板的布局图。

图 6 是包括图 3 中示出的下显示面板和图 5 中示出的上显示面板的 LCD 的布局图。

图 7 是包括图 1 中示出的 B 型像素的下显示面板的布局图。

图 8 是示出图 7 中示出的数据线和子像素电极之间的连接关系的示意图。

图 9 是示出在灰阶变换的情况下, 图 1 和图 3 中示出的 A 型像素与图 1 和图 7 中示出的 B 型像素之间的亮度差的曲线图。

具体实施方式

现在, 将参照附图来更充分地描述本发明, 在附图中示出了本发明的示例性实施例。然而, 本发明可以以许多不同的形式实施, 并不应该被理解为限于在此提出的实施例。相反, 提供这些实施例是为了使本公开将是彻底的和完整的, 并将本发明的构思充分地传达给本领域的技术人员。在附图中, 相同的标号表示相同的元件, 因此, 将省略对它们的描述。

应该理解的是, 当元件或层被称作在另一元件或层“上”或“连接到”另一元件或层时, 该元件或层可以直接在另一元件或层上或直接连接到另一元件或层, 或者也可以存在中间元件或中间层。相反, 当元件被称作“直接”在另一元件或层“上”或“直接连接到”另一元件或层时, 不存在中间元件或中间层。如在这里使用的, 术语“和/或”包括一个或多个相关所列项的任意组合和所有组合。

应该理解的是, 尽管在这里可使用术语第一、第二、第三等来描述不同的元件、组件、区域、层和/或部分, 但是这些元件、组件、区域、层和/或部分并不受这些术语的限制。这些术语仅是用来将一个元件、组件、区域、层或部分与另一个元件、组件、区域、层或部分区分开来。因此, 在不脱离本发明的教导的情况下, 下面讨论的第一元件、组件、区域、层或部分可被命名为第二元件、组件、区域、层或部分。

这里使用的术语仅出于描述具体实施例的目的，而不意图限制本发明。如这里所使用的，除非上下文另外明确指出，否则单数形式也意图包括复数形式。还应该理解的是，当在本说明书中使用术语“包含”和/或“包括”时，说明存在所述特征、区域、整体、步骤、操作、元件和/或组件，但不排除存在或附加一个或多个其它特征、区域、整体、步骤、操作、元件、组件和/或它们的组。

为了易于描述如附图中所示的一个元件或特征与其它元件或特征的关系，在这里可使用空间相对术语，如“在...之下”、“在...下方”、“下面的”、“在...上方”、“上面的”等，。应该理解的是，空间相对术语意在包含除了在附图中描述的方位之外的装置在使用或操作中的不同方位。例如，如果附图中的装置被翻转，则被描述为“在”其它元件或特征“下方”或“之下”的元件随后将被定位为“在”其它元件或特征“上方”。因此，示例性术语“在...下方”可包括“在...上方”和“在...下方”两种方位。所述装置可被另外定位（旋转 90 度或者在其它方位），相应地解释这里使用的空间相对描述符。

除非另有定义，否则这里使用的所有术语（包括技术术语和科技术语）具有与本发明所属领域的普通技术人员所通常理解的意思相同的意思。应该进一步理解，除非这里明确定义，否则术语例如在通用的字典中定义的术语应该被解释为具有与相关领域的环境中它们的意思相一致的意思，而不是理想地或者过于正式地解释它们的意思。

在此参照作为本发明的理想实施例的示例性示例的剖视图来描述本发明的实施例。这样，预计会出现例如由制造技术和/或公差的变化引起的示例的形状变化。因此，本发明的实施例不应该被理解为限制于在此示出的区域的具体形状，而应该包括例如由制造导致的形状上的偏差。例如，示出或描述为平坦的区域通常可具有粗糙和/或非线性特征。而且，示出的锐角可是倒圆角。因此，在附图中示出的区域实际上是示意性的，它们的形状并不意图示出区域的精确形状，也不意图限制本发明的范围。

以下，将参照附图来详细描述根据本发明的示例性实施例的液晶显示器(LCD)。

图 1 是示出根据本发明示例性实施例的像素阵列的示意图。图 2 是包括在图 1 中的 LCD 中的像素的等效电路图。

根据本实施例的 LCD 包括液晶面板组件、连接到液晶面板组件的栅极驱

动器和数据驱动器、连接到数据驱动器的灰度电压发生器以及控制栅极驱动器和数据驱动器的信号控制器。

液晶面板组件包括多条显示信号线和多个像素 PX，多个像素 PX 连接到显示信号线并基本上按矩阵布置。液晶面板组件还包括彼此面对的下显示面板和上显示面板以及置于下显示面板和上显示面板之间的液晶层。

参照图 1 和图 2，显示信号线形成在下显示面板上。显示信号线包括：多条栅极线 G，用于传输栅极信号；多条第一数据线 Da 和多条第二数据线 Db，用于传输数据信号。栅极线 G 基本上沿行方向延伸并基本上相互平行。第一数据线 Da 和第二数据线 Db 基本上垂直于栅极线延伸并相互平行。

每个像素 PX 包括一对子像素 PXa 和 PXb。每个子像素 PXa 和 PXb 包括：开关器件 Qa 或 Qb，连接到第一或第二数据线 Da 或 Db 和一条栅极线 G；液晶电容器 Clca 或 Clcb，连接到开关器件 Qa 或 Qb；任选的，存储电容器 Csta 或 Cstb，连接到开关器件 Qa 或 Qb。换言之，对一对子像素 PXa 和 PXb 分配两条数据线 Da 和 Db 以及一条栅极线 G。当需要时，可以省略存储电容器 Csta 和 Cstb。

每个子像素 PXa 和 PXb 中的开关器件 Qa 或 Qb 可以是形成在下显示面板上的薄膜晶体管。具体地讲，开关器件 Qa 或 Qb 可为三端子器件，包括：控制端（以下，称作栅电极），连接到栅极线 G，栅极信号被传输到所述栅极线 G；输入端（以下，称作源电极），连接到第一数据线 Da 或第二数据线 Db；输出端（以下，称作漏电极），连接到液晶电容器 Clca 或 Clcb 和存储电容器 Csta 或 Cstb。

液晶电容器 Clca 或 Clcb 利用下显示面板中的第一子像素电极 Pa 或第二子像素电极 Pb 和上显示面板中的共电极作为两个端子。第一子像素电极 Pa 或第二子像素电极 Pb 和共电极之间的液晶层用作电介质。第一子像素电极 Pa 和第二子像素电极 Pb 分别连接到开关器件 Qa 和 Qb。共电极形成在上显示面板的前表面上，共电压 Vcom 被施加到共电极上。可选择地，共电极可形成在下显示面板上。在这种情况下，第一子像素电极 Pa 和第二子像素电极 Pb 中的至少一个和共电极可为线性或条形。

存储电容器 Csta 和 Cstb 补充液晶电容器 Clca 和 Clcb。每个存储电容器 Csta 和 Cstb 可由存储配线及第一子像素电极 Pa 和第二子像素电极 Pb 之一构成，其中，第一子像素电极 Pa 和第二子像素电极 Pb 形成在下显示面板上，

并且相互叠置且在其间具有绝缘体。将预定的电压（如共电压 V_{com} ）施加到存储配线。每个存储电容器 C_{sta} 和 C_{stb} 可利用绝缘体作为介质由前一栅极线和关于前一栅极线的第一子像素电极 P_a 或第二子像素电极 P_b 形成。

每个像素 PX 可显示三原色中的一种（空间划分），或者可选择地，可在不同的时间显示三原色（时间划分），三原色的时空和可产生可被识别的期望的颜色。三原色可为红色（ R ）、绿色（ G ）和蓝色（ B ）。作为空间划分的示例，每个像素 PX 在上显示面板的区域中可包括表示三原色中的一种颜色的滤色器。此外，滤色器可形成在下显示面板的第一子像素电极 P_a 和第二子像素电极 P_b 上，或者形成在下显示面板的第一子像素电极 P_a 和第二子像素电极 P_b 下方。

栅极驱动器连接到栅极线 G ，并将栅极信号（即，栅极导通电压 V_{on} 或栅极截止电压 V_{off} ）传输到栅极线 G 。

灰度电压发生器可产生两组将被传输到像素的灰度电压（或基准灰度电压），并将产生的灰度电压组施加到数据驱动器。换言之，可将两组灰度电压单独地施加到形成每个像素的每对子像素。然而，本发明不限于此。灰度电压发生器可仅产生一组灰度电压。

数据驱动器连接到一对第一数据线 Da 和第二数据线 Db 中的每条。数据驱动器通过第一数据线 Da 将数据电压施加到形成每个像素 PX 的一对子像素 P_a 和 P_b 中的任意一个，通过第二数据线 Db 将不同的数据电压施加到子像素 P_a 和 P_b 的另一个。

栅极驱动器或数据驱动器可以以多个驱动集成电路（ IC ）芯片的形式直接安装在液晶面板组件上，或者可以安装在柔性印刷电路膜上并以载带封装的形式附于液晶面板组件。另外，栅极驱动器或数据驱动器可与显示信号线（即，栅极线 G 及第一数据线 Da 和第二数据线 Db ）及开关器件 Q_a 和 Q_b （即，薄膜晶体管）一起集成到液晶面板组件上。

信号控制器控制栅极驱动器 and 数据驱动器的操作。

返回参照图 1，每个像素 PX 包括两个开关器件 Q_a 和 Q_b ，第一子像素电极 P_a 和第二子像素电极 P_b 分别连接到开关器件 Q_a 和 Q_b 。可将相对高的数据电压施加到第一子像素电极 P_a ，可将相对低的数据电压施加到第二子像素电极 P_b 。以下，高数据电压或低数据电压被分别称作共电压和数据电压之间的大压差或小压差。另外，在其中通过第一数据线 Da 将数据电压施加到第

一子像素电极 Pa 的像素被称作 A 型像素,在其中通过第二数据线 Db 将数据电压施加到第二子像素电极 Pb 的像素被称作 B 型像素。

如图 1 所示, A 型像素和 B 型像素可沿着水平方向和垂直方向交替地排列,以防止在 LCD 上看到水平图像或垂直图像。

对于所有像素,可通过第一数据线 Da 将数据电压施加到第一子像素电极 Pa。即,像素阵列可仅由 A 型像素构成。在这种情况下,如果通过列反转来驱动 LCD,则在 LCD 上可以看到相对于测试图像沿水平方向移动的垂直图像,其中,所述测试图像每帧沿水平方向移动一个像素。

另外,对于一行像素,可通过第一数据线 Da 将数据电压施加到第一子像素电极 Pa,并且对于另一行像素,可通过第二数据线 Db 将数据电压施加到第一子像素电极 Pa。即,可交替地布置 A 型像素行和 B 型像素行。这种布置防止在 LCD 上看到如上所述的沿水平方向移动的垂直图像。第一子像素电极 Pa 连接到第一数据线 Da 和第二数据线 Db 中的每条。这样,由于第一子像素电极 Pa 与第一数据线 Da 和第二数据线 Db 中的每条的耦合电容根据像素是 A 型像素或 B 型像素而变化,所以可以看到水平图像。

通过沿水平方向和垂直方向交替地布置 A 型像素和 B 型像素(如在图 1 所示的 LCD 中)可以避免如上所述的沿水平方向移动的垂直图像或水平图像。如果以低灰度电压来操作具有这种布置的 LCD,则 LCD 实际上由施加有相对高的电压的第一子像素电极 Pa 驱动。因此,对于 A 型像素和 B 型像素中的每个,如果第一子像素电极 Pa 和第一数据线 Da 的耦合电容与第一子像素电极 Pa 和第二数据线 Db 的耦合电容之间的差减小,则可以防止由于串扰而导致的 LCD 的显示品质的劣化。

以下,将参照图 3、图 4、图 5 和图 6 来详细描述根据本发明的示例性实施例的 LCD。根据本实施例的 LCD 包括下显示面板、面向下显示面板的上显示面板以及置于下显示面板和上显示面板之间的液晶层。

现在,将参照图 3 来详细描述 LCD 的下显示面板。图 3 是包括图 1 中示出的 A 型像素的下显示面板的布局图。

参照图 3,栅极线 22 和存储配线 28 位于绝缘基底上,所述绝缘基底可由例如透明玻璃形成。

栅极线 22 通常沿水平方向延伸并传输栅极信号。栅极线 22 按行连接到每个像素。栅极线 22 包括一对第一突出栅电极 26a 和第二突出栅电极 26b。

栅极线 22 以及第一突出栅电极 26a 和第二突出栅电极 26b 称为栅极配线。

存储配线 28 通常沿水平方向延伸并与像素电极 82 一起形成存储电容器。在本实施例中，存储配线 28 与第一子像素电极 82a 的中心叠置。然而，本发明并不限于此。存储配线 28 的形状和布置可以改变。

栅极配线和存储配线 28 可由铝 (Al) 系金属 (如铝和铝合金)、银 (Ag) 系金属 (如银和银合金)、铜 (Cu) 系金属 (如铜和铜合金)、钼 (Mo) 系金属 (如钼和钼合金)、铬 (Cr)、钛 (Ti) 或钽 (Ta) 形成。

另外，栅极配线和存储配线 28 可具有由物理性能不同的两层导电膜 (未示出) 构成的多膜结构。两层导电膜中的一层可由低电阻率的金属 (如铝系金属、银系金属或铜系金属) 形成，以减少栅极配线和存储配线 28 的信号延迟或减小栅极配线和存储配线 28 的压降。导电膜中的另一层膜可由不同的材料形成，具体地讲，可由与氧化铟锡 (ITO) 和氧化铟锌 (IZO) 具有良好接触性能的材料 (如钼系金属、铬、钛或钽) 形成。多膜结构的示例包括下铬膜和上铝膜以及下铝膜和上钼膜。然而，本发明并不限于此。栅极配线和存储配线 28 可由不同的金属和导体形成。

栅极绝缘膜 (未示出) 可位于栅极线 22 和存储配线 28 上，其中，栅极绝缘膜可由氮化硅 (SiN_x) 形成。

一对半导体层 40a 和 40b 可位于栅极绝缘膜上，其中，所述半导体层 40a 和 40b 可由氢化非晶硅或多晶硅形成。半导体层 40a 和 40b 可具有不同的形状。例如，半导体层 40a 和 40b 可为岛状或者可线性地形成。在本实施例中，半导体层 40a 和 40b 为岛状。

欧姆接触层 (未示出) 可位于半导体层 40a 和 40b 的每层上，其中，欧姆接触层可由诸如以高浓度用 n-型杂质掺杂的 n+ 氢化非晶硅或硅化物的材料形成。即，一对欧姆接触层可形成在半导体层 40a 和 40b 上。

一对第一数据线 62a 和第二数据线 62b 以及与第一数据线 62a 和第二数据线 62b 对应的一对第一漏电极 66a 和第二漏电极 66b 形成在欧姆接触层和栅极绝缘膜上。

第一数据线 62a 和第二数据线 62b 通常沿竖直方向延伸，并与栅极线 22 和存储配线 28 交叉，并且第一数据线 62a 和第二数据线 62b 将数据电压传输到栅极线 22 和存储配线 28。第一源电极 65a 和第二源电极 65b 分别从第一数据线 62a 和第二数据线 62b 分支，并分别向第一漏电极 66a 和第二漏电极 66b

延伸。如图 3 所示, 像素被划分为一对子像素, 第一数据线 62a 将数据信号传输到所述一对子像素中的一个, 第二数据线 62b 将另一数据信号传输到所述一对子像素中的另一个。

第一数据线 62a 和第二数据线 62b、第一源电极 65a 和第二源电极 65b 以及第一漏电极 66a 和第二漏电极 66b 被称作数据配线。

数据配线可由铬、钼系金属或难熔金属(如钽和钛)形成。此外, 数据配线可具有由下膜和上膜构成的多膜结构(未示出), 其中, 所述下膜由难熔金属形成, 所述上膜由低电阻率的材料形成并位于下膜上。多膜结构的示例包括下铬膜和上铝膜以及下铝膜和上钼膜。可选择地, 多膜结构可为具有钼膜-铝膜-钼膜的三层膜结构。

第一源电极 65a 和第二源电极 65b 的至少部分分别与半导体层 40a 和 40b 叠置。另外, 第一漏电极 66a 和第二漏电极 66b 分别相对于栅电极 26a 和 26b 面向第一源电极 65a 和第二源电极 65b, 并且第一漏电极 66a 和第二漏电极 66b 的至少部分分别与半导体层 40a 和 40b 叠置。上述的欧姆接触层可布置在半导体层 40a 和 40b 与第一源电极 65a 和第二源电极 65b 及第一数据线 62a 和第二数据线 62b 之间, 其中, 半导体层 40a 和 40b 位于欧姆接触层下方, 第一源电极 65a 和第二源电极 65b 及第一数据线 62a 和第二数据线 62b 位于欧姆接触层的上方。欧姆接触层减小接触电阻。

钝化层(未示出)可形成在数据配线及半导体层 40a 和 40b 的暴露部分上。钝化层可由无机材料(如氮化硅或氧化硅)、具有光敏性和良好的平坦化性能的有机材料或者通过等离子体增强化学气相沉积(PECVD)形成的低介电常数(low-k dielectric)材料(如 α -Si:C:O 或 α -Si:O:F)形成。钝化层可由下无机层和上有机层构成, 从而在利用有机层的良好特性的同时保护半导体层 40a 和 40b 的暴露部分。

第一子像素电极 82a 和第二子像素电极 82b 可形成在钝化层上。第一子像素电极 82a 和第二子像素电极 82b 分别通过第一接触孔 76a 和第二接触孔 76b 连接到第一漏电极 66a 和第二漏电极 66b, 并且第一子像素电极 82a 和第二子像素电极 82b 位于像素区域中。第一子像素电极 82a 和第二子像素电极 82b 可由透明的导体(如 ITO 或 IZO)形成, 或者可由反射导体(如铝)形成。

如上所述, 第一子像素电极 82a 和第二子像素电极 82b 分别通过第一接

触孔 76a 和第二接触孔 76b 连接到第一漏电极 66a 和第二漏电极 66b。因此，可对第一子像素电极 82a 和第二子像素电极 82b 供应来自第一漏电极 66a 和第二漏电极 66b 的不同的数据电压。

施加有不同的数据电压的第一子像素电极 82a 和第二子像素电极 82b 与上显示面板中的共电极一起产生电场，从而确定第一子像素电极 82a 和第二子像素电极 82b 与共电极之间的液晶分子的取向。

子像素电极 82a 和 82b 中的每个与共电极形成液晶电容器 Clca 或 Clcb，因此，即使在薄膜晶体管（即，开关器件 Qa 或 Qb）截止后，也能够维持施加到其的电压。存储电容器 Csta 和 Cstb 可并联连接到液晶电容器 Clca 和 Clcb，以增强电压维持能力。存储电容器 Csta 和 Cstb 的每个由存储配线 28 与第一子像素电极 82a 或第二子像素电极 82b 的叠置形成，或者由存储配线 28 与连接到第一子像素电极 82a 的第一漏电极 66a 或连接到第二子像素电极 82b 的第二漏电极 66b 的叠置形成。

一个像素电极 82 包括第一子像素电极 82a 和第二子像素电极 82b，其中，第一子像素电极 82a 和第二子像素电极 82b 相互接合并它们在它们之间具有预定的间隙 83。第一子像素电极 82a 位于像素的区域中，且形状基本上为侧躺的“V”形，第二子像素电极 82b 位于该像素的剩余区域中。

第一子像素电极 82a 和第二子像素电极 82b 之间的间隙 83 包括相对于栅极线 22 成大约 45 度或-45 度的角度的倾斜部分和连接倾斜部分的竖直部分。畴划分部分（domain partition portion）84（如切口或突出）相对于栅极线 22 成大约 45 度或-45 度的角度，并形成在第二子像素电极 82b 中。

根据向液晶层施加电场时包括在液晶层中的液晶分子的主取向矢所排列的方向，将像素电极 82 的显示区域分为多个畴。畴划分部分 84 将像素电极 82（例如，第二子像素电极 82b）划分为多个畴。畴表示具有由于像素电极 82 和共电极 90（见图 5）之间形成的电场而导致其取向矢沿特定的方向一起倾斜的分子的区域。

相对高的数据电压经第一数据线 62a 被施加到第一子像素电极 82a，相对低的数据电压经第二数据线 62b 被施加到第二子像素电极 82b。因此，可以提高 LCD 的侧面可见性。

取向膜（未示出）可使液晶层取向，可将取向膜涂覆在第一子像素电极 82a 和第二子像素电极 82b 以及钝化层上。

如果 LCD 在低灰度电压下工作,则 LCD 实际上由被施加有相对高的电压的第一子像素电极 82a 驱动。因此,如果第一子像素电极 82a 和第一数据线 62a 的耦合电容与第一子像素电极 82a 和第二数据线 62b 的耦合电容之间的差减小,则可以防止由于第一数据线 62a 和第二数据线 62b 的单独的串扰而导致的 LCD 的显示品质的劣化。

以下,将参照图 3 和图 4 来详细描述第一子像素电极 82a 与第一数据线 62a 和第二数据线 62b 的每个之间的耦合电容。图 4 是示出图 3 中所示的第一子像素电极 82a 与第一数据线 62a 和第二数据线 62b 之间的连接关系的示意图。

参照图 3 和图 4,第一子像素电极 82a 的形状基本上为侧躺的“V”形。两个耦合电容器 C1 和 C2 形成在第一子像素电极 82a 邻近于第一数据线 62a 的两个区域。此外,另一耦合电容器 C3 形成在第一子像素电极 82a 邻近于第二数据线 62b 的区域中。换言之,第一子像素电极 82a 具有“V”字的形状,并且“V”字的底部邻近于第二数据线 62b。

第一漏电极 66a 和第二漏电极 66b 分别位于第一栅电极 26a 和第二栅电极 26b 上。第一漏电极连接部分 67a 和第二漏电极连接部分 67b 分别从第一漏电极 66a 和第二漏电极 66b 延伸到第一接触孔 76a 和第二接触孔 76b。第一漏电极连接部分 67a 和第二漏电极连接部分 67b 基本上可由与数据配线的材料相同的材料形成并与数据配线形成在同一层上。

第一漏电极连接部分 67a 和第二漏电极连接部分 67b 相互电绝缘,并一起形成基本为矩形的带。具体地讲,第一漏电极连接部分 67a 包括:第一图案 67_1,沿竖直方向延伸并将半导体层 40a 上的第一漏电极 66a 与第一接触孔 76a 连接;第二图案 67_2,从第一图案 67_1 沿水平方向延伸;第三图案 67_3,从第二图案 67_2 延伸并平行于第二数据线 62b。第二漏电极连接部分 67b 沿水平方向延伸并将半导体层 40b 上的第二漏电极 66b 与第二接触孔 76b 连接。

耦合电容器 C1 和 C2 形成在第一子像素电极 82a 和第一数据线 62a 之间,耦合电容器 C3 形成在第一子像素电极 82a 和第二数据线 62b 之间。第一子像素电极 82a 邻近于第一数据线 62a 的区域相对宽于第一子像素电极 82a 邻近于第二数据线 62b 的区域。例如,第一子像素电极 82a 邻近于第一数据线 62a 的区域与第一子像素电极 82a 邻近于第二数据线 62b 的区域的比大于 1 且小

于或等于 2.5。另外，存储配线 28 形成在第一子像素电极 82a 邻近于第二数据线 62b 的区域的下方，并阻碍耦合。因此，在第一子像素电极 82a 和第一数据线 62a 之间形成的耦合电容器 C1 和 C2 的耦合电容相对大于在第一子像素电极 82a 和第二数据线 62b 之间形成的耦合电容器 C3 的耦合电容。

因此，与第二数据线 62b 平行地布置的第三图案 67_3 形成在第一漏电极连接部分 67a 中，以补充第一子像素电极 82a 与第二数据线 62b 的耦合电容。第三图案 67_3 与第二数据线 62b 形成耦合电容器 Ca。这使得耦合电容器 C1 和 C2 与耦合电容器 C3 和 Ca 之间的电容差将会减小，其中，耦合电容器 C1 和 C2 形成在第一子像素电极 82a 和第一数据线 62a 之间，耦合电容器 C3 和 Ca 形成在第一子像素电极 82a 和第二数据线 62b 之间。可以通过改变第三图案 67_3 的长度以及第三图案 67_3 和第二数据线 62b 之间的距离来调节耦合电容器 Ca 的耦合电容。

以下，将参照图 5 和图 6 来描述上显示面板和 LCD。图 5 是连接到图 3 中示出的下显示面板的上显示面板的布局图。图 6 是包括图 3 中示出的下显示面板和图 5 中示出的上显示面板的 LCD 的布局图。

用于防止光泄漏的黑矩阵 94、RGB 滤色器 96 和共电极 90 位于绝缘基底（未示出）上，其中，共电极 90 可由透明的导电材料（如 ITO 或 IZO）形成，绝缘基底可由透明玻璃形成。这里，黑矩阵 94 可位于由栅极线 22、第一数据线 62a、第二数据线 62b 和薄膜晶体管限定的区域中。另外，黑矩阵 94 可具有不同的形状，以在第一子像素电极 82a 和第二子像素电极 82b 及薄膜晶体管周围的区域中防止光泄漏。

共电极 90 面向第一子像素电极 82a 和第二子像素电极 82b，并包括畴划分部分 92，如切口或突出，其中，所述畴划分部分 92 相对于栅极线 22 成大约 45 度或 -45 度的角度。畴划分部分 92 的倾斜部分、第一子像素电极 82a 和第二子像素电极 82b 之间的间隙 83 以及第二子像素电极 82b 中的畴划分部分 84 被交替地排列。

可在共电极 90 上涂覆排列液晶分子的取向膜（未示出）。

如果将如上所述构造的上下显示面板对齐并将它们相互连接，则可将液晶材料注入到面板之间，从而形成 LCD 的基本结构。当上下显示面板对齐时，第一子像素电极 82a 和第二子像素电极 82b 之间的间隙 83、第二子像素电极 82b 中的畴划分部分 84 和共电极 90 的畴划分部分 92 将像素区域划分为多个

畴。因此，可以增大 LCD 的标准视角。

以下，将参照图 7 和图 8 来描述根据本发明另一示例性实施例的 LCD。图 7 是包括图 1 中的 B 型像素的下显示面板的布局图。图 8 是示出图 7 中所示的子像素电极和数据线之间的连接关系的示意图。为了便于描述，与图 3、图 4、图 5 和图 6 中示出的元件具有相同功能的元件用相同的标号表示。因此，将省略对它们的详细描述。除了下面的特征之外，根据本实施例的 LCD 具有与根据上一实施例的 LCD 的结构基本相同的结构。

如图 7 和图 8 所示，第一漏电极 66a 通过第一漏电极连接部分 167a 和第二接触孔 76b 接触第二子像素电极 82b，第二漏电极 66b 通过第二漏电极连接部分 167b 和第一接触孔 76a 接触第一子像素电极 82a。第一漏电极连接部分 167a 和第二漏电极连接部分 167b 以及数据配线（62a、62b、65a、65b、66a 和 66b）在同一层上由基本相同的材料形成。

第一漏电极连接部分 167a 和第二漏电极连接部分 167b 相互电绝缘，并一起形成基本为矩形的带。具体地讲，第一漏电极连接部分 167a 包括：第一图案 167_4，沿水平方向延伸并将半导体层 40a 上的第一漏电极 66a 和第二接触孔 76b 连接；第二图案 167_1，从第一漏电极 66a 沿竖直方向延伸。第二漏电极连接部分 167b 包括：第一图案 167_3，从半导体层 40b 上的第二漏电极 66b 沿竖直方向延伸并平行于第二数据线 62b 布置；第二图案 167_2，沿水平方向延伸并连接第一图案 167_3 和第一接触孔 76a。

耦合电容器 C1 和 C2 形成在第一子像素电极 82a 和第一数据线 62a 之间，耦合电容器 C3 形成在第一子像素电极 82a 和第二数据线 62b 之间。第一子像素电极 82a 邻近于第一数据线 62a 的区域相对宽于第一子像素电极 82a 邻近于第二数据线 62b 的区域。例如，第一子像素电极 82a 邻近于第一数据线 62a 的区域与第一子像素电极 82a 邻近于第二数据线 62b 的区域的比大于 1 且小于或等于 2.5。另外，存储配线 28 形成在第一子像素电极 82a 邻近于第二数据线 62b 的区域的下方，并阻碍耦合。因此，在第一子像素电极 82a 和第一数据线 62a 之间形成的耦合电容器 C1 和 C2 的耦合电容相对大于在第一子像素电极 82a 和第二数据线 62b 之间形成的耦合电容器 C3 的耦合电容。

因此，与第二数据线 62b 平行地布置的第一图案 167_3 形成在第二漏电极连接部分 167b 中，以补充第一子像素电极 82a 和第二数据线 62b 之间的耦合电容。第一图案 167_3 与第二数据线 62b 形成耦合电容器 Cb。这使得第一

子像素电极 82a 和第一数据线 62a 的耦合电容器 C1 和 C2 与第一子像素电极 82a 和第二数据线 62b 的耦合电容器 C3 和 Cb 之间的电容差将会减小。可以通过改变第一图案 167_3 的长度以及第一图案 167_3 和第二数据线 62b 之间的距离来调节耦合电容器 Cb 的耦合电容。

以下,将参照图 9 来描述根据本发明实施例的 LCD 的显示性能。

图 9 是示出在灰阶变换的情况下,图 1 和图 3 中示出的 A 型像素与图 1 和图 7 中示出的 B 型像素之间的亮度差的曲线图。在图 9 的曲线图中,Q 表示当在本发明的实施例中使用如上所述的一起形成基本为矩形的带的漏电极连接部分时的亮度差数据。P 表示不使用漏电极连接部分时的亮度差数据。

如图 9 所示,利用漏电极连接部分,可以减小子像素电极和所述子像素电极两侧的一对数据线中的一条数据线的耦合电容与所述子像素电极和所述对数据线中的另一条的耦合电容之间的差。因此,可以防止由于串扰而导致的 LCD 的显示品质的劣化,并可以减小 A 型像素和 B 型像素之间的亮度差。因此,根据本发明的示例性实施例的 LCD 可以在整体上保持基本均匀的亮度。

在如上所述的本发明的示例性实施例中,当使用 V 形的子像素电极时,利用一起形成基本为矩形的带的漏电极连接部分,可以减小子像素电极和邻近于该子像素电极的一对数据线之间的耦合电容之差。耦合电容之间的差源自于子像素电极分别与数据线的耦合区域之间的差。然而,本发明并不限于 V 形的子像素电极,并可应用于与相邻的数据线之间具有不同的耦合区域的各种形状的子像素电极。

如上所述,根据本发明的 LCD 将不同的数据电压施加到一起形成为像素的一对子像素,从而提高侧面可见性。

另外,利用漏电极连接部分,LCD 调节子像素电极和数据线之间的耦合电容,其中,漏电极连接部分连接漏电极和像素电极并平行于数据线布置。因此,LCD 可防止由于串扰而导致的显示品质的劣化。

本领域的技术人员应该清楚的是,在不脱离本发明的精神或范围的情况下,可对本发明做出各种修改和变形。因此,只要对本发明的修改和变形落入权利要求及其等同物所限定的范围内,本发明意图覆盖这些修改和变形。

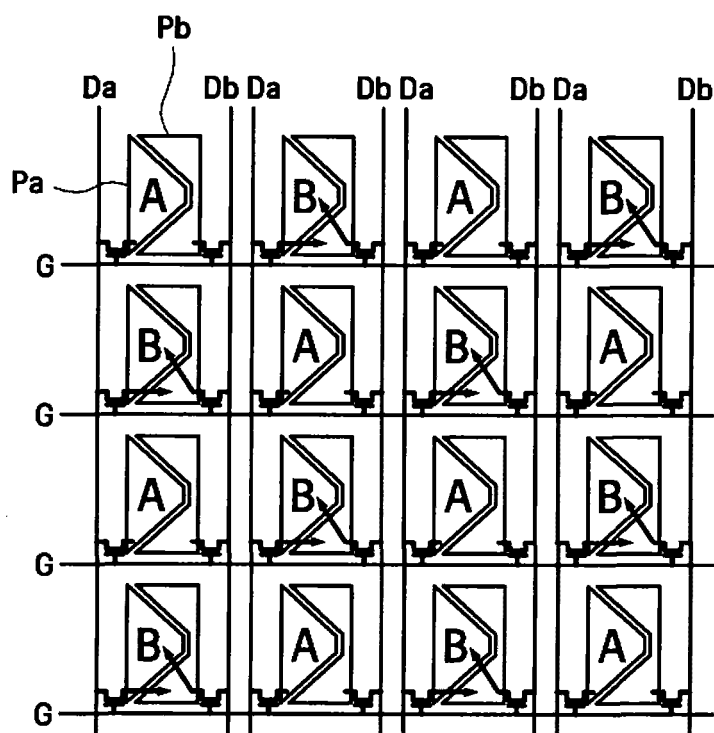


图1

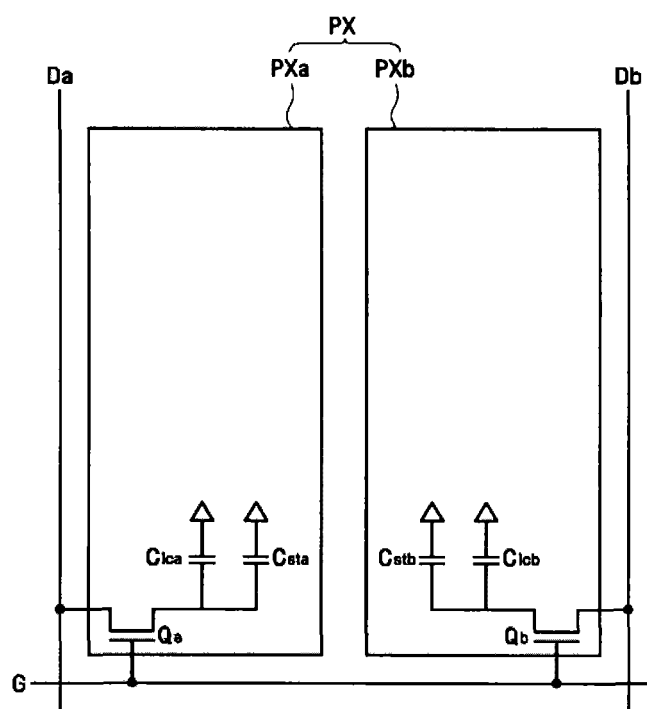


图2

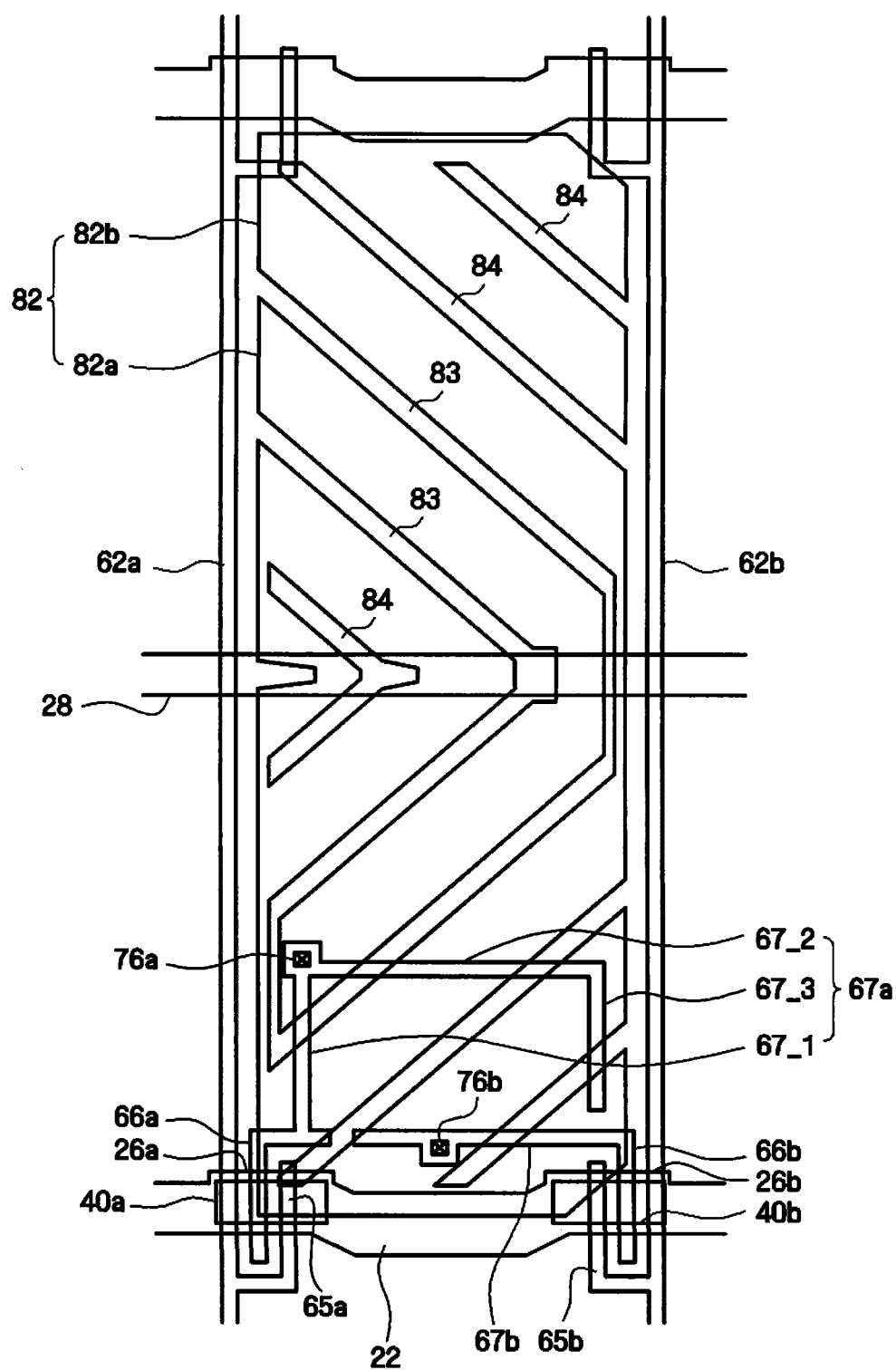


图 3

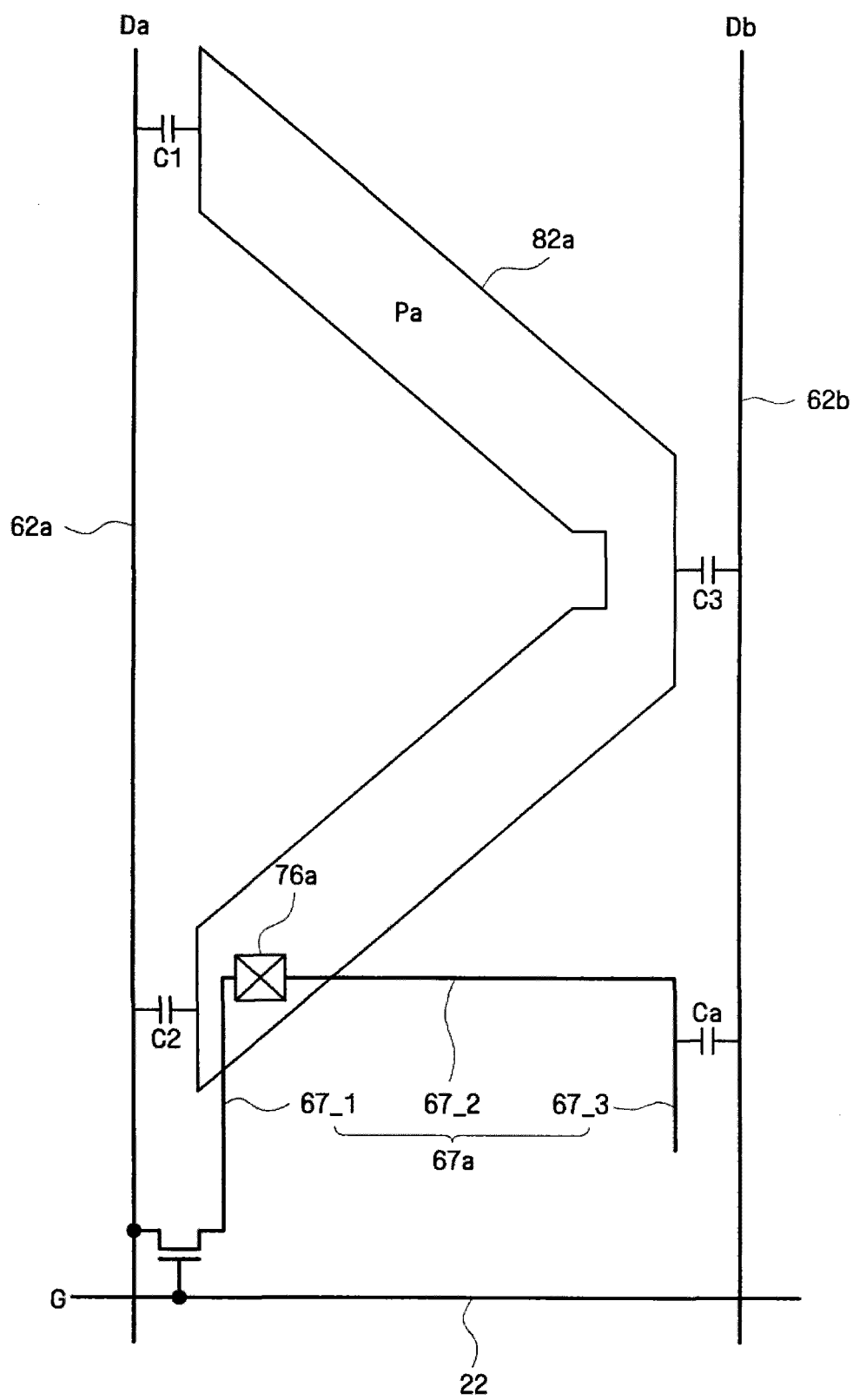


图 4

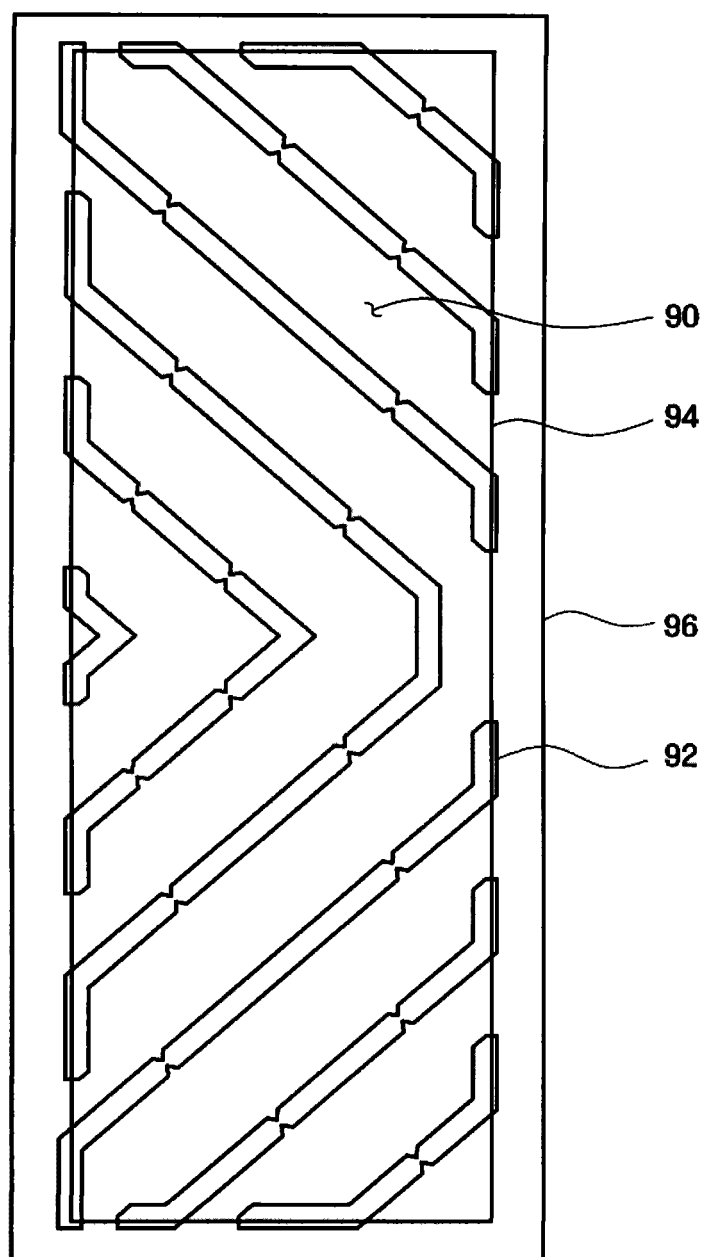


图5

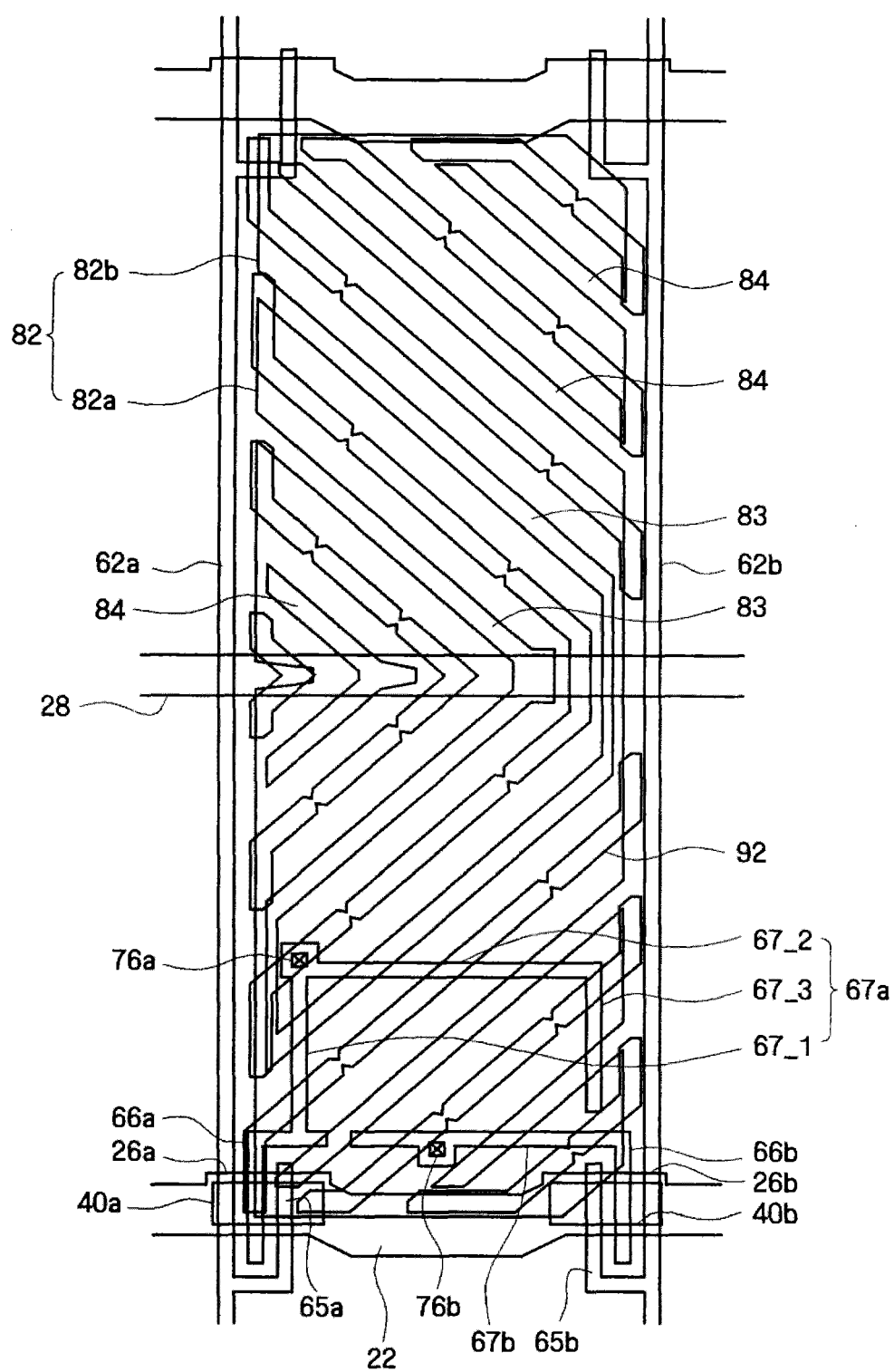


图6

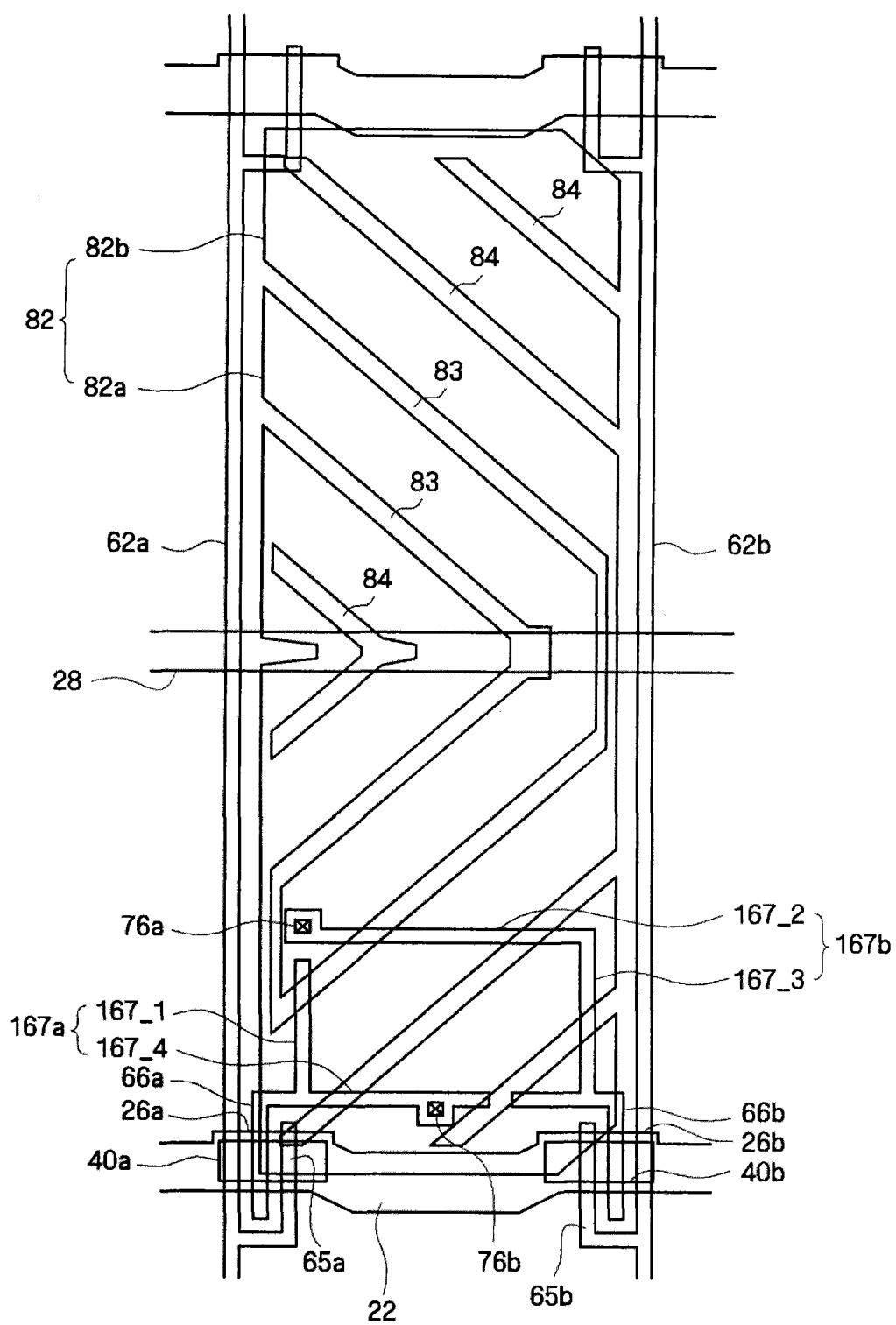


图7

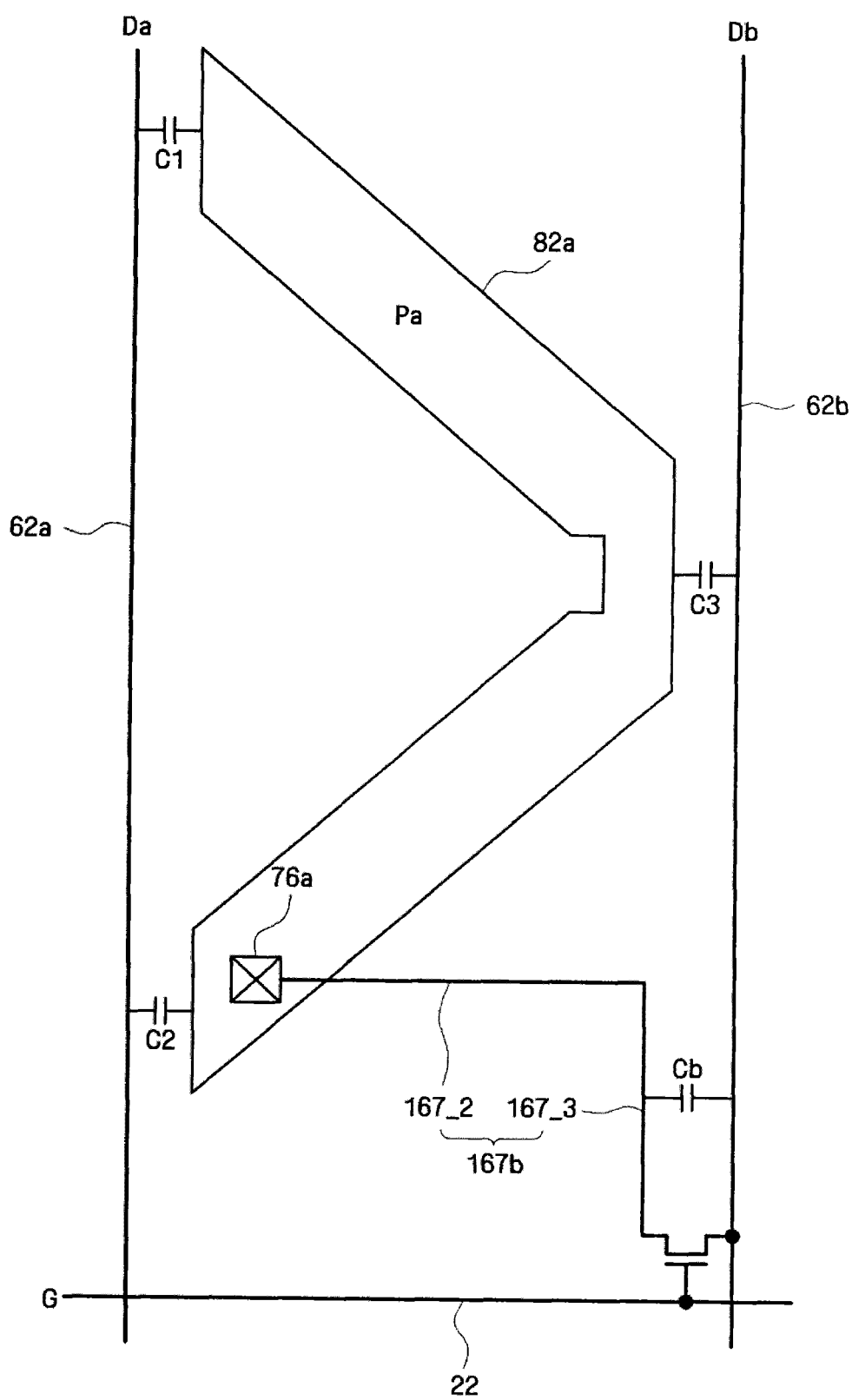


图8

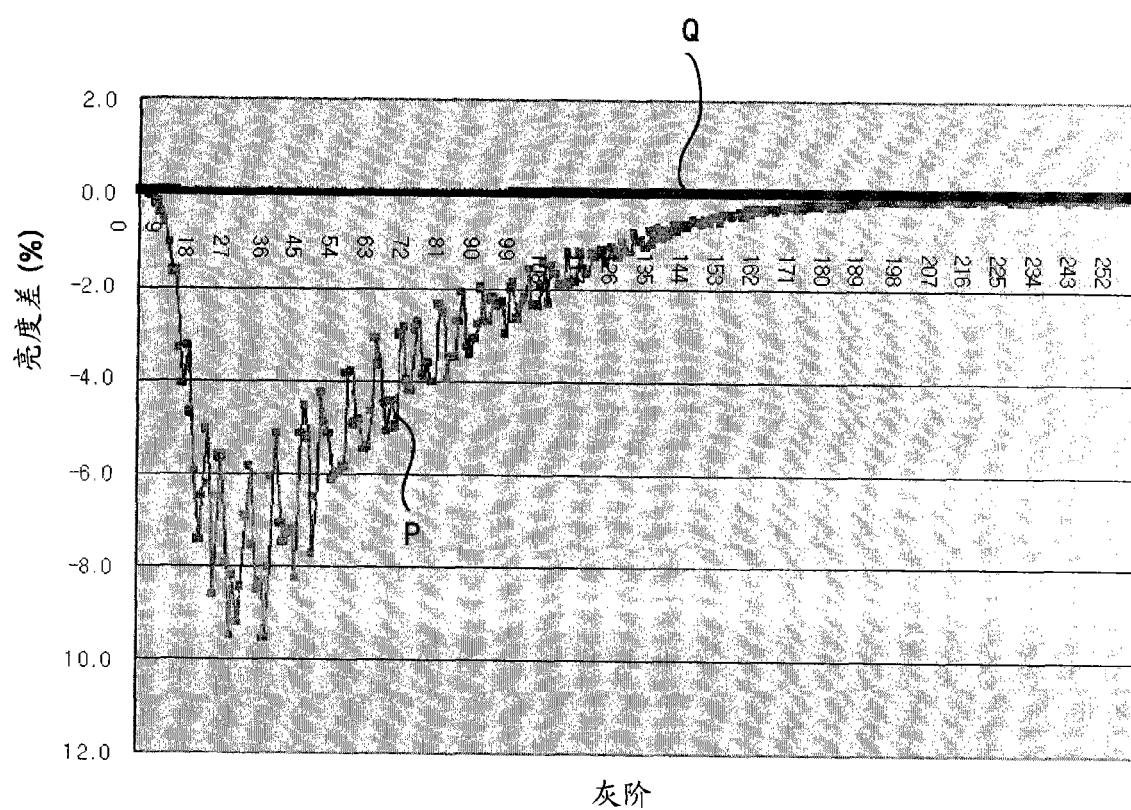


图9

专利名称(译)	液晶显示器		
公开(公告)号	CN101122722A	公开(公告)日	2008-02-13
申请号	CN200710140309.0	申请日	2007-08-09
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	罗惠锡 文盛载 李栢远 李成荣		
发明人	罗惠锡 文盛载 李栢远 李成荣		
IPC分类号	G02F1/1362 G02F1/133 G09G3/36		
CPC分类号	G02F1/133707 G02F2001/134345 G02F1/13624 G02F1/1393		
代理人(译)	李云霞		
优先权	1020060075293 2006-08-09 KR		
其他公开文献	CN101122722B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种提高显示品质的液晶显示器(LCD)。该LCD包括：第一绝缘基底；栅极线，位于第一绝缘基底上并沿第一方向延伸；第一数据线和第二数据线，与栅极线绝缘并交叉，第一数据线和第二数据线相互分隔开并沿第二方向延伸；第一薄膜晶体管和第二薄膜晶体管(TFT)，分别连接到栅极线以及第一数据线和第二数据线；第一子像素电极和第二子像素电极，分别连接到第一TFT和第二TFT；第一漏电极连接部分和第二漏电极连接部分，分别将第一TFT和第二TFT连接到第一子像素电极和第二子像素电极。第一漏电极连接部分和第二漏电极连接部分相互电绝缘，并一起形成基本为矩形的带。

