

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/1362 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200710006765.6

[43] 公开日 2007 年 8 月 29 日

[11] 公开号 CN 101025532A

[22] 申请日 2007.2.6

[21] 申请号 200710006765.6

[30] 优先权

[32] 2006. 2. 20 [33] KR [31] 16063/06

[71] 申请人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 郑营培

[74] 专利代理机构 北京市柳沈律师事务所
代理人 陶凤波

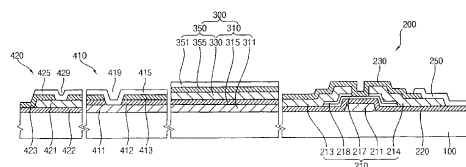
权利要求书 4 页 说明书 14 页 附图 7 页

[54] 发明名称

液晶显示面板的阵列基板

[57] 摘要

本发明公开了一种阵列基板，其包括：包括显示区和周边区的基板，薄膜晶体管形成于所述显示区内并且电容器形成于周边区内。所述电容器包括第一子电容器和第二子电容器。第一子电容器包括下电极层、在所述下电极层上形成的中间电极层和设置在所述下电极层和中间电极层之间的第一介电层。第二子电容器设置在所述第一子电容器上并且包括中间电极层、在所述中间电极层上形成的上电极层和设置在所述中间电极层和上电极层之间的第二介电层。



1.一种阵列基板，包括：

包括包含多个像素部的显示区和与显示区相邻的周边区的基板；

在所述显示区内形成并且包括栅极、源极和漏极的薄膜晶体管；和

在所述周边区内形成的电容器，并且所述电容器包括：

第一子电容器，包括下电极层、在所述下电极层上形成的中间电极层和在所述下电极层和中间电极层之间设置的第一介电层；和

第二子电容器，设置在所述第一子电容器上并且包括所述中间电极层、在所述中间电极层上形成的上电极层和设置在所述中间电极层和上电极层之间的第二介电层。

2. 根据权利要求 1 的阵列基板，其中所述下电极层由与所述栅极基本相同的层形成。

3. 根据权利要求 2 的阵列基板，其中所述中间层由与所述源极和漏极基本相同的层形成。

4. 根据权利要求 3 的阵列基板，还包括在所述栅极上形成的栅极绝缘层，其中所述第一介电层由与所述栅极绝缘层基本相同的层形成。

5. 根据权利要求 3 的阵列基板，还包括与漏极电连接的透明电极，其中所述上电极层由与所述透明电极基本相同的层形成。

6. 根据权利要求 5 的阵列基板，还包括在所述源极和漏极上形成的钝化层，其中所述第二介电层由与所述钝化层基本相同的层形成。

7. 根据权利要求 3 的阵列基板，还包括在所述薄膜晶体管上形成的反射电极，其中所述上电极由与所述反射电极基本相同的层形成。

8. 根据权利要求 1 的阵列基板，其中所述下电极层和上电极层相互电连接，使得所述第一和第二子电容器相互并联电连接。

9. 一种阵列基板，包括：

包括包含多个像素部的显示区和与显示区相邻的周边区的基板；

在所述显示区内形成并且包括栅极、源极和漏极的薄膜晶体管；

在所述周边区内形成的电容器，并且所述电容器包括第一子电容器和设置在所述第一子电容器上的第二子电容器；和

在所述周边区内形成以便对所述电容器施加电压的焊盘部。

10. 根据权利要求 9 的阵列基板, 其中所述第一子电容器包括下电极层、在所述下电极层上形成的中间电极层和在所述下电极层和中间电极层之间设置的第一介电层。

11. 根据权利要求 10 的阵列基板, 其中所述第二子电容器包括中间电极层、在所述中间电极层上形成的上电极层和在所述中间电极层和上电极层之间设置的第二介电层。

12. 根据权利要求 11 的阵列基板, 其中所述焊盘部包括:

电连接到所述下电极和上电极层的第一焊盘; 和

电连接到所述中间电极层的第二焊盘。

13. 根据权利要求 12 的阵列基板, 其中所述第一和第二子电容器相互并联电连接。

14. 根据权利要求 13 的阵列基板, 还包括从所述下电极层延伸的第一电压提供布线, 其中所述下电极层通过所述第一电压提供布线电连接到第一焊盘。

15. 根据权利要求 14 的阵列基板, 其中所述第一焊盘包括从所述第一电压提供布线延伸的第一焊盘电极。

16. 根据权利要求 15 的阵列基板, 其中所述下电极层、第一电压提供布线和第一焊盘电极由与所述栅极基本相同的层形成。

17. 根据权利要求 15 的阵列基板, 还包括从所述上电极层延伸的第三电压提供布线。

18. 根据权利要求 17 的阵列基板, 其中所述第一焊盘还包括从所述第三电压提供布线延伸的第一盖电极。

19. 根据权利要求 18 的阵列基板, 还包括与漏极电连接的透明电极, 其中所述上电极层、第三电压提供布线和第一盖电极由与所述透明电极基本相同的层形成。

20. 根据权利要求 18 的阵列基板, 其中所述第一焊盘还包括设置在所述第一焊盘电极和第一盖电极之间的第一中间层。

21. 根据权利要求 20 的阵列基板, 其中所述第一中间层由与所述第一介电层基本相同的层形成。

22. 根据权利要求 21 的阵列基板, 还包括在所述栅极上形成的栅极绝缘层, 其中所述第一介电层和第一中间层由与所述栅极绝缘层基本相同的层

形成。

23. 根据权利要求 20 的阵列基板, 其中所述第一焊盘通过在所述第一中间层内的第一接触孔被暴露, 并且所述第一焊盘电极通过所述第一接触孔与所述第一盖电极接触。

24. 根据权利要求 17 的阵列基板, 还包括在所述薄膜晶体管上形成的反射电极, 其中所述上电极层和第三电压提供布线由与所述反射电极基本相同的层形成。

25. 根据权利要求 13 的阵列基板, 还包括从所述中间电极层延伸的第二电压提供布线, 其中所述中间电极层通过第二电压提供布线与第二焊盘电连接。

26. 根据权利要求 25 的阵列基板, 其中所述第二焊盘包括从所述第二电压提供布线延伸的第二焊盘电极。

27. 根据权利要求 26 的阵列基板, 其中所述中间层、第二电压提供布线和第二焊盘电极由与所述源极和漏极基本相同的层形成。

28. 根据权利要求 27 的阵列基板, 其中所述第二焊盘还包括在所述第二焊盘电极上形成的第二盖电极。

29. 根据权利要求 28 的阵列基板, 还包括电连接到漏极的透明电极, 其中所述第二盖电极由与所述透明电极基本相同的层形成。

30. 一种阵列基板, 包括:

包括包含多个像素部的显示区和与显示区相邻的周边区的基板;

在所述基板的显示区内形成并且包括栅极、源极和漏极的薄膜晶体管;

和

在所述周边区内形成的电容器, 并且所述电容器包括:

第一子电容器, 包括下电极层、在所述下电极层上形成的中间电极层和在所述下电极层和中间电极层之间设置的第一介电层;

第二子电容器, 设置在所述第一子电容器上, 并且包括所述中间电极层、在所述中间电极层上形成的上电极层和设置在所述中间电极层和上电极层之间的第二介电层; 和

形成通过所述第一介电层和第二介电层的接触部, 所述下电极层通过所述接触部与上电极层接触, 使得第一子电容器与第二子电容器并联电连接。

31. 根据权利要求 30 的阵列基板, 其中所述下电极层由与所述栅极基

本相同的层形成。

32. 根据权利要求 31 的阵列基板, 其中所述中间电极层由与所述源极和漏极基本相同的层形成。

33. 根据权利要求 32 的阵列基板, 还包括电连接到漏极的透明电极, 其中所述上电极层由与所述透明电极基本相同的层形成。

34. 根据权利要求 32 的阵列基板, 还包括在所述薄膜晶体管上形成的反射电极, 其中所述上电极层由与所述反射电极层基本相同的层形成。

35. 根据权利要求 30 的阵列基板, 还包括:

电连接到所述下电极层的第一焊盘; 和

电连接到所述中间电极层的第二焊盘。

36. 根据权利要求 31 的阵列基板, 还包括从所述下电极层延伸的第一电压提供布线, 其中所述下电极层通过所述第一电压提供布线电连接到所述第一焊盘。

37. 根据权利要求 36 的阵列基板, 其中所述第一焊盘包括从所述第一电压提供布线延伸的第一焊盘电极。

38. 根据权利要求 37 的阵列基板, 其中所述下电极层、第一电压提供布线和第一焊盘电极由与所述栅极基本相同的层形成。

39. 根据权利要求 38 的阵列基板, 其中所述第一焊盘还包括在所述第一焊盘电极上形成的第一盖电极。

40. 根据权利要求 35 的阵列基板, 其中所述阵列基板还包括从所述中间电极层延伸的第二电压提供布线, 所述中间电极层通过第二电压提供布线电连接第二焊盘。

41. 根据权利要求 40 的阵列基板, 其中所述第二焊盘还包括从所述第二电压提供布线延伸的第二焊盘电极。

42. 根据权利要求 41 的阵列基板, 其中所述中间电极层、第二电压提供布线和第二焊盘电极由与所述源极和漏极基本相同的层形成。

43. 根据权利要求 41 的阵列基板, 其中所述第二焊盘还包括在所述第二焊盘电极上形成的第二盖电极。

液晶显示面板的阵列基板

技术领域

本发明涉及一种液晶显示面板的阵列基板。更具体地，本发明涉及能够提高电容器电容的液晶显示面板的阵列基板。

背景技术

通常液晶显示器（LCD）设备使用液晶的光和电特性显示图像。所述LCD设备具有各种特性，例如重量轻、功耗速率低并且需要的驱动电压低等。LCD设备用于相关产业的各种领域。

LCD设备包括具有阵列基板的LCD面板、面对阵列基板的滤色器基板和设置在阵列基板和滤色器基板之间的液晶层。此外，阵列基板具有多个薄膜晶体管、多条栅极布线和多条漏极布线。

驱动薄膜晶体管的驱动电路形成于印刷电路板（PCB）上，并且通过带载封装（TCP）电连接阵列基板。驱动电路直接形成于阵列基板的周边区上。

具有在阵列基板上的驱动电路的阵列基板还包括稳定电压或泵浦电荷的电容器。

为了增加电容器的电容量，增加了电容器的面积。当LCD面板的非显示区或周边区的面积小时，电容器的尺寸受到限制，由此也限制了电容器的电容量。

因此，具有一种在受到限制的面积内增加电容量的方法变得很关键。

发明内容

典型实施方式提供了一种能够最小化电容器的面积并且增加电容器电容的阵列基板。

典型实施方式还提供了一种能够简化制造工艺并且增加电容器电容的阵列基板。

在一典型实施方式中，阵列基板包括具有多个像素部的显示区和与显示

区相邻的周边区、在显示区中形成并且包括栅极、源极和漏极的薄膜晶体管、和在周边区中形成的具有第一子电容器和第二子电容器的电容器。

第一子电容器包括下电极层、在下电极层上形成的中间电极层和在下电极层和中间电极层之间设置的第一介电层。

第二子电容器设置在第一子电容器上并且包括中间电极层、在中间电极层上形成的上电极层和设置在中间电极层和上电极层之间的第二介电层。

在典型实施方式中，第一子电容器的下电极层可以由与薄膜晶体管的栅极基本相同的层形成。中间电极层可以由与薄膜晶体管的源极和漏极基本相同的层形成。

在典型实施方式中，阵列基板还包括在薄膜晶体管的栅极上形成的栅极绝缘层。第一子电容器的第一介电层可以由与栅极绝缘层基本相同的层形成。

在典型实施方式中，阵列基板还包括与薄膜晶体管的漏极电连接的透明电极。第二子电容器的上电极层可以由与透明电极基本相同的层形成。

在典型实施方式中，阵列基板还包括在薄膜晶体管的源极和漏极上形成的钝化层。第二子电容器的第二介电层可以由与钝化层基本相同的层形成。

在典型实施方式中，当阵列基板还包括在薄膜晶体管上形成的反射电极时，第二子电容器的上电极可以由与反射电极基本相同的层形成。

在典型实施方式中，第一子电容器的下电极层和第二子电容器的上电极层相互电连接。第一子电容器和第二子电容器相互并联电连接。

在典型实施方式中，阵列基板包括包含具有多个像素部的显示区和与显示区相邻的周边区的基板、在显示区中形成并且包括栅极、源极和漏极的薄膜晶体管、在周边区中形成并且包括第一子电容器和第二子电容器的电容器、和在周边区内形成以对电容器施加电压的焊盘部。

第一子电容器包括下电极层、在下电极层上形成的中间电极层和在下电极层和中间电极层之间设置的第一介电层。

第二子电容器包括中间电极层、在中间电极层上形成的上电极层和在中间电极层和上电极层之间设置的第二介电层。

在典型实施方式中，焊盘部包括电连接第一子电容器的下电极层和第二子电容器的上电极层的第一焊盘，和电连接中间电极层的第二焊盘。

在典型实施方式中，第一子电容器的下电极层和第二在电容器的上电极

层电连接第一焊盘,使得第一和第二子电容器相互并联电连接。

在典型实施方式中,阵列基板还包括从第一子电容器的下电极层延伸的第一电压提供布线。第一焊盘可以通过第一电压提供布线电连接。第一焊盘包括从第一电压提供布线延伸的第一焊盘电极。

在典型实施方式中,第一子电容器的下电极层、第一电压提供布线和第一焊盘电极可以由与薄膜晶体管的栅极基本相同的层形成。

在典型实施方式中,阵列基板还可以包括从第二子电容器的上电极层延伸的第三电压提供布线,并且第一焊盘还可以包括从第三电压提供布线延伸的第一盖电极。

在典型实施方式中,当阵列基板还包括电连接薄膜晶体管的漏极的透明电极时,第二子电容器的上电极层、第三电压提供布线和第一盖电极可以由与透明电极基本相同的层形成。

在典型实施方式中,第一焊盘还可以包括设置在第一焊盘电极和第一盖电极之间的第一中间层,并且第一中间层可以由与第一子电容器的第一介电层基本相同的层形成。当阵列基板还包括在栅极上形成的栅极绝缘层时,第一介电层和第一子电容器的第一中间层可以由与栅极绝缘层基本相同的层形成。

在典型实施方式中,第一焊盘可以通过第一中间层的第一接触孔被暴露,并且第一焊盘电极可以通过第一接触孔与第一盖电极接触。

在典型实施方式中,当阵列基板还包括在薄膜晶体管上的反射电极时,第二子电容器的上电极层和第三电压提供布线可以由与反射电极基本相同的层形成。

在典型实施方式中,阵列基板还可以包括从中间电极层延伸的第二电压提供布线,中间电极层可以通过第二电压提供布线电连接第二焊盘。第二焊盘可以包括从第二电压提供布线延伸的第二焊盘电极。

在典型实施方式中,中间电极层、第二电压提供布线和第二焊盘电极可以由与薄膜晶体管的源极和漏极基本相同的层形成。

在典型实施方式中,第二焊盘还可以包括在第二焊盘电极上形成的第二盖电极。当阵列基板还包括电连接薄膜晶体管的漏极的透明电极时,第二盖电极可以由与透明电极基本相同的层形成。

在典型实施方式中,阵列基板包括包含多个像素部的显示区和与显示区

相邻的周边区的基板、在基板的显示区中形成并且包括栅极、源极和漏极的薄膜晶体管、和在周边区中形成并且包括第一子电容器、第二子电容器的电容器、和接触部。

第一子电容器包括下电极层、在下电极层上形成的中间电极层和设置在下电极层和中间电极层之间的第一介电层。

第二子电容器设置在第一子电容器上并且包括中间电极层、在中间电极层上形成的上电极层、和设置在中间电极层和上电极层之间的第二介电层。

接触部形成通过第一子电容器的第一介电层和第二子电容器的第二介电层。第一子电容器的下电极层通过接触部与第二子电容器的上电极层接触，使得第一子电容器与第二子电容器并联电连接。

在典型实施方式中，阵列基板包括具有下部的第一子电容器和在上部的第二子电容器的并联结构的电容器，使得电容器的电容可以增加而不增加电容器的面积。

当薄膜晶体管的栅极和源极/漏极、或透明电极或反射电极形成时，在第一和第二子电容器内的各电极可以同时形成，由此完成具有高电容的电容器。

附图说明

结合附图，参考下列详细描述，本发明的典型实施方式的上述和其它优点将变得更为显见，其中：

图 1 是示出根据本发明的阵列基板的典型实施方式的示意平面图；

图 2 是示出图 1 中的电容器和像素部的典型实施方式的放大平面图；

图 3 是沿图 2 中 I-I' 线所取的剖面图；

图 4 是示出在图 2 中示出并且相互并联电连接的第一和第二子电容器的电容的平面图；

图 5 是示出根据本发明的阵列基板的电容器和像素部的另一典型实施方式的放大平面图；

图 6 是沿图 5 中 II-II' 线所取的剖面图；

图 7 是示出根据本发明的阵列基板的电容器和像素部的另一典型实施方式的放大平面图；以及

图 8 是沿图 7 中 III-III' 线所取的剖面图。

具体实施方式

现将参考其中显示本发明的实施方式的附图在其后更加全面地描述本发明。然而，本发明可以以许多不同的形式实现且不应解释为限于这里阐述的实施方式。而是，提供这些实施方式使得本公开充分和完整，且向那些本领域的技术人员全面地传达本发明的范围。通篇相似的附图标记指示相似的元件。在附图中，为了清晰夸大了层和区域的厚度。

可以理解当元件或层被称为在另一元件或层“上”、“连接到”和/或“耦合到”另一元件或层时，它可以直接在其他元件上或连接到、耦合到另一元件或层，或者可以存在中间的元件或层。相反，当元件被称为“直接”在其他元件“上”、“直接连接到”和/或“直接耦合到”另一元件或层时，则没有中间元件或层存在。这里所用的术语“和/或”包括相关列举项目的一个或更多的任何和所有组合。

可以理解虽然术语第一、第二和第三可以用于此来描述各种元件、部件、区域、层和/或部分，这些元件、部件、区域、层和/或部分应不受这些术语限制。这些术语只用于区分一个元件、部件、区域、层或部分与其他元件、部件、区域、层或部分。因此，以下讨论的第一元件、部件、区域、层或部分可以被称为第二元件、部件、区域、层或部分，而不背离本发明的教导。

在这里为了描述的方便，可以使用空间相对术语，诸如“下面”、“下方”、“下”、“上方”、“上”等，来描述一个元件或特征和其他元件或特征如图中所示的关系。可以理解空间相对术语旨在包含除了在图中所绘的方向之外的装置在使用或操作中的不同方向。例如，如果在图中的装置被翻转，被描述为在其他元件或特征的“下方”或“下面”的元件则应取向在所述其他元件或特征的“上方”。因此，示范性术语“下方”可以包含下方和上方两个方向。装置也可以有其它取向（旋转 90 度或其它取向）且相应地解释这里所使用的空间相对描述语。

这里所使用的术语是只为了描述特别的实施方式的目的且不旨在限制本发明。如这里所用，单数形式也旨在包括复数形式，除非内容清楚地指示另外的意思。可以进一步理解当在此说明书中使用术语“包括”和/或“包含”说明所述特征、区域、整体、步骤、操作、元件和/或组分的存在，但是不排除存在或添加一个或更多其他特征、区域、整体、步骤、操作、元件、组分和/或其组。

参考横截面图示在这里描述了本发明的实施方式,该图示是本发明的理想实施方式的示意图。因此,可以预期由于例如制造技术和/或公差引起的图示的形状的变化。因此,本发明的实施方式不应解释为限于这里所示的特别的区域形状,而是包括由于例如由制造引起的形状的偏离。例如,被示为矩形的注入区将通常具有修圆或弯曲的特征和/或在其边缘具有注入浓度的梯度而不是从注入区到非注入区的二元变化。相似地,由注入形成的埋入区可以引起埋入区和通过其进行注入的表面之间的区域中的某些注入。因此,图中示出的区域本质上是示意性的且它们的形状不旨在示出区域的精确的形状且不旨在限制本发明的范围。

除非另有界定,这里使用的所有术语(包括技术和科学术语)具有本发明属于的领域的普通技术人员共同理解的相同的意思。还可以理解诸如那些在共同使用的字典中定义的术语应解释为一种与在相关技术和本公开的背景中的它们的涵义一致的涵义,而不应解释为理想化或过度正式的意义,除非在这里明确地如此界定。

此后,将参考附图详细解释本发明。

图1是示出根据本发明的阵列基板的典型实施方式的示意平面图。图2是示出图1中的电容器和像素部的放大平面图。图3是沿图2中I-I'线所取的剖面图。

参考图1至3,阵列基板500包括具有显示区DA和周边区PA的基板100,在基板100的显示区DA内形成的薄膜晶体管210和在基板100的周边区PA内形成的电容器300。

基板100的显示区DA包括多个由多条栅极线260和多条数据线270所界定的多个像素部200。薄膜晶体管210形成于各像素部200内。

薄膜晶体管210包括电连接栅极线260之一的栅极211、电连接数据线270之一的源极213、和漏极214。薄膜晶体管210还可以包括非晶硅层217和在源极/漏极213和214和栅极211之间形成的N+非晶硅层218。

栅极绝缘层220形成于薄膜晶体管210的栅极211上。在典型实施方式中,栅极绝缘层220可以包括氮化硅或氧化硅。钝化层230可以在薄膜晶体管210的源极和漏极213和214上形成。在典型实施方式中,钝化层230可以包括氮化硅、氧化硅或有机绝缘材料。

透明电极250形成于显示区DA的各像素部200上。透明电极250电连接薄膜晶体管210的漏极214。在典型实施方式中,透明电极250可以包括

透明导电材料。可以用于透明电极 250 的透明导电材料包括但不限于氧化铟锡 (ITO)、氧化铟锌 (IZO)、氧化锌 (ZO) 等。这些材料可以单独或组合使用。

驱动薄膜晶体管 210 的驱动电路部 490 可以形成于基板 100 的周边区 PA 内。在一典型实施方式中,驱动电路部 490 可以划分为电连接栅极线 260 的栅极驱动部 491 和电连接数据线 270 的数据驱动部 492。在替代实施方式中,栅极驱动部 491 和数据驱动部 492 可以形成于一个驱动电路部内。

至少一电容器 300 形成于基板 100 的周边区 PA 内。在典型实施方式中,电容器 300 可以用于稳定施加到驱动电路部分 490 或在薄膜晶体管 210 中所使用的电压的电路。在替代的典型实施方式中,电容器 300 可以用作电荷泵浦电路的快速电容器以便提高或反转施加到显示面板上的电压。

参考图 3,电容器 300 包括设置在电容器 300 下部的第一子电容器 310 和设置在电容器 300 上部的第二子电容器 350。

第一子电容器 310 包括下电极层 311、在下电极层 311 上形成的中间电极层 330 和在下电极层 311 和中间电极层 330 之间形成的第一介电层 315。

第二子电容器 350 包括中间层 330、在中间电极层上形成的上电极层 351 和在中间层 330 和上电极层 351 之间形成的第二介电层 355。

各下电极层 311、中间层 330 和上电极层 351 可以包括金属和/或透明导电材料。金属的典型实施方式包括但不限于铜、铝等。透明导电材料的典型实施方式包括但不限于氧化铟锡、氧化铟锌等。

在典型实施方式中,为了简化制造工艺,薄膜晶体管 210 的栅极 211、薄膜晶体管 210 的源极/和漏极 213 和 214 或透明电极 250 可以由与下电极层 311、中间层 330 或上电极层 351 基本相同的层形成。

在一典型实施方式中,第一子电容器 310 的下电极层 311 可以由与薄膜晶体管 210 的栅极 211 基本相同的层形成。中间层 330 可以由与薄膜晶体管 210 的源极/漏极 213 和 214 基本相同的层形成。

第二子电容器 350 的上电极层 351 可以由与透明电极 250 基本相同的层形成。另外,阵列基板 500 还可以包括反射电极(未示出),并且第二子电容器 350 的上电极层 351 可以由与反射电极基本相同的层形成。

为了通过简化的制造工艺形成第一介电层 315 和第二介电层 355,第一子电容器 310 的第一介电层 315 可以由与栅极绝缘层 220 基本相同的层形成,并且第二子电容器 350 的第二介电层 355 可以由与钝化层 230 基本相同的层

形成。

阵列基板 500 还可以包括在基板 100 的周边区 PA 内形成的焊盘部 400，以便对电容器 300 施加电压。

如同在示出的实施方式中，焊盘部 400 包括第一焊盘 410 和第二焊盘 420。第一焊盘 410 电连接第一子电容器 310 的下电极层 311 和第二子电容器 350 的上电极层 351。第二焊盘 420 电连接中间电极层 330。

第一焊盘 410 通过从下电极层 311 延伸的第一电压提供布线 460 电连接下电极层 311。然而，第一焊盘 410 可以以各种方式方法电连接下电极层 311。在一典型实施方式中，连接布线可以不从第一子电容器 310 的下电极层 311 延伸，并且第一焊盘 410 可以通过附加的布线电连接到下电极层 311。

当第一焊盘 410 通过从下电极层 311 延伸的第一电压提供布线 460 电连接第一子电容器 310 的下电极层 311 时，第一焊盘 410 可以包括从第一电压提供布线 460 延伸的第一焊盘电极 411，由此完成第一子电容器 310 的下电极层 311、第一电压提供布线 460 和第一焊盘电极 411。

在典型实施方式中，下电极层 311、第一电压提供布线 460 和第一焊盘电极 411 可以由与薄膜晶体管 210 的栅极 211 基本相同的层形成。

第一焊盘 410 可以通过从上电极层 351 延伸的第三电压提供布线 480 电连接到第二子电容器 350 的上电极层 351。

在典型实施方式中，第二子电容器 350 的上电极层 351 和从上电极层 351 延伸的第三电压提供布线 480 可以由与透明电极 250 基本相同的层形成。

第一焊盘 410 还可以包括在第一焊盘电极 411 上形成的第一盖电极 415。第一盖电极 415 减小或有效地防止第一焊盘电极 411 产生腐蚀。有利地，通过第一盖电极 415 可以提高第一焊盘电极 410 的抗腐蚀性。

第一盖电极 415 可以包括具有高抗腐蚀性和高导电性的材料。可以用于第一盖电极 415 的材料的典型实施方式包括但不限于氧化铟锡 (ITO)、氧化铟锌 (IZO) 等。

在典型实施方式中，当第二子电容器 350 的上电极层 351 和从上电极层 351 延伸的第三电压提供布线 480 由与透明电极 250 基本相同的层形成时，第一盖电极 415 可以从第三电压提供布线 480 延伸。由此完成第三电压提供布线 480 的上电极层 351 和第一盖电极 415。

第一焊盘 410 还可以包括在第一焊盘电极 411 和第一盖电极 415 之间形成的第一中间层 412。在典型实施方式中，第一中间层 412 可以由与第一子

电容器 310 的第一介电层 315 基本相同的层形成。第一子电容器 310 的第一介电层 315 和第一中间层 412 可以由与栅极绝缘层 220 基本相同的层形成。此外,第三中间层 413 可以在第一中间层 412 和第一保护层 415 之间形成。

如同在示出的实施方式中,第一焊盘 410 的第一焊盘电极 411 通过第一接触孔 419 与第一焊盘 410 的第一盖电极 415 电连接,第一接触孔 419 通过第一中间层 412 形成。第一焊盘 410 电连接第一子电容器 310 的下电极层 311。第一焊盘 410 还电连接第二子电容器 350 的上电极层 351,由此电连接电容器 300 的下电极层 311 和上电极层 351。

图 4 是示出在图 2 中示出且被相互并联电连接的第一和第二子电容器的电容的平面图。

如在图 4 中所示,下电极层 311 电连接上电极层 351,并且第一子电容器 310 与第二子电容器 350 并联电连接。

当两个子电容器 310 和 350 相互并联电连接时,连接的电容器的总电容基本等于所述电容器电容之和。在一典型实施方式中,电容器 300 的电容基本等于第一子电容器 310 的电容 C_1 和第二子电容器 350 的电容 C_2 之和。第二在电容器 350 设置在第一子电容器 310 上并且第一和第二子电容器 310 和 350 相互并联电连接,使得电容器 300 的电容增加,尽管电容器 300 的面积不增加。

再次参考图 2 和 3,第二焊盘 420 可以通过从中间电极层 330 延伸的第二电压提供布线 470 电连接到中间电极层 330。然而,第二焊盘 420 可以通过各种方法电连接到中间电极层 330。在一典型实施方式中,连接布线可以不从中间电极层 330 延伸并且第二焊盘 420 可以通过额外的布线电连接到中间电极层 330。

当第二焊盘 420 通过从中间电极层 330 延伸的第二电压提供布线 470 电连接到中间电极层 330 时,第二焊盘 420 可以包括从第二电压提供布线 470 延伸的第二焊盘电极 421。由此完成了中间电极层 330、第二电压提供布线 470 和第二焊盘电极 421。

在典型实施方式中,中间层 330、第二电压提供布线 470 和第二焊盘电极 421 可以由与薄膜晶体管 210 的源极/漏极 213 和 214 基本相同的层形成。

第二焊盘 420 还可以包括在第二焊盘电极 421 上的第二盖电极 425。第二盖电极 425 减小或有效地防止第二焊盘电极 421 产生腐蚀。有利地,通过第二盖电极 425 可以增加第二焊盘电极 420 的抗腐蚀性。

第二盖电极 425 可以包括具有高抗腐蚀性和高导电性的材料。可以用于第二盖电极 425 的材料的典型实施方式包括但不限于氧化铟锡 (ITO)、氧化铟锌 (IZO) 等。

第二焊盘 420 还可以包括在第二焊盘电极 421 和第二盖电极 425 之间形成的第二中间层 423。在典型实施方式中, 第二中间层 423 可以由与第二子电容器 350 的第二介电层 355 基本相同的层形成。第二子电容器 350 的第二介电层 355 和第二中间层 423 可以由与钝化层 230 基本相同的层形成。

第四中间层 422 可以在第二中间层 423 和基板 100 之间形成。第二盖电极 425 可以通过第二接触孔 429 与第二焊盘电极 421 接触, 第二接触孔 429 通过第二焊盘 420 的第二中间层 423 形成。

图 5 是示出根据本发明的阵列基板的电容器和像素部的另一典型实施方式的放大平面图。图 6 是沿图 5 中 II-II' 线所取的剖面图。

参考图 5 和 6, 阵列基板 600 包括具有显示区和周边区的基板 100、在基板 100 的显示区内形成的薄膜晶体管 210、和在基板 100 的周边区内形成的电容器 300。

在图 5 和 6 中的阵列基板 600 上的电容器 300 的位置与图 1 中的阵列基板 500 上的电容器 300 的位置基本相同。因而, 将省略与根据本实施方式的在图 5 和 6 中的阵列基板 600 上的电容器 300 位置相关的解释。此外, 将使用与在图 1 至 3 中所述相同或相似的参考标号指示阵列基板 500 的相同或相似的部分, 并且因而将省略与上述元件相关的进一步解释。

如同在示出的实施方式中, 图 2 中的像素部 200 用于透射型 LCD 面板。作为替代, 在图 5 中的像素部 200 用于透反型 LCD 面板。

像素 200 包括透射窗 283 和反射区 280。透射窗 283 透射从后侧提供的光, 而反射区 280 反射从前侧提供的光。在图 6 中的像素部 200 示出了反射区 280 的部分剖面。

薄膜晶体管 210 形成于像素部 200 的反射区 280 内。薄膜晶体管 210 包括栅极 211、源极 213 和漏极 214。薄膜晶体管 210 还可以包括非晶硅层 217 和在源极/漏极 213 和 214 和栅极 211 之间形成的 N+ 非晶硅层 218。

栅极绝缘层 220 可以形成于薄膜晶体管 210 的栅极 211 上, 并且钝化层 230 可以形成于薄膜晶体管 210 的源极/漏极 213 和 214 上。

有机绝缘层 235 形成于薄膜晶体管 210 上。有机绝缘层 235 的上表面可以被构图为波浪形状以便改善在有机绝缘层 235 上形成的反射电极 255 的反

射率。

透明电极 250 形成于有机绝缘层 235 的上表面上。透明电极 250 包括透明和导电材料。反射电极 255 形成于透明电极 250 上。在典型实施方式中，反射电极 255 可以包括钼 (Mo) - 铝 (Al) 合金、钼 (Mo) - 钨 (W) 合金或铝 (Al) - 钕 (Nd) 合金。在替代实施方式中，反射电极 255 可以直接在有机绝缘层 235 的上表面上形成。

透明电极 250 和反射电极 255 通过第三接触孔 290 电连接薄膜晶体管 210 的漏极 214，第三接触孔 290 通过有机绝缘层 235 形成。

电容器 300 包括第一子电容器 310 和设置在第一子电容器 310 上的第二子电容器 360。

参考图 6，第一子电容器 310 包括下电极层 311、在下电极层 311 上形成的中间电极层 330 和在下电极层 311 和中间电极层 330 之间形成的第一介电层 315。

第二子电容器 360 包括中间电极层 330、在中间电极层 330 上形成的上电极层 361 和在中间电极层 330 和上电极层 361 之间设置的第二介电层 365。

薄膜晶体管 210 的栅极 211、薄膜晶体管 210 的源极/漏极 213 和 214、透明电极 250 或反射电极 255 可以与下电极层 311、中间电极层 330 和上电极层 361 一起形成，使得无需附加的制造工艺。

在一典型实施方式中，第一子电容器 310 的下电极层 311 可以由与薄膜晶体管 210 的栅极 211 基本相同的层形成，并且中间电极层 330 可以由与薄膜晶体管 210 的源极/漏极 213 和 214 基本相同的层形成。

在示出的实施方式中，第二子电容器 360 的上电极层 361 由与反射电极 255 基本相同的层形成。

阵列基板 600 包括电连接到第一子电容器 310 的下电极层 311 和第二子电容器 360 的上电极层 361 的第一焊盘 410 和电连接到中间电极层 330 的第二焊盘 420。

第一焊盘 410 可以通过从第一子电容器 310 的下电极层 311 延伸的第一电压提供布线 460 电连接到下电极层 311。第一焊盘 410 可以包括从第一电压提供布线 460 延伸的第一焊盘电极 411。在典型实施方式中，下电极层 311、第一电压提供布线 460 和第一焊盘电极 411 可以由与薄膜晶体管 210 的栅极基本相同的层形成。

第一焊盘 410 还可以包括在第一焊盘电极 411 上形成的第一盖电极 415。

第一盖电极 415 可以包括具有高抗腐蚀性和高导电性的材料。可以用于第一盖电极 415 的材料的典型实施方式包括但不限于氧化铟锡 (ITO)、氧化铟锌 (IZO) 等。

第一焊盘 410 的第一盖电极 415 可以通过从第二子电容器 360 的上电极层 361 延伸的第四电压提供布线 485 电连接到上电极层 361。

在一典型实施方式中,当第二子电容器 360 的上电极层 361 由与反射电极 255 基本相同的层形成时,第四电压提供布线 485 也可以由与反射电极 255 基本相同的层形成。

如同在示出的实施方式中,阵列基板 600 包括连接第一子电容器 310 的下电极层 311 和第二子电容器 360 的上电极层 361 的第一焊盘 410,和电连接到中间电极层 330 的第二焊盘 420。

第一子电容器 310 和第二子电容器 360 相互并联电连接,由此如同在图 4 中所述增加了电容器 300 的电容,尽管电容器 300 的面积没有增加。

除了上面提到的之外,本实施方式的第一焊盘 410 与在图 4 中的第一焊盘 410 基本相同,并且因而将省略与上述元件相关的进一步解释。

本实施方式的第二焊盘 420 除了第二接触孔 429 (在图 3 中示出)之外,与在图 4 中的第二焊盘 420 基本相同,并且因而将省略与上述元件相关的进一步解释。在替代实施方式中,第二焊盘 420 可以包括如同在图 3 中所示出的第二接触孔 429。

图 7 是示出根据本发明的阵列基板的电容器和像素部的另一典型实施方式的放大平面图。图 8 是沿图 7 的 III-III' 线所取的剖面图。

参考图 7 和 8,阵列基板 700 包括具有显示区和周边区的基板 100、在基板 100 的显示区内形成的薄膜晶体管 210 和在基板 100 的周边区内形成的电容器 300。

图 7 和图 8 中的阵列基板 700 上的电容器 300 的位置与图 1 中的阵列基板 500 上的电容器 300 的位置基本相同。因而将省略与根据本发明实施方式的在图 7 和图 8 中的阵列基板 700 上的电容器 300 的位置相关的讨论。此外,将使用相同的参考标号指示与在图 1 至 3 中所述相同或相似的部分,并且因而将省略对上述相关元件的进一步解释。

电容器 300 包括设置在电容器 300 的下部的第一子电容器 310 和设置在电容器 300 上部的第二子电容器 350。

第一子电容器 310 包括下电极层 311、形成于下电极层 311 上的中间电

极层 330 和在下电极层 311 和中间电极层 330 之间形成的第一介电层 315。

第二子电容器 350 包括中间电极层 330、形成于中间电极层 330 上的上电极层 351 和在中间电极层 330 和上电极层 351 之间形成的第二介电层 355。

电容器 300 还可以包括形成通过第一子电容器 310 的第一介电层 315 和第二子电容器 350 的第二介电层 355 的至少一接触部 390。

在本实施方式中，接触部 390 形成于电容器 300 的外部。然而，接触部 390 的位置可以被改变。在替代实施方式中，接触部 390 可以形成于电容器 300 的内部。

第一子电容器 310 的下电极层 311 可以通过接触部 390 与第二子电容器 350 的上电极层 351 接触，由此使第一子电容器 310 和第二子电容器 350 相互并联。结果，如在图 4 中所述，增加了电容器 300 的电容，尽管电容器 300 的面积没有增加。。

薄膜晶体管 210 的栅极 211、薄膜晶体管 210 的源极/漏极 213 和 214、透明电极 250 和/或反射电极 255 可以与中间电极层 330 和上电极层 351 同时形成，使得可以不需要附加的制造工艺。

在一典型实施方式中，第一子电容器 310 的下电极层 311 可以由与薄膜晶体管 210 的栅极 211 基本相同的层形成，并且中间电极层 330 可以由与薄膜晶体管 210 的源极/漏极 213 和 214 基本相同的层形成。

此外，第二子电容器 350 的上电极层 351 可以由与透明电极 250 基本相同的层形成。在替代实施方式中，当阵列基板 500 还包括反射电极（未示出）时，第二子电容器 350 的上电极层 351 可以由与反射电极（未示出）基本相同的层形成。

阵列基板 700 包括电连接到第一子电容器 310 的下电极层的第一焊盘 410 和电连接到中间电极层 330 的第二焊盘 420。

第一焊盘 410 可以通过从第一子电容器 310 的下电极层 311 延伸的第一电压提供布线 460 电连接到下电极层 311。第一焊盘 410 可以包括从第一电压提供布线 460 延伸的第一焊盘电极 411。在典型实施方式中，下电极层 311、第一电压提供布线 460 和第一焊盘电极 411 可以由与薄膜晶体管 210 的栅极 211 基本相同的层形成。

参考图 7，第二焊盘 420 可以通过从第二子电容器 350 的上电极层 351 延伸的第二电压提供布线 470 电连到上电极层 351。第二焊盘 420 可以包括从第二电压提供布线 470 延伸的第二焊盘电极 421。上电极层 351、第二电

压提供布线 470 和第二焊盘电极 421, 例如可以由与薄膜晶体管 210 的源极/漏极 213 和 214 基本相同的层形成。

第一焊盘 410 还可以包括形成于第一焊盘电极 411 上的第一盖电极 415。第二焊盘 420 还可以包括形成于第二焊盘电极 421 上的第二盖电极 425。

第一和第二盖电极 415 和 425 减小或有效地防止第一和第二焊盘电极 411 和 421 产生腐蚀。有利地, 通过第一和第二盖电极 415 和 425, 分别增加了第一和第二焊盘 410 和 420 的抗腐蚀性。

第一和第二盖电极 415 和 425 可以包括具有高抗腐蚀性和高导电性的材料。可以用于第一和第二盖电极 415 和 425 的材料的典型实施方式包括, 但不限于氧化铟锡 (ITO)、氧化铟锌 (IZO) 等。

当前实施方式的第一和第二焊盘 410 和 420 除了第一和第二接触孔 419 和 429 (在图 3 中示出) 之外, 与在图 4 中的第一和第二焊盘 410 和 420 基本相同, 并且因而将省略与上述元件相关的进一步解释。在替代实施方式中, 第一焊盘 410 和/或第二焊盘 420 可以包括第一接触孔 419 和/或第二接触孔 429, 如在图 3 和 5 中所示出。

如在示出的实施方式中, 阵列基板包括与第一子电容器并联电连接的第二子电容器, 使得可以增加第一和第二子电容器的总电容, 尽管不增加第一和第二子电容器的面积。第一子电容器形成于第二子电容器上。

在示出的典型实施方式中, 薄膜晶体管的栅极和源极/漏极、透明电极或反射电极可以同时与第一和第二子电容器的电极一起形成, 使得可以增加第一和第二子电容器的总电容量。有利的是无需额外的工艺。

尽管已经描述了本发明的典型实施方式, 但是可以理解本发明不应限于这些典型实施方式, 而是本领域的普通技术人员在所要求的本发明的精神和范围内可以进行各种变更和修改。

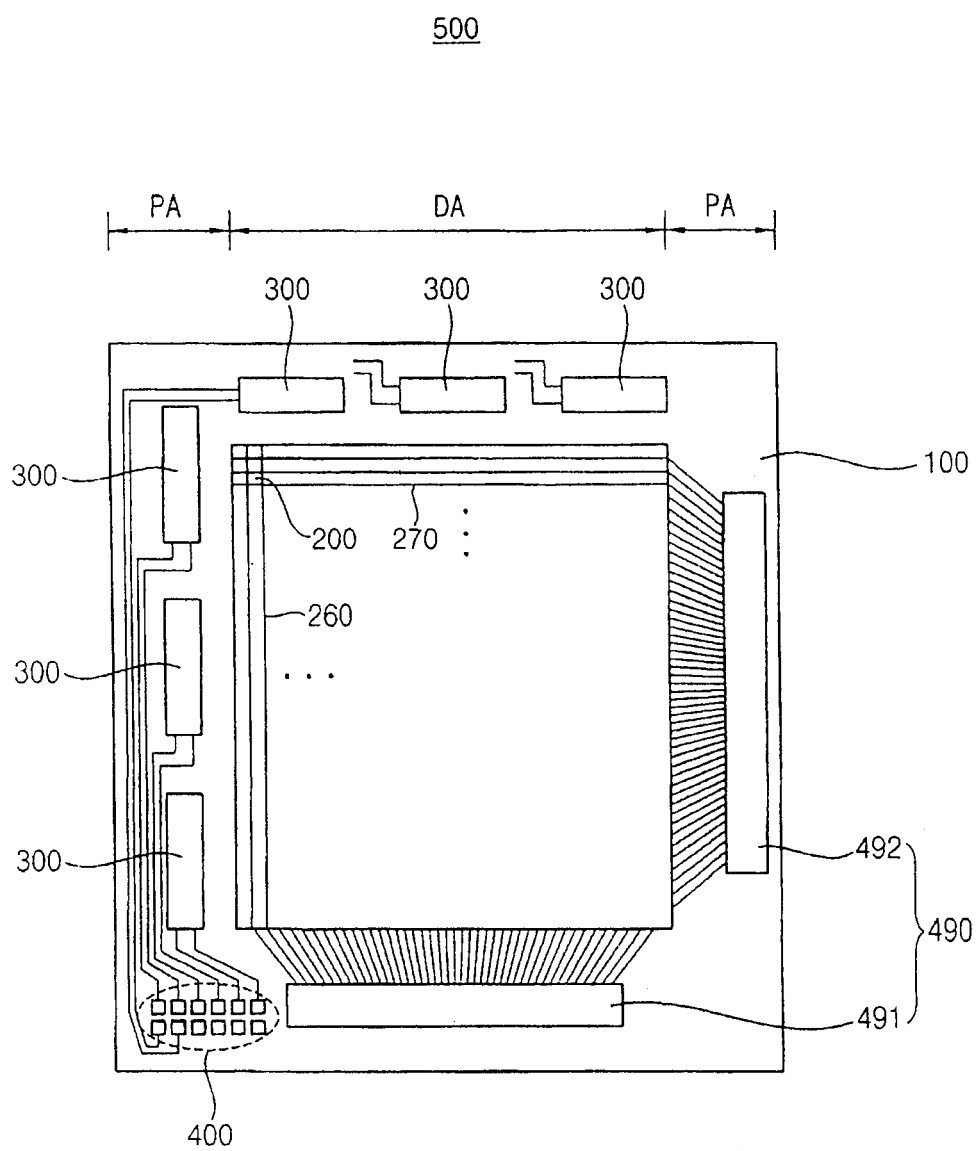


图 1

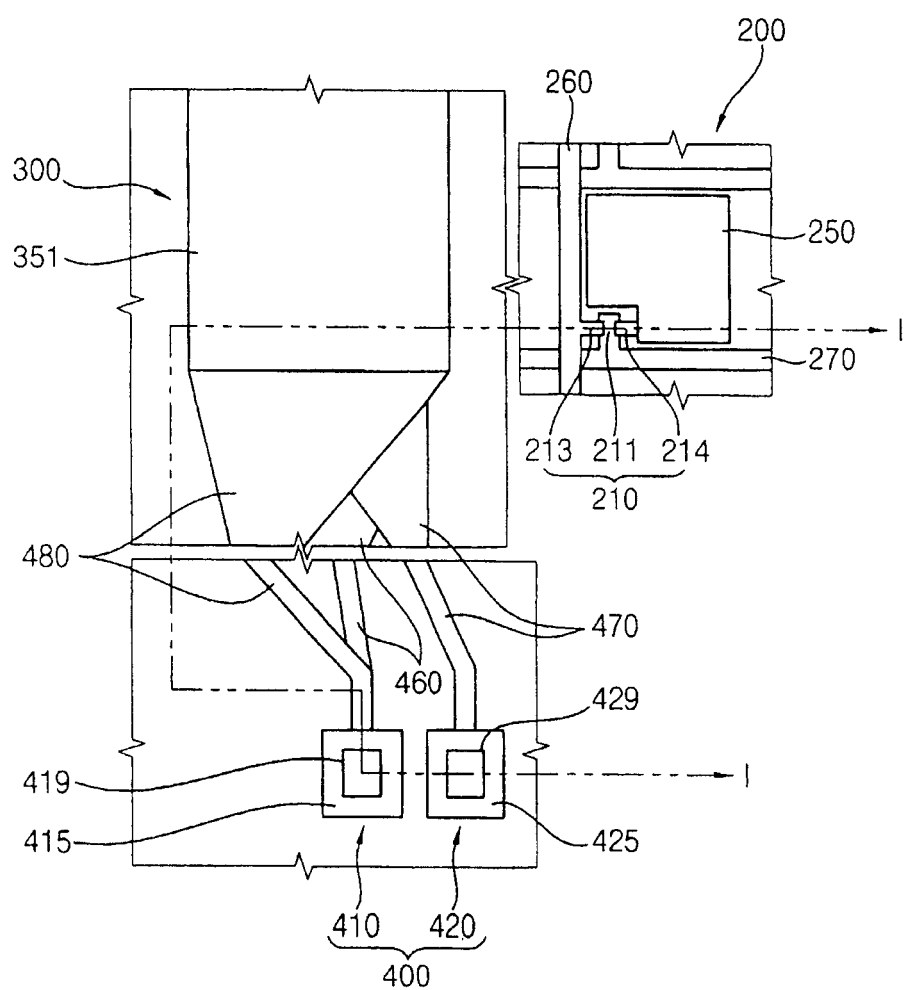


图 2

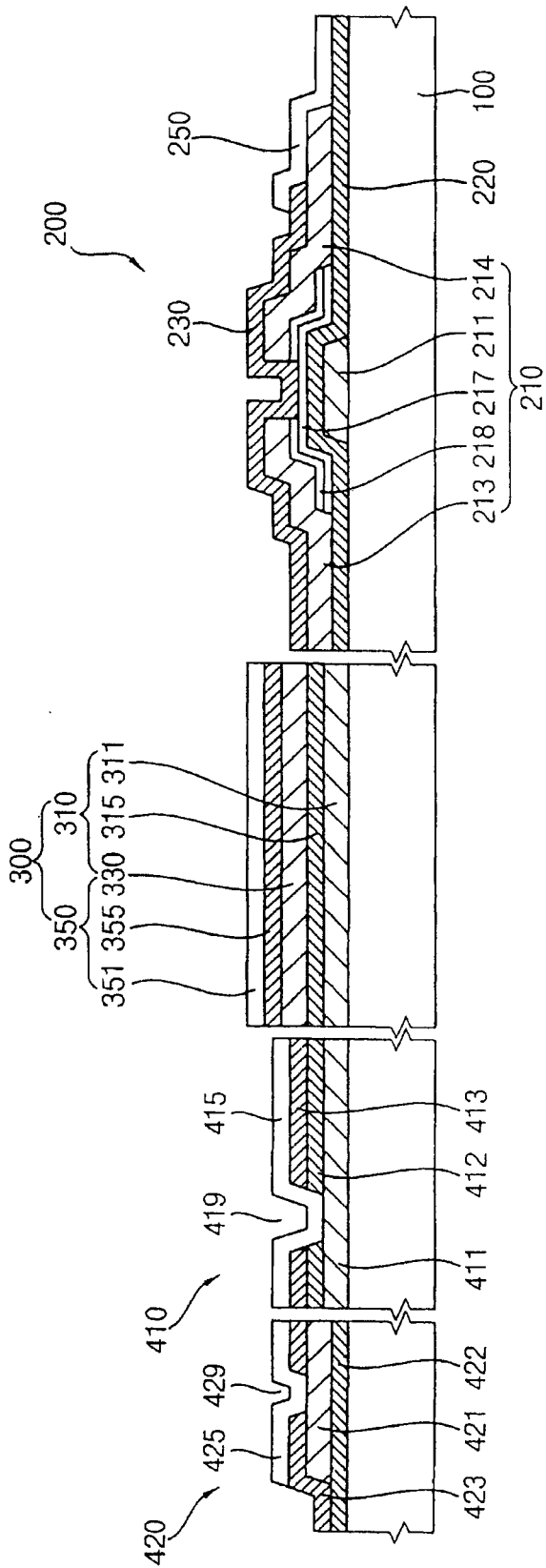


图 3

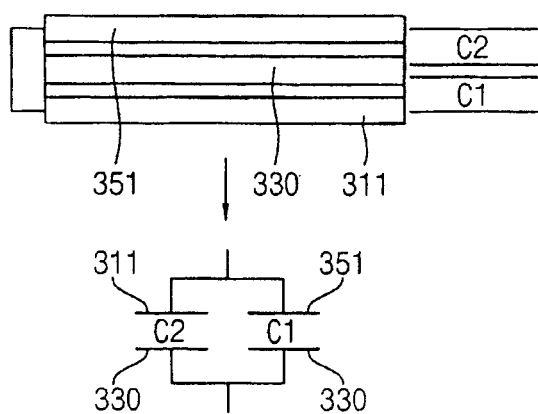


图 4

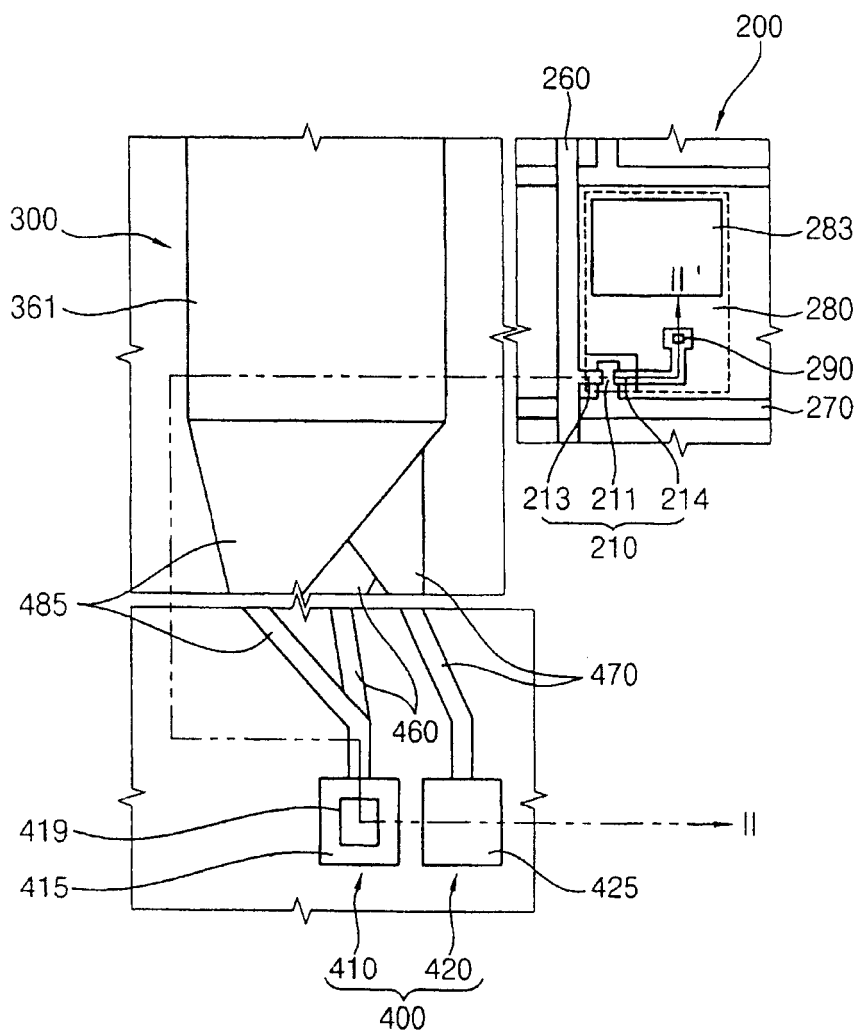


图 5

600

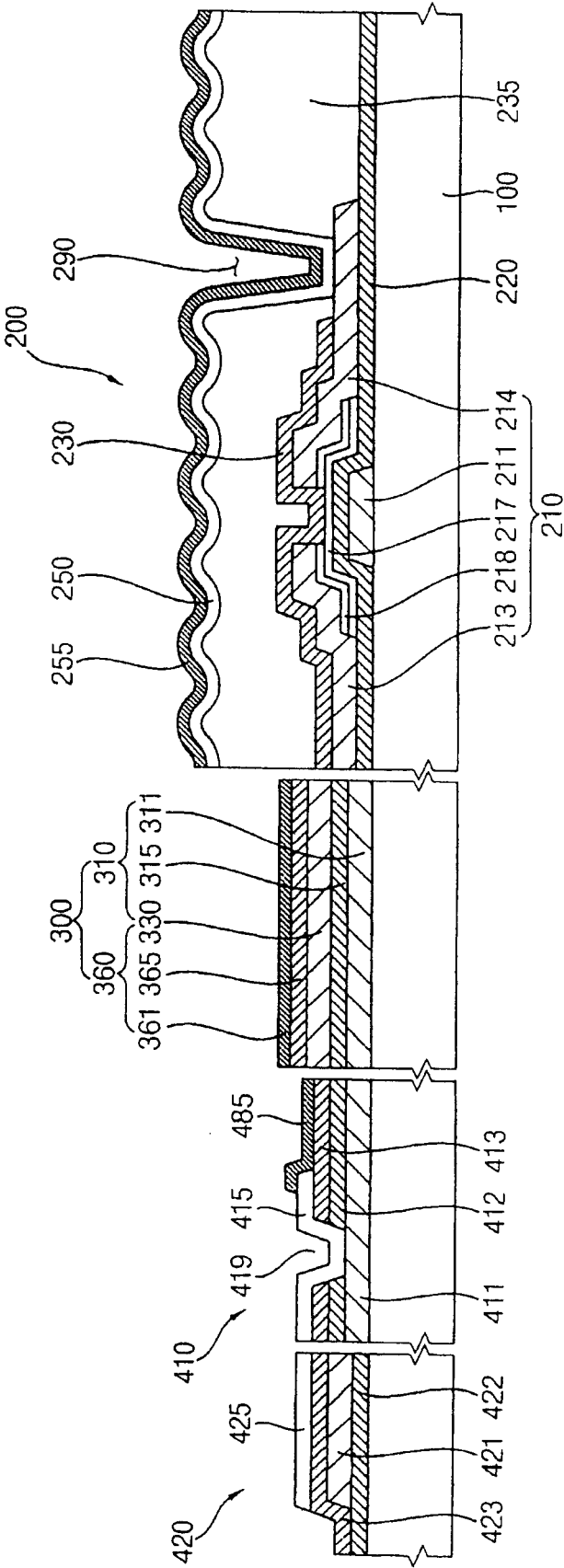


图 6

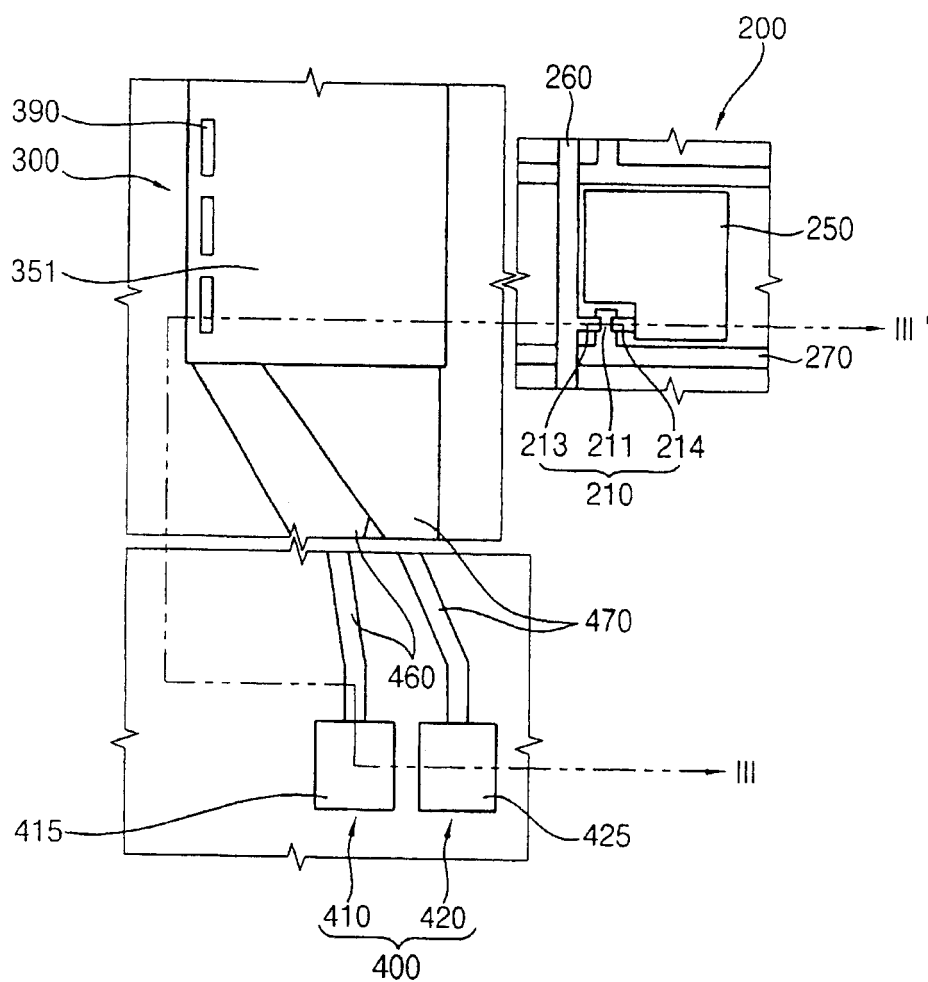


图 7

700

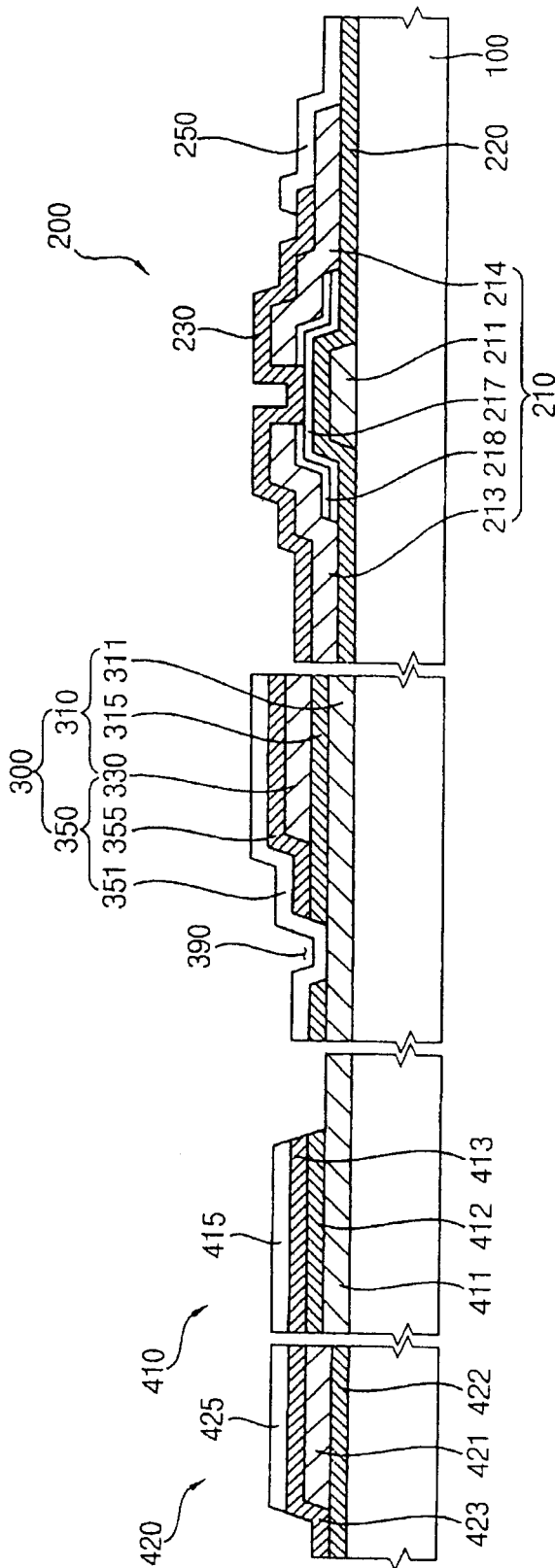


图 8

专利名称(译)	液晶显示面板的阵列基板		
公开(公告)号	CN101025532A	公开(公告)日	2007-08-29
申请号	CN200710006765.6	申请日	2007-02-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	郑营培		
发明人	郑营培		
IPC分类号	G02F1/1362 G02F1/133		
CPC分类号	H01L28/40 H01L27/13 G02F2001/133388 G02F1/13454 H01L27/1255 H01L27/12		
优先权	1020060016063 2006-02-20 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板，其包括：包括显示区和周边区的基板，薄膜晶体管形成于所述显示区内并且电容器形成于周边区内。所述电容器包括第一子电容器和第二子电容器。第一子电容器包括下电极层、在所述下电极层上形成的中间电极层和设置在所述下电极层和中间电极层之间的第一介电层。第二子电容器设置在所述第一子电容器上并且包括中间电极层、在所述中间电极层上形成的上电极层和设置在所述中间电极层和上电极层之间的第二介电层。

