

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200410104754.8

[51] Int. Cl.

G02F 1/136 (2006.01)

H01L 29/786 (2006.01)

G02F 1/133 (2006.01)

[45] 授权公告日 2009 年 3 月 18 日

[11] 授权公告号 CN 100470341C

[22] 申请日 2004.10.8

[21] 申请号 200410104754.8

[30] 优先权

[32] 2003.10.1 [33] KR [31] 0068172/03

[32] 2004.2.19 [33] KR [31] 0011172/04

[32] 2004.8.24 [33] KR [31] 0066755/04

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 金东奎 白承洙

[56] 参考文献

JP5-19293A 1993.1.29

US6335776B1 2002.1.1

US5953088A 1999.9.14

US2003/0133055A1 2003.7.17

CN1420383A 2003.5.28

CN1369731A 2002.9.18

US6411355B1 2002.6.25

审查员 陈敏泽

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波 侯宇

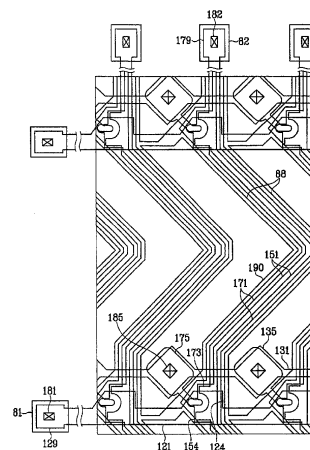
权利要求书 3 页 说明书 27 页 附图 28 页

[54] 发明名称

薄膜晶体管阵列面板及包括它的液晶显示器

[57] 摘要

本发明提供一种薄膜晶体管阵列面板，其包括：栅极线；与所述栅极线相交的数据线；与所述栅极线和数据线相连的薄膜晶体管；与所述薄膜晶体管相连的像素电极；形成在所述数据线上的钝化层；和至少部分地叠盖所述数据线并从所述数据线电性断开的屏蔽电极。



1. 一种薄膜晶体管阵列面板, 包括:
栅极线;
数据线, 所述数据线包括与所述栅极线相交的直线部分和与所述直线部分连接的弯曲部分, 其中所述弯曲部分与所述栅极线成 45 度角;
与所述栅极线和数据线相连的薄膜晶体管;
与所述薄膜晶体管相连的像素电极;
形成于所述数据线上的钝化层; 以及
形成在所述钝化层上并对应于所述数据线设置的屏蔽电极, 其中所述屏蔽电极至少部分地叠盖所述数据线并从所述数据线电性断开。
2. 如权利要求 1 所述的薄膜晶体管阵列面板, 其中所述像素电极设置在所述钝化层上。
3. 如权利要求 2 所述的薄膜晶体管阵列面板, 其中所述钝化层包括有机绝缘体。
4. 如权利要求 3 所述的薄膜晶体管阵列面板, 其中所述钝化层包括滤色器。
5. 如权利要求 1 所述的薄膜晶体管阵列面板, 其进一步包括叠盖所述像素电极的存储电极。
6. 如权利要求 5 所述的薄膜晶体管阵列面板, 其中所述存储电极和屏蔽电极被供应基本相同的电压。
7. 如权利要求 6 所述的薄膜晶体管阵列面板, 其中所述存储电极和屏蔽电极彼此电性连接。
8. 如权利要求 1 所述的薄膜晶体管阵列面板, 其中所述屏蔽电极沿所述数据线延伸。
9. 如权利要求 8 所述的薄膜晶体管阵列面板, 其中所述屏蔽电极完全覆盖所述数据线。
10. 如权利要求 8 所述的薄膜晶体管阵列面板, 其中所述屏蔽电极包括一对覆盖数据线各边的屏蔽条。
11. 如权利要求 1 所述的薄膜晶体管阵列面板, 其中所述屏蔽电极至少部分地叠盖所述栅极线。

12. 如权利要求 11 所述的薄膜晶体管阵列面板,其中所述屏蔽电极沿所述栅极线和数据线延伸。

13. 如权利要求 12 所述的薄膜晶体管阵列面板,其中所述屏蔽电极比所述栅极线窄而比所述数据线宽。

14. 如权利要求 1 所述的薄膜晶体管阵列面板,其中所述像素电极具有斜切倾斜边。

15. 如权利要求 14 所述的薄膜晶体管阵列面板,其中所述像素电极的斜切倾斜边的长度等于 4-10 微米。

16. 如权利要求 1 所述的薄膜晶体管阵列面板,其中所述像素电极具有切口。

17. 如权利要求 1 所述的薄膜晶体管阵列面板,其中所述像素电极沿所述数据线的弯曲部分弯曲。

18. 一种液晶显示器,包括;

第一面板,其包括栅极线、数据线、与所述栅极线和数据线连接的薄膜晶体管、与所述薄膜晶体管连接的像素电极、形成于所述数据线上的钝化层和形成在所述钝化层上并对应于所述数据线设置的屏蔽电极,其中,所述数据线包括与所述栅极线相交的直线部分和与所述直线部分连接的弯曲部分,其中所述弯曲部分与所述栅极线成 45 度角,并且所述屏蔽电极至少部分地叠盖所述数据线;以及

面向所述第一面板并包括形成于其上的公共电极的第二面板。

19. 如权利要求 18 所述的液晶显示器,其中所述公共电极和屏蔽电极被供应基本相同的电压。

20. 如权利要求 19 所述的液晶显示器,其中所述公共电极和屏蔽电极彼此电性连接。

21. 如权利要求 20 所述的液晶显示器,其进一步包括叠盖所述像素电极并与所述公共电极电性连接的存储电极。

22. 如权利要求 19 所述的液晶显示器,其中所述屏蔽电极介于所述公共电极和所述数据线之间。

23. 如权利要求 18 所述的液晶显示器,其进一步包括一液晶层,该液晶层设置于第一面板和第二面板之间,具有负的各向异性,并受到垂直排列。

24. 如权利要求 23 所述的液晶显示器,其进一步包括用于确定液晶层中

液晶分子的倾斜方向的倾斜方向确定元件。

25. 如权利要求 24 所述的液晶显示器, 其中所述倾斜方向确定元件包括所述像素电极和所述公共电极中至少一个的切口。

26. 如权利要求 23 所述的液晶显示器, 其进一步包括设置在第一和第二面板上的一对交叉的偏振片。

27. 如权利要求 24 所述的液晶显示器, 其中所述倾斜方向确定元件包括设置在所述像素电极和所述公共电极至少一个上的突出部。

薄膜晶体管阵列面板及包括它的液晶显示器

技术领域

本发明涉及一种薄膜晶体管阵列面板及包括其的液晶显示器。

背景技术

液晶显示器(LCD)是使用最广泛的平板显示器之一。LCD 使用在笔记本或便携式电脑、台式计算机监视器和电视机。LCD 比传统的阴极射线管(CRT)显示器的重量轻且占用空间小。

LCD 的一般结构由置于成对面板之间的液晶(LC)层构成,所述面板包括场生成电极,如像素电极和公共电极,以及偏振片。LC 层受由电极产生的电场的影响并且电场强度的变化改变了 LC 层的分子取向和穿过 LC 层的光的偏振。适当定位的偏振过滤器阻碍偏振光,产生可表示所需图像的暗区。

LCD 品质的一个评估标准是开口率。为了提高开口率,已经提出了将像素电极的尺寸最大化,以接近或叠盖用于将数据电压传输到像素电极的数据线。然而,像素电极尺寸的最大化导致了在像素电极与数据线之间大的寄生电容,导致一些缺点。例如,由于对准偏差(alignment deviateion)导致寄生电容在曝光区域之间变化,所述对准偏差分布于用于形成像素电极和数据线的分离曝光步骤(dicisional exposure process)中。寄生电容的偏差在曝光区域之间产生了透射率的偏差,导致获得曝光区域边界线的缝合缺陷(stitch defect)。

发明内容

提供一种薄膜晶体管阵列面板,其包括:栅极线;与所述栅极线相交的数据线;与所述栅极线和数据线相连的薄膜晶体管;与所述薄膜晶体管相连的像素电极;形成于所述数据线上的钝化层;以及至少部分地叠盖所述数据线并与所述数据线电性断开的屏蔽电极。

所述屏蔽电极和像素电极可置于所述钝化层上。

所述钝化层可包括有机绝缘体,如滤色器。

所述薄膜晶体管阵列面板可进一步包括叠盖像素电极的存储电极。可为

所述存储电极和屏蔽电极供应基本相同的电压，特别地它们可彼此电性连接。

所述屏蔽电极可沿所述数据线延伸并完全覆盖所述数据线。所述屏蔽电极可包括一对覆盖数据线各边的屏蔽条。

所述屏蔽电极可至少部分地叠盖所述栅极线。所述屏蔽电极可沿栅极线和数据线延伸，且所述屏蔽电极比栅极线窄而比数据线宽。

所述像素电极可具有斜切边，其可等于约 4-10 微米。

像素电极可具有切口。

所述数据线可包括与栅极线相交的相交部分和与所述相交部分连接的弯曲部分，并且像素电极可沿所述数据线的弯曲部分弯曲。

提供一种液晶显示器，其包括：第一面板，该面板包括栅极线，与所述栅极线相交的数据线，与所述栅极线和数据线连接的薄膜晶体管，与所述薄膜晶体管连接的像素电极，形成于所述数据线上的钝化层，以及至少部分地叠盖所述数据线的屏蔽电极；以及面对第一面板并且包括形成于其上的公共电极的第二面板。

可为所述公共电极和屏蔽电极供应基本相同的电压，特别地它们可彼此电性连接。所述液晶显示器可进一步包括叠盖所述像素电极并与所述公共电极电性连接的存储电极。

所述屏蔽电极可置于所述公共电极和数据线之间。

所述液晶显示器可进一步包括液晶层，其被置于第一面板和第二面板之间，具有负的各向异性，并受到垂直排列。

所述液晶显示器可进一步包括倾斜方向确定元件，以确定液晶层中的液晶分子的倾斜方向。所述倾斜方向确定元件可包括所述像素电极和所述公共电极中至少一个的切口或置于像素电极和公共电极中至少一个上的突出部。

所述液晶显示器可进一步包括置于第一和第二面板上的一对交叉偏振片。

附图说明

通过参照附图详细地描述本发明的优选实施例，本发明将变得更明显，附图中：

图 1 是用于根据本发明一实施例的 LCD 的 TFT 阵列面板的布局图；

图2是用于根据本发明一实施例的LCD的公共电极面板的布局图;

图3是包括图1中所示的TFT阵列面板和图2中所示的公共电极面板的LCD的布局图;

图4是图3中所示的LCD沿线IV-IV'剖开的剖视图;

图5是图3中所示的LCD沿线V-V'和线V'-V''剖开的剖视图;

图6是根据本发明另一实施例的LCD的布局图;

图7是图6中所示的LCD沿线VII-VII'剖开的剖视图;

图8是图6中所示的LCD沿线VIII-VIII'和线VIII'-VIII''剖开的剖视图;

图9是根据本发明另一实施例的LCD的布局图;

图10是图9中所示的LCD沿线X-X'剖开的剖视图;

图11是根据本发明另一实施例的LCD的TFT阵列面板的布局图;

图12是根据本发明另一实施例的LCD的公共电极面板的布局图;

图13是包括图11中所示的TFT阵列面板和图12中所示的公共电极面板的LCD的布局图;

图14是图13中所示的LCD沿线XIV-XIV'剖开的剖视图;

图15是根据本发明实施例的LCD的示意图;

图16是图15中所示LCD的TFT阵列面板的示例性布局图;

图17A和17B是图15中所示LCD的公共电极面板的示例性布局图;

图18A是包括图16中所示的TFT阵列面板和图17A中所示的公共电极面板的LCD的布局图;

图18B是包括图16中所示的TFT阵列面板和图17B中所示的公共电极面板的LCD的布局图;

图19A是图18A所示的LCD沿线XIXA-XIXA'剖开的剖视图;

图19B是图18B中所示的LCD沿线XIXB-XIXB'剖开的剖视图;

图20是图15中所示LCD的TFT阵列面板的一部分的示例性布局图;

图21是图20中所示的LCD沿线XXI-XXI'剖开的剖视图;

图22是图20中所示的LCD沿线XXII-XXII'剖开的剖视图;

图23是根据本发明另一实施例的LCD的TFT阵列面板的布局图;

图24是根据本发明另一实施例的LCD的公共电极面板的布局图;

图25是包括图23中所示的TFT阵列面板和图24中所示的公共电极面

板的 LCD 的布局图;

图 26 是图 25 中所示的 LCD 沿线 XXVI-XXVI' 剖开的剖视图;

图 27 是根据本发明另一实施例的 LCD 的布局图;

图 28 是图 27 中所示的 LCD 沿线 XXVIII-XXVIII' 剖开的剖视图。

具体实施方式

现在将在下文中参照附图更充分地描述本发明,其中示出本发明优选实施例。然而本发明可以以多种不同的形式实施并不应解释为限于在此所提出的实施例。

附图中,为了清楚起见,层、膜和区域的厚度被夸大了。全文中相同的标记表示相同的元件。应当理解到,当诸如层、膜、区域或衬底的元件被称为位于另一元件“上”时,其可以直接位于另一元件上或也可以存在中间元件。相反地,当元件被称为“直接”位于另一元件“上”时,则不存在中间元件。

现在,将参照附图描述根据本发明实施例的液晶显示器和用于 LCD 的薄膜晶体管(TFT)阵列面板。

参照图 1-5,详细描述根据本发明一实施例的 LCD。

图 1 是根据本发明一实施例的 LCD 的 TFT 阵列面板的布局图,图 2 是根据本发明一实施例的 LCD 的公共电极面板的布局图,图 3 是包括图 1 中所示的 TFT 阵列面板和图 2 中所示的公共电极面板的 LCD 的布局图,图 4 是图 3 中所示的 LCD 沿线 IV-IV' 剖开的剖视图,图 5 是图 3 中所示的 LCD 沿线 V-V' 和线 V'-V'' 剖开的剖视图。

根据本发明一实施例的 LCD 包括 TFT 阵列面板 100,面对 TFT 阵列面板 100 的公共电极面板 200,以及置于 TFT 阵列面板 100 与公共电极面板 200 之间的 LC 层 3。

现在参照图 1、4 和 5 详细描述 TFT 阵列面板 100。

在绝缘衬底 110 上形成多个栅极线 121 和多个存储电极线 131。

用于传输栅极信号的栅极线 121 基本上在横向方向上延伸并且彼此分离。各个栅极线 121 都包括形成多个栅电极 124 的多个突出部和端部 129,所述端部具有用于与另一层或外部器件相接触的大的面积。当栅极驱动电路(未示出)集成在衬底 110 上从而栅极线 121 直接与栅极驱动电路接触时,可

以不提供端部 129。

各个存储电极线 131 都基本上在横向方向上延伸，并包括多个形成存储电极 135 的突出部。各个存储电极 135 都具有菱形或被旋转约 45 度的矩形的形状，并且它们被设置为靠近栅极线 121。为存储电极线 131 供应预定电压，如公共电压，其被施加到 LCD 的公共电极面板 200 的公共电极 270 上。

栅极线 121 和存储电极线 131 具有多层结构，其包括具有不同物理特性的两层膜：下层膜和上层膜。上层膜优选由低电阻金属构成，所述低电阻金属包括含铝金属(如铝和铝合金)、含银金属(如银和银合金)、或含铜金属(如铜和铜合金)以减小栅极线 121 和存储电极线 131 中的信号延迟或电压降。另一方面，下层膜优选由诸如铬、钼、钼合金、钽或钛的材料构成，这些具有良好物理、化学性质并与其他材料，例如氧化铟锡(ITO)或氧化铟锌(IZO)具有良好的电性接触特性。下层膜材料和上层膜材料较好的示例性组合是 Cr 和 Al-Nd 合金。图 4 和 5 中，栅电极 124 的下层膜和上层膜分别由附图标记 124p 和 124q 表示，端部 129 的下层膜和上层膜分别由附图标记 129p 和 252 表示，存储电极 135 的下层膜和上层膜分别由附图标记 135p 和 135q 表示。栅极线 121 的端部 129 的上层膜 252 被至少部分地去除，以暴露下层膜 129p。

栅极线 121 和存储电极线 131 可具有单层结构或可包括三层或更多层。

另外，栅极线 121 和存储电极线 131 的侧面相对于衬底 110 的表面倾斜，其倾斜角的范围为约 30-80 度。

优选地由氮化硅(SiNx)构成的该栅绝缘层 140 形成于栅极线 121 和存储电极线 131 上。

多个优选地由氢化非晶硅(简称为“a-Si”)或多晶硅构成的半导体条 151 形成于栅绝缘层 140 上。各个半导体条 151 基本在纵向方向上延伸，同时其周期性地弯曲。各个半导体条 151 具有多个向栅电极 124 分支的突出部 154。

多个优选地由硅化物或用 n 型杂质重掺杂的 n+氢化 a-Si 构成的欧姆接触条和岛状物 161 和 165 形成于半导体条 151 上。各个欧姆接触条 161 具有多个突出部 163，突出部 163 和欧姆接触岛状物 165 成对地设置在半导体条 151 的突出部 154 上。

半导体条 151 和欧姆接触(ohmic contacts)161 和 165 的侧面相对于衬底 110 的表面倾斜，其倾斜角优选在约 30-80 度之间的范围内。

相互分离的多条数据线 171 和多个漏电极 175 形成于欧姆接触 161 和 165 及栅绝缘层 140 上。

用于传输数据电压的数据线 171 基本在纵向方向上延伸，并与栅极线 121 和存储电极线 131 相交。各数据线 171 具有一端部 179，该端部具有用于与另一层或外部器件相接触的大的面积，并且数据线 171 包括多对倾斜部分和多个纵向部分从而周期性地弯曲。一对倾斜部分彼此连接以形成 V 形，并且该对倾斜部分的相对端部与相应的纵向部分连接。数据线 171 的倾斜部分与栅极线 121 成大约 45 度的角，纵向部分穿过栅电极 124。一对倾斜部分的长度是纵向部分长度的大约 1-9 倍，也就是说，其占该对倾斜部分和纵向部分总长度的约 50%-90%。一对倾斜部分可以用三个或更多倾斜部分来代替，从而相邻两个纵向部分之间的部分数据线 171 被弯曲两次或更多次。

各个漏电极 175 包括叠盖存储电极 135 的矩形或菱形扩展部分。漏电极 175 的扩展部分的边基本上平行于存储电极 135 的边。数据线 171 的各个纵向部分包括多个突出部，从而包括突出部的纵向部分形成源电极 173，所述漏电极部分地包围相对该扩展部分设置的漏电极 175 的端部。各组栅电极 124、源电极 173 和漏电极 175 以及半导体条 151 的突出部 154 形成一 TFT，所述 TFT 具有形成于半导体突出部 154 中的沟道，所述半导体突出部 154 被置于源电极 173 和漏电极 175 之间。

数据线 171 和漏电极 175 也包括优选地由钼、钼合金、铬、钽或钛构成的下层膜 171p 和 175p 及设置在其上并优选的由含铝金属、含银金属或含铜金属构成的上层膜 171q 和 175q。图 4 和 5 中，源电极 173 的下层膜和上层膜分别用附图标记 173p 和 173q 表示，数据线 171 的端部 179 的下层膜和上层膜分别用附图标记 179p 和 179q 表示。数据线 171 的端部 179 和漏电极 175 的上层膜 179q、175q 至少被部分地去除，以暴露下层膜 179p 和 175p。

如同栅极线 121 和存储电极线 131 一样，数据线 171 和漏电极 175 具有倾斜的侧面，其倾斜角在大约 30-80 度的范围内。

欧姆接触 161 和 165 仅处于下面的半导体条 151 与其上的上面的数据线 171 和上面的漏电极 175 之间，并减小其间的接触电阻。

钝化层 180 形成于数据线 171 和漏电极 175 以及数据线 171 和漏电极 175 没有覆盖的半导体条 151 的暴露部分上。钝化层 180 优选由具有良好平面特性的感光有机材料、通过等离子体增强化学气相沉积(PEVCD)形成的低介电

绝缘材料(例如 a-Si:C:O 和 a-Si:O:F)或无机材料(如氮化硅和氧化硅)构成。为了阻止半导体条 151 的沟道部分直接与有机材料接触,钝化层 180 可以具有双层结构,包括下层无机膜和上层有机膜。

钝化层 180 具有分别暴露数据线 171 的端部 179 和漏电极 175 的多个接触孔 182 和 185。钝化层 180 和栅绝缘层 140 具有多个暴露栅极线 121 的端部 129 的接触孔 181。分别通过接触孔 181、182 和 185 暴露下层膜 129p、179p 和 175p 的上述被暴露部分。接触孔 181、182 和 185 可以具有各种形状,如多边形或圆形。各个接触孔 181 或 182 的面积优选为等于或大于 $0.5\text{mm}\times 15\mu\text{m}$,且不大于 $2\text{mm}\times 60\mu\text{m}$ 。接触孔 181、182 和 185 的侧壁按约 30-85 度的角度倾斜或具有阶梯式轮廓。

优选由透明导电材料(例如 ITO 或 IZO)构成的多个像素电极 190、多个接触辅助物 81 和 82 以及多个屏蔽电极 88 形成于钝化层 180 上。对于反射型 LCD 来说,像素电极 190 可以由不透明的反射材料(如银或铝)构成。

各个像素电极 190 基本上设置于由数据线 171 和栅极线 121 所包围的区域内,因而其也形成了 V 形。像素电极 190 覆盖了包括存储电极 135 的存储电极线 131 和漏电极 175 的扩展部分,并具有基本上与存储电极 135 的边平行的斜切边,所述存储电极 135 的边靠近所述斜切边。

像素电极 190 通过接触孔 185 与漏电极 175 物理且电性连接,以使像素电极 190 从漏电极 175 接收数据电压。被供应数据电压的像素电极 190 与公共电极 270 结合产生电场,所述电场使置于其间的液晶分子 310 再定向。

像素电极 190 和公共电极 270 形成所谓的“液晶电容器”的电容器,其在关闭 TFT 后存储所施加的电压。提供平行连接于液晶电容器的所谓“存储电容器”的附加电容器,以提高电压存储能力。通过用存储电极线 131 叠盖像素电极 190 来实现存储电容器。通过下述方法来提高存储电容器的电容,即存储电容:在存储电极线 131 处提供突出部(即存储电极)135;拉伸与像素电极 190 连接的漏电极 175;以及在叠盖存储电极线 131 的存储电极 135 的漏电极 175 处提供扩展部分,以减小终端之间的距离和提高重叠面积。

像素电极 190 叠盖数据线 171 和栅极线 121,以提高开口率。

接触辅助物 81 和 82 分别通过接触孔 181 和 182 与栅极线 121 的被暴露端部 129 及数据线 171 的被暴露端部 179 连接。接触辅助物 81 和 82 保护被暴露部分 129 和 179,并实现被暴露部分 129 和 179 与外部器件的粘接。接

触辅助物 81 和 82 通过各向异性导电膜(ACF)(未示出)等与外部器件连接。

如果接触辅助物 81 被集成到 TFT 阵列面板上,则接触辅助物 81 可用于连接栅极线 121 和栅极驱动电路的金属层。类似地,如果接触辅助物 82 被集成到 TFT 阵列面板上,则接触辅助物 82 可用于连接数据线 171 和数据驱动电路金属层。

屏蔽电极 88 沿数据线 171 延伸并充分覆盖数据线 171 和 TFT。然而,屏蔽电极 88 可比数据线 171 窄。屏蔽电极 88 被供应公共电压并且其可通过穿透栅绝缘层 140 和钝化层 180 的接触孔(未示出)连接于存储电极线 131,或连接于将公共电压从 TFT 阵列面板 100 传输到公共电极面板 200 之处的短点(short points)(未示出)。优选地,最小化屏蔽电极 88 与像素电极 190 之间的距离,以最小化开口率的降低。

被供应公共电压的屏蔽电极 88 可以阻断在像素电极 190 与数据线 171 之间和公共电极 270 与数据线 171 之间产生的电场,从而减小像素电极 190 的电压失真和由数据线 171 传输的数据电压的信号延迟。

此外,由于需要分隔像素电极 190 与屏蔽电极 88 以防止它们之间的短路,所以像素电极 190 变得离数据线 171 较远,从而减小了它们之间的寄生电容。而且,由于 LC 层 3 的介电常数大于钝化层 180,所以与数据线 171 和公共电极 270 之间没有屏蔽电极 88 的情况相比,减小了数据线 171 和屏蔽电极 88 之间的寄生电容。模拟实验显示,像素电极 190 和数据线 171 之间具有屏蔽电极 88 时的寄生电容小于没有屏蔽电极 88 时的寄生电容的约十分之一,数据线 171 和屏蔽电极 88 之间的寄生电容是在数据线 171 和公共电极 270 之间没有屏蔽电极 88 时的寄生电容的约 70-80%。

另外,像素电极 190 和屏蔽电极 88 之间的距离可被均匀地保持,因为它们是由相同的层构成的,从而使得其间的寄生电容是均匀的。尽管像素电极 190 和数据线 171 之间的寄生电容在分离曝光步骤中而分成的曝光区域之间仍可能变化,但是因为相对地减小了像素电极 190 和数据线 171 间的寄生电容,所以总寄生电容可几乎均匀。因此可以减小缝合缺陷。

最后,同向性取向层 11 形成于像素电极 190、接触辅助物 81 和 82 以及钝化层 180 上。

接下来参照图 2、4 和 5 描述公共电极面板 200。

被称为黑色矩阵 220 的光阻挡元件形成于绝缘衬底 210(例如透明玻璃)

上,并且其包括多个面对数据线 171 的不透明部分的倾斜部分 221 和多个面对 TFTs 和数据线 171 的纵向部分的直角三角形部分 222,以使光阻挡元件 220 阻止像素电极 190 之间的光泄漏,并确定了面对像素电极 190 的开口区域。光阻挡元件 220 的各个三角形部分具有平行于像素电极 190 的斜切边的斜边。

在衬底 210 和光阻挡元件 220 上形成多个滤色器 230,并且所述滤色器基本上置于由光阻挡元件 220 确定的开口区域中。邻近两条数据线 171 设置的并在纵向方向上排列的滤色器 230 可以彼此连接,以形成长条。各个滤色器 230 可以表现一种三原色,如红、绿和蓝色。

优选由有机材料构成的保护膜 250 形成于滤色器 230 和光阻挡元件 220 上。保护膜 250 保护滤色器 230 并具有平坦顶面。

优选由透明导电材料(例如 ITO 和 IZO)构成的公共电极 270 形成于保护膜 250 上。公共电极 270 被供应公共电压并且其具有多个 V 形切口 271。各切口 271 包括一对彼此连接的倾斜部分,连接一个倾斜部分的横向部分,以及连接另一倾斜部分的纵向部分。切口 271 的倾斜部分基本上平行于数据线 171 的倾斜部分延伸并且面对像素电极 190,从而它们可以将像素电极 190 等分成左右两半。切口 271 的横向和纵向部分分别与像素电极 190 的横向和纵向边缘对齐,并且它们与切口 271 的倾斜部分成钝角。提供切口 271,以控制 LC 层 3 中的 LC 分子 310 的倾斜方向,并且所述切口优选具有在约 9-12 微米之间范围内的宽度。切口 271 可用形成于公共电极 270 上或下的突出部代替;优选由有机材料构成,优选具有约 5-10 微米范围内的宽度。

在公共电极 270 上涂敷同向性取向层 21。

一对偏振片 12 和 22 配置于面板 100 和 200 的外表面上,从而它们的透射轴交叉,且一个透射轴(例如配置在 TFT 阵列面板 100 上的偏振片 12 的透射轴)平行于栅极线 121。对于反射型 LCD 来说,可以省略偏振片 12。

LCD 进一步包括设置于面板 100 和 200 与偏振片 12 和 22 之间的延迟膜 13 和 23。延迟膜 13 和 23 具有双折射,并且以相反的方式补偿 LC 层 3 的延迟。延迟膜 13 和 23 可以包括单轴或双轴光学膜,特别地它们可以包括负单轴光学膜。

LCD 可以进一步包括背光单元,用于给偏振片 12 和 22、面板 100 和 200 及 LC 层 3 提供光。

取向层 11 和 21 可以是同向性取向层。

LC 层 3 具有负介电各向异性，并且 LC 层 3 中的 LC 分子 310 对准为在没有电场时，它们的长轴垂直于面板的表面。因此，入射光不能通过交叉的偏振系统 12 和 22。

当将公共电压施加给公共电极 270 并将数据电压施加给像素电极 190 时，产生了基本上垂直于面板表面的第一电场。LC 分子 310 响应该电场而改变它们的定向，从而它们的长轴垂直于所述电场方向。同时，公共电极 270 的切口 271 和像素电极 190 的边扭曲第一电场，使其具有决定 LC 分子 310 倾斜方向的一水平分量。第一电场的水平分量垂直于切口 271 的边和像素电极 190 的边。在切口的相对边处的第一电场的水平分量是反平行的。

因此，在位于像素电极 190 上的 LC 层 3 的像素区域中形成具有不同倾斜方向的四个子区域，其由像素电极 190 的边缘、等分像素电极 190 的切口 271 和穿过切口 271 的倾斜部分会合点的假想横向中线所隔开。各子区域具有分别由切口 271 和像素电极 190 的倾斜边确定的两主边，其优选分隔约 10 微米到 30 微米。如果像素区域的平面面积小于约 $100 \times 300 \mu\text{m}^2$ ，则一个像素区域中子区域的数量优选为四个，否则，则优选为四个或八个。子区域的数量可以通过改变公共电极 270 的切口 271 的数量，在公共电极 270 中形成切口 271，或通过改变像素电极 190 的边的弯曲点的数量来改变。基于倾斜方向，子区域被分成多畴，优选为 4 畴。

同时，由于像素电极 190 之间的电压差而产生的第二电场的方向垂直于切口 271 的边。因此，第二电场的电场方向与第一电场的水平分量的方向一致。因此，像素电极 190 间的第二电场提高了 LC 分子 310 倾斜方向的确定。

由于 LCD 完成反向，例如点反向、列反向等，所以相邻像素电极被供应相对于公共电压具有相反极性的数据电压，因而几乎总产生相邻像素电极 190 间的第二电场，从而增强畴的稳定性。

同时，因为公共电极 270 和屏蔽电极 88 被供应相同的电压，即公共电压，所以公共电极 270 和屏蔽电极 88 之间电场的大小几乎为零。因此，置于公共电极 270 和屏蔽电极 88 之间的 LC 分子 310 保持它们最初的垂直取向，从而入射到这些区域上的光被阻挡而非透过。

因为所有畴的倾斜方向与平行于或垂直于面板 100 和 200 的边的栅极线 121 成约 45 度的角，且所述倾斜方向与偏振片 12 和 22 的透射轴的 45 度相

交给定了最大的透射率，所以可以粘附偏振片 12 和 22，以使偏振片 12 和 22 的透射轴平行于或垂直于面板 100 和 200 的边，其减少了制造成本。

由于弯曲所引起的数据线 171 的电阻增加可以通过加宽数据线 171 来补偿，因为由于数据线 171 宽度的增加引起的电场扭曲和寄生电容的增加可以通过将像素电极 190 的尺寸最大化和通过采用厚的有机钝化层来补偿。

现在将详细描述根据本发明一实施例的图 1-5 中所示的 TFT 阵列面板的制造方法。

优选由铬、钼或钼合金构成的下层导电膜和优选由含铝金属或含银金属构成的上层导电膜依次溅射于绝缘衬底 110 上，并且它们被依次湿或干蚀刻，以形成多条栅极线 121，各条栅极线 121 包括多个栅电极 124 和端部 129，和包括多个存储电极 135 的多条存储电极线 131。

在依次沉积约 1500-5000Å 厚的栅绝缘层 140、约 500-2000Å 厚的内 a-Si 层和约 300-600Å 厚的外 a-Si 层之后，光刻所述外 a-Si 层和内 a-Si 层，以在栅绝缘层 140 上形成包括多个突出部 154 的多个外半导体条和多个内半导体条 151。

随后，顺序溅射并图案化包括下层导电膜和上层导电膜并具有 1500-3000Å 厚度的两层导电膜，以形成每条都包括多个源电极 173 和端部 179 的多条数据线 171 和多个漏电极 175。下层导电膜优选由铬、钼或钼合金构成，上层导电膜优选由含铝金属或含银金属构成。

之后，去除没有被数据线 171 和漏电极 175 覆盖的外半导体条部分，以完成包括多个突出部 163 的多个欧姆接触条 161 和多个欧姆接触岛状物 165，并暴露部分内半导体条 151。为了使半导体条 151 的暴露表面稳定，接下来优选执行氧等离子体处理。

由正光敏有机绝缘体构成的钝化层 180 被涂敷并通过具有透射区域(未示出)、围绕透射区域设置的裂缝区域(未示出)和光阻挡区域的光掩模(未示出)被曝光。因此，面向透射区域的钝化层 180 部分吸收所有光能，而面向裂缝区域的钝化层 180 部分吸收部分光能。然后将钝化层 180 显影，以形成多个接触孔 182 和 185，所述接触孔分别暴露部分数据线 171 的端部 179 和部分漏电极 175，并形成多个接触孔 181 的上层部分，所述接触孔 181 暴露置于栅极线 121 的端部 129 上的栅绝缘层 140 的部分。因为面向透射区域的钝化层 180 的部分被去除其全部厚度，而面向裂缝区域的部分保留有减小的

厚度, 所以接触孔 181、182 和 185 的侧壁具有台阶式轮廓。

钝化层 180 可以由负光敏材料构成, 在该情形中, 与正光敏材料相比, 光阻挡区域和透射区域被调换。

在去除栅绝缘层 140 的暴露部分以暴露栅极线 121 的端部 129 的下面部分之后, 去除漏电极 175、数据线 171 的端部 179 和栅极线 121 的端部 129 的上层导电膜 175q、179q 和 129q 的暴露部分以暴露漏电极 175、数据线 171 的端部 179 和栅极线 121 的端部 129 的下层导电膜 175p、179p 和 129p 下面部分。

最后, 通过溅射和光刻如图 1、4 和 5 中所示厚约 400-500Å 的 IZO 或 ITO 层, 在钝化层 180 上和漏电极 175、栅极线 121 的端部 129 和数据线 171 的端部 179 的下层导电膜 175p、179p 和 129p 的暴露部分上形成多个像素电极 190, 多个屏蔽电极 88 和多个接触辅助物 81 和 82。

将参照图 6-8 详细描述根据本发明另一实施例的 LCD。

图 6 是根据本发明另一实施例的 LCD 的布局图, 图 7 是图 6 中所示的 LCD 沿线 VII-VII' 剖开的剖视图, 图 8 是图 6 中所示的 LCD 沿线 VIII-VIII' 和线 VIII'-VIII'' 剖开的剖视图。

参照图 6-8, 根据该实施例的 LCD 也包括 TFT 阵列面板 100、公共电极面板 200、插入其间的 LC 层 3、粘附到面板 100 和 200 外表面的一对延迟膜 13 和 23 以及粘附到延迟膜 13 和 23 外表面的一对偏振片 11 和 21。

根据该实施例的面板 100 和 200 的层结构与图 1-5 中所示的几乎相同。

对于 TFT 阵列面板 100, 在衬底 110 上形成包括多个栅电极 124 的多条栅极线 121 和包括多个存储电极 135 的多条存储电极线 131, 并且在其上依次形成栅绝缘层 140、包括多个突出部 154 的多个半导体条 151 和包括多个突出部 163 的多个欧姆接触条 161 及多个欧姆接触岛状物 165。在欧姆接触 161 和 165 上形成包括多个源电极 173 的多条数据线 171 和多个漏电极 175, 并在其上形成钝化层 180。在钝化层 180 和栅绝缘层 140 处设置多个接触孔 181、182 和 185。在钝化层 180 上形成多个像素电极 190、多个屏蔽电极 88 和多个接触辅助物 81 和 82, 并在其上涂敷取向层 11。

对于公共电极面板 200, 在绝缘衬底 210 上形成光阻挡元件 220、多个滤色器 230、保护膜 250、公共电极 270 和取向层 21。

与图 1-5 所示的 LCD 不同, 半导体条 151 具有与数据线 171 和漏电极

175 以及下面的欧姆接触 161 和 165 几乎相同的平面形状。然而半导体条 151 的突出部 154 包括一些暴露部分，其没有被数据线 171 和漏电极 175 覆盖，例如位于源电极 173 和漏电极 175 之间的部分。

根据一实施例的 TFT 阵列面板的制造方法使用一个光刻工艺同时形成数据线 171、漏电极 175、半导体 151 及欧姆接触 161 和 165。

用于光刻工艺的光致抗蚀剂图案具有由位置决定的厚度，特别地，其具有厚度减小的第一和第二部分。第一部分位于将被数据线 171 和漏电极 175 占用的导线区域上，第二部分位于 TFT 的沟道区域上。

通过几种技术来获得所述光致抗蚀剂的由位置决定的厚度，例如，通过在曝光掩模上提供半透明区域、透明区域以及光阻挡不透明区域。半透明区域可以具有裂缝图案、格子图案、具有中间透射率或中间厚度的薄膜。当使用裂缝图案时，优选裂缝的宽度或裂缝之间的距离小于用于光刻的曝光器的分辨率。另一示例是使用可回流(reflowable)光致抗蚀剂。具体而言，一旦通过使用具有透明区域和不透明区域的常规曝光掩模形成由可回流材料构成的光致抗蚀剂图案，则其必需经过回流工艺，以流到没有光致抗蚀剂的区域上，由此形成薄的部分。

结果，通过省略光刻步骤而简化制造方法。

图 1-5 所示的 LCD 的许多上述特征可适用于图 6-8 所示的 LCD。

将参照图 9 和 10 详细描述根据本发明另一实施例的 LCD。

图 9 是根据本发明另一实施例的 LCD 的布局图，图 10 是图 9 中所示的 LCD 沿线 X-X' 剖开的剖视图。

参照图 9 和 10，根据该实施例的 LCD 也包括 TFT 阵列面板 100、公共电极面板 200 和插入其间的 LC 层 3。

根据该实施例的面板 100 和 200 的层结构与图 1-5 中所示的几乎相同。

对于 TFT 阵列面板 100，在衬底 110 上形成包括多个栅电极 124 的多条栅极线 121 和包括多个存储电极 135 的多条存储电极线 131，并顺序在其上形成栅绝缘层 140、包括多个突出部 154 的多个半导体条 151 和包括多个突出部 163 的多个欧姆接触条 161 以及多个欧姆接触岛状物 165。在欧姆接触 161 和 165 上形成包括多个源电极 173 的多条数据线 171 和多个漏电极 175，并在其上形成钝化层 180。在钝化层 180 和栅绝缘层 140 处设置多个接触孔 181、182 和 185。在钝化层 180 上形成多个像素电极 190、多个屏蔽电极 88

和多个接触辅助物 81 和 82，并在其上涂敷取向层 11。

对于公共电极面板 200，在绝缘衬底 210 上形成光阻挡元件 220、保护膜 250、公共电极 270 和取向层 21。

与图 1-5 所示的 LCD 不同，各个屏蔽电极 88 都包括一对屏蔽条 88a 和 88b，所述屏蔽条叠盖数据线 171 的各边。

另外，各像素电极 190 具有切口 191。各切口 191 包括一对平行于数据线 171 延伸的倾斜部分，并将像素电极 190 等分成左右分割部分。与像素电极 190 的切口 191 相应，公共电极 270 具有多对切口 271a 和 271b，所述切口 271a 和 271b 平行于切口 191 并将像素电极 190 的分割部分等分成左右部分。

尽管附图示出在相邻的数据线 171 之间插入形成像素电极 190 的一对分割部分，但所述分割部分可以被数据线 171 分隔。

此外，存储电极 135、漏电极 175 的扩展部分和暴露部分漏电极 175 的接触孔 185 具有平行四边形的形状。

而且，在钝化层 180 上提供多个滤色器 230，而在公共电极面板 200 上没有滤色器。也可以省略保护膜 250。各个滤色器 230 代表原色之一，如红，绿和蓝，并可以基本上置于相邻的两数据线 171 之间。相邻两数据线 171 之间的且在纵向方向上排列的滤色器 230 可以彼此连接，以形成周期性弯曲的条。滤色器 230 在暴露漏电极 175 的接触孔 185 上具有多个开口。在设置栅极线 121 和数据线 171 的扩展端部 129 和 179 的外围区域上没有设置滤色器 230。可以省略在数据线 171 上彼此叠盖以阻挡像素电极 190 与像素电极 190 周围的光阻挡元件 220 部分之间光泄漏的滤色器 230。可用屏蔽电极 88 覆盖滤色器 230 的边。滤色器 230 的叠盖部分可比其它部分薄，并可通过使用具有用于形成滤色器 230 的裂缝区域或半透明区域的光掩模并将裂缝区域或半透明区域与叠盖部分对准来获得滤色器 230 的厚度变化。然而，相邻滤色器 230 可以彼此分离或其边可以彼此精确地匹配。

栅极线 121、存储电极线 131、数据线 171 和漏电极 175 中每一个均包括单膜，所述单膜由含铝金属、含银金属、含铜金属、含钼金属、铬、钛或钽构成。特别地，数据线 171 和漏电极 175 可以由诸如铬、钼、钽和钛或其合金的难熔金属构成。

图 1-5 所示的 LCD 的许多上述特征可适用于图 9 和 10 所示的 LCD。

将参照图 11-14 详细描述根据本发明另一实施例的 LCD。

图 11 是根据本发明另一实施例的 LCD 的 TFT 阵列面板的布局图, 图 12 是根据本发明另一实施例的 LCD 的公共电极面板的布局图, 图 13 是包括图 11 所示的 TFT 阵列面板和图 12 所示的公共电极面板的 LCD 的布局图, 图 14 是图 13 所示的 LCD 沿线 XIV-XIV' 剖开的剖视图。

根据该实施例的 LCD 包括 TFT 阵列面板 100、公共电极面板 200 以及插入面板 100 与 200 之间并包含多个基本垂直于面板 100 和 200 表面排列的 LC 分子 310 的 LC 层 3。

现在参照图 11、13 和 14 详细描述 TFT 阵列面板 100。

在绝缘衬底 110(例如透明玻璃)上形成多个栅极线 121 和多个存储电极线 131。

栅极线 121 基本上在横向方向上延伸, 并彼此分离, 且传输栅极信号。各栅极线 121 包括形成多个栅电极 124 的多个突出部。

各存储电极线 131 基本上在横向方向上延伸并包括多组形成第一和第二存储电极 133a 和 133b 的两纵向分支及形成连接在第一存储电极 133a 和第二存储电极 133b 之间的第三存储电极 133c 的一横向分支。各个第一存储电极 133a 具有一自由端部和与存储电极线 131 连接的固定端部, 且所述固定端部具有一突出部。各个第三存储电极 133c 在两相邻栅极线 121 之间形成中线。为存储电极线 131 供应预定电压, 如施加到 LCD 的公共电极面板 200 的公共电极 270 上的公共电压。各个存储电极线 131 包括在横向方向上延伸的一对干部(stems)。

栅极线 121 和存储电极线 131 优选由含铝金属、含银金属、含铜金属、含钼金属、铬、钛或钽构成。

另外, 栅极线 121 和存储电极线 131 的侧面相对于衬底的表面倾斜, 其倾斜角在约 20-80 度的范围内。

在栅极线 121 和存储电极线 131 上形成优选由氮化硅(SiN_x)构成的栅绝缘层 140。

在栅绝缘层 140 上形成多个优选由氢化非晶硅(简称为“a-Si”)或多晶硅构成的半导体条 151。各个半导体条 151 基本上在纵向方向上延伸, 并具有多个向栅电极 124 分支的突出部 154。

在半导体条 151 上形成多个优选由硅化物或用 n 型杂质(如磷)重掺杂的

n+氢化 a-Si 构成的欧姆接触条和岛状物 161 和 165。各个欧姆接触条 161 具有多个突出部 163，突出部 163 和欧姆接触岛状物 165 成对地设置在半导体条 151 的突出部 154 上。

半导体条 151 和欧姆接触 161 和 165 的侧面相对于衬底的表面倾斜，其倾斜角优选在约 30-80 度之间的范围内。

在欧姆接触 161 和 165 及栅绝缘层 140 上形成多个数据线 171、与数据线 171 分离的多个漏电极 175 和多个单独的金属片 177。

用于传输数据电压的数据线 171 基本上在纵向方向上延伸，并与栅极线 121 和存储电极线 131 相交。各个数据线 171 设置在存储电极线 131 的相邻分支组 133a-133c 中的第一和第二存储电极 133a 和 133b 之间，并且包括一端部 179，该端部具有用于与另一层或外部器件相接触的大的面积。各个数据线 171 的多个向漏电极 175 突出的分支形成多个源电极 173。各个漏电极 175 包括一端部，该端部具有用于与另一层相接触的大的面积，各个源电极 173 被弯曲以部分地包围漏电极 175 的另一端部。栅电极 124、源电极 173 和漏电极 175 与半导体条 151 的突出部 154 一起形成一 TFT，所述 TFT 具有形成在设置于源电极 173 和漏电极 175 之间的半导体突出部 154 中的沟道。

金属片 177 设置在接近存储电极 133a 端部的栅极线 121 上。

数据线 171、漏电极 175 和金属片 177 优选由诸如铬、含钼金属、钽和钛的难熔金属构成，它们也可以具有多层结构，所述多层结构包括优选由钼、钼合金或铬构成的下层膜(未示出)和设置在其上并优选由含铝金属构成的上层膜。

与栅极线 121 和存储电极线 131 一样，数据线 171 和漏电极 175 具有锥形的侧面，其倾斜角在约 30-80 度的范围内。

欧姆接触 161 和 165 仅仅处于下面的半导体条 151 与其上的上面的数据线 171 和上面的漏电极 175 之间并减小其间的接触电阻。半导体条 151 包括多个暴露部分，所述暴露部分未被数据线 171 和漏电极 175 覆盖，如位于源电极 173 与漏电极 175 之间的部分。

在数据线 171、漏电极 175 和半导体条 151 的暴露部分上形成钝化层 180。钝化层 180 优选由具有良好平面特性的光敏有机材料、通过等离子体增强化学气相沉积(PEVCD)形成的介电常数小于 4.0 的低介电绝缘材料(例如 a-Si:C:O 和 a-Si:O:F)或无机材料(例如氮化硅)构成。

钝化层 180 具有分别暴露数据线 171 的端部 179 和漏电极 175 的端部的多个接触孔 182 和 185。钝化层 180 和栅绝缘层 140 具有多个分别暴露接近第一存储电极 133a 的固定端部的存储电极线 131 的部分和第一存储电极 133a 的自由端部的突出部的接触孔 183a 和 183b。接触孔 182-185 具有多边形或圆形的形状，且接触孔 182-185 的侧壁是锥形的。各个暴露端部 179 的接触孔 182 优选具有从约 $0.5\text{mm} \times 15\mu\text{m}$ 到约 $2\text{mm} \times 60\mu\text{m}$ 范围内的面积。

在钝化层 180 上形成优选由例如 ITO 或 IZO 构成的多个像素电极 190、多个屏蔽电极 88、多个接触辅助物 82 以及多个跨线(overpass)83。

像素电极 190 通过接触孔 185 与漏电极 175 物理且电性连接，以使像素电极 190 从漏电极 175 接收数据电压。像素电极 190 叠盖包括存储电极 133a-133c 的存储电极线 131 以形成存储电容器。

各个像素电极 190 在其左拐角处被斜切，并且像素电极 190 的斜切边与栅极线 121 成约 45 度的角。

各个像素电极 190 具有中心切口 192、下部切口 193a 和上部切口 193b，各切口将像素电极 190 分割成多个分割部分。切口 192、193a 和 193b 相对于第三存储电极 133c 基本上具有反对称性。

下部和上部切口 193a 和 193b 大致从像素电极 190 的右边倾斜延伸到大致像素电极 190 的左边，并且分别设置在像素电极 190 的上下两半中，所述上下两半被第三存储电极 133c 分隔。下部切口和上部切口 193a 和 193b 与栅极线 121 成约 45 度的角，且它们彼此垂直地延伸。

中心切口 192 沿第三存储电极 133c 延伸，并具有从像素电极 190 右边的入口，所述入口具有一对分别基本上平行于下部切口 193a 和上部切口 193b 的倾斜边。

因此，像素电极 190 的下半部被下部切口 193a 分割成两下部分割部分，像素电极 190 的上半部被上部切口 193b 分割成两个上部分割部分。分割部分的数量或切口的数量依据设计因素，如像素尺寸、像素电极横向边与纵向边的比率、液晶层 3 的类型和性质等而变化。

屏蔽电极 88 沿数据线 171 延伸并完全覆盖数据线 171 和 TFT。屏蔽电极 88 被供应公共电压，并且可通过穿透栅绝缘层 140 和钝化层 180 的接触孔(未示出)连接到存储电极线 131，或连接到将公共电压从 TFT 阵列面板 100 传输到公共电极面板 200 之处的短点(未示出)。优选最小化屏蔽电极 88 与像

素电极 190 之间的距离,以最小化开口率的减小量。

接触辅助物 82 通过接触孔 182 连接到数据线 171 的端部 179。接触辅助物 82 保护端部 179,并实现端部 179 与外部器件间的粘接。

跨线 83 跨过栅极线 121,并分别通过相对于栅极线 121 彼此相对的接触孔 183a 和 183b 连接到存储电极线 131 的暴露部分和第一存储电极 133a 的固定部分的暴露突出部。跨线 83 叠盖金属片 177,并被电性连接到金属片 177。包括存储电极 133a-133c 的存储电极线 131 连同跨线 83 和金属片 177 一起用于修复栅极线 121、数据线 171 或 TFT 内的缺陷。用于修复栅极线 121 的栅极线 121 与存储电极线 131 之间的电性连接可以通过用激光束照射栅极线 121 和跨线 83 的交叉点以将栅极线 121 与跨线 83 电性连接来获得。在该情形中,金属片 177 增强了栅极线 121 与跨线 83 之间的电性连接。

接下来参照图 12-14 描述公共电极面板 200。

在绝缘衬底 210(例如透明玻璃)上形成光阻挡元件 220。光阻挡元件 220 可包括面向像素电极 190 的多个开口 225 并且具有与像素电极 190 基本相同的形状。另外,光阻挡元件 220 可以包括对应于数据线 171 的线性部分和对应于 TFTs 的其它部分。

多个滤色器 230 形成于衬底 210 上并基本上置于由光阻挡元件 220 包围的区域内。滤色器 230 基本上沿像素电极 190 纵向方向延伸。滤色器 230 可以表现原色之一,如红,绿和蓝色。

在滤色器 230 上形成保护膜 250。

在保护膜 250 上形成优选由透明导电材料(例如 ITO 和 IZO)构成的公共电极 270。

公共电极 270 具有多组切口 272、273a 和 273b。

一组切口 272、273a 和 273b 面向像素电极 190,并包括中心切口 272、下部切口 273a 和上部切口 273b。各个切口 272、273a 和 273b 均设置在像素电极 190 的相邻切口 192、193a 和 193b 之间或像素电极 190 的切口 193a 或 193b 与斜切边之间。另外,各个切口 272、273a 和 273b 至少具有一平行于像素电极 190 的下部切口 193a 或上部切口 193b 延伸的倾斜部分。切口 272、273a 和 273b 相对于第三存储电极 133c 基本上具有反对称性。

各个下部和上部切口 273a 和 273b 包括:大致从像素电极 190 的左边到大致像素电极 190 的下或上边延伸的倾斜部;和沿像素电极 190 的边从倾斜

部分的各端部延伸,与像素电极 190 的边重叠并与倾斜部分成钝角的横向及纵向部分。

中心切口 272 包括:沿第三存储电极 133c 大致从像素电极 190 的左边延伸的中心横向部分;从所述中心横向部分的一端部到大致像素电极的右边延伸并与中心横向部分成钝角的一对倾斜部分;以及沿像素电极 190 的右边从各倾斜部分的端部延伸,叠盖像素电极 190 的右边并与各倾斜部分成钝角的一对末端纵向部分。

切口 272、273a 和 273b 的数量可以依据设计因素而变化,光阻挡元件 220 也可以叠盖切口 272、273a 和 273b,以阻挡通过切口 272、273a 和 273b 的光泄漏。

在面板 100 和 200 的内表面上涂敷同向性取向层 11 和 21,并在面板 100 和 200 的外表面上提供偏振片 12 和 22,以使它们的偏振轴交叉,并且一透射轴可平行于栅极线 121。当 LCD 是反射型 LCD 时可以省略一偏振片。

LCD 可以进一步包括至少一用于补偿 LC 层 3 的延迟的延迟膜。

LC 层 3 内的 LC 分子 310 排列为其长轴垂直于面板 100 和 200 的表面。液晶层 3 具有负介电各向异性。

切口 192、193a、193b、272、273a 和 273b 控制 LC 层 3 中的 LC 分子的倾斜方向。也就是说,在由相邻切口 192、193a、193b、272、273a 和 273b 或由切口 273a 或 273b 和像素电极 190 的斜切边确定的称作畴的各个区域中的液晶分子在垂直于切口 192、193a、193b、272、273a 和 273b 的延伸方向的方向上倾斜。显而易见,所述畴具有彼此基本上平行延伸并与栅极线 121 成约 45 度角的两长边。

切口 192、193a、193b、272、273a 和 273b 的宽度优选在约 9 微米到约 12 微米之间的范围内。

至少一个切口 192、193a、193b、272、273a 和 273b 可以用突出部(未示出)或凹部(未示出)代替。所述突出部优选由有机或无机材料构成,并设置在场生成电极 190 或 270 之上或之下,且具有约 5 微米到约 10 微米的宽度。

切口 192、193a 或 193b 的边和与所述切口 192、193a 或 193b 的所述边相邻的切口 272、273a 或 273b 的边之间的距离,以及像素电极 190 的斜切边和与所述切口 192、193a 或 193b 的所述边相邻的切口 272、273a 或 273b 的边之间的距离优选在约 12 微米到约 20 微米之间的范围内,更优选在约 17

微米至约 19 微米之间。尽管降低了开口率，但是该范围增加了液晶的响应时间以获得期望的透过率。

可以改变切口 192、193a、193b、272、273a 和 273b 的形状和排列。

将参照图 15-22 详细描述依照本发明另一实施例的 LCD。

图 15 是根据本发明实施例的 LCD 的示意图，其示出信号线之间的电性连接。图 16 是图 15 所示的 LCD 的 TFT 阵列面板的示例性布局图，图 17A 和 17B 是图 15 所示的 LCD 的公共电极面板的示例性布局图，图 18A 是包括图 16 所示的 TFT 阵列面板和图 17A 所示的公共电极面板的 LCD 的布局图，图 18B 是包括图 16 所示的 TFT 阵列面板和图 17B 所示的公共电极面板的 LCD 的布局图，图 19A 是图 18A 所示的 LCD 沿线 XIXA-XIXA' 剖开的剖视图，图 19B 是图 18B 所示的 LCD 沿线 XIXB-XIXB' 剖开的剖视图。图 20 是图 15 所示的 LCD 的 TFT 阵列面板的一部分的示例性布局图，图 21 是图 20 中所示的 LCD 沿线 XXI-XXI' 剖开的剖视图，图 22 是图 20 所示的 LCD 沿线 XXII-XXII' 剖开的剖视图。

参照图 15-22，根据该实施例的 LCD 包括 TFT 阵列面板 100、公共电极面板 200、插入面板 100 和 200 之间的 LC 层 3、粘附在面板 100 和 200 外表面上的一对延迟膜 13 和 23、粘附在延迟膜 13 和 23 外表面上的一对偏振片 12 和 22、设置在面板 100 和 200 之间用于结合面板 100 和 200 并用于限制 LC 层 3 的密封剂 310 以及设置在面板 100 和 200 之间用于从 TFT 阵列面板 100 向公共电极面板 200 传输公共电压的多个公共电压传输元件 330。所述公共电压传输元件 330 可包括由银胶构成的或由镀有金属(例如金)的有机弹性材料构成的导电球。

参照图 15，公共电极面板 200 小于 TFT 阵列面板 100，从而 TFT 面板 100 的左部和上部区域被暴露。密封剂 310 沿公共电极面板 200 的边延伸，由密封剂 310 包围的区域几乎被显示区域 D 占据，而除了显示区域 D 的其它部分称作外围区域。

根据该实施例的面板 100 和 200 的层结构几乎与图 11-14 中所示的相同。

对于 TFT 阵列面板 100，在衬底 110 上形成包括多个栅电极 124 和端部 129 的多条栅极线 121 及多条存储电极线 131，并在其上依次形成栅绝缘层 140、包括多个突出部 154 的多个半导体条 151 和包括突出部 163 的多个欧姆接触条 161 及多个欧姆接触岛状物 165。在欧姆接触 161 和 165 上形成包

括源电极 173 和端部 179 的多条数据线 171 及多个漏电极 175, 并在其上形成钝化层 180。在钝化层 180 和栅绝缘层 140 处设置多个接触孔 181、182 和 185。在钝化层 180 上形成多个像素电极 190、多个屏蔽电极 88 和多个接触辅助物 81 和 82, 并在其上涂敷取向层 11。

对于公共电极面板 200, 在绝缘衬底 210 上形成光阻挡元件 220、多个滤色器 230、保护膜 250、公共电极 270 和取向层 21。

参照图 15, TFT 阵列面板 100 进一步包括用于传输各种信号的多条信号线和栅极线 121、数据线 171、存储电极线 131、屏蔽电极 88。所述多条信号线包括多条用于向公共电极 270 传输电压的公共电极电压供应线 122, 用于向存储电极线 131 传输电压的存储电极电压供应线 172a, 和多条用于向屏蔽电极 88 传输电压的屏蔽电极电压供应线 172b。电压供应线 122、172a 和 172b 彼此电性连接, 并包括连接其它层或外部器件以接收电压的输入终端 128、178a 和 178b。栅极线 121 的端部 129 等在 TFT 阵列面板 100 的左边附近连续排列, 而数据线 171 的端部 179、电压供应线 122、172a 和 172b 的输入终端 128、178a 和 178b 等在 TFT 阵列面板 100 的左上边附近连续排列。

参照图 16-19B, 存储电极线 131 仅仅是线性的, 并没有分支, 且在横向方向上穿过像素电极 190 中心附近。

存储电极电压供应线 172a 包括与数据线 171 相同的层, 其基本上在纵向方向上从输入终端 178a 延伸以在栅极线 121 的端部 129 和存储电极线 131 的端部附近横跨栅极线 121。钝化层 180 具有多个沿存储电极电压供应线 172a 的长度排列并暴露部分存储电极电压供应线 172a 的多个接触孔 186b 和暴露存储电极电压供应线 172a 的输入终端 178a 的接触孔 189a。另外, 钝化层 180 和栅绝缘层 140 具有多个暴露存储电极线 131 的端部的接触孔 186a。在钝化层 180 上形成通过接触孔 189a 与存储电极电压供应线 172a 的输入终端 178a 连接的接触辅助物 89a 和通过接触孔 186a 和 186b 与存储电极线 131 和存储电极电压供应线 172a 连接的多个连接元件 86。

参照图 20-22, 公共电极电压供应线 122 包括与栅极线 121 相同的层, 并且它们从其输入终端 128 延伸以到达在密封剂 310 附近设置的公共电压传输元件 330 但它们不接触密封剂 310。相邻的两公共电极电压供应线 122 延伸到与它们几乎等距离的公共电压传输元件 330 之一, 从而形成 V 形, 但一个公共电压传输元件 330 可以仅连接到在纵向方向上径直延伸的公共电极电

压供应线 122 之一。钝化层 180 和栅绝缘层 140 具有多个暴露公共电极电压供应线 122 的输入终端 128 的接触孔 189c 和多个暴露设置在公共电压传输元件 330 下的部分公共电极电压供应线 122(下文中称作输出终端)的接触孔 184。在钝化层 180 上形成多个通过接触孔 189c 与公共电极电压供应线 122 的输入终端 128 连接的接触辅助物 89c 和多个通过接触孔 184 与公共电极电压供应线 122 的输出终端连接的接触辅助物 84。接触辅助物 84 与公共电压传输元件 330 接触。

在描述屏蔽电极电压供应线 172b 之前先描述屏蔽电极 88 及相关结构, TFT 阵列面板 100 进一步包括屏蔽电极连接线 87, 其设置于密封剂 310 附近, 基本上在横向方向上延伸, 与屏蔽电极 88 连接, 并且包括与屏蔽电极 88 相同的层。屏蔽电极 88 通过沿栅极线 121 延伸的连接元件彼此连接。屏蔽电极电压供应线 172b 包括与数据线 171 相同的层, 并且它们从其输入终端 178b 开始, 穿过密封剂 310, 并到达屏蔽电极连接线 87。钝化层 180 具有多个暴露屏蔽电极电压供应线 172b 的输入终端 178b 的接触孔 189b 和多个暴露设置在屏蔽电极连接线 87 下的部分屏蔽电极电压供应线 172b(下文中称作输出终端)的接触孔 188。屏蔽电极电压供应线 172b 和屏蔽电极连接线 87 通过接触孔 188 彼此连接。在钝化层 180 上形成多个通过接触孔 189b 与屏蔽电极电压供应线 172b 的输入终端 178b 连接的接触辅助物 89b。

公共电极电压供应线 122 和屏蔽电极电压供应线 172b 包括用于互连的突出部。钝化层 180 和栅绝缘层 140 具有多个暴露公共电极电压供应线 122 的突出部的接触孔 187b, 并且钝化层 180 具有多个暴露屏蔽电极电压供应线 172b 的突出部的接触孔 187a。在钝化层 180 上形成多个通过接触孔 187a 和 187b 与公共电极电压供应线 122 和屏蔽电极电压供应线 172b 连接的连接元件 80。存储电极电压供应线 172a 可以按类似方式与公共电极电压供应线 122 或屏蔽电极电压供应线 172b 连接。

电压供应线 122、172a 和 172b 可包括与任意栅极线 121 和数据线 171 相同的层。

特别地, 当公共电极电压供应线 122 和屏蔽电极电压供应线 172b 设置在相同层上时, 它们可以不需要连接元件 80 而彼此直接连接。另外, 即使公共电极电压供应线 122 和屏蔽电极电压供应线 172b 在衬底 110 上彼此分离, 它们仍可以通过外部器件, 如导电膜或用于驱动面板 100 和 200 的半导

体芯片而电性连接。而且,公共电极电压供应线 122 和屏蔽电极电压供应线 172b 通过相同的接触孔连接。存储电极电压供应线 172a 可以按类似方式与公共电极电压供应线 122 或屏蔽电极电压供应线 172b 连接。

存储电极电压供应线 172a、公共电极电压供应线 122 和屏蔽电极电压供应线 172b 中的至少一个与其它的电性分离并被供应单独电压。

可以向公共电极电压供应线 122 供应不同大小的公共电压,以补偿在远离栅极线 121 的端部 129 的位置处栅极信号的信号延迟。在该情形中,可以向存储电极电压供应线 172a 和屏蔽电极电压供应线 172b 供应具有由位置决定大小的电压。

附加公共电压传输元件 330 可以设置在与数据线 171 的端部 179 相对的栅极线 121 的端部 129 附近。同时,附加公共电压传输元件 330 可以连接于延伸至该处的公共电极电压供应线 122 或存储电极电压供应线 172a。可以按类似方式向屏蔽电极 88 供应电压。

源电极 173 和漏电极 175 相对于栅电极 124 彼此相对而置,漏电极 175 向上延伸并包括叠盖存储电极线 131 的扩展部。接触孔 185 设置在漏电极 175 的扩展部上。

TFT 阵列面板 100 进一步包括设置在电压供应线 172a 和 172b 下的多个半导体条 152a 和 152b 及设置在其上的多个欧姆接触 162a 和 162b。

半导体条 151 沿漏电极 175 延伸,半导体条 151、152a 和 152b 微宽于欧姆接触 161、162a、162b 和 165 以及其上设置的信号线 171、172a 和 172b。然而,半导体条 151、152a 和 152b 的宽度可以等于或小于如同图 11-14 中所示的信号线 171、172a 和 172b 的宽度。

半导体可以仅设置在源电极 173 和漏电极之间,以具有岛状的形状。

栅极线 121、存储电极线 131 和公共电极电压供应线 121 包括具有低电阻率的下层膜和具有良好接触特性(例如难熔金属)的上层膜。数据线 171、漏电极 175 和电压供应线 172a 和 172b 包括优选包括钼下层膜、铝中间膜和钼上层膜的三层结构。然而,它们可以具有各种层结构。

钝化层 180 包括优选由无机材料构成的下层膜 180p 和优选由具有良好平面特性的有机材料构成的上层膜 180q。上层膜 180q 可具有小于约 3.0 的介电常数,并且下层膜 180p 的厚度等于约 300Å-600Å,而上层膜 180q 的厚度大于约 0.7 微米。

滤色器 230 可配置在 TFT 阵列面板 100 上而不在公共电极面板 200 上,在该情形中,滤色器 230 优选设置在下层膜 180p 和上层膜 180q 之间。另外,可以省略下层膜 180p 和上层膜 180q 中之一。

如上所述,在钝化层 180 和栅绝缘层 140 处提供多个接触孔 181、182、184、185、186a、186b、187a、187b、188 和 189a-189c。接触孔 181、182、184、185、186a、186b、187a、187b 和 189a-189c 被大致分为两组。在 TFT 阵列面板 100 的边缘附近设置的接触孔 181、182 和 189a-189c 配置为从外部器件(例如形成于半导体芯片中的驱动电路)接收各种信号,而其余的接触孔 184、185、186a、186b、187a、187b 和 188 配置为电性连接信号线 121、122、131、171、172a 和 172b 及电极 88、175 和 270。特别地,在与栅极线 121 相同层上设置的信号线 121、122 和 131 及在与数据线 171 相同层上设置的信号线 171、172a 和 172b 通过设置在像素电极 190 上的连接元件 80 和 86 彼此连接。附加连接元件(未示出)可配置为将栅极线 121 和数据线 171 连接于用于静电放电防护的短路棒(未示出)或连接于检测信号线(未示出)。

钝化层 180 的上层膜 180q 可由光敏有机膜构成,在该情形中接触孔 181、182、184、185、186a、186b、187a、187b、188 和 189a-189c 可通过参照图 1-8 描述的工艺形成。

为了提高设置在外围区域中的接触辅助物 81、82 和 89a-89c 的接触可靠性,设置在外围区域中的上层膜 180q 的部分可比显示区域 D 中的部分薄。出于此目的,将用于使上层膜 180q 构成图案的光掩模(未示出)设计成具有面向外围区域的裂缝区域或半透明区域。

同时,屏蔽电极 88 优选比栅极线 121 窄而比数据线 171 宽。特别地,屏蔽电极 88 的宽度优选为数据线 171 的约两倍,例如,当数据线 171 的宽度为约 6 微米时,屏蔽电极 88 的宽度为约 13 微米。然而,屏蔽电极 88 也可以比数据线 171 窄。

图 17A、18A 和 19A 中所示的 LCD 中的像素电极 190 的切口 194、195、196a、196b、197a 和 197b 的数量和公共电极 270 的切口 274、275、276a、276b、277a、277b、278a 和 278b 的数量大于图 11-14 中所示的 LCD 中的切口的数量。为了便于说明,图 19A 未示出所有的切口 194、195、196a、196b、197a、197b、274、275、276a、276b、277a、277b、278a 和 278b,而是仅仅示出了公共电极 270 的一些切口,其用附图标记 c 表示。

图 17B、18B 和 19B 中所示的 LCD 具有多个突出部 281-285，其在公共电极 270 上具有倾斜的表面，而不是在公共电极 270 处具有切口。突出部 281-285 具有与图 17A、18A 和 19A 中所示的切口 274、275、276a、276b、277a、277b、278a 和 278b 几乎相同的平面形状，它们彼此连接以形成多个均匀的弯曲条，而不是在像素电极 190 之间彼此分离。相反地，切口 274、275、276a、276b、277a、277b、278a 和 278b 可以彼此不连接，以防止公共电极 270 的电阻增大并获得公共电压的信号路径。为了便于说明，图 19B 未示出所有的切口 194、195、196a、196b、197a 和 197b 以及突出部 281-285，而是仅仅示出了公共电极面板 200 上的一些突出部，其用附图标记 280 表示。

突出部 281-285 可以通过使用旋涂、狭缝涂布(slit coating)、喷墨注射(inkjet injection)或印刷在公共电极 270 的整个表面上均匀涂布光致抗蚀剂膜，并通过用正光掩模曝光和显影而形成。可选择地，突出部 281-285 可以通过丝网印刷、激光转印(laser transcription)等直接形成。

垂直于突出部 281-285 的倾斜表面而预倾斜 LC 分子 310，从而施加电场时的倾斜方向是确定的。因此，相对于突出部 281-285 分成了多个畴。

图 11-14 所示的 LCD 的许多上述特征可适用于图 15-22 所示的 LCD。

将参照图 23-26 详细描述根据本发明另外一实施例的 LCD。

图 23 是根据本发明另一实施例的 LCD 的 TFT 阵列面板的布局图，图 24 是根据发明另一实施例的 LCD 的公共电极面板的布局图，图 25 是包括图 23 中所示的 TFT 阵列面板和图 24 中所示的公共电极面板的 LCD 的布局图，图 26 是图 25 中所示的 LCD 沿线 XXVI-XXVI' 剖开的剖视图。

参照图 23-26，根据该实施例的 LCD 包括 TFT 阵列面板 100、公共电极面板 200、插入面板 100 和 200 之间的 LC 层 3 以及粘附到面板 100 和 200 外表面的一对偏振片 11 和 21。

根据该实施例的面板 100 和 200 的层结构几乎与图 16、17A、18A 和 19A 中所示的相同。

对于 TFT 阵列面板 100，在衬底 110 上形成包括栅电极 124 的多条栅极线 121 及多条存储电极线 131，并在其上依次形成栅绝缘层 140、多个半导体 154 和多个欧姆接触 163 和 165。在欧姆接触 163 和 165 及栅绝缘层 140 上形成包括源电极 173 的多个数据线 171 和多个漏电极 175，并在其上形成钝化层 180。在钝化层 180 和栅绝缘层 140 处设置多个接触孔 181、182 和

185。在钝化层 180 上形成多个像素电极 190、多个屏蔽电极 88 和多个接触辅助物 81 和 82，并在其上涂敷取向层 11。

对于公共电极面板 200，在绝缘衬底 210 上形成光阻挡元件 220、多个滤色器 230、保护膜 250、公共电极 270 和取向层 21。

与图 16、17A、18A 和 19A 中所示 LCD 不同，各个像素电极 190 具有形成倾斜边的四个斜切角 A。所述倾斜边的长度优选等于约 4-10 微米，特别地，其优选大于在形成像素电极 190 和屏蔽电极 88 的光刻步骤中使用的曝光器的分辨率。因此，在像素电极 190 的角 A 附近残留导电残余物的可能性明显减小，以阻止像素电极 190 与屏蔽电极 88 之间的短路，并允许像素电极 190 与屏蔽电极 88 之间具有近的距离。

此外，因为屏蔽电极 88 和像素电极 190 之间的距离在角 A 处较大，所以当像素电极 190 和屏蔽电极 88 在接近像素电极 190 的角 A 处被短路时，可以使用低放大率的光学器件轻易地探测短路位置，并可以用激光束轻易地修复所述短路。

另外，像素电极 190 的切口 91、92、93a、93b、94a、94b、95a 和 95b 及公共电极 270 的切口 71、72、73a、73b、74a、74b、75a 和 75b 的排列和形状稍有不同。特别地，公共电极 270 的切口 71、72、73a、73b、74a、74b、75a 和 75b 具有用于控制切口 71、72、73a、73b、74a、74b、75a 和 75b 内的 LC 分子 310 排列的凹槽。

同时，源电极 173 具有包围漏电极 175 的端部的字符 U 的形状。

半导体 154 和欧姆接触 163 和 165 具有岛状的形状，它们主要设置在源电极 173 和漏电极 175 之间。半导体 154 和欧姆接触 163 和 165 向栅极线 121 与数据线 171 的交叉点及漏电极 175 延伸，以使数据线 171 和漏电极 175 下的表面形状变平滑，从而防止数据线 171 和漏电极 175 断开。

存储电极线 131 具有叠盖漏电极 175 的扩展部分的扩展部分，以增加存储电容量。

另外，栅极线 121、存储电极线 131、数据线 171、漏电极 175 和钝化层 180 具有与图 16、17A、18A 和 19A 中所示不同的单层结构。

图 15-22 中所示 LCD 的许多上述特征可适用于图 23-26 中所示 LCD。

将参照图 27 和 28 详细描述根据本发明另一实施例的 LCD。

图 27 是根据本发明另一实施例的 LCD 的布局图，图 28 是图 27 中所示

LCD 沿线 XXVIII-XXVIII' 剖开的剖视图。

参照图 27 和 28, 根据该实施例的 LCD 也包括 TFT 阵列面板 100、公共电极面板 200、插入面板 100 和 200 之间的 LC 层 3 以及连接到面板 100 和 200 外表面的一对偏振片 11 和 21。

根据该实施例的面板 100 和 200 的层结构与图 23-26 中所示的几乎相同。

对于 TFT 阵列面板 100, 在衬底 110 上形成包括栅电极 124 的多条栅极线 121 及包括存储电极 135 的多条存储电极线 131, 并在其上依次形成栅绝缘层 140、多个半导体 151 和多个欧姆接触 161 和 165。在欧姆接触 161 和 165 上形成包括源电极 173 的多条数据线 171 和多个漏电极 175, 并在其上形成在钝化层 180。在钝化层 180 和栅绝缘层 140 处设置多个接触孔 181、182 和 185。在钝化层 180 上形成多个像素电极 190、多个屏蔽电极 88 和多个接触辅助物 81 和 82, 并在其上涂敷取向层 11。

对于公共电极面板 200, 在绝缘衬底 210 上形成光阻挡元件 220、多个滤色器 230、保护膜 250、公共电极 270 和取向层 21。

与图 23-26 中所示 LCD 不同, 半导体 151 具有与数据线 171 和漏电极 175 以及下面的欧姆接触 161 和 165 几乎相同的平面形状。然而, 半导体 151 包括一些未被数据线 171 和漏电极 175 覆盖的暴露部分, 如位于源电极 173 和漏电极 175 之间的部分。

根据一实施例的 TFT 阵列面板的制造方法, 使用一光刻工艺同时形成数据线 171、漏电极 175、半导体 151 和欧姆接触 161 和 165。因此通过省略一光刻步骤简化制造工艺。

图 23-26 中所示 LCD 的许多上述特征可适用于图 27 和 28 中所示 LCD。

如上所述, 设在数据线 171 上的被供应公共电压的屏蔽电极 88 消除了其间的电场, 以保留 LC 分子 310 的初始取向, 从而可以减小像素电极 190 之间的光泄漏。另外, 屏蔽电极 88 减小了数据线 171 与像素电极 190 之间的寄生电容, 且阻断了数据线 171 附近的电场, 从而消除了像素电极 190 的电压扭曲和由数据线 171 传输的数据电压的信号延迟。另外, 屏蔽电极 88 使总的寄生电容变得几乎均匀, 以提高图像质量并减小缝合缺陷。

尽管已参照优选实施例详细描述了本发明, 但本领域技术人员将了解到, 在不脱离所附权利要求说明的本发明精神和范围的情况下, 可以对本发明进行各种修改和替换。

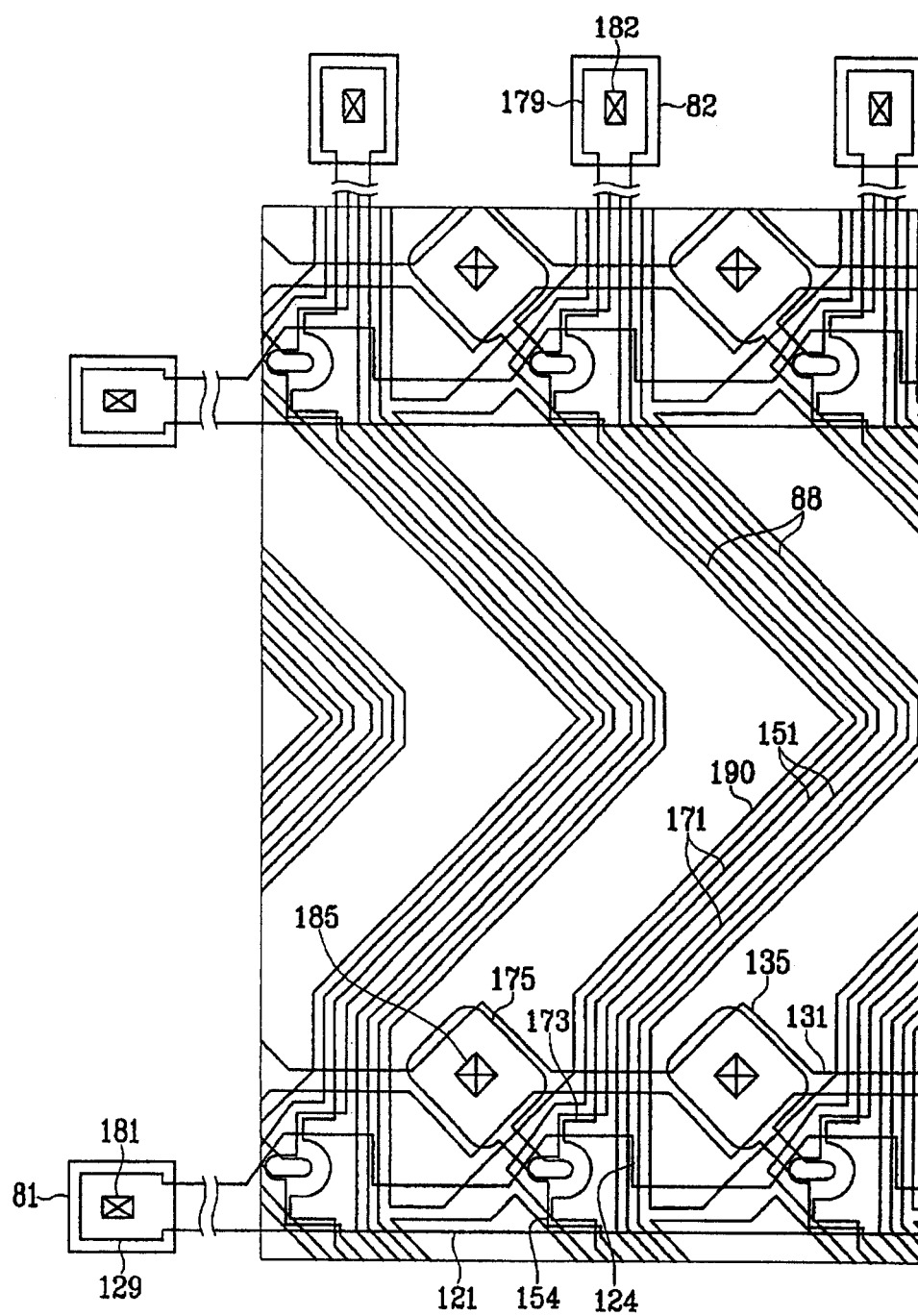


图 1

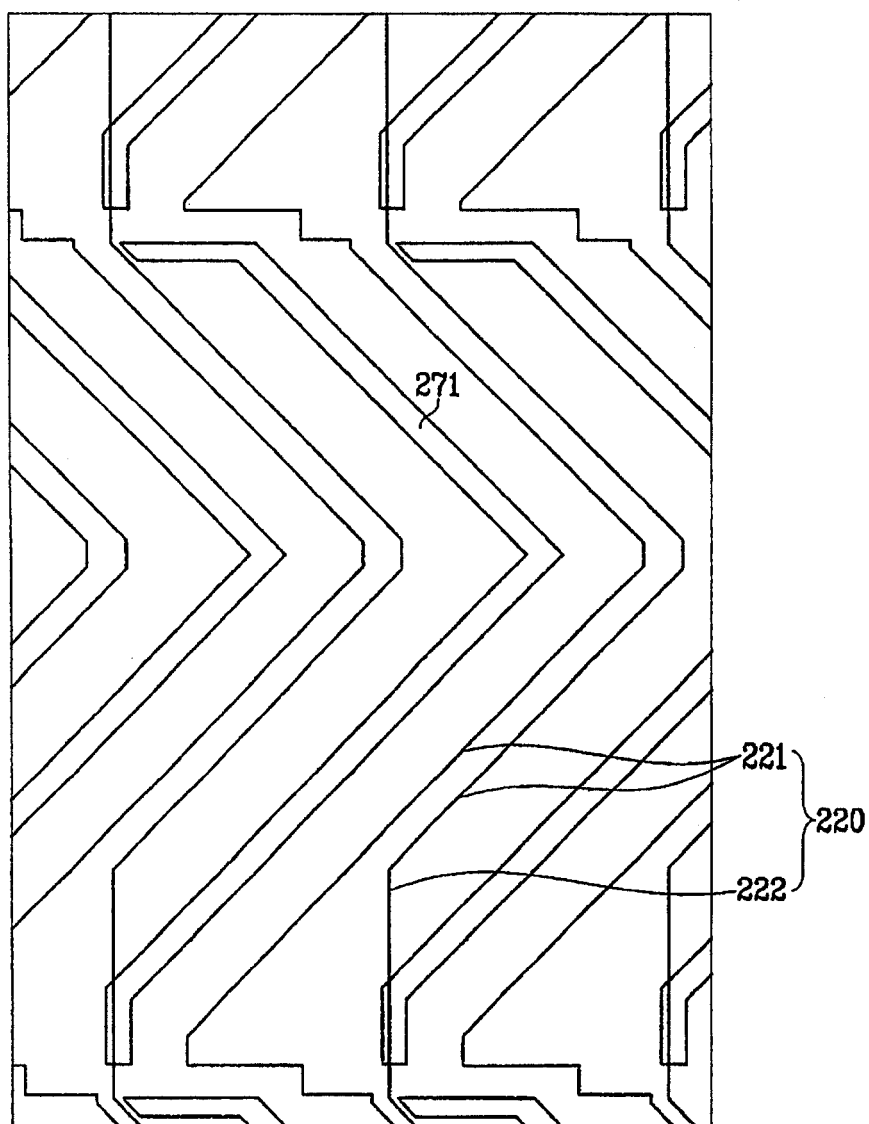


图 2

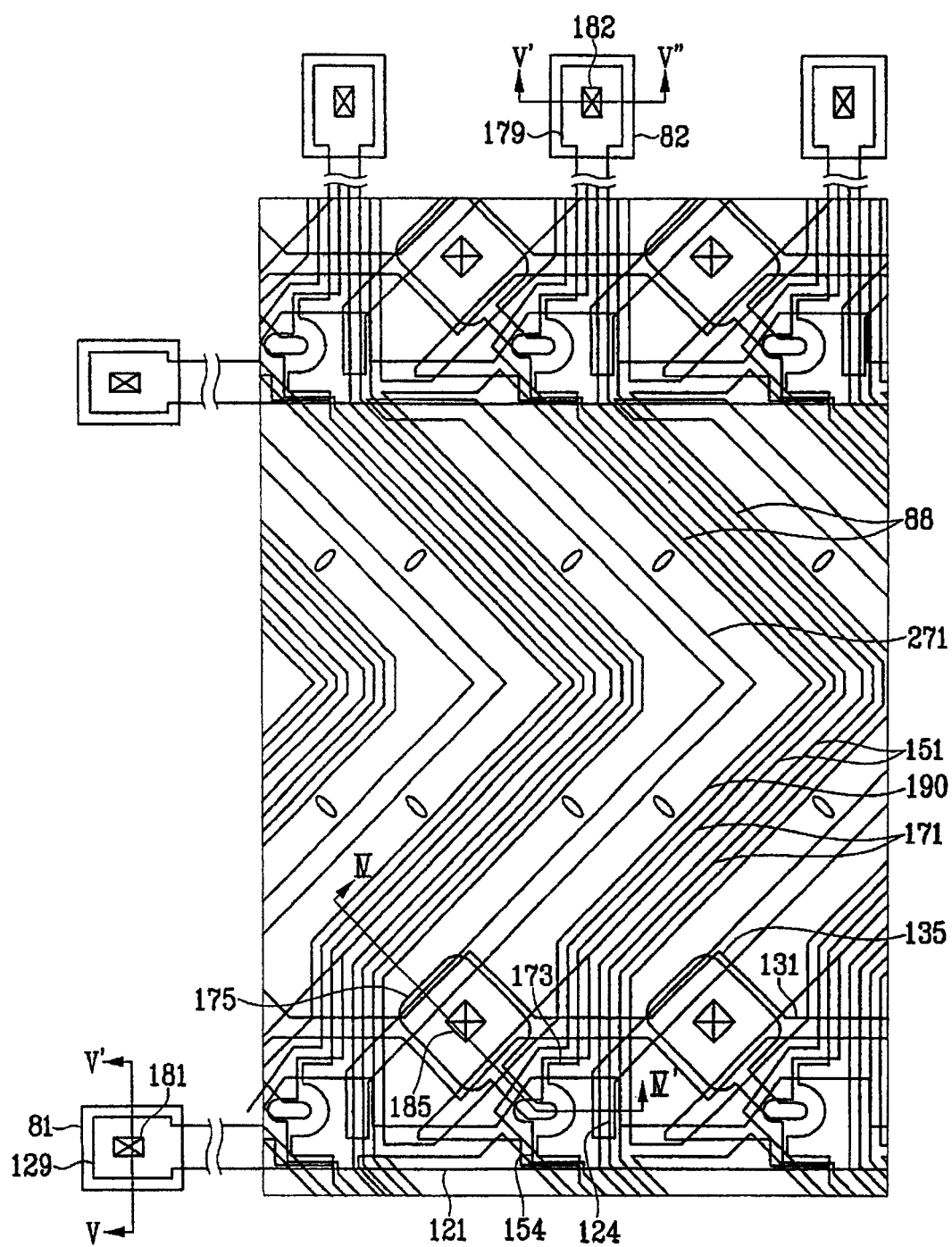


图 3

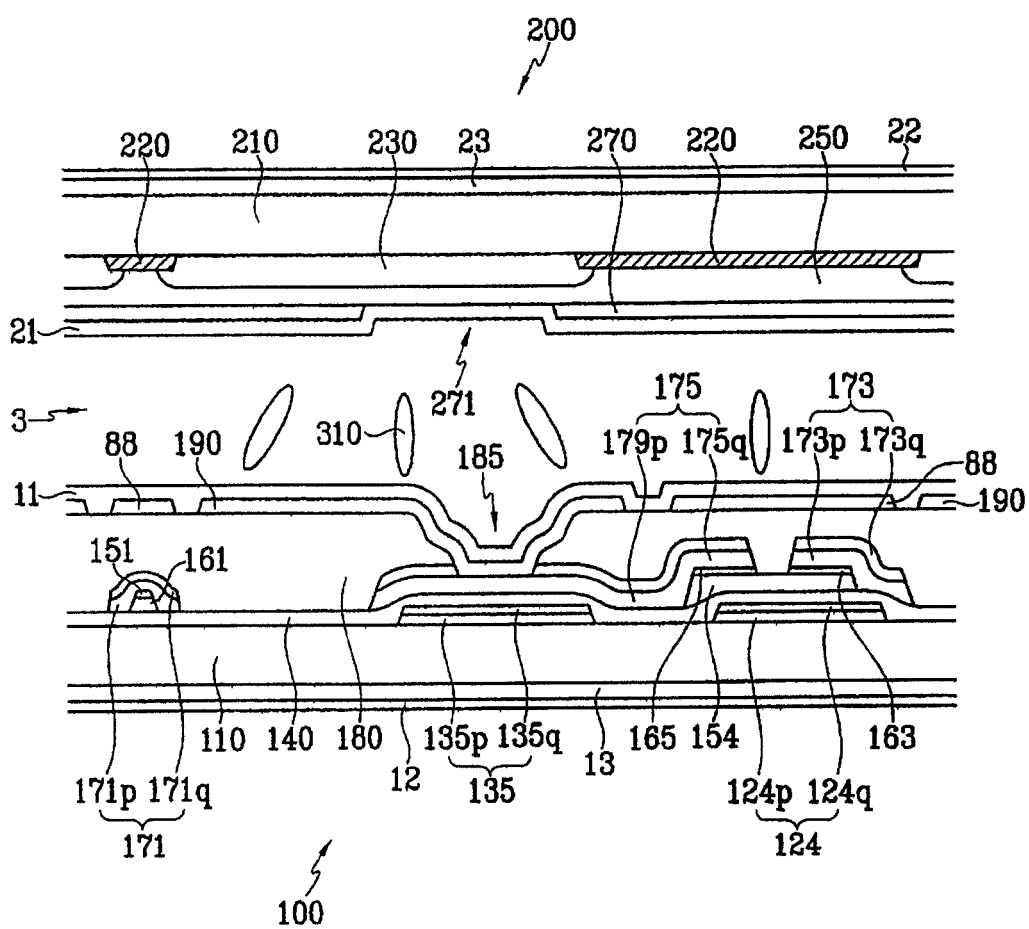


图 4

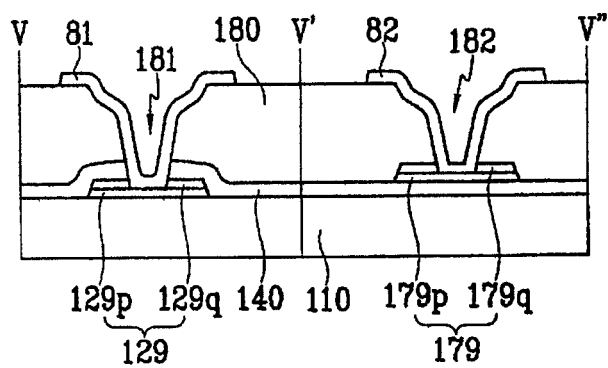


图 5

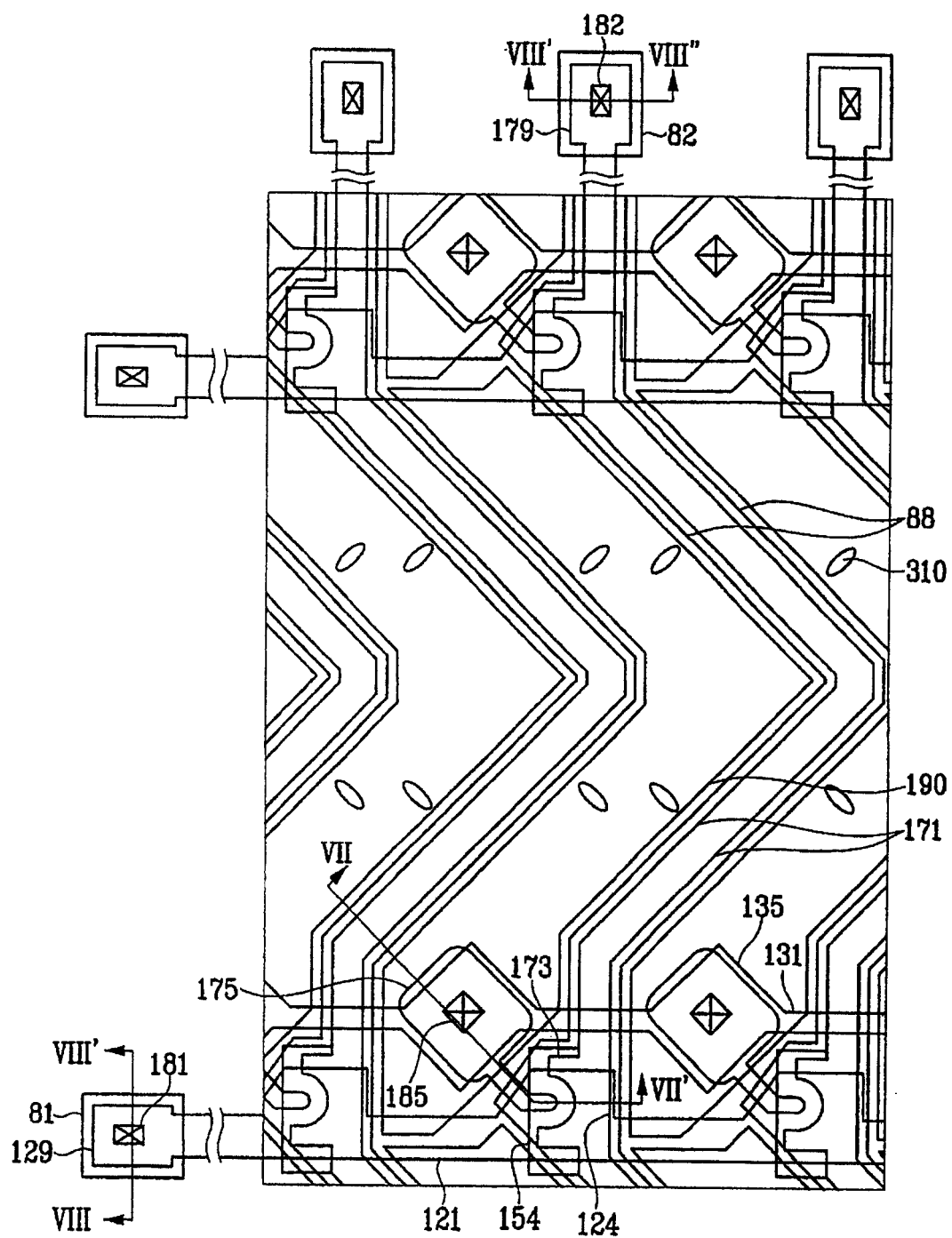


图 6

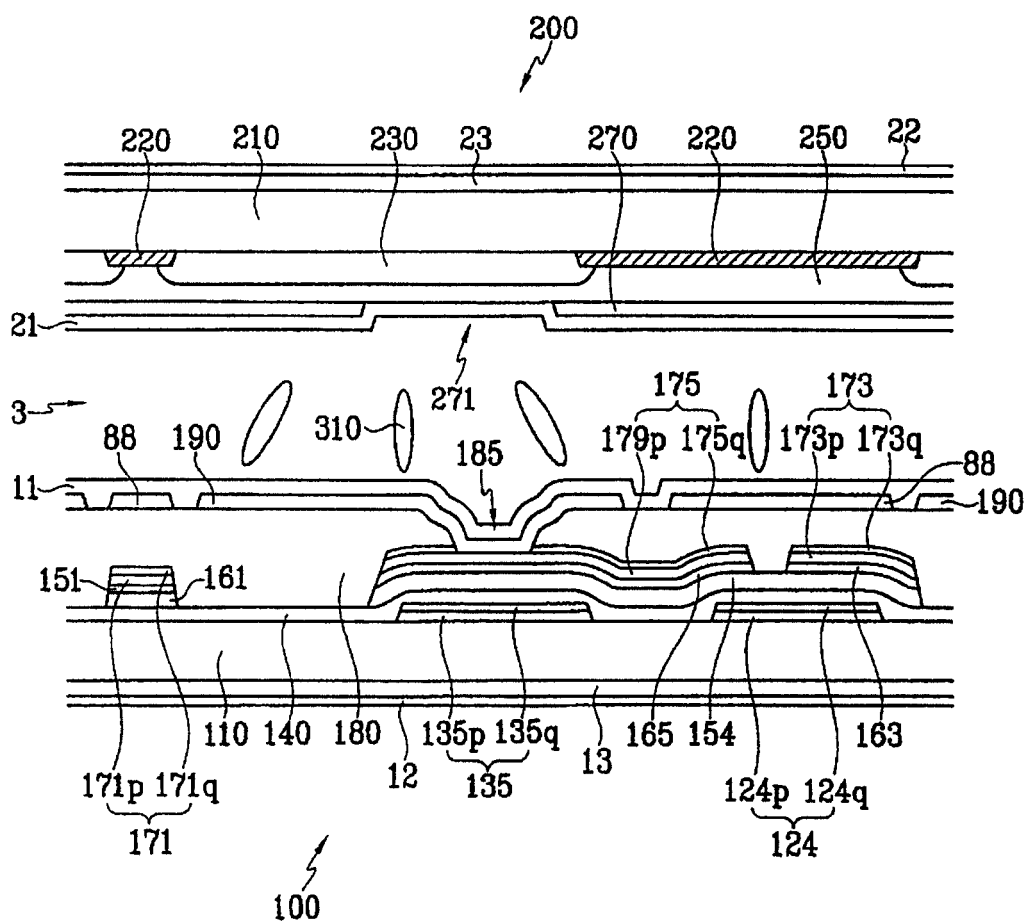


图 7

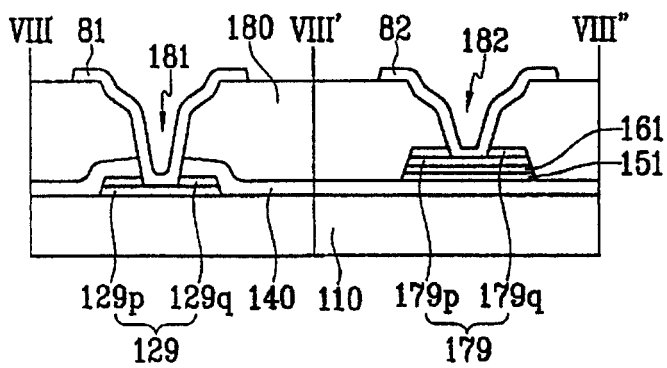


图 8

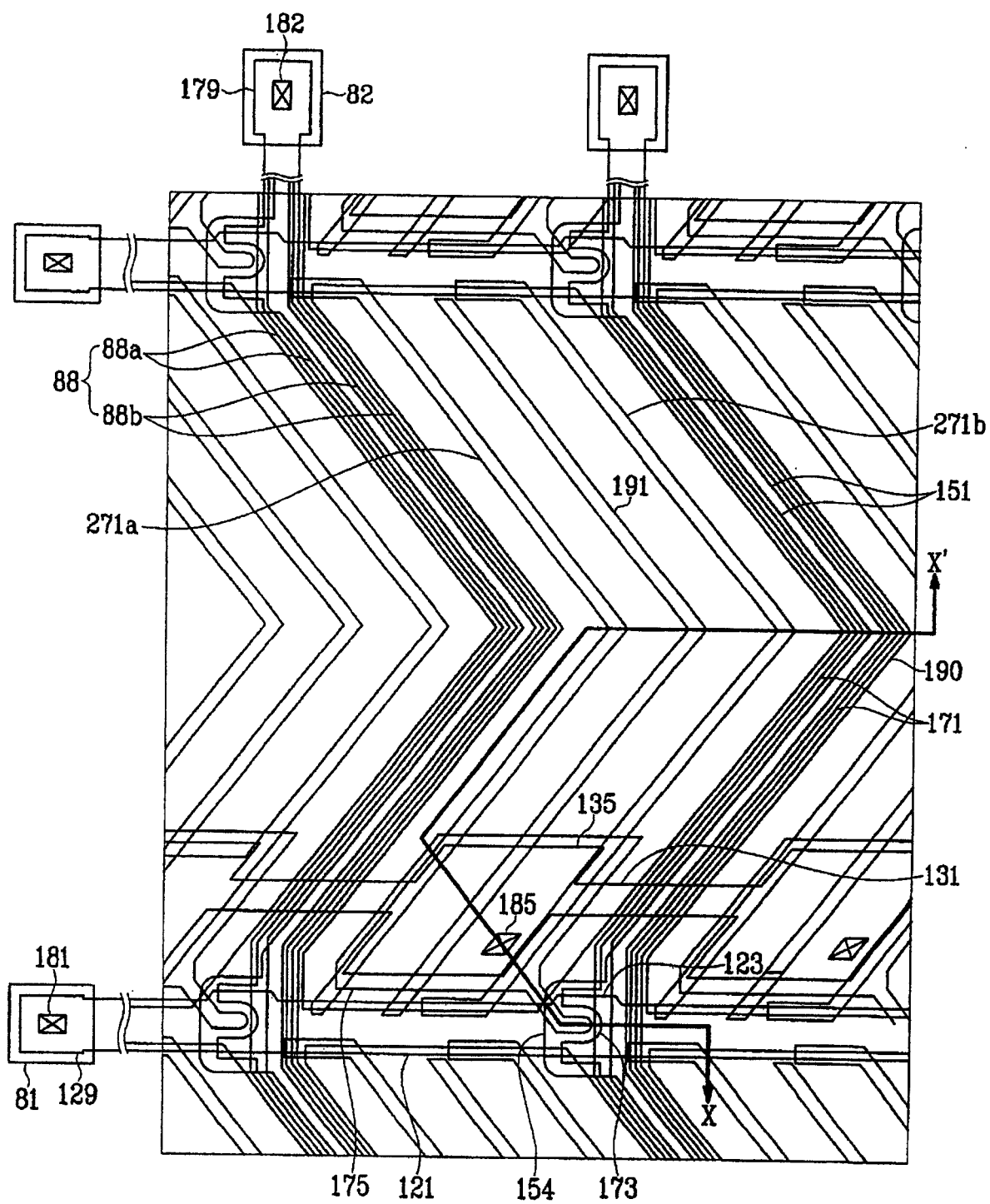


图 9

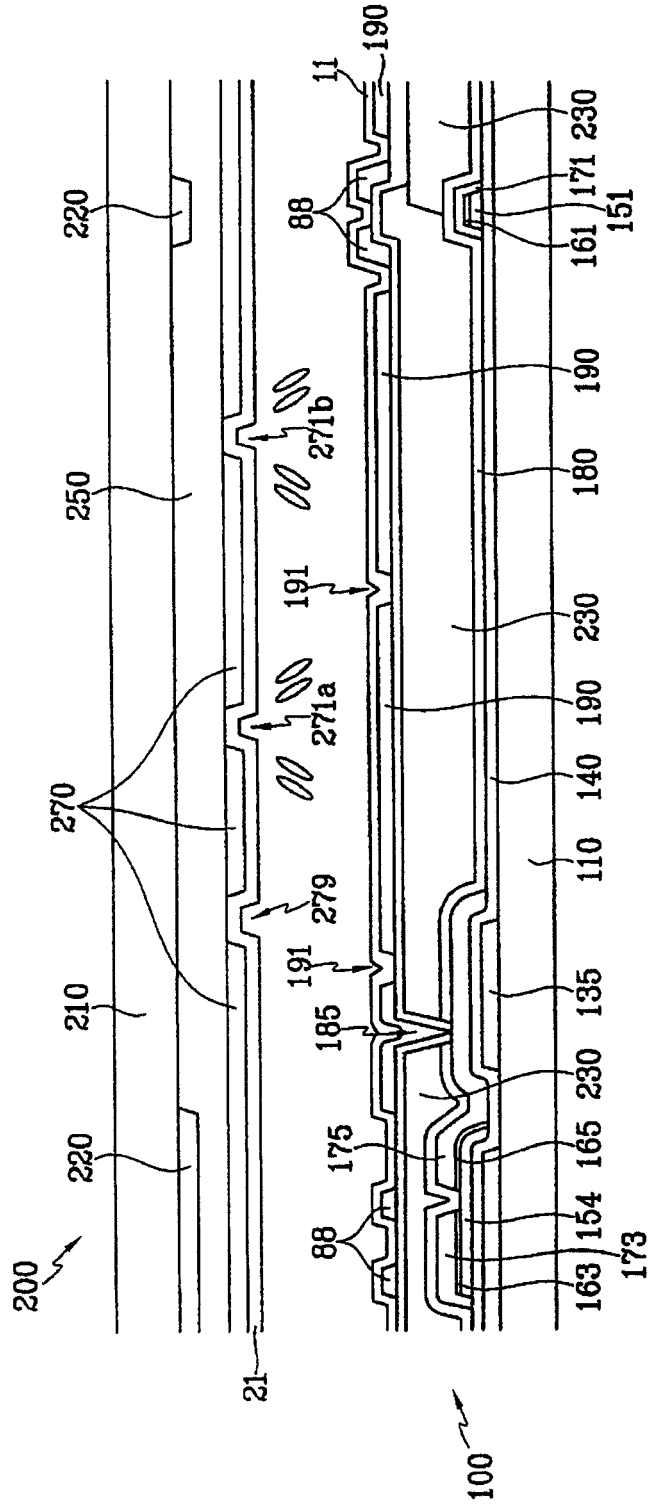


图 10

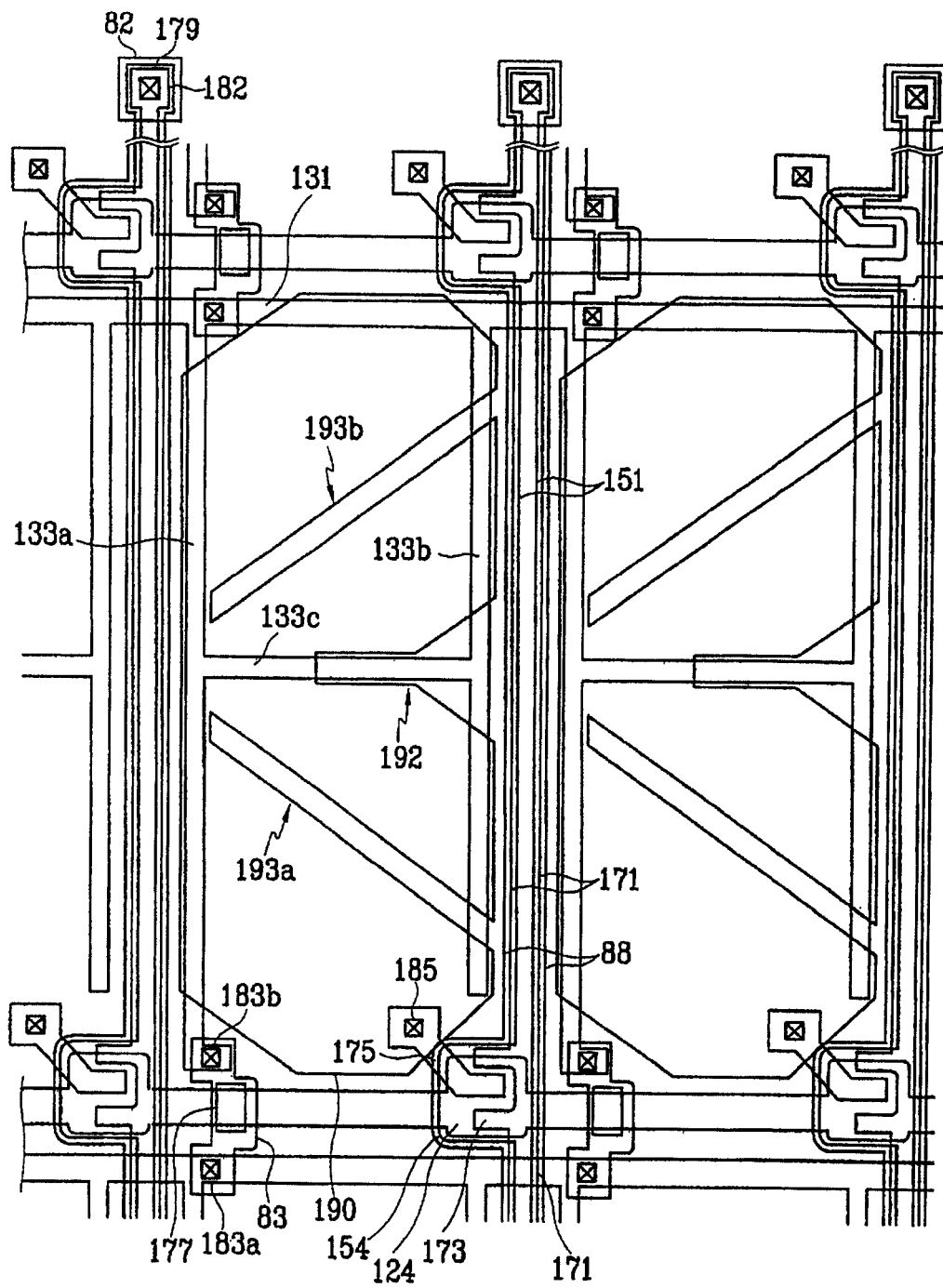


图 11

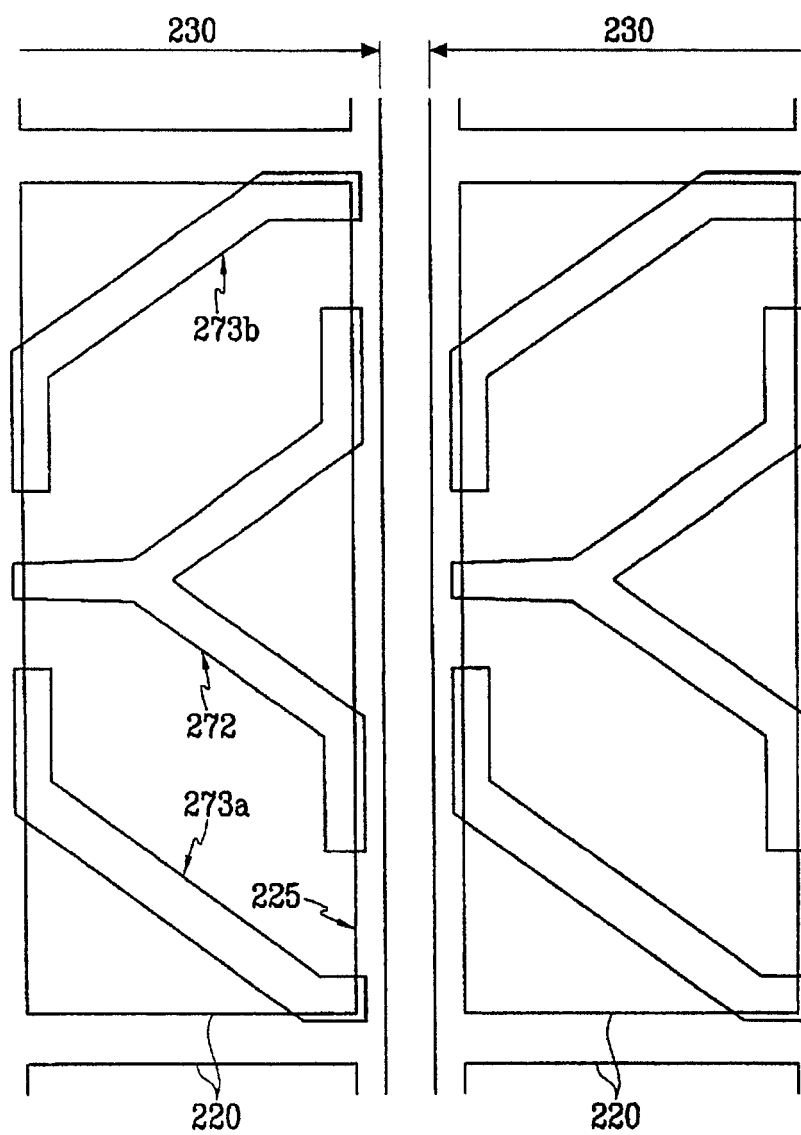


图 12

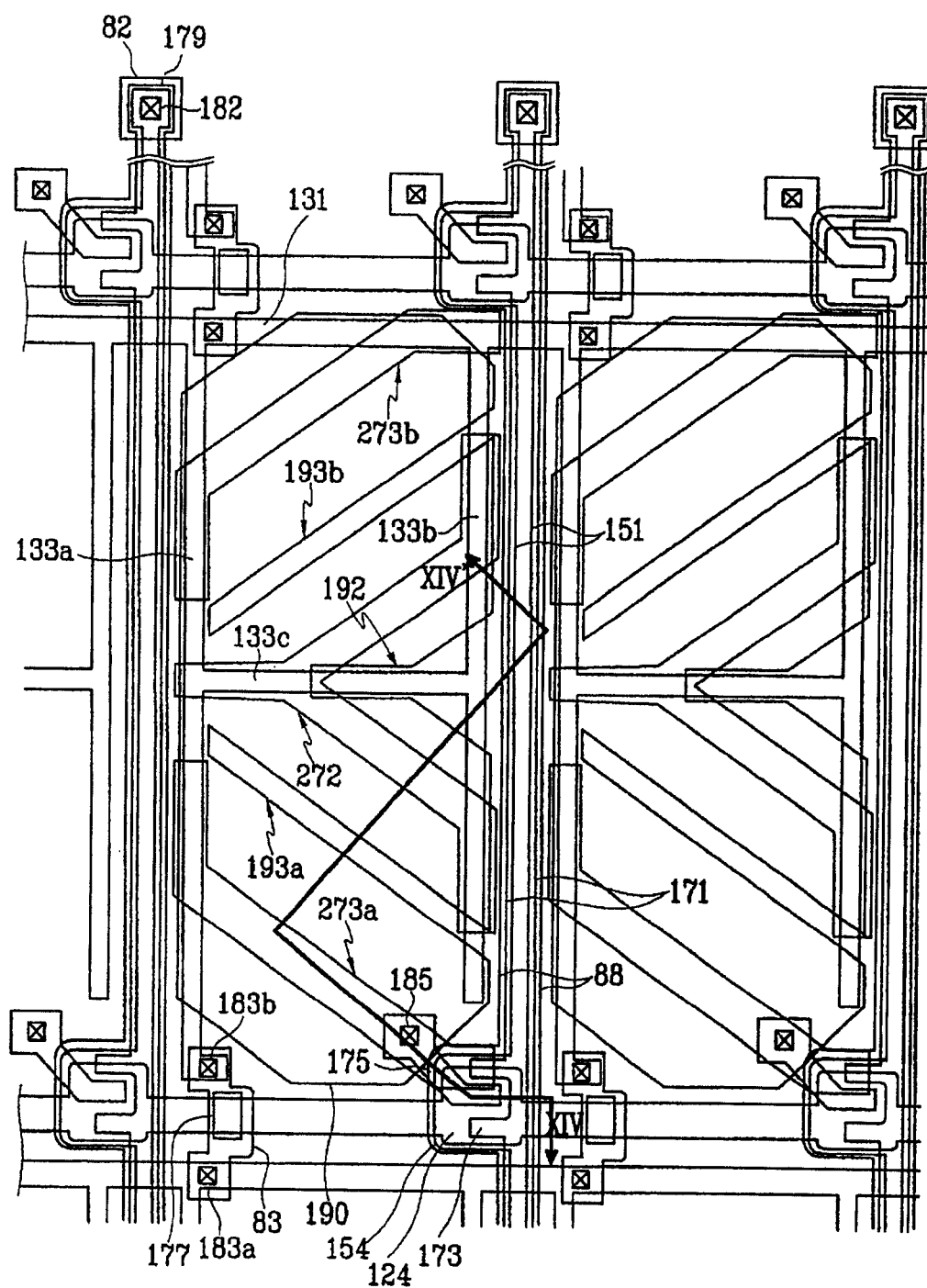


图 13

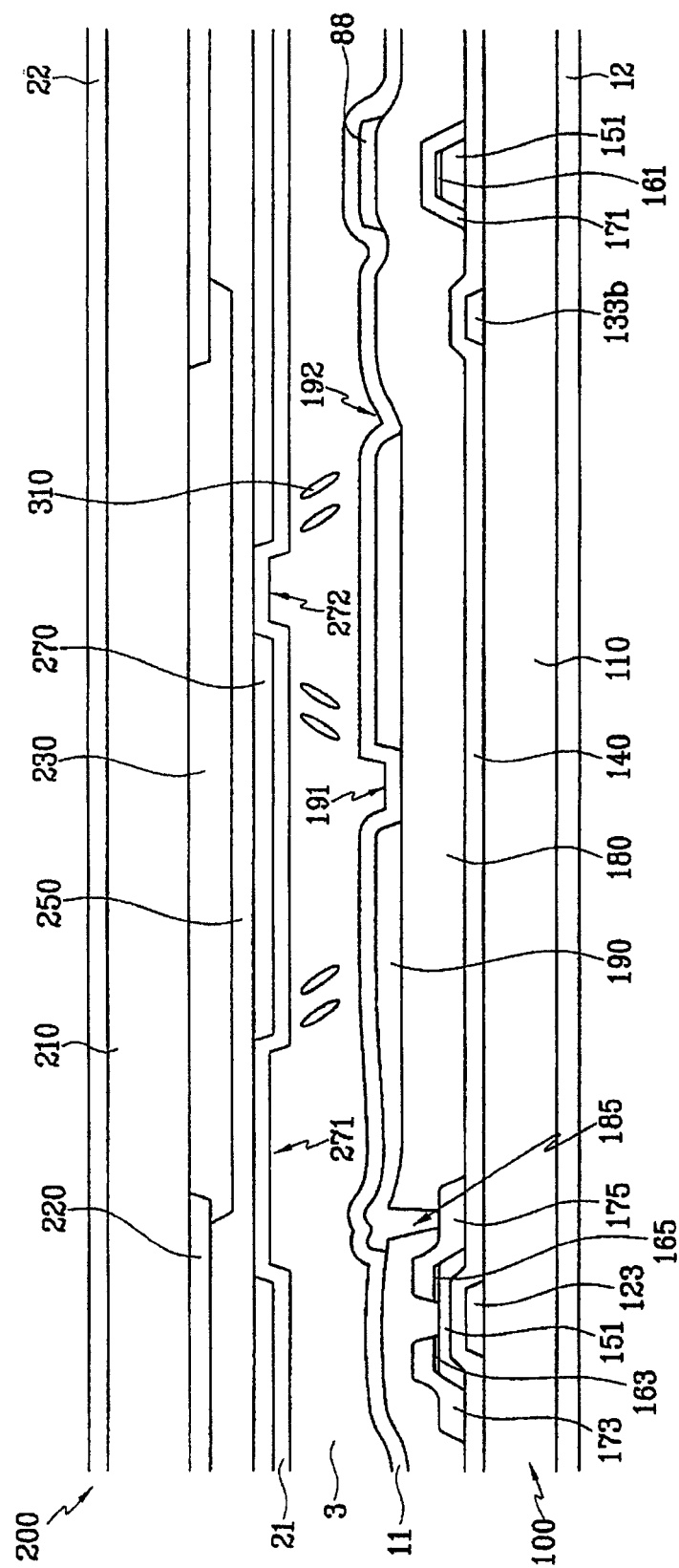


图 14

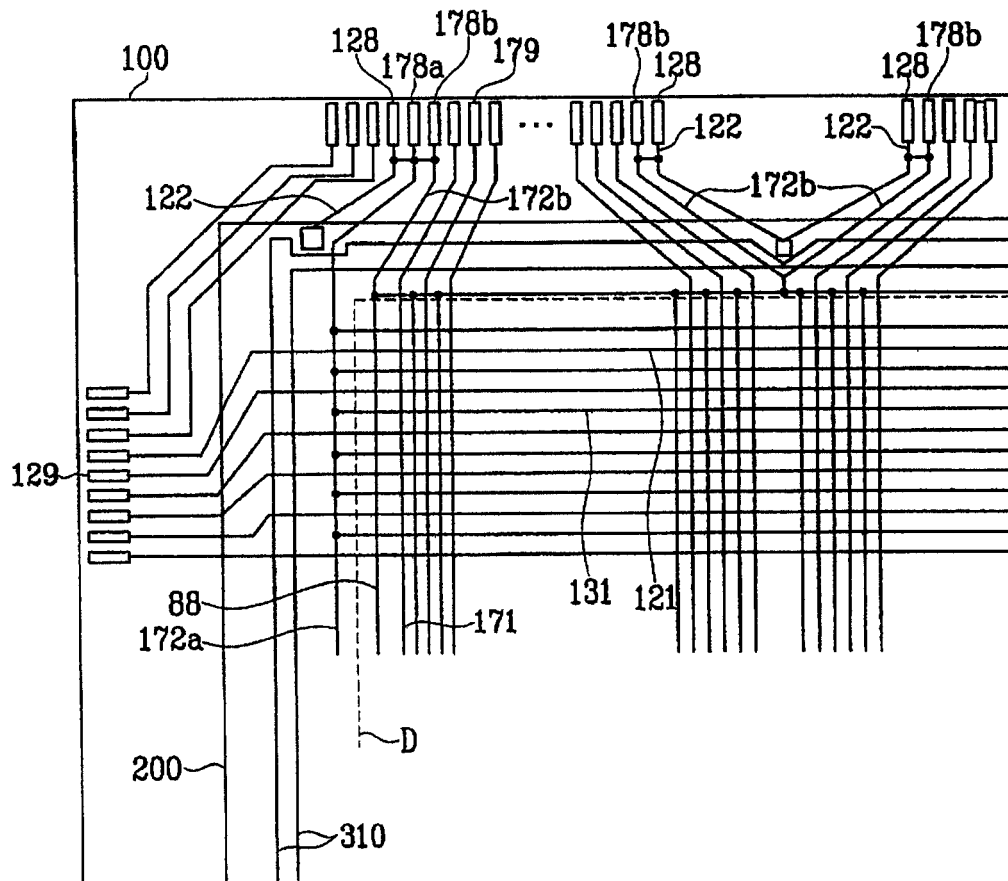


图 15

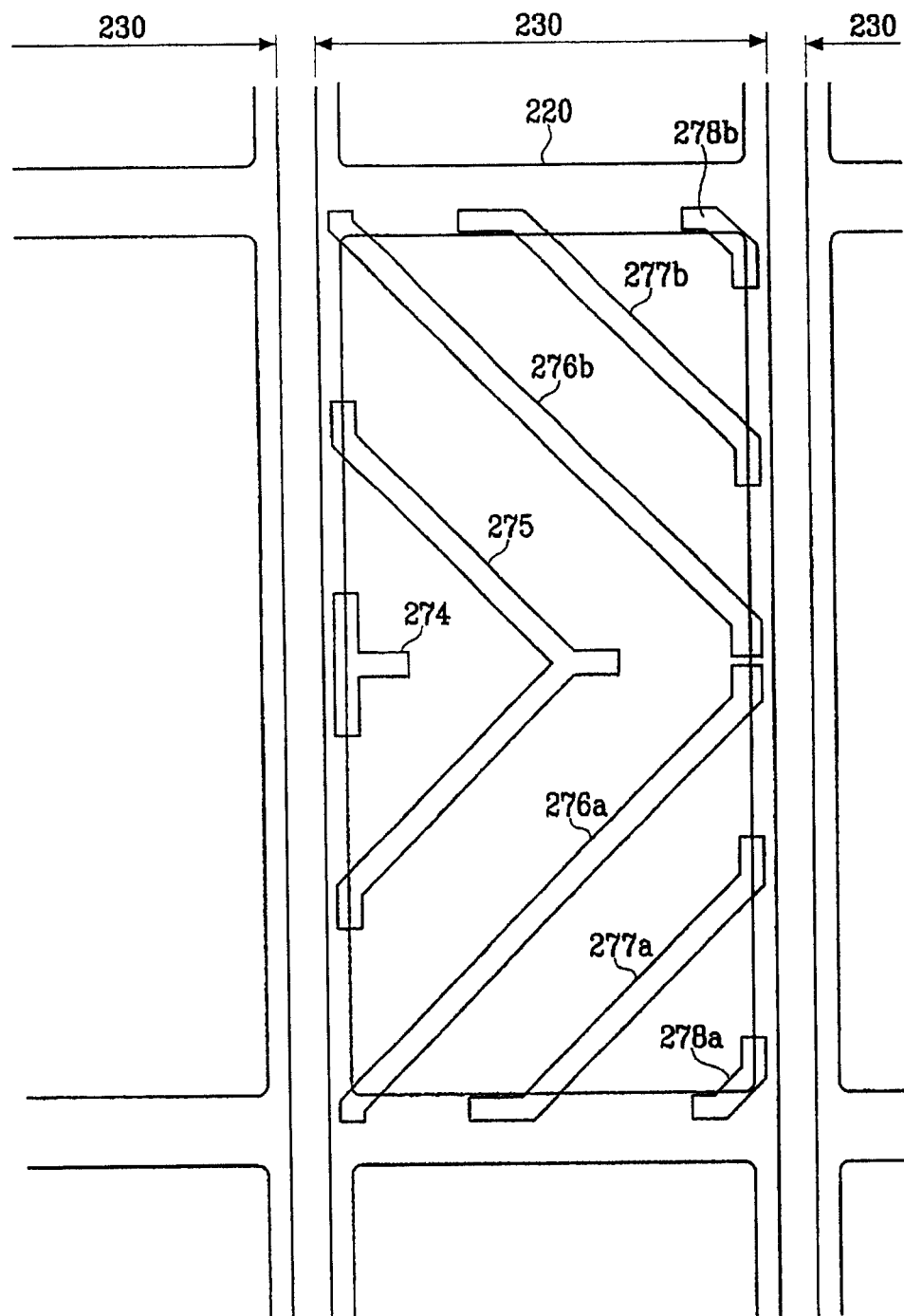


图 17A

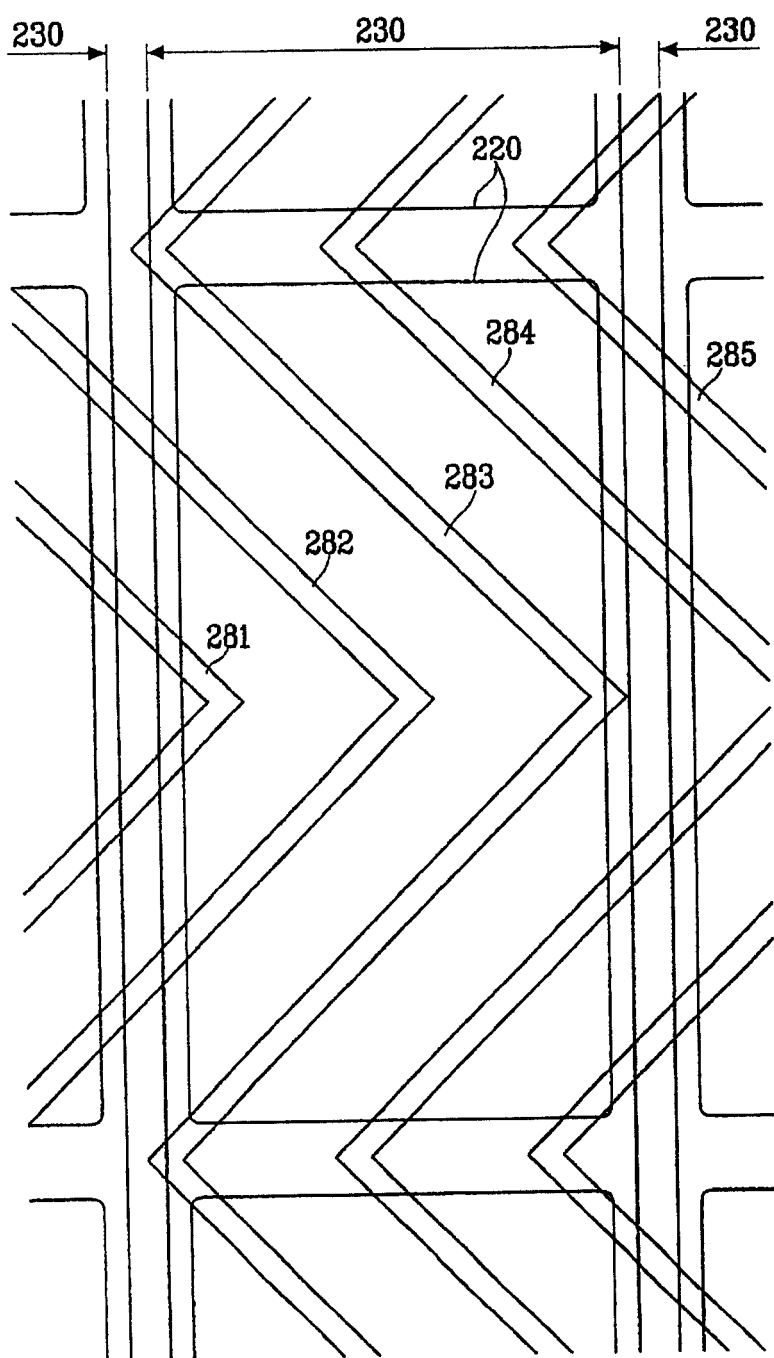


图 17B

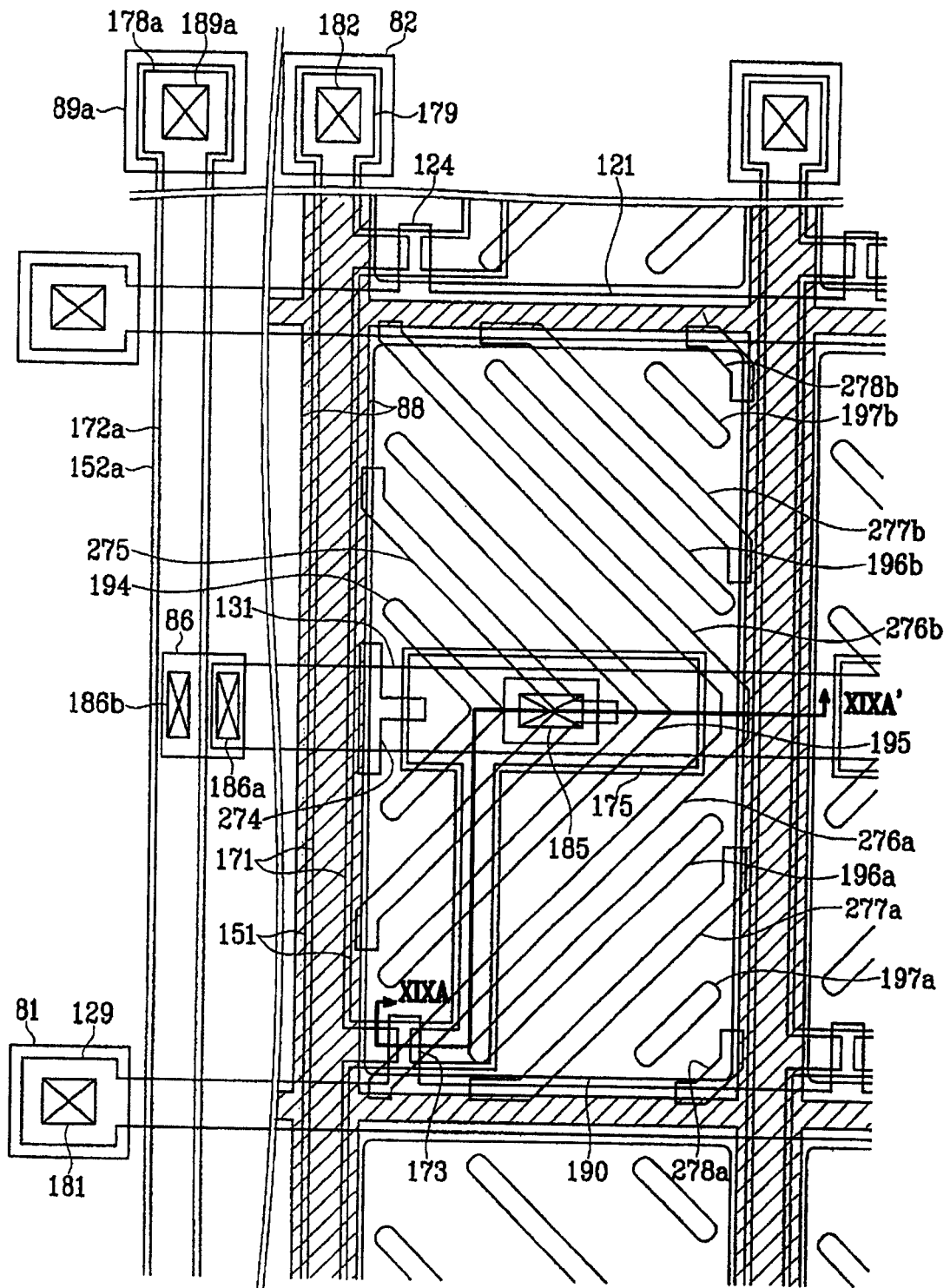


图 18A

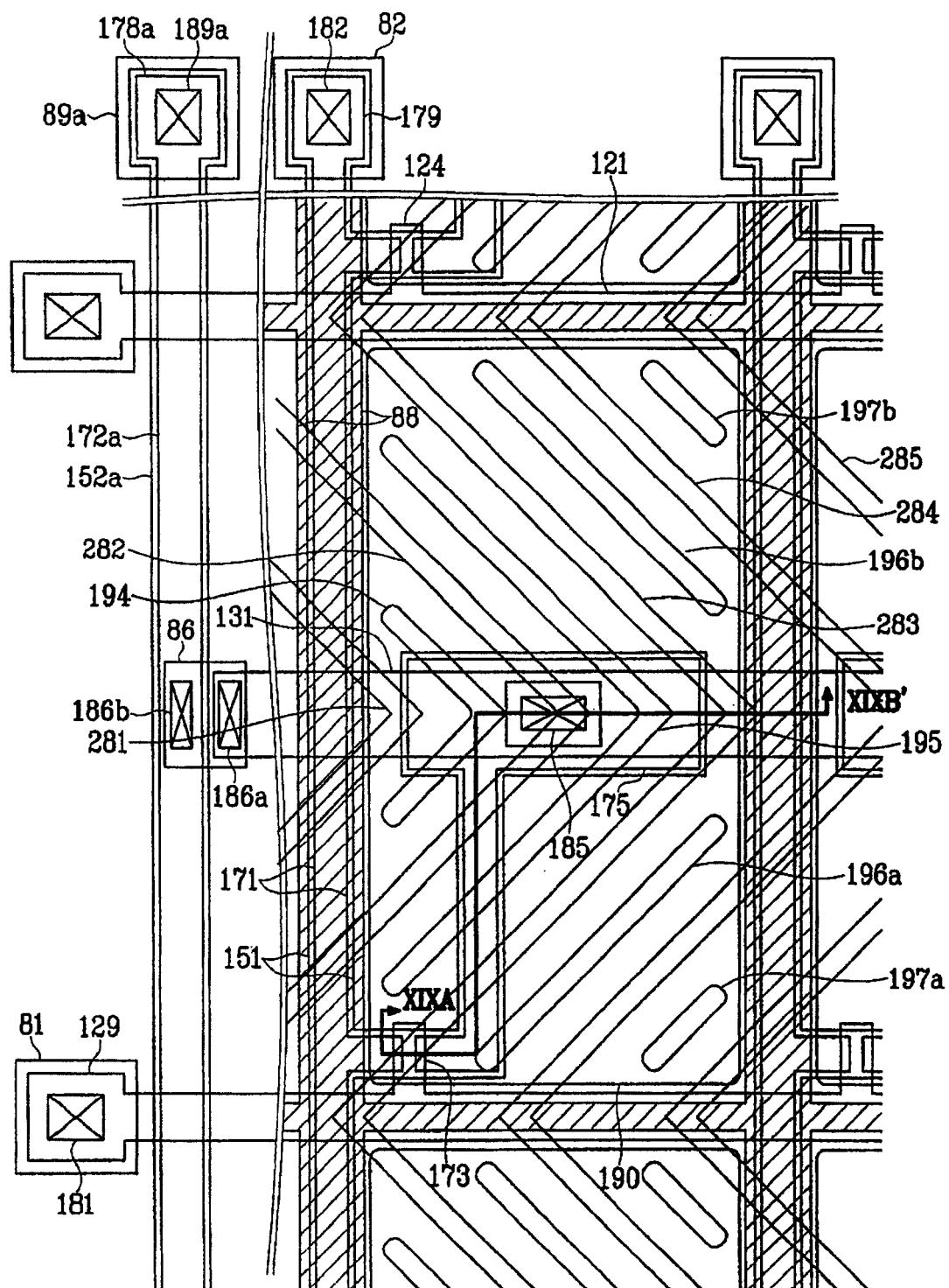


图 18B

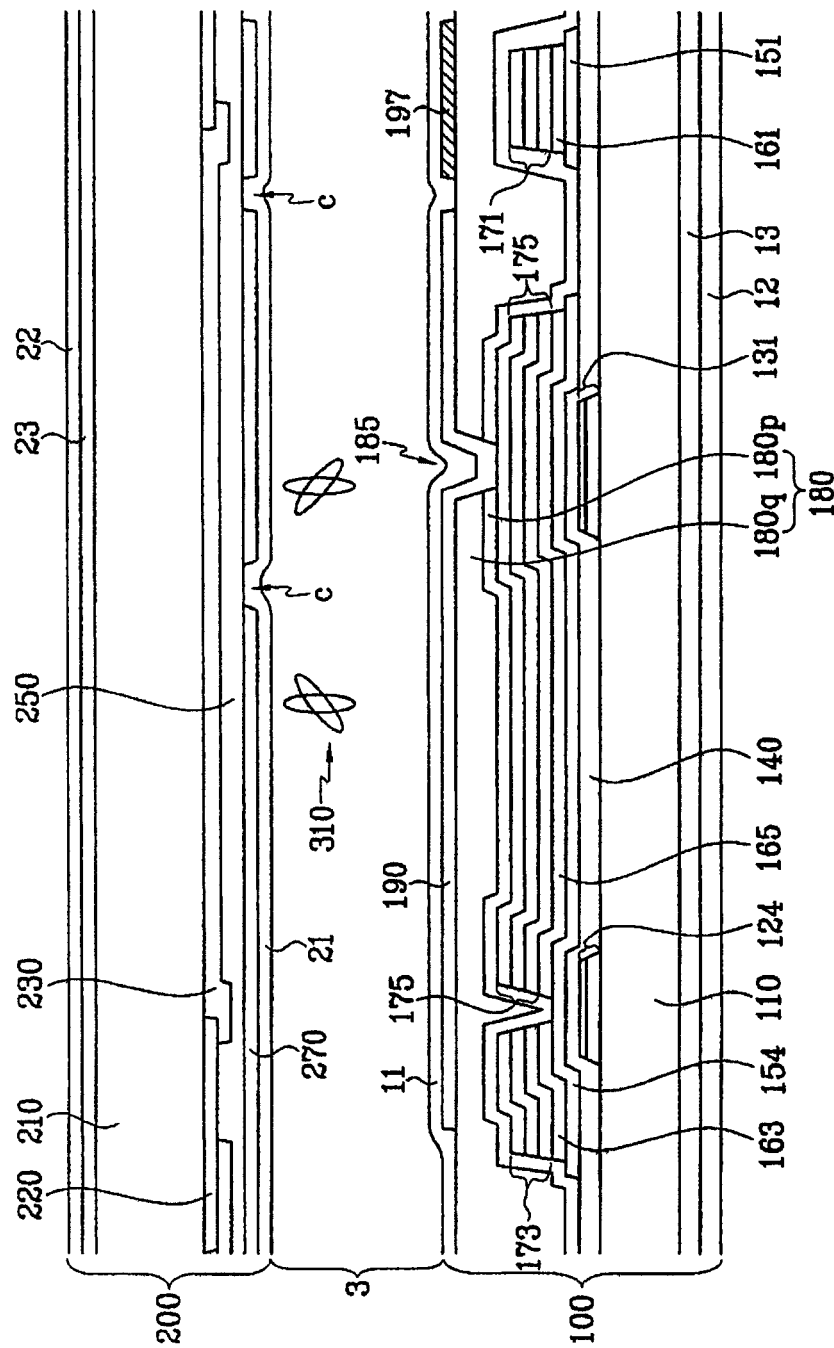


图 19A

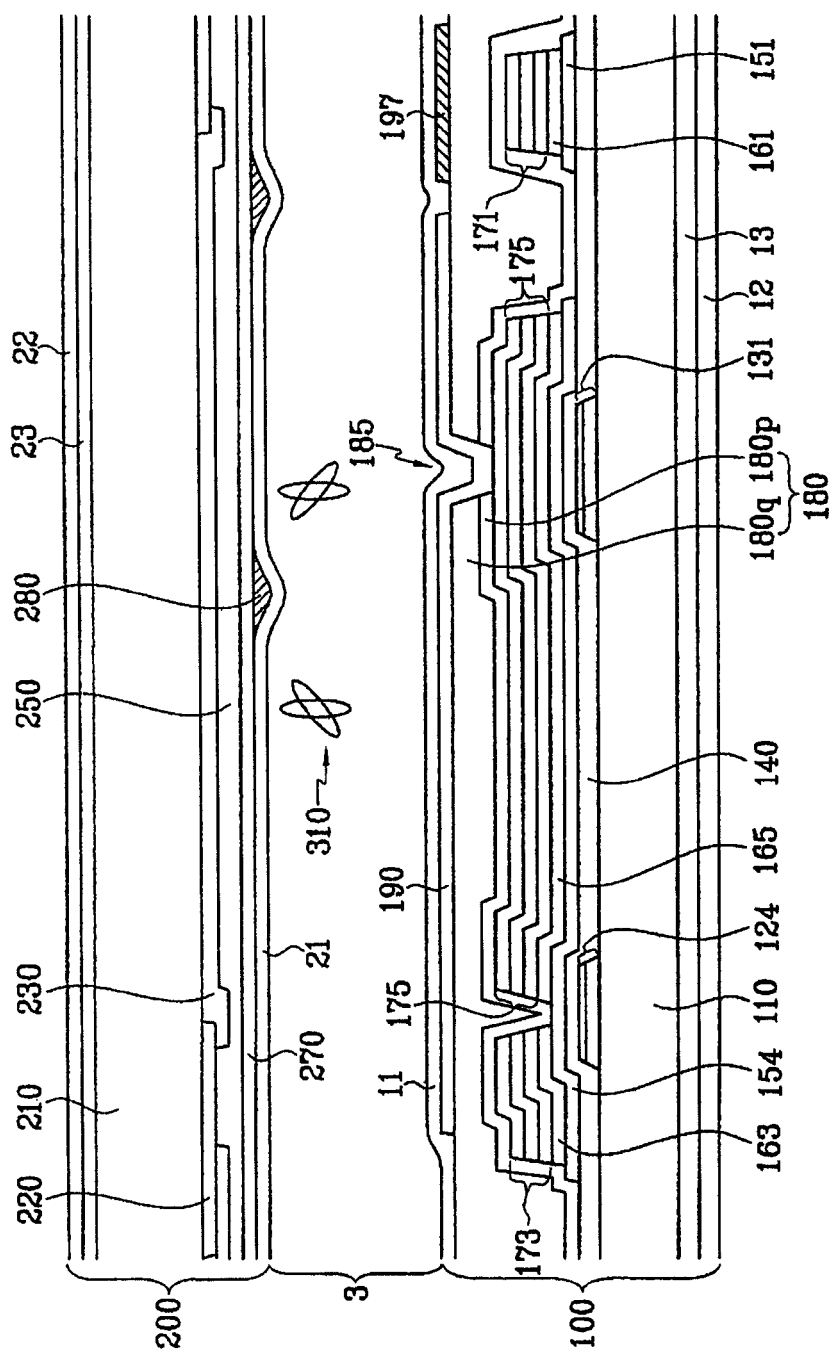


图 19B

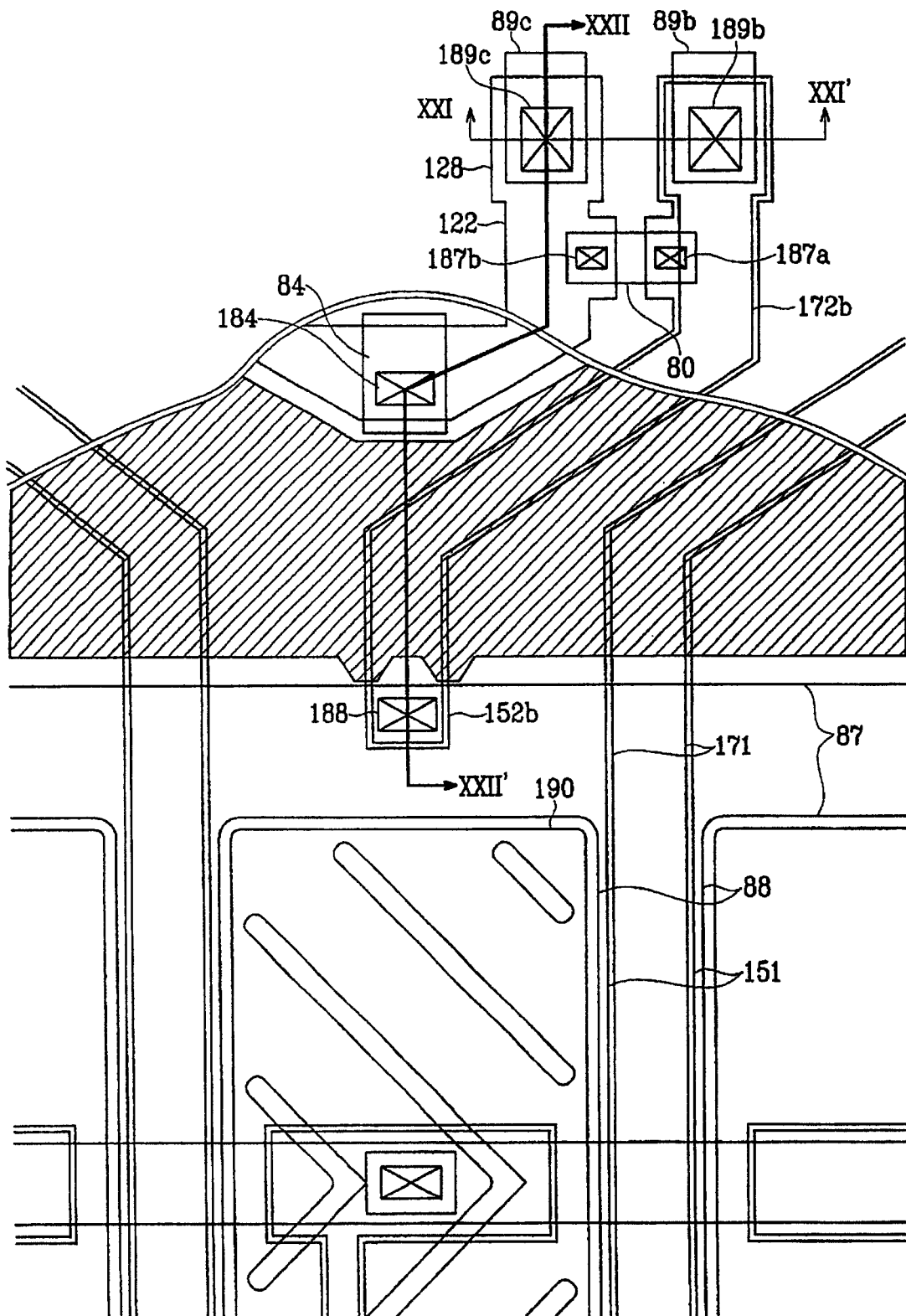


图 20

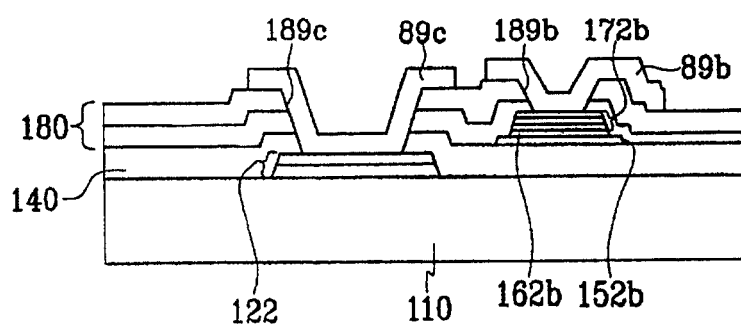


图 21

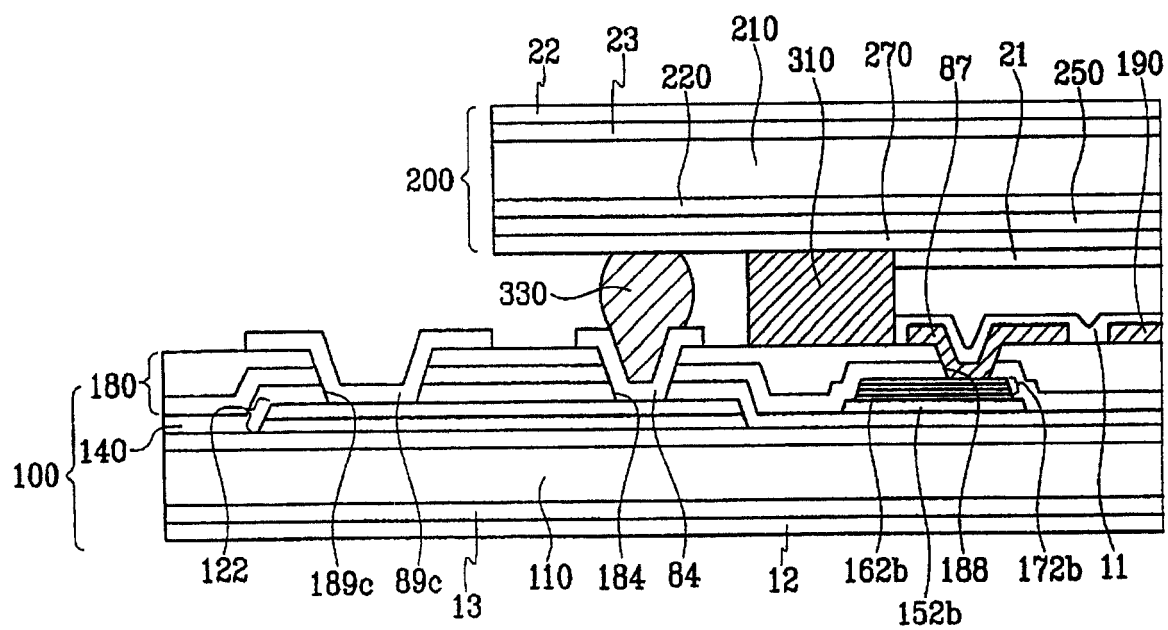


图 22

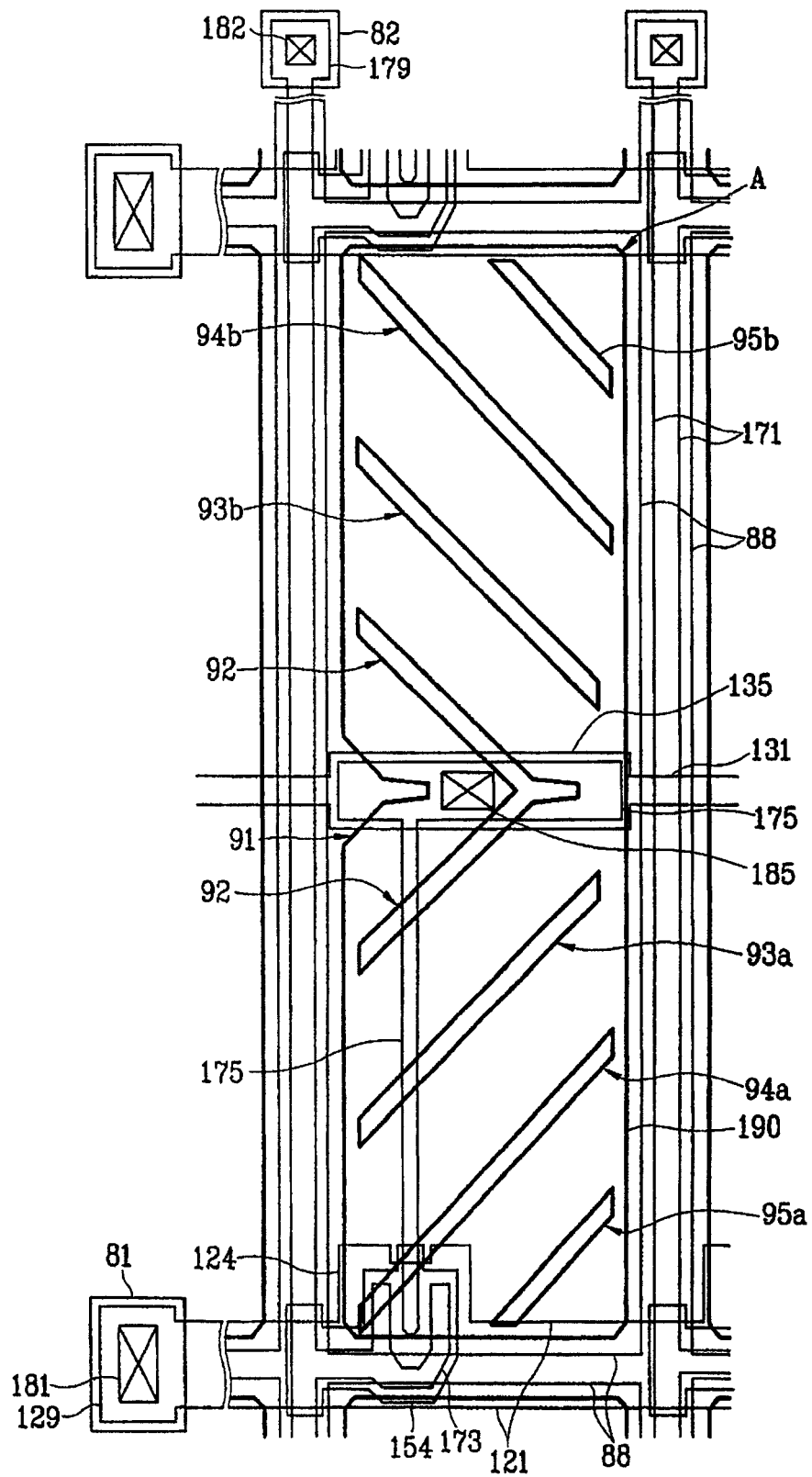


图 23

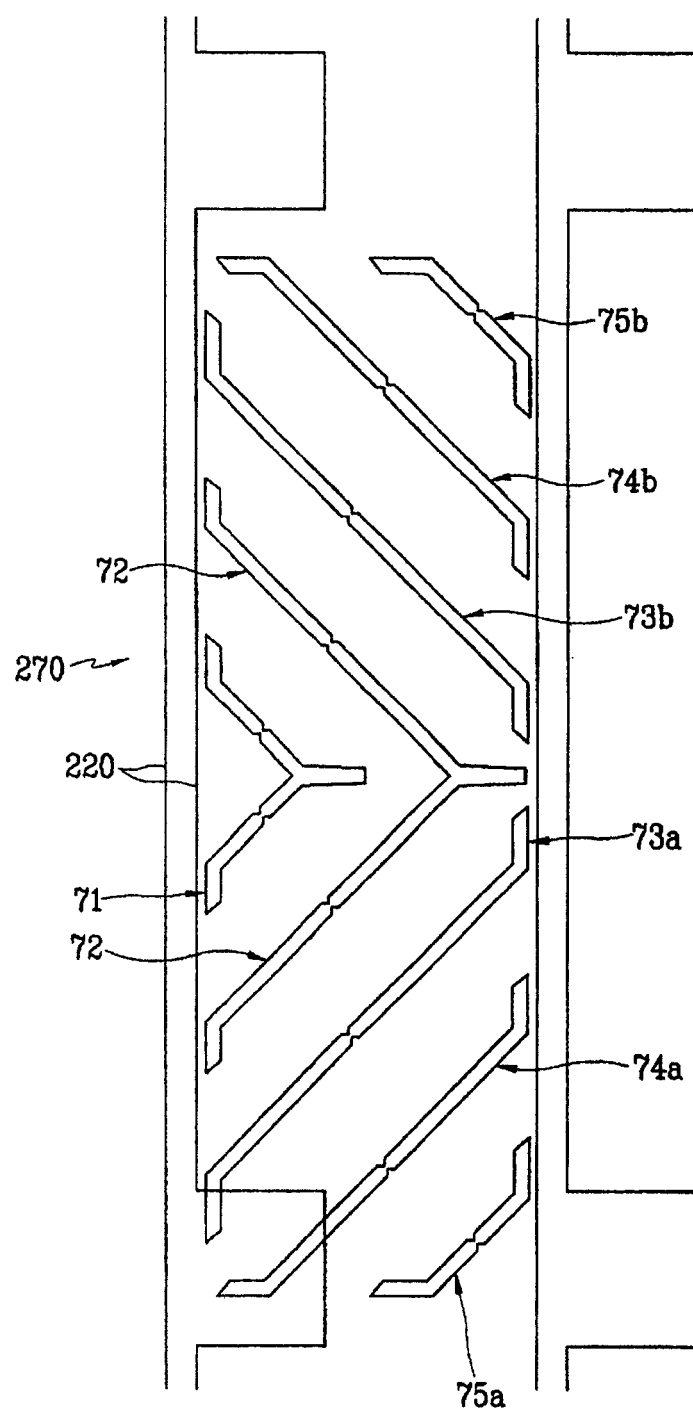


图 24

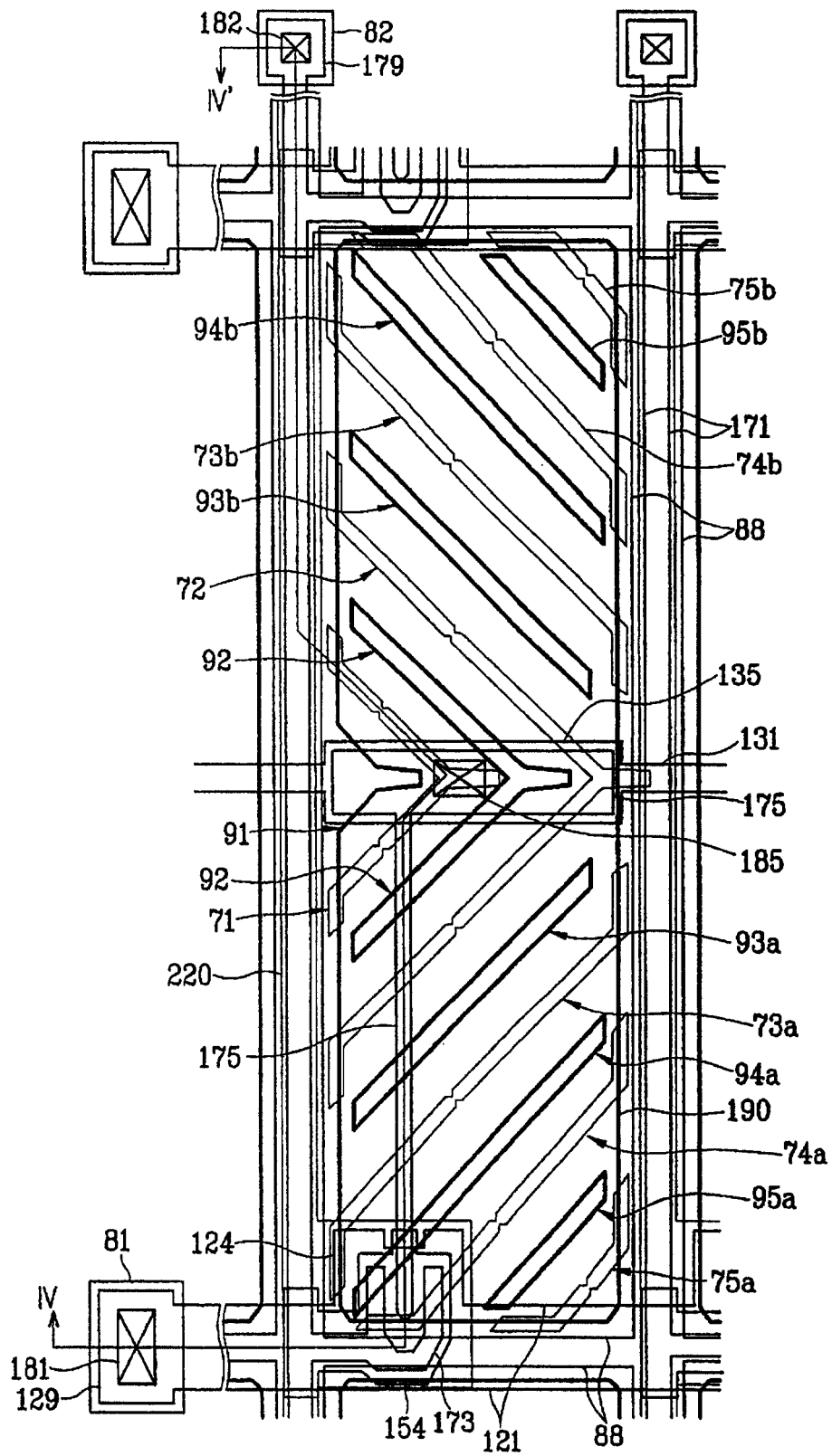


图 25

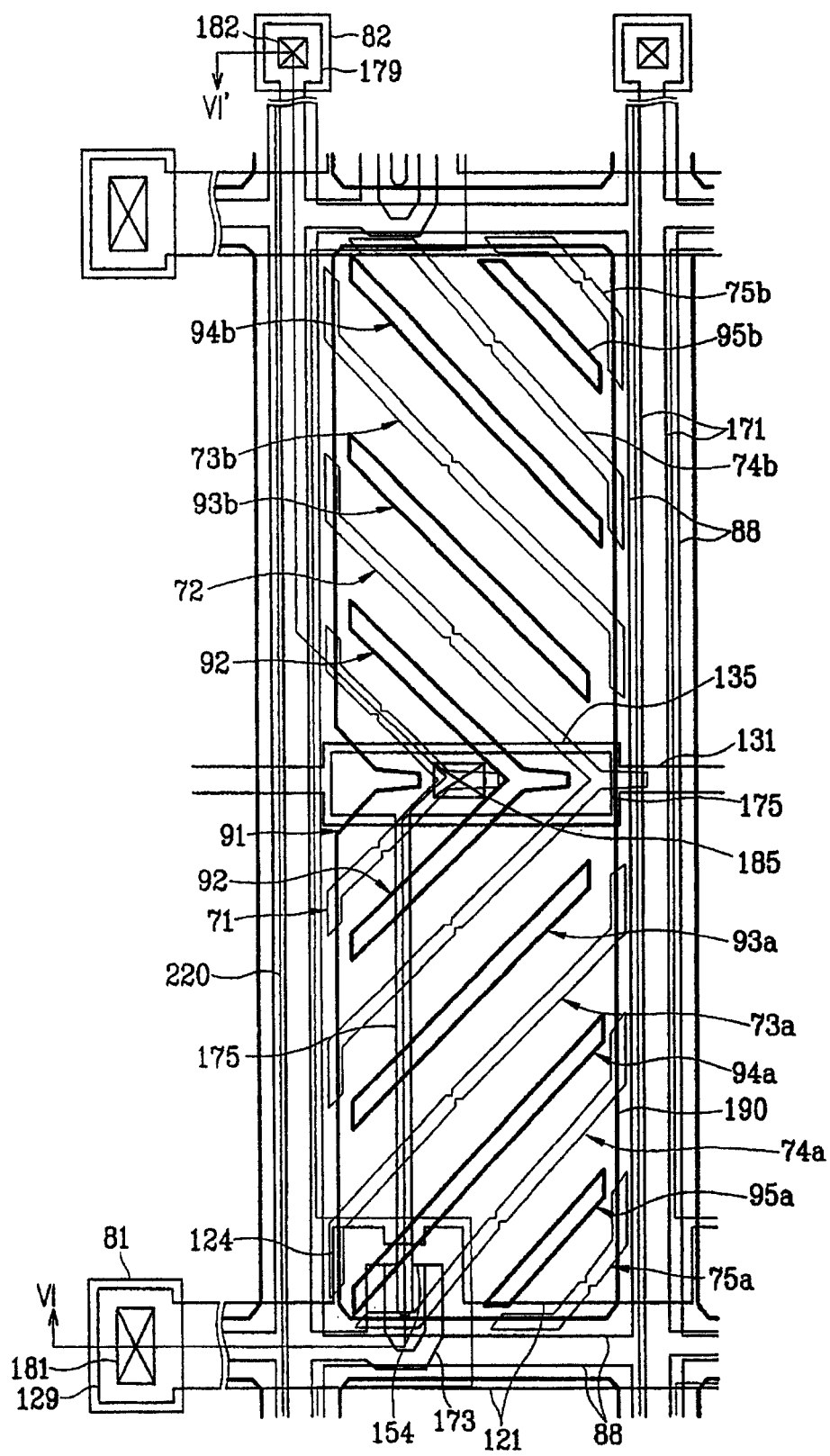


图 27

专利名称(译)	薄膜晶体管阵列面板及包括它的液晶显示器		
公开(公告)号	CN100470341C	公开(公告)日	2009-03-18
申请号	CN200410104754.8	申请日	2004-10-08
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金东奎 白承洙		
发明人	金东奎 白承洙		
IPC分类号	G02F1/136 H01L29/786 G02F1/133 G02F1/1368 G02F1/1333 G02F1/1335 G02F1/1343 G02F1/1362 G02F1/139		
CPC分类号	G02F1/133707 G02F2001/136218 G02F1/133514 G02F1/1393		
代理人(译)	侯宇		
优先权	1020040011172 2004-02-19 KR 1020030068172 2003-10-01 KR 1020040066755 2004-08-24 KR		
其他公开文献	CN1619403A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种薄膜晶体管阵列面板，其包括：栅极线；与所述栅极线相交的数据线；与所述栅极线和数据线相连的薄膜晶体管；与所述薄膜晶体管相连的像素电极；形成在所述数据线上的钝化层；和至少部分地叠盖所述数据线并从所述数据线电性断开的屏蔽电极。

