

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/133 (2006.01)

G02F 1/1362 (2006.01)



[12] 发明专利说明书

专利号 ZL 200710093728.3

[45] 授权公告日 2009 年 2 月 18 日

[11] 授权公告号 CN 100462787C

[22] 申请日 2007.4.5

[21] 申请号 200710093728.3

[73] 专利权人 友达光电股份有限公司

地址 中国台湾新竹

[72] 发明人 范姜士权 林敬桓 张志明

[56] 参考文献

CN1794065A 2006.6.28

CN1924682A 2007.3.7

US2005/0078243A1 2005.4.14

CN1721958A 2006.1.18

CN1529199A 2004.9.15

审查员 郑 振

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 梁 挥 徐金国

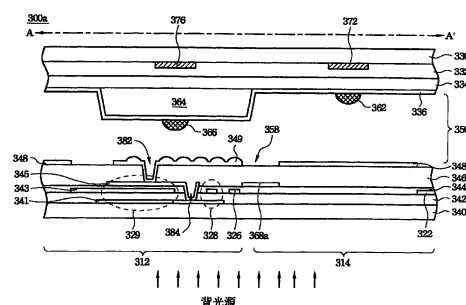
权利要求书 2 页 说明书 16 页 附图 19 页

[54] 发明名称

像素结构、显示面板、光电装置及其制造方法

[57] 摘要

本发明公开了一种像素结构，包含一对相对应设置的基板、液晶层、多个像素区域、图案化有机材料层以及遮光层。液晶层设置于基板之间。像素区域提供于基板上，各像素区域是由至少二条共同线及至少一条数据线所定义，且其具有至少二次像素区域，其中各像素区域具有包含至少一主狭缝的像素电极，且主狭缝邻近于次像素区域的交界处。图案化有机材料层设置于该对基板的其中一者上，且相对应于次像素区域的其中一者。遮光层则相对应设置于主狭缝之处。此外，也揭露一种包含此像素结构的显示面板及光电装置以及其制造方法。



1. 一种像素结构，其特征在于，包含：

一对相对应设置的基板；

一液晶层，设置于该对基板之间；

多个像素区域，提供于该对基板上，各该像素区域是由至少二条共同线及至少一条数据线所定义，且其具有至少二个次像素区域，其中各该像素区域具有一包含至少一主狭缝的像素电极，且该主狭缝邻近于该次像素区域的交界处；

一图案化有机材料层，设置于该对基板的其中一者上，且相对应于该些次像素区域的其中一者；以及

一遮光层，相对应设置于该主狭缝之处。

2. 根据权利要求1所述的像素结构，其特征在于，各该次像素区域可都为反射区域，或都为透光区域，或为反射区域与透光区域的组合。

3. 根据权利要求1所述的像素结构，其特征在于，该遮光层包含不透光的金属层，且该不透光的金属层与该数据线连接。

4. 根据权利要求1所述的像素结构，其特征在于，该遮光层包含不透光的金属层，且该不透光的金属层不与该数据线连接。

5. 根据权利要求1所述的像素结构，其特征在于，该遮光层包含不透光的绝缘层。

6. 根据权利要求3或4所述的像素结构，其特征在于，该遮光层还包含不透光的绝缘层。

7. 根据权利要求1所述的像素结构，其特征在于，还包含一彩色滤光片或一彩色滤光层设置于该对基板的其中一者上。

8. 根据权利要求1所述的像素结构，其特征在于，还包含至少一栅极线及一薄膜晶体管，设置于该图案化有机材料层所对应的该次像素区域之下。

9. 根据权利要求1所述的像素结构，其特征在于，还包含一配向元件，设置于该次像素区域中。

10. 一种显示面板，包含根据权利要求1所述的像素结构。

11. 一种光电装置，包含根据权利要求10所述的显示面板。

12. 一种像素结构的制造方法，其特征在于，包含：

提供一对相对应设置的基板；

在该对基板上形成多个像素区域，各该像素区域是由至少二条共同线及至少一条数据线所定义，且其具有至少二个次像素区域；

在各该像素区域中形成一包含至少一主狭缝的像素电极，该主狭缝邻近于该二个次像素区域的交界处；

在该对基板的其中一者上设置一图案化有机材料层，且该图案化有机材料层是相对应于该次像素区域的其中一者；以及

形成一遮光层，相对应于该主狭缝之处。

13. 根据权利要求 12 所述的像素结构的制造方法，其特征在于，各该次像素区域可都为反射区域，或都为透光区域，或为反射区域与透光区域的组合。

14. 根据权利要求 12 所述的像素结构的制造方法，其特征在于，该遮光层包含不透光的金属层，且该不透光的金属层与该数据线连接。

15. 根据权利要求 12 所述的像素结构的制造方法，其特征在于，该遮光层包含不透光的金属层，且该不透光的金属层不与该数据线连接。

16. 根据权利要求 12 所述的像素结构的制造方法，其特征在于，该遮光层包含不透光的绝缘层。

17. 根据权利要求 14 或 15 所述的像素结构的制造方法，其特征在于，该遮光层还包含不透光的绝缘层。

18. 根据权利要求 12 所述的像素结构的制造方法，其特征在于，还包含：在该对基板的其中一者上设置一彩色滤光片。

19. 根据权利要求 12 所述的像素结构的制造方法，其特征在于，还包含：在该图案化有机材料层所对应的该次像素区域之下形成至少一栅极线及一薄膜晶体管。

20. 根据权利要求 12 所述的像素结构的制造方法，其特征在于，还包含设置一配向元件于该次像素区域中。

21. 一种显示面板的制造方法，包含权利要求 12 所述的像素结构的制造方法。

22. 一种光电装置的制造方法，包含权利要求 21 所述的显示面板的制造方法。

像素结构、显示面板、光电装置及其制造方法

技术领域

本发明涉及一种液晶显示装置，且尤其涉及一种像素结构、包含此像素结构的显示面板、包含此显示面板的光电装置以及其制造方法。

背景技术

图 1A 是为一种传统半穿透半反射(transflective)多区域垂直排列(Multi-domain Vertical Alignment; MVA)像素结构的上视图。此种半穿透半反射多区域垂直排列像素结构 100 是由二条共同线 122 以及二条数据线 124 来定义出一个像素区域 110。像素区域 110 中包含有二个次像素区域，其中一者为反射区域 112，而另一者则为透光区域 114。反射区域 112 与透光区域 114 靠连接电极 151 而使其电性相连接。

图 1B 为图 1A 沿 AA'线的剖面图。像素结构 100 中包含一对玻璃基板 130 及 140，且在此对玻璃基板 130 及 140 之间设置有液晶层 150。玻璃基板 130 上依序设置有彩色滤光层 132 以及平坦化(overcoat)层 134。反射区域 112 中具有一图案化有机材料层 164，设置于平坦化层 134 上。共同电极(common electrode)136 覆盖于透光区域 114 的平坦化层 134 以及反射区域 112 的图案化有机材料层 164 上。共同电极 136 的材质为氧化铟锡(ITO)。凸起物 162 及 166 设置于共同电极 136 上，且其上方对应设置黑色矩阵(black matrix)172 及 176。

多晶硅层 141、绝缘层 142、第一金属层(M1)143、绝缘层 144、第二金属层(M2)145、保护层 146 及像素电极(pixel electrode)148、149 依序形成于玻璃基板 140 之上，并分别被图案化而构成薄膜晶体管 128、储存电容 129、共同线 122、扫描线 126、接触孔(contact hole)182 及介层孔(hole)184。保护层 146 的材质为氮化硅，而于透光区域 114 中的像素电极 148 的材质为氧化铟锡。于反射区域 112 中的像素电极 149 的材质为反射材质，也称反射层，相对于图案化有机材料层 164 而设置于保护层 146 上，以供反射反射区域 112

中的光线。

此种像素结构 100 在其反射区域 112 及透光区域 114 中都会设置凸起物 162 及 166，借以在像素结构 100 的共同电极 136 及像素电极 148、149 间具有电位差时改变电力线的分布，而使液晶层 150 中的液晶分子往凸起物 162 及 166 的方向倾倒，如此达成多区域来增加视角并改善单区域像素结构固有的灰阶反转问题。而且，此种像素结构 100 大多会制作成双间隙(dual gap)的结构，也即在其反射区域 112 中会设置作为调整光程差之用的图案化有机材料层 164，其目的是使得反射的光程差与穿透的光程差近似相同，以致于穿透与反射的光学表现才会最佳。

然而，如图 2 所示，位于图案化有机材料层 164 边缘的液晶分子 152，却可能受到此图案化有机材料层 164 边缘地形的影响而在暗态时无法如理想般垂直地排列，造成在图案化有机材料层 164 边缘会有暗态漏光的现象产生，因而降低此传统像素结构 100 的穿透对比。

发明内容

本发明所要解决的技术问题在于提供一种像素结构及其制造方法，可避免像素结构产生暗态漏光的现象，并提升其穿透对比。

本发明的另一目的是提供一种包含上述像素结构的显示面板以及其制造方法。

本发明的另一目的是提供一种包含上述显示面板的光电装置及其制造方法。

为实现上述目的，本发明的所提供的像素结构包含：一对相对应设置的基板、一液晶层、多个像素区域、一图案化有机材料层以及一遮光层。液晶层设置于该对基板之间。像素区域提供于该对基板上，各该像素区域是由至少二条共同线及至少一条数据线所定义，且其具有至少二个次像素区域，其中各该像素区域具有一包含至少一主狭缝的像素电极，且该主狭缝邻近于该次像素区域的交界处。图案化有机材料层设置于该对基板的其中一者上，且相对应于该些次像素区域的其中一者。遮光层则相对应设置于该主狭缝之处。

为实现上述目的，本发明提供了一种显示面板，包含上述的像素结构。

为实现上述目的，本发明还提供一种光电装置，包含上述的显示面板。

而且,为实现上述目的,本发明提供一种像素结构的制造方法,包含提供一对相对应设置的基板。在该对基板上形成多个像素区域,各该像素区域是由至少二条共同线及至少一条数据线所定义,且其具有至少二个次像素区域。在各该像素区域中形成一包含至少一主狭缝的像素电极,其中该主狭缝邻近于该两个次像素区域的交界处。在该对基板的其中一者上设置一图案化有机材料层,且该图案化有机材料层是相对应于该些次像素区域的其中一者。形成一遮光层,相对应于该主狭缝之处。

本发明还提供一种显示面板的制造方法,包含上述的像素结构的制造方法。

而且本发明还提供一种光电装置的制造方法,包含上述的显示面板的制造方法。

附图说明

为让本发明的上述和其它目的、特征、优点与实施例能更明显易懂,所附图式的详细说明如下:

图 1A 为一种传统半穿透半反射多区域垂直排列像素结构的上视图;

图 1B 为图 1A 沿 AA'线的剖面图;

图 2 为图 1A 的像素结构在像素电极与共同电极间的电位差接近于零时(即暗态时),其液晶分子排列的剖面示意图;

图 3 依照本发明第一实施例为一种像素结构的上视图;

图 4A 为图 3 中像素结构的第一种变化例的剖面图,其是沿着图 3 中 AA'线绘示;

图 4B 为图 3 中像素结构的第二种变化例的剖面图,其沿着图 3 中 AA'线绘示;

图 4C 为图 3 中像素结构的第三种变化例的剖面图,其沿着图 3 中 AA'线绘示;

图 5 依照本发明第一实施例为一种制造方法的流程图;

图 6 为当图 3 的像素结构在像素电极与共同电极间具有电位差时,其液晶层中液晶分子排列的上视示意图;

图 7A 为图 4A 的像素结构在像素电极与共同电极间具有电位差时(即亮态

时)，其液晶分子排列的剖面示意图；

图 7B 为图 4A 的像素结构在像素电极与共同电极间的电位差接近于零时（即暗态时），其液晶分子排列的剖面示意图；

图 8 依照本发明第二实施例为一种像素结构的上视图；

图 9 依照本发明第三实施例为一种像素结构的上视图；

图 10A 为图 9 中像素结构的第一种变化例的剖面图，其沿着图 9 中 AA’线而绘示；

图 10B 为图 9 中像素结构的第二种变化例的剖面图，其沿着图 9 中 AA’线而绘示；

图 10C 为图 9 中像素结构的第三种变化例的剖面图，其沿着图 9 中 AA’线而绘示；

图 11 依照本发明第四实施例为一种像素结构的剖面图；

图 12 依照本发明第五实施例为一种像素结构的剖面图；以及

图 13 是根据本发明第七实施例为一种光电装置的示意图。

其中，附图标记：

- | | |
|--------------|--------------|
| 100：像素结构 | 110：像素区域 |
| 112：反射区域 | 114：透光区域 |
| 122：共同线 | 124：数据线 |
| 126：扫描线 | 128：薄膜晶体管 |
| 129：储存电容 | |
| 130：玻璃基板 | 132：彩色滤光层 |
| 134：平坦化层 | 136：共同电极 |
| 140：玻璃基板 | 141：多晶硅层 |
| 142、144、：绝缘层 | 143：第一金属层 |
| 145：第二金属层 | 146：保护层 |
| 148：像素电极 | 149：反射层 |
| 150：液晶层 | 151：连接电极 |
| 152：液晶分子 | 162、166：凸起物 |
| 164：图案化有机材料层 | 172、176：黑色矩阵 |
| 182：接触孔 | 184：介层孔 |

300、300a、300b、300c、800、900、900a、900b、900c、1100、1200:

像素结构

310、810、910: 像素区域

312、812、912、1112、1212: 反射区域

314、814、914、1114、1214: 透光区域

322、822、922、1122、1222: 共同线

324、824、924: 数据线

326、826、926、1126、1226: 扫描线

328、928、1128、1228: 薄膜晶体管

329、929、1129、1229: 储存电容

330、930、1130、1230: 基板

332、932、1132、1232: 彩色滤光层

334、934、1134、1234: 平坦化层

336、936、1136、1236: 共同电极

340、940、1140、1240: 基板

341、941、1141、1241: 半导体层

342、344、942、944、946、1142、1144、1242、1244、1246: 绝缘层

343、943、1143、1243: 第一金属层

345、945、1145、1245: 第二金属层

346、1146: 保护层

348、349、948、949、1148、1248: 像素电极

849、1149、1249: 反射层

350、950、1150、1250: 液晶层

351、951、1151、1251: 连接电极

352a、352b: 液晶分子

362、366、862、866、962、966、1162、1166、1262、1266: 配向元件

364、964、1164、1264: 图案化有机材料层

372、376、872、876、878、972、976、1172、1176、1272、1276: 黑色

矩阵

358、858、958、1158、1258: 主狭缝

368a、368b、968a、968b、1168、1268：金属层

368c、968c：绝缘层

382、882、982、1182、1282：接触孔

384、884、984、1184、1284：介层孔

502、504、506、508、510：步骤

868：遮光层

1300：光电装置

1310：显示面板

1320：电子元件

具体实施方式

图 3 依照本发明第一实施例为一种像素结构的上视图。此像素结构 300 是由至少二条共同线 322 以及至少一条数据线 324 来定义出一个像素区域 310。像素区域 310 中包含有至少二个次像素区域。以下实施方式是以一个次像素区域为反射区域 312，而另一个次像素区域为透光区域 314 作为实施范例来进行说明，但并不限于此。也可选择一个像素区域中的所有次像素区域都为透光区域或都为反射区域的像素结构来实施本发明。

反射区域 312 与透光区域 314 以连接电极 351 而使其电性相连接。像素区域 310 中具有包含一主狭缝 358 的像素电极(未标示)。主狭缝 358 是位于反射区域 312 以及透光区域 314 之间。第一实施例将遮光层，例如金属层 368a (如图 4A 所示)、金属层 368b (如图 4B 所示)、不透光的绝缘层 368c (如图 4C 所示)、或上述的组合，相对应地设置于主狭缝 358 之处，如此来减少像素结构 300 的暗态漏光。以下通过第 4A~4C 图所示的像素结构 300a~300c 的剖面图来说明图 3 所示的像素结构 300 的多种变化例。

图 4A 为图 3 中像素结构 300 的第一种变化例的剖面图，其中像素结构 300a 是沿着图 3 中 AA'线而绘示。像素结构 300a 包含一对相对应设置的基板 330 及 340。在此对基板 330 及 340 之间设置有液晶层 350。基板 330 及 340 的其中至少一者的材质包含透明材料(如：玻璃、石英、或其它材料)、不透明的材料(如：硅片、陶瓷、或其它材料)、可挠性材料(如：聚酯类、聚烯类、聚酰类、聚醇类、聚环烷类、聚芳香族类、或其它材料、或上述的组合)、或上述

的组合。第一实施例的基板 330 及 340 是以玻璃基板为实施范例。

基板 330 上设置有彩色滤光层 332, 以及覆盖于彩色滤光层 332 上的平坦化层 334。反射区域 312 中具有一图案化有机材料层 364, 设置于平坦化层 334 上。图案化有机材料层 364 可使反射区域 312 中的反射光程差与穿透光程差近似相同, 以致于穿透与反射的光学表现为最佳。共同电极 336 覆盖于透光区域 314 的平坦化层 334 以及反射区域 312 的图案化有机材料层 364 之上。共同电极 336 的材质为透明导电材料, 如: 铟锡氧化物、铝锌氧化物、镉锡氧化物、铟锌氧化物、铝锡氧化物、或其它材料、或上述的组合。在共同电极 336 上设置有配向元件 362 及 366, 且在配向元件 362 及 366 的上方对应设置黑色矩阵 372 及 376。

半导体层 341、绝缘层 342、第一金属层(M1) 343、绝缘层 344、第二金属层(M2) 345、保护层 346 以及像素电极 348 及 349 依序形成于基板 340 之上, 并分别被图案化而构成薄膜晶体管 328、储存电容 329、共同线 322、扫描线 326、接触孔 382 及介层孔 384。

绝缘层 342、绝缘层 344、平坦化层 334、与保护层 346 的其中至少一者的材质包含: 有机材质(如: 光刻胶、聚丙酰醚(polyarylene ether; PAE)、聚酰类、聚酯类、聚醇类、聚烯类、苯并环丁烯(benzocyclobutene; BCB)、HSQ (hydrogen silsesquioxane)、MSQ(methyl silsesquioxane)、硅氧碳氢化物(SiOC-H)、或其它材质、或上述的组合)、无机材质(如: 硅氧化物、硅氮化物、硅氮氧化物、碳化硅、氧化铅、或其它材料、或上述的组合)、或上述的组合。在透光区域 314 的像素电极 348 的材质为透明导电材料, 如: 铟锡氧化物、铝锌氧化物、镉锡氧化物、铟锌氧化物、铝锡氧化物、或其它材料、或上述的组合。

半导体层 341 例如为含硅的多晶材质、含硅的微晶材质、含硅的单晶材质、含硅的非晶材质、或上述的组合。在反射区域 312 中的像素电极 349, 其为反射材质, 也称为反射层, 是相对于图案化有机材料层 364 而设置于保护层 346 上, 以供反射反射区域 312 中的光线。此像素电极 349 是利用保护层 346 制作出具有凹凸的表面, 再镀上一层高反射率的反射金属层(如: 铝(Al)、金(Au)、银(Ag)、铬(Cr)、钼(Mo)、铌(Nb)、钛、钽、钨、钹、或上述的合金、或其它材料、或上述的组合)、或使用反射金属层形成具有凹凸的表面、或上述的组

合。

遮光层可选择为不透光的金属层、不透光的绝缘层、或上述的组合。图4A的第一种变化例是选择位于第二金属层345的不透光的金属层368a来作为像素结构300a的遮光层。而且,此金属层368a可选择性地与或不与同样位于第二金属层345的数据线324相连接。也就是说,此作为遮光层之用的金属层368a可连接至一特定电位,或不连接至任何电位而成为浮接(floating)的状态。

图4B为图3中像素结构300的第二种变化例的剖面图,其中像素结构300b是沿着图3中AA'线而绘示。图4B的第二种变化例是选择位于第一金属层343的不透光的金属层368b来作为像素结构300b的遮光层。而且,此金属层368b,较佳地,可不连接至任何电位而为浮接的状态,也可连接同样位于第一金属层343的扫描线326相连接并具有一特定电位。

图4C为图3中像素结构300的第三种变化例的剖面图,其中像素结构300c是沿着图3中AA'线而绘示。图4C的第三种变化例是使用不透光的绝缘层368c来作为像素结构300c的遮光层。此不透光的绝缘层368c的材质,较佳地,例如为光刻胶材料或其它有机材料(如:黑色、淡色、多色堆栈、或其它色彩)、或无机材料、或上述的组合,且可选择地形成于基板340、绝缘层342、绝缘层344、及保护层346的其中至少一者上,例如设置于图4C中的主狭缝358处,但也可选择性地设置于上述图式(图4A~图4C)所述的实施位置上、或其它位置上。当然,第一实施例中的遮光层的设置,可选择性使用上述图式(图4A~图4C)的至少二种来组合实施。

图5依照本发明第一实施例为一种制造方法的流程图,以下说明请同时参照图3及图4A~图4C。此种制造方法首先提供一对相对应设置的基板330及340(步骤502)。在基板330及340上形成多个像素区域310,各像素区域310是由至少二条共同线322及至少一条数据线324所定义,且其具有至少二个次像素区域(步骤504),例如反射区域312及透光区域314,但不限于此,也可都为反射区域、或都为透光区域。在像素区域310中形成一包含至少一主狭缝358的像素电极348、349,其中主狭缝358邻近于两个次像素区域312及314的交界处(步骤506)。在基板330及340的其中一者上设置一图案化有机材料层364,且图案化有机材料层364是相对应于次像素区域312及314的其中一

者(步骤 508)。形成一遮光层,例如金属层 368a、金属层 368b、不透光的绝缘层 368c、或上述的组合,其相对应于主狭缝 358 之处(步骤 510)。

图 6 为当图 3 的像素结构 300 在像素电极 348、349 与共同电极 336 间具有电位差时,其液晶层的液晶分子排列的上视示意图。根据第一实施例,在像素结构 300 的像素电极与共同电极间具有电位差时,不论其遮光层是否具有电位,位于反射区域 312 及透光区域 314 交界处的液晶分子排列都是相当整齐的。也就是说,当像素结构因像素电极与共同电极间具有电位差而被驱动于亮态时,是否使用金属层来作为遮光层以及此金属层是否具有电位,都不会影响此像素结构在亮态时的正常表现。因此,可有效地改善传统液晶分子,因图案化有机材料层边缘地形的影响。

图 7A 为图 4A 的像素结构 300a 在像素电极 348、349 与共同电极 336 间具有电位差时(即亮态时),其液晶分子 352a 排列的剖面示意图;图 7B 则为图 4A 的像素结构 300a 在像素电极 348、349 与共同电极 336 间的电位差接近于零时(即暗态时),其液晶分子 352b 排列的剖面示意图。图 7A 以及图 7B 中所示的金属层 368a 与数据线 324 相连接,使得作为遮光层的金属层 368a 与数据线 324 有相同的电位。由图 7B 可知,当位于图案化有机材料层 364 边缘的液晶分子 352b 因图案化有机材料层 364 地形的影响而在暗态时无法如理想般垂直地排列时,像素结构 300a 可通过金属层 368a(或是图 4B 所示的金属层 368b,或是图 4C 所示的不透光的绝缘层 368c、或上述的组合)来遮挡光线,如此来避免产生暗态漏光的现象,并可提升像素结构的穿透对比。

图 8 依照本发明第二实施例为一种像素结构的上视图。此像素结构 800 是由至少二条共同线 822 以及至少一条数据线 824 来定义出一个像素区域 810。像素区域 810 中包含有至少二个次像素区域。以下实施方式是以一个次像素区域为反射区域 812,而另一个次像素区域为透光区域 814 作为实施范例来进行说明,但并不限于此。也可选择一个像素区域中的所有次像素区域都为透光区域或都为反射区域的像素结构来实施本发明。

反射区域 812 与透光区域 814 以连接电极 851 而使其电性相连接。反射区域 812 中具有薄膜晶体管 828、接触孔 882 及介层孔 884。像素区域 810 具有包含一主狭缝 858 的像素电极(未标示)。主狭缝 858 是位于反射区域 812 以及透光区域 814 之间。

在第二实施例中,除了在像素结构800中对应主狭缝858之处设置遮光层,例如金属层868之外,并可对应此遮光层的位置设置黑色矩阵878,如此一来加强减少暗态漏光的效果。黑色矩阵878可选择性地设置于一对基板的至少一者上,本实施例是以黑色矩阵878设置于非具有薄膜晶体管的基板为实施范例,但不限于此,黑色矩阵878也可设置于具有薄膜晶体管的基板上。此外,此处的遮光层可为上述位于第一金属层的不透光金属层、第二金属层的不透光金属层、或是不透光的绝缘层、或上述的组合。也就是说,在本领域普通技术人员,当可根据本发明的实施例选择单独地或组合地使用上述多种不同遮光层的式样,并可选择地再搭配上黑色矩阵,如此一来达成减少像素结构暗态漏光的要求。

图9依照本发明第三实施例为一种像素结构的上视图。此像素结构900是由至少二条共同线922以及至少一条数据线924来定义出一个像素区域910。像素区域910中包含有至少二个次像素区域。以下实施方式是以一个次像素区域为反射区域912,而另一个次像素区域为透光区域914作为实施范例来进行说明,但并不限于此。也可选择一个像素区域中的所有次像素区域都为透光区域或都为反射区域的像素结构来实施本发明。

反射区域912与透光区域914以连接电极951而使其电性相连接。像素区域910中具有包含一主狭缝958的像素电极(未标示)。主狭缝958是位于反射区域912以及透光区域914之间。第三实施例将遮光层,例如金属层968a(如图10A所示)、金属层968b(如图10B所示)、不透光的绝缘层968c(如图10C所示)、或上述的组合,相对应地设置于主狭缝958之处,如此一来减少像素结构900的暗态漏光。以下通过图10A~10C所示的像素结构900a~900c的剖面图来说明图9所示的像素结构900的多种变化例。

图10A为图9中像素结构900的第一种变化例的剖面图,其中像素结构900a是沿着图9中AA'线而绘示。像素结构900a包含一对相对应设置的基板930及940。在此对基板930及940之间设置有液晶层950。基板930及940的其中至少一者的材质包含透明材料(如:玻璃、石英、或其它材料)、不透明的材料(如:硅片、陶瓷、或其它材料)、可挠性材料(如:聚酯类、聚烯类、聚酰类、聚醇类、聚环烷类、聚芳香族类、或其它材料、或上述的组合)、或上述的组合。第三实施例的基板930及940是以玻璃基板为实施范例。

基板930上设置有彩色滤光层932,以及覆盖于彩色滤光层932上的平坦

化层 934。共同电极 936 形成于平坦化层 934 上。共同电极 936 的材质为透明导电材料,如:铟锡氧化物、铝锌氧化物、镉锡氧化物、铟锌氧化物、铝锡氧化物、或其它材料、或上述的组合。在共同电极 936 上设置有配向元件 962 及 966,且在配向元件 962 及 966 的上方对应设置黑色矩阵 972 及 976。

半导体层 941、绝缘层 942、第一金属层(M1)943、绝缘层 944、第二金属层(M2)945、保护层 946、图案化有机材料层 964 以及像素电极 948 及 949 依序形成于基板 940 之上,并分别被图案化而构成薄膜晶体管 928、储存电容 929、共同线 922、扫描线 926、接触孔 982 及介层孔 984。

绝缘层 942、绝缘层 944、平坦化层 934、与保护层 946 的其中至少一者的材质包含:有机材质(如:光刻胶、聚丙酰醚(polyarylene ether; PAE)、聚酰类、聚酯类、聚醇类、聚烯类、苯并环丁烯(benzocyclobutene; BCB)、HSQ (hydrogen silsesquioxane)、MSQ(methyl silsesquioxane)、硅氧碳氢化物(SiOC-H)、或其它材质、或上述的组合)、无机材质(如:硅氧化物、硅氮化物、硅氮氧化物、碳化硅、氧化铅、或其它材料、或上述的组合)、或上述的组合。在透光区域 914 的像素电极 948 的材质为透明导电材料,如:铟锡氧化物、铝锌氧化物、镉锡氧化物、铟锌氧化物、铝锡氧化物、或其它材料、或上述的组合。

半导体层 941 例如为含硅的多晶材质、含硅的微晶材质、含硅的单晶材质、含硅的非晶材质、或上述的组合。反射区域 912 中的图案化有机材料层 964 是设置于绝缘层 946 上,使得反射区域 912 中的反射光程差与穿透光程差近似相同,以致于穿透与反射的光学表现为最佳。在图案化有机材料层 964 上则设置像素电极 949,其为反射材质,也称为反射层,以供反射反射区域 912 中的光线。此像素电极 949 是利用图案化有机材料层 964 制作出具有凹凸的表面,再镀上一层高反射率的反射金属层(如:铝(Al)、金(Au)、银(Ag)、铬(Cr)、钼(Mo)、铌(Nb)、钛、钽、钨、钕、或上述的合金、或其它材料、或上述的组合)、或使用反射金属层形成具有凹凸的表面、或上述的组合。

遮光层可选择为不透光的金属层、不透光的绝缘层、或上述的组合。图 10A 的第一种变化例是选择位于第二金属层 945 的不透光的金属层 968a 来作为像素结构 900a 的遮光层。而且,此金属层 968a 可选择性地与或不与同样位于第二金属层 945 的数据线 924 相连接。也就是说,此作为遮光层之用的金属

层 968a 可连接至一特定电位，或不连接至任何电位而成为浮接(floating)的状态。

图 10B 为图 9 中像素结构 900 的第二种变化例的剖面图，其中像素结构 900b 是沿着图 9 中 AA'线而绘示。图 10B 的第二种变化例是选择位于第一金属层 943 的不透光的金属层 968b 来作为像素结构 900b 的遮光层。而且，此金属层 968b，较佳地，可不连接至任何电位而为浮接的状态，也可连接同样位于第一金属层 943 的扫描线 926 相连接并具有一特定电位。

图 10C 为图 9 中像素结构 900 的第三种变化例的剖面图，其中像素结构 900c 是沿着图 9 中 AA'线而为。图 10C 的第三种变化例是使用不透光的绝缘层 968c 来作为像素结构 900c 的遮光层。此不透光的绝缘层 968c 的材质，较佳地，例如为光刻胶材料或其它有机材料(如：黑色、淡色、多色堆栈、或其它色彩)，或无机材料、或上述的组合，且可选择地形成于基板 940、绝缘层 942、绝缘层 944、及保护层 946 的其中至少一者上，例如设置于上述图式(图 10A~图 10C)所述的实施位置上、或其它位置上。当然，第三实施例中的遮光层的设置，可选择性使用上述图式(图 10A~图 10C)的至少二种来组合实施。

以上图 4A~图 4C 及图 10A~图 10C 的第一及第三实施例的变化例描述了像素结构的彩色滤光层与薄膜晶体管分别位于不同基板上时的实施方式。以下将以第四及第五实施例来说明像素结构的彩色滤光层与薄膜晶体管位于同一基板上时的实施方式。

图 11 依照本发明第四实施例为一种像素结构的剖面图。以下实施方式是以一个次像素区域为反射区域 1112，而另一个次像素区域为透光区域 1114 作为实施范例来进行说明，但并不限于此。也可选择一个像素区域中的所有次像素区域都为透光区域或都为反射区域的像素结构来实施本发明。

像素结构 1100 包含一对相对应设置的基板 1130 及 1140。在此对基板 1130 及 1140 之间设置有液晶层 1150。基板 1130 及 1140 的其中至少一者的材质包含透明材料(如：玻璃、石英、或其它材料)、不透明的材料(如：硅片、陶瓷、或其它材料)、可挠性材料(如：聚酯类、聚烯类、聚酰类、聚醇类、聚环烷类、聚芳香族类、或其它材料、或上述的组合)、或上述的组合。第四实施例的基板 1130 及 1140 是以玻璃基板为实施范例。

基板 1130 上设置有平坦化层 1134。反射区域 1112 中具有一图案化有机

材料层 1164, 设置于平坦化层 1134 上。图案化有机材料层 1164 可使反射区域 1112 中的反射光程差与穿透光程差近似相同, 以致于穿透与反射的光学表现为最佳。共同电极 1136 覆盖于透光区域 1114 的平坦化层 1134 以及反射区域 1112 的图案化有机材料层 1164 之上。共同电极 1136 的材质为透明导电材料, 如: 铟锡氧化物、铝锌氧化物、镉锡氧化物、铟锌氧化物、铝锡氧化物、或其它材料、或上述的组合。在共同电极 1136 上设置有配向元件 1162 及 1166, 且在配向元件 1162 及 1166 的上方对应设置黑色矩阵 1172 及 1176。

半导体层 1141、绝缘层 1142、第一金属层(M1)1143、绝缘层 1144、第二金属层(M2)1145、保护层 1146、反射层 1149、彩色滤光层 1132 以及像素电极 1148 依序形成于基板 1140 之上, 并分别被图案化而构成薄膜晶体管 1128、储存电容 1129、共同线 1122、扫描线 1126、接触孔 1182 及介层孔 1184。

绝缘层 1142、绝缘层 1144、保护层 1146 及平坦化层 1134 的其中至少一者的材质包含: 有机材质(如: 光刻胶、聚丙酰醚(polyarylene ether; PAE)、聚酰类、聚酯类、聚醇类、聚烯类、苯并环丁烯(benzocyclobutene; BCB)、HSQ(hydrogen silsesquioxane)、MSQ(methyl silsesquioxane)、硅氧碳氢化物(SiOC-H)、或其它材质、或上述的组合)、无机材质(如: 硅氧化物、硅氮化物、硅氮氧化物、碳化硅、氧化钪、或其它材料、或上述的组合)、或上述的组合。像素电极 1148 的材质为透明导电材料, 如: 铟锡氧化物、铝锌氧化物、镉锡氧化物、铟锌氧化物、铝锡氧化物、或其它材料、或上述的组合。

半导体层 1141 例如为含硅的多晶材质、含硅的微晶材质、含硅的单晶材质、含硅的非晶材质、或上述的组合。反射层 1149 为反射材质, 是相对于图案化有机材料层 1164 而设置在保护层 1146 上, 以供反射反射区域 1112 中的光线。此反射层 1149 是利用保护层 1146 制作出具有凹凸的表面, 再镀上一层高反射率的反射金属层(如: 铝(Al)、金(Au)、银(Ag)、铬(Cr)、钼(Mo)、铌(Nb)、钛、钽、钨、钼、或上述的合金、或其它材料、或上述的组合)、或于反射金属层上形成具有凹凸的表面、或上述的组合。

图 11 所示的第四实施例选择位于第二金属层 1145 的不透光的金属层 1168 来作为像素结构 1100 的遮光层。作为遮光层之用的金属层 1168 是相对于像素电极 1148 的主狭缝 1158 处而设置, 且可连接至一特定电位, 或不连接至任何电位而成为浮接(floating)的状态。根据第四实施例的其它变化例, 也

可选择位于第一金属层 1143 的不透光的金属层,或使用不透光的绝缘层(较佳地,例如为光刻胶材料或其它有机材料(如:黑色、淡色、多色堆栈、或其它色彩)、或无机材料、或上述的组合)、或上述的组合来作为遮光层,并可选择地再搭配上黑色矩阵,以减少像素结构 1100 的暗态漏光。当然,此遮光层及黑色矩阵的设置,可选择性依上述变化例来组合实施。

图 12 依照本发明第五实施例为一种像素结构的剖面图。以下实施方式是以一个次像素区域为反射区域 1212,而另一个次像素区域为透光区域 1214 作为实施范例来进行说明,但并不限于此。也可选择一个像素区域中的所有次像素区域都为透光区域或都为反射区域的像素结构来实施本发明。

像素结构 1200 包含一对相对应设置的基板 1230 及 1240。在此对基板 1230 及 1240 之间设置有液晶层 1250。基板 1230 及 1240 的其中至少一者的材质包含透明材料(如:玻璃、石英、或其它材料)、不透明的材料(如:硅片、陶瓷、或其它材料)、可挠性材料(如:聚酯类、聚烯类、聚酰类、聚醇类、聚环烷类、聚芳香族类、或其它材料、或上述的组合)、或上述的组合。第五实施例的基板 1230 及 1240 是以玻璃基板为实施范例。

基板 1230 上设置有平坦化层 1234。共同电极 1236 形成于平坦化层 1234 上。共同电极 1236 的材质为透明导电材料,如:铟锡氧化物、铝锌氧化物、镉锡氧化物、铟锌氧化物、铝锡氧化物、或其它材料、或上述的组合。在共同电极 1236 上设置有配向元件 1262 及 1266,且在配向元件 1262 及 1266 的上方对应设置黑色矩阵 1272 及 1276。

半导体层 1241、绝缘层 1242、第一金属层(M1)1243、绝缘层 1244、第二金属层(M2)1245、绝缘层 1246、图案化有机材料层 1264、反射层 1249、彩色滤光层 1232 以及像素电极 1248 形成于基板 1240 之上,并分别被图案化而构成薄膜晶体管 1228、储存电容 1229、共同线 1222、扫描线 1226、接触孔 1282 及介层孔 1284。

绝缘层 1242、绝缘层 1244、绝缘层 1246 及平坦化层 1234 的其中至少一者的材质包含:有机材质(如:光刻胶、聚丙酰醚(polyarylene ether; PAE)、聚酰类、聚酯类、聚醇类、聚烯类、苯并环丁烯(benzocyclobutene; BCB)、HSQ(hydrogen silsesquioxane)、MSQ(methyl silsesquioxane)、硅氧碳氢化物(SiOC-H)、或其它材质、或上述的组合)、无机材质(如:硅氧化物、硅氮化

物、硅氮氧化物、碳化硅、氧化铅、或其它材料、或上述的组合)、或上述的组合。像素电极 1248 的材质为透明导电材料,如:铟锡氧化物、铝锌氧化物、镉锡氧化物、铟锌氧化物、铝锡氧化物、或其它材料、或上述的组合。

半导体层 1241 例如为含硅的多晶材质、含硅的微晶材质、含硅的单晶材质、含硅的非晶材质、或上述的组合。反射区域 1212 中的图案化有机材料层 1264 是设置于绝缘层 1246 上,使得反射区域 1212 中的反射光程差与穿透光程差近似相同,以致于穿透与反射的光学表现为最佳。在图案化有机材料层 1264 上则设置反射层 1249,其为反射材质,以供反射反射区域 1212 中的光线。此反射层 1249 是利用图案化有机材料层 1264 制作出具有凹凸的表面,再镀上一层高反射率的反射金属层(如:银、铝、锡、钨、或其它材料、或上述的组合)、或使用反射金属层形成具有凹凸的表面、或上述的组合。

图 12 所示的第五实施例选择位于第二金属层 1245 的不透光的金属层 1268 来作为像素结构 1200 的遮光层。作为遮光层之用的金属层 1268 是相对于像素电极 1248 的主狭缝 1258 处而设置,可连接至一特定电位,或不连接至任何电位而成为浮接(floating)的状态。根据第五实施例的其它变化例,也可选择位于第一金属层 1243 的不透光的金属层、或使用不透光的绝缘层(较佳地,例如为光刻胶材料或其它有机材料(如:黑色、淡色、多色堆栈、或其它色彩)、或无机材料、或上述的组合)、或上述的组合来作为遮光层,并可选择地再搭配上黑色矩阵,以减少像素结构 1200 的暗态漏光。当然,此遮光层的设置,可选择性依上述变化例来组合实施。

图 11 及图 12 的实施例说明了彩色滤光层位于薄膜晶体管之上(color filter on array; COA)的像素结构。在此领域技术中具有通常知识者应可理解本发明也可应用于薄膜晶体管位于彩色滤光层之上(array on color filter; AOC)的像素结构中,且可选择地将其图案化有机材料层设置于两个基板其中的一者上。

另外,本发明并不限制像素结构的配向元件以及薄膜晶体管的形式。配向元件可为圆形凸起物、锥形凸起物、配向沟槽、配向狭缝、或是其它形式的配向元件、或其组合。而且,配向元件在单一个次像素区域中的数目可为一个或数个,并可选择地设置于两个基板其中的一者上,或是同时位于两个基板上。另外,上述实施例中所举例的薄膜晶体管均为顶栅极(top-gate)的形式,然而

本发明像素结构中的薄膜晶体管也可采用底栅极(bottom-gate)或是其它的形式来制作。

另一方面,本发明的第六实施例还提供一种显示面板及其制造方法,此显示面板包含了上述像素结构以及其制造方法。

此外,本发明的第七实施例还提供一种光电装置及其制造方法,此光电装置包含了上述显示面板以及其制造方法。

图 13 是根据本发明第七实施例为一种光电装置的示意图。光电装置 1300 包含运用第一至第五实施例所述的像素结构(如 300、800、900、1100 或 1200)的显示面板 1310。光电装置 1300 还具有与显示面板 1310 连接的电子元件 1320,如:控制元件、操作元件、处理元件、输入元件、存储元件、驱动元件、发光元件、保护元件、感测元件、检测元件、或其它功能元件、或上述的组合。而光电装置 1300 的类型包括便携式产品(如手机、摄影机、照相机、笔记型计算机、游戏机、手表、音乐播放器、电子相片、电子信件收发器、地图导航器或类似的产品)、影音产品(如影音放映器或类似的产品)、屏幕、电视、户内或户外广告牌、投影机内的面板等。

当然,本发明还可有其它多种实施例,在不背离本发明精神及其实质的情况下,熟悉本领域的普通技术人员当可根据本发明做出各种相应的改变和变形,但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

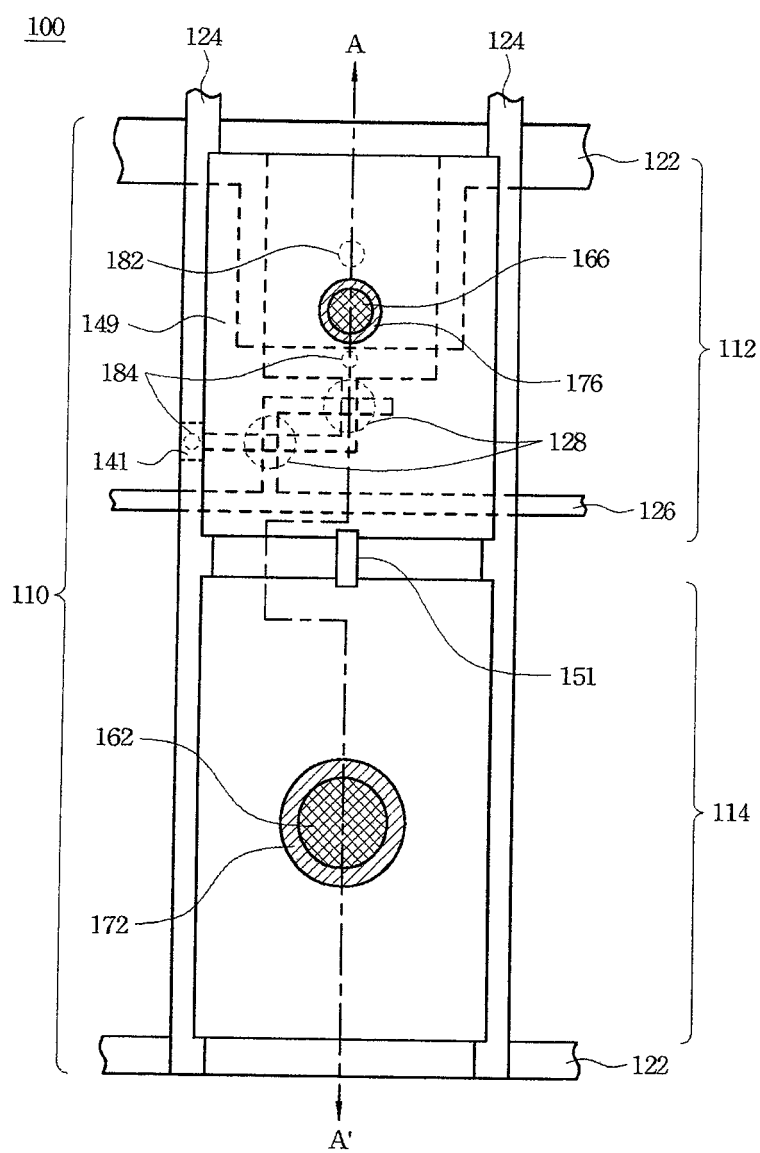


图 1A

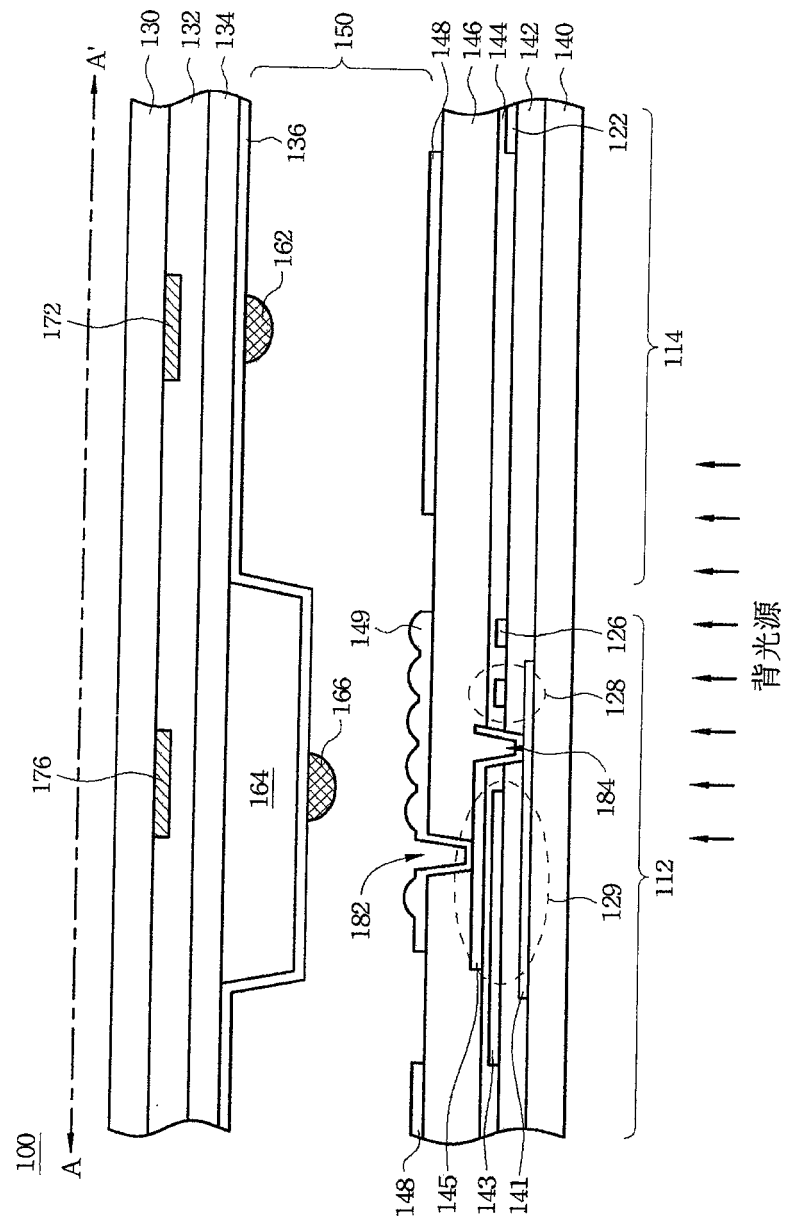


图1B

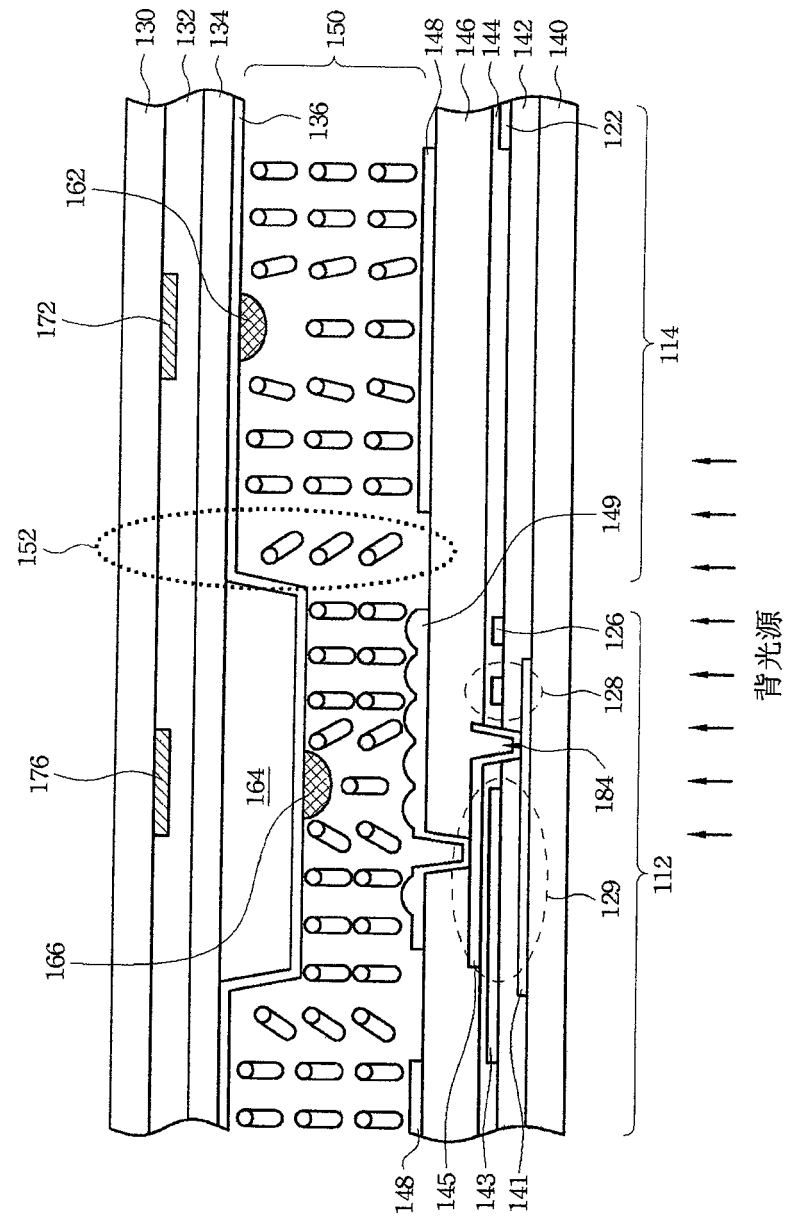


图2

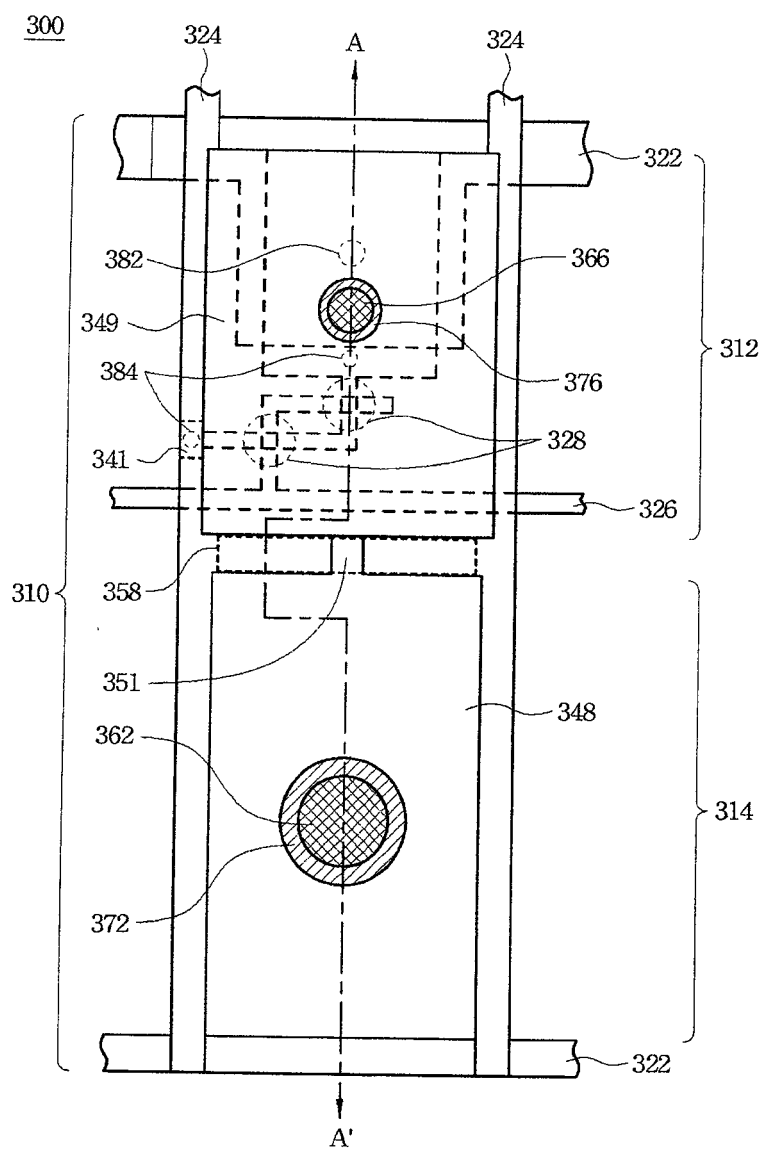


图 3

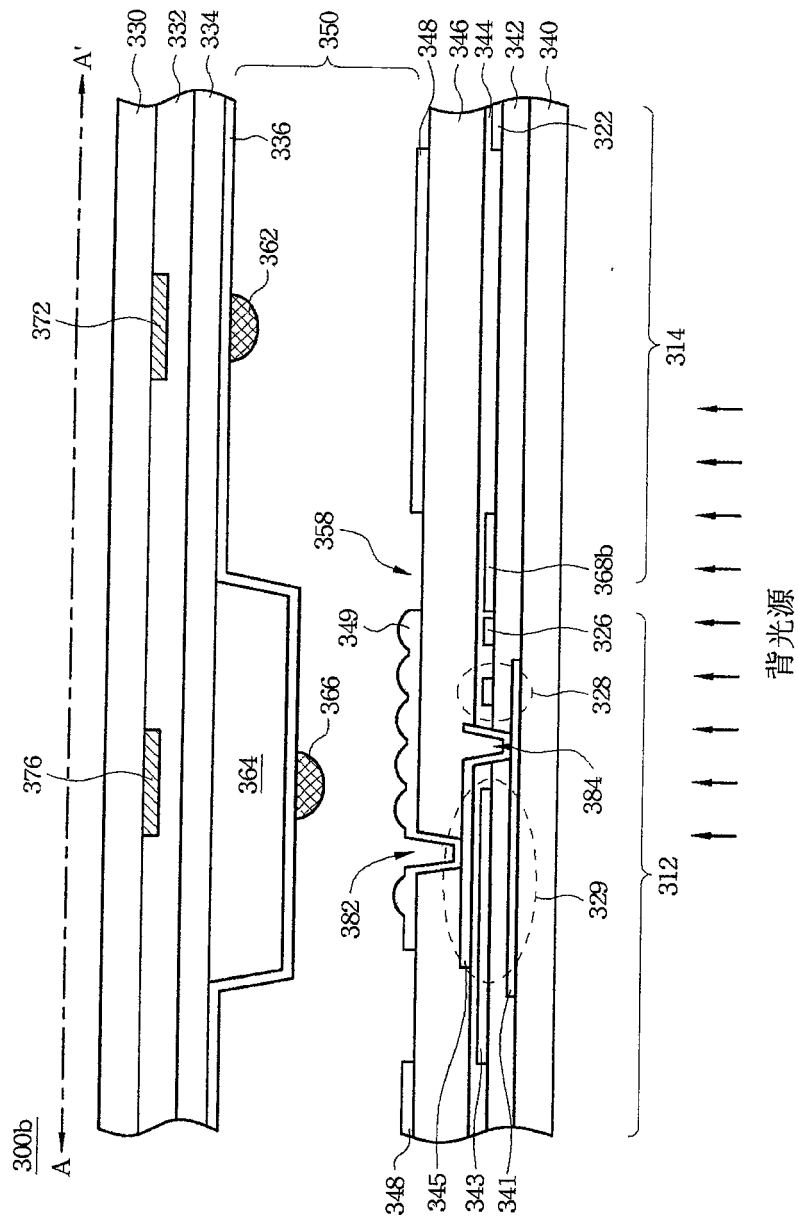


图4B

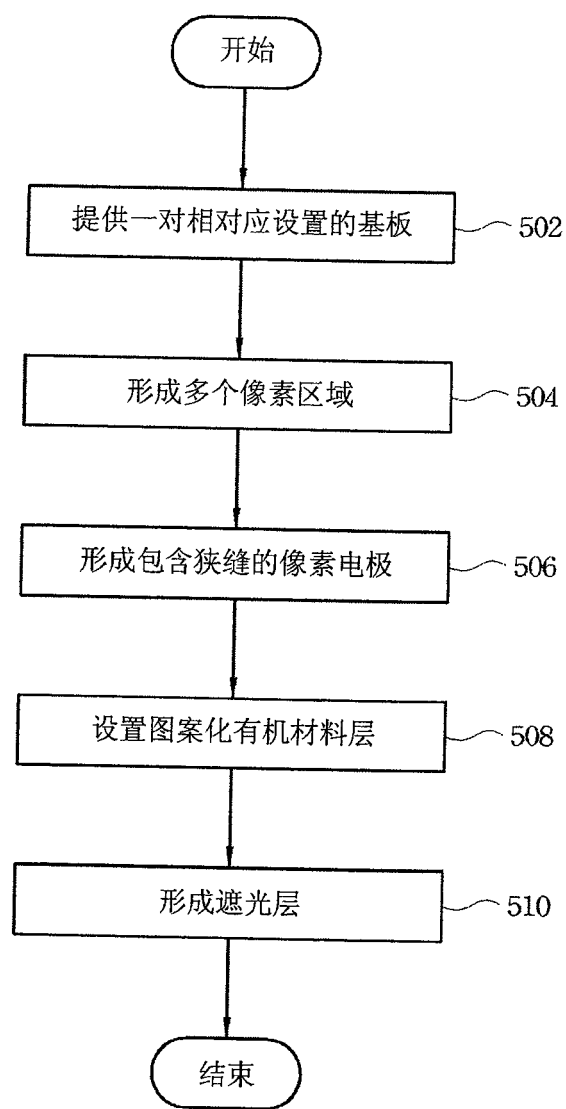


图 5

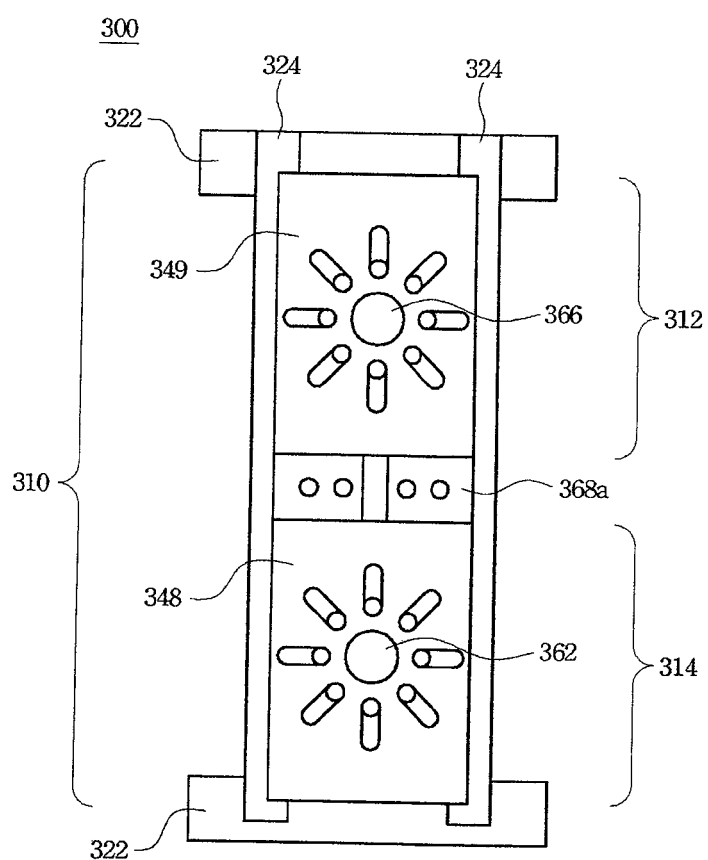


图 6

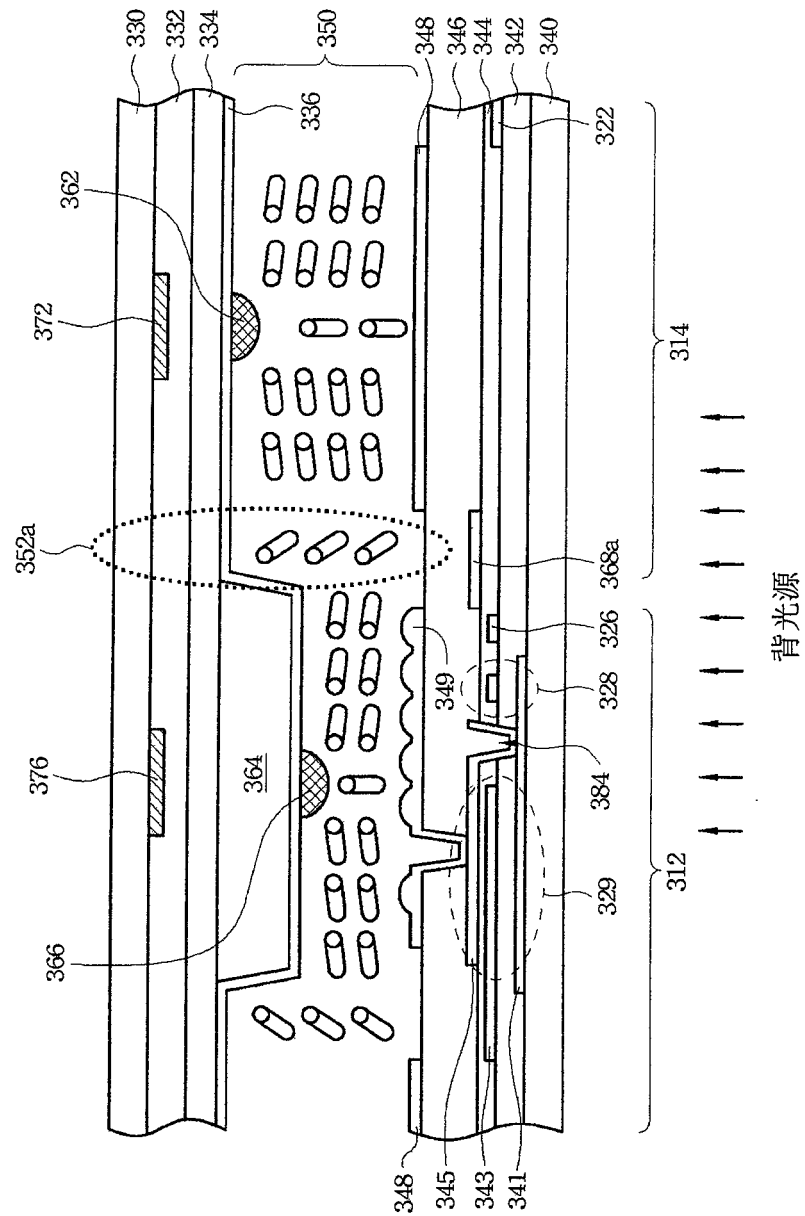


图7A

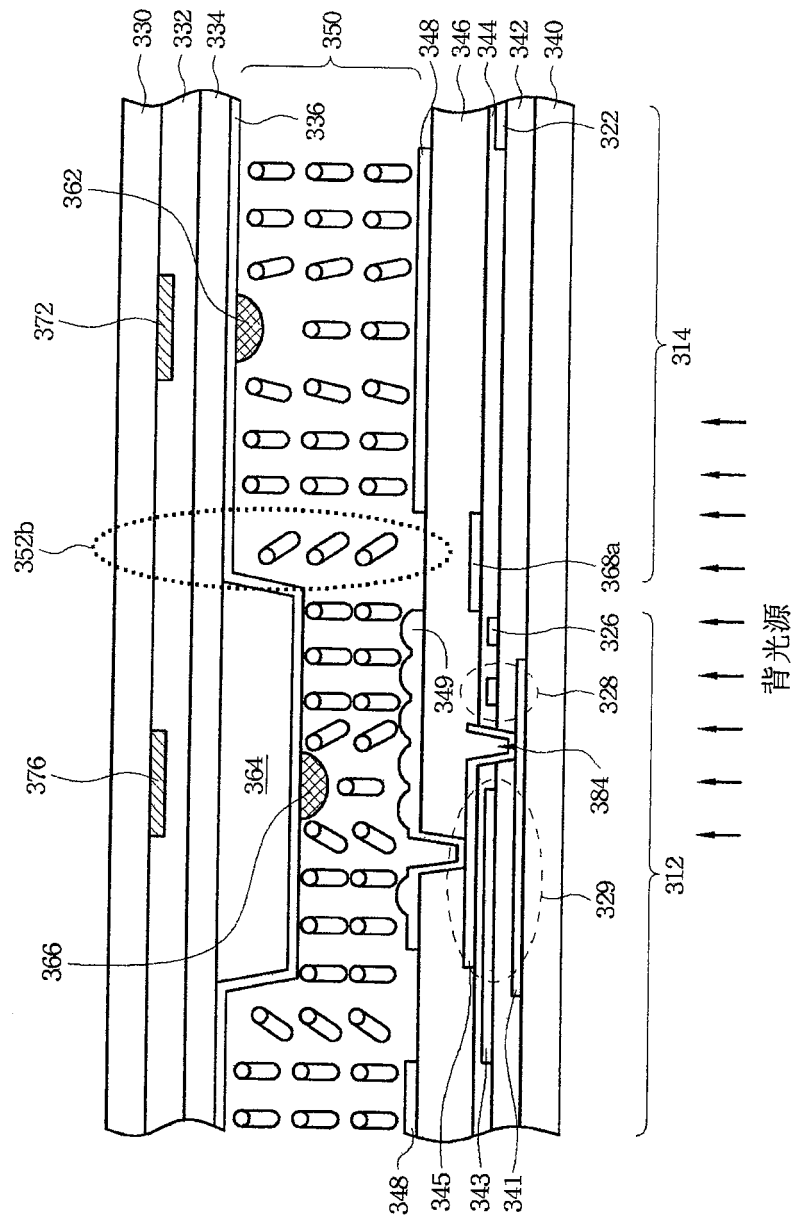


图7B

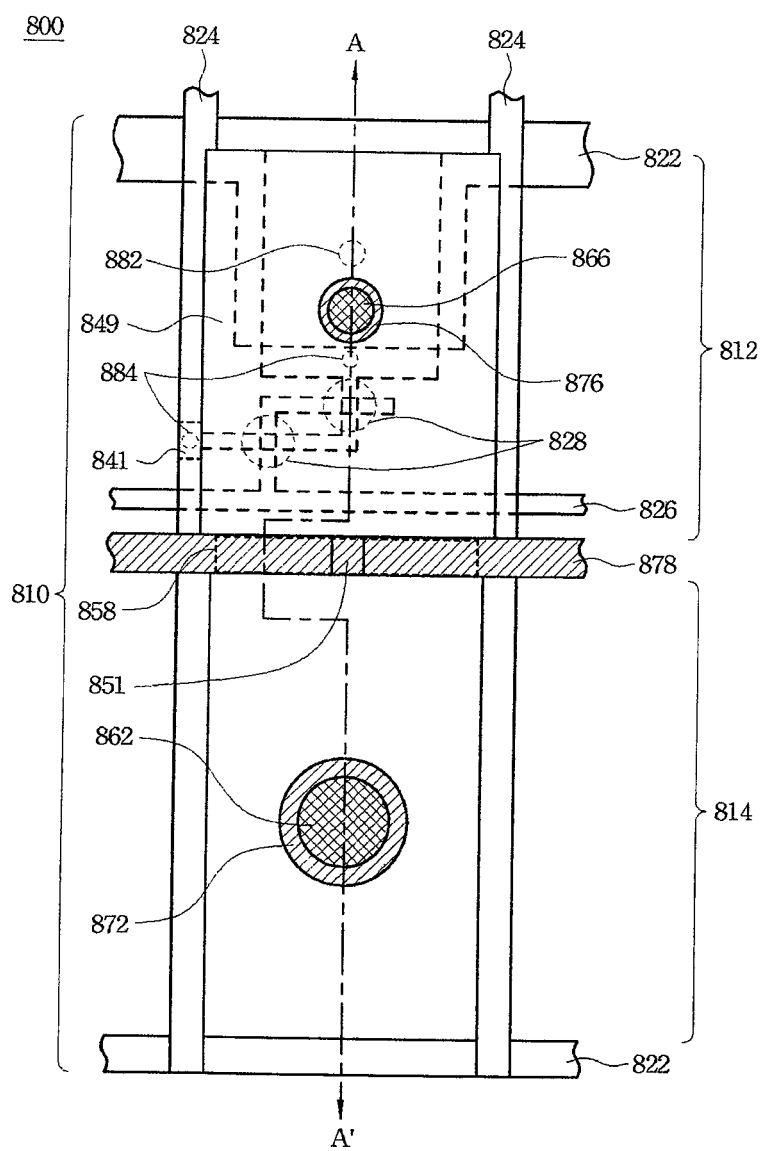


图 8

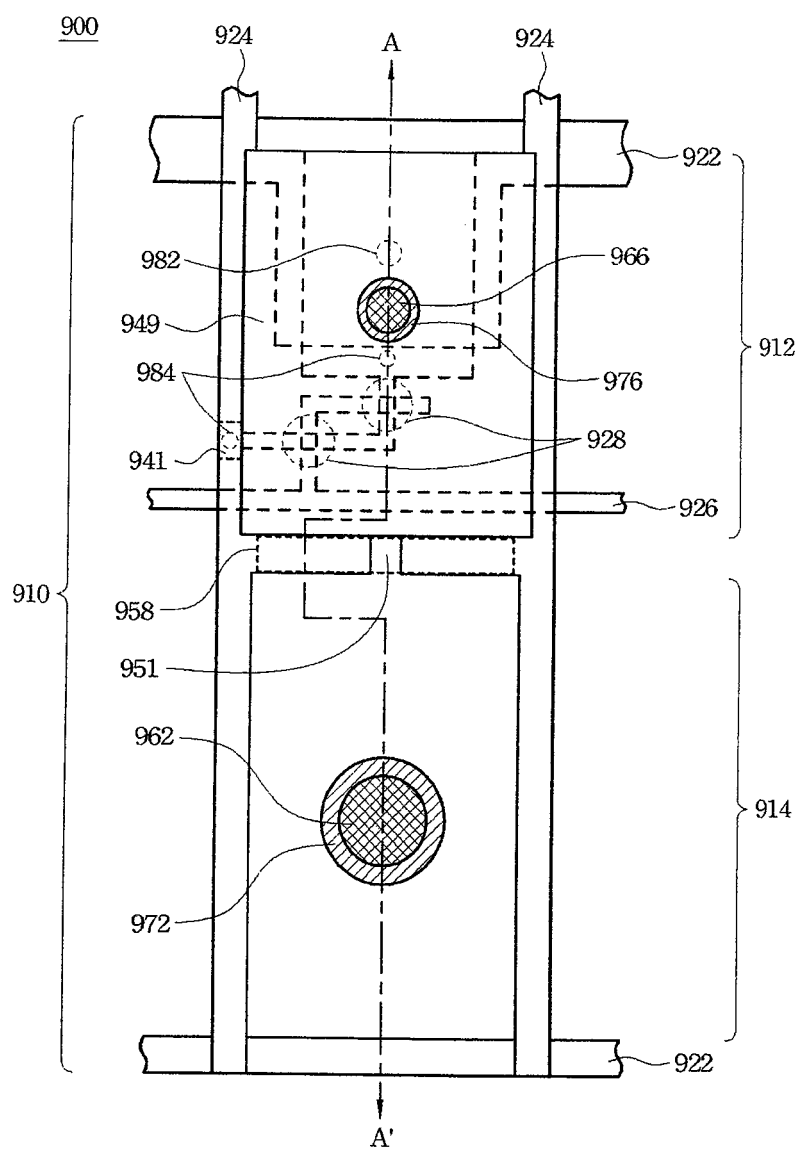


图 9

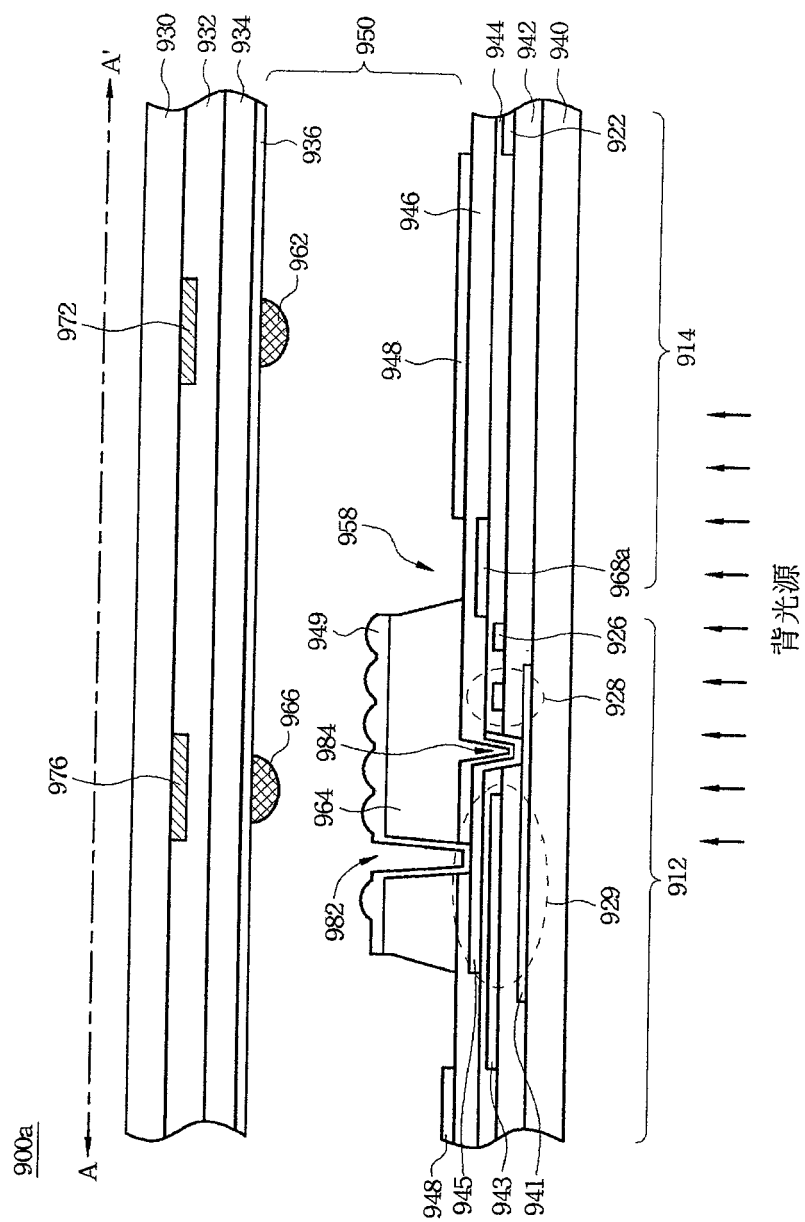


图10A

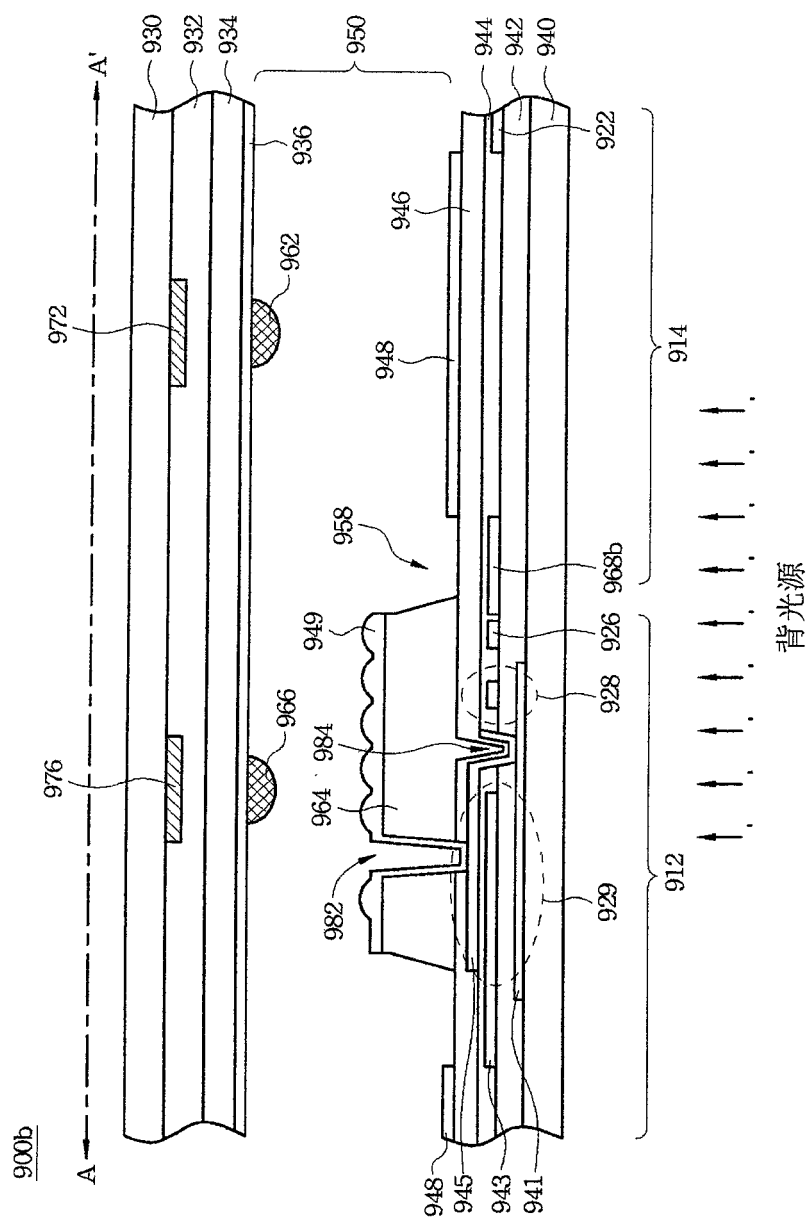


图10B

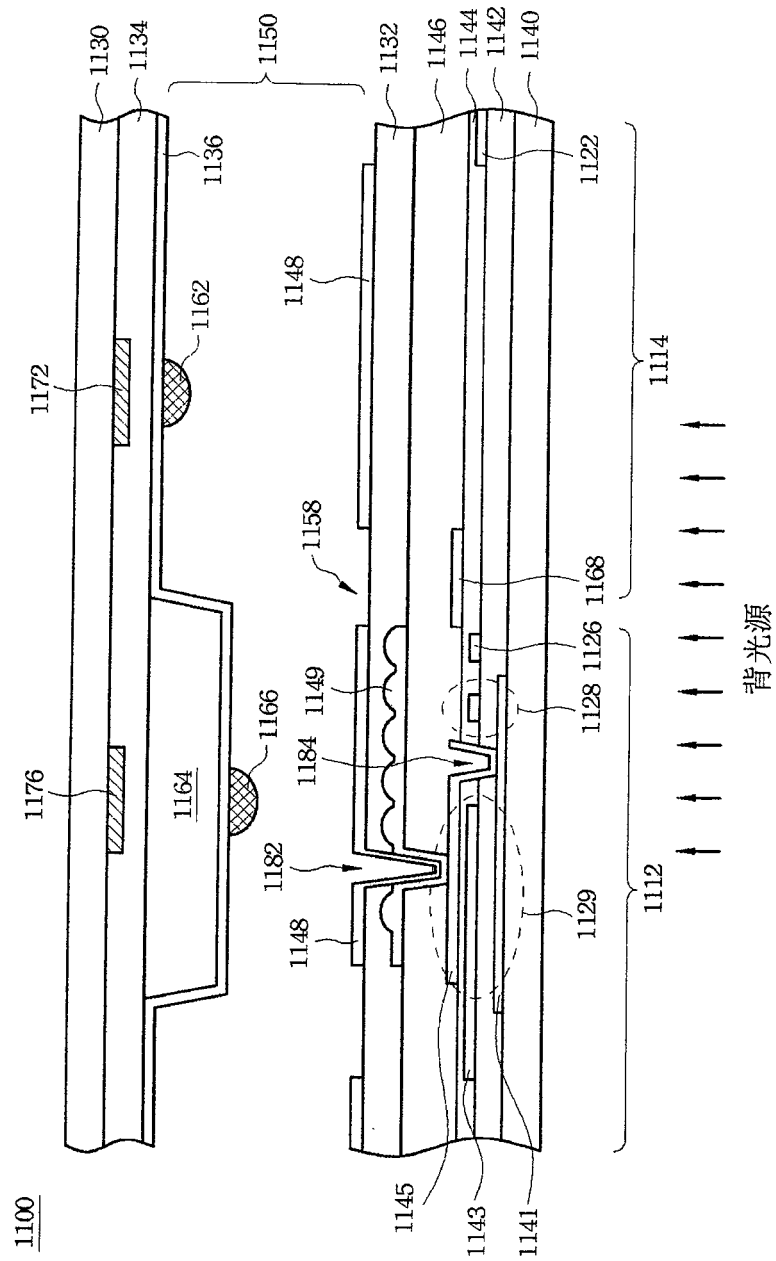


图11

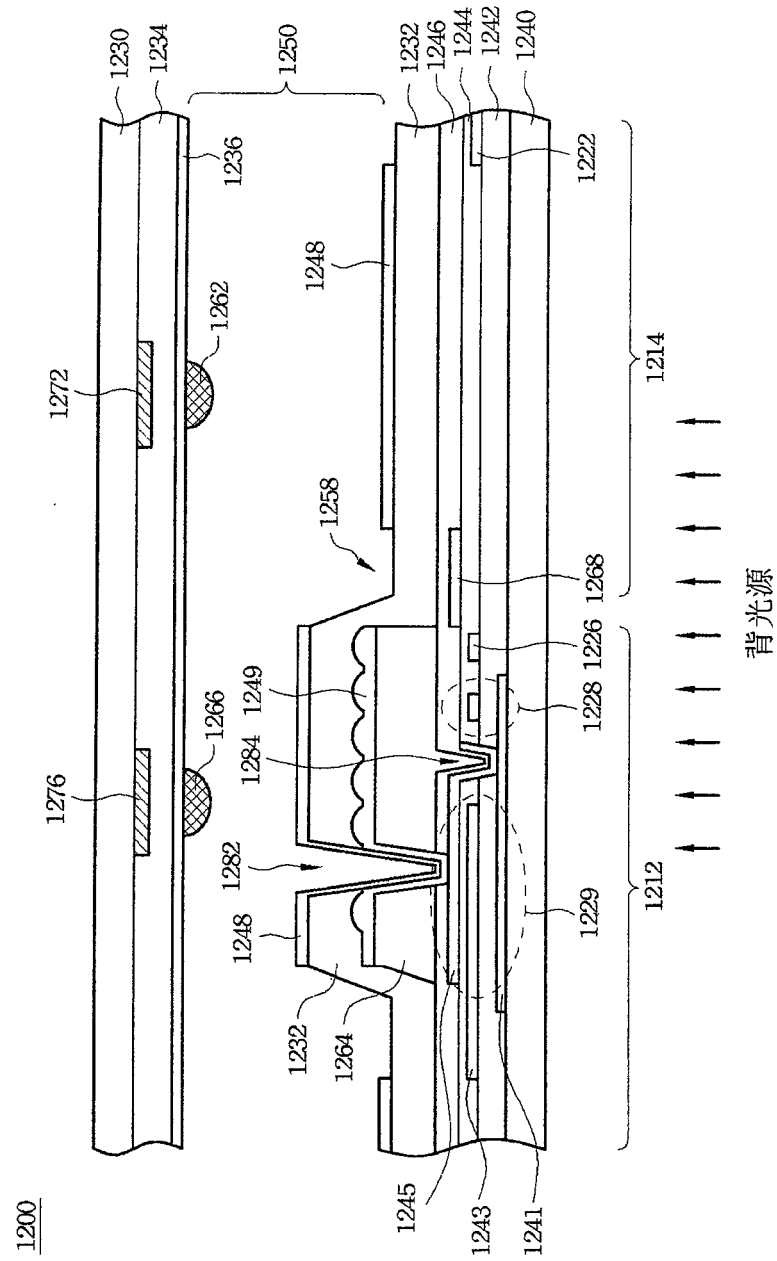


图12

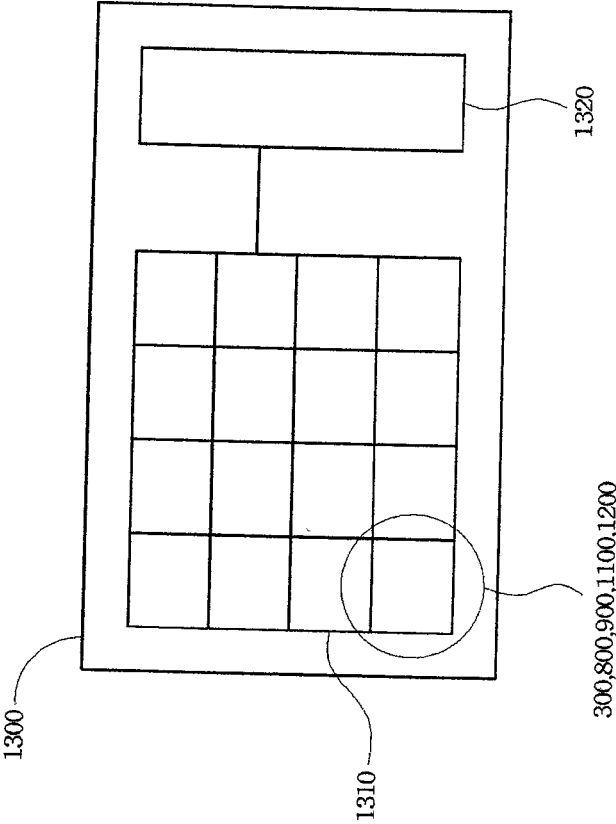


图13

专利名称(译)	像素结构、显示面板、光电装置及其制造方法		
公开(公告)号	CN100462787C	公开(公告)日	2009-02-18
申请号	CN200710093728.3	申请日	2007-04-05
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	范姜士权 林敬桓 张志明		
发明人	范姜士权 林敬桓 张志明		
IPC分类号	G02F1/133 G02F1/1362		
代理人(译)	徐金国		
审查员(译)	郑振		
其他公开文献	CN101029989A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素结构，包含一对相对应设置的基板、液晶层、多个像素区域、图案化有机材料层以及遮光层。液晶层设置于基板之间。像素区域提供于基板上，各像素区域是由至少二条共同线及至少一条数据线所定义，且其具有至少二个次像素区域，其中各像素区域具有包含至少一主狭缝的像素电极，且主狭缝邻近于次像素区域的交界处。图案化有机材料层设置于该对基板的其中一者上，且相对应于次像素区域的其中一者。遮光层则相对应设置于主狭缝之处。此外，也揭露一种包含此像素结构的显示面板及光电装置以及其制造方法。

