

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G02F 1/136 (2006.01)
G02F 1/133 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410083274.8

[45] 授权公告日 2009年1月14日

[11] 授权公告号 CN 100451780C

[22] 申请日 2004.7.2

[21] 申请号 200410083274.8

[30] 优先权

[32] 2003.7.2 [33] KR [31] 0044577/03

[32] 2003.7.15 [33] KR [31] 0048289/03

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 宋长根 西问产盛

[56] 参考文献

JP2002-14350A 2002.1.18

CN1290920A 2001.4.11

US2002/0089630A1 2002.7.11

US2002/0159012A1 2002.10.31

审查员 李 闻

[74] 专利代理机构 北京市柳沈律师事务所

代理人 陶凤波 侯 宇

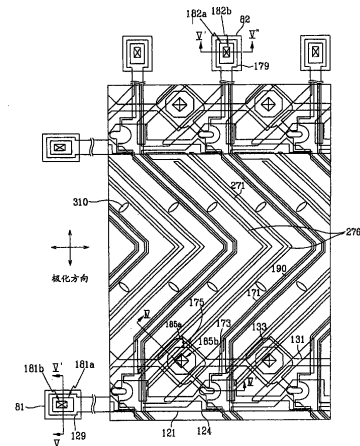
权利要求书4页 说明书27页 附图27页

[54] 发明名称

液晶显示器及其面板

[57] 摘要

本发明提供一种薄膜晶体管阵列板，该阵列板包括：一衬底；一形成在衬底上的第一信号线；一形成在衬底上并与第一信号线相交的第二信号线；一连接到第一和第二信号线的薄膜晶体管；一连接到薄膜晶体管的像素电极；一将像素电极分割成多个分区的规则域定义元件；和一子域定义元件，该子域定义元件基本平行于规则域定义元件延伸，并设置在所述分区的边缘或者中部附近。



1. 一种薄膜晶体管阵列板，该阵列板包括：
 - 衬底；
 - 形成在所述衬底上的第一信号线；
 - 形成在所述衬底上并与所述第一信号线相交的第二信号线；
 - 连接到所述第一和第二信号线上的薄膜晶体管；
 - 连接到所述薄膜晶体管的像素电极；
 - 将像素电极分割成多个分区的规则域定义元件；和
 - 子域定义元件，该子域定义元件基本平行于所述规则域定义元件延伸，并设置在所述分区的边缘或中部附近，
其中该子域定义元件的宽度小于该规则域定义元件的宽度。
2. 根据权利要求1的薄膜晶体管阵列板，其中所述第二信号线包括以一预定间隔交替排列的多个弯曲部分和中间部分，该中间部分与所述第一信号线相交。
3. 根据权利要求2的薄膜晶体管阵列板，其中所述第二信号线的每个弯曲部分包括至少一对彼此连接且分别与所述第一信号线成顺时针45度角和逆时针45度角的直线部分。
4. 根据权利要求1的薄膜晶体管阵列板，其中所述规则域定义元件具有关于将像素电极等分成上部分和下部分的横断线的反对称性。
5. 根据权利要求4的薄膜晶体管阵列板，其中所述规则域定义元件与所述第一信号线呈45度角。
6. 根据权利要求1的薄膜晶体管阵列板，其中所述子域定义元件包括在所述像素电极中的一细小切口，或者在所述像素电极上的一突出部或一突出部的阶梯部分。
7. 根据权利要求1的薄膜晶体管阵列板，其中所述规则域定义元件包括在所述像素电极中的一切口或者在所述像素电极上的一突出部。
8. 根据权利要求1的薄膜晶体管阵列板，进一步包括一形成在所述衬底上的第三信号线，该第三信号线基本平行于所述第一信号线延伸，并与所述像素电极或连接到所述像素电极上的薄膜晶体管的一端子重叠以形成一存储电容器。

9. 一种薄膜晶体管阵列板, 包括:

一衬底;

一形成在所述衬底上并包括一栅电极的栅极线;

一形成在所述栅极线上的栅极绝缘层;

一形成在所述栅极绝缘层上的半导体层;

一至少部分地形成在所述半导体层上并包括一源电极的数据线;

一至少部分地形成在所述半导体层上并与所述数据线分离的漏电极;

一形成在部分所述半导体层上的钝化层; 和

一连接到所述漏电极并具有一设置在其边缘或中部附近的细小切口的像素电极, 所述细小切口平行于所述像素电极的边缘延伸。

10. 根据权利要求 9 的薄膜晶体管阵列板, 其中所述数据线包括一弯曲部分和一与栅极线相交的中间部分, 且该数据线的弯曲部分包括一对分别与所述栅极线成顺时针 45 度角和逆时针 45 度角的部分。

11. 根据权利要求 10 的薄膜晶体管阵列板, 其中所述像素电极具有一弯曲边缘, 该弯曲边缘基本平行于所述数据线的所述弯曲部分延伸。

12. 根据权利要求 10 的薄膜晶体管阵列板, 进一步包括一存储电极线, 该存储电极线形成在所述衬底上, 基本平行于所述栅极线延伸, 并包括一具有增大的宽度的存储电极, 其中所述漏电极具有一连接到所述像素电极并与所述存储电极重叠的扩展部。

13. 根据权利要求 10 的薄膜晶体管阵列板, 进一步包括多个形成在第一钝化层上面或者下面的滤色器。

14. 根据权利要求 13 的薄膜晶体管阵列板, 其中所述滤色器基本平行于所述数据线延伸, 且所述滤色器包括依次排列的红、绿和蓝色滤色器。

15. 根据权利要求 10 的薄膜晶体管阵列板, 其中所述数据线和所述漏电极的整个底面基本设置在所述半导体层上, 所述数据线和所述漏电极具有与所述半导体层基本相同的平面形状, 且所述半导体层包括一没有用所述数据线和所述漏电极覆盖并设置在所述源电极与所述漏电极之间的部分。

16. 一种共用电极板, 包括:

一衬底;

一形成在所述衬底上并界定一开口区的遮光元件;

一形成在所述衬底的整个表面上的共用电极；
一将所述开口区分割成多个分区的规则域定义元件；和
一子域定义元件，该元件沿着所述分区的形状延伸，并设置在所述分区的边缘或中部附近。

17. 根据权利要求 16 的共用电极板，其中所述子域定义元件包括在所述共用电极中的一细小切口，或者在所述共用电极上的一突出部或突出部的一阶梯部分，且所述子域定义元件的宽度小于所述规则域定义元件的宽度。

18. 根据权利要求 16 的共用电极板，其中所述规则域定义元件包括在所述共用电极中的一切口或者在所述共用电极上的一突出部。

19. 一种液晶显示器，包括：

一第一衬底；
一形成在所述衬底上的第一信号线；
一形成在所述衬底上并与所述第一信号线相交的第二信号线；
一连接到所述第一和第二信号线上的薄膜晶体管；
一连接到所述薄膜晶体管上的像素电极；
一面对所述第一衬底的第二衬底；
一形成在所述第二衬底上的共用电极；
一规则域定义元件，该元件形成在所述第一和第二衬底中的至少一个上，并平行于所述像素电极的边缘延伸从而将所述像素电极分割成多个分区；

一子域定义元件，该元件形成在所述第一和第二衬底的至少一个上，平行于所述像素电极的边缘延伸，并设置在所述分区的边缘或者中部附近；
和

一液晶层，该液晶层设置在所述第一衬底与所述第二衬底之间，并被分割成分别设置在所述分区上的多个倾斜区域。

20. 根据权利要求 19 的液晶显示器，其中所述液晶层具有负介电各向异性，并受到垂直校直。

21. 根据权利要求 19 的液晶显示器，其中所述第二信号线具有一弯曲部分，且每个所述分区具有一平行于所述第二信号线的所述弯曲部分的主边缘。

22. 根据权利要求 19 的液晶显示器，其中所述子域定义元件包括在所述像素电极或者所述共用电极中的一细小切口，或者在所述像素电极或所述共用电极上的一突出部或突出部的一阶梯部分，且所述子域定义元件的宽度小于所述规则域定义元件的宽度。

23. 根据权利要求 22 的液晶显示器，其中所述细小切口具有 2 微米至 5 微米的宽度范围。

24. 根据权利要求 19 的液晶显示器，其中所述规则域定义元件包括在所述像素电极或所述共用电极中的一切口。

25. 根据权利要求 19 的液晶显示器，其中所述规则域定义元件包括在所述像素电极或所述共用电极中的一突出部。

液晶显示器及其面板

技术领域

本发明涉及一种液晶显示器及其面板。

背景技术

液晶显示器 (LCD) 是最广泛使用的平板显示器之一。LCD 用在笔记本或膝上型计算机、台式计算机监视器和电视机中。LCD 比传统的阴极射线管 (CRT) 显示器重量轻、占用空间小。

LCD 通常包括夹在一对面板之间的液晶 (LC) 层, 该对面板包括场生电极 (field-generating electrode) 例如像素电极 (pixel electrode) 和共用电极 (common electrode)。LC 层受到由场生电极产生的电场影响, 并且场强的变化将改变 LC 层的分子取向 (molecular orientation)。例如, 随着电场的施加, LC 层分子改变它们的取向来改变入射光的偏振 (polarization)。适当排列的偏振器部分或者全部遮住光线, 产生能够表现预期图像的灰色或暗色区。

对 LCD 质量的一种量度是标准视角 (standard viewing angle), 该标准视角被定义为给出预定对比率的视角。已经提出了扩大该标准视角的各种技术, 其中包括利用垂直排列的 LC 层并在像素电极处设置切口 (cutout) 或突出部 (protrusion) 的技术。该切口或突出部产生电场的水平分量或 LC 分子中的预倾斜 (pretilt), 它们能够确定 LC 分子的倾斜方向, 或者这种适当排列的切口或突出部赋予 LC 分子各种倾斜方向, 由此增大标准视角。

但是, 上述的 LCD 响应时间较差。尽管切口或突出部附近的 LC 分子响应电场的强水平分量在一方向上迅速倾斜, 但是远离切口或突出部的 LC 分子将受到弱的水平分量作用, 不能迅速确定它们的倾斜方向。结果, 远离切口或突出部的 LC 分子将通过相邻分子的推动或碰撞而倾斜。

通过调整切口或突出部之间的间距可加快响应时间。

但是, 切口和突出部降低了孔径比, 并且将切口或突出部靠近设置会进一步减小孔径比。为了增加孔径比, 已经提出了使像素电极的尺寸最大

化。但是，像素电极尺寸的最大化将导致像素电极之间的间距靠近，产生像素电极之间强的横向电场。该强电场引起 LC 分子取向不需要的改变，产生纹理和漏光，并使显示特性下降。

发明内容

本发明的目的是要解决常规技术中的问题。

本发明提供一种薄膜晶体管阵列板，包括：一衬底；一形成在衬底上的第一信号线；一形成在衬底上并与第一信号线相交的第二信号线；一连接到第一和第二信号线上的薄膜晶体管；一连接到薄膜晶体管的像素电极；一将像素电极分割成多个分区的规则域定义元件（regular domain defining member）；和一子域定义元件（subsidiary domain defining member），该元件基本平行于规则域定义元件延伸并设置在分区的边缘或中部附近。

第二信号线可包括多个与第一信号线相交并以预定间隔交替排列的弯曲部分和中间部分。

数据线的每个弯曲部分可包括至少一对直线部分，它们彼此连接并呈约 45 度角。

规则域定义元件可关于将像素电极等分为下部分和上部分的横断线反向对称。

规则域定义元件可与第一信号线呈约 45 度角。

子域定义元件可包括像素电极中的细小切口，或者像素电极上的突出部或突出部的阶梯部分；规则域定义元件可包括像素电极中的切口或像素电极上的突出部。

薄膜晶体管阵列板可进一步包括形成在衬底上的第三信号线，该信号线基本平行于第一信号线延伸，并与像素电极或薄膜晶体管连接到像素电极的一端子重叠以形成存储电容器（storage capacitor）。

一种薄膜晶体管阵列板，包括：一衬底；一形成在衬底上并包括栅电极的栅极线；一形成在栅极线上的栅极绝缘层；一形成在栅极绝缘层上的半导体层；一至少部分形成在半导体层上并包括源电极的数据线；一至少部分形成在半导体层上并与数据线分离的漏电极；一形成在部分半导体层上的钝化层；和一连接到漏电极上并具有设置在其边缘或中间附近的细小切口的像素电极。

数据线可包括一弯曲部分和一与栅极线相交的中间部分，数据线的弯曲部分包括分别与栅极线顺时针成约 45 度角和逆时针成约 45 度角的一对部分。

像素电极可具有弯曲的边缘，该边缘基本平行于数据线的弯曲部分延伸。

薄膜晶体管阵列板可进一步包括一形成在衬底上的存储电极线，该电极线基本平行于栅极线延伸并包括一宽度渐增的存储电极，其中漏电极具有扩展部，该扩展部连接到像素电极并与存储电极重叠。

薄膜晶体管阵列板可进一步包括多个滤色器，这些滤色器形成在第一钝化层上面或者下面。滤色器可基本平行于数据线延伸，且该滤色器可包括依次排列的红、绿和蓝色滤色器。

数据线和漏电极的整个底面可基本设置在半导体层上，数据线和漏电极可具有与半导体层基本相同的平面形状，该半导体层可包括没有用数据线和漏电极覆盖的部分，该部分设置在源电极和漏电极之间。

一共用电极板 (common electrode panel)，包括：一衬底；一形成在衬底上并限定一开口区的遮部件；一形成在衬底的整个表面上的共用电极；一将开口区分割成多个分区的规则域定义元件；和一子域定义元件，该子域定义元件沿着所述分区的形状延伸并设置在分区的边缘或者中部附近。

子域定义元件可包括共用电极中的一细小切口，或者共用电极上的一突出部或突出部的阶梯部分；规则域定义元件可包括共用电极中的一切口或共用电极上的一突出部。

一种液晶显示器，该显示器包括：第一衬底；一形成在该衬底上的第一信号线；一形成在该衬底上并与第一信号线相交的第二信号线；一连接到第一和第二信号线上的薄膜晶体管；一连接到薄膜晶体管上的像素电极；面对第一衬底的第二衬底；一形成在第二衬底上的共用电极；一形成在第一和第二衬底至少一个上并将像素电极分割成多个分区的规则域分割元件；一子域分割元件，该元件形成在第一和第二衬底至少一个上，沿着所述分区的形状延伸，并设置在分区边缘或者中部附近；和一液晶层，该液晶层设置在第一衬底与第二衬底之间，并被分割成多个分别设置在所述分区上的倾斜区域。

液晶层可具有负介电各向异性，并被垂直校直。

第二信号线可具有一弯曲部分，且每个所述分区可具有平行于第二信号线弯曲部分的主边缘（main edge）。

子域分割元件可包括像素电极或者共用电极中的一细小切口，或者像素电极或共用电极上的一突出部或突出部的阶梯部分。

细小切口可具有范围约2微米至约5微米的宽度。

规则域分割元件可包括像素电极或共用电极中的一切口，并且规则域分割元件可包括像素电极或者共用电极中的一突出部。

附图说明

参考附图，通过详细描述其优选实施例，本发明将变得更清晰，其中：

图1是根据本发明一实施例用于LCD的TFT阵列板的版图；

图2是根据本发明一实施例用于LCD的共用电极板的版图；

图3是包括图1中所示TFT阵列板和图2中所示共用电极板的LCD的版图；

图4是沿线IV-IV'获得的图3中所示LCD的截面图；

图5是沿线V-V'和V'-V''获得的图3中所示LCD的截面图；

图6A和6B分别是根据本发明一实施例，在所述TFT阵列板制造方法的一中间步骤中，沿线IV-IV'和线V-V'、V'-V''获得的图1、4和5中所示TFT阵列板的截面图；

图7A和7B分别是在图6A和6B中所示步骤之后的制造方法的步骤中，沿线IV-IV'和线V-V'、V'-V''获得的图1、4和5中所示TFT阵列板的截面图；

图8是根据本发明另一实施例的TFT阵列板的版图；

图9是根据本发明另一实施例的共用电极板的版图；

图10是沿图8中线X-X'获得的LCD的截面图，该LCD包括图8中所示的TFT阵列板和图9中所示的共用电极板；

图11是沿图8中XI-XI'和XI'-XI''获得的LCD的截面图，该LCD包括图8中所示的TFT阵列板和图9中所示的共用电极板；

图12A和12B分别是根据本发明一实施例，在所述TFT阵列板制造方法的一中间步骤中，沿线X-X'和线XI-XI'、XI'-XI''获得的图8、10和11

中所示 TFT 阵列板的截面图；

图 13A 和 13B 是在图 12A 和 12B 中所示步骤之后的制造方法的步骤中，沿线 X-X' 和线 XI-XI'、XI'-XI'' 获得的图 8、10 和 11 中所示 TFT 阵列板的截面图；

图 14 是根据本发明另一实施例的 LCD 的版图；

图 15 是沿线 XV-XV' 获得的图 14 中所示 LCD 的截面图；

图 16 是沿线 XVI-XVI' 和 XVI'-XVI'' 获得的图 14 中所示 LCD 的截面图；

图 17 是根据本发明另一实施例的共用电极板的版图；

图 18 是包括图 17 中所示共用电极板的 LCD 的版图；

图 19 和 20 分别是沿线 XIX-XIX' 和 XX-XX' 获得的图 18 中所示 LCD 的截面图；

图 21 是根据本发明另一实施例的共用电极板的版图；

图 22 是包括图 21 中所示共用电极板的 LCD 的版图；

图 23 是沿线 XXIII-XXIII' 获得的图 22 中所示 LCD 的截面图；

图 24 是根据本发明另一实施例的共用电极板的版图；

图 25 是包括图 24 中所示共用电极板的 LCD 的截面图；

图 26 是根据本发明另一实施例的共用电极板的版图；

图 27 是包括图 26 中所示共用电极板的 LCD 的截面图；

图 28 是根据本发明一实施例的 LCD 的 TFT 阵列板的版图；

图 29 是根据本发明一实施例的 LCD 的共用电极板的版图；

图 30 是包括图 28 中所示 TFT 阵列板和图 29 中所示共用电极板的 LCD 的版图；和

图 31 是沿线 XXXI-XXXI' 获得的图 30 中所示 LCD 的截面图。

具体实施方式

现在将参考附图在下文中对本发明进行更充分地说明，其中显示了本发明的优选实施例。但是本发明可用许多不同的方式实现，不应被解释为仅限于在此阐述的实施例。

在附图中，为了清晰，放大了层、膜和区域的厚度。相同的附图标记始终表示相同的元件。可以理解，当如层、膜、区域或衬底等元件称作在另一元件“上”时，可以是直接在另一元件上，也可出现插入元件。相反，

当元件称作“直接”在另一元件“上”时，不会有插入元件出现。

现在，将参考附图，描述根据本发明实施例的液晶显示器及用于其的薄膜晶体管（TFT）阵列板。

参见图 1-5，将详细描述根据本发明实施例的 LCD。

图 1 是根据本发明一实施例用于 LCD 的 TFT 阵列板的版图，图 2 是根据本发明一实施例用于 LCD 的共用电极板的版图，图 3 是包括图 1 中所示 TFT 阵列板和图 2 中所示共用电极板的 LCD 的版图，图 4 是沿线 IV-IV' 获得的图 3 中所示 LCD 的截面图，图 5 是沿线 V-V' 和 V'-V'' 获得的图 3 中所示 LCD 的截面图。

根据本发明一实施例的 LCD 包括一 TFT 阵列板 100、一面对 TFT 阵列板 100 的共用电极板 200、和一夹在 TFT 阵列板 100 与共用电极板 200 之间的 LC 层 300。

现在参考图 1、4 和 5 详细描述 TFT 阵列板 100。

多个栅极线 121 和多个存储电极线 131 形成在一绝缘衬底 110 上。

栅极线 121 基本横向延伸，彼此分离，并传输栅极信号（gate signal）。每根栅极线 121 包括形成多个栅电极 124 的多个突出物和扩展的端部 129，该端部具有一较大的面积区，用于与另一层或者外部驱动电路相接触，该外部驱动电路安装在衬底 110 上或者其他设备上，例如可以贴附到衬底 110 上的柔性印刷电路膜（flexible printed circuit film）（未示出）。驱动电路可集成在衬底 110 上，端部 129 可不具有较大面积区。

每根存储电极线 131 基本横向延伸，并靠近两根相邻栅极线 121 之一设置。但是，存储电极线可与两根相邻栅极线 121 等距。每根存储电极线 131 包括形成存储电极 133 的多个突出物，每个存储电极 133 为菱形或者旋转约 45 度的长方形形状。向存储电极线 131 提供如共用电压（common voltage）等预定电压，该电压施加到 LCD 共用电极板 200 的共用电极 270 上。

栅极线 121 和存储电极线 131 具有多层结构，包括具有不同物理特性的两层膜，下层膜和上层膜。上层膜优选由低阻金属制成，包括如 Al 和 Al 合金的含 Al 金属、如 Ag 和 Ag 合金的含 Ag 金属、或者如 Cu 和 Cu 合金的含 Cu 金属，用于减少栅极线 121 和存储电极线 131 中的信号延迟或电压降。另一方面，下层膜优选由例如 Cr、Mo、Mo 合金、Ta 或 Ti 的材料制

成，这些材料具有良好的物理、化学特性，以及与例如氧化铟锡（ITO）或氧化铟锌（IZO）的其他材料的良好电接触特性。下层膜材料和上层膜材料的优选示范性组合是Cr和Al-Nd合金。在图4中，栅电极124的下层膜和上层膜分别由附图标记124p和124q表示，端部129的下层膜和上层膜分别由附图标记129p和129q表示，存储电极133的下层膜和上层膜分别由附图标记133p和133q表示。去除栅极线121的端部129的部分上层膜129q，以露出下面的下层膜129p的部分。

栅极线121和存储电极线131可为单层结构，或者可包括三层或更多层。

此外，栅极线121和存储电极线131的横向侧面相对于衬底110的表面倾斜，其倾斜角度的范围约30-80度。

优选地由氮化硅（SiN_x）制成的栅极绝缘层140形成在栅极线121和存储电极线131上。

优选地由氢化的非晶硅（缩写为“a-Si”）或多晶硅制成的多个半导体条（semiconductor stripe）151形成在栅极绝缘层140上。每根半导体条151基本纵向延伸，同时周期性地弯曲。每根半导体条151具有多个朝着栅电极124扩展的突出物154。

优选地由硅化物或重掺杂n型杂质的n⁺氢化a-Si制成的多个欧姆接触条161和岛165形成在半导体条151上。每根欧姆接触条161具有多个突出物163，突出物163和欧姆接触岛165成对地位于半导体条151的突出物154上。

半导体条151和欧姆接触161与165的横向侧面相对于衬底110的表面倾斜，其倾斜角度优选在约30-80度之间的范围内。

彼此分离的多个数据线171和多个漏电极175形成在欧姆接触161与165和栅极绝缘层140上。

用于传输数据电压的数据线171基本纵向延伸，并与栅极线121和存储电极线131相交。每根数据线171具有端部179，该端部具有一较大面积区，用于与其它层或者外部设备相接触，每根数据线包括多个成对的倾斜部分和多个纵向部分，以便使它周期性弯曲。一对倾斜部分彼此连接，形成V字形，该对倾斜部分的相对端连接到各自的纵向部分。数据线171的倾斜部分与栅极线121成约45度角，纵向部分穿越栅电极124。一对倾斜

部分的长度约为纵向部分长度的一至九倍，也就是说，它约占据了该对倾斜部分和纵向部分总长度的50% - 90%。在相邻两纵向部分之间连接的倾斜部分的数量可多于两个。

每根漏电极175包括一与存储电极133重叠的矩形扩展部。漏电极175的扩展部的边缘基本平行于存储电极133的边缘。数据线171的每个纵向部分包括多个突出物，从而使包括突出物的纵向部分形成部分地围住漏电极175端部的源电极173。每组栅电极124、源电极173和漏电极175与半导体条151的突出物154一起形成具有沟道的TFT，该沟道形成在设置于源电极173与漏电极175之间的半导体突出物154中。

数据线171和漏电极175也包括下层膜171p、175p和上层膜171q、175q，下层膜优选由Mo、Mo合金或者Cr制成，上层膜位于其上，优选由含Al的金属制成。在图4和5中，源电极173的下层膜和上层膜分别由附图标记173p和173q表示，数据线171的端部179的下层膜和上层膜分别由附图标记179p和179q表示。将数据线171的扩展部179和漏电极175的部分上层膜179q、175q去除掉，从而露出下面的部分下层膜179p和175p。

类似于栅极线121和存储电极线131，数据线171和漏电极175也具有倾斜的横向侧面，其倾斜角度的范围约30-80度。

欧姆接触161和165仅夹在下面的半导体条151与上覆的数据线171以及其上面的漏电极175之间，以便减少它们之间的接触电阻。

钝化层180形成在数据线171和漏电极175上，以及半导体条151没有用数据线171和漏电极175覆盖的露出部分上。钝化层180优选由具有良好平面特性的感光有机材料（photosensitive organic material）、通过等离子增强化学气相淀积（PECVD）形成的例如a-Si:C:O和a-Si:O:F的低介电绝缘材料（low dielectric material）或例如氮化硅和氧化硅的无机材料制成。钝化层180可为双层结构，包括下层无机膜和上层有机膜。

钝化层180具有多个接触孔182b和185b，分别露出数据线171的端部179和漏电极175。钝化层180和栅极绝缘层140具有多个接触孔181b，其露出栅极线121的端部129。接触孔181b、182b和185b可以具有各种形状，如多边形或圆形。每个接触孔181b或182b的面积优选等于或大于 $0.5\text{mm}\times 15\mu\text{m}$ ，但不大于 $2\text{mm}\times 60\mu\text{m}$ 。接触孔181b、182b和185b的侧壁181a、182a和185a以约30-85度的角度倾斜，或者具有楼梯式的轮廓。

优选由 ITO 或 IZO 制成的多个接触辅助部分 81 和 82 和多个像素电极 190 形成在钝化层 180 上。

每个像素电极 190 基本位于由数据线 171 和栅极线 121 围住的区域中，由此也形成 V 字形。像素电极 190 覆盖包括存储电极 133 的存储电极线 131 以及漏电极 175 的扩展部，并具有基本平行于存储电极 133 边缘的斜切边缘，该存储电极 133 靠近该斜切边缘。

像素电极 190 通过接触孔 185b 物理连接和电连接到漏电极 175，使得像素电极 190 接收来自漏电极 175 的数据电压。得到该数据电压的像素电极 190 与共用电极 270 一起产生电场，该电场对处于其间的液晶分子 310 的进行再定向。

像素电极 190 和共用电极 270 形成称为“液晶电容器”的电容器，在 TFT 关断后该电容器存储施加的电压。称为“存储电容器”的附加电容器与液晶电容器并联连接，其用于增强电压存储能力。存储电容器通过用存储电极线 131 重叠像素电极 190 来实现。通过在存储电极线 131 上设置突出物（即，存储电极）133，延长连接到像素电极 190 的漏电极 175，并且在漏电极 175 上设置与存储电极线 131 的存储电极 133 重叠，以用于减小端子之间的间距并增大重叠面积的扩展部，来增加存储电容器的电容，即，存储电容。

像素电极 190 与数据线 171 以及栅极线 121 重叠，以便增大孔径比。

接触辅助部分 81 和 82 分别通过接触孔 181b 和 182b 连接到栅极线 121 的露出端部 129 和数据线 171 的露出端部 179。接触辅助部分 81 和 82 保护露出部 129 和 179，并补充露出部 129、179 和外部设备的粘合性。

最后，在像素电极 190、接触辅助部分 81 和 82、以及钝化层 180 上形成校直层（alignment layer）11。

下面参考图 2、4 和 5 描述共用电极板 200。

称作黑矩阵的遮光元件 220 形成在如例透明玻璃的绝缘衬底 210 上，它包括面对数据线 171 倾斜部分的多个倾斜部分，和面对 TFT 与数据线 171 纵向部分的多个直角三角形部分，从而使遮光元件 220 防止像素电极 190 之间的漏光，并界定面对像素电极 190 的开口区。遮光元件 220 的每个三角形部分都具有平行于像素电极 190 斜切边缘的斜边。

多个滤色器 230 形成在衬底 210 和遮光元件 220 上，滤色器 230 基本

设置在由遮光元件 220 界定的开口区中。在相邻两数据线 171 中设置并纵向排列的滤色器 230 可彼此连接，以形成条形。每个滤色器 230 可表现如红、绿和蓝色的三原色之一。

优选由有机材料制成的覆盖涂层 250 形成在滤色器 230 和遮光元件 220 上。覆盖涂层 250 保护滤色器 230，并具有平顶表面。

优选由例如 ITO 和 IZO 的透明导电材料制成的共用电极 270 形成在覆盖涂层 250 上。向共用电极 270 提供共用电压，该共用电极具有多组类似 V 字形的规则切口 271 和一对细小切口 276，该对细小切口在规则切口 271 附近沿着规则切口 271 延伸，并相对于规则切口 271 彼此相对设置。

每个规则切口 271 包括一对彼此连接的倾斜部分、一连接到倾斜部分之一的横向部分、和一连接到另一倾斜部分的纵向部分。规则切口 271 的倾斜部分基本平行于数据线 171 的倾斜部分延伸并面对像素电极 190，使得它们可将像素电极 190 等分成左右两半。规则切口 271 的横向和纵向部分分别与像素电极 190 的横向和纵向边缘对齐，它们与规则切口 271 的倾斜部分成钝角。

每个细小切口 276 包括一对彼此连接的倾斜部分，该对倾斜部分沿着规则切口 271 的倾斜部分延伸。将细小切口 276 之一连接到规则切口 271 的纵向部分。

设置规则切口 271，用于控制 LC 层 300 中 LC 分子 310 的倾斜方向，该规则切口的宽度优选在约 8-13 微米范围内。细小切口 276 增强对分子倾斜方向的控制，优选宽度在约 2-5 微米范围内。优选地是，规则切口 271 与其相邻的细小切口 276 之间的间距范围约 2-5 微米。

切口 271 可用突出部替代，该突出部优选由有机材料制成，并优选具有约 5 微米至 10 微米的宽度。

将水平或垂直校直层 (homeotropic alignment layer) 21 涂敷在共用电极 270 上。

将一对偏振器 12 和 22 设置在面板 100 和 200 的外表面上，使它们的透射轴 (transmissive axe) 交叉，并且一条透射轴平行于栅极线 121。

LCD 可进一步包括：至少一延迟膜 (retardation film)，用于补偿 LC 层 300 的延迟；和一背照光单元 (backlight unit)，用于向 LCD 提供光。

LC 层 300 具有负介电各向异性，校直 LC 层 300 中的 LC 分子 310，使

它们的长轴在没有电场时垂直于面板 100 和 200 的表面。LC 分子 310 的校直主要由校直层 11 和 21 的校直力决定，但也可以不是这样。

随着共用电压施加到共用电极 270 上和数据电压施加到像素电极 190 上，将产生基本垂直于面板 100 和 200 表面的主电场(primary electric field)。LC 分子 310 将响应电场改变它们的取向，使它们的长轴垂直于场方向。同时，共用电极 270 的规则切口 271 和像素电极 190 的边缘扭曲主电场，使其具有确定 LC 分子 310 倾斜方向的水平分量。主电场的水平分量垂直于规则切口 271 的边缘和像素电极 190 的边缘。

同时，细小切口 276 增强了规则切口 271 附近主电场的水平分量，使其到达远离规则切口 271 的 LC 分子 310，特别是到达与规则切口 271 和其相邻的像素电极 190 的边缘等距的 LC 分子 310。因此，远离规则切口 271 和像素电极 190 边缘的 LC 分子 310，以及靠近规则切口 271 和像素电极 190 边缘的那些 LC 分子都显示出较短的响应时间，由此增加其亮度。

因此，由像素电极 190 的边缘、将像素电极 190 分成两半的规则切口 271、和穿过规则切口 271 倾斜部分会集点的假设横断中心线，分割出四个具有不同倾斜方向的子区域，这些子区域形成在 LC 层 300 位于像素电极 190 上的像素区域中。每个子区域具有分别由规则切口 271 和像素电极 190 的倾斜边缘界定的两条主边缘，它们优选分开约 10 微米至约 30 微米。如果像素区域的平面面积小于约 100×300 平方微米，则像素区域中子区域的数量优选为四个；如果不是，则优选为四个或八个。通过改变共用电极 270 的规则切口 271 的数量、通过在像素电极 190 处设置切口、或者通过改变像素电极 190 的边缘弯曲点的数量，就能够改变子区域的数量。根据倾斜方向，将子区域分类成多个域，优选是四个域。细小切口 276 以及规则切口 271 的数量可根据设计因素变化。

同时，由于像素电极 190 之间的电压差引起的次级电场的方向垂直于规则切口 271 的边缘。因此，次级电场的场方向与主电场的水平分量方向一致。所以，像素电极 190 之间的次级电场增强了对 LC 分子 310 的倾向方向的确定。

由于 LCD 可进行如点倒置(dot inversion)、列倒置(column inversion)等倒置，因此相邻像素电极被提供具有相对于共用电压的相反极性的数据电压，由此在相邻像素电极之间几乎总是产生次级电场，从而增强了域

的稳定性。

由于所有域的倾斜方向与栅极线 121 成约 45 度角，该栅极线平行或垂直于面板 100 和 200 的边缘，并且该倾斜方向与偏振器的透射轴呈 45 度相交给出了最大的透射率，因此能够贴附偏振器使得偏振器的透射轴平行或垂直于面板 100 和 200 的边缘，从而降低了生产成本。

由于弯曲造成的数据线 171 的电阻增大可通过加宽数据线 171 来补偿，因为由于数据线 171 的宽度增加而造成的电场扭曲和寄生电容的增加可通过最大化像素电极 190 的尺寸和通过采用厚的有机钝化层来补偿。

现在将参考图 6A、6B、7A 和 7B 以及图 1-5 详细描述根据本发明一实施例的制造图 1-5 中所示 TFT 阵列板的方法。

图 6A 和 6B 是根据本发明一实施例在 TFT 阵列板制造方法的一中间步骤中，分别沿线 IV-IV' 和线 V'-V'、V'-V'' 获得的图 1、4 和 5 中所示 TFT 阵列板的截面图；图 7A 和 7B 是在图 6A 和 6B 所示步骤之后的制造方法的步骤中，分别沿线 IV-IV' 和线 V-V'、V'-V'' 获得的图 1、4 和 5 中所示 TFT 阵列板的截面图。

参见图 1、6A 和 6B，优选由 Cr、Mo 或 Mo 合金制成的下层导电膜和优选由含 Al 金属或含 Ag 金属制成的上层导电膜按顺序被溅射在绝缘衬底 110 上，并按顺序对它们进行湿或干蚀刻，以形成多个栅极线 121 和多个存储电极线 131，每根栅极线包括多个栅电极 124 和一扩展部 129，存储电极线 131 包括多个存储电极 133。在图 6A 和 6B 中，栅电极 124 的下层膜和上层膜分别由附图标记 124p 和 124q 表示，扩展部 129 的下层膜和上层膜分别由附图标记 129p 和 129q 表示，存储电极 133 的下层膜和上层膜分别由附图标记 133p 和 133q 表示。

在按顺序淀积具有约 1,500-5,000Å 厚度的栅极绝缘层 140、具有约 500-2,000Å 厚度的内 a-Si 层、具有约 300-600Å 厚度的外 a-Si 层之后，光蚀刻 (photo-etch) 外 a-Si 层和内 a-Si 层，从而在栅极绝缘层 140 上形成包括多个突出物 154 的多个外半导体条和多个内半导体条 151。

随后，包括下层导电膜和上层导电膜并具有 1,500-3,000Å 厚度的两层导电膜按顺序被溅射并被构图，以形成多个数据线 171 和多个漏电极 175，每根数据线包括多个源电极 173 和一扩展部 179。下层导电膜优选由 Cr、Mo 或 Mo 合金制成，上层导电膜优选由含 Al 金属或含 Ag 金属制成。在图

6A 和 6B 中，数据线 171 的下层膜和上层膜分别由附图标记 171p 和 171q 表示，源电极 173 的下层膜和上层膜分别由附图标记 173p 和 173q 表示，漏电极 175 的下层膜和上层膜分别由附图标记 175p 和 175q 表示，数据线 171 的端部 179 的下层膜和上层膜分别由附图标记 179p 和 179q 表示。

然后，将没有用数据线 171 和漏电极 175 覆盖的部分外半导体条去除掉，从而完成包括多个突出物 163 的多个欧姆接触条 161 和多个欧姆接触岛 165，并露出部分内半导体条 151。为了使半导体条 151 的露出表面稳定，优选地随后进行氧等离子处理（oxygen plasma treatment）。

参见图 1、7A 和 7B，涂敷由感光有机绝缘体制成的钝化层 180，并通过光掩模 500 曝光，该光掩模具有多个透射区（transmissive area）502 和围绕透射区 502 设置的多个狭缝区 501。因此，钝化层 180 面对透射区 502 的部分吸收全部光能，而钝化层 180 面对狭缝区 501 的部分部分地吸收光能。然后显影钝化层 180，形成多个接触孔 182b 和 185b，其分别露出数据线 171 的部分扩展部 179 和部分漏电极 175，还形成多个接触孔 181b 的上层部分，露出在栅极线 121 的扩展部 129 上设置的部分栅极绝缘层 140。由于钝化层 180 面对透射区 502 的部分被去除了其全部厚度，而面对狭缝区 501 的部分剩余有已减小的厚度，因此接触孔 181b、182b 和 185b 的侧壁 181a、182a 和 185a 具有阶梯状的轮廓。

去除掉栅极绝缘层 140 的露出部分以露出栅极线 121 的扩展部 129 的底层部分之后，去除掉漏电极 175、数据线 171 的扩展部 179 和栅极线 121 的扩展部 129 的上层导电膜 175q、179q 和 129q 的露出部分，从而露出漏电极 175、数据线 171 扩展部的 179 和栅极线 121 的扩展部 129 的下层导电膜 175p、179p 和 129p 的底层部分。

通过溅射并光蚀刻厚度约为 400-500Å 的 IZO 或 ITO 层，使多个像素电极 190 和多个接触辅助部分 81、82 形成在钝化层 180 上，以及形成在漏电极 175、栅极线 121 的扩展部 129 和数据线 171 的扩展部 179 的下层导电膜 175p、179p 和 129p 的露出部分上。

最后，如图 1、4 和 5 中所示涂敷校正层 11。

参考图 8-11，将详细描述根据本发明另一实施例的 LCD。

图 8 是根据本发明另一实施例的 TFT 阵列板的版图，图 9 是根据本发明另一实施例的共用电极板的版图，图 10 是沿图 8 中线 X-X' 获得的 LCD

截面图,该 LCD 包括图 8 中所示的 TFT 阵列板和图 9 中所示的共用电极板,图 11 是沿图 8 中线 XI-XI'和 XI'-XI''获得的图 8 和 9 中所示 LCD 的截面图。

参见图 8-11,根据这一实施例的 LCD 还包括 TFT 阵列板 100、共用电极板 200 和夹在其间的 LC 层 300。

根据这一实施例的面板 100 和 200 的分层结构几乎与图 1-5 中所示的结构相同。

关于 TFT 阵列板 100,包括多个栅电极 124 的多个栅极线 121 和包括多个存储电极 133 的多个存储电极线 131 形成在衬底 110 上,栅极绝缘层 140、包括多个突出物 154 的多个半导体条 151、包括多个突出物 163 的多个欧姆接触条 161 和多个欧姆接触岛 165 在其上顺序形成。包括多个源电极 173 的多个数据线 171 和多个漏电极 175 形成在欧姆接触 161 和 165 上,钝化层 180 在其上形成。多个接触孔 181b、182b 和 185b 设置在钝化层 180 和栅极绝缘层 140 上。多个像素电极 190 和多个接触辅助部分 81、82 形成在钝化层 180 上,并在其上涂敷校直层 11。

关于共用电极板 200,遮光元件 220、多个滤色器 230、覆盖涂层 250、具有多个规则切口 271 和细小切口 276 的共用电极 270 以及校直层 21 形成在绝缘衬底 210 上。

与图 1-5 中所示的 LCD 不同,两对细小切口 276 围绕规则切口 271 设置。

此外,半导体条 151 具有与数据线 171、漏电极 175 以及下面的欧姆接触 161 和 165 几乎相同的平面形状。但是,半导体条 151 的突出物 154 包括一些没有用数据线 171 和漏电极 175 覆盖的露出部分,如位于源电极 173 与漏电极 175 之间的部分。

图 1-5 中所示 LCD 的多个上述特征可适用于图 8-11 中所示的 LCD。

现在,将详细描述根据本发明实施例制造图 8-11 中所示 TFT 阵列板的方法。

图 12A 和 12B 分别是根据本发明一实施例,在 TFT 阵列板的制造方法的一中间步骤中,沿线 X-X'和线 XI-XI'、XI'-XI''获得的图 8、10 和 11 中所示 TFT 阵列板的截面图;图 13A 和 13B 是在图 12A 和 12B 中所示步骤之后的制造方法步骤中,沿线 X-X'和线 XI-XI'、XI'-XI''获得的图 8、10 和 11 中所示 TFT 阵列板的截面图。

参见图 12A 和 12B, 下层导电膜和上层导电膜这两层导电膜按顺序被溅射在绝缘衬底 110 上, 并按顺序对它们进行湿或干蚀刻, 从而形成多个栅极线 121 和多个存储电极线 131, 每根栅极线包括多个栅电极 124 和一扩展部 129, 存储电极线包括多个存储电极 133。在图 12A 和 12B 中, 栅电极 124 的上层膜和下层膜分别由附图标记 124p 和 124q 表示, 扩展部 129 的下层膜和上层膜分别由附图标记 129p 和 129q 表示, 存储电极 133 的下层膜和上层膜分别由附图标记 133p 和 133q 表示。

接着, 栅极绝缘层 140、内 a-Si 层 150 和外 a-Si 层 160 通过 CVD 顺序淀积, 使得层 140、150 和 160 具有的厚度分别为约 1,500-5,000Å、约 500-2,000Å 和约 300-600Å。通过溅射淀积包括下层膜 170p 和上层膜 170q 的导电层 170, 将厚度约为 1-2 微米的光致抗蚀剂膜 PR 涂敷在导电层 170 上。

通过包括狭缝区 601 的曝光掩模 600 对光致抗蚀剂膜 PR 曝光, 并显影, 使得显影后的光致抗蚀剂 RP 具有与位置相关的厚度。在图 12A 和 12B 中所示的光致抗蚀剂 PR 包括厚度减小的多个第一至第三部分。第一部分位于第一区 (以下称作“导线区”), 第二部分位于第二区 (以下称作“沟道区”) 的, 位于余下的第三区上的第三部分在附图中未显示, 因为它们基本上厚度为零, 从而露出导电层 170 的底层部分。光致抗蚀剂 PR 的阴影线部分是显影后被去除掉的部分。第二部分的厚度优选小于第一部分厚度的一半, 更优选为小于约 4,000Å。

当使用适当的处理条件时, 光致抗蚀剂 PR 的不同厚度能够选择地蚀刻底层。因此, 如图 13A 和 13B 中所示, 可通过一系列蚀刻步骤得到包括多个源电极 173 的多个数据线 171 和多个漏电极 175, 和包括多个突出物 163 的多个欧姆接触条 161, 多个欧姆接触岛 165 以及包括多个突出物 154 的多个半导体条 151。在图 13A 和 13B 中, 源电极 173 的下层膜和上层膜分别由附图标记 173p 和 173q 来表示, 漏电极 175 的上层膜和下层膜分别由附图标记 175p 和 175q 来表示, 数据线 171 的端部 179 的上层膜和下层膜分别由附图标记 179p 和 179q 来表示。

为了描述的目的, 导线区上的导电层 170、外 a-Si 层 160 和内 a-Si 层 150 的部分称作第一部分, 沟道区上的导电层 170、外 a-Si 层 160 和内 a-Si 层 150 的部分称作第二部分, 第三区上的导电层 170、外 a-Si 层 160 和内

a-Si 层 150 的部分称作第三部分。

形成这种结构的示范性顺序如下：

- (1) 去除在第三区上的导电层 170、外 a-Si 层 160 和内 a-Si 层 150 的第三部分；
- (2) 去除光致抗蚀剂 PR 的第二部分；
- (3) 去除在沟道区上的导电层 170 和外 a-Si 层 160 的第二部分；和
- (4) 去除光致抗蚀剂 PR 的第一部分。

另一示范性顺序如下：

- (1) 去除导电层 170 的第三部分；
- (2) 去除光致抗蚀剂 PR 的第二部分；
- (3) 去除外 a-Si 层 160 和内 a-Si 层 150 的第三部分；
- (4) 去除导电层 170 的第二部分；
- (5) 去除光致抗蚀剂 PR 的第一部分；和
- (6) 去除外 a-Si 层 160 的第二部分。

详细描述第一示例。

首先，通过湿蚀刻或者干蚀刻去除掉第三区上的半导体层 170 的露出的第三部分，从而露出外 a-Si 层 160 的在底层的第三部分。优选湿蚀刻含 Al 的金属膜，而可通过湿蚀刻和干蚀刻来蚀刻含 Mo 的金属膜。可在单一蚀刻条件下蚀刻下层膜 170p 和上层膜 170q。干蚀刻可蚀刻掉光致抗蚀剂 PR 的顶部。

接着，优选通过干蚀刻去除掉第三区上的外 a-Si 层 160 的第三部分和内 a-Si 层 150 的第三部分，并去除掉光致抗蚀剂 PR 的第二部分，以便露出导体 170 的第二部分。光致抗蚀剂 PR 的第二部分的去除或者与外 a-Si 层 160 的第三部分和内 a-Si 层 150 的第三部分的去除同步进行，或者独立于它们的去除。沟道区上剩下的光致抗蚀剂 PR 的第二部分的残余物通过灰化 (ashing) 去除掉。

半导体条 151 在这一步骤中完成。

可按顺序干蚀刻导电层 170 的下层膜 170q、外 a-Si 层 160 和内 a-Si 层 150，以简化制造过程。在这种情况下，三个膜和层 701、160 和 150 的干蚀刻可在单一蚀刻室中原地(in-situ)进行。

接着，去除掉沟道区上的导体 170 和外 a-Si 层 160 的第二部分，以及

光致抗蚀剂 PR 的第一部分。沟道区上的内半导体条 151 的突出物 154 的顶部可去除掉，使厚度减小，光致抗蚀剂的第一部分可蚀刻为一预定厚度。

这样，每个导体 170 分成要完成的一数据线 171 和多个漏电极 175，外 a-Si 层 160 分成要完成的一欧姆接触条 161 和多个欧姆接触岛 165。

随后，如参考图 7A 和 7B 所描述的那样，按顺序形成钝化层 180、多个像素电极 190、多个接触辅助部分 81 和 82、以及校直层 11。

由于根据一实施例的 TFT 阵列板的制造方法使用一次光刻工艺同时形成数据线 171、漏电极 175、半导体 151 和欧姆接触 161、165，因此通过省略光刻步骤简化了制造过程。

参考图 14-16，将详细描述根据本发明另一实施例的 LCD。

图 14 是根据本发明另一实施例的 LCD 的版图，图 15 是沿线 XV-XV' 获得的图 14 中所示 LCD 的截面图，图 16 是沿线 XVI-XVI' 和 XVI'-XVI'' 获得的图 14 中所示 LCD 的截面图。

参考图 14-16，根据这个实施例的 LCD 也包括 TFT 阵列板 100、共用电极板 200 和夹在其间的 LC 层 300。

关于 TFT 阵列板 100，包括多个栅电极 124 的多个栅极线 121 和包括多个存储电极 133 的多个存储电极线 131 形成在衬底 110 上，并在其上按顺序形成栅极绝缘层 140、包括多个突出物 154 的多个半导体条 151 和包括多个突出物 163 的多个欧姆接触条 161 以及多个欧姆接触岛 165。包括多个源电极 173 的多个数据线 171 和多个漏电极 175 形成在欧姆接触 161 和 165 以及栅极绝缘层 140 上。

优选由例如 SiN_x 的无机绝缘体制成的第一钝化层 801 形成在数据线 171 和漏电极 175 上。

多个红、绿和蓝色滤色器 230R、230G 和 230B 形成在第一钝化层 801 上，它们基本设置在数据线 171 之间。在相邻两数据线 171 中沿纵向排列的滤色器 230R、230G 或 230B 可彼此连接，从而形成周期性弯曲的条。邻近的滤色器 230R、230G 和 230B 在数据线 171 上彼此重叠形成突脊 (hill)。滤色器 230R、230G 和 230B 具有设置在漏电极 175 上的多个开口，并且不设置在具有栅极线 121 和数据线 179 的扩展部 129 和 179 的周边区域上。

优选由感光有机材料制成的第二钝化层 802 形成在滤色器 230R、230G 和 230B 上。当越过由滤色器 230R、230G 和 230B 形成的突脊时第二钝化

层 802 也形成突脊，且第二钝化层 802 的突脊可造成校直层 11 的倾斜表面从而增强对 LC 层 300 中的 LC 分子 310 的倾斜方向的控制。第二钝化层 802 防止滤色器 230R、230G 和 230B 暴露而污染 LC 层 300，它可由如 SiN_x 和 SiO₂ 的无机绝缘体制成。

第一和第二钝化层 801 和 802 之一可以省略，特别是，当滤色器 230R、230G 和 230B 不放出例如彩色剂 (color agent) 的杂质时，第二钝化层 802 可省略。

钝化层 801 和 802 具有多个接触孔 182b 和 185b，钝化层 801 和 802 以及栅极绝缘层 140 具有多个接触孔 181b。滤色器 230R、230G 和 230B 的开口露出接触孔 185b 和第一钝化层 801 的顶面。

多个像素电极 190 和多个接触辅助部分 81、82 形成在第二钝化层 802 上。

每根像素电极 190 具有分别设置在左右边缘附近的一对细小切口 196。每个细小切口 196 包括一对彼此连接的倾斜部分并沿着弯曲的边缘延伸。细小切口 196 增强了在像素电极 190 的边缘附近的电场的水平分量，使其到达远离边缘的 LC 分子 310，特别是，到达与规则切口 271 和其相邻的像素电极 190 的边缘等距的 LC 分子 310。因此，远离像素电极 190 边缘的 LC 分子 310 以及靠近边缘的 LC 分子都显示出较短的响应时间，由此增强了其亮度。

共用电极板 200 包括一遮光元件 220 和一具有多个规则切口 271 的共用电极 270，它们都形成在绝缘衬底 210 上。与图 2、4 和 5 中所示的共用电极板 200 相比，图 14-16 中所示的共用电极板 200 没有滤色器，也没有覆盖涂层。

由于滤色器 230R、230G 和 230B 以及像素电极 190 设置在 TFT 阵列板 100 上，因此图 14-16 中所示的 LCD 可具有较大的校直余地 (alignment margin)，用于校直 TFT 阵列板 100 和共用电极板 200。

图 14-16 中所示的 TFT 阵列板 100 的制造过程如下：在参考图 6A-7B 按照如上所述来形成栅极线 121、存储电极线 131、栅极绝缘层 140、半导体条 151、欧姆接触 161 和 165、数据线 171 以及漏电极 175 之后，淀积第一钝化层 801，形成多个红、绿和蓝色滤色器 230R、230G 和 230B，涂敷由感光有机层制成的第二钝化层 802、曝光并显影钝化层 802 以形成多个接

触孔 181b、182b 和 185b 的上层部分，去除第一钝化层 801 和栅极绝缘层 140 的曝光部分以形成接触孔 181b、182b 和 185b 的下层部分，并形成多个像素电极 190 和多个接触辅助部分 81、82。滤色器 230R、230G 和 230B 的形成包括重复三次的涂敷、曝光和显影包含有色颜料的感光膜。

图 1-5 中所示的 LCD 的多个上述特征可适用于图 14-16 中所示的 LCD。

参考图 17-20，将详细描述根据本发明又一实施例的 LCD。

图 17 是根据本发明又一实施例的共用电极板的版图，图 18 是包括图 17 中所示共用电极板的 LCD 的版图，图 19 和 20 分别是沿线 XIX-XIX' 和 XX-XX' 获得的图 18 中所示的 LCD 的截面图。

参见图 17-20，根据这个实施例的 LCD 也包括 TFT 阵列板 100、共用电极板 200 和夹在其间的 LC 层 300。

根据这个实施例的面板 100 和 200 的分层结构几乎与图 1-5 中所示的结构相同。

关于 TFT 阵列板 100，包括多个栅电极 124 的多个栅极线 121 和包括多个存储电极 133 的多个存储电极线 131 形成在衬底 110 上，并在其上按顺序形成栅极绝缘层 140、包括多个突出物 154 的多个半导体条 151 和包括多个突出物 163 的多个欧姆接触条 161 以及多个欧姆接触岛 165。包括多个源电极 173 的多个数据线 171 和多个漏电极 175 形成在欧姆接触 161 和 165 上，且在其上形成钝化层 180。多个接触孔 181b、182b 和 185b 设置在钝化层 180 和栅极绝缘层 140 处。多个像素电极 190 和多个接触辅助部分 81、82 形成在钝化层 180 上，校直层 11 涂敷在其上。

关于共用电极板 200，一遮光元件 220、多个滤色器 230、一覆盖涂层 250、一共用电极 270 和一校直层 21 形成在绝缘衬底 210 上。

与图 1-5 中所示 LCD 不同的是，图 1-5 中所示的切口 271 和 276 由设置在共用电极 270 上的多个突出部 281 替代，该突出部优选由感光有机绝缘体制成。每个突出部 281 包括较高中心部分 281a 和一对相对于中心部分 281a 彼此相对设置的较低侧边部分 281b，从而使突出部 281 具有阶梯形状。优选地是，突出部 281 和较高部分 281a 的宽度范围分别约 10-40 微米和约 5-10 微米，较高部分 281a 和较低部分 281b 的高度范围分别为约 1.0-2.0 微米和约 0.3-1.3 微米。突出部 281 的较高和较低部分 281a 和 281b 可用两个光刻步骤由不同膜制成，或者使用狭缝掩模 (slit mask) (未显示) 用一步

光刻步骤由单一膜制成。

类似于图 1-5 中所示的规则切口 271，突出部 281 控制 LC 层 300 中的 LC 分子的倾斜方向，较低部分 281b 象图 1-5 中所示的细小切口 276 那样，增强对分子倾斜方向的控制。详细地说，使 LC 分子 310 预倾斜垂直于突出部 281 上的校直层 21 的倾斜表面，由此当施加电场时，它们沿着预倾斜方向倾斜。此外，较低部分 281b 增强了突出部 281 附近的校直层 21 的校直力，使其到达远离突出部 281 的 LC 分子 310，特别是，到达与突出部 281 和其相邻像素电极 190 的边缘等距的 LC 分子 310。因此，远离突出部 281 的 LC 分子 310 以及靠近突出部 281 和像素电极 190 的边缘的 LC 分子都显示出较短的响应时间，由此增强其亮度。

图 1-5 中所示 LCD 的多个上述特征可适用于图 17-20 中所示的 LCD。

参考图 21-25，将详细描述根据本发明再一实施例的 LCD。

图 21 是根据本发明再一实施例的共用电极板的版图，图 22 是包括图 21 中所示共用电极板的 LCD 的版图，图 23 是沿线 XXIII-XXIII' 获得的图 22 中所示 LCD 的截面图。

参见图 21-23，根据这个实施例的 LCD 也包括一 TFT 阵列板 100、一共用电极板 200 和夹在其间的 LC 层 300。

根据这个实施例的面板 100 和 200 的分层结构几乎与图 1-5 中所示的结构相同。

关于 TFT 阵列板 100，包括多个栅电极 124 的多个栅极线 121 和包括多个存储电极 133 的多个存储电极线 131 形成在衬底 110 上，在其上按顺序形成一栅极绝缘层 140、包括多个突出物 154 的多个半导体条 151 和包括多个突出物 163 的多个欧姆接触条 161 以及多个欧姆接触岛 165。包括多个源电极 173 的多个数据线 171 和多个漏电极 175 形成在欧姆接触 161 和 165 上，在其上形成钝化层 180。多个接触孔 181b、182b 和 185b 设置在钝化层 180 和栅极绝缘层 140 上。多个像素电极 190 和多个接触辅助部分 81、82 形成在钝化层 180 上，校直层 11 涂敷在其上。

关于共用电极板 200，一遮光元件 220、多个滤色器 230、一覆盖涂层 250、一具有多个规则切口 271 和细小切口 276 的共用电极 270、以及一校直层 21 形成在绝缘衬底 210 上。

与图 1-5 中所示的 LCD 不同，面对像素电极 190 的每个细小切口 276

与面对像素电极 190 的规则切口 271 和像素电极 190 的边缘基本等距。细小切口 276 的宽度优选在约 2-5 微米范围内。

细小切口 276 产生电场中的弱水平分量,使细小切口 276 附近的 LC 分子 310 在各种方向中沿着水平分量确定它们的倾斜方向。因此,由于细小切口 276 的 LC 分子 310 的倾斜在两个相反的方向中进行,并减少了增加响应时间的 LC 分子 310 的随机倾斜。此外,与规则切口 271 和像素电极 190 的边缘引起的主倾斜(primary tilt)相比,由于细小切口 276 引起的倾斜相对较小,因此 LC 分子 310 的合成倾斜方向可与主倾斜方向相同,并且由细小切口 276 引起的在与主倾斜方向相反的方向上曾经倾斜的 LC 分子 310 在主倾斜方向中变得再次倾斜的时间可缩短。因此,细小切口 276 减少了响应时间,且不会产生细小切口 276 附近的漏光,由此不会降低孔径比。

图 1-5 中所示 LCD 的多个上述特征可适用于图 21-23 中所示的 LCD。

参考图 24-27,将详细描述图 21-23 中所示 LCD 的改进示例。

图 24 是根据本发明又一实施例的共用电极板的版图,图 25 是包括图 24 中所示共用电极板的 LCD 的截面图。

参见图 24 和 25,设置在规则切口 271 与像素电极 190 的边缘之间的一对细小切口 276 与规则切口 271 和像素电极 190 的边缘基本等距。图 21-23 中所示 LCD 和图 8-11 中所示 LCD 的多个上述特征可适用于图 24 和 25 中所示的 LCD。

图 26 是根据本发明另一实施例的共用电极板的版图,图 27 是包括图 26 中所示共用电极板的 LCD 的截面图。

参见图 26 和 27,每个像素电极 190 包括一对细小切口 196,且每个细小切口 276 与面对像素电极 190 的规则切口 271 和像素电极 190 的边缘基本等距。图 21-23 中所示 LCD 和图 14-16 中所示 LCD 的多个上述特征可适用于图 26 和 27 中所示的 LCD。

参考图 28-31,将详细描述根据本发明又一实施例的 LCD。

图 28 是根据本发明一实施例的 LCD 的 TFT 阵列板的版图,图 29 是根据本发明一实施例 LCD 的共用电极板的版图,图 30 是包括图 28 中所示 TFT 阵列板和图 29 中所示共用电极板的 LCD 的版图,图 31 是沿线 XXXI-XXXI' 获得的图 30 中所示 LCD 的截面图。

根据这个实施例的 LCD 包括一 TFT 阵列板 100、一共用电极板 200 和

夹在面板 100 与 200 之间的 LC 层 300，该 LC 层包含多个基本垂直于面板 100 和 200 的表面校直的 LC 分子 310。

现在，参考图 28、30 和 31，详细描述该 TFT 阵列板 100。

多个栅极线 121 和多个存储电极线 131 形成在例如透明玻璃的绝缘衬底 110 上。

栅极线 121 基本横向延伸并彼此分离。每根栅极线 121 包括形成多个栅电极 124 的多个突出物和一具有较大面积区以用于与外部驱动电路相连接的端部 129。

每根存储电极线 131 基本横向延伸，并包括多组两纵向分支和一横向分支，两纵向分支形成第一和第二存储电极 133a 和 133b，一横向分支形成第三存储电极 133c，该第三存储电极连接在第一存储电极 133a 与第二存储电极 133b 之间。每个第一存储电极 133a 具有一自由端部和连接到存储电极线 131 的一固定端部，且固定端部具有突出物。每个第三存储电极 133c 形成两相邻栅极线 121 之间的中线 (mid-line)。存储电极线 131 被提供例如共用电压的一预定电压，该电压施加到 LCD 的共用电极板 200 上的共用电极 270。每根存储电极线 131 可包括横向延伸的一对茎状物 (stem)。

栅极线 121 和存储电极线 131 优选由例如 Al 和 Al 合金的含 Al 金属、例如 Ag 和 Ag 合金的含 Ag 金属、例如 Cu 和 Cu 合金的含 Cu 金属、例如 Mo 和 Mo 合金的含 Mo 金属、以及 Cr、Ti 或 Ta 制成。

此外，栅极线 121 和存储电极线 131 的横向侧面相对于衬底的表面倾斜，其倾斜角度的范围约 20-80 度。

优选由氮化硅 (SiN_x) 制成的栅极绝缘层 140 形成在栅极线 121 和存储电极线 131 上。

优选由氢化非晶硅或多晶硅制成的多个半导体条 151 形成在栅极绝缘层 140 上。每根半导体条 151 基本纵向延伸，并具有朝着栅电极 124 扩展分支的多个突出物 154。

优选由硅化物或者重掺杂例如磷的 n 型杂质的 n+ 氢化 a-Si 制成的多个欧姆接触条和岛 161 和 165 形成在半导体条 151 上。每根欧姆接触条 161 具有多个突出物 163，突出物 163 和欧姆接触岛 165 成对地位于半导体条 151 的突出物 154 上。

半导体条 151 的横向侧面和欧姆接触 161、165 相对于衬底表面倾斜，

其倾斜角度优选在约 30-80 度之间的范围内。

多个数据线 171、与数据线 171 分离的多个漏电极 175 和多个隔离的金属片 172 形成在欧姆接触 161、165 和栅极绝缘层 140 上。

数据线 171 基本纵向延伸，并与栅极线 121 和存储电极线 131 相交。每根数据线 171 设置在存储电极线 131 相邻分支组 133a-133c 中的第一和第二存储电极 133a 与 133b 之间，它包括具有较大面积区以用于与另一层或者外部设备相接触的端部 179。朝着漏电极 175 伸出的每根数据线 171 的多个分支形成多个源电极 173。每一漏电极 175 包括具有较大面积区以用于与另一层相接触的端部，且每一源电极 173 弯曲，以便部分地围住漏电极 175 的另一端部。栅电极 124、源电极 173 和漏电极 175 与半导体条 151 的突出物 154 一起，形成具有沟道的 TFT，该沟道形成在位于源电极 173 和漏电极 175 之间的突出物 154 中。

金属片 172 设置在存储电极 133a 的端部附近的栅极线 121 上。

数据线 171、漏电极 175 和金属片 172 优选由耐火金属例如 Cr、含 Mo 金属和 Ti，或者含 Al 金属制成，它们还可具有包括下层膜（未示出）和上层膜（未示出）的多层结构，下层膜优选由 Mo、Mo 合金或者 Cr 制成，上层膜位于其上，优选由含 Al 金属制成。

类似于栅极线 121 和存储电极线 131，数据线 171 和漏电极 175 具有锥形的横向侧面，其倾斜角度范围约 30-80 度。

欧姆接触 161、165 仅夹在下层的半导体条 151 与上覆的数据线 171 以及其上面的漏电极 175 之间，这些欧姆接触减少了它们之间的接触电阻。半导体条 151 包括多个没有用数据线 171 和漏电极 175 覆盖的露出部分，如位于源电极 173 与漏电极 175 之间的部分。

钝化层 180 形成在数据线 171、漏电极 175 和半导体条 151 的露出部分上。钝化层 180 优选由感光有机材料、低介电绝缘材料或者无机材料制成，感光有机材料具有良好的平面特性，低介电绝缘材料具有低于 4.0 的介电常数，如由等离子增强化学气相淀积（PECVD）形成的 a-Si:C:O 和 a-Si:O:F，无机材料例如氮化硅。

钝化层 180 具有多个接触孔 182 和 185，其分别露出数据线 171 的端部 179 和漏电极 175 的端部。钝化层 180 和栅极绝缘层 140 具有多个接触孔 181、183 和 184，其分别露出栅极线 121 的端部 129、第一存储电极 133a

的固定端部附近的存储电极线 131 的部分和第一存储电极 133a 的自由端部的突出物。接触孔 181-185 具有多边形或者圆形形状，且接触孔 181-185 的侧壁是锥形的。露出端部 129 和 179 的每个接触孔 181 和 182 优选具有范围从约 $0.5\text{mm}\times 15\mu\text{m}$ 到约 $2\text{mm}\times 60\mu\text{m}$ 的面积。

优选由 ITO 或者 IZO 制成的多个存储连接件 91、多个像素电极 190 及多个接触辅助部分 81 和 82 形成在钝化层 180 上。

像素电极 190 通过接触孔 185 物理连接和电连接到漏电极 175，使得像素电极 190 接收来自漏电极 175 的数据电压。

每一像素电极 190 基本上为具有斜切角的矩形形状，像素电极 190 的斜切边缘与栅极线 121 呈约 45 度角。

每一像素电极 190 具有多个规则切口 191-193 和多个细小切口 196a-196h。规则切口 191-193 包括下切口 191、中间切口 192 和上切口 193，这些切口将像素电极 190 分割成多个分区。细小切口 196a-196h 包括平行于下规则切口 191 延伸的四个下切口 196a-196d 和平行于上规则切口 193 延伸的四个上切口 196e-196h。切口 191-193 和 196a-196h 基本上相对于第三存储电极 133c 反对称。

下切口 191 和上切口 193 大致从像素电极 190 的右边缘大致倾斜延伸到像素电极 190 的左边缘，它们分别设置在可由第三存储电极 133c 分开的像素电极 190 的下半部和上半部。下切口 191 和上切口 193 与栅极线 121 呈约 45 度角，它们彼此垂直地延伸。

中间切口 192 沿着第三存储电极 133c 延伸，该切口具有来自像素电极 190 的右边缘的入口，该入口具有基本上分别平行于下切口 191 和上切口 193 的一对倾斜边缘。

因此，像素电极 190 的下半部由下切口 191 分割成两个下分区，像素电极 190 的上半部也由上切口 193 分割成两个上分区。分区的数量或者切口的数量依靠设计因素变化，如像素尺寸、像素电极的横向边缘与纵向边缘的比率、液晶层 300 的类型和特性，等等。

接触辅助部分 81 和 82 分别通过接触孔 181 和 182 连接到栅极线 121 的端部 129 和数据线 171 的端部 179。接触辅助部分 81 和 82 不是必需的而是优选的，用来保护端部 129 和 179，并补充端部 129、179 和外部设备的粘合性。

存储连接件 91 穿过栅极线 121，它们通过关于栅极线 121 彼此相对的接触孔 183 和 184 分别连接到第一存储电极 133a 固定端部的露出突出物和存储电极线 131 的露出部分。存储连接件 91 与金属片 172 重叠，它们可电连接到金属片 172。包括存储电极 133a-133c 的存储电极线 131 与存储连接件 91 和金属片 172 一起，用于修补栅极线 121、数据线 171 或者 TFT 中的缺陷。通过由激光束照射栅极线 121 和存储连接件 91 的交叉点从而将栅极线 121 电连接到存储连接件 91，来获得用于修补栅极线 121 的栅极线 121 与存储电极线 131 之间的电连接。在这种情况下，金属片 172 增强了栅极线 121 与存储连接件 91 之间的电连接。

下面参考图 29-31 描述共用电极板 200。

用于防止漏光的称作黑矩阵的遮光元件 220 形成在如透明玻璃的绝缘衬底 210 上。遮光元件 220 可包括多个面对像素电极 190 的开口区，且它可具有与像素电极 190 基本相同的形状。另外，遮光元件 220 可包括相应于数据线 171 的直线部分和相应于 TFT 的其它部分。

多个滤色器 230 形成在衬底 210 上，它们基本设置在由遮光元件 220 围住的区域中。滤色器 230 可基本沿着像素电极 190 纵向延伸。滤色器 230 可表现例如红、绿和蓝色的原色之一。

覆盖涂层 250 形成在滤色器 230 上。

优选由例如 ITO 和 IZO 的透明导电材料制成的共用电极 270 形成在覆盖涂层 250 上。

共用电极 270 具有多组规则切口 271-273。

一组切口 271-273 面对像素电极 190 并包括一下切口 271、一中间切口 272 和一上切口 273。每个切口 271-273 设置在像素电极 190 的相邻规则切口 191-193 之间，或者在像素电极 190 的切口 191 或 193 与斜切边缘之间。此外，每个细小切口 196a-196h 基本上与规则切口 191-193 和 271-273 中相邻的两个以及像素电极 190 的斜切边缘等距。每个切口 271-273 具有至少一平行于像素电极 190 的下切口 191 或上切口 193 延伸的倾斜部分，并且切口 271-273 和 191-193 中彼此平行的相邻两切口、其倾斜部分、其倾斜边缘及像素电极 190 的斜切边缘之间的间距基本相等。切口 271-273 关于第三存储电极 133c 基本反对称。

每个下切口 271 和上切口 273 包括一倾斜部分和横向及纵向部分，倾

斜部分大致从像素电极 190 的左边缘大致延伸到像素电极 190 的上边缘或下边缘, 横向及纵向部分从倾斜部分的各个端部沿着像素电极 190 的边缘延伸, 与像素电极 190 的边缘重叠, 并与倾斜部分成钝角。

中间切口 272 包括一中间横向部分、一对倾斜部分和一对终端纵向部分 (terminal longitudinal portion), 所述中间横向部分大致从像素电极 190 的左边缘沿着第三存储电极 133c 延伸, 所述一对倾斜部分从中间横向部分的一端大致延伸到像素电极的右边缘并与中间横向部分成钝角, 所述一对终端纵向部分从各自的倾斜部分的端部沿着像素电极 190 的右边缘延伸, 与像素电极 190 的右边缘重叠, 并与各自的倾斜部分成钝角。

切口 271-273 的数量可依据设计因素变化, 且遮光元件 220 也可与切口 271-273 重叠, 以便遮住通过切口 271-273 漏出的光线。

将垂直校直层 11 和 21 涂敷在面板 100 和 200 的内表面上, 将偏振器 12 和 22 设置在面板 100 和 200 的外表面上从而使它们的偏振轴交叉, 并且其中一个透射轴平行于栅极线 121。当 LCD 为反射型 LCD (reflective LCD) 时, 可省略其中一个偏振器。

LCD 可进一步包括至少一延迟膜 (未示出), 以用于补偿 LC 层 300 的延迟。

对 LC 层 300 中的 LC 分子 310 校直, 从而使它们的长轴垂直于面板 100 和 200 的表面。液晶层 300 具有负介电各向异性。

规则切口 191-193 和 271-273 控制 LC 层 300 中的 LC 分子的倾斜方向。也就是说, 在由相邻切口 191-193 和 271-273、或者由切口 272 或 273 和像素电极 190 的斜切边缘确定的称作域的每个区域中, 液晶分子在垂直于切口 191-193 和 271-273 的延伸方向的方向上倾斜。显然, 域具有两条基本彼此平行延伸的长边, 这两个长边与栅极线 121 呈约 45 度角。

如上所述, 细小切口 196a-196h 减少了响应时间且不会在细小切口 196a-196h 附近产生漏光, 因此不会降低孔径比。

切口 191-193、271-273 和 196a-196h 中至少之一能够用突出部或凹陷部代替。

切口 191-193、271-273 和 196a-196h 的形状和排列可修改。

如上所述, 细小切口或突出部的下层部分减少了响应时间且不会降低孔径比。此外, 像素电极的弯曲边缘使得像素电极之间的横向场增强了域

的稳定性。另外，由于能够贴附偏振器使得偏振器的透射轴平行或者垂直于面板的边缘，因此以最大化的透射率降低了生产成本。

尽管已参考了优选实施例对本发明进行了详细描述，但是本领域技术人员将会理解，能够对本发明进行各种修改和替换而不脱离在所附权利要求中阐述的本发明的实质和范围。

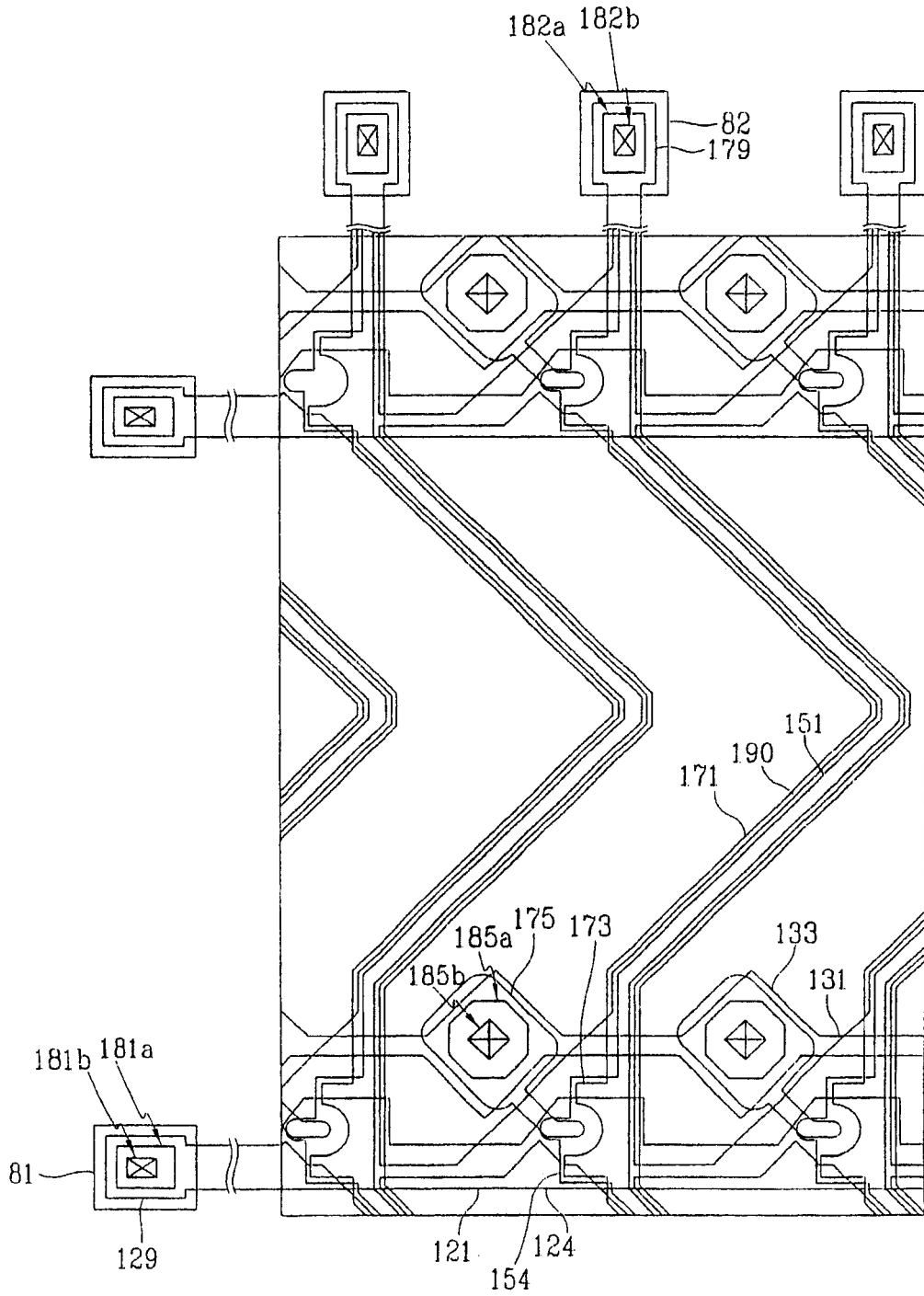


图 1

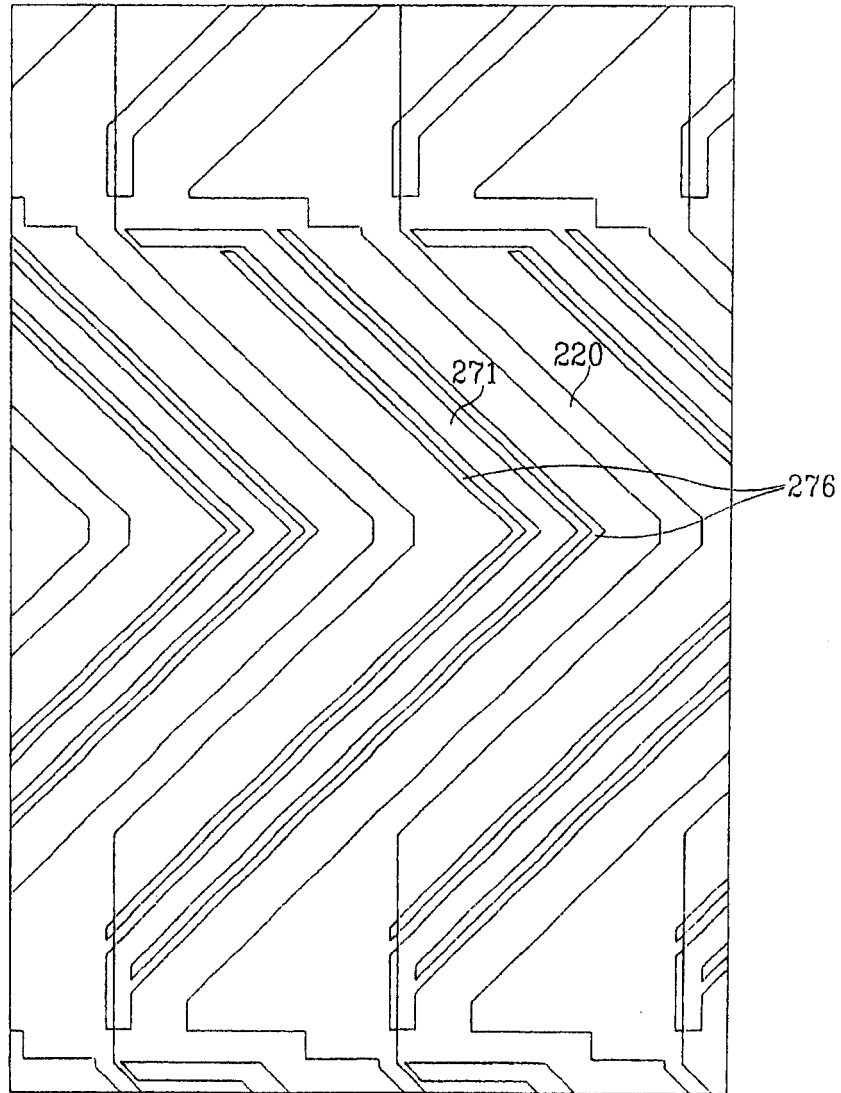


图 2

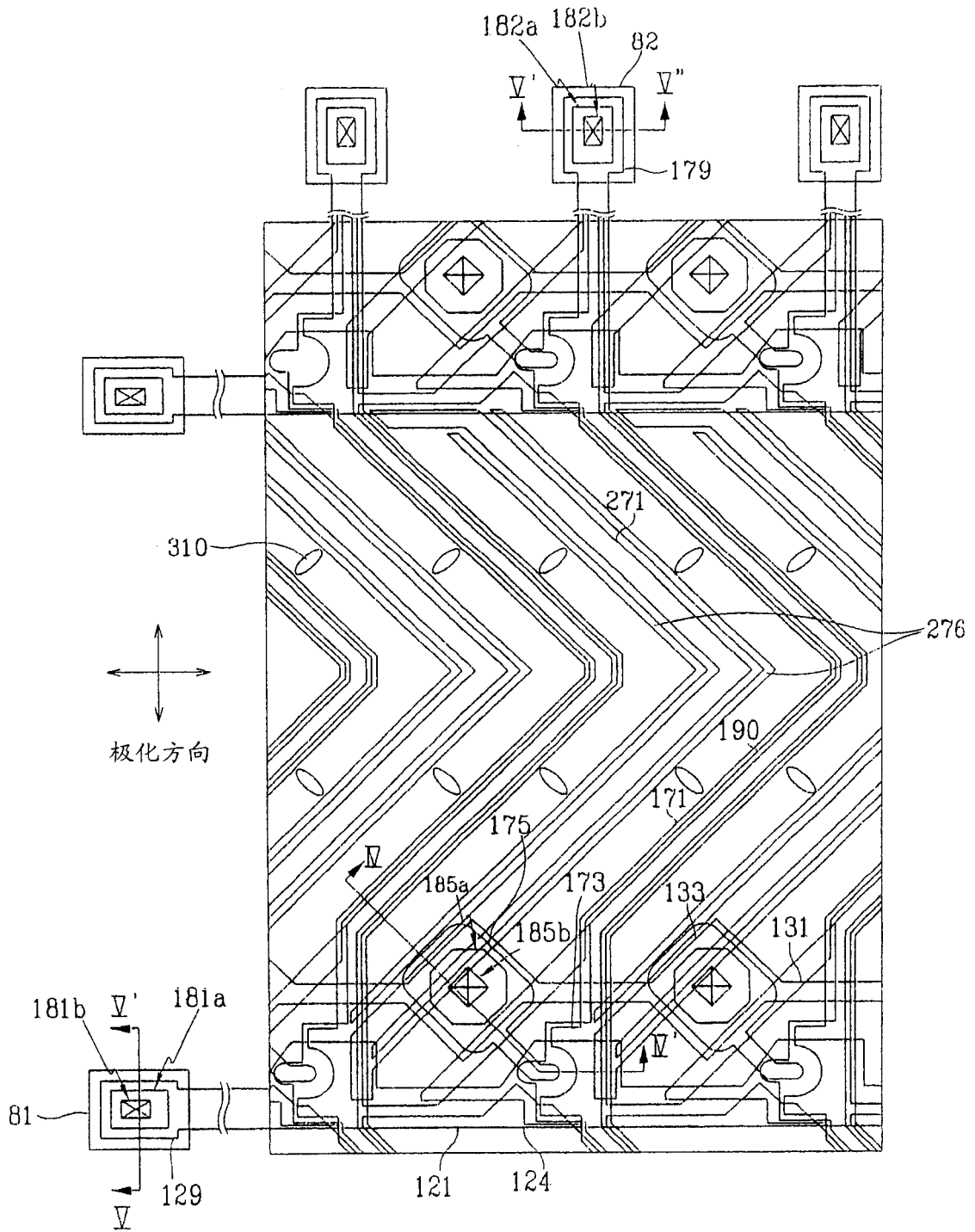


图 3

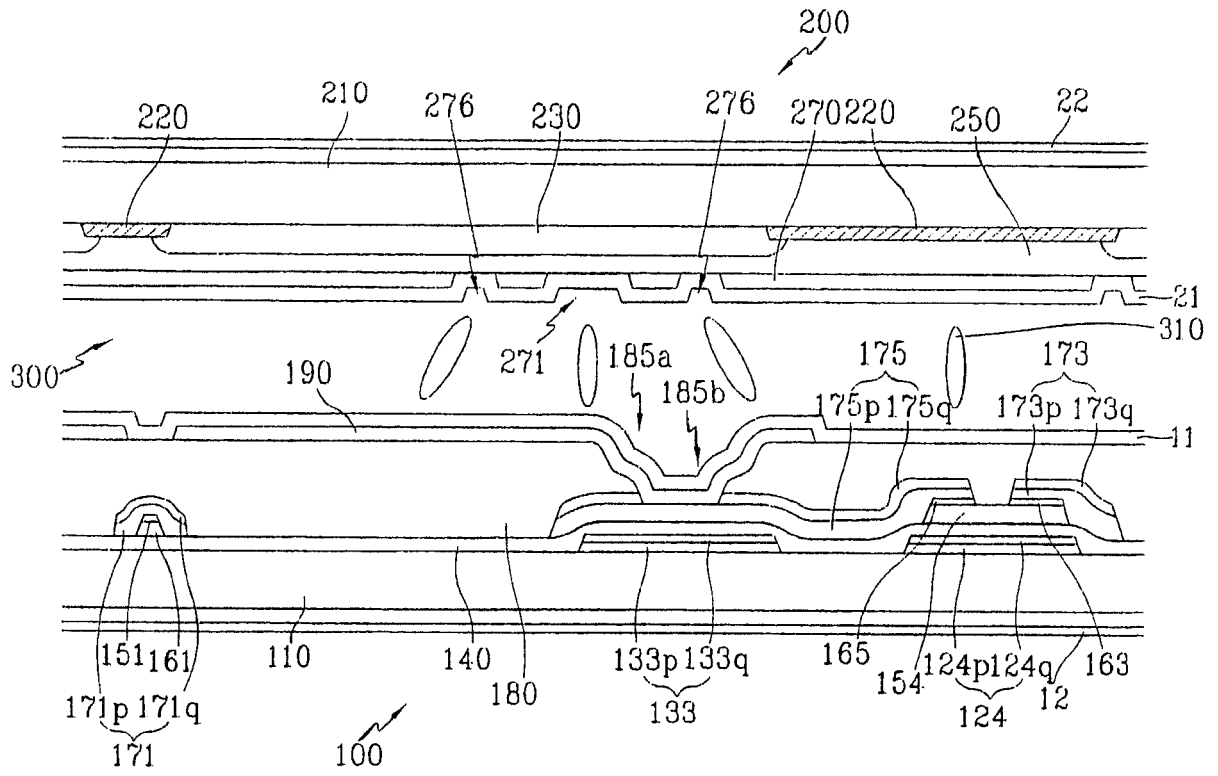


图 4

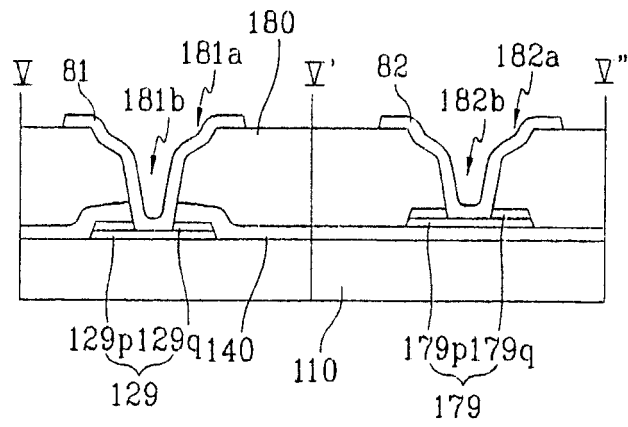


图 5

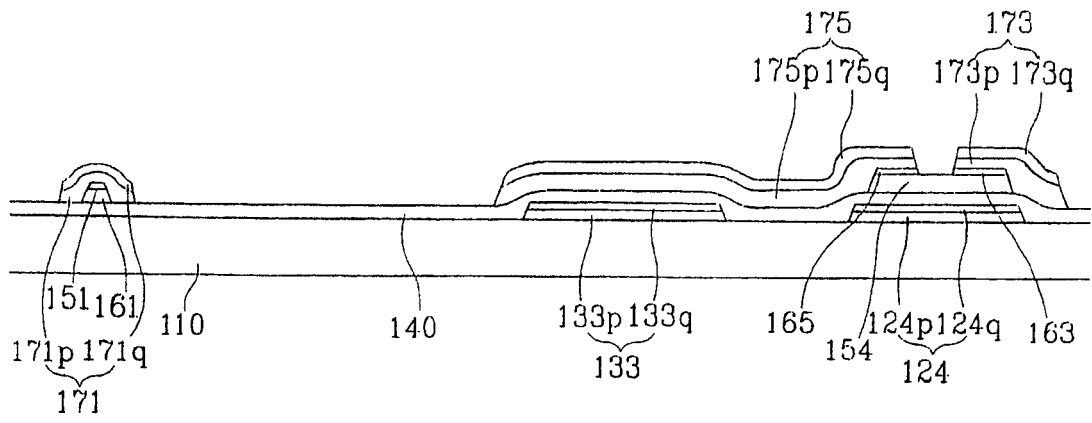


图 6A

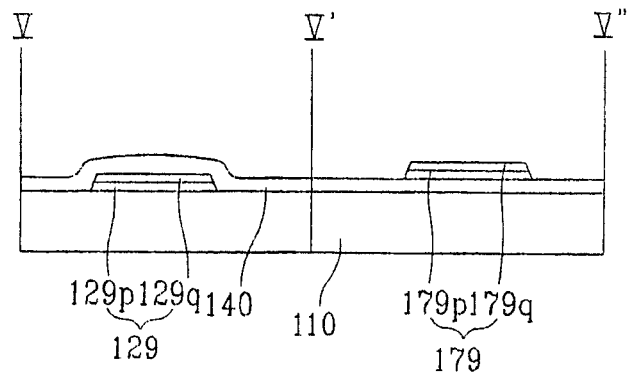


图 6B

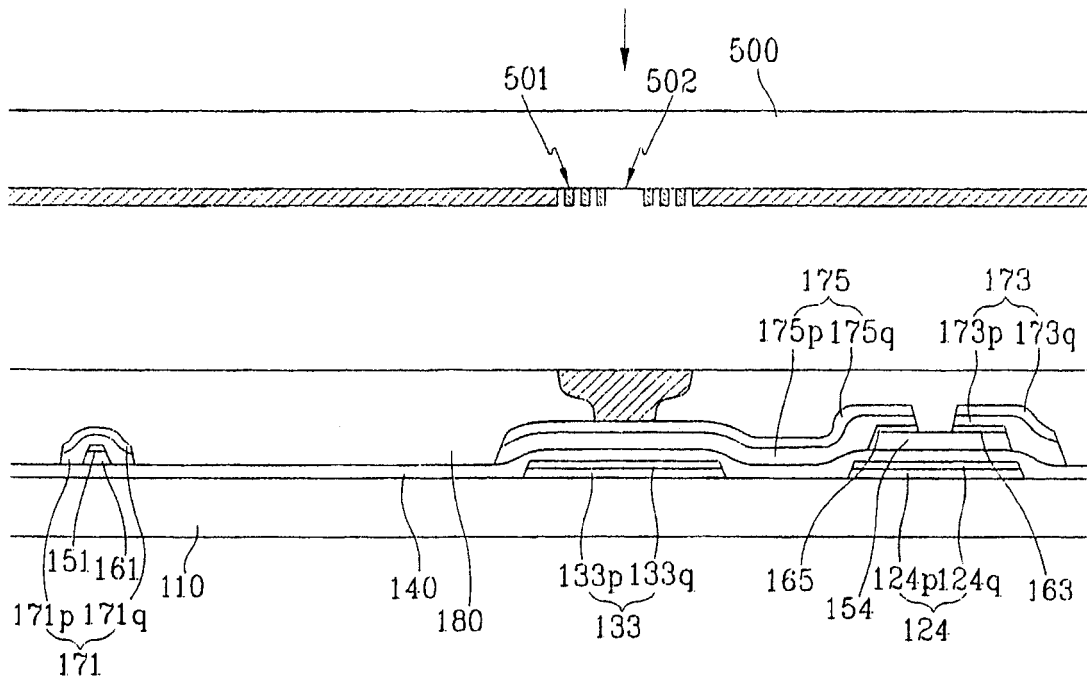


图 7A

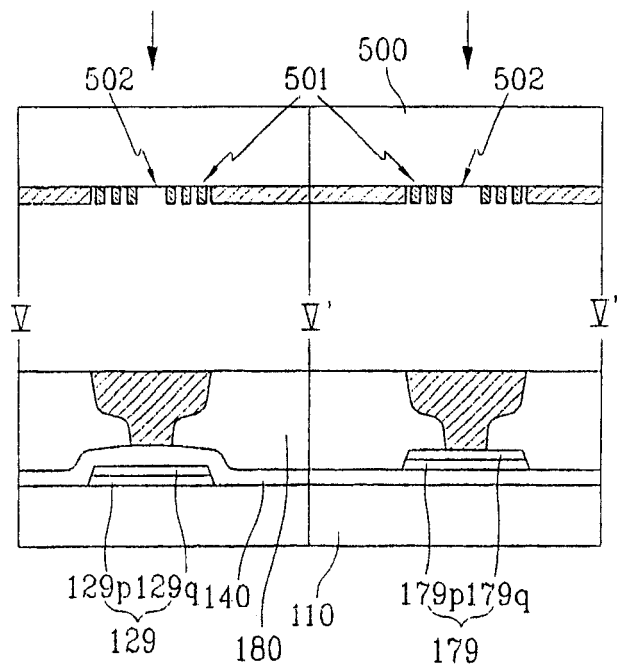


图 7B

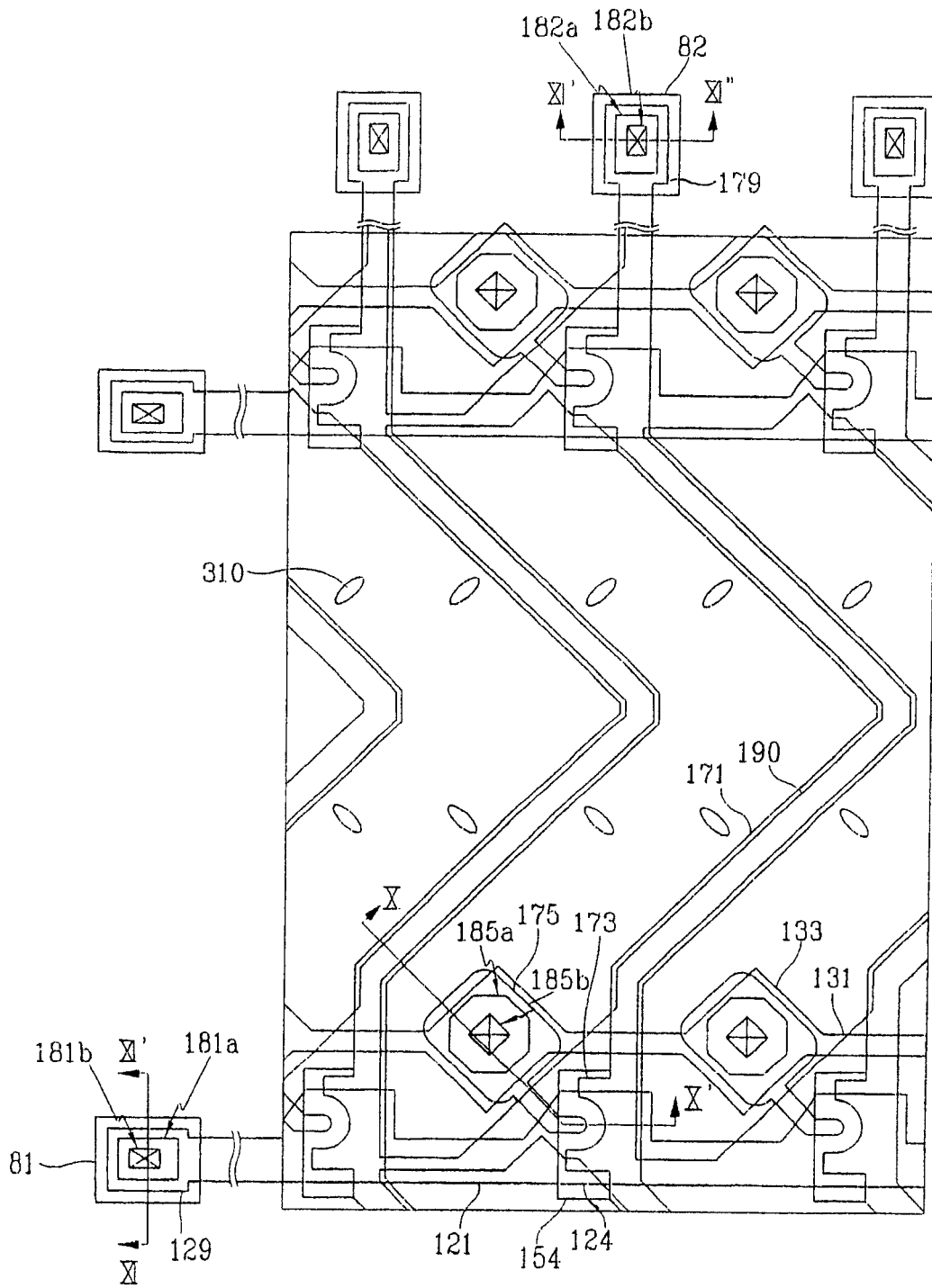


图 8

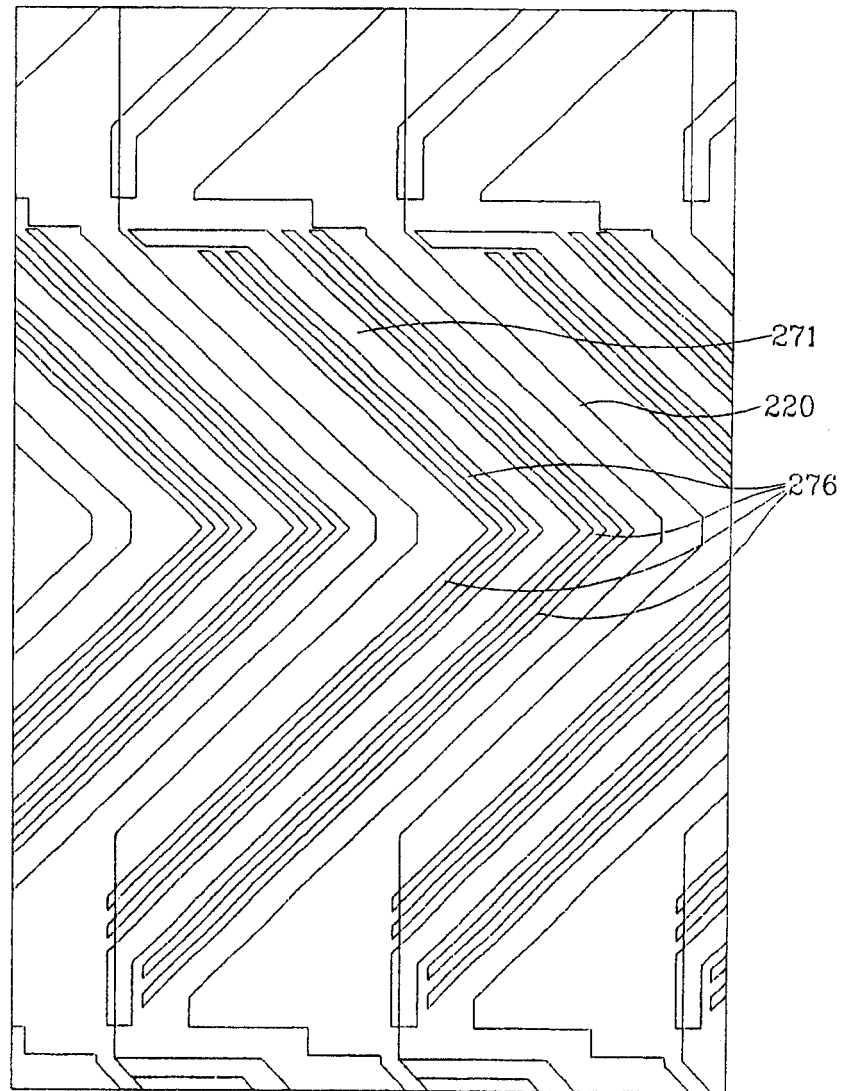


图 9

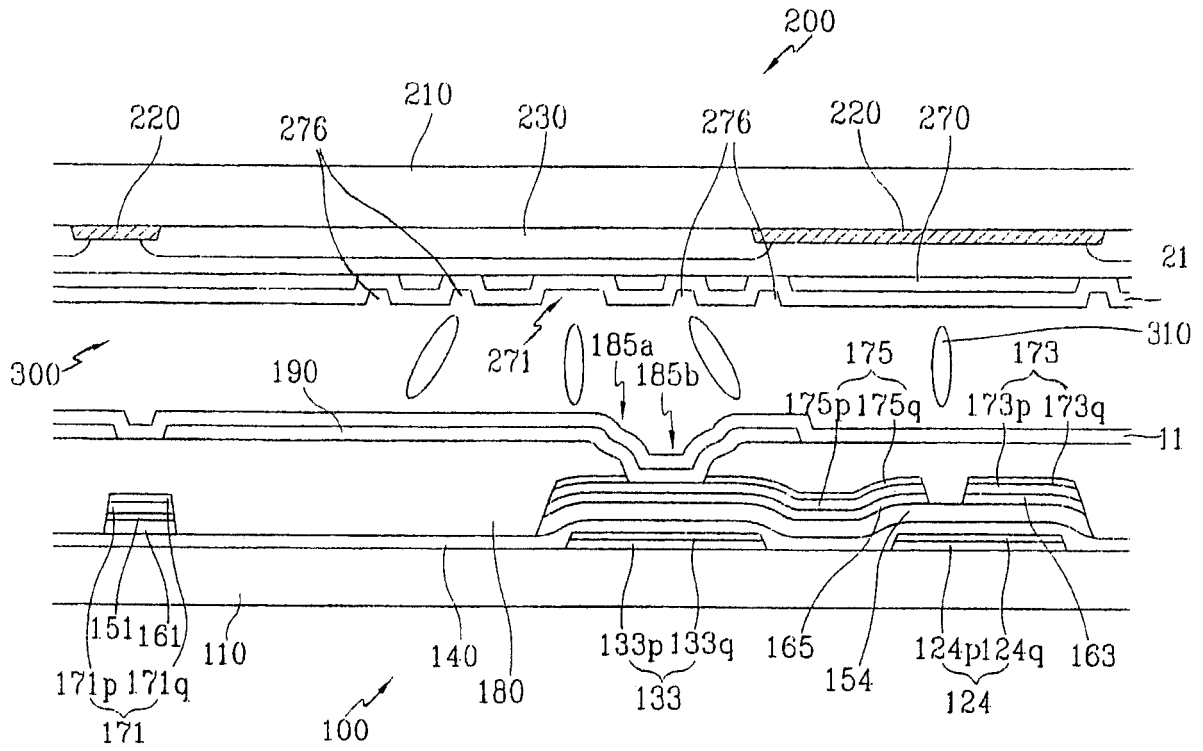


图 10

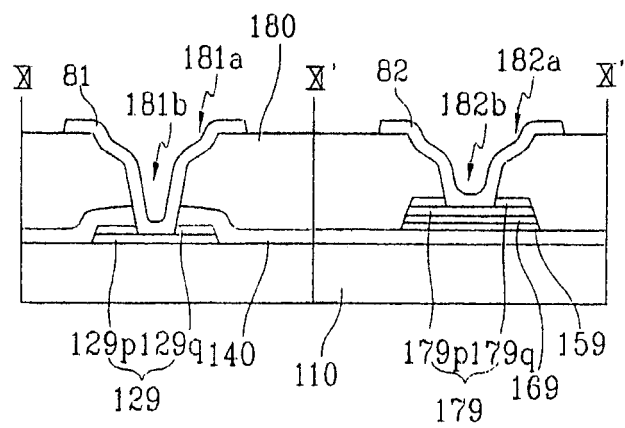


图 11

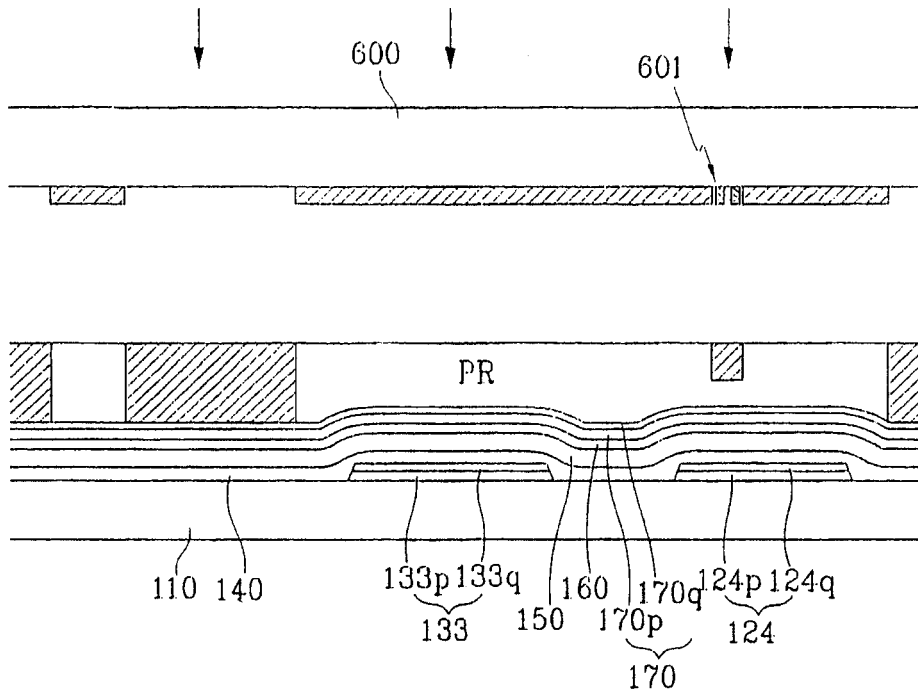


图 12A

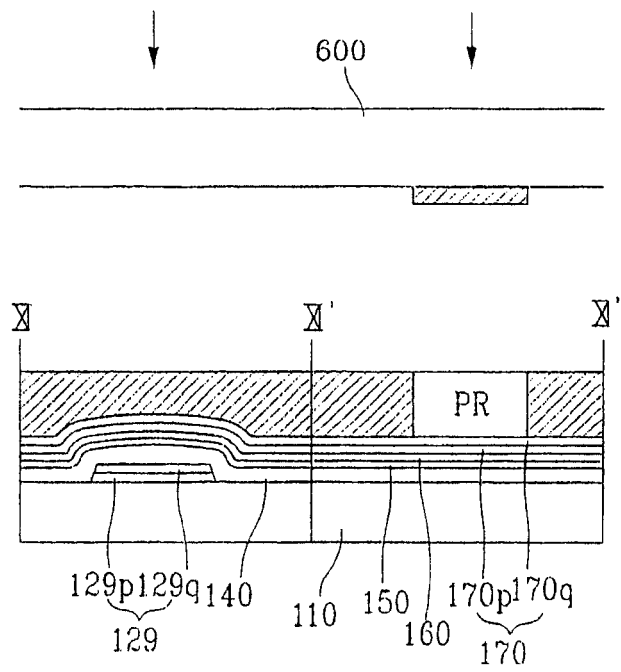


图 12B

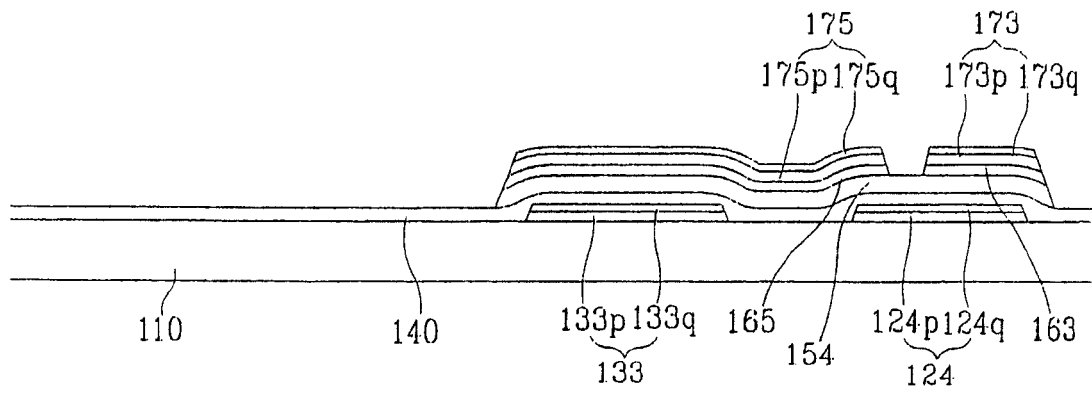


图 13A

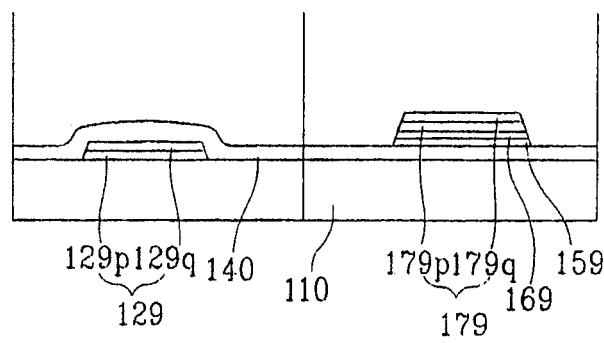


图 13B

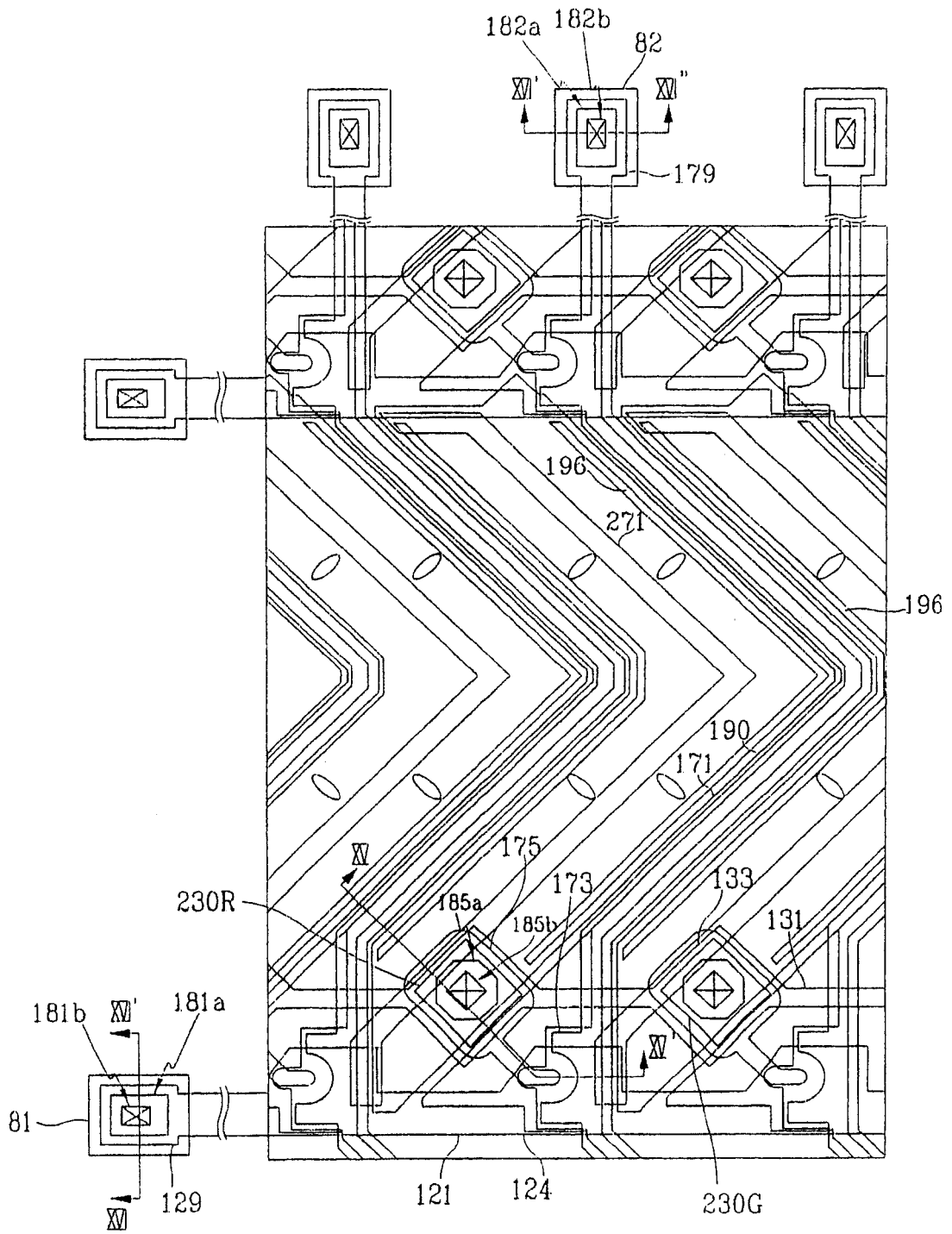


图 14

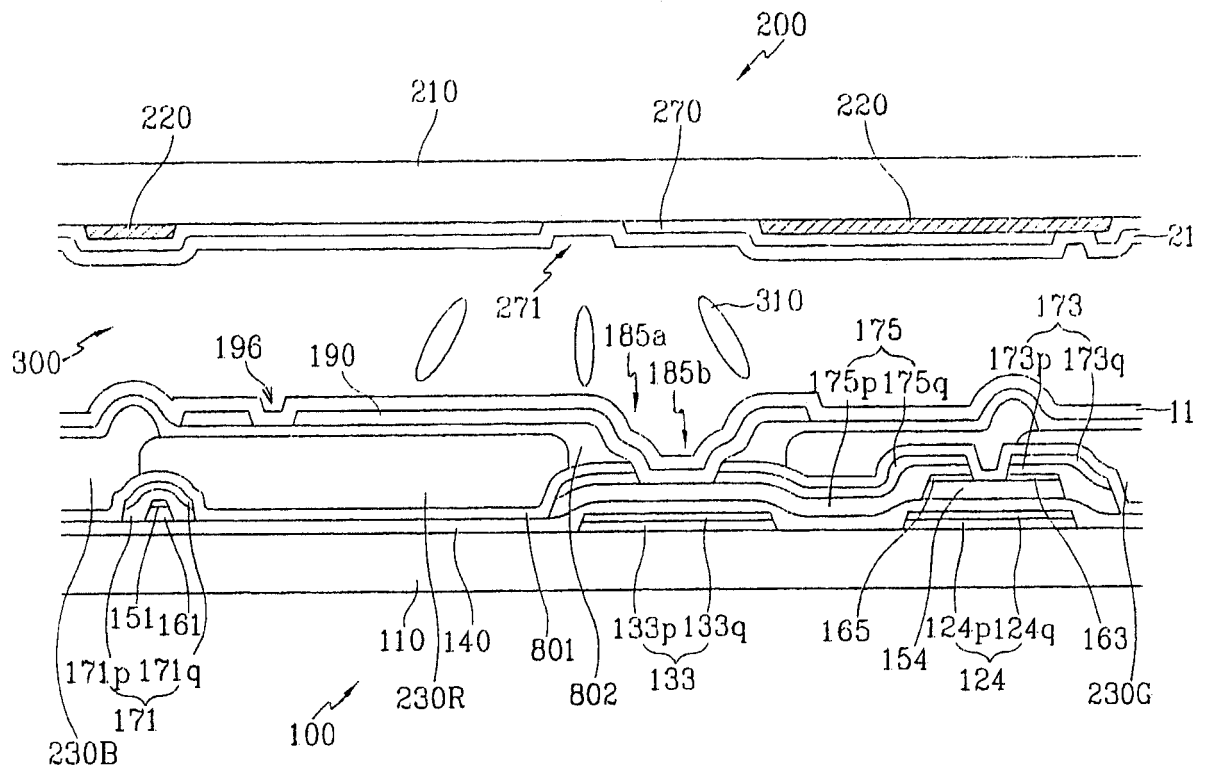


图 15

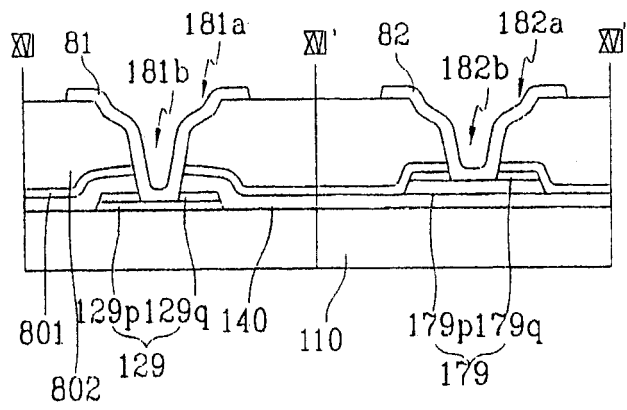


图 16

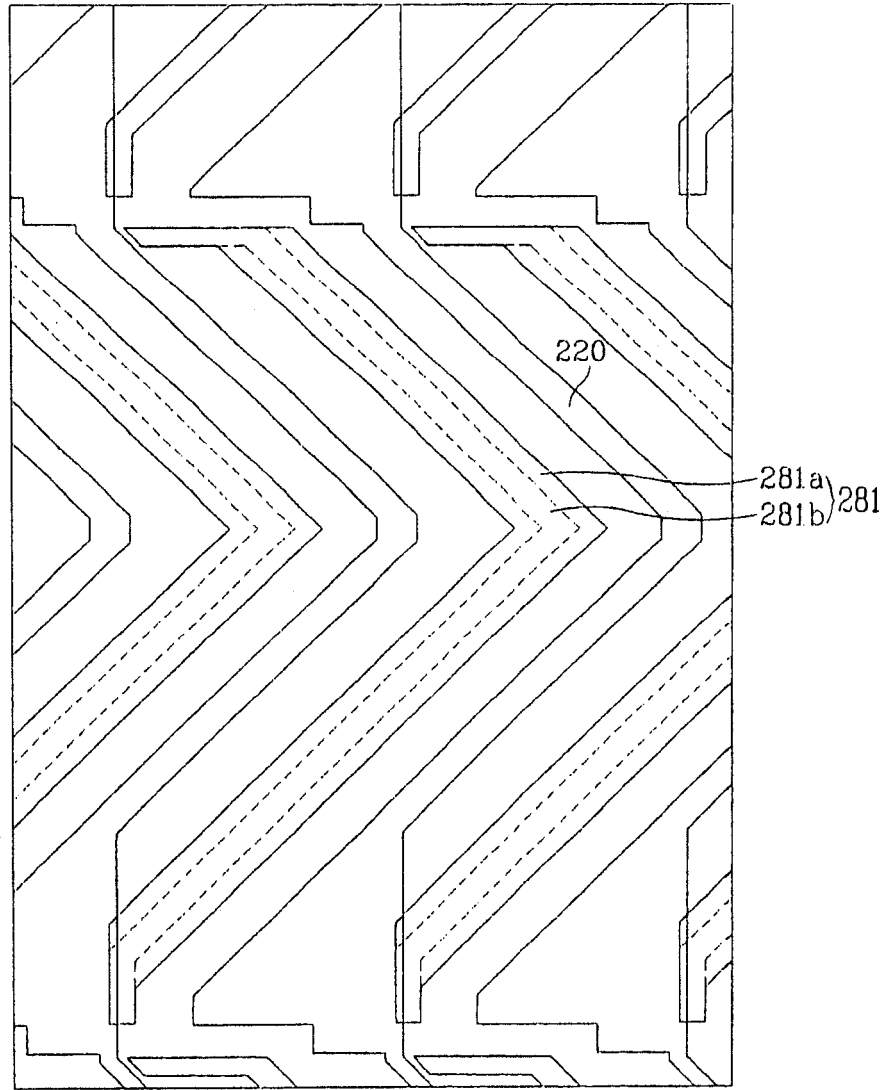


图 17

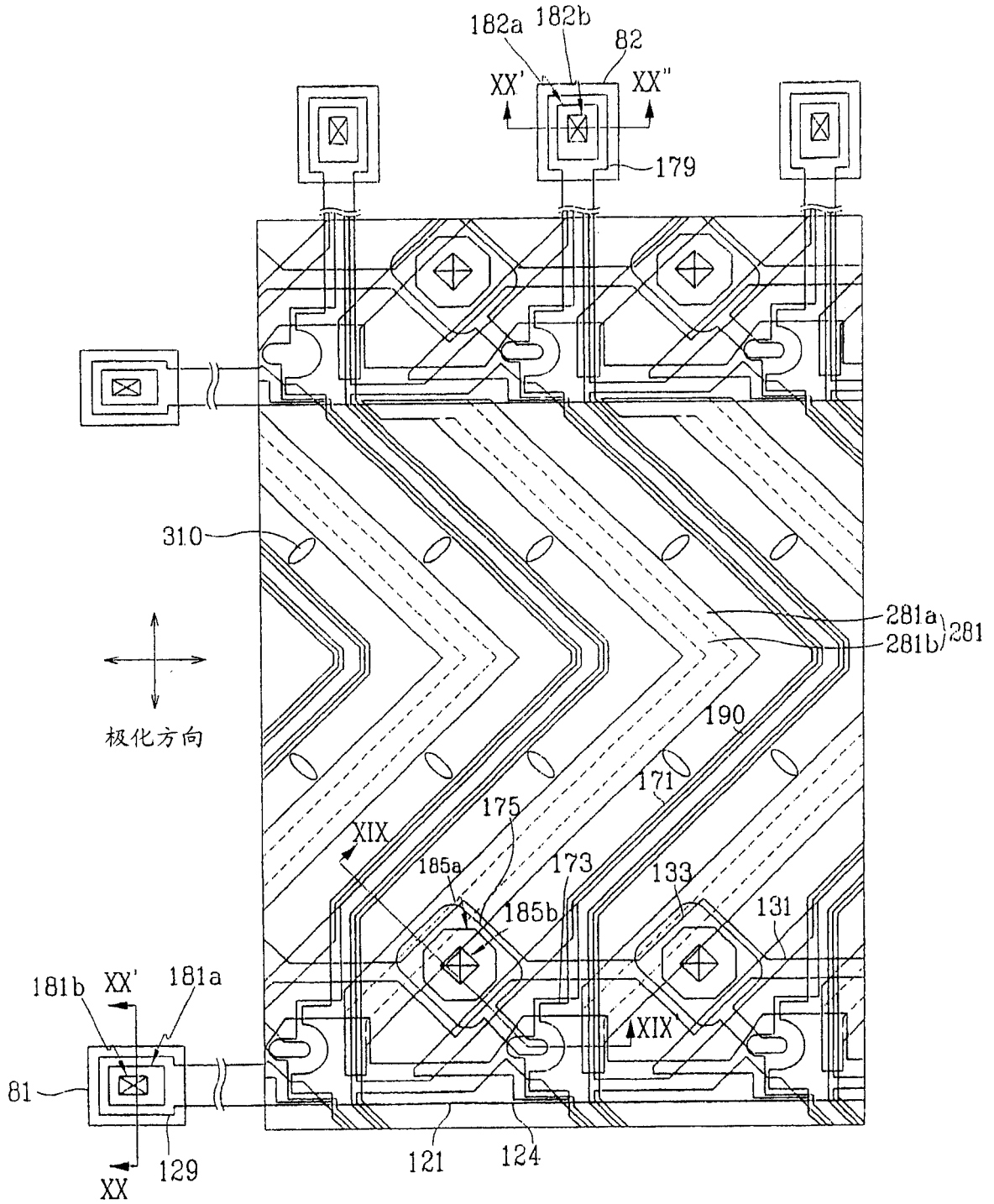


图 18

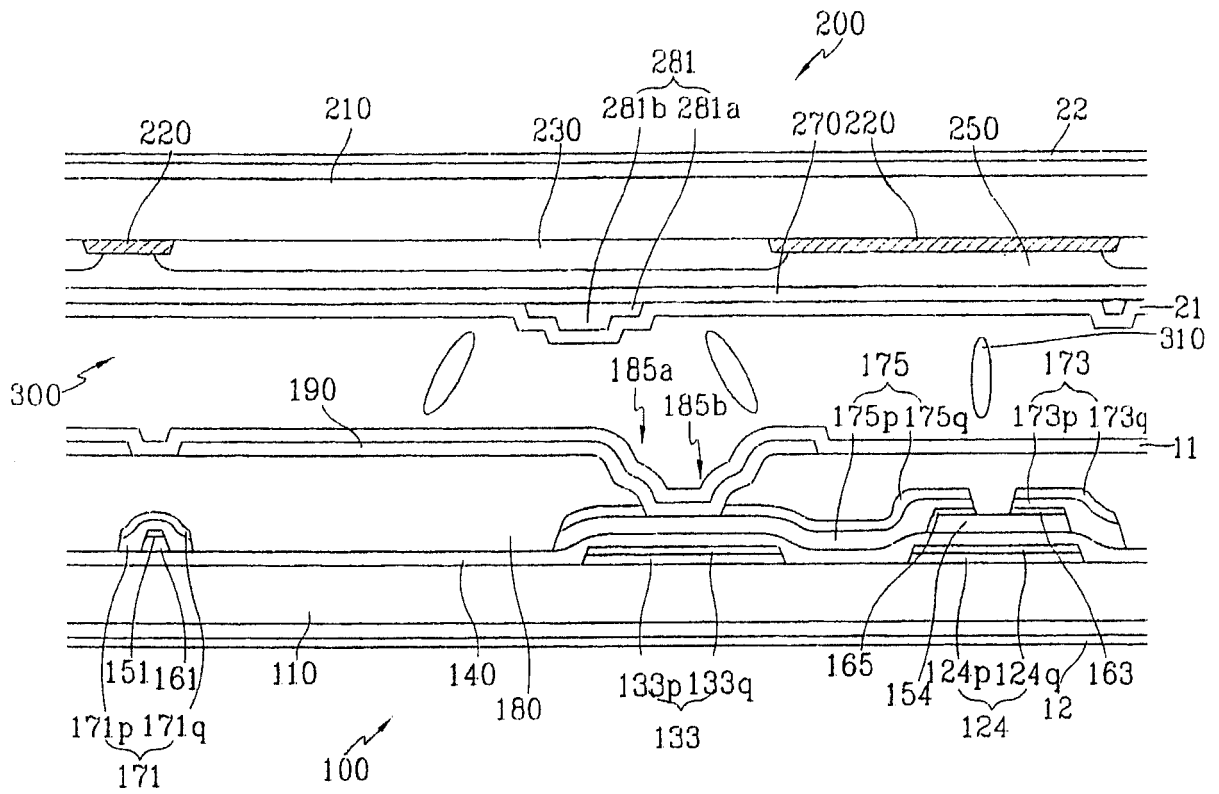


图 19

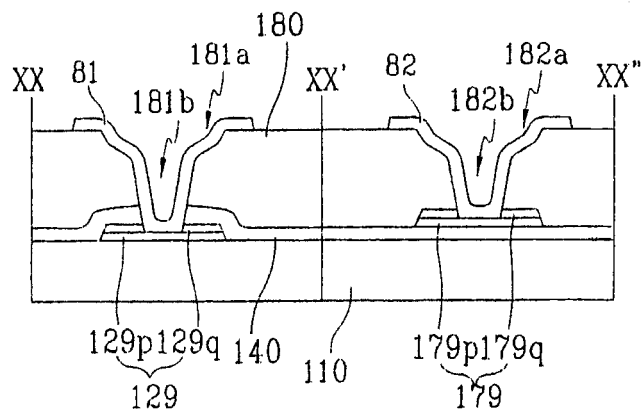


图 20

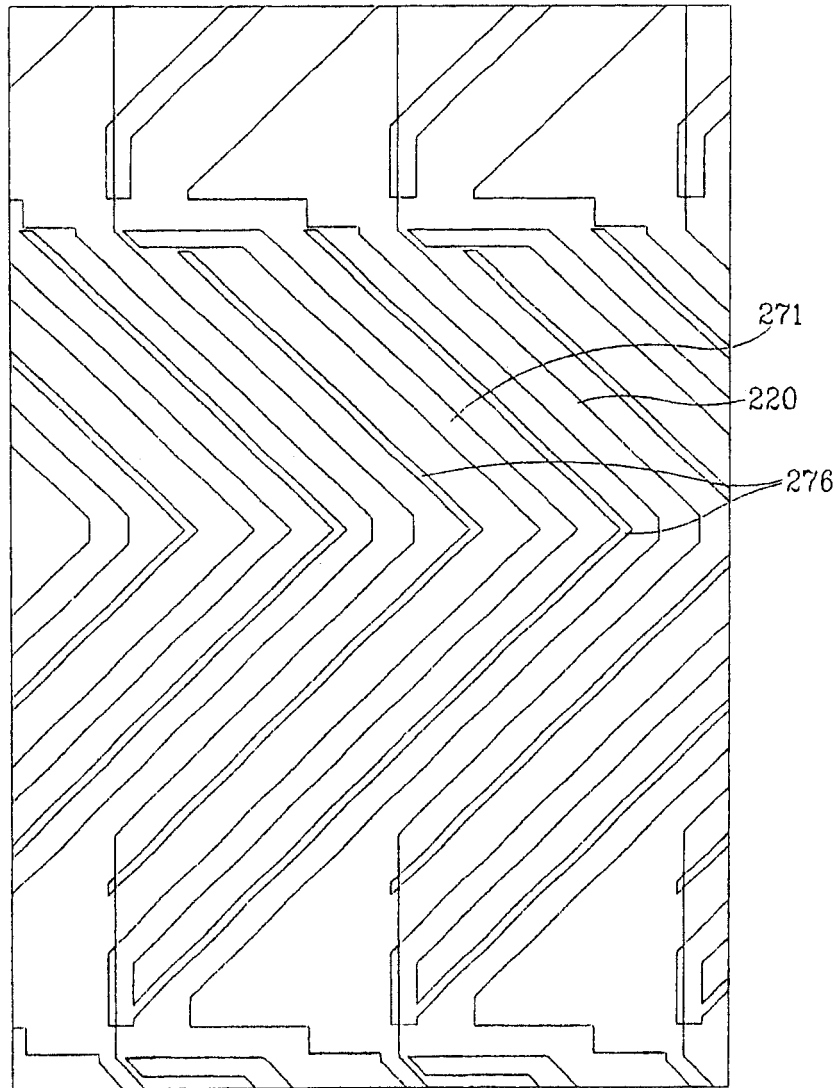


图 21

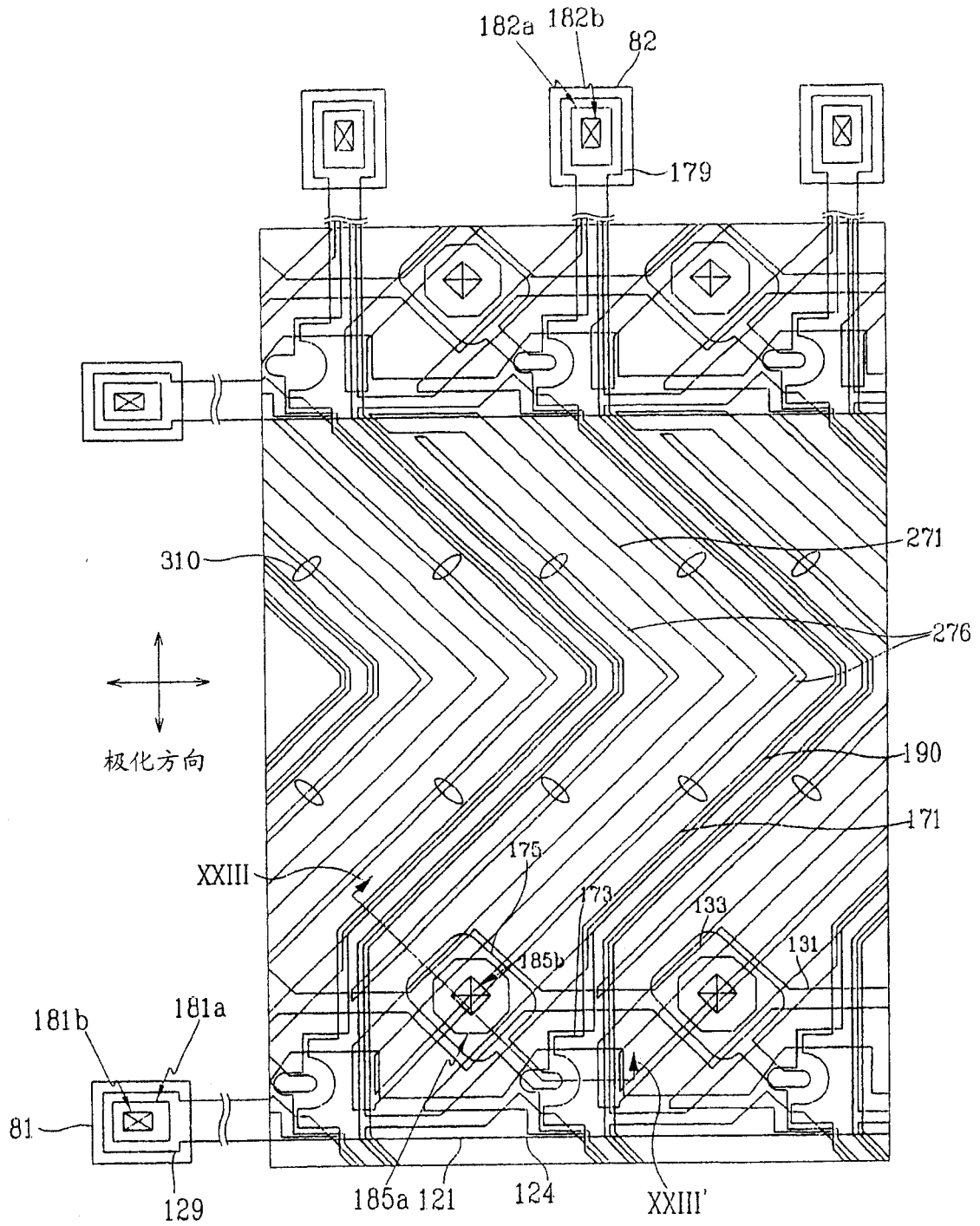


图 22

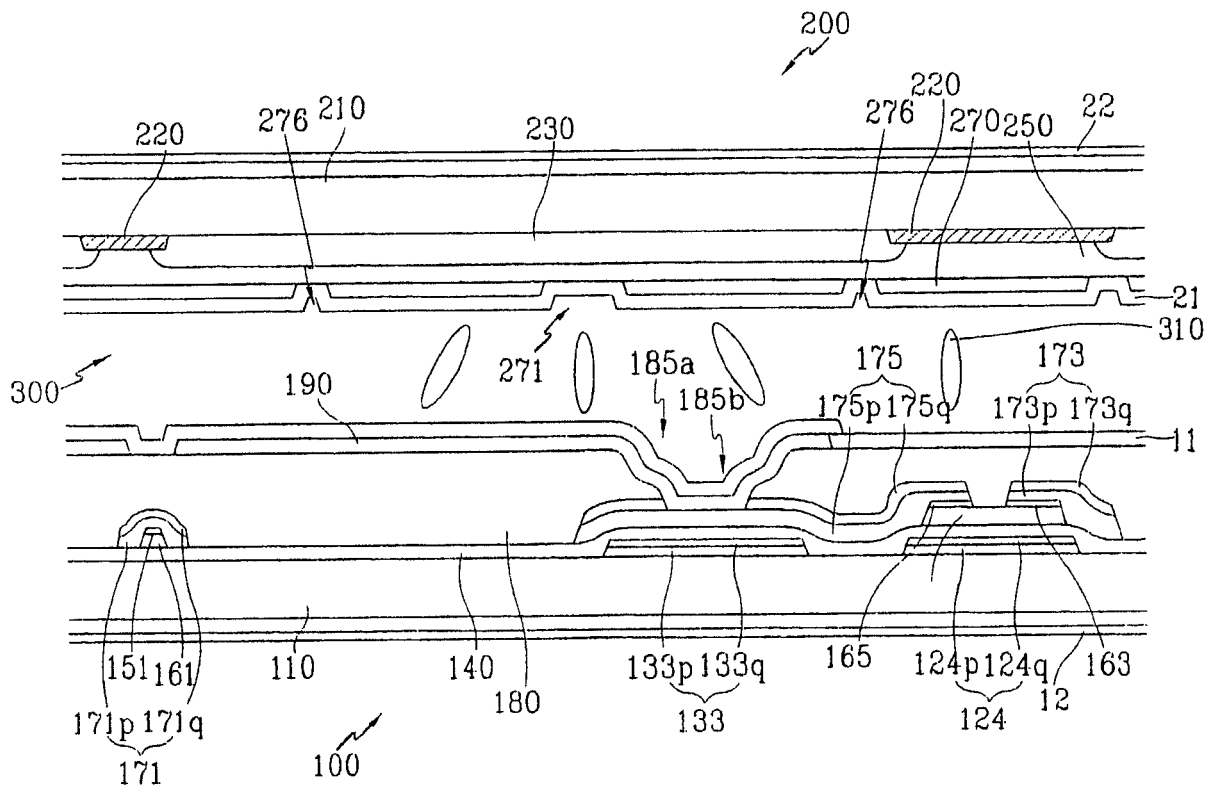


图 23

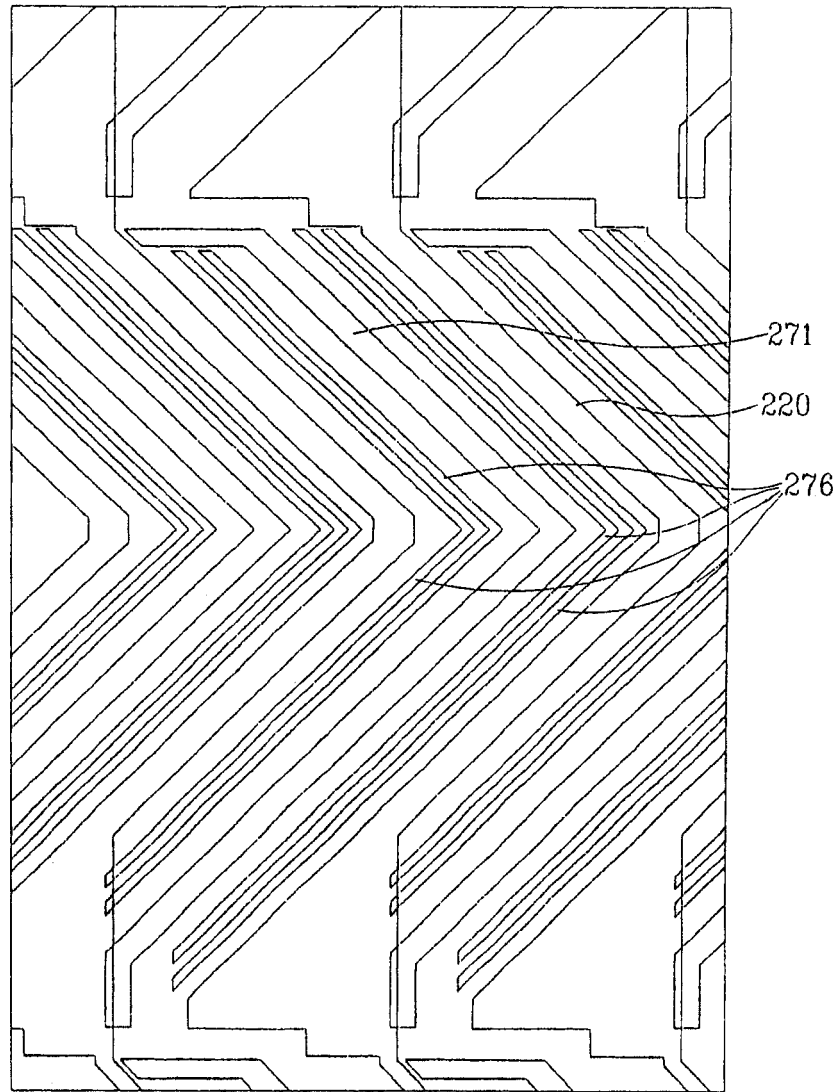


图 24

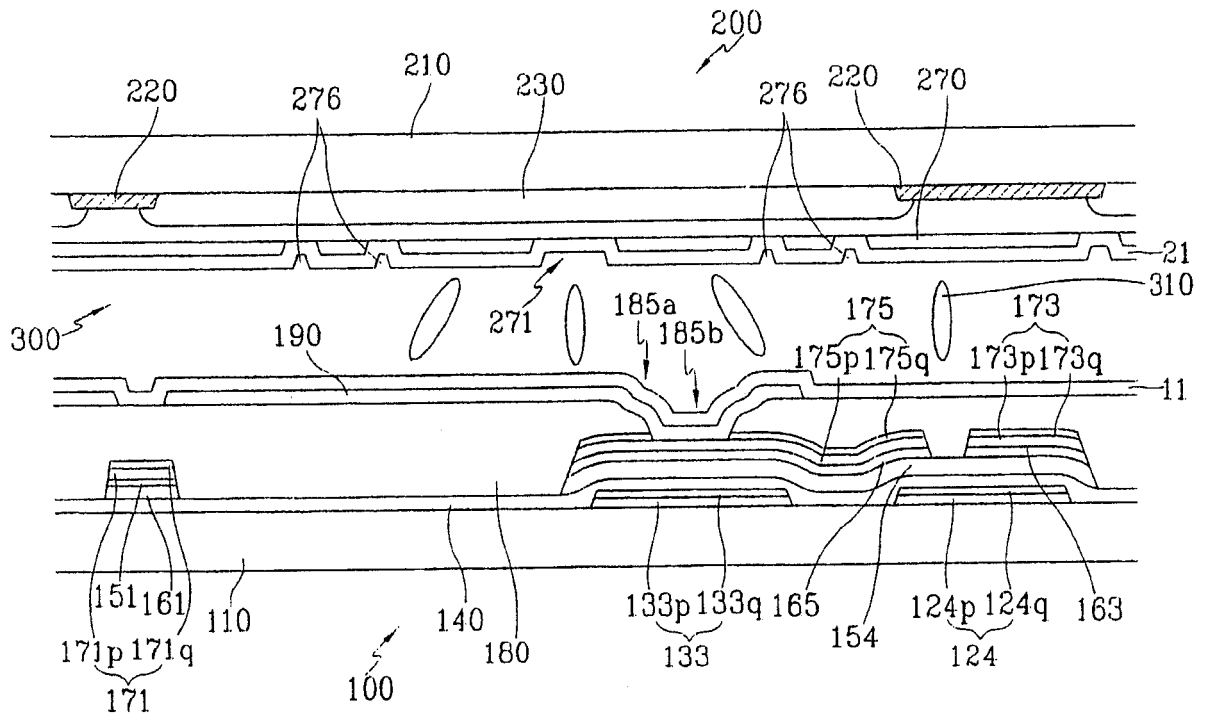


图 25

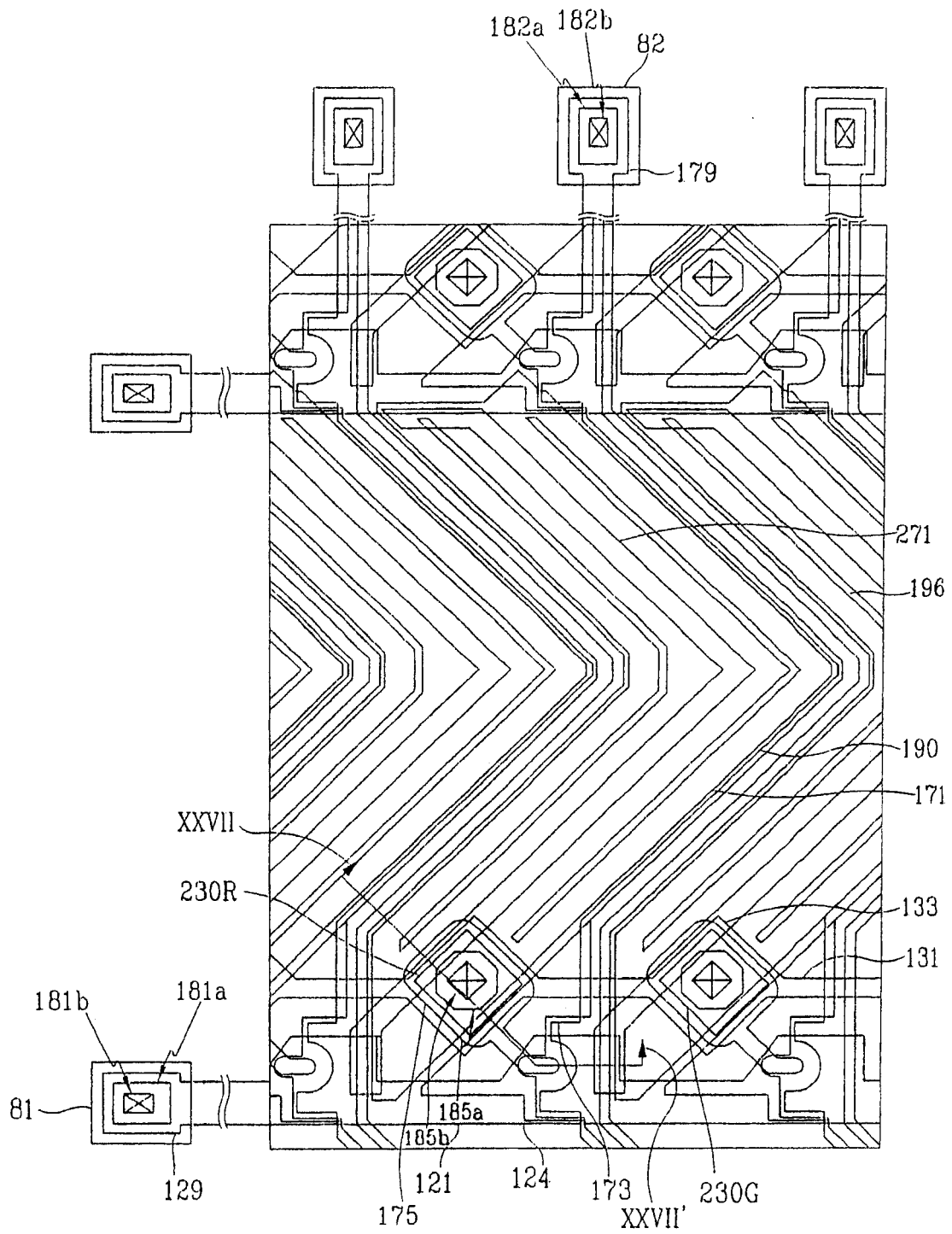


图 26

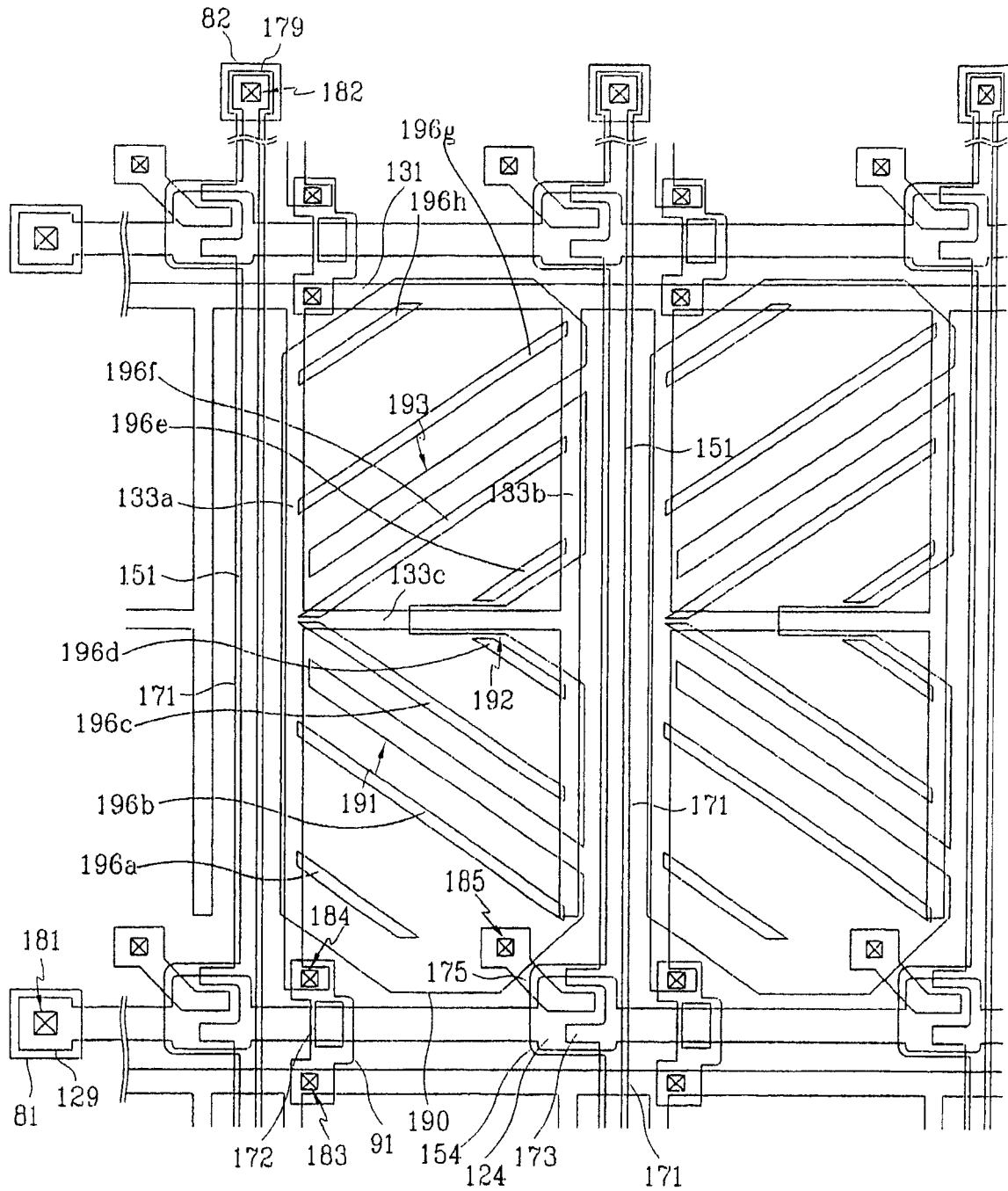


图 28

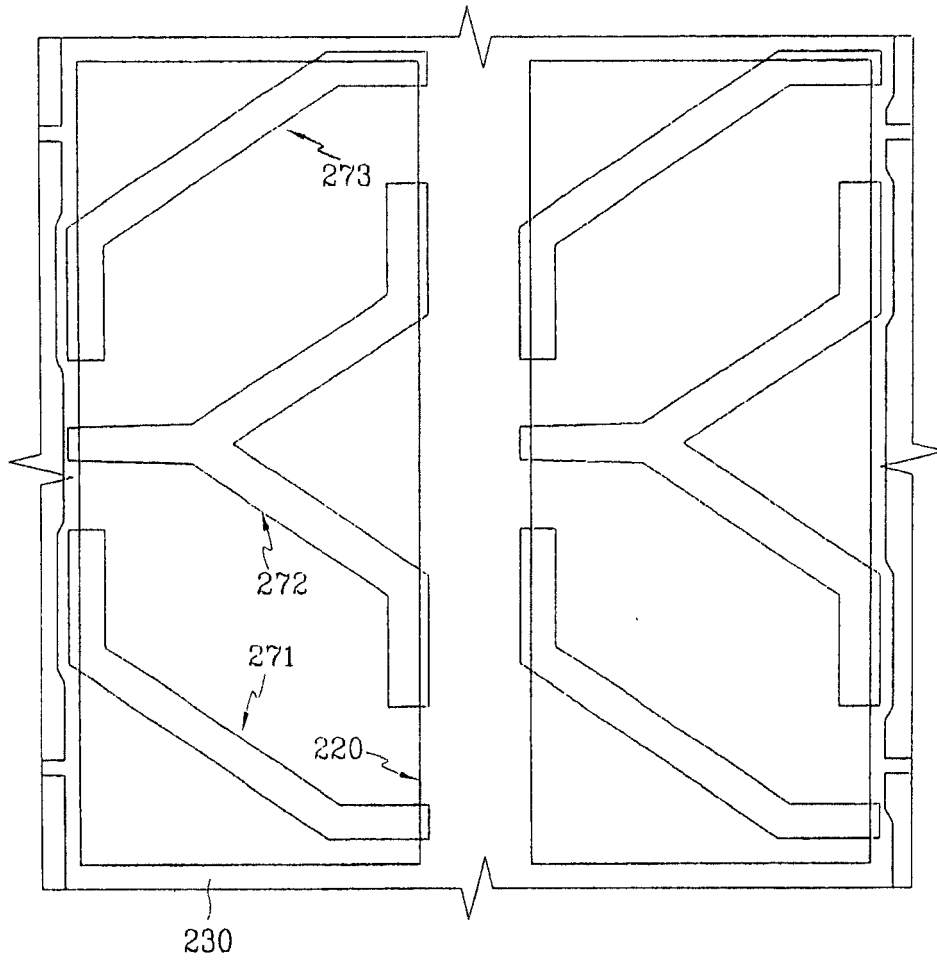


图 29

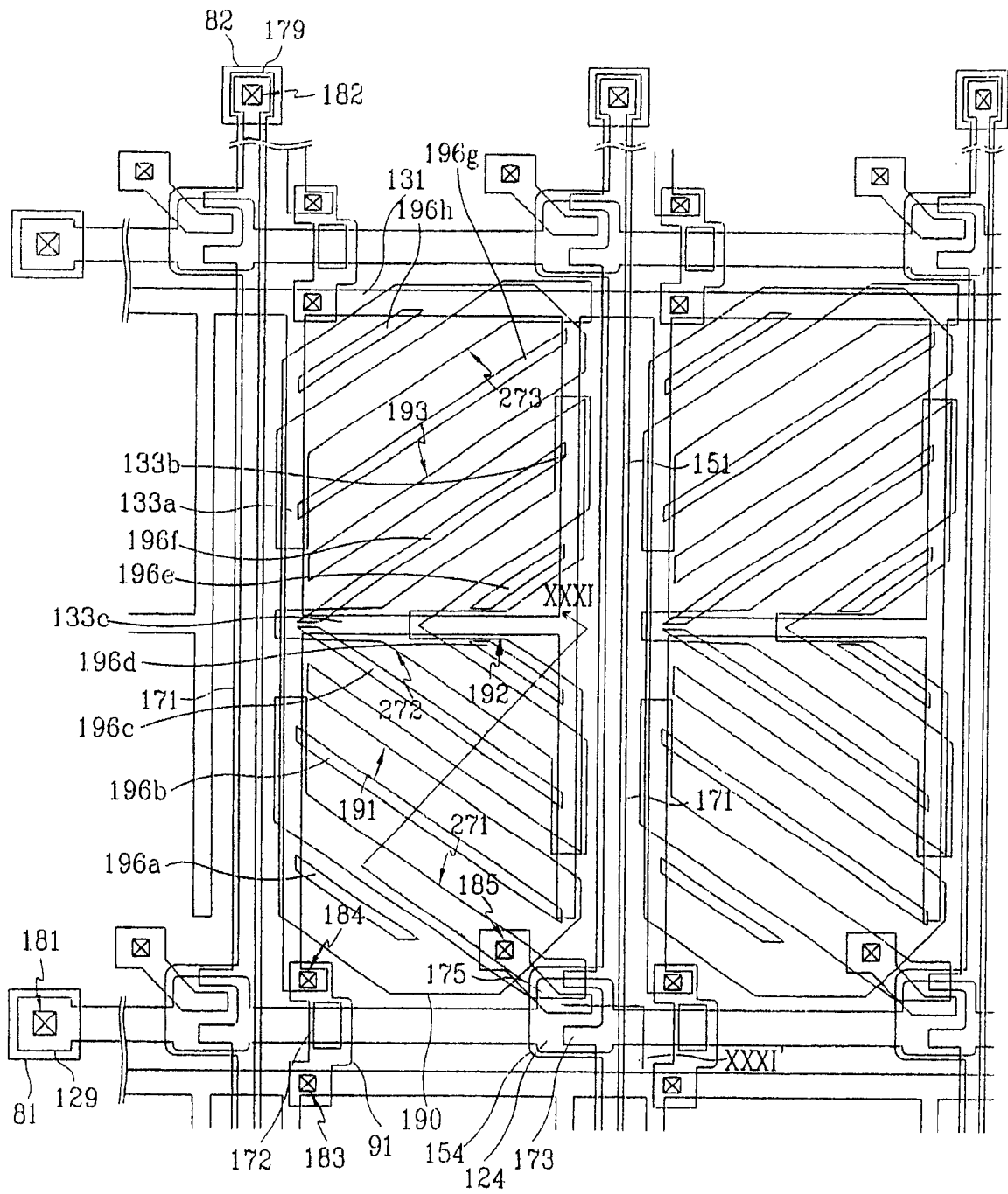


图 30

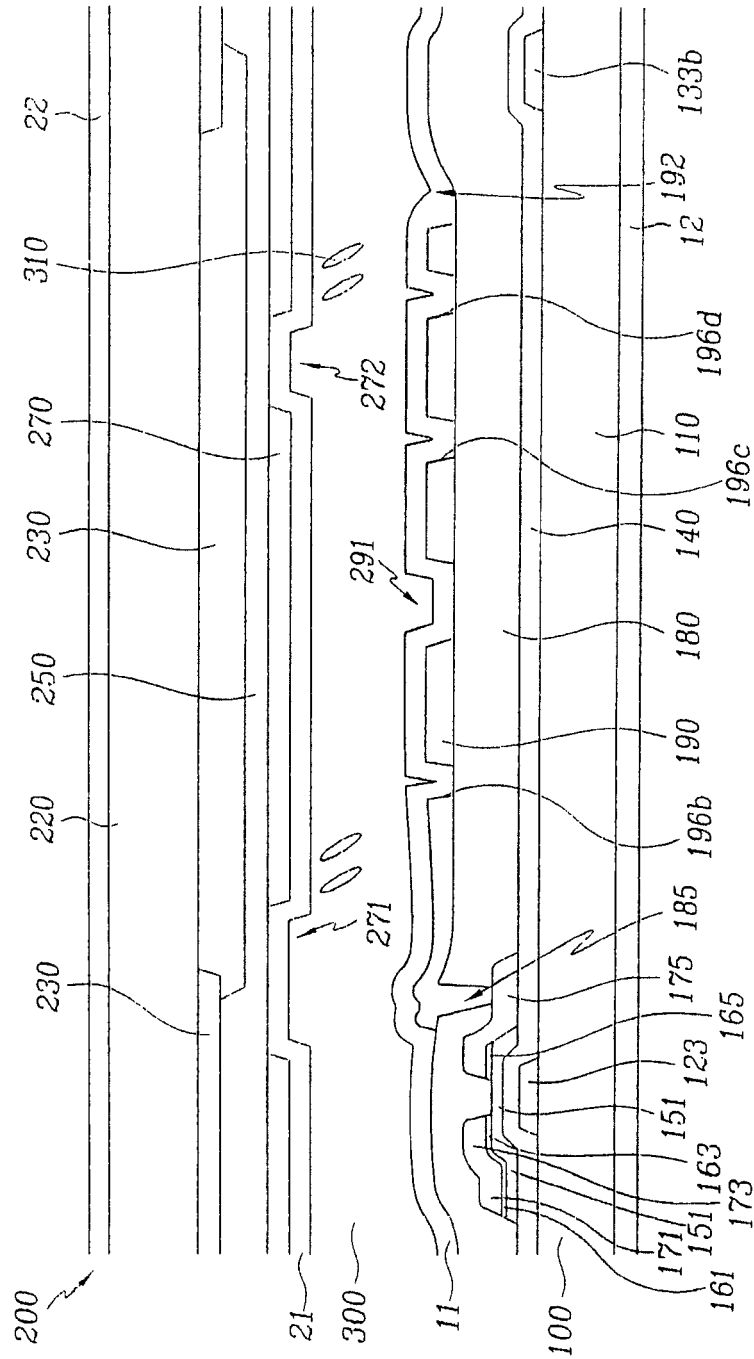


图 31

专利名称(译)	液晶显示器及其面板		
公开(公告)号	CN100451780C	公开(公告)日	2009-01-14
申请号	CN200410083274.8	申请日	2004-07-02
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	宋长根 西问产盛		
发明人	宋长根 西问产盛		
IPC分类号	G02F1/136 G02F1/133 G02F1/1337 G02F1/1333 G02F1/1335 G02F1/1343 G02F1/1368 H01L21/336 H01L29/786		
CPC分类号	G02F1/133707 G02F2001/136236		
代理人(译)	侯宇		
审查员(译)	李闻		
优先权	1020030044577 2003-07-02 KR 1020030048289 2003-07-15 KR		
其他公开文献	CN1591153A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种薄膜晶体管阵列板，该阵列板包括：一衬底；一形成在衬底上的第一信号线；一形成在衬底上并与第一信号线相交的第二信号线；一连接到第一和第二信号线的薄膜晶体管；一连接到薄膜晶体管的像素电极；一将像素电极分割成多个分区的规则域定义元件；和一子域定义元件，该子域定义元件基本平行于规则域定义元件延伸，并设置在所述分区的边缘或者中部附近。

