

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1368 (2006.01)

H01L 29/786 (2006.01)

H01L 21/027 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510116780.7

[45] 授权公告日 2008 年 9 月 17 日

[11] 授权公告号 CN 100419561C

[22] 申请日 2005.10.28

[21] 申请号 200510116780.7

[30] 优先权

[32] 2005.6.30 [33] KR [31] 10-2005-0058635

[73] 专利权人 乐金显示有限公司

地址 韩国首尔

[72] 发明人 赵奉来

[56] 参考文献

US2003/0049880A1 2003.3.13

JP 9-292626A 1997.11.11

审查员 李 闻

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

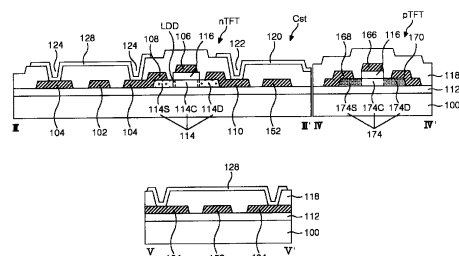
权利要求书 4 页 说明书 10 页 附图 10 页

[54] 发明名称

多晶硅薄膜晶体管液晶显示面板及其制造方法

[57] 摘要

本发明涉及一种适于减少工序数量的多晶硅薄膜晶体管液晶显示面板及其制造方法。按照本发明实施方式的多晶硅薄膜晶体管液晶显示面板包括第一信号线；基于第一信号线分隔开的第二信号线；第一薄膜晶体管，具有掺杂有第一杂质的第一半导体层、与第一半导体层重叠并且其间具有第一绝缘图案的第一栅极、与第一栅极分隔开并且连接到第一半导体层的第一源极和第一漏极；保护第一薄膜晶体管的钝化膜；通过贯穿钝化膜暴露第一漏极的第一接触孔；通过第一接触孔连接到第一漏极的像素电极；多个通过贯穿钝化膜暴露第二信号线分隔开的部分的第二接触孔；以及第一接触电极，通过第二接触孔连接第二信号线的分隔开的部分。



1、一种包括图像显示区和驱动器区的多晶硅薄膜晶体管液晶显示面板，包括：

位于图像显示区中的第一信号线；

在图像显示区中基于第一信号线分隔开的第二信号线；

第一薄膜晶体管，具有掺杂有第一杂质的第一半导体层、与第一半导体层重叠并且其间具有第一绝缘图案的第一栅极、与第一栅极分隔开并且连接到第一半导体层的第一源极和第一漏极，其中该第一薄膜晶体管以相同的结构分别形成在该图像显示区和驱动器区上；

保护第一薄膜晶体管的钝化膜；

通过贯穿钝化膜暴露第一漏极的第一接触孔；

通过图像显示区中的第一接触孔连接到第一漏极的像素电极；

多个通过贯穿钝化膜暴露第二信号线分隔开的部分的两端的第二接触孔；
第一接触电极，通过第二接触孔连接第二信号线的分隔开的部分；

位于驱动器区中用于驱动第一信号线的第一驱动电路；以及

位于驱动器区中用于驱动第二信号线的第二驱动电路，

其中第一和第二驱动电路的至少其中之一包括所述第一薄膜晶体管以及具有不同于第一薄膜晶体管的半导体层的第二薄膜晶体管。

2、根据权利要求1所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述第一信号线包括连接到第一栅极的栅线，并且所述第二信号线包括基于栅线分隔开并且连接到第一源极的数据线。

3、根据权利要求1所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述第一信号线包括连接到第一源极的数据线，并且所述第二信号线包括基于数据线分隔开并且连接到第一栅极的栅线。

4、根据权利要求1所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述第二薄膜晶体管包括：

掺杂有第二杂质的第二半导体层；

与第二半导体层重叠并且其间设有第二绝缘图案的第二栅极；以及

与第二栅极分隔开并且连接到第二半导体层的第二源极和第二漏极。

5、根据权利要求 2 或 3 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，还进一步包括：

与像素电极重叠并且其间具有钝化膜以形成存储电容的存储线。

6、根据权利要求 5 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述存储线与栅线平行，并且数据线基于存储线分隔开。

7、根据权利要求 5 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述存储线与栅线平行，并且存储线基于数据线分隔开。

8、根据权利要求 6 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，还进一步包括：

多个通过贯穿钝化膜暴露数据线的分隔开的部分的两端的第三接触孔；以及

第二接触电极，其通过第三接触孔连接数据线的分隔开的部分。

9、根据权利要求 8 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述像素电极和接触电极包括透明导电层。

10、根据权利要求 7 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，还进一步包括：

多个通过贯穿钝化膜暴露存储线的分隔开的部分的两端的第三接触孔；以及

第二接触电极，其通过第三接触孔连接存储线的分隔开的部分。

11、根据权利要求 10 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述像素电极和接触电极包括透明导电层。

12、根据权利要求 5 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述栅线、数据线、栅极、源极、漏极以及存储线由相同的导电材料形成。

13、根据权利要求 1 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述第一半导体层包括：

与栅极重叠的沟道区；以及

连接到源极和漏极并且掺杂有第一杂质的源区和漏区。

14、根据权利要求 13 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述第一半导体层还进一步包括：

形成在沟道区的两侧的轻掺杂漏区。

15、根据权利要求 4 所述的多晶硅薄膜晶体管液晶显示面板，其特征在于，所述第二半导体层包括：

与栅极重叠的沟道区；以及

连接到源极和漏极并且掺杂有第二杂质的源区和漏区。

16、一种多晶硅薄膜晶体管液晶显示面板的制造方法，包括如下步骤：

在基板上形成半导体层；

将第一杂质掺杂入半导体层以形成源区和漏区；

形成与半导体层中源区和漏区之间的沟道区重叠的第一绝缘图案；

在基板上形成第一导电图案组，其中该第一导电图案组具有栅线、连接到栅线并且与第一绝缘膜重叠的栅极、分别连接到半导体层的源区和漏区的源极和漏极，以及连接到源极的数据线；

在形成有第一导电图案组的基板上形成钝化膜，暴露漏极的第一接触孔，以及暴露栅线和数据线至少其中之一的分隔开的部分的第二接触孔；以及

形成通过第一接触孔连接到漏极的像素电极，以及通过第二接触孔连接分隔开的线的接触电极。

17、根据权利要求 16 所述的制造方法，其特征在于，还进一步包括如下步骤：

在基板上形成第二半导体层；

将第二杂质掺杂入第二半导体层以形成源区和漏区；

形成与第二半导体层中源区和漏区之间的沟道区重叠的第二绝缘图案；以及

在基板上形成与第二栅绝缘膜重叠的第二栅极，以及分别连接到第二半导体层的源区和漏区的第二源极和第二漏极。

18、根据权利要求 17 所述的制造方法，其特征在于，所述掺杂第一杂质以形成第一绝缘图案和掺杂第二杂质以形成第二绝缘图案的各步骤包括如下步骤：

在形成有第一和第二半导体层的基板的整个表面上形成绝缘膜；

在绝缘膜上形成遮蔽第二半导体层和第一半导体层的沟道区的第一光刻胶图案；

以第一光刻胶图案作为掩模掺杂第一杂质；

通过以第一光刻胶图案作为掩模第一次蚀刻绝缘膜形成第一绝缘图案；
形成遮蔽第二半导体层的沟道区和第一半导体层的第二光刻胶图案；
以第二光刻胶图案作为掩模掺杂第二杂质；以及
通过以第二光刻胶图案作为掩模第二次蚀刻绝缘膜形成第二绝缘图案。

19、根据权利要求 16 所述的制造方法，其特征在于，形成所述栅极以暴露第一绝缘图案的两侧，并且

还进一步包括通过暴露的第一绝缘图案的两侧向第一半导体层掺杂第三杂质形成轻掺杂漏区的步骤。

20、根据权利要求 16 所述的制造方法，其特征在于，还进一步包括：
在基板上形成与像素电极重叠并且其间具有钝化膜的存储线。

21、根据权利要求 20 所述的制造方法，其特征在于，还进一步包括以下步骤：

形成要分隔开的数据线和存储线的至少其中之一并且形成暴露分隔开的线的第三接触孔；以及

形成通过第三接触孔连接分隔开的线的第二接触电极。

22、根据权利要求 21 所述的制造方法，其特征在于，所述像素电极与第一和第二接触电极由透明导电层形成。

23、根据权利要求 16 所述的制造方法，其特征在于，还进一步包括：
在基板和第一半导体层之间形成缓冲膜。

多晶硅薄膜晶体管液晶显示面板及其制造方法

本申请要求享有 2005 年 6 月 30 日在韩国递交的申请号为 P2005-58635 的韩国专利申请的优先权，在此引用其全部内容作为参考。

技术领域

本发明涉及一种采用多晶硅薄膜晶体管的液晶显示面板，尤其涉及一种适于简化工艺的多晶硅薄膜晶体管液晶显示面板及其制造方法。

背景技术

通常，液晶显示（LCD）器件具有在液晶显示面板中以矩阵形式设置的液晶单元，以按照视频信号控制光透射比，从而显示图像。

薄膜晶体管（以下简称为“TFT”）用作开关元件，以在各液晶单元中独立的提供视频信号。非晶硅或者多晶硅用作该 TFT 的半导体层。这里，在使用电荷迁移率为非晶硅 100 倍的多晶硅的情况下，需要高响应速度的驱动电路可以嵌入液晶显示面板中。

图 1 示出了现有技术嵌入有驱动电路的多晶硅液晶显示面板的 TFT 基板的简要示意图。

图 1 所示的多晶硅 TFT 基板包括图像显示区 7，其中在由栅线 2 和数据线 4 的交叉限定的各像素区处形成 TFT 30 和像素电极 22；数据驱动器 5，用于驱动图像显示区 7 的数据线 4；以及栅驱动器 3，用于驱动图像显示区 7 的栅线 2。

图像显示区 7 包括由多条栅线 2 和多条数据线 4 的交叉限定的各像素区处形成的 TFT 30 和像素电极 22。TFT 30 响应来自栅线 2 的扫描信号将来自数据线 4 的视频信号充入像素电极 22。充有视频信号的像素电极 22 与公共电极产生电势差，其中公共电极形成在与 TFT 基板相对的滤色片基板上并且在 TFT 基板和滤色片基板之间设置有液晶，从而按照该电势差通过介电各向异性使液晶分子旋转。根据液晶分子的旋转角度而使光透射比发生变化，从而实现灰度

级。

栅驱动器 3 顺序驱动栅线 2。

数据驱动器 5 在栅线 2 被驱动时向数据线 4 提供视频信号。

图 2 示出了包括在图 1 所示的多晶硅 TFT 基板的图像显示区 7 中像素区的放大平面图，并且图 3 示出了沿图 2 中的 I-I' 线提取的 TFT 基板的像素区截面图。

图 2 和图 3 所示的 TFT 基板包括连接到栅线 2 和数据线 4 的 TFT 30 以及连接到 TFT 30 的像素电极 22。TFT 30 可以形成为 NMOS TFT 或者 PMOS TFT，这里仅以 NMOS TFT 为例进行解释。

TFT 30 包括连接到栅线 2 的栅极 6、包括在数据线中的源极以及通过贯穿钝化膜的像素接触孔 20 连接到像素电极 22 的漏极 10。形成栅极 6 以覆盖形成在缓冲膜 12 上的半导体层 14 的沟道区 14C，其中在栅极 6 和半导体层 14 之间具有栅绝缘膜 16。形成源极和漏极 10 以使层间绝缘膜 26 位于栅极 6 与源极和漏极之间。并且，源极和漏极 10 分别通过贯穿层间绝缘膜 26 和栅绝缘膜 16 的源接触孔 24S 和漏接触孔 24D 连接到半导体层 14 的源区 14S 和漏区 14D，其中在半导体层 14 中注入有 n^+ 杂质。

多晶硅 TFT 基板的图像显示区 7 通过如下六轮掩模工序形成。

特别地，在第一掩模工序中，在下基板 1 上形成缓冲膜 12，并且在缓冲膜 12 上形成半导体层 14。通过在缓冲膜 12 上沉积非晶硅并且通过激光使沉积的非晶硅结晶为多晶硅后，通过采用第一掩模的光刻工序和蚀刻工序对多晶硅层构图而形成半导体层 14。

在第二掩模工序中，在形成有半导体层 14 的缓冲膜 12 上形成栅绝缘膜 16，并且在栅绝缘膜 16 上形成栅线 2 和栅极 6。而且，将栅极 6 用作掩模以向半导体层 14 的未重叠区域注入 n^+ 杂质，从而形成半导体层 14 的源区 14S 和漏区 14D。

在第三掩模工序中，在形成有栅线 2 和栅极 6 的栅绝缘膜 16 上形成层间绝缘膜 26，并且形成源接触孔 24S 和漏接触孔 24D 以贯穿层间绝缘膜 26 和栅绝缘膜 16。

在第四掩模工序中，在层间绝缘膜 26 上形成漏极 10 和包括源极的数据线 4。

在第五掩模工序中,在形成有数据线4和漏极10的层间绝缘膜26上形成钝化膜18,并且形成贯穿钝化膜18的像素接触孔20以暴露漏极10。

在第六掩模工序中,在钝化膜18上形成通过像素接触孔20连接到漏极10的透明像素电极22。

按照这种方式,通过六轮掩模工序形成现有技术的多晶硅TFT基板的图像显示区7,这样存在的问题在于制造工序很复杂。这是因为,一轮掩模工序包括诸如薄膜沉积工序、清洗工序、光刻工序、蚀刻工序、光刻胶剥离工序以及检测工序等等多轮工序。

此外,在图像显示区7中形成存储电容并且形成栅驱动器3和数据驱动器5的情况下,现有技术的多晶硅TFT基板应该形成为CMOS TFT,这样工序数量增加到九轮掩模工序,从而使制造工序更加复杂。因此,为了节约成本,需要一种可以减少多晶硅TFT基板掩模工序数量的方法。

发明内容

因此,本发明的目的在于提供一种适于简化工序的多晶硅液晶显示面板及其制造方法。

为了获得本发明的这些和其它目的,按照本发明一方面的包括图像显示区和驱动器区的多晶硅TFT LCD面板包括位于图像显示区中的第一信号线;在图像显示区中基于第一信号线分隔开的第二信号线;第一薄膜晶体管,具有掺杂有第一杂质的第一半导体层、与第一半导体层重叠并且其间具有第一绝缘图案的第一栅极、与第一栅极分隔开并且连接到第一半导体层的第一源极和第一漏极,其中该第一薄膜晶体管以相同的结构分别形成在该图像显示区和驱动器区上;保护第一薄膜晶体管的钝化膜;通过贯穿钝化膜暴露第一漏极的第一接触孔;通过图像显示区中的第一接触孔连接到第一漏极的像素电极;多个通过贯穿钝化膜暴露第二信号线分隔开的部分的两端的第二接触孔;第一接触电极,通过第二接触孔连接第二信号线的分隔开的部分;位于驱动器区中用于驱动第一信号线的第一驱动电路;以及位于驱动器区中用于驱动第二信号线的第二驱动电路,其中第一和第二驱动电路的至少其中之一包括所述第一薄膜晶体管以及具有不同于第一薄膜晶体管的半导体层的第二薄膜晶体管。

在该多晶硅TFT LCD面板中,所述第一信号线包括连接到第一栅极的栅

线，并且所述第二信号线包括基于栅线分隔开并且连接到第一源极的数据线。

在该多晶硅 TFT LCD 面板中，所述第一信号线包括连接到第一源极的数据线，并且所述第二信号线包括基于数据线分隔开并且连接到第一栅极的栅线。

在该多晶硅 TFT LCD 面板中，所述第二薄膜晶体管包括：掺杂有第二杂质的第二半导体层；与第二半导体层重叠并且其间设有第二绝缘图案的第二栅极；以及与第二栅极分隔开并且连接到第二半导体层的第二源极和第二漏极。

该多晶硅 TFT LCD 面板还进一步包括与像素电极重叠并且其间具有钝化膜以形成存储电容的存储线。

在该多晶硅 TFT LCD 面板中，所述存储线与栅线平行，并且数据线基于存储线分隔开。

在该多晶硅 TFT LCD 面板中，所述存储线与栅线平行，并且存储线基于数据线分隔开。

该多晶硅 TFT LCD 面板还进一步包括多个通过贯穿钝化膜暴露数据线的分隔开的部分的第三接触孔；以及第二接触电极，其通过第三接触孔连接数据线的分隔开的部分。

在该多晶硅 TFT LCD 面板中，所述像素电极和接触电极包括透明导电层。

该多晶硅 TFT LCD 面板还进一步包括多个通过贯穿钝化膜暴露存储线的分隔开的部分的第三接触孔；以及第二接触电极，其通过第三接触孔连接存储线的分隔开的部分。

在该多晶硅 TFT LCD 面板中，所述像素电极和接触电极包括透明导电层。

在该多晶硅 TFT LCD 面板中，所述栅线、数据线、栅极、源极、漏极以及存储线由相同的导电材料形成。

在该多晶硅 TFT LCD 面板中，所述第一半导体层包括与栅极重叠的沟道区，以及连接到源极和漏极并且掺杂有第一杂质的源区和漏区。

在该多晶硅 TFT LCD 面板中，所述第一半导体层还进一步包括在沟道区的两侧的轻掺杂漏（LDD）区。

在该多晶硅 TFT LCD 面板中，所述第二半导体层包括与栅极重叠的沟道区；以及连接到源极和漏极并且掺杂有第二杂质的源区和漏区。

按照本发明另一方面的一种多晶硅 TFT LCD 面板的制造方法，包括如下

步骤：在基板上形成半导体层；将第一杂质掺杂入半导体层以形成源区和漏区；形成与半导体层中源区和漏区之间的沟道区重叠的第一绝缘图案；在基板上形成第一导电图案组，其中该第一导电图案组具有栅线、连接到栅线并且与第一绝缘膜重叠的栅极、分别连接到半导体层的源区和漏区的源极和漏极以及连接到源极的数据线；在形成有第一导电图案组的基板上形成钝化膜、暴露漏极的第一接触孔以及暴露栅线和数据线至少其中之一的分隔开的部分的第二接触孔；以及形成通过第一接触孔连接到漏极的像素电极以及通过第二接触孔连接分隔开的线的接触电极。

该制造方法还进一步包括如下步骤：在基板上形成第二半导体层；将第二杂质掺杂入第二半导体层以形成源区和漏区；形成与第二半导体层中源区和漏区之间的沟道区重叠的第二绝缘图案；以及在基板上形成与第二栅绝缘膜重叠的第二栅极以及分别连接到第二半导体层的源区和漏区的第二源极和第二漏极。

所述掺杂第一杂质以形成第一绝缘图案和掺杂第二杂质以形成第二绝缘图案的各步骤包括如下步骤：在形成有第一和第二半导体层的基板的整个表面上形成绝缘膜；在绝缘膜上形成遮蔽第二半导体层和第一半导体层的沟道区的第一光刻胶图案；以第一光刻胶图案作为掩模掺杂第一杂质；通过以第一光刻胶图案作为掩模第一次蚀刻绝缘膜形成第一绝缘图案；形成遮蔽第二半导体层的沟道区和第一半导体层的第二光刻胶图案；以第二光刻胶图案作为掩模掺杂第二杂质；以及通过以第二光刻胶图案作为掩模第二次蚀刻绝缘膜形成第二绝缘图案。

在该制造方法中，形成所述栅极以暴露第一绝缘图案的两侧。

该制造方法还进一步包括通过暴露的第一绝缘图案的两侧向第一半导体层掺杂第三杂质形成轻掺杂漏（LDD）区的步骤。

该制造方法还进一步包括在基板上形成与像素电极重叠并且其间具有钝化膜的存储线。

该制造方法还进一步包括以下步骤：形成要分隔开的数据线和存储线的至少其中之一并且形成暴露分隔开的线的第三接触孔；以及形成通过第三接触孔连接分隔开的线的第二接触电极。

在该制造方法中，所述像素电极与第一和第二接触电极由透明导电层形

成。

该制造方法还进一步包括在基板和第一半导体层之间形成缓冲膜。

附图说明

通过下面参照附图对本发明实施方式的详细描述，本发明的这些和其它目的将更加清楚，其中：

图 1 示出了现有技术的多晶硅 TFT 基板的简要方框图；

图 2 示出了图 1 中的像素区的放大平面图；

图 3 示出了沿图 2 中的 I-I' 线提取的像素区的截面图；

图 4 示出了按照本发明实施方式的多晶硅 TFT 基板的部分平面图；

图 5 示出了沿图 4 中的 III-III' 和 IV-IV' 线提取的多晶硅 TFT 基板的截面图；以及

图 6A 到图 6F 示出了按照本发明实施方式的多晶硅 TFT 基板的逐步制造方法的截面图。

具体实施方式

以下将参照附图中所示的实施例来详细描述本发明的优选实施方式。

以下将参照图 4 到图 6F 解释本发明的实施方式。

图 4 示出了按照本发明实施方式的多晶硅 TFT 基板的部分平面图，并且图 5 示出了沿图 4 中的 III-III' 和 IV-IV' 线提取的多晶硅 TFT 基板的截面图。

图 4 和图 5 中所示的多晶硅 TFT 基板包括图像显示区 196 以及驱动器区 194，其中在驱动器区 194 中形成有助于驱动图像显示区 196 的栅线 102 和数据线 104 的驱动电路。

图像显示区 196 包括连接到栅线 102 和数据线 104 的 nTFT、连接到 nTFT 的像素电极 120 以及存储电容 C_{st}。驱动器区 194 包括以 CMOS 结构连接的 pTFT 和 nTFT。

nTFT 响应栅线 102 的栅信号向像素电极 120 提供数据线 104 的视频信号。为此，nTFT 包括连接到栅线 102 的第一栅极 106、连接到数据线 104 的第一源极 108 以及在第一源极 108 和第一漏极 110 之间形成沟道的第一半导体层 114。第一源极 108 和第一漏极 110 分别连接到第一半导体层 114 的源区 114S 和漏

区 114D。并且, nTFT 进一步包括用于减少截止电流的沟道区 114C 以及将 n^- 杂质注入在源区 114S 和漏区 114D 之间的 LDD (轻掺杂漏) 区。

pTFT 包括形成在缓冲膜 112 上的第二半导体层 174; 与第二半导体层 174 的沟道区 174C 重叠的第二栅极 166, 并且在沟道区 174C 和第二电极 166 之间设有栅绝缘膜 116; 以及分别连接到第二半导体层 174 的源区 174S 和漏区 174D 的第二源极 168 和第二漏极 170。这里, 通过注入 p 杂质形成第二半导体层 174 的源区 174S 和漏区 174D。

像素电极 120 通过贯穿钝化膜 118 的第一接触孔 122 连接到像素显示区 196 的第一漏极 110。像素电极 120 充入有来自 nTFT 的视频信号并且与形成在滤色片基板 (未示出) 中的公共电极产生电势差。该电势差使得位于滤色片基板和 TFT 基板中的液晶由于介电各向异性而旋转, 并且控制从光源 (未示出) 入射通过像素电极 120 的光透射比, 以向滤色片基板透射光。

通过使存储线 152 与像素电极 120 重叠并且在二者之间设置钝化膜 118 形成存储电容 C_{st} 。存储电容 C_{st} 获得充入像素电极 120 的视频信号以稳定保持。

数据线 104 与栅线 102 和存储线 152 一起形成。因此, 形成数据线 104 而不与栅线 102 和存储线 152 短路。例如, 如图 4 所示, 数据线 104 与栅线 102 和存储线 152 分隔开, 从而不发生短路。分隔开的数据线 104 通过形成在钝化膜 118 上的接触电极 128 相连接。

特别地, 形成接触电极 128 以与栅线 102 或者存储线 152 绝缘并且相互交叉, 并且通过暴露分隔开的数据线 104 的两端的接触孔 124 连接到分隔开的数据线 104 的两端。因此, 基于栅线 102 或者存储线 152 分隔开的数据线 104 通过接触电极 128 相连接。

与此不同, 也可以基于数据线 104 形成分隔开的栅线 102 或者存储线 152。分隔开的栅线 102 或者存储线 152 通过上述贯穿钝化膜的接触孔 124 相连接并且接触电极 128 与数据线 104 相互交叉。

下面解释本发明的具有该结构的多晶硅 TFT 基板的制造方法。

图 6A 到图 6F 示出了按照本发明实施方式的多晶硅 TFT 基板的逐步制造方法的截面图。

参照图 6A, 在下基板 100 上形成缓冲膜 112, 并且通过第一掩模工序在缓

冲膜 112 上形成一体的第一和第二半导体层 114 和 174。

特别地，通过在下基板 100 的整个表面上沉积诸如 SiO_2 的无机绝缘材料形成缓冲膜 112。通过在缓冲膜 112 上形成非晶硅薄膜、使非晶硅薄膜结晶为多晶硅薄膜并且通过采用第一掩模的光刻工序和蚀刻工序对多晶硅薄膜构图而形成第一和第二半导体层 114 和 174。此时，在结晶非晶硅薄膜之前，为了去除非晶硅薄膜中的氢原子而经常执行脱氢工序。作为结晶非晶硅薄膜的方法，主要采用连续横向结晶（SLS）方法，其中沿水平方向扫描线光束以使晶粒沿水平方向生长，从而提高晶粒的尺寸，并且其为受激准分子激光退火方法之一。

参照图 6B，在形成有第一和第二半导体层 114 和 174 的缓冲膜 112 上形成栅绝缘膜 116，并且对第一半导体层 114 的源区 114S 和 114D 掺杂 n^+ 杂质并且通过第二掩模工序对栅绝缘膜 116 构图。

具体的，通过在形成有第一和第二半导体层 114 和 174 的缓冲膜 112 的整个表面上沉积诸如 SiO_2 的无机绝缘材料形成栅绝缘膜 116。

并且，对于 n^+ 掺杂，通过采用第二掩模的光刻工序形成覆盖或者遮蔽第二半导体层 174 和第一半导体层 114 的沟道区 114C 的第一光刻胶图案 180。然后，以第一光刻胶图案 180 作为掩模，只对第一半导体层 114 的漏区 114D 和源区 114S 进行 n^+ 掺杂。

并且然后，通过采用第一光刻胶图案 180 作为掩模的蚀刻工序对栅绝缘膜 116 进行构图。因此，如图 6C 所示，只在第二半导体层 174 和第一半导体层 114 的沟道区 114 的重叠部分保留栅绝缘膜 116。并且，通过剥离工序去除第一光刻胶图案 180。

参照图 6C，通过第三掩模工序，在第二半导体层 174 的源区 174S 和漏区 174D 执行 p^+ 掺杂并且栅绝缘膜 116 第二次被蚀刻。

具体的，对于 p^+ 掺杂，通过采用第三掩模的光刻工序形成覆盖或者遮蔽第二半导体层 174 的沟道区 174C 以及第一半导体层 114 的第二光刻胶图案 182。然后，以第二光刻胶图案 182 作为掩模，只对第二半导体层 174 的漏区 174D 和源区 174S 进行 p^+ 掺杂。

并且然后，通过采用第二光刻胶图案 182 作为掩模去除与第二半导体层的源区 174S 和漏区 174D 重叠的栅绝缘膜 116。结果，如图 6D 所示，栅绝缘膜

116 只保留在第一和第二半导体层 114 和 174 的沟道区 114C 和 174C。

参照图 6D, 通过第四掩模工序形成包括栅线 102、栅极 106 和 166、数据线 104、存储线 152、源极 108 和 168 以及漏极 110 和 170 的第一导电图案组。

具体的, 在保留有栅绝缘膜 116 的缓冲膜 112 上形成第一导电层, 并且然后通过采用第四掩模的光刻工序和蚀刻工序对第一导电层构图, 从而形成第一导电图案组。第一导电层包括以单层或者双层沉积的诸如 Mo、Ti、Cu、AlNd、Al、Cr、Mo 合金、Cu 合金、Al 合金等金属材料的金属层。此时, 源极 108、168 与漏极 110、170 分隔开而不会短路, 并且数据线 104 基于栅线 102 或者存储线 152 分隔开。与此不同, 也可以经常基于数据线 104 而分隔开形成栅线 102 和存储线 152。

并且, 通过在栅极 106、166 两侧暴露的栅绝缘膜 116 的两侧执行 n⁻掺杂, 从而在第一半导体层 114 的沟道区 114C 中形成不与第一栅极 106 重叠的 LDD 区。

参照图 6E, 在形成有第一导电图案组的缓冲膜 112 上形成钝化膜 118, 并且通过第五掩模工序形成贯穿钝化膜 118 的第一和第二接触孔 122 和 124。

具体的, 通过在形成有第一导电图案组的缓冲膜 112 的整个表面上通过沉积有机绝缘材料或者诸如 SiO₂ 和 SiN_x 的无机绝缘材料形成钝化膜 118。接着, 通过采用第五掩模的光刻工序和蚀刻工序对钝化膜 118 构图, 从而形成多个接触孔 122 和 124。

参照图 6F, 通过第六掩模工序, 在钝化膜上形成包括像素电极 120 和接触电极 128 的第二导电图案组。

具体的, 在钝化膜 118 上形成透明导电层, 并且然后通过采用第六掩模的光刻工序和蚀刻工序对其构图, 从而形成第二导电图案组。ITO (氧化铟锡)、TO (氧化锡)、IZO (氧化铟锌) 以及 ITZO 等可以用作透明导电层。像素电极 120 通过第一接触孔 122 连接到第一漏极 110, 并且接触电极 124 通过第二接触孔 124 连接到分隔开的数据线 104。与此不同, 在栅线 102 或者存储线 152 分隔开的情况下, 接触电极 124 通过第二接触孔 124 连接到分隔开的栅线 102 或者存储线 152, 从而连接分隔开的栅线 102 或者连接分隔开的存储线 152。

按照这种方法, 本发明的多晶硅 TFT 基板的制造方法通过相同的掩模工序形成栅线 102、数据线 104、存储线 152、栅极 106 和 166、源极 108 和 168

以及漏极 110 和 170，这样可以减少掩模工序的数量。此外，本发明的多晶硅 TFT 基板的制造方法通过像素电极 120 和存储线 152 的重叠形成存储电容 C_{st} ，这样可以比通过存储线与半导体层的重叠形成存储电容时更多的减少掩模工序的数量。

如上所述，按照本发明的多晶硅 TFT 基板及其制造方法通过相同的掩模工序与栅线和存储线一起形成数据线以及源极和漏极。并且，分隔开的数据线、栅线和存储线的任何其中之一连接到与像素电极一起形成的接触电极。此外，按照本发明的多晶硅 TFT 基板及其制造方法通过像素电极与存储线的重叠形成存储电容。

结果，按照本发明的多晶硅 TFT 基板及其制造方法可以将工序的数量减少到 6 轮掩模工序。因此，可以减少材料成本以及设备投入成本并且提高产量。

尽管已经通过上述附图所示的实施方式解释了本发明，但是应该理解，本领域的熟练技术人员可以在不脱离本发明的精神或者范围内对本发明进行不同的修改和改进。因此，本发明旨在包括所有落入所附权利要求及其等同物范围内的对本发明进行的修改和改进。

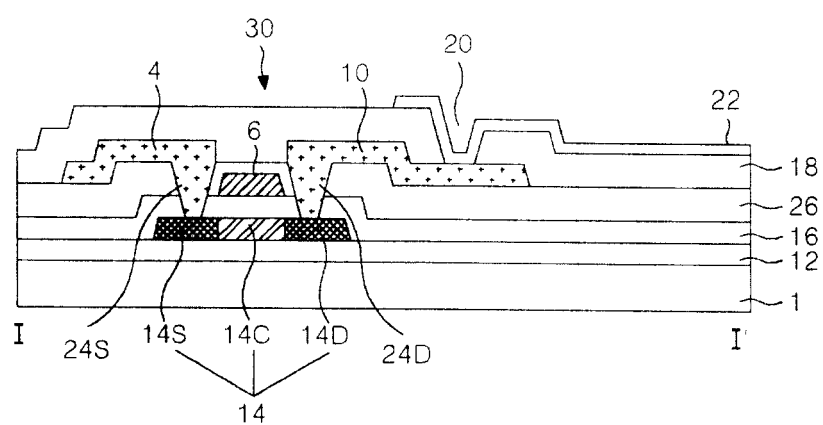
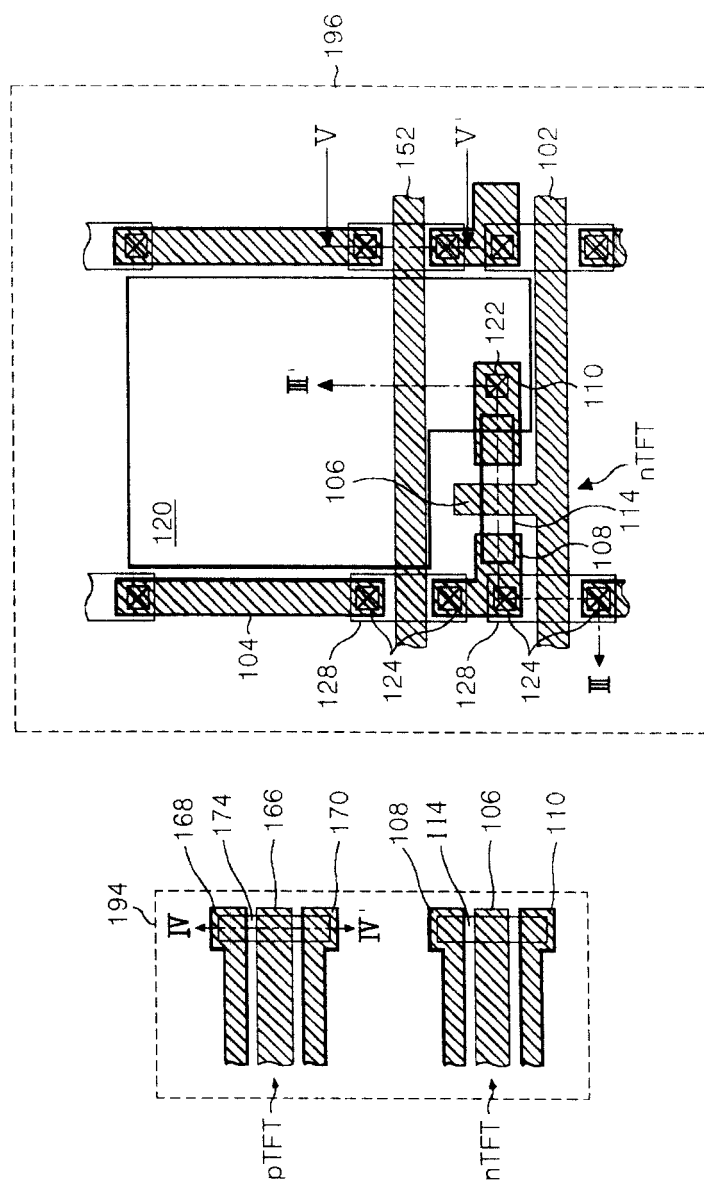


图 3



4
圖

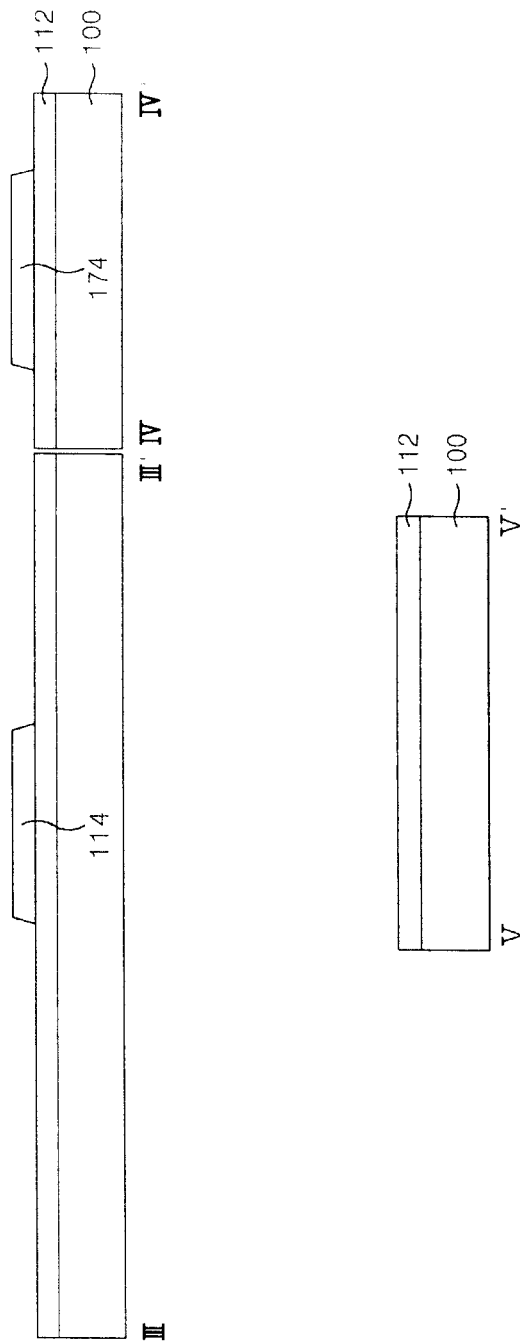


图 6A

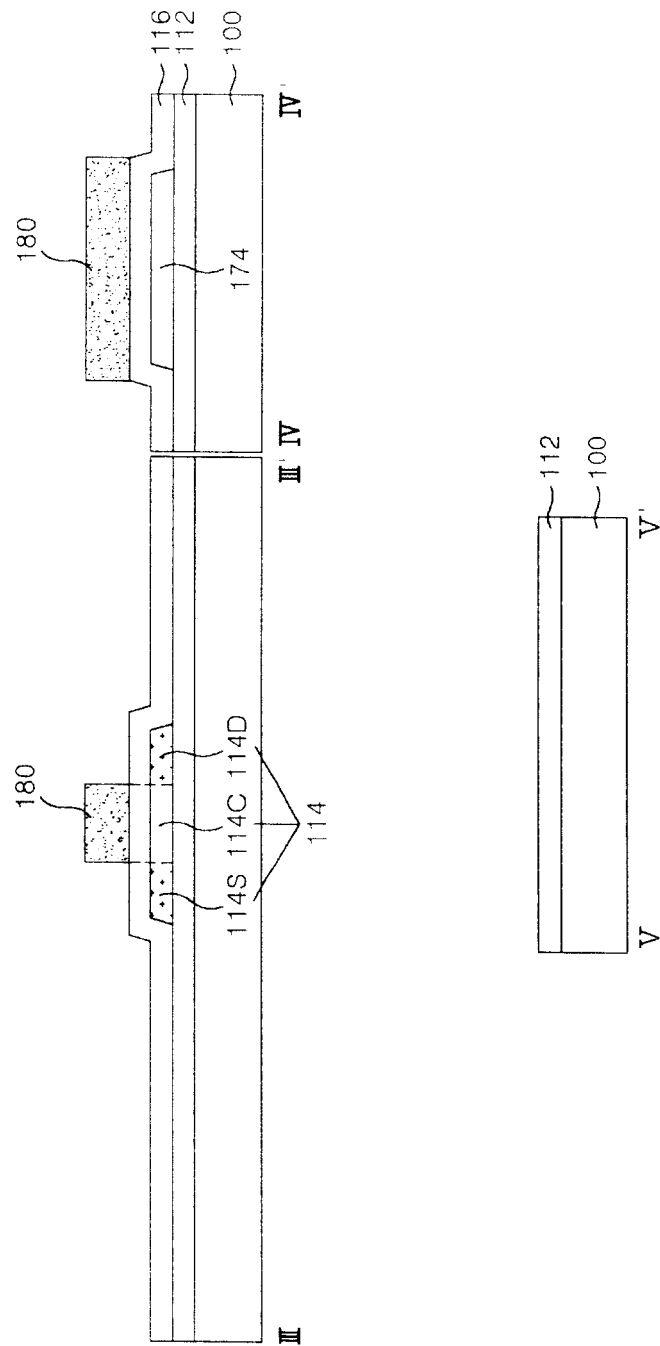
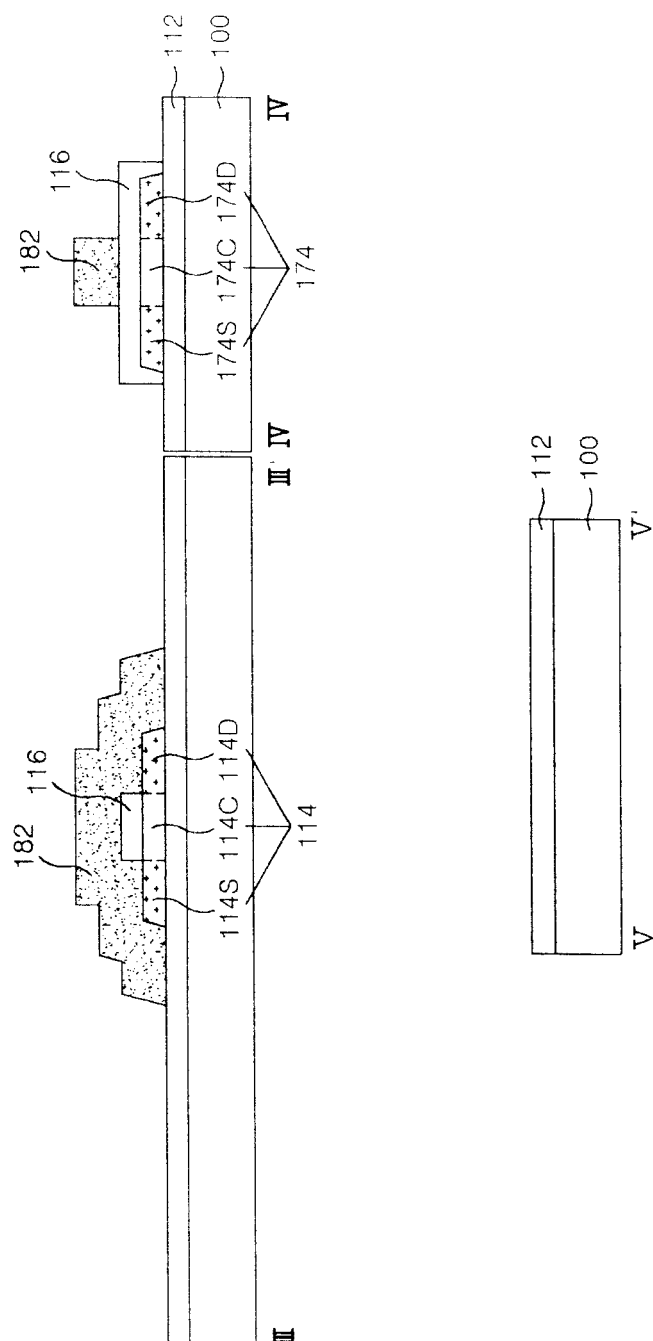


图 6B



6C

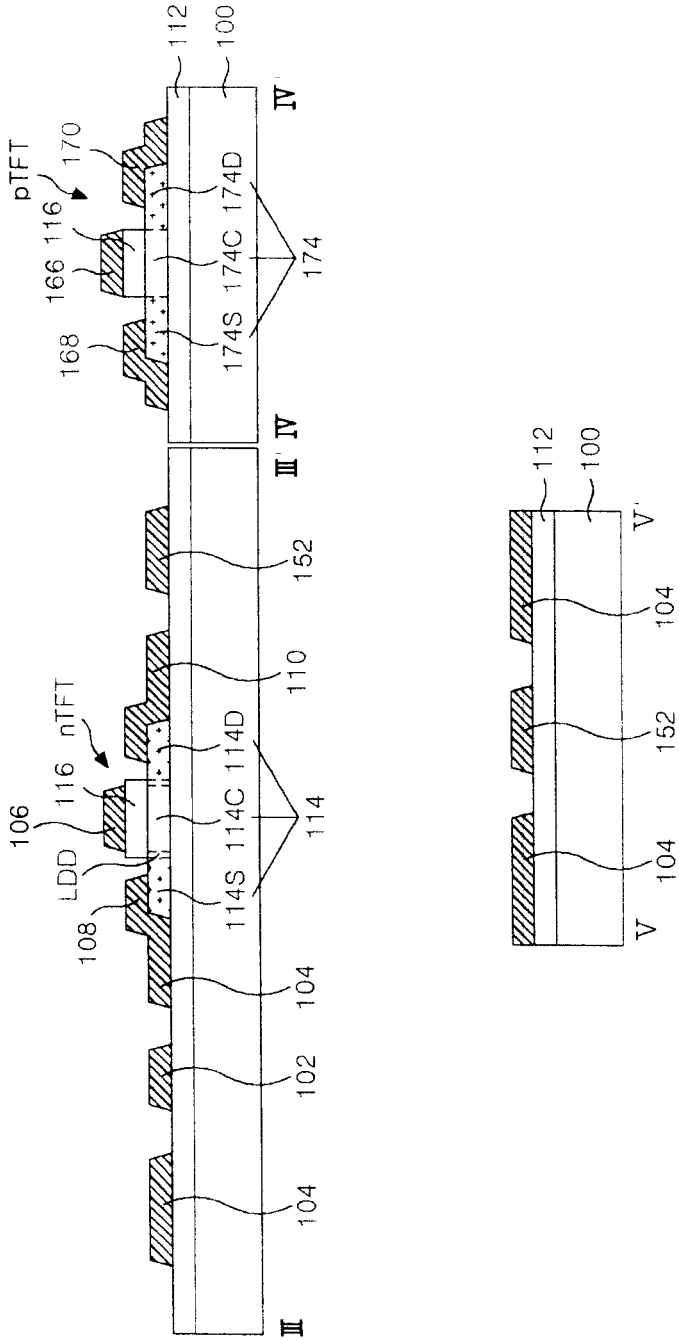


图 6D

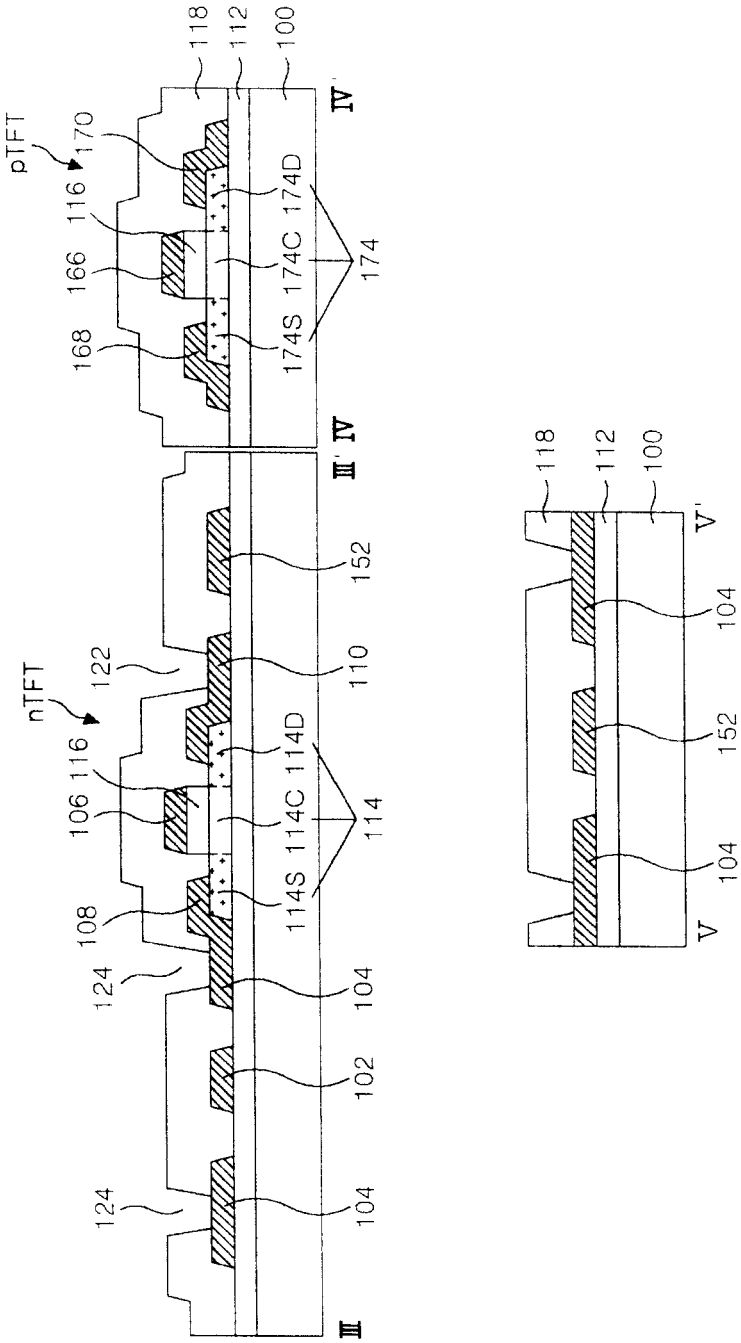


图 6E

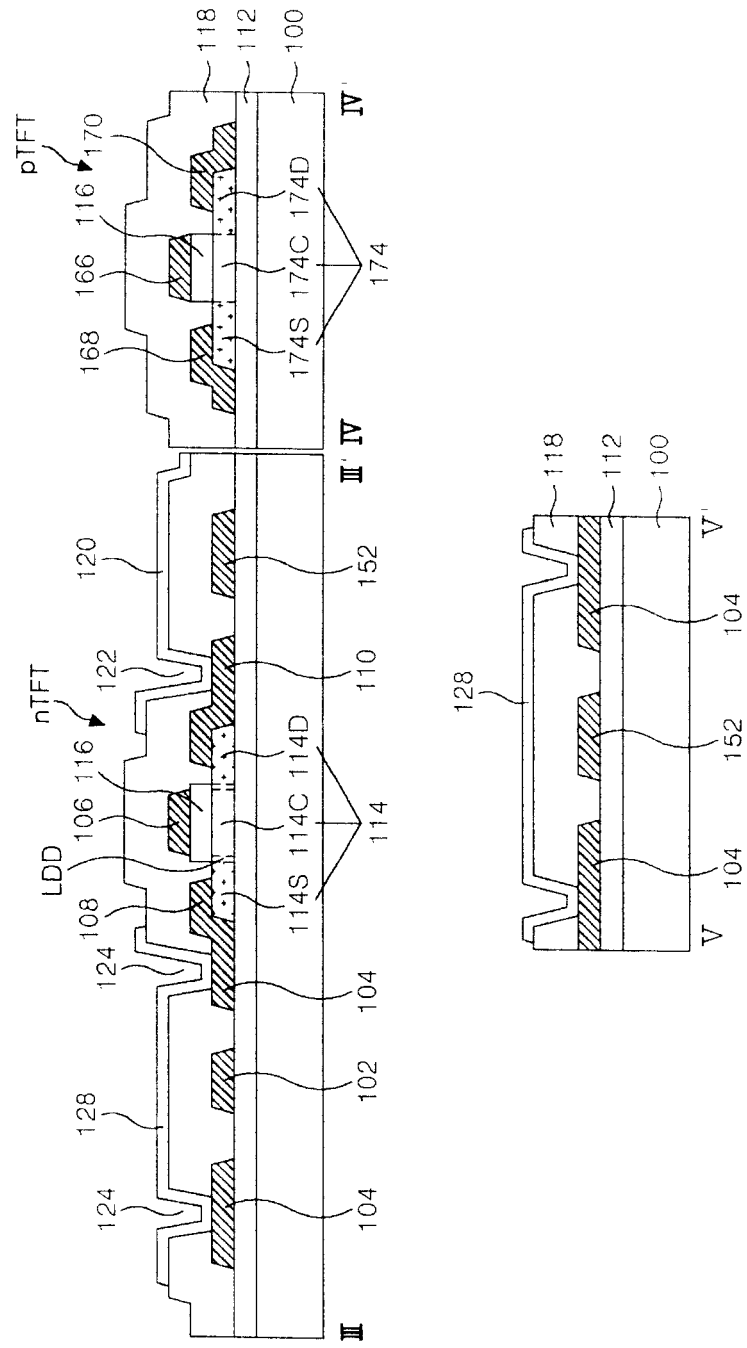


图 6F

